



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0038505

(51)⁷ C03C 17/30

(13) B

(21) 1-2019-06387

(22) 24/04/2018

(86) PCT/US2018/029063 24/04/2018

(87) WO 2018/200468 01/11/2018

(30) 62/489,781 25/04/2017 US

(45) 25/01/2024 430

(43) 30/01/2020 382A

(73) CORNING INCORPORATED (US)

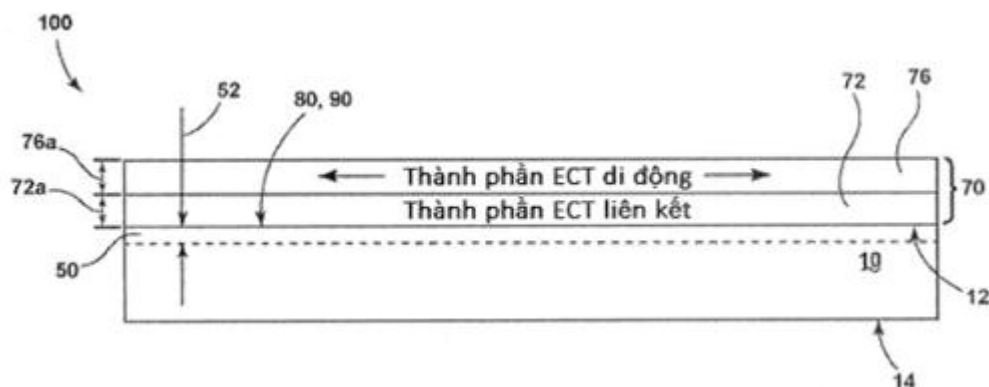
1 Riverfront Plaza, Corning, New York 14831, United States of America

(72) BELLMAN, Robert Alan (US); JOHNSON, Benedict Yorke (US); KOSIK-WILLIAMS, Carlo Anthony (US); NULL, Eric Louis (US).

(74) Công ty Luật TNHH T&G (TGVN)

(54) VẬT PHẨM, PHƯƠNG PHÁP CHẾ TẠO VẬT PHẨM VÀ SẢN PHẨM ĐIỆN TỬ DÂN DỤNG BAO GỒM VẬT PHẨM NÀY

(57) Sáng chế đề cập đến vật phẩm bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm bao gồm bề mặt cơ sở; và lớp phủ dễ làm sạch (easy-to-clean - ETC) được bố trí trên bề mặt cơ sở, lớp phủ này bao gồm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, thành phần ETC liên kết bao gồm perfluoropolyete (PFPE) silan. Ngoài ra, thành phần ETC di động được bố trí trên hoặc bên trong thành phần ETC liên kết và bao gồm vật liệu được flo hóa, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết. Sáng chế cũng đề cập đến phương pháp chế tạo vật phẩm này và sản phẩm điện tử dân dụng, bao gồm vật phẩm này.



Lĩnh vực kỹ thuật được đề cập

Sáng chế nói chung đề cập đến vật phẩm thủy tinh, thủy tinh-gốm và gốm với các lớp phủ trơn; và, cụ thể hơn, các vật phẩm có nền thủy tinh được gia cường với lớp phủ trơn, chống dấu vân tay có độ bền cao và phương pháp chế tạo vật phẩm này

Tình trạng kỹ thuật của sáng chế

Các vật liệu thủy tinh, thủy tinh-gốm và gốm, nhiều vật liệu trong số đó có được kết cấu hoặc được xử lý với các đặc trưng tăng cường độ bền khác nhau, thường thấy ở các màn hiển thị và các thiết bị hiển thị khác nhau của nhiều sản phẩm điện tử dân dụng. Ví dụ, thủy tinh gia cường về mặt hóa học được ưu tiên đối với các sản phẩm màn hình cảm ứng, bao gồm điện thoại di động, thiết bị chơi nhạc, thiết bị đọc sách điện tử, thiết bị soạn thảo (notepad), máy tính bảng, máy tính xách tay, máy rút tiền tự động, và các thiết bị tương tự khác. Nhiều vật liệu trong số các vật liệu thủy tinh, thủy tinh-gốm và gốm này cũng được sử dụng ở màn hiển thị và các thiết bị hiển thị của các sản phẩm điện tử dân dụng không có màn hình cảm ứng, nhưng có xu hướng tiếp xúc trực tiếp với con người, bao gồm các máy tính để bàn, máy tính xách tay, màn hình thang máy, màn hiển thị của thiết bị, và các sản phẩm khác.

Tuy nhiên các vật liệu thủy tinh, thủy tinh-gốm và gốm, thường diễn ra sự tiếp xúc trực tiếp với con người mà có thể dẫn đến việc bẩn bề mặt, xuất hiện dấu vân tay nhìn thấy được, vết bẩn và các chất lạ khác có thể ảnh hưởng đến độ rõ quang học của màn hiển thị và thiết bị hiển thị sử dụng các vật liệu này. Ngoài ra, các màn hiển thị và thiết bị hiển thị này thường sử dụng các lớp phủ quang học, như lớp phủ chống phản chiếu (anti-reflective-AR) đặc biệt dễ bị bẩn, vết bẩn bề mặt và dạng tương tự do sự tiếp xúc trực tiếp với con người. Hơn nữa, các chất lạ không mong muốn này có thể ảnh hưởng tiêu cực đến tính thẩm mỹ của các sản phẩm sử dụng các màn hiển thị và thiết bị hiển thị này. Ngoài ra, việc giảm độ rõ quang học này có thể khiến người dùng tăng độ sáng của thiết bị hiển thị, dẫn đến tăng mức sử dụng pin và ít thời gian hơn giữa các lần sạc.

Khi xem xét đến các lý do và nhược điểm liên quan đến bề mặt vật liệu thủy tinh, thủy tinh-gốm và gốm, nhiều sản phẩm điện tử dân dụng sử dụng các vật liệu này cũng có lớp phủ dễ làm sạch (ETC) trên bề mặt bất kỳ của các nền thủy tinh, thủy tinh-gốm và gốm được tiếp xúc với con người và lớp phủ quang học bất kỳ khác, nếu có. Nhiều lớp phủ trong số các lớp phủ ETC này bao gồm một hoặc nhiều vật liệu được flo hóa. Các lớp phủ ETC này thường có bản chất kỵ nước và cường lực, và cũng được gọi là lớp phủ “chống dấu vân tay,” “trơn” hoặc “chống bẩn”. Trong số các lợi ích mà lớp phủ ETC đem lại là bổ sung thêm mức độ dễ dàng hơn trong việc loại bỏ dấu vân tay, vết dơ và chất nhiễm bẩn bề mặt khác ra khỏi các vật liệu thủy tinh, thủy tinh-gốm và gốm này. Các lớp phủ ETC, với bản chất kỵ nước và không thấm dầu của chúng, ban đầu cũng ít có khả năng giữ lại hoặc dễ bị bẩn bề mặt do tiếp xúc với con người.

Trong khi lớp phủ ETC mang lại nhiều lợi ích cho các sản phẩm điện tử sử dụng vật liệu thủy tinh, thủy tinh-gốm và gốm trong màn hiển thị và thiết bị hiển thị của chúng, bản thân lớp phủ có thể nhạy cảm với sự hao mòn. Ví dụ, sự hao mòn liên quan đến các lớp phủ này có thể ảnh hưởng bất lợi đến tính kỵ nước và/hoặc tính không thấm dầu của chúng, mà có thể làm giảm khả năng hoạt động của lớp phủ như dự kiến. Ngoài ra, sự hao mòn liên quan đến các lớp phủ ETC này có thể bị trầm trọng hơn bởi sự hiện diện của lớp phủ quang học và/hoặc lớp phủ chống trầy xước giữa lớp phủ ETC và các vật liệu thủy tinh, thủy tinh-gốm hoặc gốm, vì các lớp phủ xen kẽ này có thể làm tăng độ nhám so với bề mặt tiếp xúc của vật liệu thủy tinh, thủy tinh-gốm hoặc gốm. Ngoài ra, chi phí gia tăng liên quan đến các vật liệu phủ ETC và quá trình xử lý có thể tạo ra các lớp phủ ít mong muốn để sử dụng trên các vật liệu thủy tinh, thủy tinh-gốm và gốm và các nền được sử dụng trong các sản phẩm điện tử dân dụng với độ nhạy với chi phí tiêu dùng cao.

Từ những cân nhắc này, hiện nay vẫn có nhu cầu về các vật phẩm thủy tinh, thủy tinh-gốm và gốm với lớp phủ bóng có độ bền cao, cùng với phương pháp tạo ra vật phẩm này. Ngoài ra, vẫn có nhu cầu về các vật phẩm thủy tinh, thủy tinh-gốm và gốm với lớp phủ bóng có độ bền cao và chi phí bổ sung thấp liên quan đến lớp phủ này.

Bản chất kỹ thuật của sáng chế

Khía cạnh thứ nhất của sáng chế là đề cập đến vật phẩm bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm bao gồm bề mặt cơ sở; và lớp phủ để làm sạch (ETC) được bố trí trên bề mặt cơ sở này, lớp phủ này bao gồm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan. Ngoài ra, thành phần ETC di động được bố trí trên hoặc bên trong thành phần ETC liên kết và bao gồm vật liệu được flo hóa, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.

Khía cạnh thứ hai theo khía cạnh thứ nhất, thành phần ETC di động ít nhất là hòa tan một phần trong thành phần ETC liên kết.

Khía cạnh thứ ba theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, trong đó bề mặt được lộ ra của lớp phủ ETC bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 2000 chu trình tịnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép (Steel Wool test).

Khía cạnh thứ tư theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, trong đó bề mặt được lộ ra của lớp phủ ETC bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 3500 chu trình tịnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép.

Khía cạnh thứ năm theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, trong đó vật phẩm bao gồm độ đục qua lớp phủ và nền nhỏ hơn hoặc bằng khoảng 5 %.

Khía cạnh thứ sáu theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, trong đó nền này bao gồm thành phần thủy tinh và vùng ứng suất nén, vùng ứng suất nén kéo dài từ bề mặt cơ sở đến độ sâu được chọn thứ nhất trong nền.

Khía cạnh thứ bảy theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, thành phần ETC di động cũng có thể bao gồm PFPE silan của thành phần ETC liên kết.

Khía cạnh thứ tám theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, còn bao gồm lớp phủ quang học được bố trí giữa bề mặt cơ sở của nền và lớp phủ ETC, trong đó lớp phủ quang học là lớp phủ nhiều lớp.

Khía cạnh thứ chín theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, còn bao gồm lớp phủ chống trầy xước được bố trí giữa bề mặt cơ sở của nền và lớp phủ ETC, trong đó lớp phủ chống trầy xước này bao gồm ít nhất là một trong số oxit kim loại và nitrua kim loại.

Khía cạnh thứ mười theo khía cạnh bất kỳ trong số các khía cạnh nêu trên, trong đó thành phần ETC liên kết còn bao gồm độ dày trong khoảng từ 1 nm đến khoảng 20 nm.

Khía cạnh thứ mười một theo sáng chế đề cập đến vật phẩm bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm bao gồm bề mặt cơ sở; và lớp phủ dễ làm sạch (ETC) được bố trí trên bề mặt cơ sở này, lớp phủ này bao gồm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan. Ngoài ra, thành phần ETC di động được bố trí trên thành phần ETC liên kết và bao gồm dầu PFPE, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.

Khía cạnh thứ mười hai theo khía cạnh thứ mười một, trong đó bề mặt được lộ ra của lớp phủ ETC bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 2000 chu trình tịnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép.

Khía cạnh thứ mười ba theo khía cạnh thứ mười một và mười hai, bề mặt được lộ ra của lớp phủ ETC cũng có thể bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 3500 chu trình tịnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép.

Khía cạnh thứ mười bốn theo khía cạnh bất kỳ trong số các khía cạnh từ mười một đến mười ba, trong đó vật phẩm này bao gồm độ đục qua lớp phủ ETC và nền thủy tinh, thủy tinh-gốm hoặc gốm nhỏ hơn hoặc bằng khoảng 5 %.

Khía cạnh thứ mười lăm theo khía cạnh bất kỳ trong số các khía cạnh từ mười một đến mười bốn, trong đó nền này bao gồm thành phần thủy tinh và vùng ứng suất nén, vùng ứng suất nén này kéo dài từ bề mặt cơ sở đến độ sâu được chọn thứ nhất trong nền.

Khía cạnh thứ mười sáu theo khía cạnh bất kỳ trong số các khía cạnh từ mười một đến mười lăm, còn bao gồm lớp phủ quang học được bố trí giữa bề mặt cơ sở của nền và lớp phủ ETC, trong đó lớp phủ quang học là lớp phủ nhiều lớp.

Khía cạnh thứ mười bảy theo khía cạnh bất kỳ trong số các khía cạnh từ mười một đến mười sáu, còn bao gồm lớp phủ chống trầy xước được bố trí giữa bề mặt cơ sở của nền và lớp phủ ETC, trong đó lớp phủ chống trầy xước này bao gồm ít nhất là một trong số oxit kim loại và nitrua kim loại.

Khía cạnh thứ mười tám theo khía cạnh bất kỳ trong số các khía cạnh từ mười một đến mười bảy, trong đó thành phần ETC liên kết còn bao gồm độ dày trong khoảng từ 1 nm đến khoảng 20 nm.

Khía cạnh thứ mười chín theo sáng chế đề cập đến phương pháp chế tạo vật phẩm bao gồm các bước: lắng phủ tiên chất lớp phủ để làm sạch (ETC) lên trên nền cơ sở là nền thủy tinh, thủy tinh-gốm hoặc gốm; đóng rắn tiên chất lớp phủ ETC để tạo thành tiên chất lớp phủ ETC được đóng rắn mà bao gồm thành phần ETC liên kết; và xử lý tiên chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC bao gồm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan. Ngoài ra, thành phần ETC di động được bố trí trên hoặc bên trong thành phần ETC liên kết và bao gồm vật liệu được flo hóa, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.

Khía cạnh thứ hai mươi theo khía cạnh thứ mười chín, trong đó thành phần ETC di động bao gồm PFPE silan của thành phần ETC liên kết và việc xử lý bao gồm việc lau có kiểm soát tiên chất lớp phủ ETC đã đóng rắn để tạo ra lớp phủ ETC.

Khía cạnh thứ hai mươi một theo khía cạnh thứ mười chín hoặc hai mươi, trong đó vật phẩm bao gồm độ đục qua lớp phủ ETC và nền nhỏ hơn hoặc bằng khoảng 5 % sau bước đóng rắn.

Khía cạnh thứ hai mươi hai theo khía cạnh bất kỳ trong số các khía cạnh từ mười chín đến hai mươi một, trong đó việc xử lý tiên chất lớp phủ ETC đã đóng rắn bao gồm việc lắng phủ dầu PFPE trên tiên chất lớp phủ ETC đã đóng rắn để tạo ra lớp phủ ETC, trong đó thành phần ETC di động bao gồm dầu PFPE.

Khía cạnh thứ hai mươi ba theo khía cạnh thứ hai mươi hai, trong đó việc xử lý tiền chất lớp phủ ETC đã đóng rắn còn bao gồm việc rửa tiền chất lớp phủ ETC đã đóng rắn bằng dung môi trước bước lắng phủ dầu PFPE trên tiền chất lớp phủ ETC đã đóng rắn, và ngoài ra trong đó việc rửa được thực hiện để loại bỏ lượng dư của ít nhất là một trong số tiền chất lớp phủ ETC và tiền chất lớp phủ ETC đã được đóng rắn trên bề mặt cơ sở của nền.

Khía cạnh thứ hai mươi tư theo khía cạnh bất kỳ trong số các khía cạnh từ mười chín đến hai mươi ba, trong đó thành phần ETC liên kết còn bao gồm độ dày trong khoảng từ 1 nm đến khoảng 20 nm.

Trong khía cạnh thứ hai mươi lăm, sáng chế đề cập đến sản phẩm điện tử dân dụng bao gồm hộp vỏ có mặt trước, mặt sau và các mặt bên; các linh kiện điện được bố trí ít nhất một phần bên trong hộp vỏ, các linh kiện điện này bao gồm ít nhất là bộ điều khiển, bộ nhớ, và bộ phận hiển thị, bộ phận hiển thị được bố trí tại hoặc liền kề với mặt trước của hộp vỏ; và nền che phủ được bố trí ở trên bộ phận hiển thị, trong đó ít nhất một phần của hộp vỏ hoặc nền che phủ bao gồm vật phẩm theo khía cạnh bất kỳ trong số các khía cạnh từ một đến mười tám.

Theo một số phương án thực hiện của vật phẩm theo sáng chế, nền thủy tinh, thủy tinh-gốm và gốm bao gồm vùng ứng suất nén, vùng ứng suất nén này kéo dài từ bề mặt cơ sở đến độ sâu thứ nhất được chọn. Ứng suất nén tối đa, theo một số phương án, trong vùng ứng suất nén có thể là khoảng 100 MPa hoặc lớn hơn, 200 MPa hoặc lớn hơn, 300 MPa hoặc lớn hơn, 400 MPa hoặc lớn hơn, 500 MPa hoặc lớn hơn, 600 MPa hoặc lớn hơn, 700 MPa hoặc lớn hơn, 800 MPa hoặc lớn hơn, 900 MPa hoặc lớn hơn, 1000 MPa hoặc lớn hơn, và tất cả các giá trị giữa các mức ứng suất nén tối đa này.

Theo các phương án bổ sung của vật phẩm theo sáng chế, thành phần ETC liên kết còn bao gồm độ dày trong khoảng từ 1 nm đến khoảng 20 nm. Theo một số phương án, độ dày của thành phần ETC liên kết có thể nằm trong khoảng từ khoảng 1 nm đến khoảng 100 nm, từ khoảng 1 nm đến khoảng 50 nm, từ khoảng 1 nm đến khoảng 25 nm, từ khoảng 1 nm đến khoảng 20 nm, từ khoảng 5 nm đến khoảng 25 nm, và tất cả các giá trị độ dày nằm trong các khoảng này.

Các đặc điểm và các ưu điểm bổ sung sẽ được thể hiện trong phần mô tả chi tiết sau đây, và sẽ trở nên rõ ràng với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này từ phần mô tả đó hoặc được thừa nhận bằng cách thực hành các phương án như được mô tả ở đây, bao gồm phần mô tả chi tiết dưới đây, các yêu cầu bảo hộ cũng như các hình vẽ kèm theo.

Cần phải hiểu rằng, cả phần mô tả chung trên đây và mô tả chi tiết dưới đây chỉ nhằm minh họa, và để cung cấp một cái nhìn tổng thể hoặc khuôn khổ để hiểu bản chất và đặc điểm như được yêu cầu bảo hộ.

Phần hình vẽ kèm theo được bao gồm để hiểu rõ hơn về các nguyên lý của sáng chế và được kết hợp vào và cấu thành một phần của bản mô tả này. Phần hình vẽ này minh họa một hoặc nhiều phương án thực hiện và cùng với phần mô tả, dùng để giải thích, theo cách minh họa, các nguyên lý và cách thực hiện sáng chế. Cũng cần hiểu rằng, các dấu hiệu khác được bộc lộ trong bản mô tả và các hình vẽ có thể được sử dụng theo sự kết hợp bất kỳ và tất cả mọi cách kết hợp. Thông qua các ví dụ không làm giới hạn, các dấu hiệu khác của sáng chế có thể được kết hợp với nhau theo các khía cạnh sau.

Mô tả vắn tắt các hình vẽ

Các dấu hiệu, khía cạnh và lợi ích này và các dấu hiệu, khía cạnh và lợi ích khác của sáng chế sẽ được hiểu rõ hơn khi đọc phần mô tả chi tiết sau đây có dựa vào các hình vẽ kèm theo, trong đó:

FIG. 1 là hình mặt cắt, dạng sơ đồ của vật phẩm bao gồm nền với lớp phủ ETC được bố trí trên nền, theo một khía cạnh của sáng chế.

FIG. 2A là hình mặt cắt, dạng sơ đồ và lưu đồ của quy trình được sử dụng để chế tạo vật phẩm bao gồm nền với lớp phủ ETC được bố trí trên nền có thành phần ETC di động và liên kết bao gồm PFPE silan, theo một phương án của sáng chế.

FIG. 2B là hình mặt cắt, dạng sơ đồ và lưu đồ của quy trình được sử dụng để chế tạo vật phẩm bao gồm nền với lớp phủ ETC được bố trí trên nền có thành phần ETC di động bao gồm dầu PFPE và thành phần ETC liên kết bao gồm PFPE silan, theo một phương án của sáng chế.

FIG. 3 là đồ thị của các thành phần của thành phần ETC di động và liên kết mà có thể được sử dụng trong lớp phủ ETC của vật phẩm, theo các phương án của sáng chế.

FIG. 4 là đồ thị của góc tiếp xúc với nước trung bình là hàm của chu trình tĩnh tiến theo thử nghiệm bụi nhũi thép đối với các nền có lớp phủ quang học và được phủ bằng PFPE silan và trải qua quá trình lau thủ công hoặc rửa bằng dung môi, theo các phương án của sáng chế.

FIG. 5 là đồ thị của góc tiếp xúc với nước trung bình là hàm của chu trình tĩnh tiến theo thử nghiệm bụi nhũi thép đối với các nền có lớp phủ quang học và được phủ bằng PFPE silan và trải qua quá trình lau thủ công, quá trình rửa bằng dung môi hoặc rửa bằng dung môi và sử dụng dầu PFPE loại Y Fomblin®, theo các phương án của sáng chế.

FIG. 6 là đồ thị thể hiện góc tiếp xúc với nước trung bình là hàm của chu trình tĩnh tiến theo thử nghiệm bụi nhũi thép đối với các nền có lớp phủ quang học và được phủ bằng PFPE silan và trải qua quá trình lau thủ công, quá trình rửa bằng dung môi, rửa bằng dung môi và dùng dầu PFPE loại Z Fomblin®, hoặc rửa bằng dung môi và dùng dầu PFPE Demnum™, theo các phương án của sáng chế.

FIG. 7 là đồ thị thể hiện góc tiếp xúc với nước trung bình là hàm của chu trình tĩnh tiến theo thử nghiệm bụi nhũi thép đối với các nền có lớp phủ quang học, được chế tạo ở điều kiện khác với điều kiện ở FIG. 6, được phủ bằng PFPE silan và sau đó trải qua quá trình lau thủ công, tiến trình rửa bằng dung môi, rửa bằng dung môi và dùng dầu PFPE loại Z Fomblin®, hoặc rửa bằng dung môi và dùng dầu PFPE Demnum™, theo các phương án của sáng chế.

FIG. 8A là hình chiếu bằng của thiết bị điện tử minh họa kết hợp vật phẩm bất kỳ trong số các vật phẩm được bộc lộ ở đây.

FIG. 8B là hình phối cảnh của thiết bị điện tử làm ví dụ của Fig. 8A.

Mô tả chi tiết sáng chế

Trong phần mô tả chi tiết sau đây, và nhằm mục đích giải thích chứ không nhằm mục đích giới hạn, các phương án minh họa, mà bộc lộ các chi tiết cụ thể, sẽ

được mô tả để cho phép hiểu rõ về những nguyên lý khác nhau của sáng chế. Tuy nhiên, dựa vào bản mô tả này, thì người có kiến thức trung bình trong lĩnh vực sẽ thấy rằng sáng chế có thể được thực hiện theo các phương án khác mà không có những chi tiết cụ thể được bộc lộ ở đây. Ngoài ra, các thiết bị, phương pháp và vật liệu đã biết có thể không được mô tả để tránh làm lu mờ phần mô tả những nguyên lý khác nhau của sáng chế. Cuối cùng, bất kỳ mỗi khi có thể áp dụng, thì các số chỉ dẫn giống nhau sẽ được dùng để chỉ các phần tử giống nhau.

Các khoảng có thể được biểu diễn ở đây dưới dạng từ “khoảng” một giá trị cụ thể, và/hoặc đến “khoảng” giá trị cụ thể khác. Khi khoảng trị số này được biểu diễn, phương án khác bao gồm từ một trị số cụ thể và/hoặc đến trị số cụ thể khác. Tương tự, khi các trị số được trình bày dưới dạng các trị số gần đúng, nhờ sử dụng “khoảng,” đúng trước sẽ được hiểu rằng trị số cụ thể tạo ra phương án khác. Cũng cần hiểu thêm rằng các điểm cuối của mỗi một trong số các khoảng trị số đều có liên hệ đáng kể với điểm đầu khác, và độc lập với điểm đầu khác.

Các thuật ngữ định hướng được dùng ở đây, ví dụ, lên trên, xuống dưới, trái, phải, trước, sau, trên, dưới, được đưa ra chỉ để tham chiếu đến các hình vẽ như được vẽ và không nhằm để bao hàm sự định hướng tuyệt đối.

Trừ khi được nêu rõ theo cách khác, không nên dự định rằng, phương pháp bất kỳ được bộc lộ ở đây được hiểu là đòi hỏi rằng, các bước của phương pháp này thực hiện theo thứ tự cụ thể. Do đó, khi một điểm yêu cầu bảo hộ về phương pháp không thực sự nêu thứ tự thực hiện các bước của nó, hoặc các điểm yêu cầu bảo hộ hoặc những phần mô tả không nêu cụ thể rằng các bước đó bị giới hạn ở thứ tự cụ thể, thì không được dự định rằng có một thứ tự cụ thể được suy ra, theo cách bất kỳ. Nó cũng tương tự cho việc giải thích, bao gồm: các vấn đề logic liên quan tới việc bố trí các bước hoặc luồng vận hành; nghĩa thuần được suy ra từ cách sắp xếp ngữ pháp hoặc chấm câu; số hoặc loại phương án thực hiện được mô tả trong phần mô tả.

Như được sử dụng ở đây, các dạng số ít “một” bao gồm cả các dạng số nhiều trừ khi ngữ cảnh đó quy định rõ ràng theo cách khác. Do vậy, ví dụ, tham chiếu đến “thành phần” bao gồm các khía cạnh có hai hoặc nhiều thành phần như vậy, trừ khi ngữ cảnh chỉ rõ theo cách khác.

Các khía cạnh theo sáng chế thường đề cập đến các vật phẩm có nền thủy tinh, thủy tinh-gốm và gốm với lớp phủ trơn, chống dấu vân tay và dễ làm sạch (ETC) với độ bền cao và phương pháp chế tạo nền này. Các lớp phủ trơn ETC được bố trí trực tiếp lên trên nền thủy tinh, thủy tinh-gốm hoặc gốm hoặc bằng một hoặc nhiều lớp xen giữa (ví dụ, lớp phủ quang học, lớp phủ chống trầy xước, lớp lót mặt chứa silic oxit và tổ hợp của chúng) giữa lớp phủ ETC và nền. Như được sử dụng ở đây “lớp phủ dễ làm sạch (ETC)” để chỉ vật liệu phủ được flo hóa, bao gồm, nhưng không bị giới hạn ở, perfloropolyete (PFPE) silan, perfloropolyete (PFPE) alkoxy silan, copolyme của các PFPE này và hỗn hợp của các PFPE này. Ngoài ra, các lớp phủ ETC kết hợp hai thành phần: (a) thành phần ETC liên kết; và (b) thành phần ETC di động được bố trí trên và/hoặc trong thành phần ETC liên kết. Như được sử dụng ở đây, “thành phần ETC liên kết” là thành phần liên kết được gắn qua alkoxysilan hoặc hóa chất gắn thích hợp khác (ví dụ, halogenua, amin, silazan, v.v.), ví dụ, vào nền thủy tinh, thủy tinh-gốm hoặc gốm và/hoặc lớp phủ chứa silic oxit bất kỳ, nếu có. Như được sử dụng ở đây, “thành phần ETC di động” là thành phần có khả năng di chuyển (ví dụ, di chuyển tương đối với thành phần ETC liên kết bên dưới) để làm trơn việc tiếp xúc với các bề mặt đối diện (ví dụ, các bề mặt và các đối tượng mà sẽ dẫn đến việc sớm hao mòn lớp phủ ETC). Trong một số trường hợp, thành phần ETC di động có thể hòa tan một phần trong thành phần ETC liên kết, được liên kết cộng hóa trị. Perfloropolyete (PFPE) và thành phần vật liệu trơn khác được flo hóa thích hợp để sử dụng làm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, thành phần ETC liên kết và thành phần ETC di động có thể có các thành phần giống hoặc khác nhau.

Liên quan đến Fig. 1, vật phẩm 100 được mô tả bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm 10 bao gồm thành phần thủy tinh, thủy tinh-gốm hoặc gốm. Nền 10 bao gồm một cặp nền cơ sở đối diện nhau 12, 14. Ngoài ra, vật phẩm 100 bao gồm lớp phủ dễ làm sạch (ETC) được bố trí trên bề mặt cơ sở, lớp phủ này bao gồm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, các thành phần ETC liên kết và thành phần ETC di động 72, 76 được xác định bằng các độ dày 72a, 76a, tương ứng.

Theo một số phương án của vật phẩm 100, nền 10 bao gồm thành phần thủy tinh. Nền 10, ví dụ, có thể bao gồm thủy tinh bosilicat, thủy tinh aluminosilicat, thủy tinh đá vôi, thủy tinh bosilicat được gia cường hóa học, thủy tinh aluminosilicat được gia cường hóa học, và thủy tinh đá vôi được gia cường hóa học. Nền này có chiều dài và chiều rộng hoặc đường kính được chọn, để tạo thành diện tích của nó. Nền có thể có ít nhất là một cạnh giữa các bề mặt cơ sở 12, 14 của nền 10 được xác định bởi chiều dài và chiều rộng hoặc đường kính của nó. Nền 10 cũng có thể có độ dày được chọn. Theo một số phương án, nền này có độ dày từ khoảng 0,2 mm đến khoảng 1,5 mm, từ khoảng 0,2 mm đến khoảng 1,3 mm, và từ khoảng 0,2 mm đến khoảng 1,0 mm, hoặc các khoảng bất kỳ trong các khoảng này. Theo một số khía cạnh, nền 10 bao gồm vùng ứng suất nén 50 (xem FIG. 1) mà kéo dài từ ít nhất là một trong số các bề mặt cơ sở 12, 14 đến độ sâu được chọn 52. Như được sử dụng ở đây, “độ sâu được chọn,” (ví dụ, độ sâu được chọn 52) “độ sâu của lớp” và “DOL” được sử dụng thay đổi cho nhau để xác định mức độ của vùng ứng suất nén 50 bên trong nền 10 chứa ứng suất nén lớn hơn khoảng 0,1 MPa. Như cũng được sử dụng trong bản mô tả này, “ứng suất nén tối đa” được định nghĩa là ứng suất nén tối đa trong vùng ứng suất nén 50 trong nền 10. Theo một số phương án, ứng suất nén tối đa đạt được tại hoặc gần với một hoặc nhiều bề mặt chính 12, 14 xác định vùng ứng suất nén 50. Theo một số phương án khác, ứng suất nén tối đa đạt được giữa một hoặc nhiều nền cơ sở 12, 14 và độ sâu được chọn 52 của vùng ứng suất nén 50.

Theo một số phương án thực hiện của vật phẩm 100, như được mô tả ở dạng làm ví dụ trên FIG. 1, nền 10 được chọn từ thủy tinh aluminosilicat được gia cường hóa học. Theo một số phương án khác, nền 10 được chọn từ thủy tinh aluminosilicat được gia cường hóa học có vùng ứng suất nén 50 kéo dài đến độ sâu được chọn thứ nhất 52 lớn hơn 10 μm , với ứng suất nén tối đa lớn hơn 150 MPa. Theo các số phương án khác, nền 10 được chọn từ thủy tinh aluminosilicat được gia cường hóa học có vùng ứng suất nén 50 kéo dài đến độ sâu được chọn thứ nhất 52 lớn hơn 25 μm , với ứng suất nén tối đa lớn hơn 400 MPa. Nền 10 của vật phẩm 100 cũng có thể bao gồm một hoặc nhiều vùng ứng suất nén 50 mà kéo dài từ một hoặc nhiều bề mặt cơ sở 12, 14 đến độ sâu được chọn 52 (hoặc các độ sâu) có ứng suất nén tối đa lớn hơn khoảng 150 MPa, lớn hơn 200 MPa, lớn hơn 250 MPa, lớn hơn 300 MPa, lớn hơn 350 MPa,

lớn hơn 400 MPa, lớn hơn 450 MPa, lớn hơn 500 MPa, lớn hơn 550 MPa, lớn hơn 600 MPa, lớn hơn 650 MPa, lớn hơn 700 MPa, lớn hơn 750 MPa, lớn hơn 800 MPa, lớn hơn 850 MPa, lớn hơn 900 MPa, lớn hơn 950 MPa, lớn hơn 1,000 MPa, và tất cả các mức ứng suất nén tối đa giữa các giá trị này. Ngoài ra, độ sâu của lớp (DOL) hoặc độ sâu được chọn thứ nhất 52 có thể thiết lập ở 10 μm hoặc lớn hơn, 15 μm hoặc lớn hơn, 20 μm hoặc lớn hơn, 25 μm hoặc lớn hơn, 30 μm hoặc lớn hơn, 35 μm hoặc lớn hơn và thậm chí đến các độ sâu lớn hơn phụ thuộc vào độ dày của nền 10 và điều kiện xử lý đi kèm với việc tạo ra vùng ứng suất nén 50.

Tương tự, đối với thủy tinh-gốm, vật liệu được chọn đối với nền 10 của vật phẩm 100 có thể có phạm vi rộng về loại vật liệu có cả pha thủy tinh và pha gốm. Thủy tinh-gốm minh họa bao gồm các vật liệu mà trong đó pha thủy tinh được tạo thành từ silicat, borosilicat, aluminosilicat, hoặc boaluminosilicat, và pha gốm được tạo thành từ β -spodumen, thạch anh β , nephelin, kalsilit, petalit, hoặc carnegieit.

Đối với gốm, vật liệu này được chọn cho nền 10 của vật phẩm 100 có thể có phạm vi rộng về loại vật liệu gồm oxit tinh thể vô cơ, nitrua, carbua, oxynitrua, carbonitrua, và/hoặc chất tương tự. Các gốm minh họa bao gồm các vật liệu có pha nhôm oxit, alumin titanat, mulit, cordierit, zircon, spinel persovskit, zirconi, xeri, silic carbua, silic nitrua, silic alumin oxynitrua hoặc zeolit.

Như được mô tả trên FIG. 1, các phương án của vật phẩm 100 có thể bao gồm một hoặc nhiều lớp phủ quang học 80 và lớp phủ chống trầy xước 90 được bố trí trên một hoặc nhiều nền cơ sở 12, 14 của nền 10. Như được thể hiện trên Fig. 1, một hoặc nhiều lớp phủ 80, 90 được bố trí giữa lớp phủ ETC 70 và bề mặt cơ sở 12 của nền 10. Theo một số phương án thực hiện, lớp phủ 80, 90 cũng có thể được bố trí trên bề mặt cơ sở 14 của nền 10. Liên quan đến lớp phủ quang học 80, lớp phủ này có thể bao gồm, ví dụ, lớp phủ chống phản chiếu (anti-reflective - AR), lớp phủ chống chói được sử dụng trong các ứng dụng tia cực tím, khả kiến và/hoặc hồng ngoại, lớp phủ lọc thông dải, lớp phủ gương trung hòa cạnh và tách chùm sáng, lớp phủ phản xạ cao nhiều lớp và lớp phủ lọc cạnh. Tuy nhiên, cần hiểu rằng các lớp phủ chức năng quang học khác có thể được sử dụng để đạt được tính chất quang học mong muốn của vật phẩm tạo thành 100.

Các vật liệu nguồn của lớp phủ quang học 80 có thể bao gồm lớp phủ nhiều lớp với mỗi lớp có chỉ số khúc xạ khác nhau. Theo một số phương án, lớp phủ nhiều lớp bao gồm một hoặc nhiều lớp có chỉ số khúc xạ thấp và một hoặc nhiều lớp có chỉ số khúc xạ cao, xen kẽ theo thứ tự của chúng trên nhau. Ví dụ, lớp phủ quang học 80 có thể bao gồm vật liệu có chỉ số khúc xạ thấp L có chỉ số khúc xạ từ khoảng 1,3 đến khoảng 1,6, vật liệu có chỉ số khúc xạ trung bình M có chỉ số khúc xạ từ khoảng 1,6 đến khoảng 1,7, hoặc vật liệu có chỉ số khúc xạ cao H có chỉ số khúc xạ từ khoảng 1,7 đến khoảng 3,0. Như được sử dụng ở đây, thuật ngữ “chỉ số” và “chỉ số khúc xạ” đều để chỉ chỉ số của sự khúc xạ của vật liệu. Các ví dụ về vật liệu có chỉ số khúc xạ thấp bao gồm silic oxit, silic oxit nóng chảy, silic oxit nóng chảy được pha flo, MgF_2 , CaF_2 , YF và YbF_3 . Các ví dụ về vật liệu có chỉ số khúc xạ trung bình bao gồm Al_2O_3 . Các ví dụ về vật liệu có chỉ số khúc xạ cao bao gồm ZrO_2 , HfO_2 , Ta_2O_5 , Nb_2O_5 , TiO_2 , Y_2O_3 , Si_3N_4 , SrTiO_3 và WO_3 . Theo một số phương án, các vật liệu nguồn đối với lớp phủ quang học 80 cũng có thể bao gồm vật liệu phủ bằng oxit trong suốt (transparent oxide coating - TCO). Các ví dụ về các vật liệu TCO thích hợp cũng có thể bao gồm, nhưng không bị giới hạn ở, indi thiếc oxit (ITO), oxit kẽm pha nhôm (AZO), indi thiếc oxit được làm ổn định bằng kẽm (IZO), In_2O_3 , và hợp chất oxit gồm hai, ba hoặc bốn thành phần để tạo thành lớp phủ oxit kim loại pha tạp.

Các vật liệu nguồn của lớp phủ quang học 80 có thể được bố trí thành lớp phủ một lớp hoặc lớp phủ nhiều lớp. Theo một số phương án, lớp phủ một lớp được tạo thành bằng cách sử dụng vật liệu có chỉ số khúc xạ thấp L làm vật liệu nguồn cho lớp phủ quang học. Theo một số phương án khác, lớp phủ một lớp được tạo thành bằng cách sử dụng vật liệu nguồn cho lớp phủ quang học là MgF_2 . Lớp phủ một lớp có thể có độ dày được chọn. Theo một số phương án, độ dày của lớp phủ một lớp có thể lớn hơn hoặc bằng 50 nm, 60 nm, hoặc 70 nm. Theo một số phương án, độ dày của lớp phủ một lớp có thể nhỏ hơn hoặc bằng 2000 nm, 1500 nm, 1000 nm, 500 nm, 250 nm, 150 nm hoặc 100 nm.

Các vật liệu nguồn của lớp phủ quang học 80 cũng có thể được lắng phủ dưới dạng lớp phủ nhiều lớp. Theo một số phương án, lớp phủ nhiều lớp có thể bao gồm các lớp xen kẽ của vật liệu có chỉ số khúc xạ thấp L, vật liệu có chỉ số khúc xạ trung

binh M, và vật liệu có chỉ số khúc xạ cao H. Theo một số phương án khác, lớp phủ nhiều lớp có thể bao gồm các lớp xen kẽ của vật liệu có chỉ số khúc xạ cao H và một trong số (i) vật liệu có chỉ số khúc xạ thấp L hoặc (ii) vật liệu có chỉ số khúc xạ trung bình M. Các lớp này có thể được lắng phủ sao cho thứ tự của lớp này là H(L hoặc M) hoặc (L hoặc M)H. Mỗi cặp các lớp phủ, H(L hoặc M) hoặc (L hoặc M)H, có thể tạo thành đoạn hoặc đoạn phủ. Lớp phủ quang học 80 có thể bao gồm ít nhất là một đoạn phủ để tạo ra đặc tính quang học mong muốn, bao gồm, ví dụ và không giới hạn, các đặc tính chống phản xạ. Theo một số phương án, lớp phủ quang học 80 bao gồm nhiều đoạn phủ, trong đó mỗi đoạn phủ bao gồm một vật liệu có chỉ số khúc xạ cao và một vật liệu có chỉ số khúc xạ thấp hoặc trung bình. Số lượng các đoạn phủ có mặt trong lớp phủ nhiều lớp có thể từ 1 đến 1000. Theo một số phương án, số lượng các đoạn phủ có mặt trong lớp phủ nhiều lớp có thể là từ 1 đến 500, từ 2 đến 500, từ 2 đến 200, từ 2 đến 100, hoặc từ 2 đến 20.

Các vật liệu nguồn của lớp phủ quang học 80 có thể được chọn sao cho các vật liệu có chỉ số khúc xạ giống nhau được sử dụng trong mỗi đoạn phủ, theo một số phương án, hoặc lớp phủ quang học vật liệu nguồn có thể được chọn sao cho các vật liệu có chỉ số khúc xạ khác nhau được sử dụng trong mỗi đoạn phủ, trong các phương án khác. Ví dụ, trong lớp phủ quang học 80 có hai đoạn phủ, đoạn phủ thứ nhất có thể bao gồm duy nhất SiO_2 và đoạn thứ hai có thể bao gồm $\text{TiO}_2/\text{SiO}_2$. Khả năng thay đổi các lớp xen kẽ và đoạn phủ có thể cho phép bộ lọc quang phức tạp có các thuộc tính quang học mong muốn, và bao gồm cả lớp phủ AR, được tạo thành.

Độ dày của mỗi lớp trong đoạn phủ của lớp phủ quang học 80, tức là lớp H và lớp L(hoặc M), có thể độc lập là từ khoảng 5 nm đến khoảng 200 nm, từ khoảng 5 nm đến khoảng 150 nm, hoặc từ khoảng 25 nm đến khoảng 100 nm. Lớp phủ nhiều lớp có thể có độ dày từ khoảng 100 nm đến khoảng 2000 nm, từ khoảng 150 nm đến khoảng 1500 nm, từ khoảng 200 nm đến khoảng 1250 nm, hoặc từ khoảng 400 nm đến khoảng 1200 nm.

Liên quan đến lớp phủ chống trầy xước 90, có thể bao gồm một hoặc nhiều lớp chống trầy xước (ví dụ, cacbon như kim cương, Al_2O_3 , AlN , AlO_xN_y , Si_3N_4 , SiO_xN_y , $\text{Si}_u\text{Al}_x\text{O}_y\text{N}_z$, TiN , TiC) được bố trí trên một hoặc nhiều nền cơ sở 12, 14 của nền 10.

Như được thể hiện trên Fig. 1, lớp phủ chống trầy xước 90 có thể được bố trí giữa lớp phủ ETC 70 và bề mặt cơ sở 12 của nền 10. Theo một số phương án thực hiện, lớp phủ 90, 90 cũng có thể được bố trí trên bề mặt cơ sở 14 của nền 10.

Các vật phẩm được mô tả ở đây có thể còn bao gồm lớp lót mặt SiO_2 (không được thể hiện trên FIG. 1) trên lớp cuối cùng của lớp phủ quang học 80, lớp phủ chống trầy xước 90 hoặc nền cơ sở 12, 14 của nền 10 tiếp xúc với lớp phủ ETC 70. Theo một số khía cạnh, lớp lót mặt có thể cải thiện sự liên kết giữa chi tiết của vật phẩm 100 có lớp lót mặt và thành phần ETC liên kết. Theo một số phương án, lớp lót mặt được bổ sung khi lớp cuối cùng của đoạn phủ cuối cùng của lớp phủ quang học 80 là lớp có chỉ số khúc xạ cao. Theo một số phương án khác, lớp lót mặt được bổ sung khi lớp cuối cùng của đoạn phủ cuối của lớp phủ quang học 80 không phải là SiO_2 . Theo các phương án khác nữa, lớp lót mặt có thể tùy ý được bổ sung khi lớp cuối cùng của đoạn phủ cuối của lớp phủ quang học 80 là SiO_2 . Theo một số phương án, lớp lót mặt có thể có độ dày từ khoảng 20 nm đến khoảng 400 nm, từ khoảng 20 nm đến khoảng 300 nm, từ khoảng 20 nm đến khoảng 250 nm, hoặc từ khoảng 20 nm đến khoảng 200 nm. Theo một số phương án khác, lớp lót mặt có thể có độ dày từ khoảng 1 nm đến khoảng 400 nm, từ khoảng 1 nm đến khoảng 300 nm, từ khoảng 1 nm đến khoảng 200 nm, từ khoảng 1 nm đến khoảng 100 nm, từ khoảng 1 nm đến khoảng 50 nm, hoặc từ khoảng 1 nm đến khoảng 10 nm.

Các lớp của lớp phủ quang học 80 có thể được lắng phủ bằng cách sử dụng nhiều phương pháp khác nhau bao gồm lắng phủ hơi vật lý (physical vapor deposition-“PVD”), lắng phủ chùm electron (electron beam deposition - “chùm e” hoặc “EB”), lắng phủ hỗ trợ ion (ion-assisted deposition-EB - “IAD-EB”), mài laze, lắng phủ hồ quang chân không, bay hơi nhờ nhiệt, phún xạ, lắng phủ hơi hóa học plasma (plasma enhanced chemical vapor deposition - PECVD) và các kỹ thuật tương tự khác.

Theo một số phương án thực hiện, vật phẩm 100 được mô tả trên FIG. 1 bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm 10 bao gồm nền cơ sở 12, 14; và lớp phủ dễ làm sạch (ETC) 70 được bố trí trên một hoặc nhiều của bề mặt cơ sở 12, 14. Lớp phủ 70 có thể bao gồm thành phần ETC liên kết 72 và thành phần ETC di động 76.

Ngoài ra, thành phần ETC liên kết 72 bao gồm perfloropolyete (PFPE) silan và độ dày 72a trong khoảng từ 1 nm đến khoảng 20 nm. Ngoài ra, thành phần ETC di động 76 được bố trí trên hoặc bên trong thành phần ETC liên kết 72 và bao gồm vật liệu được flo hóa, thành phần ETC di động 76 được tạo kết cấu cho di chuyển tương đối với thành phần ETC liên kết 72. Cho rằng thành phần ETC di động 76 được bố trí trên hoặc bên trong thành phần ETC liên kết 72 trong kết cấu này, thành phần ETC 76 có thể hòa tan, hòa tan một phần hoặc không tan với thành phần ETC liên kết 72.

Theo một phương án, vật phẩm 200 được mô tả trên FIG. 2A với kết cấu mà có thể so sánh với phương án của vật phẩm 100 được thể hiện trên FIG. 1 và được mô tả ở trên, cụ thể là về lớp phủ ETC của nó. Cụ thể hơn, vật phẩm 200 (như được thể hiện ở bước 230a ở phía tay phải của FIG. 2A) bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm 110 bao gồm silic oxit và nền cơ sở 112, 114; và lớp phủ để làm sạch (ETC) 170b được bố trí trên bề mặt cơ sở 112. Lớp phủ 170b có thể bao gồm thành phần ETC liên kết 172 và thành phần ETC di động 176b. Thành phần ETC liên kết 172 bao gồm perfloropolyete (PFPE) silan và độ dày trong khoảng từ 1 nm đến khoảng 20 nm. Ngoài ra, thành phần ETC di động 176b được bố trí trên thành phần ETC liên kết 172 và bao gồm vật liệu được flo hóa. Ngoài ra, thành phần ETC di động 176b được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết 172. Theo các phương án, thành phần ETC di động 176b bao gồm PFPE silan giống hoặc về cơ bản tương tự với thành phần ETC liên kết 172. Theo một số phương án, thành phần ETC di động 176b có thể ít nhất là hòa tan một phần trong thành phần ETC liên kết 172; do đó, thành phần ETC di động 176b trong kết cấu này được bố trí trên và trong thành phần ETC liên kết 172.

Theo một số phương án thực hiện khác, vật phẩm 100 được mô tả trên FIG. 1 được tạo kết cấu sao cho thành phần ETC di động 76 được bố trí trên thành phần ETC liên kết 72 và bao gồm dầu PFPE. Cho rằng thành phần ETC di động 76 được bố trí trên thành phần ETC liên kết 72 trong các kết cấu này và bao gồm dầu PFPE, thành phần ETC 76 có thể hòa tan, hòa tan một phần hoặc không hòa tan với thành phần ETC liên kết 72. Theo một phương án, vật phẩm 300 được mô tả trên FIG. 2B với kết cấu mà có thể so sánh với phương án của vật phẩm 100 được thể hiện trên FIG. 1 và

được mô tả ở trên (tức là với thành phần ETC di động 76 bao gồm dầu PFPE). Cụ thể hơn, vật phẩm 300 (như được thể hiện ở bước 340a ở phía tay phải của FIG. 2B) bao gồm: nền thủy tinh, thủy tinh-gốm hoặc gốm 110 bao gồm silic oxit và nền cơ sở 212, 214; và lớp phủ để làm sạch (ETC) 270b được bố trí trên bề mặt cơ sở 112. Lớp phủ 270b có thể bao gồm thành phần ETC liên kết 272 và thành phần ETC di động 276b. Thành phần ETC liên kết 272 bao gồm perflopolyete (PFPE) silan và độ dày trong khoảng từ 1 nm đến khoảng 20 nm. Ngoài ra, thành phần ETC di động 276b được bố trí trên thành phần ETC liên kết 272 và bao gồm dầu PFPE. Ngoài ra, thành phần ETC di động 276b được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết 272. Theo một số phương án, thành phần ETC di động 276b có thể ít nhất là hòa tan một phần trong thành phần ETC liên kết 272; do đó, thành phần ETC di động 276b trong kết này được bố trí trên thành phần ETC liên kết 272.

Vật liệu nguồn của lớp phủ ETC được sử dụng để tạo ra lớp phủ ETC 70, 170b, 270b của vật phẩm 100, 200, 300 được mô tả trên các FIG. 1, 2A và 2B. các vật liệu nguồn của lớp phủ ETC có thể bao gồm perflopolyete (PFPE) silan, perflopolyete (PFPE) alkoxy silan, copolyme của các PFPE và hỗn hợp của các PFPE này. Theo một số phương án nhất định làm ví dụ của vật phẩm theo sáng chế, lớp phủ ETC có thể bao gồm perflopolyete (PFPE) silan có công thức $[CF_3CF_2CF_2O]_aSiX_{4-y}$ trong đó a là từ 5 đến 50, y=1 hoặc 2, và X là —Cl, axetoxi, —OCH₃ hoặc OCH₂H₃, trong đó tổng chiều dài của mạch perflopolyete là 6-130 nguyên tử cacbon từ nguyên tử silic đến cuối mạch ở độ dài lớn nhất của nó. Theo các khía cạnh khác, “a” trong công thức trên có thể nằm trong khoảng từ khoảng 10 đến 30. Hơn nữa, cần hiểu rằng công thức PFPE ở trên chỉ là một trong nhiều loại PFPE phù hợp để sử dụng trong các lớp phủ ETC theo sáng chế; do đó, nó được cung cấp như một hóa chất làm ví dụ, không nhằm hạn chế các công thức hoặc hỗn hợp các công thức phù hợp cho lớp phủ ETC của sáng chế. Do đó, các PFPE khác có thể được sử dụng trong các lớp phủ ETC khác nhau về cấu trúc của chuỗi perflopolyete và/hoặc tính chất hóa học kèm theo so với dạng lấy làm ví dụ được cung cấp ở trên. Ví dụ, vật liệu phủ được flo hóa Optool™ UF503 từ Daikin Industries là một PFPE thích hợp khác mà có thể được sử dụng theo các phương án lớp phủ ETC 70, 170b, 270b. Như được sử dụng ở đây, chiều dài của chuỗi cacbon tính bằng nanomet (“nm”) là sản phẩm có số lượng liên kết cacbon-cacbon

đọc theo chiều dài lớn nhất của chuỗi nhân với độ dài liên kết đơn cacbon-cacbon là 0,125nm. Theo một số phương án, chiều dài của chuỗi cacbon của nhóm perfloropolyete (PFPE) có thể nằm trong khoảng từ khoảng 0,1 nm đến khoảng 50 nm, từ khoảng 0,5 nm đến khoảng 25 nm, hoặc từ khoảng 1 nm đến khoảng 20 nm. Như đã lưu ý trước đó, các phương án của lớp phủ ETC 70, 170b, 270b được sử dụng trong vật phẩm 100, 200, 300 (xem các FIG. 1, 2A, 2B) có thể bao gồm thành phần ETC liên kết 72, 172, 272 mà bao gồm bất kỳ trong số các PFPE nêu trên. Ngoài ra, các lớp phủ ETC 70 của vật phẩm 100, 200, theo một số phương án, có thể bao gồm thành phần ETC di động 76, 176b, 276b mà bao gồm bất kỳ trong số các PFPE nêu trên.

Như đã lưu ý trước đó, các phương án của lớp phủ ETC 70, 270b được sử dụng trong vật phẩm 100, 300 (xem FIG. 1, 2B) có thể bao gồm thành phần ETC di động 76, 276b mà bao gồm dầu PFPE. Theo một số phương án, dầu PFPE được dùng làm thành phần ETC di động 76, 276b là dầu bôi trơn mà có thể được hòa tan trong thành phần ETC liên kết 72, 272. Nói chung, dầu PFPE được đặc trưng bởi tính chống oxy hóa. Theo các khía cạnh khác, dầu PFPE của thành phần ETC di động 76, 276b là lớp rời được bố trí trên thành phần ETC liên kết 72, 272. Theo các khía cạnh khác, dầu PFPE của thành phần ETC di động 76, 276b là tổ hợp của các lớp được hòa tan và rời rạc. Theo một số phương án, dầu PFPE được sử dụng trong thành phần ETC di động có thể bao gồm dầu loại Z Solvay Fomblin®, dầu loại Y Fomblin®, dầu loại K Fomblin®, dầu loại K Krytox™ từ The Chemours Company, dầu loại Demnum™ từ Daikin Industries hoặc dầu PFPE tương tự. Ngoài ra, các thành phần của các dầu PFPE này, làm thành phần ETC di động, được thể hiện ở dạng làm ví dụ trên FIG. 3 (cùng với thành phần ETC liên kết làm ví dụ). Với vai trò là ví dụ, dầu PFPE loại K Fomblin® có thể được lấy từ Ideal Vacuum Products LLC (hoặc được lấy trực tiếp từ Solvay) và được sử dụng theo các phương án của sáng chế. Với vai trò là ví dụ, dầu PFPE loại Z Fomblin® có thể thu được từ Solvay và dầu PFPE Demnum™ có thể được lấy từ Nye Lubricants (hoặc được lấy trực tiếp từ Daikin Industries) và được sử dụng theo các phương án của sáng chế. Không bị ràng buộc bởi lý thuyết, có lý khi kỳ vọng rằng khối lượng phân tử của dầu PFPE có thể ảnh hưởng đến tính năng của lớp phủ ETC. Ví dụ, sự khác biệt về mức độ ổn định của dầu PFPE do thành phần ETC di

động có thể được dự kiến tùy thuộc vào khối lượng và hình dạng phân tử (tuyến tính so với phân nhánh) của thành phần ETC liên kết là giống hay khác với đầu PFPE.

Độ dày của lớp phủ ETC 70 (ví dụ, độ dày 72a của lớp phủ ETC 70 được thể hiện trên FIG. 1), 170b, 270b có thể thay đổi và có thể được sử dụng sao cho nó có độ dày đủ để bao phủ toàn bộ nền cơ sở 12, 112 và/hoặc 14, 114 của nền 10, 110, lớp phủ quang học 80 và/hoặc lớp phủ chống trầy xước 90, tạo ra độ bao phủ dày đặc của lớp phủ ETC, và/hoặc đảm bảo độ tin cậy cao hơn. Theo một số phương án, lớp phủ ETC có thể có độ dày từ khoảng 0,5 nm đến khoảng 50 nm, từ khoảng 1 nm đến khoảng 25 nm, từ khoảng 4 nm đến khoảng 25 nm, hoặc từ khoảng 5 nm đến khoảng 20 nm. Theo một số phương án khác, lớp phủ ETC có thể có độ dày từ khoảng 10 nm đến khoảng 50 nm.

Theo một số phương án, vật phẩm 100, 200, 300 theo sáng chế được tạo kết cấu sao cho lớp phủ ETC 70, 170b, 270b, được đặc trưng bởi độ bền cao. Do đó, một số phương án của vật phẩm 100, 200, 300 được tạo kết cấu sao cho bề mặt được lộ ra của lớp phủ ETC 70, 170b, 270b bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 2000 chu trình tĩnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép (tức là như được mô tả dưới đây). Bề mặt được lộ ra của lớp phủ ETC 70, 170b, 270b cũng có thể bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 3500 chu trình tĩnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép. Theo các khía cạnh khác, góc tiếp xúc trung bình ít nhất là 70 độ, 75 độ, 80 độ, 85 độ, 90 độ, 95 độ, 100 độ, 105 độ, 110 độ, hoặc 115 độ (bao gồm tất cả các góc tiếp xúc trung bình giữa các mức này) với nước được giữ lại bởi bề mặt sau 2000, hoặc 3500, chu trình theo thử nghiệm bụi nhùi thép. Tiếp theo, một số phương án của vật phẩm 100, 200, 300 theo sáng chế được tạo kết cấu sao cho bề mặt được lộ ra của lớp phủ ETC bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành trên 3500 chu trình tĩnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép.

Như được sử dụng ở đây, “thử nghiệm bụi nhùi thép” là thử nghiệm được dùng để xác định độ bền của lớp phủ ETC được bố trí trên nền thủy tinh, thủy tinh-gốm hoặc gốm (ví dụ, nền 10, 110 như được thể hiện trên các FIG. 1, 2A và 2B) được sử dụng trong vật phẩm theo sáng chế (ví dụ, các vật phẩm 100, 200, 300 được mô tả trên

các FIG. 1, 2A và 2B). Tại thời điểm bắt đầu thử nghiệm bụi nhùi thép, góc tiếp xúc với nước được đo trên mẫu cụ thể một hoặc nhiều lần để thu được góc tiếp xúc với nước ban đầu tin cậy. Việc xác định góc tiếp xúc với nước này có thể được thực hiện bằng cách sử dụng phân tích hình dạng khi nhỏ giọt Krüss GmbH DSA100 hoặc dụng cụ tương tự. Sau khi góc tiếp xúc nước ban đầu được đo, miếng bụi nhùi thép Bonstar #0000 được gắn vào một cánh tay của dụng cụ mài tuyến tính Taber® Industries 5750. Miếng bụi nhùi thép được phép tiếp xúc với mẫu (trên lớp phủ ETC) dưới tải trọng là 1 kg và thiết lập chu trình tịnh tiến là 60 chu trình/phút. Góc tiếp xúc trung bình sau đó được đo trên mẫu sau 2000 chu kỳ, 3500 chu kỳ và/hoặc thời lượng cụ thể khác. Không bị ràng buộc bởi lý thuyết, các biến thể của thử nghiệm bụi nhùi thép có thể được sử dụng, ví dụ, với các chu kỳ mài mòn tịnh tiến bằng vải thay vì bằng miếng bụi nhùi thép. Người có hiểu biết trung bình trong lĩnh vực của sáng chế sau đó có thể ngoại suy các đặc điểm của vật phẩm theo sáng chế đã cho trong phạm vi của thử nghiệm bụi nhùi thép (ví dụ, góc tiếp xúc trung bình sau số chu trình được thiết lập) đến các biến thể bất kỳ này.

Trong các phương án, vật phẩm 100, 200, 300 (xem FIG. 1, 2A và 2B) được tạo kết cấu để đảm bảo tối thiểu đến không có độ đục rõ ràng liên quan đến lớp phủ ETC. Ví dụ, các vật phẩm này có thể bao gồm độ đục qua lớp phủ ETC 70, 170b, 270b và nền thủy tinh, thủy tinh-gốm hoặc gốm 10, 110 nhỏ hơn hoặc bằng khoảng 5 %. Trong các khía cạnh nhất định, độ đục bằng hoặc nhỏ hơn 5 %, 4,5 %, 4 %, 3,5 %, 3 %, 2,5 %, 2 %, 1,5 %, 1 %, 0,75 %, 0,5 %, hoặc 0,25 % (bao gồm tất cả các mức của độ đục giữa các mức này) qua lớp phủ ETC 70, 170b, 270b và nền thủy tinh 10, 110. Theo một số phương án khác, vật phẩm 100, 200, 300 bao gồm lớp phủ quang học 80 ở dạng cấu trúc chống lóa, mà có bản chất là mờ; do đó, mức độ đục qua lớp phủ ETC 70, 170b, 270b, cấu trúc chống lóa của lớp phủ quang học 80 và nền 10, 110 có thể thiết lập là 10 % hoặc cao hơn, 5 % hoặc cao hơn, hoặc mức độ đục khác cao hơn giới hạn dưới của độ đục. Theo một số phương án thực hiện, các vật phẩm 100, 200, 300 kết hợp độ đục đáng kể (> 5%) là một phần trong chức năng của chúng (và không giới hạn các vật phẩm sử dụng lớp phủ quang học 80 có cấu trúc chống lóa), lớp phủ ETC theo sáng chế, và phương pháp chế tạo chúng theo sáng chế, có thể được sử dụng để cải thiện độ bền của lớp phủ ETC trong khi vẫn duy trì hoặc kiểm soát

được đo đạc ở mức mong muốn đối với ứng dụng cụ thể. Như được sử dụng ở đây, thuật ngữ “độ đục” để chỉ tỷ lệ % ánh sáng truyền được phân tán ra ngoài theo hình nón có góc khoảng $\pm 2,5^\circ$ theo phương thức ASTM D1003, có tiêu đề “Standard Test Method for Haze and Luminous Transmittance of Transparent Plastics,” toàn bộ nội dung của tài liệu này được kết hợp vào đây bằng cách viện dẫn. Đối với bề mặt trong quang học, độ đục truyền thường tiến sát tới 0.

Lớp phủ ETC 70, 170b, 270b được sử dụng trong vật phẩm theo sáng chế có thể được sử dụng theo nhiều cách khác nhau hoặc trên một hoặc nhiều nền cơ sở 12, 14, 112, 114 của nền 10, 100 (xem FIG. 1, 2A và 2B). Theo một số phương án, các thành phần ETC liên kết và thành phần ETC di động của lớp phủ ETC có thể được lắng phủ bằng nhiều phương pháp, bao gồm nhưng không giới hạn ở, phủ phun, phủ nhúng, phủ quay, và lắng phủ hơi. Các phương pháp lắng phủ bay hơi để lắng phủ lớp phủ ETC có thể bao gồm, nhưng không bị giới hạn ở, lắng phủ hơi vật lý (“PVD”), lắng phủ chùm electron (“chùm e” hoặc “EB”), lắng phủ hỗ trợ ion (ion-assisted deposition-EB - “IAD-EB”), mài laze, lắng phủ hồ quang chân không, bay hơi nhờ nhiệt, phún xạ, lắng phủ hơi hóa học plasma (plasma enhanced chemical vapor deposition - PECVD) và các kỹ thuật lắng phủ hơi tương tự khác.

Theo một phương án khác, phương pháp chế tạo vật phẩm theo sáng chế (ví dụ, vật phẩm 100, 200, 300 được mô tả trên các FIG. 1, 2A và 2B) có thể bao gồm các bước: lắng phủ tiên chất lớp phủ dễ làm sạch (ETC) lên trên nền cơ sở là nền thủy tinh, thủy tinh-gốm hoặc gốm; đóng rắn tiên chất lớp phủ ETC để tạo thành tiên chất lớp phủ ETC được đóng rắn mà bao gồm thành phần ETC liên kết; và xử lý tiên chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC (ví dụ, lớp phủ ETC 70, 170b, 270b) mà bao gồm thành phần ETC liên kết và thành phần ETC di động. Ngoài ra, thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan và độ dày nằm trong khoảng từ 1 nm đến khoảng 20 nm. Ngoài ra, thành phần ETC di động được bố trí trên hoặc bên trong thành phần ETC liên kết và bao gồm vật liệu được flo hóa, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.

Theo một phương án, phương pháp này có thể được tiến hành sao cho thành phần ETC di động bao gồm PFPE silan trong thành phần ETC liên kết. Hơn nữa, bước

xử lý có thể bao gồm việc lau có kiểm soát tiền chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC (ví dụ, lớp phủ ETC 70, 170b, 270b). Theo các phương án, phương pháp được tiến hành sao cho vật phẩm bao gồm độ đục qua lớp phủ ETC và nền nhỏ hơn hoặc bằng khoảng 5 % như đã chuẩn bị sau bước đóng rắn hoặc, trong một số trường hợp, sau bước xử lý. Ngoài ra, bước xử lý có thể được thực hiện bằng kỹ thuật thủ công, bán thủ công hoặc tự động bất kỳ, chẳng hạn như chải nhẹ, nhúng nhanh trong dung môi, lau tự động, v.v. Ví dụ, như được thể hiện bằng sơ đồ trên FIG. 2A, vật phẩm 200 có thể được tạo ra bằng cách thực hiện bước lắng phủ 210 để lắng phủ tiền chất lớp phủ ETC trên bề mặt cơ sở 112 của nền chứa silic oxit, thủy tinh, thủy tinh-gốm hoặc gốm 110. Sau khi tiền chất được lắng phủ, sau đó nó có thể được đóng rắn trong bước đóng rắn 220 trong nhiệt độ và thời gian thích hợp đối với thành phần PFPE cụ thể của tiền chất để tạo thành tiền chất ETC được đóng rắn 170a. Tiền chất lớp phủ ETC đã đóng rắn bao gồm thành phần ETC liên kết 172 và thành phần ETC di động 176a. Về bản chất, thành phần ETC di động 176a là phần còn lại, dư thừa của vật liệu ETC mà được liên kết với nền như thành phần ETC liên kết 172. Ở điểm này trong phương pháp được mô tả trên FIG. 2A, tiền chất ETC được đóng rắn 170a được xử lý bằng cách lau có kiểm soát trong bước lau 230 để tạo thành lớp phủ ETC 170b. Như được sử dụng ở đây, các thuật ngữ “lau có kiểm soát” và “việc lau có kiểm soát” để chỉ việc lau bất kỳ lớp phủ ETC hoặc tiền chất đã đóng rắn bằng cách cơ học (ví dụ, thủ công, bán thủ công, và/hoặc tự động bao gồm nhưng không giới hạn ở chải nhẹ, lau bằng vải sợi, v.v) có hoặc không có dung môi (ví dụ, vải sợi được thấm dấm rượu isopropyllic) mà thu được một lớp còn lại ít nhất là lớp đơn (tức là có kích thước phân tử hoặc lớn hơn) hoặc nhiều giọt vật liệu ETC di động trên thành phần ETC liên kết. Như thể hiện trong bước 230a, lớp phủ ETC 170b mà tạo thành từ bước lau 230 bao gồm thành phần ETC liên kết 172 và thành phần ETC di động 176b.

Theo một phương án khác, phương pháp có thể được tiến hành sao cho việc xử lý tiền chất lớp phủ ETC đã đóng rắn có thể bao gồm việc lắng phủ dầu PFPE lên trên tiền chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC, trong đó thành phần ETC di động bao gồm dầu PFPE. Phương pháp này, theo một số khía cạnh, cũng có thể được thực hiện sao cho việc xử lý tiền chất phủ ETC đã đóng rắn bao gồm bước rửa sạch tiền chất phủ ETC đã được đóng rắn bằng dung môi trước bước lắng phủ dầu

PFPE trên tiền chất phủ ETC đã đóng rắn, và hơn nữa trong đó việc rửa được tiến hành để loại bỏ lượng dư thừa là ít nhất một trong các tiền chất phủ ETC và tiền chất phủ ETC được đóng rắn trên bề mặt cơ sở của nền. Ví dụ, như được thể hiện bằng sơ đồ trên FIG. 2B, vật phẩm 300 có thể được tạo ra bằng cách thực hiện bước lắng phủ 310 để lắng phủ tiền chất phủ ETC trên bề mặt cơ sở 112 của nền chứa silic oxit, thủy tinh, thủy tinh-gốm hoặc gốm 110. Sau khi tiền chất được lắng phủ, sau đó nó có thể được đóng rắn trong bước đóng rắn 320 trong nhiệt độ và thời gian thích hợp đối với thành phần PFPE cụ thể của tiền chất để tạo thành tiền chất ETC được đóng rắn 270a. Tiền chất lớp phủ ETC đã đóng rắn bao gồm thành phần ETC liên kết 272 và thành phần ETC di động 276a. Về bản chất, thành phần ETC di động 276a là phần còn lại, dư thừa của vật liệu ETC mà được liên kết với nền như thành phần ETC liên kết 272. Ở điểm này trong phương pháp được mô tả trên FIG. 2B, tiền chất ETC được đóng rắn 270a được xử lý bằng bước rửa 330, ví dụ, rửa bằng dung môi siêu âm, để loại bỏ phần vật liệu ETC dư thừa, tức là thành phần ETC di động 276a. Sau khi hoàn thành bước rửa 330, thành phần ETC liên kết 272 còn lại trên nền 110 và thành phần ETC di động được loại bỏ. Phương pháp này sau đó có thể được tiến hành sao cho bước lắng phủ 340 được tiến hành trong đó dầu PFPE được bố trí trên thành phần ETC liên kết 272 (ví dụ, bằng cách phun). Như thể hiện trong bước 340a, vật phẩm thu được 300 được tạo kết cấu sao cho dầu PFPE là thành phần ETC di động 276b, khi được sắp xếp trên thành phần ETC liên kết 272.

Các vật phẩm được bộc lộ ở đây có thể được tích hợp vào trong vật phẩm khác như vật phẩm có bộ phận hiển thị (hoặc các vật phẩm hiển thị) (ví dụ, các thiết bị điện tử dân dụng, gồm điện thoại di động, máy tính bảng, máy tính, hệ thống định vị và dạng tương tự), vật phẩm kiến trúc, vật phẩm giao thông (ví dụ, xe, tàu hỏa, máy bay, tàu biển, v.v.), vật phẩm ứng dụng, hoặc vật phẩm bất kỳ yêu cầu mức độ trong suốt, đặc tính chống nhòe/chống dấu vân tay, chịu trầy xước, chịu ăn mòn bất kỳ hoặc tổ hợp của chúng. Vật phẩm làm ví dụ tích hợp vật phẩm bất kỳ trong số các vật phẩm thủy tinh được bộc lộ ở đây được thể hiện trên các hình vẽ Fig. 8A và 8B. Cụ thể là, các hình vẽ Fig. 8A và 8B thể hiện thiết bị điện tử dân dụng 400 bao gồm hộp vỏ 402 có mặt trước 404, mặt sau 406, và các mặt bên 408; các linh kiện điện (không được thể hiện) mà ít nhất một phần ở bên trong hoặc toàn bộ ở bên trong hộp vỏ và bao gồm

ít nhất bộ phận điều khiển, bộ nhớ, và bộ phận hiển thị 410 tại hoặc liền kề với mặt trước của hộp vỏ; và nền che phủ 412 tại hoặc trên mặt trước của hộp vỏ sao cho nó ở trên bộ phận hiển thị. Theo một số phương án, ít nhất một trong số nền che phủ 412 hoặc một phần của hộp vỏ 402 có thể bao gồm vật phẩm bất kỳ trong số các vật phẩm thủy tinh, thủy tinh-gốm và gốm được bộc lộ ở đây.

Ví dụ thực hiện sáng chế

Các ví dụ sau thể hiện các phương án thực hiện nhất định không nhằm mục đích giới hạn phạm vi của sáng chế.

Ví dụ 1

Như được thể hiện trên Fig. 4, đồ thị của góc tiếp xúc với nước trung bình là hàm của chu trình tịnh tiến theo thử nghiệm bụi nhũi thép đối với các nền thủy tinh được phủ bằng PFPE silan và được tiến hành lau thủ công (Ví dụ 4B) hoặc tiến trình rửa bằng dung môi (Ví dụ 4A), theo các phương án của sáng chế. Theo đó, trong ví dụ 1, các vật phẩm được chế tạo theo nguyên tắc của sáng chế về nền thủy tinh được gia cường và lớp phủ quang học AR được bố trí trên bề mặt cơ sở của nền. Các nền này sau đó được phủ bằng lớp phủ ETC bao gồm PFPE silan trên lớp phủ quang học và sau đó được đóng rắn. Một nhóm các mẫu này được rửa bằng dung môi bằng chất lưu được thiết kế 3M™ Novec™ 7200, được đặt tên là “Ví dụ 4A”; và một nhóm các mẫu khác được thực hiện tiến trình lau có kiểm soát mà bao gồm hoạt động lau thủ công bằng vải mềm, không có xơ vải được thấm rượu isopropyllic (IPA), được đặt tên là “Ví dụ 4B”. Như được thể hiện trên Fig. 4, và Ví dụ 4B các mẫu được thực hiện tiến trình lau thủ công giữ được góc tiếp xúc trung bình là khoảng 100 độ sau 3500 chu trình trong thử nghiệm bụi nhũi thép. Ngược lại, ví dụ 4A các mẫu được rửa bằng dung môi giữ góc tiếp xúc trung bình nhỏ hơn 90 độ sau 3500 chu trình trong thử nghiệm bụi nhũi thép. Như vậy, vật phẩm với lớp phủ ETC có thể giữ được độ bền của lớp phủ ETC đáng kể bằng cách sử dụng phương pháp xử lý, ví dụ, lau thủ công, mà đảm bảo rằng lượng lớp phủ ETC còn lại đáng kể, có chức năng làm thành phần ETC di động, trên thành phần ETC liên kết. Nói cách khác, người ta tin rằng việc rửa bằng dung môi giảm thiểu và/hoặc loại bỏ thành phần ETC di động, nhờ đó thu được góc tiếp xúc trung bình thấp hơn đối với các mẫu trong thử nghiệm 4A.

Ví dụ 2

Như được thể hiện trên Fig. 5, đồ thị của góc tiếp xúc với nước trung bình là hàm của chu trình tịnh tiến theo thử nghiệm bù nhùi thép đối với các nền thủy tinh được phủ bằng PFPE silan và được tiến hành tiến trình lau thủ công (Ví dụ 5A), tiến trình rửa bằng dung môi (Ví dụ 5C) hoặc rửa bằng dung môi và sử dụng dầu PFPE loại Y Fomblin® (các ví dụ 5B1 & 5B2), theo các phương án của sáng chế. Theo đó, trong Ví dụ 2, các vật phẩm được chế tạo theo nguyên tắc của sáng chế về nền thủy tinh được gia cường và lớp phủ quang học AR được bố trí trên bề mặt cơ sở của nền. Các nền này sau đó được phủ bằng lớp phủ ETC bao gồm PFPE silan (Optool™ UF503 PFPE) trên lớp phủ quang học và sau đó được đóng rắn. Một nhóm các mẫu này được rửa bằng dung môi (tức là bằng chất lưu được thiết kế 3M™ Novec™ 7200), được đặt tên là “Thử nghiệm 5C”; và một nhóm mẫu khác được thực hiện tiến trình lau có kiểm soát (tức là bằng vải mềm, không có xơ vải được thấm IPA), được đặt tên là “Thử nghiệm 5A”. Hơn nữa, hai bộ mẫu đã được rửa bằng dung môi và sau đó được phun dầu PFPE 06/6 và 25/6 loại Y Fomblin®, được đặt tên là “Các thử nghiệm. 5B1 và 5B2,” tương ứng. Trong số các mẫu này, nhóm được rửa bằng dung môi không có dầu PFPE bất kỳ (Thử nghiệm 5C) có kết quả kém nhất, tạo thành góc tiếp xúc với nước trung bình nhỏ hơn 100 độ (khoảng 80 độ) sau 3500 chu trình trong thử nghiệm bù nhùi thép. Không bị ràng buộc bởi lý thuyết, các mẫu được rửa bằng dung môi, chẳng hạn thử nghiệm 5C, thể hiện độ bền lớp phủ ETC thấp khi rửa được tin là loại bỏ ETC dư và các nhóm silan được lộ ra để tăng góc tiếp xúc. Ngược lại, các mẫu với dầu PFPE (các thử nghiệm. 5B1 & 5B2) và ETC dư nhờ vào việc lau thủ công được kiểm soát (Thử nghiệm 5A) (thay vì rửa bằng dung môi) giữ được góc tiếp xúc trung bình là khoảng 100-105 độ sau 3500 chu trình trong thử nghiệm bù nhùi thép.

Như được thể hiện dưới đây trong bảng 1, việc đo năng lượng bề mặt được thực hiện trên các mẫu trong Ví dụ 2 chứng tỏ được các xu hướng tương tự như được quan sát trong thử nghiệm bù nhùi thép. Việc đo năng lượng bề mặt được thực hiện trên thiết bị phân tích hình dạng khi nhỏ giọt Krüss DSA100 bằng cách sử dụng phương pháp Wu với ba chất lưu, như được hiểu bởi người có hiểu biết trung bình

trong lĩnh vực của sáng chế. Trong bảng 1, “W” là góc tiếp xúc được đo đối với nước; “HD” là góc tiếp xúc được đo đối với hexadecan; và “DIM” góc tiếp xúc được đo đối với diiodometan, tất cả đều là ở các đơn vị độ. Ngoài ra, “D,” “P” và “T” là thành phần năng lượng phân tán bề mặt đo được, thành phần năng lượng bề mặt cực và tổng giá trị năng lượng bề mặt, tương ứng, đối với mỗi mẫu bằng đơn vị miliNewtons trên met (mN/m). Cụ thể, bảng 1 thể hiện rằng việc đo năng lượng bề mặt của các mẫu dầu PFPE loại Y Fomblin® (các thử nghiệm 5B1 & 5B2) tương tự với các mẫu đối chứng được thực hiện việc rửa bằng dung môi mà không có dầu PFPE bổ sung (thử nghiệm 5C). Ngược lại, các mẫu được cho lớp phủ ETC sau đó lau thủ công có kiểm soát (thử nghiệm 5A) thể hiện các thành phần phân cực và phân tán cao hơn một chút, và tổng năng lượng bề mặt, so với các mẫu khác (các thử nghiệm 5B1, 5B2 và 5C). Không bị ràng buộc bởi lý thuyết, người ta tin rằng tổng năng lượng bề mặt và giá trị thành phần năng lượng bề mặt cao hơn đối với mẫu tiến hành lau có kiểm soát bằng IPA là kết quả của việc lau có kiểm soát để lại lớp mỏng ETC di động, tức là lượng silan không phản ứng.

Bảng 1

Mẫu	ETC	Xử lý	W	HD	DIM	D	P	T
			(độ)			(mN/m)		
Thử nghiệm 5A	Thiết bị phun UF503	Lau thủ công bằng IPA	115,57	66,2	91,3	15,48	1,32	16,8
Thử nghiệm 5B1	Thiết bị phun UF503	Rửa, Fomblin® Y 06/6	120,6	71,07	101,2	13,35	0,67	14,02
Thử nghiệm 5B1	Thiết bị phun UF503	Rửa, Fomblin® Y 25/6	119,63	71,27	100,47	13,41	0,93	14,34
Thử nghiệm 5C	Thiết bị phun UF503	Rửa bằng dung môi	119,57	71,57	99,07	13,55	0,9	14,45

Ví dụ 3

Như được thể hiện trên Fig. 6, đồ thị của góc tiếp xúc với nước trung bình là hàm của chu trình tịnh tiến theo thử nghiệm bù nhồi thép đối với các nền thủy tinh được phủ bằng PFPE silan và được tiến hành tiến trình lau thủ công (Ví dụ 6A), tiến

trình rửa bằng dung môi (thử nghiệm 6C), rửa bằng dung môi và dùng dầu PFPE Demnum™ (thử nghiệm 6B1), hoặc rửa bằng dung môi và dùng dầu PFPE loại Z Fomblin® (thử nghiệm 6B2), theo các phương án của sáng chế. Như vậy, trong Ví dụ 3, các vật phẩm được chế tạo theo các nguyên tắc của sáng chế phù hợp với các mẫu được tạo ra trong các ví dụ 1 và 2. Các nền này sau đó được phủ bằng lớp phủ ETC bao gồm PFPE silan (Optool™ UF503 PFPE) trên lớp phủ quang học và sau đó được đóng rắn. Nhóm các mẫu này được rửa bằng dung môi (dung môi HFE 7200), được đặt tên là “Thử nghiệm 6C”; và một nhóm mẫu khác được thực hiện tiến trình lau thủ công, được đặt tên là “Thử nghiệm 6A”. Ngoài ra, hai nhóm mẫu được tiến hành rửa bằng dung môi và sau đó được phun dầu PFPE loại Z Demnum™ và Fomblin®, được đặt tên là “các thử nghiệm 6B1 và 6B2,” tương ứng. Trong số các mẫu này, nhóm được thực hiện rửa bằng dung môi không có dầu PFPE bất kỳ (Thử nghiệm 6C) có kết quả kém nhất, tạo thành góc tiếp xúc trung bình với nước nhỏ hơn 60 độ sau 2000 chu trình trong thử nghiệm bụi nhùi thép. Ngược lại, các mẫu với dầu PFPE (các thử nghiệm 6B1 & 6B2) và ETC dư nhờ vào việc lau thủ công được kiểm soát (Thử nghiệm 6A) (thay vì rửa bằng dung môi) giữ được góc tiếp xúc trung bình gần 60 độ hoặc lớn hơn sau 3500 chu trình trong thử nghiệm bụi nhùi thép.

Ví dụ 4

Như được thể hiện trên Fig. 7, đồ thị của góc tiếp xúc với nước trung bình là hàm của chu trình tịnh tiến theo thử nghiệm bụi nhùi thép đối với các nền thủy tinh được phủ bằng PFPE silan và được tiến hành tiến trình lau thủ công (Ví dụ 7A), tiến trình rửa bằng dung môi (thử nghiệm 7C), rửa bằng dung môi và dùng dầu PFPE Demnum™ (thử nghiệm 7B1), hoặc rửa bằng dung môi và dùng dầu PFPE loại Z Fomblin® (thử nghiệm 7B2), theo các phương án của sáng chế. Như vậy, trong Ví dụ 4, các vật phẩm được tạo ra phù hợp với các nguyên lý được sử dụng trong Ví dụ 3, nhưng cơ sở sản xuất khác. Các nền này sau đó được phủ bằng lớp phủ ETC bao gồm PFPE silan (Optool™ UF503 PFPE) trên lớp phủ quang học và sau đó được đóng rắn. Nhóm các mẫu này được rửa bằng dung môi (dung môi HFE 7200), được đặt tên là “Thử nghiệm 7C”; và một nhóm mẫu khác được thực hiện tiến trình lau thủ công, được đặt tên là “Thử nghiệm 7A”. Ngoài ra, hai nhóm mẫu được tiến hành rửa bằng

dung môi và sau đó được phun dầu PFPE loại Z Demnum™ và Fomblin®, được đặt tên là “các thử nghiệm 7B1 và 7B2,” tương ứng. Trong số các mẫu này, nhóm được thực hiện rửa bằng dung môi không có dầu PFPE bất kỳ (Thử nghiệm 7C) có kết quả kém nhất, tạo thành góc tiếp xúc với nước trung bình khoảng 95 độ sau 3500 chu trình trong thử nghiệm bụi nhùi thép. Ngược lại, các mẫu với dầu PFPE (các thử nghiệm 7B1 & 7B2) và ETC dư nhờ vào việc lau thủ công được kiểm soát (Thử nghiệm 7A) (thay vì rửa bằng dung môi) giữ được góc tiếp xúc trung bình gần 60 độ hoặc lớn hơn sau 3500 chu trình trong thử nghiệm bụi nhùi thép.

Nhiều thay đổi và cải biến có thể được tạo ra cho các phương án được mô tả ở trên theo sáng chế mà cơ bản không nằm ngoài tinh thần và các nguyên lý của sáng chế. Toàn bộ các thay đổi và cải biến như vậy được dự định được bao gồm ở đây trong phạm vi của sáng chế và được bảo hộ bởi các điểm yêu cầu bảo hộ sau đây.

YÊU CẦU BẢO HỘ

1. Vật phẩm, bao gồm:
nền thủy tinh, thủy tinh-gốm hoặc gốm bao gồm bề mặt cơ sở; và
lớp phủ dễ làm sạch (easy-to-clean - ETC) được bố trí trên bề mặt cơ sở này,
lớp phủ này bao gồm thành phần ETC liên kết và thành phần ETC di động,
trong đó thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan, và
ngoài ra trong đó thành phần ETC di động được bố trí trên hoặc bên trong
thành phần ETC liên kết và bao gồm vật liệu được flo hóa, thành phần ETC di động
được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.
2. Vật phẩm theo điểm 1, trong đó thành phần ETC di động ít nhất là có thể hòa
tan một phần trong thành phần ETC liên kết.
3. Vật phẩm theo điểm 1 hoặc 2, trong đó bề mặt được lộ ra của lớp phủ ETC bao
gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 2000 chu trình
tịnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép.
4. Vật phẩm theo điểm bất kỳ trong số các điểm nêu trên, trong đó vật phẩm này
bao gồm độ đục qua lớp phủ và nền nhỏ hơn hoặc bằng khoảng 5 phần trăm.
5. Vật phẩm theo điểm bất kỳ trong số các điểm nêu trên, trong đó thành phần
ETC di động bao gồm PFPE silan của thành phần ETC liên kết.
6. Vật phẩm theo điểm bất kỳ trong số các điểm nêu trên, còn bao gồm:
lớp phủ chống trầy xước được bố trí giữa bề mặt cơ sở của nền và lớp phủ
ETC, trong đó lớp phủ chống trầy xước bao gồm ít nhất là một trong số oxit kim loại
và nitrua kim loại.
7. Vật phẩm, bao gồm:
nền thủy tinh, thủy tinh-gốm hoặc gốm bao gồm bề mặt cơ sở; và
lớp phủ dễ làm sạch (easy-to-clean - ETC) được bố trí trên bề mặt cơ sở này,
lớp phủ này bao gồm thành phần ETC liên kết và thành phần ETC di động,
trong đó thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan, và

ngoài ra trong đó thành phần ETC di động được bố trí trên thành phần ETC liên kết và bao gồm dầu PFPE, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.

8. Vật phẩm theo điểm 7, trong đó bề mặt được lộ ra của lớp phủ ETC bao gồm góc tiếp xúc với nước trung bình ít nhất là 70 độ sau khi tiến hành 2000 chu trình tịnh tiến dưới tải trọng là 1 kg theo thử nghiệm bụi nhùi thép.

9. Vật phẩm theo điểm 7 hoặc 8, trong đó vật phẩm này bao gồm độ đục qua lớp phủ và nền nhỏ hơn hoặc bằng khoảng 5 phần trăm.

10. Vật phẩm theo điểm bất kỳ trong số các điểm từ 7 đến 9, còn bao gồm:

lớp phủ chống trầy xước được bố trí giữa bề mặt cơ sở của nền và lớp phủ ETC, trong đó lớp phủ chống trầy xước này bao gồm ít nhất là một trong số oxit kim loại và nitrua kim loại.

11. Phương pháp chế tạo vật phẩm, bao gồm các bước:

lắng phủ tiên chất lớp phủ dễ làm sạch (easy-to-clean - ETC) trên nền cơ sở là nền thủy tinh, thủy tinh-gốm hoặc gốm;

đóng rắn tiên chất lớp phủ ETC để tạo thành tiên chất lớp phủ ETC được đóng rắn mà bao gồm thành phần ETC liên kết; và

xử lý tiên chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC mà bao gồm thành phần ETC liên kết và thành phần ETC di động,

trong đó thành phần ETC liên kết bao gồm perfloropolyete (PFPE) silan, và

ngoài ra trong đó thành phần ETC di động được bố trí trên hoặc bên trong thành phần ETC liên kết và bao gồm vật liệu được flo hóa, thành phần ETC di động được tạo kết cấu để di chuyển tương đối với thành phần ETC liên kết.

12. Phương pháp theo điểm 11, trong đó thành phần ETC di động bao gồm PFPE silan của thành phần ETC liên kết và việc xử lý bao gồm bước lau có kiểm soát tiên chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC

13. Phương pháp theo điểm 11 hoặc 12, trong đó việc xử lý tiền chất lớp phủ ETC đã đóng rắn bao gồm việc lắng phủ dầu PFPE trên tiền chất lớp phủ ETC đã đóng rắn để tạo thành lớp phủ ETC, trong đó thành phần ETC di động bao gồm dầu PFPE.

14. Sản phẩm điện tử dân dụng, bao gồm:

hộp vỏ có bề mặt phía trước, bề mặt phía sau và các bề mặt bên;

các linh kiện điện được bố trí ít nhất một phần bên trong hộp vỏ này, các linh kiện điện này bao gồm ít nhất là bộ điều khiển, bộ nhớ, và màn hiển thị, màn hiển thị này được bố trí tại hoặc liền kề với bề mặt phía trước của hộp vỏ; và

nền che phủ được bố trí trên màn hiển thị này,

trong đó ít nhất một phần của hộp vỏ hoặc nền che phủ bao gồm vật phẩm theo điểm bất kỳ trong số các điểm từ 1 đến 10.

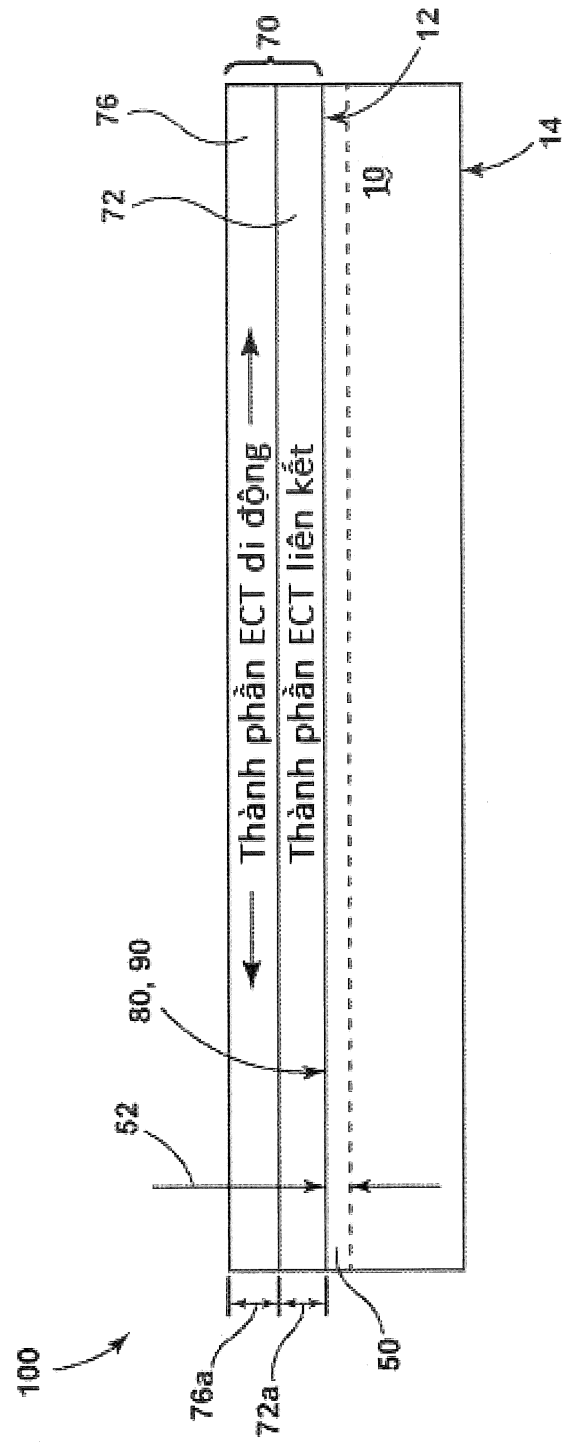


FIG. 1

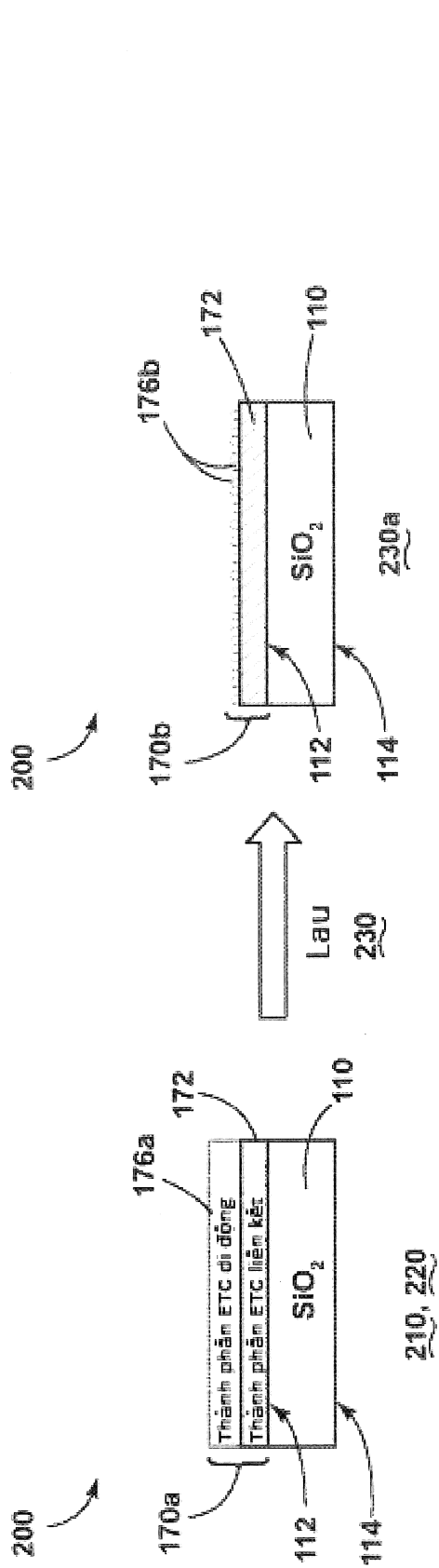


FIG. 2A

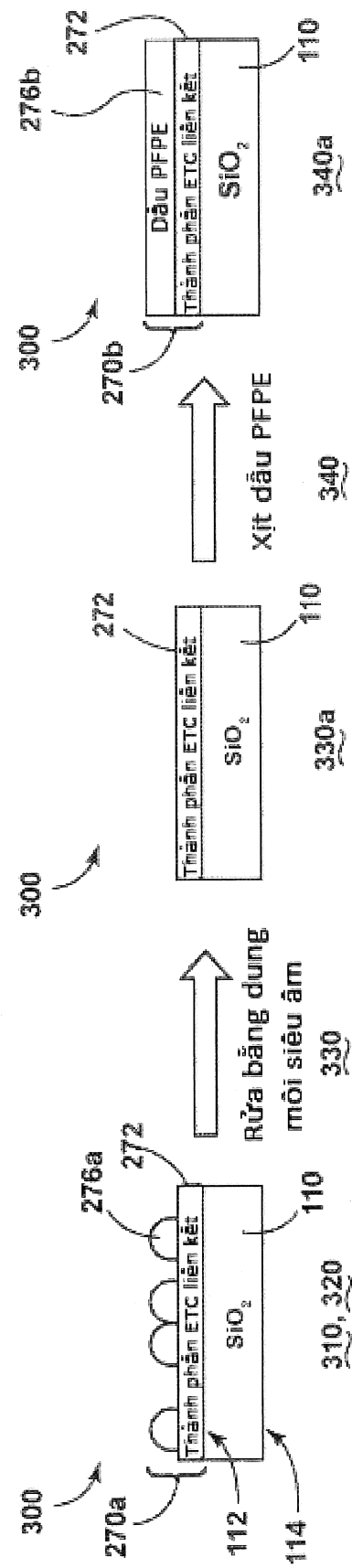


FIG. 2B

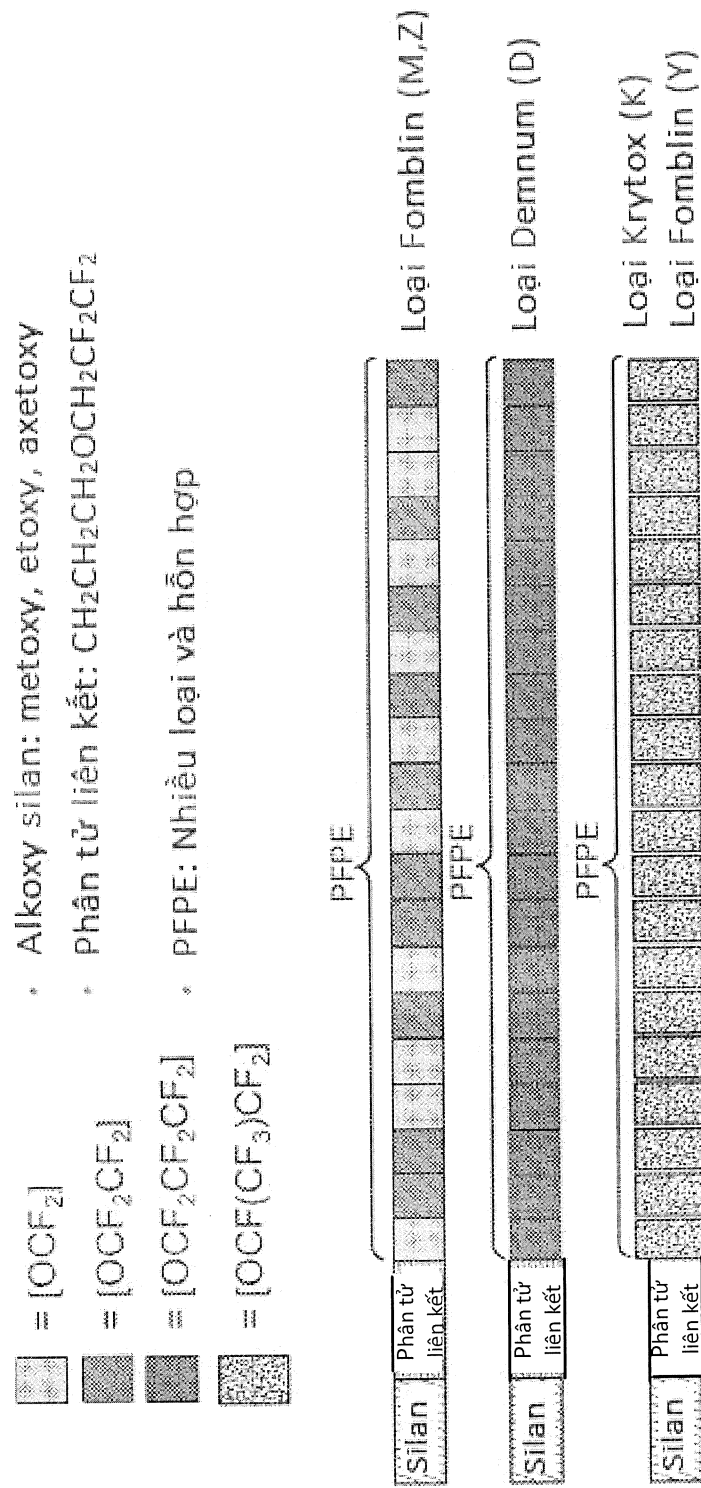


FIG. 3

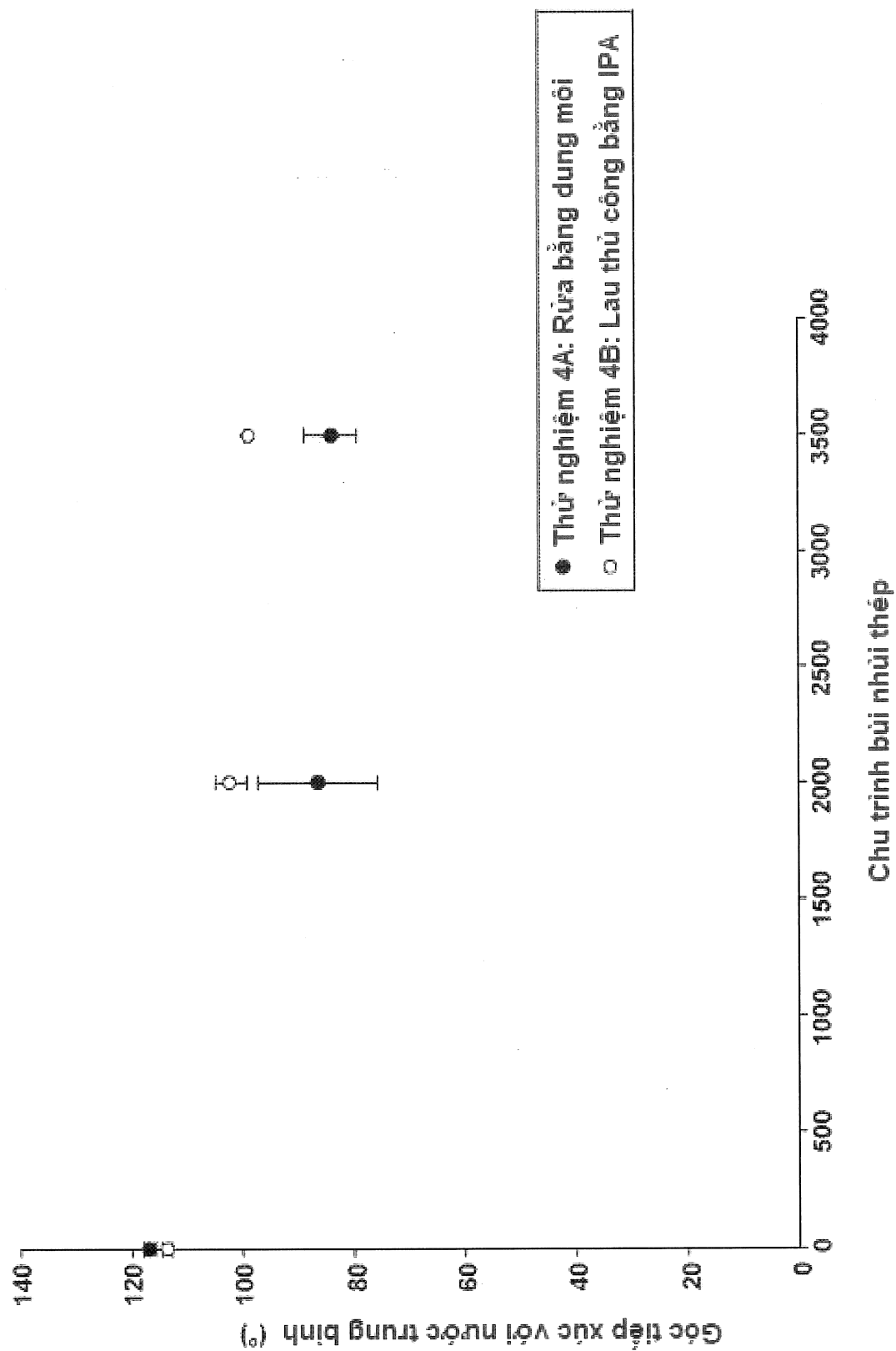


FIG. 4

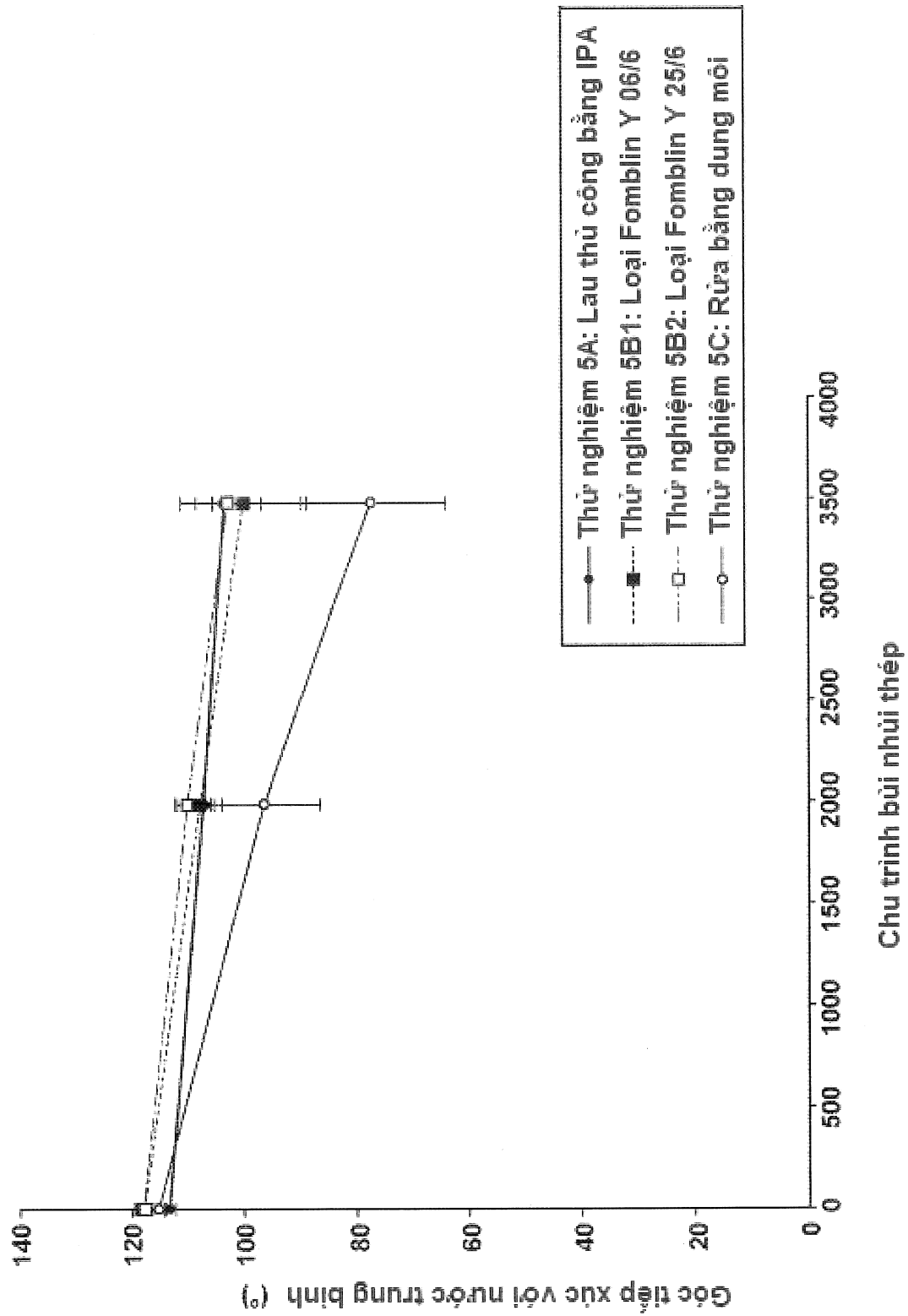


FIG. 5

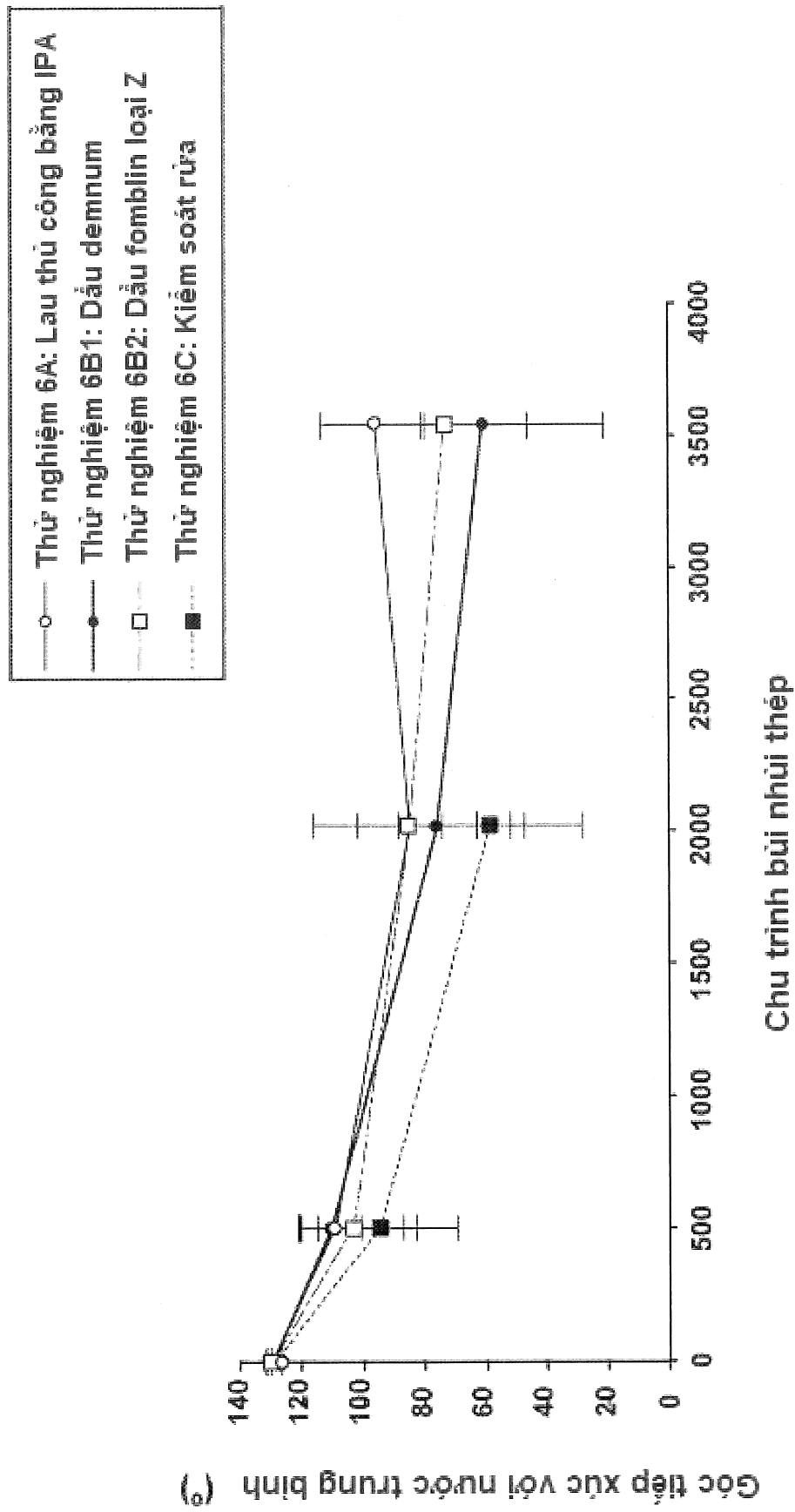


FIG. 6

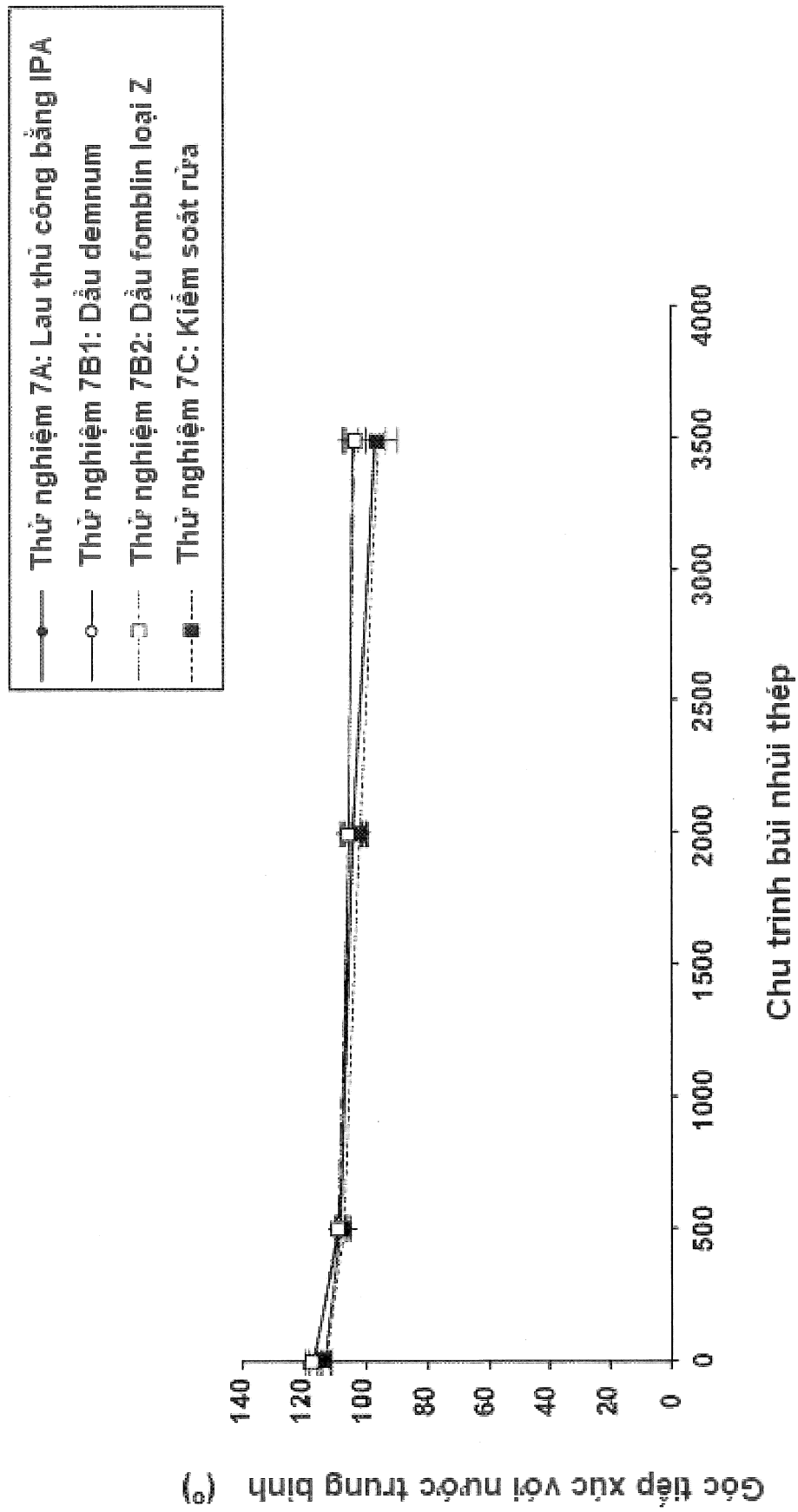
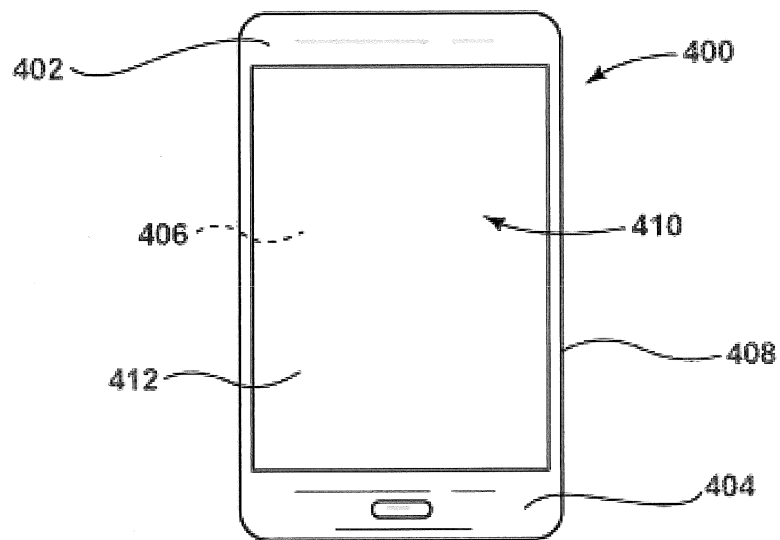
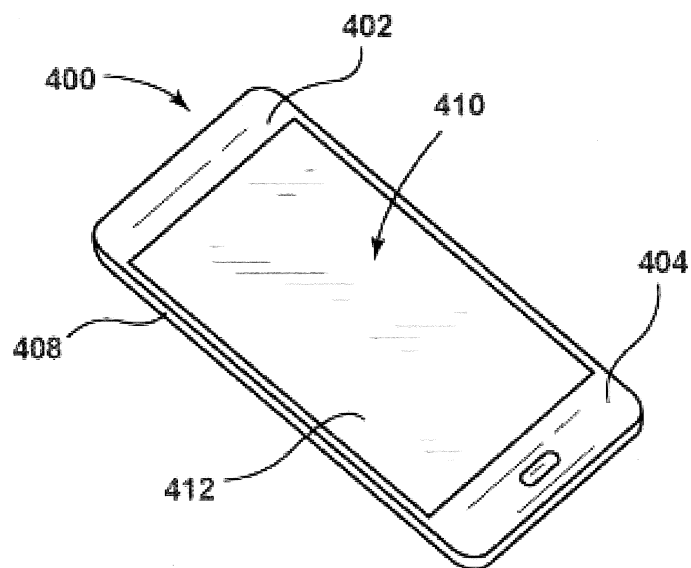


FIG. 7

**FIG. 8A****FIG. 8B**