



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0037811

(51)⁷ H01L 27/32

(13) B

(21) 1-2019-04220

(22) 01/08/2019

(30) 10-2018-0108411 11/09/2018 KR

(45) 25/12/2023 429

(43) 25/03/2020 384ASC

(73) LG Display Co., Ltd. (KR)

LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) Tae-Won LEE (KR); Jong-Chan PARK (KR); Hyun-Chul UM (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề cập tới thiết bị hiển thị. Thiết bị hiển thị bao gồm để có vùng hoạt động và vùng không hoạt động, tranzito màng mỏng được sắp xếp trên vùng hoạt động của đế, ít nhất hai lớp làm phẳng được sắp xếp trên tranzito màng mỏng, các liên kết tín hiệu được sắp xếp trên vùng không hoạt động của đế, và lớp che phủ bên ngoài được đặt tách khỏi ít nhất hai lớp làm phẳng và được định cấu hình để chồng lấn các bề mặt cao hơn và bề mặt bên của các liên kết tín hiệu, do đó ngăn cản hoặc làm giảm được việc phá hoại các liên kết tín hiệu.

Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập tới thiết bị hiển thị, và cụ thể hơn là tới thiết bị hiển thị có độ nét cao và độ phân giải cao.

Tình trạng kỹ thuật của sáng chế

Các thiết bị hiển thị hình ảnh, hiển thị khác mẫu khác nhau của thông tin trên màn hình, là công nghệ lõi trong kỷ nguyên thông tin và truyền thông và đã được phát triển để đáp ứng các xu hướng về độ mỏng, trọng lượng nhẹ, độ linh hoạt và hiệu quả hoạt động cao. Do đó, bộ phận hiển thị điốt phát sáng hữu cơ (organic light emitting diode - OLED), có thể làm giảm khối lượng và thể tích để giải quyết các nhược điểm của ống tia âm cực (cathode ray tube - CRT), hiện đang là điểm tập trung phát triển. Bộ phận điốt phát sáng hữu cơ này là thiết bị tự chiếu sáng và có các ưu điểm, như tiêu thụ công suất thấp, tốc độ phản hồi cao, hiệu quả chiếu sáng cao, độ sáng lớn và góc nhìn rộng. Bộ phận hiển thị điốt phát sáng hữu cơ này tạo hình ảnh qua nhiều điểm ảnh phụ được sắp xếp trong ma trận. Mỗi điểm ảnh phụ trong các điểm ảnh phụ chứa thành phần phát sáng, và mạch điểm ảnh bao gồm nhiều tranzito vận hành thành phần phát sáng một cách độc lập.

Do bộ phận hiển thị điốt phát sáng hữu cơ đã được phát triển có độ nét cao và độ phân giải cao, nên tải được áp dụng cho các đường tín hiệu tương ứng và các điện cực tương ứng được tăng một cách đáng kể và do đó trở điện trở-điện dung (resistor-capacitor - RC) tạo ra ảnh hưởng xấu lên chất lượng hình ảnh và các đặc tính điều khiển bị tăng một cách đều đặn. Cụ thể là, trễ tín hiệu do tải RC giữa thành phần phát ánh sáng

và tranzito xuất hiện và do đó có thể tạo ra khó khăn trong việc áp dụng tín hiệu điều khiển tới từng điểm ảnh phụ.

Bản chất kỹ thuật của sáng chế

Do đó, sáng chế đề cập tới thiết bị hiển thị gần như ngăn ngừa một hoặc nhiều vấn đề gây ra do các hạn chế và các nhược điểm của giải pháp kỹ thuật liên quan.

Mục đích của sáng chế này là đề xuất thiết bị hiển thị có độ nét cao và độ phân giải cao.

Các ưu điểm, các mục đích, và các dấu hiệu khác của sáng chế sẽ được mô tả một phần trong phần mô tả sau đây, và một phần sẽ được nhận thấy bởi những người có trình độ trung bình trong lĩnh vực kỹ thuật của sáng chế dựa vào phần mô tả sau đây. Những mục đích nêu trên và những ưu điểm khác của sáng chế có thể được thực hiện và đạt được nhờ cấu trúc được mô tả cụ thể ở phần mô tả bằng văn bản và các điểm yêu cầu bảo hộ ở đây, cũng như các hình vẽ kèm theo.

Để đạt được các mục đích này và các ưu điểm khác và phù hợp với mục đích của sáng chế, như được áp dụng và được mô tả theo nghĩa rộng ở đây, thiết bị hiển thị bao gồm để có vùng hoạt động và vùng không hoạt động, tranzito màng mỏng được sắp xếp trên vùng hoạt động của đế, ít nhất hai lớp làm phẳng được sắp xếp trên tranzito màng mỏng, các liên kết tín hiệu được sắp xếp trên vùng không hoạt động của đế, và lớp che phủ bên ngoài được định cấu hình để chồng lấn các bề mặt cao hơn và bề mặt bên của các liên kết tín hiệu, nhờ đó tạo ra độ nét cao và độ phân giải cao và ngăn cản việc phá hủy các liên kết tín hiệu và màng bảo vệ trên các liên kết tín hiệu.

Cần phải hiểu rằng cả phần mô tả chung nêu trên và phần mô tả chi tiết dưới đây của sáng chế là để làm ví dụ và nhằm giải thích và nhằm tạo ra sự diễn giải tiếp theo cho sáng chế được yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, vốn được bao gồm để cho phép hiểu thêm về sáng chế và được kết hợp và cấu thành một phần của đơn này, thể hiện phương án (các phương án) thực hiện sáng chế, và cùng với phần mô tả, có chức năng giải thích nguyên lý của sáng chế. Trong các hình vẽ này:

Fig.1 là hình chiếu bằng minh họa bộ phận hiển thị điốt phát sáng hữu cơ theo một phương án thực hiện của sáng chế này;

Các hình Fig.2A và Fig.2B là các hình cắt minh họa bộ phận hiển thị điốt phát sáng hữu cơ trên Fig.1, cắt dọc theo đường I-I' và đường II-II';

Fig.3 là hình chiếu bằng minh họa bộ phận hiển thị điốt phát sáng hữu cơ có lớp che phủ bên ngoài khác với lớp của bộ phận hiển thị điốt phát sáng được thể hiện trên Fig.1;

Các hình Fig.4A và Fig.4B là các hình cắt minh họa bộ phận hiển thị điốt phát sáng hữu cơ trên Fig.3, cắt dọc theo đường III-III';

Các hình Fig.5A và Fig.5B là các hình cắt minh họa bộ phận hiển thị điốt phát sáng hữu cơ không có lớp che phủ bên ngoài theo ví dụ đối chứng;

Các hình Fig.6A và Fig.6B là các hình cắt minh họa bộ phận hiển thị điốt phát sáng hữu cơ có lớp che phủ bên ngoài theo một ví dụ của sáng chế này;

Fig.7 là hình chiếu bằng minh họa bộ phận hiển thị điốt phát sáng hữu cơ theo phương án thực hiện khác của sáng chế này; và

Fig.8 là hình cắt minh họa bộ phận hiển thị diot phát sáng hữu cơ trên Fig.7, cắt dọc theo đường IV-IV'.

Mô tả chi tiết sáng chế

Tham khảo sẽ được tạo thành một cách chi tiết tới các phương án thực hiện được ưu tiên của sáng chế này, các ví dụ của nó được minh họa trong các hình vẽ kèm theo.

Fig.1 là hình chiếu bằng minh họa bộ phận hiển thị diot phát sáng hữu cơ theo một phương án thực hiện của sáng chế này, và các hình vẽ Fig.2A và Fig.2B là các hình cắt minh họa bộ phận hiển thị diot phát sáng hữu cơ của Fig.1, cắt dọc theo đường I-I' và đường II-II'.

Bộ phận hiển thị diot phát sáng hữu cơ được thể hiện trên Fig.1 và các hình vẽ Fig.2A và Fig.2B được chia thành vùng hoạt động AA, và vùng không hoạt động NA được sắp xếp tại biên của vùng hoạt động AA.

Nhiều điểm ảnh phụ được sắp xếp trong ma trận trong vùng hoạt động AA để hiển thị hình ảnh. Mỗi điểm ảnh phụ bao gồm nhiều mạch điều khiển điểm ảnh và thành phần phát ánh sáng 130 được kết nối tới mạch điều khiển điểm ảnh.

Mạch điều khiển điểm ảnh bao gồm tranzito chuyển mạch TS, tranzito điều khiển TD và tụ lưu Cst (không được thể hiện). Theo sáng chế này, mạch điều khiển điểm ảnh có cấu trúc chứa hai tranzito TS và TD và một tụ C được minh họa theo cách làm ví dụ, mà không bị hạn chế vào đó.

Tranzito chuyển mạch Ts được bật khi xung quét được cấp vào đường quét SL, và do đó cấp tín hiệu dữ liệu được cấp tới đường dữ liệu DL tới tụ lưu Cst và điện cực cổng 102 của tranzito điều khiển TD. Với mục đích này, tranzito chuyển mạch TS bao gồm, như được thể hiện theo cách làm ví dụ trên Fig.1, điện cực cổng GE được kết nối tới

đường quét SL, điện cực nguồn SE được kết nối tới đường dữ liệu DL, điện cực máng DE được kết nối tới tranzito điều khiển TD, và lớp bán dẫn ACT tạo thành kênh giữa điện cực nguồn SE và điện cực máng DE.

Tranzito điều khiển TD điều khiển dòng được cấp từ các đường cấp VL điện thế cao (VDD) tới thành phần phát ánh sáng 130 phản hồi lại tín hiệu dữ liệu được cấp tới điện cực cổng 102 của tranzito điều khiển TD, do đó điều chỉnh lượng ánh sáng được phát từ thành phần phát ánh sáng 130. Ngoài ra, thậm chí nếu tranzito chuyển mạch TS được tắt, tranzito điều khiển TD cấp dòng không đổi nhờ việc xạc điện thể tụ lưu Cst cho tới khi tín hiệu dữ liệu của khung tiếp theo được cấp và, do đó, thành phần phát ánh sáng 130 sẽ duy trì việc phát sáng.

Với mục đích này, tranzito điều khiển TD bao gồm, như được thể hiện theo cách làm ví dụ trên Fig.1 và các hình vẽ Fig.2A và Fig.2B, lớp bán dẫn 104 được sắp xếp trên lớp bộ đệm chủ động 114, điện cực cổng 102 chồng lên lớp bán dẫn 104 với màng cách ly cổng 112 được bố trí ở giữa đó, và các điện cực nguồn và điện cực máng 106 và 108 được tạo thành trên màng cách ly trung gian 116 và tiếp xúc với lớp bán dẫn 104. Nói cách khác, có thể nói rằng việc chồng lấn có thể đề cập tới hai thành phần chiếm ít nhất cùng một phần không gian trong hình chiếu bằng. Có thể thấy rằng việc chồng lấn không yêu cầu tiếp xúc vật lý trực tiếp giữa hai thành phần.

Lớp bán dẫn 104 được tạo thành từ ít nhất một thành phần trong số vật liệu bán dẫn vô định hình, vật liệu bán dẫn đa tinh thể hoặc vật liệu bán dẫn oxit. Lớp bán dẫn 104 được tạo thành trên lớp bộ đệm chủ động 114. Lớp bán dẫn 104 bao gồm vùng kênh, vùng nguồn và vùng máng. Vùng kênh chồng lấn điện cực cổng 102 với màng cách ly cổng 112 được bố trí ở giữa đó và được tạo thành giữa điện cực nguồn 106 và điện cực máng 108. Vùng nguồn được kết nối theo cách dẫn điện tới điện cực nguồn 106 qua lỗ

tiếp xúc nguồn 110S đi qua màng cách ly cổng 112 và màng cách ly trung gian 116. Vùng máng được kết nối theo cách dẫn điện tới điện cực máng 108 qua lỗ tiếp xúc máng 110D đi qua màng cách ly cổng 112 và màng cách ly trung gian 116. Lớp nhiều bộ đệm 140 và lớp bộ đệm chủ động 114 được sắp xếp giữa lớp bán dẫn 104 và đế 101. Lớp nhiều bộ đệm 140 làm trễ việc phân tán hơi ẩm và/hoặc oxi xâm nhập vào đế 101. Lớp bộ đệm chủ động 114 có tác dụng để bảo vệ lớp bán dẫn 104 và để ngăn chặn các loại khuyết tật khác nhau bị đưa vào từ đế 101.

Ở đây, lớp trên cao nhất của lớp nhiều bộ đệm 140 tiếp xúc lớp bộ đệm chủ động 114 được tạo thành từ vật liệu có các đặc tính khác nhau từ các lớp còn lại trong lớp nhiều bộ đệm 140, lớp bộ đệm chủ động 114, màng cách ly cổng 112 và màng cách ly trung gian 116. Lớp trên cao nhất của lớp nhiều bộ đệm 140 tiếp xúc lớp bộ đệm chủ động 114 được tạo thành từ một trong số SiN_x và SiO_x , và các lớp còn lại của lớp nhiều bộ đệm 140, lớp bộ đệm chủ động 114, màng cách ly cổng 112 và màng cách ly trung gian 116 được tạo thành từ phần khác trong số SiN_x và SiO_x . Ví dụ, lớp trên cao nhất của lớp nhiều bộ đệm 140 tiếp xúc với lớp bộ đệm chủ động 114 được tạo thành từ SiN_x , và các lớp còn lại của lớp nhiều bộ đệm 140, lớp bộ đệm chủ động 114, màng cách ly cổng 112 và màng cách ly trung gian 116 được tạo thành từ SiO_x .

Điện cực cổng 102 được tạo thành trên màng cách ly cổng 112, và chồng lên vùng kênh của lớp bán dẫn 104 với màng cách ly cổng 112 được cài xem ở giữa chúng. Điện cực cổng 102 được tạo thành từ vật liệu dẫn điện thứ nhất có cấu trúc lớp đơn hoặc nhiều lớp sử dụng một chất được chọn từ nhóm bao gồm molipđen (Mo), nhôm (Al), crôm (Cr), vàng (Au), titan (Ti), niken (Ni), neodim (Nd) và đồng (Cu), hoặc hợp kim của chúng.

Điện cực nguồn 106 được kết nối tới vùng nguồn của lớp bán dẫn 104 được phơi ra qua lỗ tiếp xúc nguồn 110S đi qua màng cách ly cổng 112 và màng cách ly trung gian 116. Điện cực máng 108 được bố trí đối diện với điện cực nguồn 106 và được kết nối tới vùng máng của lớp bán dẫn 104 qua lỗ tiếp xúc máng 110D đi qua màng cách ly cổng 112 và màng cách ly trung gian 116. Các điện cực nguồn và điện cực máng 106 và 108 được tạo thành từ vật liệu dẫn điện thứ hai có cấu trúc lớp đơn hoặc nhiều lớp sử dụng một thành phần được chọn từ nhóm gồm molipđen (Mo), nhôm (Al), crôm (Cr), vàng (Au), titan (Ti), niken (Ni), neôđim (Nd) và đồng (Cu), hoặc hợp kim của chúng.

Điện cực kết nối điểm ảnh 142 được sắp xếp giữa các lớp làm phẳng thứ nhất và thứ hai 128 và 148. Điện cực kết nối điểm ảnh 142 được phơi ra qua lỗ tiếp xúc điểm ảnh thứ nhất 140 đi qua màng bảo vệ 118 và lớp làm phẳng thứ nhất 128, và được kết nối tới điện cực máng 108. Điện cực kết nối điểm ảnh 142 được tạo thành từ vật liệu có điện trở riêng thấp là giống như hoặc tương tự như điện cực máng 108. Nói cách khác, có thể nói rằng vật liệu có điện trở riêng thấp đề cập tới vật liệu có điện trở suất thấp. Ở đây có thể nói rằng, vật liệu có điện trở riêng thấp có thể là kim loại.

Các đường cấp điện cao thế VL được bố trí song song với đường dữ liệu DL chứa các đường cấp điện cao thế thứ nhất và thứ hai VL1 và VL2 được kết nối qua các lỗ tiếp xúc đường 180 đi qua màng bảo vệ 118 và lớp làm phẳng thứ nhất 128. Đường cấp điện cao thế thứ nhất VL1 được tạo thành từ cùng một vật liệu như các điện cực nguồn và điện cực máng 106 và 108 của tranzito điều khiển TD để là đồng phẳng với các điện cực nguồn và điện cực máng 106 và 108, và đường cấp điện cao thế thứ hai VL2 được tạo thành từ cùng một vật liệu như điện cực kết nối điểm ảnh 142 để là đồng phẳng (ví dụ, trong cùng một lớp) với điện cực kết nối điểm ảnh 142. Ví dụ, đường cấp điện cao thế thứ hai VL2 và điện cực kết nối điểm ảnh 142 được tạo thành từ vật liệu dẫn điện có cấu

trúc lớp đơn hoặc nhiều lớp sử dụng một thành phần được chọn từ nhóm bao gồm molipđen (Mo), nhôm (Al), crôm (Cr), vàng (Au), titan (Ti), niken (Ni), neodim (Nd) và đồng (Cu), hoặc hợp kim của chúng. Ở đây, vật liệu dẫn điện có thể được đề cập tới như là vật liệu dẫn điện thứ ba.

Như vậy, các đường cấp điện cao thế VL của sáng chế này chứa các đường cấp điện cao thế thứ nhất và thứ hai VL1 và VL2 vốn được kết nối theo cách dẫn điện qua các lỗ tiếp xúc đường 180, và do đó, điện trở của các đường cấp điện cao thế VL có thể được làm giảm và hằng số thời gian RC có thể được làm giảm. Do đó, trễ trong việc truyền của điện thế cao (VDD) từ các đường cấp điện cao thế VL tới điện cực nguồn 106 của tranzito điều khiển TD có thể được ngăn cản và do đó có thể thu được độ nét cao và độ phân giải cao.

Thành phần phát ánh sáng 130 bao gồm anôt 132, ít nhất một chồng phát sáng 134 được tạo thành trên anôt 132, và catôt 136 được tạo thành trên ít nhất một chồng phát sáng 134.

Anôt 132 được kết nối theo cách dẫn điện tới điện cực kết nối điểm ảnh 142 được phơi ra qua lỗ tiếp xúc điểm ảnh thứ hai 120 đi qua lớp làm phẳng thứ hai 148 được sắp xếp trên lớp làm phẳng thứ nhất 128.

Các anôt 132 của các điểm ảnh phụ tương ứng được tạo thành để được phơi ra bởi gờ ngăn 138. Gờ ngăn 138 này có thể được tạo thành từ vật liệu mờ đục (ví dụ, vật liệu được tạo màu đen) để ngăn cản việc kết hợp về mặt quang học giữa các điểm ảnh phụ liền kề. Trong trường hợp này, gờ ngăn 138 chứa vật liệu chắn sáng được tạo thành từ ít nhất một thành phần được chọn từ nhóm bao gồm chất nhuộm màu, chất nhuộm đen hữu cơ và cacbon.

Ít nhất một chồng phát sáng 134 được tạo thành trên anôt 132 trong vùng phát sáng được tạo ra bởi gờ ngăn 138. Ít nhất một chồng phát sáng 134 được tạo thành bằng cách chồng chất lớp liên quan tới lỗ, lớp phát sáng hữu cơ và lớp liên quan tới điện tử trên anôt 132 theo thứ tự bình thường hoặc thứ tự đảo ngược. Theo cách khác, ít nhất một chồng phát sáng 134 có thể chứa các chồng phát sáng thứ nhất và thứ hai được bố trí đối diện với nhau với lớp sinh điện tích được cài xem ở giữa chúng. Trong trường hợp này, lớp phát sáng hữu cơ của một chồng trong số các chồng phát sáng thứ nhất và thứ hai sinh ra ánh sáng xanh lam, lớp phát sáng hữu cơ của chồng khác trong số các chồng phát sáng thứ nhất và thứ hai sinh ra ánh sáng vàng-xanh lục và, do đó, ánh sáng trắng được sinh ra qua các chồng phát sáng thứ nhất và thứ hai. Ánh sáng trắng được sinh ra bởi ít nhất một chồng phát sáng 134 đi tới trên các bộ lọc màu sắc (không được thể hiện) được định vị trên hoặc dưới ít nhất một chồng phát sáng 134, nhờ đó tạo thành hình ảnh có màu sắc. Theo cách khác, nếu không có các bộ lọc màu sắc tách biệt, thì mỗi chồng phát sáng 134 có thể sinh ra ánh sáng có màu sắc tương ứng với từng điểm ảnh phụ, do đó tạo thành hình ảnh có màu sắc. Nghĩa là, chồng phát sáng 134 của điểm ảnh phụ màu đỏ (R) có thể sinh ra ánh sáng đỏ, chồng phát sáng 134 của điểm ảnh phụ xanh lục (G) có thể sinh ra ánh sáng xanh lục, và chồng phát sáng 134 của điểm ảnh phụ xanh lam (B) có thể sinh ra ánh sáng xanh lam.

Catôt 136 được tạo thành đối diện với anôt 132 với ít nhất một chồng phát sáng 134 được bố trí ở giữa đó và được kết nối tới các đường cấp điện thế thấp (VSS).

Các đệm lót dữ liệu DP được kết nối tới các đường dữ liệu DL, các đệm lót quét SP được kết nối tới các đường quét SL, và các đệm lót công suất (không được thể hiện) được kết nối tới các đường cấp điện thế thấp (VSS) và điện thế cao (VDD) được sắp xếp trong vùng không hoạt động NA. Các đệm lót dữ liệu DP, các đệm lót quét SP và các

đệm lót công suất có thể được sắp xếp trong vùng không hoạt động NA được sắp xếp tạo một phía bất kỳ trong số một phía và phía khác của đế 101, hoặc các đệm lót dữ liệu DP, các đệm lót quét SP và các đệm lót công suất có thể được sắp xếp trong vùng không hoạt động NA được sắp xếp tại các vùng khác nhau của đế 101. Bố trí của các đệm lót dữ liệu DP, các đệm lót quét SP và các đệm lót công suất không bị hạn chế vào cấu trúc được thể hiện trên Fig.1, và có thể được điều chỉnh khác nhau theo các ứng dụng công nghệ của bộ phận hiển thị.

Ít nhất một đệm lót dẫn điện trong số các đệm lót dữ liệu DP, các đệm lót quét SP hoặc các đệm lót công suất được kết nối tới đường tín hiệu tương ứng quá liên kết tín hiệu. Liên kết tín hiệu có thể bao gồm liên kết thấp hơn 122 và liên kết cao hơn 124, được thể hiện theo cách làm ví dụ trên các hình Fig.1, Fig.2A và Fig.2B. Liên kết tín hiệu có thể được đề cập tới ở đây như là “vùng liên kết tín hiệu”. Liên kết tín hiệu có thể chứa vùng mà trong đó liên kết thấp hơn 122 và liên kết cao hơn 124 chồng lấn từ hình chiếu bằng của đế 101.

Liên kết thấp hơn 122 mở rộng từ một của đệm lót dẫn và đường tín hiệu, và liên kết cao hơn 124 mở rộng từ phần phác trong số đệm lót dẫn và đường tín hiệu.

Liên kết thấp hơn 122 được phơi ra qua ít nhất một lỗ tiếp xúc liên kết 126 đi qua ít nhất một màng cách ly trung gian 116 được sắp xếp giữa các điện cực nguồn và điện cực máng 106 và 108 và điện cực cổng 102, và được kết nối tới liên kết cao hơn 124. Liên kết thấp hơn 122 được tạo thành từ cùng một vật liệu như điện cực cổng 102 của tranzito điều khiển TD để là đồng phẳng với điện cực cổng 102 (ví dụ, cần được sắp xếp trên màng cách ly cổng 112), và liên kết cao hơn 124 được tạo thành từ cùng một vật liệu như các điện cực nguồn và điện cực máng 106 và 108 của tranzito điều khiển TD

để là đồng phẳng với các điện cực nguồn và điện cực máng 106 và 108 (ví dụ, như được sắp xếp trên màng cách ly trung gian 116).

Màng bảo vệ 118 được tạo thành từ vật liệu cách ly vô cơ được sắp xếp trên liên kết cao hơn 124, và lớp che phủ bên ngoài 146 được tạo thành của cùng một vật liệu cách ly hữu cơ làm lớp làm phẳng thứ nhất 128 được sắp xếp trên màng bảo vệ 118.

Lớp che phủ bên ngoài 146 được tạo thành từ vật liệu cách ly hữu cơ được tạo thành để được đặt tách khỏi các lớp làm phẳng thứ nhất và thứ hai 128 và 148. Nói cách khác, có thể nói rằng “tách khỏi” có thể đề cập tới bố trí mà trong đó hai thành phần được sắp xếp sao cho chúng không tiếp xúc vật lý với nhau. Do đó, dòng chảy vào của hơi ẩm hoặc oxi từ bên ngoài vào trong thành phần phát ánh sáng 130 qua lớp che phủ bên ngoài 146 và các lớp làm phẳng thứ nhất và thứ hai 128 và 148 được ngăn chặn, và do đó việc phá hoại thành phần phát ánh sáng 130 cũng có thể được ngăn chặn.

Lớp che phủ bên ngoài 146 có thể được tạo thành để tương ứng với nhiều liên kết tín hiệu được sắp xếp trên đế 101 theo cách một tới nhiều (nói cách khác, có thể nói rằng một lớp che phủ bên ngoài tương ứng với nhiều hơn một liên kết tín hiệu), như được thể hiện theo cách làm ví dụ trên Fig.1, hoặc để được tạo thành để tương ứng với các liên kết tín hiệu một tới một (nói cách khác, có thể nói rằng lớp che phủ bên ngoài tương ứng với một liên kết tín hiệu), như được thể hiện theo cách làm ví dụ trên Fig.3 và các hình vẽ Fig.4A và Fig.4B. Nói cách khác, có thể nói rằng liên kết tín hiệu có thể là đường dẫn điện giữa hai thành phần của thiết bị hiển thị.

Lớp che phủ bên ngoài 146 có thể được tạo thành để có bề mặt trên phẳng trên liên kết cao hơn 124, như được thể hiện theo cách làm ví dụ trên Fig.4A, hoặc để được tạo thành để có bề mặt trên dạng bậc sao cho độ dày của lớp che phủ bên ngoài 146 được giảm theo hướng tới gờ của nó, như được thể hiện theo cách làm ví dụ trên Fig.4B. Lớp

che phủ bên ngoài 146 có bề mặt trên dạng bậc có thể ngăn cản khuyết tật của lớp che phủ bên ngoài 146 bị gây ra bởi việc sinh ra của các phần được tạo bậc trong suốt quá trình xử lý sau đó của lớp che phủ bên ngoài 146.

Lớp che phủ bên ngoài 146 được tạo thành để chồng lấn không chỉ các lỗ tiếp xúc liên kết 126 mà còn cả bề mặt cao hơn và bề mặt bên của liên kết cao hơn 124. Cụ thể là, lớp che phủ bên ngoài 146 được tạo thành trên màng bảo vệ 118 che phủ các phần được tạo bậc được sinh ra bởi các lỗ tiếp xúc liên kết 126 và các phần được tạo bậc được sinh ra bởi các bề mặt bên của liên các kết cao hơn 124 để chồng lấn các lỗ tiếp xúc liên kết 126.

Do đó, sáng chế này có thể ngăn cản việc mất mát của màng bảo vệ 118 và việc phá hủy các liên kết cao hơn 124 trong suốt việc xử lý sau đó của lớp làm phẳng thứ nhất 128. Nó sẽ được mô tả chi tiết hơn với tham khảo tới các hình vẽ Fig.5A và Fig.5B và Fig.6A và Fig.6B.

Các hình vẽ Fig.5A và Fig.5B là các hình cắt minh họa bộ phận hiển thị diot phát sáng hữu cơ không có lớp che phủ bên ngoài theo ví dụ đối chứng, và các hình vẽ Fig.6A và Fig.6B là các hình cắt minh họa bộ phận hiển thị diot phát sáng hữu cơ có lớp che phủ bên ngoài theo một ví dụ của sáng chế này.

Trong ví dụ so sánh được thể hiện trên các hình vẽ Fig.5A và Fig.5B, sau khi các liên kết thấp hơn 122, màng cách ly trung gian 116, các liên kết cao hơn 124, màng bảo vệ 118 và lớp làm phẳng thứ nhất 128 được tạo thành nối tiếp nhau, điện cực kết nối điểm ảnh 142 sẽ được tạo thành trong vùng hoạt động. Ở đây, trong suốt quy trình khắc khô để tạo thành điện cực kết nối điểm ảnh 142, phần của màng bảo vệ 118 tương ứng với phần được tạo bậc được sinh ra bởi lỗ tiếp xúc liên kết 126 có thể được loại bỏ. Và, liên kết cao hơn 124 có thể được phơi ra qua phần được loại bỏ của màng bảo vệ 118

(vùng A). Liên kết cao hơn được phơi ra 124 gây ra việc đoản mạch với vật liệu dẫn của ít nhất một thành phần trong số anôt 132 hoặc catôt 136 được tạo thành sau khi tạo thành điện cực kết nối điểm ảnh 142.

Ngoài ra, trong suốt quy trình khắc khô để tạo thành ít nhất một của điện cực kết nối điểm ảnh 142 hoặc anôt 132, nếu màng bảo vệ 118 bị mất (vùng B), thì liên kết cao hơn 122 dưới màng bảo vệ 118 có thể được giải phóng hoặc bị phá hủy. Trong trường hợp này, khuyết tật tiếp xúc giữa liên kết thấp hơn 122 và liên kết cao hơn 124 sẽ xuất hiện, và vật liệu được giải phóng từ liên kết cao hơn 124 có thể được di chuyển tới vùng hoạt động nhờ dung dịch khắc ướt trong suốt quá trình khắc của anôt 132. Và, khuyết tật của các chất ngoại lai có thể xuất hiện do vật liệu được giải phóng di chuyển tới vùng hoạt động.

Ngoài ra, trong quá suốt quy trình khắc khô để tạo thành điện cực kết nối điểm ảnh 142, mũi chứa vật liệu dư 142A của điện cực kết nối điểm ảnh 142 (vùng C) có thể được sinh ra quanh liên kết cao hơn 124 (được đề cập tới như là khuyết tật mũi). Vật liệu dư 142A của điện cực kết nối điểm ảnh 142 có thể được di chuyển tới vùng hoạt động nhờ dung dịch khắc trong suốt quy trình khắc ướt của anôt 132. Và khuyết tật của các chất ngoại lai có thể xuất hiện do vật liệu còn dư 142A di chuyển tới vùng hoạt động.

Trái lại, trong ví dụ được thể hiện trên các hình vẽ Fig.6A và Fig.6B, sau khi các liên kết thấp hơn 122, màng cách ly trung gian 116, các liên kết cao hơn 124 và màng bảo vệ 118 được tạo thành liên tiếp, lớp làm phẳng thứ nhất 128 và lớp che phủ bên ngoài 146 được tạo thành một cách đồng thời. Sau đó, điện cực kết nối điểm ảnh 142 được tạo thành trong vùng hoạt động. Trong suốt quy trình khắc khô để tạo thành điện cực kết nối điểm ảnh 142, lớp che phủ bên ngoài 146 che phủ màng bảo vệ 118 trên liên kết cao hơn 124. Lớp che phủ bên ngoài 146 che phủ màng bảo vệ 118 tại phần được

tạo bậc được sinh ra bởi lỗ tiếp xúc liên kết 126 trong suốt quy trình khắc khô để tạo thành điện cực kết nối điểm ảnh 142. Do đó, việc mất mát của màng bảo vệ 118 và việc phơi ra của liên các kết cao hơn 124 trong suốt quy trình khắc khô để tạo thành điện cực kết nối điểm ảnh 142 có thể được ngăn chặn hoặc làm giảm. Do đó, việc đoản mạch giữa liên kết cao hơn 124 và vật liệu dẫn điện của ít nhất một thành phần trong số anốt 132 hoặc catốt 136, khuyết tật tiếp xúc giữa liên kết cao hơn 124 và liên kết thấp hơn 122, và khuyết tật do các chất ngoại lai, được gây ra bởi vật liệu dẫn điện của ít nhất một thành phần trong số liên kết cao hơn 124 hoặc điện cực kết nối điểm ảnh 142, có thể được ngăn cản hoặc làm giảm.

Fig.7 là hình chiếu bằng minh họa bộ phận hiển thị diot phát sáng hữu cơ theo phương án thực hiện khác của sáng chế này, và Fig.8 là hình cắt minh họa bộ phận hiển thị diot phát sáng hữu cơ trên Fig.7, cắt dọc theo đường IV-IV'.

Bộ phận hiển thị được thể hiện trên các hình Fig.7 và Fig.8 bao gồm cùng các thành phần như bộ phận hiển thị được thể hiện trên các hình Fig.1 và Fig.2 trừ việc bộ phận hiển thị được thể hiện trên các hình Fig.7 và Fig.8 còn bao gồm bộ phận bao 150, nhiều đập ngăn 158 và lớp che phủ bên ngoài thứ hai 164. Do đó, phần mô tả chi tiết của các thành phần của bộ phận hiển thị diot phát sáng hữu cơ theo phương án thực hiện này, là giống như các thành phần của bộ phận hiển thị diot phát sáng hữu cơ theo phương án thực hiện trước, sẽ được bỏ qua.

Bộ phận bao 150 ngăn cản hoặc làm giảm hơi ẩm hoặc oxi từ bên ngoài khỏi việc thâm nhập vào các thành phần phát ánh sáng 130, vốn dễ bị tổn thương bởi hơi ẩm hoặc oxi từ bên ngoài. Với mục đích này, bộ phận bao 150 bao gồm ít nhất một lớp bao vô cơ và ít nhất một lớp bao hữu cơ. Theo sáng chế này, bộ phận bao 150 có cấu trúc mà

trong đó lớp bao bọc vô cơ thứ nhất 152, lớp bao hữu cơ 154 và lớp bao vô cơ thứ hai 156 được chồng liên tiếp sẽ được mô tả làm ví dụ.

Lớp bao bọc vô cơ thứ nhất 152 được tạo thành trên đế 101 được tạo ra với catôt 136 được tạo thành trên đó. Lớp bao vô cơ thứ hai 156 được tạo thành trên đế 101 được tạo ra với lớp bao hữu cơ 154 được tạo thành trên đó, và lớp bao bọc vô cơ thứ nhất 152 và lớp bao vô cơ thứ hai 156 được tạo thành để bao quanh các bề mặt trên, dưới và các bề mặt bên của lớp bao hữu cơ 154. Các lớp bao bọc vô cơ thứ nhất và thứ hai 152 và 156 tối thiểu hóa hoặc ngăn chặn việc thâm nhập của hơi ẩm hoặc oxi từ bên ngoài vào trong chồng phát sáng 134. Các lớp bao bọc vô cơ thứ nhất và thứ hai 152 và 156 được tạo thành từ vật liệu cách ly vô cơ có thể được lắng đọng tại nhiệt độ thấp, như silic nitrit (SiN_x), oxit silic (SiO_x), silic oxynitrit (SiON) hoặc oxit nhôm (Al_2O_3). Do đó, do các lớp bao bọc vô cơ thứ nhất và thứ hai 152 và 156 được lắng đọng trong khí quyển nhiệt độ thấp nên việc phá hủy chồng phát sáng 134, vốn dễ bị tổn thương bởi khí quyển nhiệt độ cao, trong suốt quá trình lắng đọng của các lớp bao bọc vô cơ thứ nhất và thứ hai 152 và 156 có thể được ngăn cản hoặc làm giảm.

Lớp bao hữu cơ 154 có tác dụng như là bộ đệm để làm giảm ứng suất giữa các lớp tương ứng theo việc gập của bộ phận hiển thị diot phát sáng hữu cơ, và tăng cường hiệu quả làm phẳng của bộ phận hiển thị diot phát sáng hữu cơ. Lớp bao hữu cơ 154 được tạo thành từ vật liệu cách ly hữu cơ không nhạy sáng, như polycaprolacton (PCL), nhựa acrylic, nhựa epoxy, polyimide, polyetylen hoặc silic oxycacbit (SiOC), hoặc vật liệu cách ly hữu cơ nhạy sáng, như photoacryl, trên đế 101 được tạo ra với lớp bao bọc vô cơ thứ nhất 152 được tạo thành trên đó. Nếu lớp bao hữu cơ 154 được tạo thành qua phương pháp phun mực, thì các đập ngăn 158 được sắp xếp để ngăn cản hoặc làm giảm lớp bao hữu cơ 154 trong trạng thái lỏng khỏi việc phân tán vào trong gờ của đế 101. Các đập

ngăn 158 được sắp xếp gần tới gờ của đế 101 hơn so với lớp bao hữu cơ 154. Các đập ngăn 158 có thể ngăn cản hoặc làm giảm lớp bao hữu cơ 154 khỏi việc phân tán tới vùng đệm lót mà các đệm lót dẫn điện được sắp xếp trong vùng bên ngoài nhất của đế 101 được sắp xếp trong đó.

Lớp che phủ bên ngoài thứ hai 164 có thể được sắp xếp trong vùng vốn không thể được che phủ bởi lớp che phủ bên ngoài 146, được thể hiện trên các hình Fig.1 và Fig.2. Ví dụ, lớp che phủ bên ngoài thứ hai 164 được sắp xếp trong vùng giữa các đập ngăn 158 và các đệm lót dẫn điện SP và DP, trong đó màng mỏng được tạo thành từ vật liệu cách ly hữu cơ (ví dụ, có thể được sử dụng làm đường di chuyển của hơi ẩm hoặc oxi từ bên ngoài) có thể không được sắp xếp. Theo một số phương án thực hiện, lớp che phủ bên ngoài thứ hai 164 được tạo thành thay cho lớp che phủ bên ngoài 146. Theo cách phương án thực hiện khác, lớp che phủ bên ngoài thứ hai 164 được tạo thành cùng với lớp che phủ bên ngoài 146.

Lớp che phủ bên ngoài thứ hai 164 được tạo thành qua cùng một quy trình làm mặt nạ như điện cực kết nối điểm ảnh 142. Nghĩa là, lớp che phủ bên ngoài thứ hai 164 có thể được tạo thành từ vật liệu dẫn điện thứ ba, tức là, cùng một vật liệu như điện cực kết nối điểm ảnh 142, trên màng bảo vệ 118 để là đồng phẳng với điện cực kết nối điểm ảnh 142. Lớp che phủ bên ngoài thứ hai 164 được sắp xếp trên các liên kết tín hiệu 162 được tạo thành từ vật liệu dẫn điện thứ hai, tức là, cùng một vật liệu như các điện cực nguồn và điện cực máng 106 và 108. Các liên kết tín hiệu 162 có thể là đường đơn kết nối điện đệm lót dẫn (ví dụ, đệm lót dữ liệu) tới đường tín hiệu tương ứng. Lớp che phủ bên ngoài thứ hai 164 có bề rộng đường w_2 là lớn hơn của bề rộng đường w_1 của các liên kết tín hiệu 162. Do lớp che phủ bên ngoài 164 có bề rộng đường lớn hơn các liên kết tín hiệu 162, nên lớp che phủ bên ngoài thứ hai 164 che phủ các bề mặt cao hơn và bề

mặt bên của các liên kết tín hiệu 162. Do màng bảo vệ 118 có thể được sắp xếp qua các liên kết tín hiệu 162, nên lớp che phủ bên ngoài thứ hai 164 cũng có thể được sắp xếp qua màng bảo vệ 118. Do đó, trong suốt quá trình khắc để tạo thành lớp che phủ bên ngoài thứ hai 164 và điện cực kết nối điểm ảnh 142, vật liệu dẫn điện thứ ba của lớp che phủ bên ngoài thứ hai 164 che phủ màng bảo vệ 118 trên các liên kết tín hiệu 162. Do đó, sáng chế này có thể ngăn cản hoặc làm giảm việc mất mát của màng bảo vệ 118 được sắp xếp trên các liên kết tín hiệu 162, việc phá hủy các liên kết tín hiệu 162, và các khuyết tật mũi của vật liệu dẫn điện thứ ba.

Lớp che phủ bên ngoài thứ ba 166 được tạo thành từ cùng một vật liệu như lớp làm phẳng thứ hai 148 được sắp xếp trên lớp che phủ bên ngoài thứ hai 164. Lớp che phủ bên ngoài thứ ba 166 có bề rộng đường lớn hơn bề rộng đường w_2 của lớp che phủ bên ngoài thứ hai 164 để che phủ các bề mặt cạnh và bề mặt trên của lớp che phủ bên ngoài thứ hai 164. Lớp che phủ bên ngoài thứ ba 166 này được tạo thành để có độ dày nhỏ hơn độ dày của lớp làm phẳng thứ hai 148, và do đó, việc sinh ra của các phần được tạo bậc do lớp che phủ bên ngoài thứ ba 166 có thể được ngăn chặn hoặc làm giảm. Do đó, trong suốt quá trình áp màng truyền tín hiệu (ví dụ, mạch in mềm dẻo (flexible printed circuit - FPC) hoặc gói bộ mang dạng băng (tape carrier package - TCP)) cho các đệm lót dẫn điện liền kề với lớp che phủ bên ngoài thứ ba 166, khuyết tật quy trình ấn do độ dày của lớp che phủ bên ngoài thứ ba 166 có thể được ngăn cản.

Mặc dù phương án thực hiện đã nêu của sáng chế này mô tả theo cách làm ví dụ cấu trúc chứa lớp che phủ bên ngoài 146 và phương án thực hiện sau đây của sáng chế này mô tả theo cách làm ví dụ cấu trúc chứa các lớp che phủ thứ hai và thứ ba 164 và 166, nhưng phương án thực hiện khác nữa của sáng chế này có thể mô tả cấu trúc chứa cả lớp che phủ bên ngoài 146 và các lớp che phủ thứ hai và thứ ba 164 và 166.

Ngoài ra, sáng chế này mô tả theo cách làm ví dụ cấu trúc, trong đó lớp che phủ bên ngoài 146 được sắp xếp trên các liên kết tín hiệu 122 và 124 có các lỗ tiếp xúc liên kết 126, và các lớp che phủ bên ngoài thứ hai và lớp che phủ bên ngoài thứ ba 164 và 166 được sắp xếp trên các liên kết tín hiệu 162 không có các lỗ tiếp xúc liên kết 126, nhưng phân bố lộ của sáng chế này không bị hạn chế vào đó. Các lớp che phủ bên ngoài thứ hai và thứ ba 164 và 166 có thể được sắp xếp trên các liên kết tín hiệu 122 và 124 có các lỗ tiếp xúc liên kết 126, và lớp che phủ bên ngoài 146 có thể được sắp xếp trên các liên kết tín hiệu 162 không có các lỗ tiếp xúc liên kết 126.

Cũng vậy, mặc dù sáng chế này mô tả theo cách làm ví dụ cấu trúc mà trong đó lớp che phủ bên ngoài 146 và các lớp che phủ bên ngoài thứ hai và thứ ba 164 và 166 được sắp xếp trên các liên kết tín hiệu 122, 124 và 162 được kết nối tới các đệm lót dữ liệu (data pad - DP), nên lớp che phủ bên ngoài 146 và các lớp che phủ bên ngoài thứ hai và thứ ba 164 và 166 có thể được sắp xếp trên các liên kết tín hiệu được kết nối tới các đệm lót quét (scan pad - SP) và các đệm lót nguồn.

Ngoài ra, mặc dù sáng chế này mô tả theo cách làm ví dụ bộ phận hiển thị diot phát sáng hữu cơ, nhưng phân bố lộ của sáng chế này có thể được áp dụng cho tất cả các thiết bị hiển thị chứa các tranzito màng mỏng.

Như rõ ràng từ phần mô tả nêu trên, trong thiết bị hiển thị theo sáng chế này, điện cực máng của tranzito màng mỏng được kết nối tới anôt của thành phần phát ánh sáng qua điện cực kết nối điểm ảnh được tạo thành từ vật liệu có điện trở riêng thấp. Do đó, thiết bị hiển thị theo sáng chế này có thể làm giảm trễ tín hiệu do tải RC giữa thành phần phát ánh sáng và tranzito màng mỏng và do đó tạo ra độ nét cao và độ phân giải cao.

Ngoài ra, thiết bị hiển thị theo sáng chế này bao gồm lớp che phủ bên ngoài chồng lấn phần được tạo bậc được sinh ra bởi bề mặt bên của liên kết tín hiệu và phần được

tạo bậc được sinh ra bởi lỗ tiếp xúc liên kết kết nối liên thông các liên kết tín hiệu. Do đó, thiết bị hiển thị theo sáng chế này có thể ngăn cản hoặc làm giảm việc mất mát của màng bảo vệ che phủ các liên kết tín hiệu, giải phóng của các liên kết tín hiệu và các khuyết tật mũi của vật liệu dẫn điện thứ ba trong suốt quá trình khắc để tạo thành điện cực kết nối điểm ảnh.

Những người có hiểu biết trung bình trong lĩnh vực này sẽ thấy rằng phương án cải biến và các biến thể khác nhau có thể được tạo ra mà không nằm ngoài ý tưởng hoặc phạm vi của sáng chế. Do đó, sáng chế nhằm bao hàm cả những phương án cải biến và biến thể đó, miễn là chúng nằm trong phạm vi của các điểm yêu cầu bảo hộ sau đây và các phương án tương đương của chúng.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

- để có vùng hoạt động và vùng không hoạt động;
- tranzito màng mỏng được sắp xếp trên vùng hoạt động của đế;
- ít nhất hai lớp làm phẳng được sắp xếp trên tranzito màng mỏng;
- các liên kết tín hiệu được sắp xếp trên vùng không hoạt động của đế;
- lớp che phủ bên ngoài thứ nhất đang chồng lấn các bề mặt cao hơn và bề mặt bên của các liên kết tín hiệu trong vùng không hoạt động;
- các đệm lót dẫn điện được kết nối tới các liên kết tín hiệu;
- thành phần phát sáng được kết nối tới tranzito màng mỏng; và
- một đập ngăn được sắp xếp giữa các đệm lót dẫn điện và thành phần phát sáng trong vùng không hoạt động,
- trong đó ít nhất hai lớp làm phẳng bao gồm:
 - lớp làm phẳng thứ nhất được sắp xếp trên màng bảo vệ đang che phủ tranzito màng mỏng trong vùng hoạt động; và
 - lớp làm phẳng thứ hai được sắp xếp trên lớp làm phẳng thứ nhất trong vùng hoạt động,
 - trong đó lớp che phủ bên ngoài thứ nhất được tạo thành từ cùng một vật liệu như lớp làm phẳng thứ nhất và được sắp xếp trên màng bảo vệ trong vùng không hoạt động,
 - và

lớp che phủ bên ngoài thứ nhất được sắp xếp giữa ít nhất một đập ngăn được sắp xếp trên màng bảo vệ và các đệm lót dẫn điện trong vùng không hoạt động.

2. Thiết bị hiển thị theo điểm 1, trong đó lớp che phủ bên ngoài thứ nhất được đặt tách khỏi ít nhất hai lớp làm phẳng.

3. Thiết bị hiển thị theo điểm 1, còn bao gồm điện cực kết nối điểm ảnh được kết nối tới điện cực máng của tranzito màng mỏng và được sắp xếp giữa các lớp làm phẳng thứ nhất và thứ hai.

4. Thiết bị hiển thị theo điểm 3, trong đó điện cực kết nối điểm ảnh được tạo thành từ vật liệu là giống như vật liệu làm điện cực máng.

5. Thiết bị hiển thị theo điểm 3, trong đó:

các liên kết tín hiệu bao gồm:

liên kết thấp hơn được tạo thành từ cùng một vật liệu như điện cực cổng của tranzito màng mỏng và đồng phẳng với điện cực cổng; và

liên kết cao hơn được tạo thành từ cùng một vật liệu như điện cực nguồn và điện cực máng của tranzito màng mỏng, và liên kết cao hơn là đồng phẳng với điện cực nguồn và điện cực máng và được kết nối tới liên kết thấp hơn,

trong đó lớp che phủ bên ngoài được tạo thành từ cùng một vật liệu như lớp làm phẳng thứ nhất và được sắp xếp trên màng bảo vệ, và

trong đó màng bảo vệ được sắp xếp trên liên kết cao hơn.

6. Thiết bị hiển thị theo điểm 5, còn bao gồm ít nhất một lỗ tiếp xúc liên kết trong màng cách ly trung gian được sắp xếp giữa các điện cực nguồn và điện cực máng và điện cực cổng, lỗ tiếp xúc liên kết làm lộ ra liên kết thấp hơn, trong đó:

liên kết cao hơn được kết nối tới liên kết thấp hơn qua ít nhất một lỗ tiếp xúc liên kết, và

lớp che phủ bên ngoài thứ nhất chồng lấn ít nhất một lỗ tiếp xúc liên kết.

7. Thiết bị hiển thị theo điểm 3, trong đó thiết bị này còn bao gồm:

bộ phận bao được sắp xếp trên thành phần phát ánh sáng;

lớp che phủ bên ngoài thứ hai được sắp xếp giữa ít nhất một đập ngăn và các đệm lót dẫn điện, trong đó lớp che phủ bên ngoài thứ hai được tạo thành từ cùng một vật liệu như điện cực kết nối điểm ảnh trong vùng không hoạt động.

8. Thiết bị hiển thị theo điểm 7, trong đó bộ phận bao bao gồm lớp bao bọc hữu cơ, lớp bao bọc vô cơ thứ nhất và lớp bao bọc vô cơ thứ hai, trong đó các lớp bao bọc vô cơ thứ nhất và thứ hai được tạo thành từ vật liệu cách ly vô cơ.

9. Thiết bị hiển thị theo điểm 7, trong đó lớp che phủ bên ngoài thứ hai được tạo thành trên các liên kết tín hiệu để có bề rộng đường lớn hơn bề rộng của các liên kết tín hiệu.

10. Thiết bị hiển thị theo điểm 7, trong đó:

các liên kết tín hiệu được tạo thành từ cùng một vật liệu như điện cực nguồn và điện cực máng của tranzito màng mỏng; và

lớp che phủ bên ngoài thứ hai được tạo thành từ cùng một vật liệu như điện cực kết nối điểm ảnh để trong cùng một lớp với điện cực kết nối điểm ảnh.

11. Thiết bị hiển thị theo điểm 7, còn bao gồm lớp che phủ bên ngoài thứ ba được tạo thành trên lớp che phủ bên ngoài thứ hai để có bề rộng đường lớn hơn bề rộng đường của lớp che phủ bên ngoài thứ hai,

trong đó lớp che phủ bên ngoài thứ ba được tạo thành từ cùng một vật liệu như lớp làm phẳng thứ hai.

12. Thiết bị hiển thị theo điểm 1, trong đó thiết bị này còn bao gồm:

các đường cấp điện cao thế chứa các đường cấp điện cao thế thứ nhất và thứ hai được kết nối qua các lỗ tiếp xúc đường đi qua màng bảo vệ và lớp làm phẳng thứ nhất.

13. Thiết bị hiển thị theo điểm 12, còn bao gồm điện cực kết nối điểm ảnh được sắp xếp giữa các lớp làm phẳng thứ nhất và thứ hai; và trong đó đường cấp điện cao thế thứ nhất được tạo thành từ cùng một vật liệu như các điện cực nguồn và điện cực máng của tranzito màng mỏng để là đồng phẳng với các điện cực nguồn và điện cực máng, và đường cấp điện cao thế thứ hai được tạo thành từ cùng một vật liệu như điện cực kết nối điểm ảnh để là đồng phẳng với điện cực kết nối điểm ảnh.

14. Thiết bị hiển thị theo điểm 1, trong đó lớp che phủ bên ngoài thứ nhất bao gồm nhiều phần của lớp che phủ bên ngoài thứ nhất tương ứng với nhiều liên kết tín hiệu trong các liên kết tín hiệu một cách tương ứng.

15. Thiết bị hiển thị theo điểm 14, trong đó từng phần trong nhiều phần của lớp che phủ bên ngoài thứ nhất có bề mặt trên phẳng hoặc bề mặt trên dạng bậc trên các liên kết tín hiệu.

FIG. 1

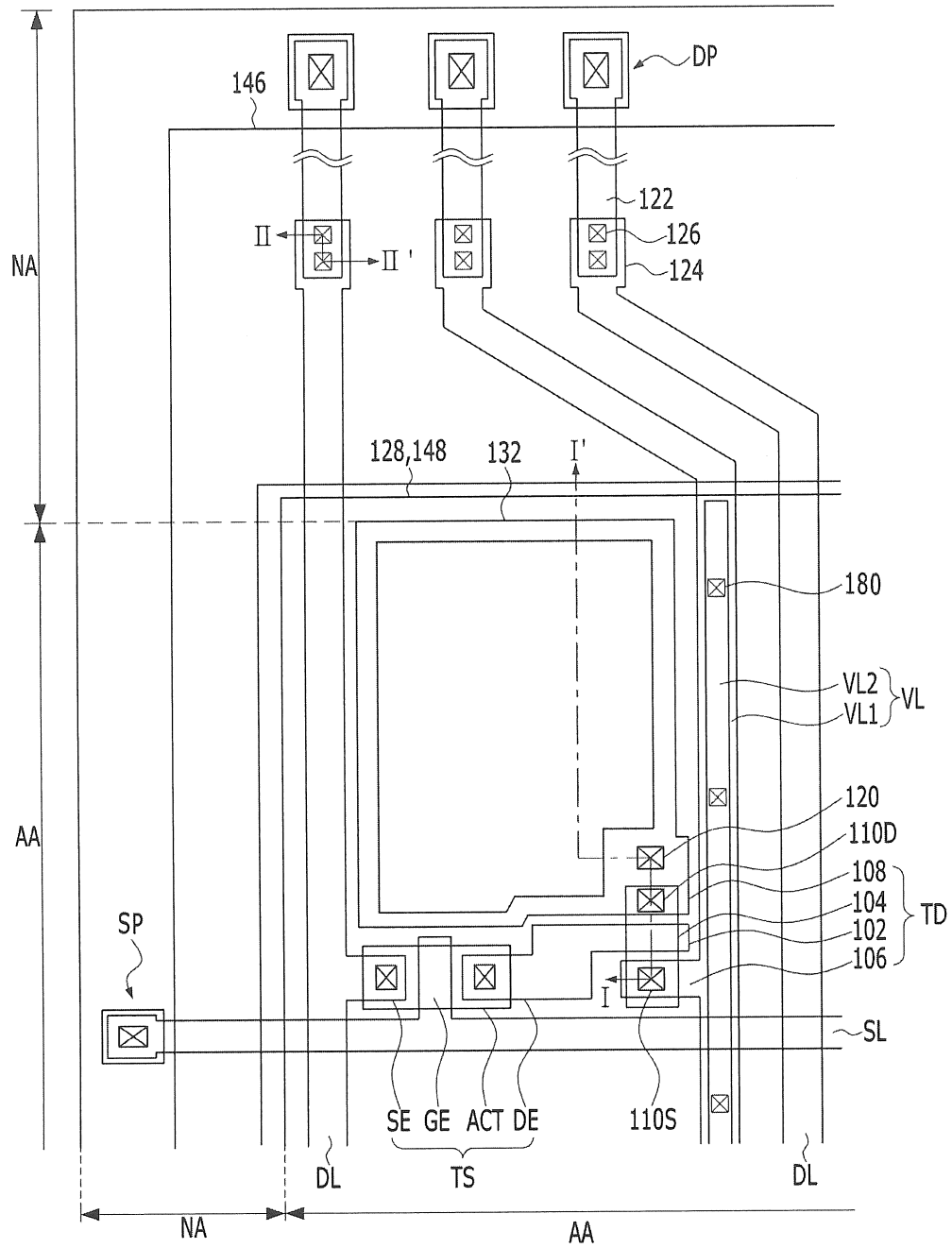


FIG. 2A

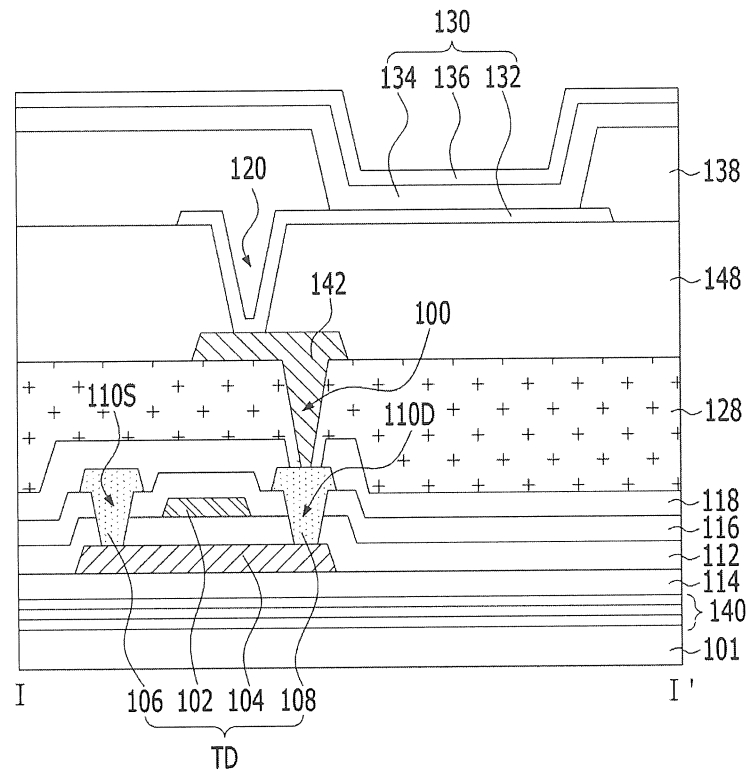


FIG. 2B

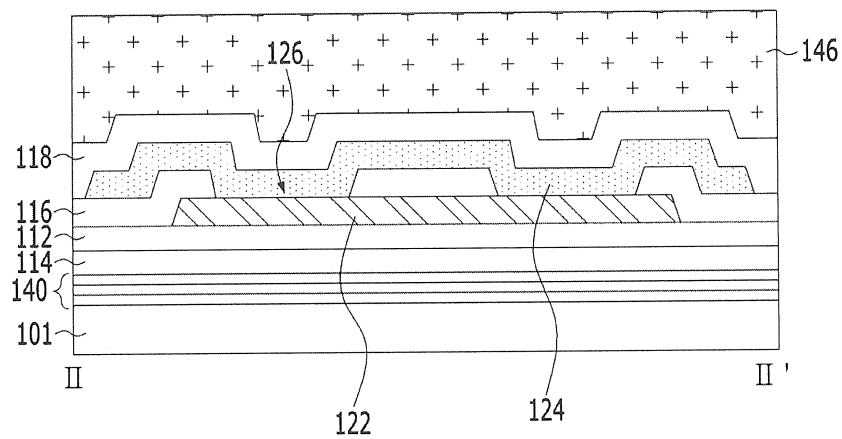


FIG. 3

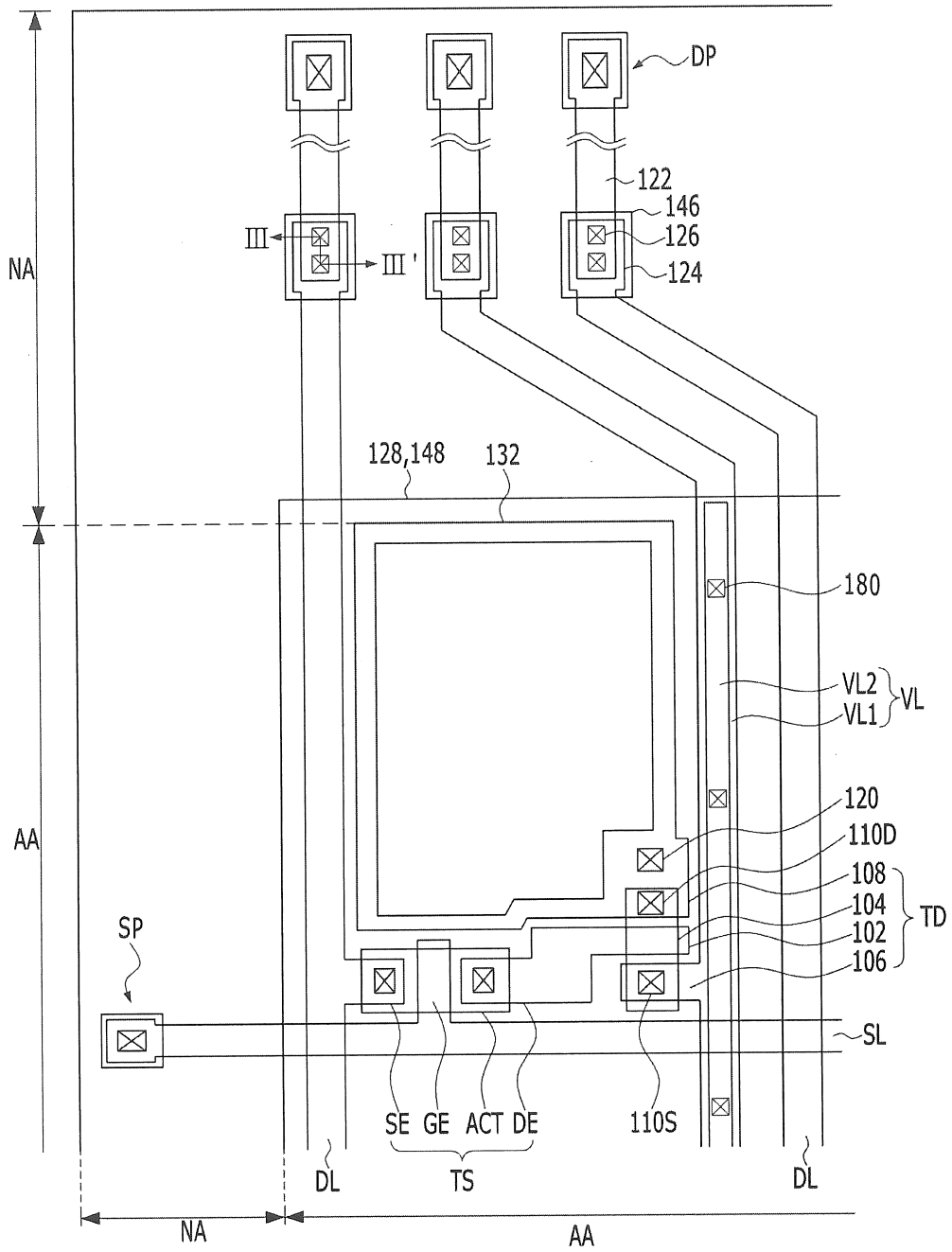


FIG. 4A

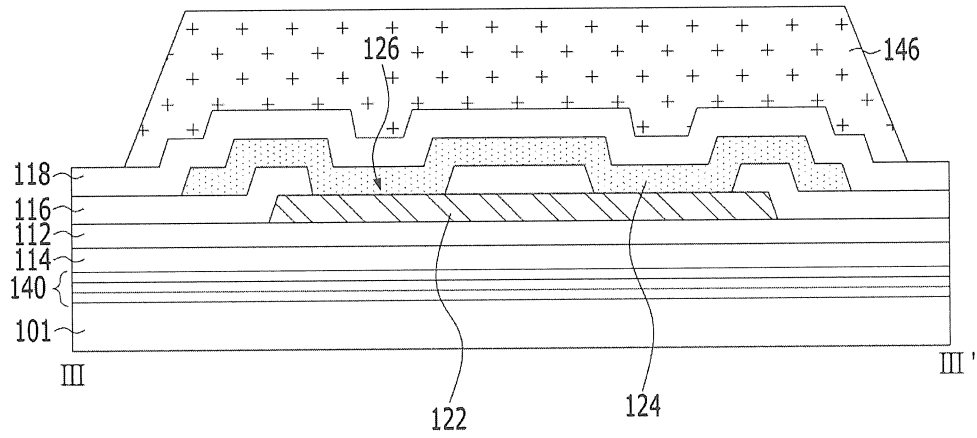


FIG. 4B

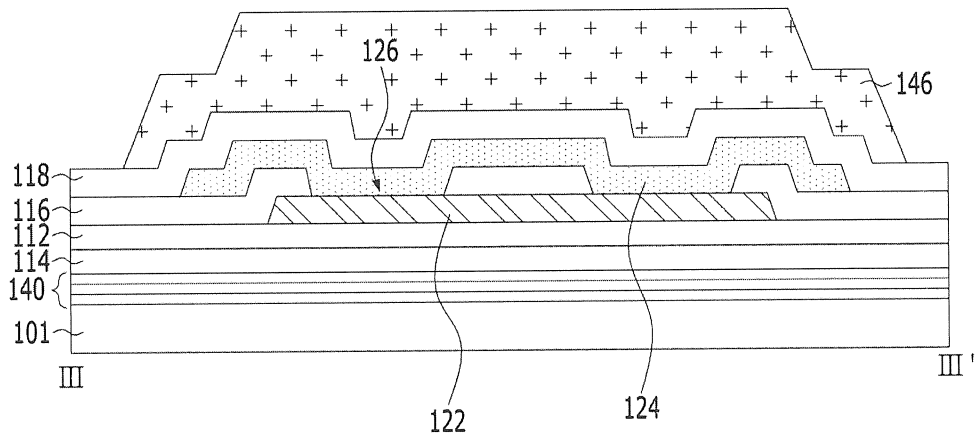


FIG. 5A

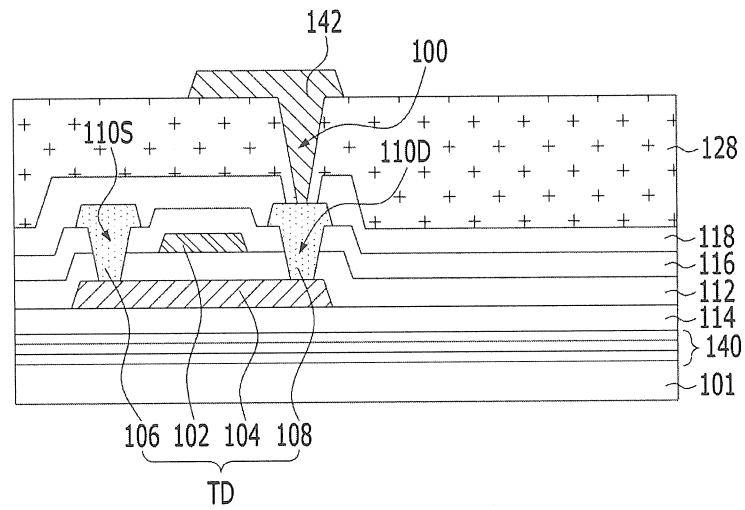


FIG. 5B

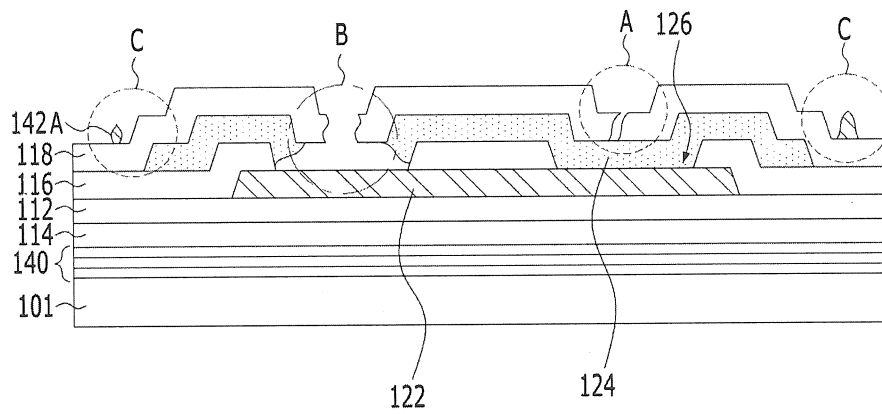


FIG. 6A

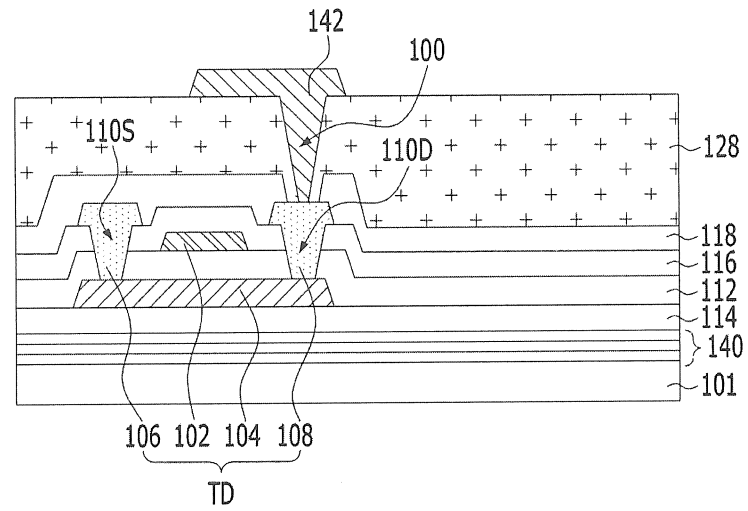


FIG. 6B

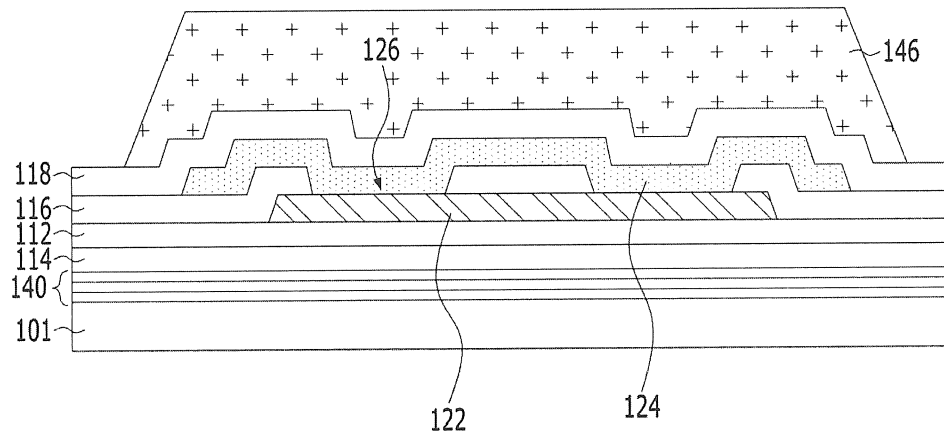


FIG. 7

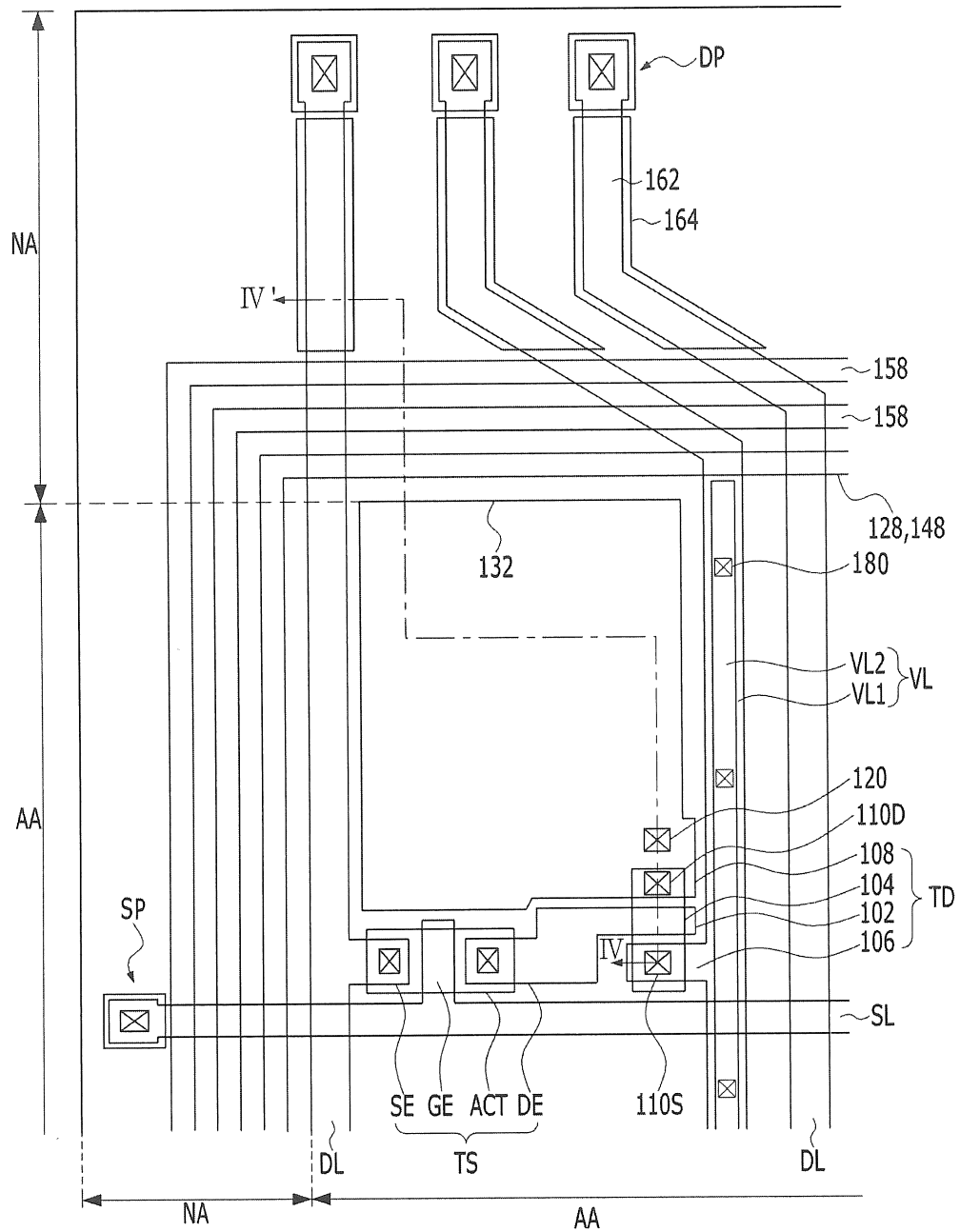


FIG. 8

