



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0037625

(51)⁷ H01L 27/32

(13) B

(21) 1-2019-03807

(22) 16/07/2019

(30) 10-2018-0084990 20/07/2018 KR

(45) 27/11/2023 428

(43) 30/01/2020 382A

(73) LG DISPLAY CO., LTD. (KR)

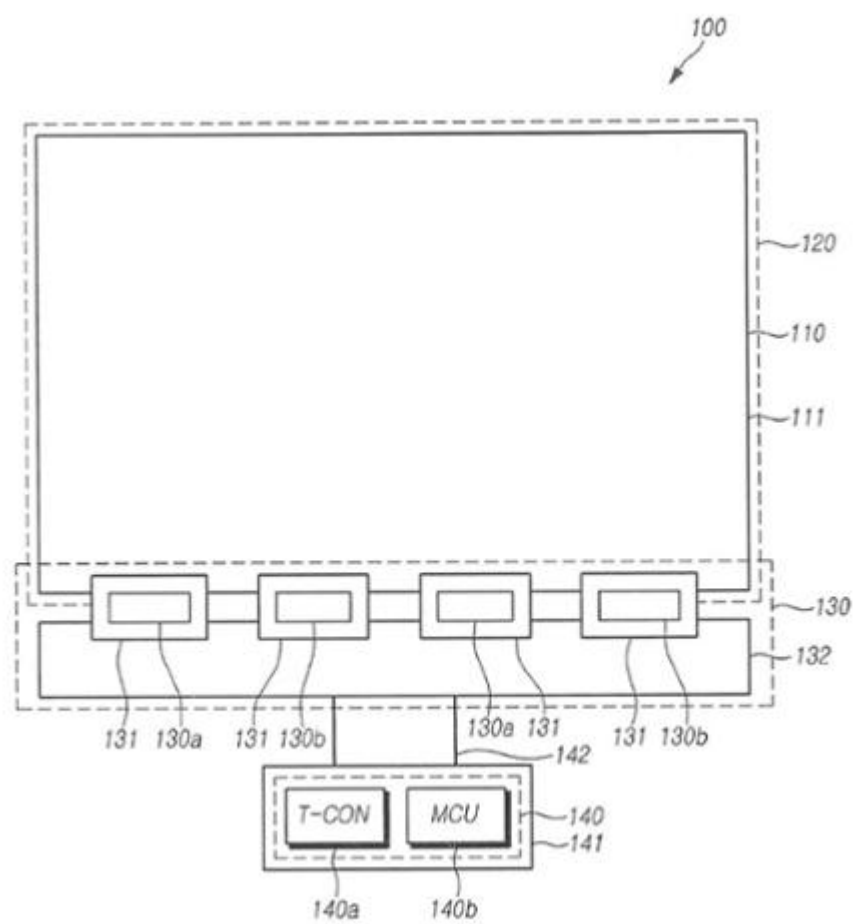
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) HwiDeuk LEE (KR); Yangsik LEE (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề cập tới thiết bị hiển thị chứa để có các vùng hoạt động và vùng không hoạt động; các đường dữ liệu và các đường cổng trên đế; đường điều vận trong vùng không hoạt động; nhiều điểm ảnh được kết nối tới các đường dữ liệu và các đường cổng, mỗi điểm ảnh chứa: điốt phát sáng, và tranzito điều vận với đường điều vận dưới âm cực của điốt phát sáng trong vùng không hoạt động; lớp che chắn giữa âm cực và đường điều vận; lớp bao trên âm cực; điện cực chạm trên lớp bao trong vùng hoạt động, và đường chạm trên lớp bao để cấp tín hiệu chạm tới điện cực chạm. Đường điều vận là ở bên dưới đường chạm trong vùng không hoạt động. Lớp bao có bề mặt được làm nghiêng, và đường chạm là trên bề mặt được làm nghiêng sao cho đường chạm có độ nghiêng tương ứng.



Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập tới thiết bị hiển thị có bộ cảm biến chạm.

Tình trạng kỹ thuật của sáng chế

Khi xã hội thông tin phát triển, nhu cầu về các thiết bị hiển thị để hiển thị các hình ảnh ở rất nhiều dạng đã tăng theo. Các loại khác nhau của các thiết bị hiển thị, như thiết bị hiển thị tinh thể lỏng (liquid crystal display - LCD), thiết bị hiển thị plasma, và thiết bị hiển thị phát sáng hữu cơ (organic light emitting display device - OLED), đã được sử dụng cho mục đích này. Thiết bị hiển thị phát sáng hữu cơ trong số các thiết bị hiển thị này có các đặc tính tự phát sáng và có tốc độ phản hồi, góc nhìn và khả năng tái tạo màu sắc tuyệt vời, và có thể được sản xuất ở dạng mỏng.

Thiết bị hiển thị có thể vận hành để đáp lại tín hiệu đầu vào nhận được qua các thiết bị nhập vào khác nhau như bàn phím và chuột. Thiết bị hiển thị có thể nhập vào lệnh của người sử dụng một cách trực quan và thuận tiện bằng cách chạm màn hình sử dụng bảng chạm. Bảng chạm có thể được bố trí trên màn hình của thiết bị hiển thị và cho phép người sử dụng nhập vào lệnh của người sử dụng bằng cách chạm điểm cụ thể trên màn hình của thiết bị hiển thị. Bảng chạm này có thể được nhúng trong thiết bị hiển thị và được tích hợp với thiết bị hiển thị. Bảng chạm được tích hợp trong thiết bị hiển thị có thể được đề cập tới như là bộ cảm biến chạm.

Vấn đề có thể xuất hiện ở chỗ bộ cảm biến chạm nhận diện tín hiệu được áp dụng để hiển thị hình ảnh trên thiết bị hiển thị như là nhiễu. Cụ thể là, khi độ dày của thiết bị hiển thị được làm giảm, khoảng cách giữa bộ cảm biến chạm và các đường được bố trí trong thiết bị hiển thị có thể bị làm giảm, do đó tạo thành điện dung lớn giữa bộ cảm biến chạm và các đường. Kết quả là, bộ cảm biến chạm có thể bị ảnh hưởng lớn bởi nhiễu, có thể tạo thành thất bại trong việc thực hiện việc phát hiện chạm một cách chính xác.

Bản chất kỹ thuật của sáng chế

Do đó, các phương án thực hiện của sáng chế này đề cập đến thiết bị hiển thị, về cơ bản ngăn ngừa một hoặc nhiều vấn đề được gây ra do các hạn chế và các nhược điểm của giải pháp trong tình trạng kỹ thuật của sáng chế.

Một khía cạnh của sáng chế này là để đề xuất thiết bị hiển thị có bộ cảm biến chạm có độ dày là mỏng.

Một khía cạnh khác của sáng chế là để đề xuất thiết bị hiển thị có bộ cảm biến chạm cho việc xử lý việc phát hiện chạm một cách chính xác.

Các đặc điểm và các khía cạnh bổ sung sẽ được thể hiện trong phần mô tả dưới đây, và một phần của nó sẽ trở nên rõ ràng nhờ phần mô tả hoặc có thể được học nhờ việc áp dụng thực tế của các khái niệm theo sáng chế được tạo ra ở đây. Các dấu hiệu và các khía cạnh khác của sáng chế có thể được hiện thực hóa và được thu nhờ kết cấu cụ thể được chỉ ra trong phần mô tả được thể hiện, hoặc có thể xuất phát từ đó, và các điểm yêu cầu bảo hộ của nó cũng như các hình vẽ kèm theo.

Để đạt được các khía cạnh này cũng như các khía cạnh khác của các khái niệm của sáng chế, như được áp dụng và được mô tả rộng ở đây, thiết bị hiển thị chứa để chứa vùng hoạt động và vùng không hoạt động; nhiều đường dữ liệu và nhiều đường cổng trên đế; đường điều vận trong vùng không hoạt động được tạo cấu hình để truyền tín hiệu điều vận hiển thị tới vùng hoạt động; nhiều điểm ảnh được kết nối điện tới nhiều đường dữ liệu và nhiều đường cổng, mỗi điểm ảnh chứa: diot phát sáng có điện cực dương, lớp phát sáng, và dương cực, và tranzito điều vận được tạo cấu hình để điều khiển diot phát sáng, trong đó đường điều vận là ở dưới âm cực trong vùng không hoạt động; lớp che chắn giữa âm cực và đường điều vận; lớp bao trên âm cực; điện cực chạm trên lớp bao trong vùng hoạt động, lớp bao có bề mặt được làm nghiêng; và đường chạm trên lớp bao trong vùng không hoạt động và được tạo cấu hình để cấp tín hiệu chạm tới điện cực chạm, trong đó đường điều vận là ở bên dưới đường chạm trong vùng không hoạt động, và trong đó đường chạm là trên bề mặt được làm nghiêng của lớp bao, nhờ đó có độ nghiêng tương ứng.

Theo một khía cạnh khác, sáng chế đề xuất thiết bị hiển thị chứa để xác định vùng hoạt động có nhiều điểm ảnh ở đó và vùng không hoạt động có đường điều vận được tạo

cấu hình để truyền tín hiệu điều vận hiển thị tới vùng hoạt động để điều khiển các điểm ảnh; điện cực chạm trên để tương ứng với vùng hoạt động; đường chạm trên để tương ứng với vùng không hoạt động và được tạo cấu hình để cấp tín hiệu chạm tới điện cực chạm, đường điều vận đang ở bên dưới đường chạm trong vùng không hoạt động; và lớp che chắn giữa đường chạm và đường điều vận.

Theo khía cạnh khác, thiết bị hiển thị chứa để xác định vùng hoạt động có các điểm ảnh ở đó và vùng không hoạt động có các đường điều vận được tạo cấu hình ở đó để truyền tín hiệu điều vận hiển thị để điều khiển các điểm ảnh; tranzito màng mỏng trên để được bố trí tương ứng với vùng hoạt động; màng cách ly thứ nhất trên tranzito màng mỏng; điện cực dương trên màng cách ly thứ nhất trong vùng hoạt động và được kết nối tới tranzito màng mỏng qua màng cách ly thứ nhất; lớp che chắn trên màng cách ly thứ nhất trong vùng không hoạt động; đường công suất thứ nhất trên màng cách ly thứ nhất trong vùng không hoạt động và được đặt tách biệt khỏi lớp che chắn; lớp phát sáng trên điện cực dương; điện cực âm trên lớp phát sáng và được kết nối tới đường công suất thứ nhất; màng cách ly thứ hai trên điện cực âm; điện cực chạm trên màng cách ly thứ hai trong vùng hoạt động; và đường chạm trên màng cách ly thứ hai trong vùng không hoạt động và được tạo cấu hình để cấp tín hiệu chạm tới điện cực chạm.

Theo các phương án thực hiện này, thiết bị hiển thị chứa bộ cảm biến chạm có thể làm giảm ảnh hưởng của nhiễu và có thể phát hiện việc chạm một cách chính xác hơn. Ngoài ra, thiết bị hiển thị có bộ cảm biến chạm có thể được áp dụng với độ dày hoặc biên dạng mỏng.

Cần hiểu rằng cả phần mô tả chung nêu trên và phần mô tả chi tiết sau chỉ để làm ví dụ và nhằm giải thích và được dự định để tạo ra sự giải thích rõ hơn về sáng chế như sẽ được yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, được bao gồm để tạo ra việc hiểu rõ hơn về sáng chế và được kết hợp và tạo thành một phần của đơn sáng chế này, thể hiện các phương án của sáng

chế và cùng với phần mô tả đóng vai trò giải thích các nguyên lý khác nhau. Trong các hình vẽ:

Fig.1 là giản đồ cấu trúc minh họa phương án thực hiện của thiết bị hiển thị có bộ cảm biến chạm theo phương án thực hiện này;

Fig.2 là hình chiếu bằng minh họa phương án thực hiện của bảng hiển thị được thể hiện trên Fig.1;

Fig.3A là giản đồ mặt cắt minh họa phương án thực hiện thứ nhất của thiết bị hiển thị theo các phương án thực hiện của sáng chế này;

Fig.3B là giản đồ mặt cắt minh họa phương án thực hiện thứ hai của thiết bị hiển thị theo các phương án thực hiện của sáng chế này;

Fig.4 là hình vẽ phối cảnh minh họa phương án thực hiện của cấu trúc mà trong đó bảng chạm (TSP) được nhúng trong bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này;

Fig.5 là hình chiếu bằng minh họa phương án thực hiện thứ nhất của các loại điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này;

Fig.6 là hình chiếu bằng minh họa phương án thực hiện thứ hai của các loại điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này;

Fig.7 là hình chiếu bằng minh họa phương án thực hiện thứ ba của các loại điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này;

Fig.8 là hình cắt minh họa phương án thực hiện thứ nhất của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2;

Fig.9A là hình cắt minh họa phương án thực hiện thứ hai của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2;

Fig.9B là hình cắt minh họa phương án thực hiện thứ ba của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2;

Fig.9C là hình cắt minh họa phương án thực hiện thứ tư của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2;

Fig.10 là hình cắt minh họa phương án thực hiện của phần cắt của thiết bị hiển thị theo các phương án thực hiện của sáng chế này;

Fig.11 là đồ thị so sánh nhiều được đo trên đường chạm trong thiết bị hiển thị được thể hiện trên Fig.8 và thiết bị hiển thị được thể hiện trên Fig.9A.

Mô tả chi tiết sáng chế

Dưới đây, các phương án thực hiện làm ví dụ của sáng chế này sẽ được mô tả chi tiết với tham khảo tới các hình vẽ kèm theo. Khi biểu thị các phần tử trên các hình vẽ bằng các số chỉ dẫn, thì các phần tử giống nhau sẽ được biểu thị bằng các số chỉ dẫn giống nhau mặc dù chúng được thể hiện trên các hình vẽ khác nhau. Ngoài ra, trong phần mô tả sau của sáng chế, phần mô tả chi tiết về các chức năng và các cấu hình đã biết được kết hợp trong bản mô tả này sẽ được bỏ qua khi nó có thể khiến đối tượng của sáng chế này trở nên không rõ ràng.

Ngoài ra, các thuật ngữ, chẳng hạn như thứ nhất, thứ hai, A, B, (a), (b) hoặc dạng tương tự có thể được sử dụng ở đây khi mô tả các thành phần của sáng chế. Mỗi thuật ngữ trong số các thuật ngữ này không được sử dụng để xác định bản chất, thứ tự hoặc trình tự của thành phần tương ứng nhưng được sử dụng đơn thuần chỉ để phân biệt thành phần tương ứng với thành phần (các thành phần) khác. Trong trường hợp mà một phần tử cấu trúc nhất định được mô tả là “được nối với”, “được ghép nối với”, hoặc “tiếp xúc với” phần tử cấu trúc khác, thì cần hiểu rằng phần tử cấu trúc khác có thể “được nối với”, “được ghép nối với”, hoặc “tiếp xúc với” các phần tử cấu trúc này, và phần tử cấu trúc nhất định nêu trên được nối trực tiếp hoặc tiếp xúc trực tiếp với phần tử cấu trúc khác.

Fig.1 là giản đồ cấu trúc minh họa phương án thực hiện của thiết bị hiển thị có bộ cảm biến chạm theo phương án thực hiện này.

Tham khảo tới Fig.1, thiết bị hiển thị hoặc thiết bị hiển thị 100 có thể chứa bảng hiển thị 110, đơn vị bộ cảm biến chạm 120, đơn vị mạch 130, và đơn vị điều khiển 140. Thiết bị hiển thị 100 có thể là thiết bị hiển thị tinh thể lỏng hoặc thiết bị hiển thị phát sáng hữu cơ, nhưng sẽ không bị hạn chế ở đó.

Bảng hiển thị 110 có thể chứa nhiều đường cổng và nhiều đường dữ liệu được bố trí để được giao cắt với nhau và nhiều điểm ảnh có thể được sắp xếp trong vùng mà trong đó nhiều đường cổng và nhiều đường dữ liệu cắt nhau. Trong trường hợp mà thiết bị hiển thị 100 là thiết bị hiển thị phát sáng hữu cơ, mỗi điểm ảnh của bảng hiển thị 110 có thể chứa thành phần phát sáng và mạch điểm ảnh (không được thể hiện) để cấp dòng điều vận tới thành phần phát sáng. Thành phần phát sáng có thể điốt phát sáng hữu cơ (organic light emitting diode - OLED). Điốt phát sáng hữu cơ có thể chứa lớp hữu cơ, điện cực dương và điện cực âm mà dòng sẽ chảy qua đó trong lớp hữu cơ. Mạch điểm ảnh có thể được kết nối tới các đường để truyền nguồn công suất hoặc tín hiệu.

Mạch điểm ảnh có thể được kết nối tới đường cổng để truyền tín hiệu cổng và đường dữ liệu để truyền tín hiệu dữ liệu. Ngoài ra, mạch điểm ảnh có thể nhận tín hiệu dữ liệu đáp lại tín hiệu cổng, và có thể sinh ra dòng điều vận và cấp dòng điều vận được sinh ra tới điốt phát sáng hữu cơ. Ngoài ra, mạch điểm ảnh có thể được kết nối tới đường công suất tách biệt (không được thể hiện) để được cấp dòng điều vận. Tuy nhiên, các đường được kết nối tới mạch điểm ảnh có thể không bị hạn chế vào trường hợp này. Tín hiệu cổng và tín hiệu dữ liệu có thể được đề cập tới như là tín hiệu điều vận hiển thị. Tuy nhiên, tín hiệu điều vận hiển thị không bị hạn chế vào đó.

Đơn vị bộ cảm biến chạm 120 có thể cảm nhận điểm chạm của bảng hiển thị 110. Đơn vị bộ cảm biến chạm 120 có thể chứa nhiều điện cực chạm được bố trí trên bảng hiển thị 110. Nhiều điện cực chạm có thể được kết nối tới các đường chạm, và các tín hiệu chạm có thể được truyền tới các đường chạm hoặc nhận từ các đường chạm. Tín hiệu chạm có thể chứa tín hiệu điều vận việc chạm và tín hiệu cảm biến chạm. Ở đây, đơn vị bộ cảm biến chạm 120 được thể hiện như là một thành phần trên bảng hiển thị 110, nhưng không bị hạn chế vào đó.

Đơn vị mạch 130 có thể truyền tín hiệu điều vận hiển thị và tín hiệu chạm tới bảng hiển thị 110 và đơn vị bộ cảm biến chạm 120, một cách tương ứng. Đơn vị mạch 130 có thể chứa IC (Integrated Circuit – mạch tích hợp) điều vận 130a để cấp tín hiệu điều vận hiển thị và IC chạm 130b để truyền và nhận tín hiệu chạm.

IC điều vận 130a có thể chứa bộ điều khiển cổng để đưa ra tín hiệu cổng và bộ điều khiển dữ liệu để đưa ra tín hiệu dữ liệu. IC điều khiển 130a có thể nhận tín hiệu điều khiển cổng và tín hiệu điều khiển dữ liệu. Bộ điều khiển cổng và bộ điều khiển dữ liệu chứa IC điều khiển 130a được vận hành với tín hiệu điều khiển cổng và tín hiệu điều khiển dữ liệu, một cách tương ứng. Trong trường hợp mà bảng hiển thị 110 được áp dụng ở dạng của cổng trong bảng (gate in panel - GIP), thì bộ điều khiển cổng có thể điều khiển cổng trong bảng (gate in panel - GIP) để nhận các tín hiệu điều khiển từ bộ điều khiển cổng và cổng trong bảng (gate in panel - GIP) sinh ra tín hiệu cổng và phân phối tín hiệu cổng tới các đường cổng. Tín hiệu điều khiển cổng có thể chứa nhịp đồng hồ, xung bắt đầu, tín hiệu đồng bộ, nhưng không bị hạn chế vào đó.

IC chạm 130b có thể nhận tín hiệu điều vận việc chạm và có thể truyền và nhận tín hiệu chạm tới và từ bộ phận cảm biến chạm 120. Tín hiệu chạm có thể chứa tín hiệu điều vận việc chạm và tín hiệu cảm biến chạm.

Ví dụ, số các IC điều vận 130a và số các IC chạm 130b một cách tương ứng có thể là hai, nhưng không bị hạn chế vào đó. IC điều vận 130a và IC chạm 130b được sắp xếp xen kẽ, nhưng không bị hạn chế vào đó. Số các IC điều vận 130a và số của IC chạm 130b một cách tương ứng có thể là hai, nhưng không bị hạn chế vào đó. Số các IC điều khiển 130a và số các IC chạm 130b được thể hiện là giống nhau, nhưng phương án thực hiện của sáng chế không bị giới hạn vào đó. Số các IC điều vận 130a và IC chạm 130b có thể được xác định phụ thuộc vào kích cỡ và/hoặc độ phân giải của bảng hiển thị 110 và kích cỡ của đơn vị bộ cảm biến chạm 120. Ngoài ra, đơn vị mạch 130 có thể được áp dụng theo cách mà IC điều vận 130a và IC chạm 130b được bố trí một cách tương ứng trên bảng mạch in mềm dẻo (flexible printed circuit board - FPCB) 131. FPCB 131 có thể được kết nối tới đế 111 và bảng mạch in nguồn (source printed circuit board - SPCB) 132 sao cho tín hiệu điều khiển điều vận và tín hiệu điều khiển chạm được truyền qua SPCB 132 một cách tương ứng được cấp tới IC điều vận 130a và IC chạm 130b. Tuy nhiên, bố trí của đơn vị mạch 130 không bị hạn chế vào đó, và đơn vị mạch 130 có thể được bố trí trong một vùng trên đế 111. Đế 110a có thể mềm dẻo.

Đơn vị điều khiển 140 có thể điều khiển IC điều khiển 130a và IC chạm 130b. Đơn vị điều khiển 140 có thể đưa ra tín hiệu điều khiển việc điều vận và tín hiệu điều khiển việc chạm. Đơn vị điều khiển 140 có thể chứa đơn vị điều khiển điều vận 140a và đơn vị điều khiển chạm 140b. Đơn vị điều khiển điều vận 140a có thể là T-CON (bộ điều khiển định thời), và đơn vị điều khiển chạm 140b có thể MCU (đơn vị điều khiển micro). Đơn vị điều khiển điều vận 140a và đơn vị điều khiển chạm 140b có thể được bố trí trên CPCB (bảng mạch in điều khiển - Control Printed Circuit Board) 141 và CPCB 141 có thể được kết nối tới đơn vị mạch 130 qua FFC (mạch phẳng mềm dẻo - flexible flat circuit) 142, nhưng không bị hạn chế vào đó.

Fig.2 là hình chiếu bằng minh họa một phương án thực hiện của bảng hiển thị được thể hiện trên Fig.1.

Tham khảo tới Fig.2, bảng hiển thị 110 có thể chứa đế 111 mà vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA) có thể được bố trí trên đó. Vật liệu của đế 111 có thể chứa nhựa hoặc thủy tinh. Tuy nhiên, sáng chế không bị giới hạn ở đó. Vùng hoạt động (active area - AA) có thể được bố trí tại tâm của đế 111 và vùng không hoạt động (non-active area - NAA) có thể được tạo thành tại gờ của đế 111, nhưng không bị hạn chế ở đó.

Nhiều điểm ảnh (pixel - P) có thể được sắp xếp trong vùng hoạt động (active area - AA) để hiển thị hình ảnh. Điện cực chạm có thể được bố trí trên vùng hoạt động (active area - AA). Cổng trong bảng (gate-in-panel - GIP) có thể được bố trí trong vùng không hoạt động (non-active area - NAA) và cổng trong bảng (gate-in-panel - GIP) có thể truyền tín hiệu cổng tới các điểm ảnh trong phản hồi với tín hiệu nhận được từ đơn vị mạch 130 được thể hiện trên Fig.1.

Đường công suất, đường nhịp đồng hồ, đường cổng, đường dữ liệu và đường chạm có thể được bố trí trong vùng không hoạt động (non-active area - NAA). Đường công suất, đường nhịp đồng hồ, đường cổng, đường dữ liệu và đường chạm có thể được đề cập tới như là đường điều vận, nhưng không bị hạn chế vào đó. Ngoài ra, lớp phát sáng và điện cực âm được chứa trong điểm ảnh có thể được bố trí trong vùng không hoạt động (non-active area - NAA).

Đệm lót 112 có thể được bố trí bên dưới vùng không hoạt động (non-active area - NAA) của đế 111 của bảng hiển thị 110. Đệm lót 112 có thể được kết nối tới đơn vị mạch 130 và có thể truyền và nhận các tín hiệu tới và từ đơn vị mạch 130 được thể hiện trên Fig.1. Diện tích trong đó đệm lót 112 được bố trí có thể được đề cập tới như là vùng đệm lót. Đệm lót 112 có thể được kết nối tới đường dữ liệu (data line DL), nhưng không bị hạn chế vào đó. Đệm lót 112 có thể được bố trí để tương ứng với tất cả các đường để truyền và nhận các tín hiệu tới và từ đơn vị mạch 130 được thể hiện trên Fig.1.

Fig.3A là giản đồ mặt cắt minh họa phương án thực hiện thứ nhất của thiết bị hiển thị theo các phương án thực hiện của sáng chế này; và Fig.3B là giản đồ mặt cắt minh họa phương án thực hiện thứ hai của thiết bị hiển thị theo các phương án thực hiện của sáng chế này.

Tham khảo tới Fig.3A, lớp bao/thành phần 303a chứa lớp thành phần và phần bao để bảo vệ lớp thành phần có thể được bố trí trên đế 302a của thiết bị hiển thị 300a. Lớp thành phần có thể chứa tranzito màng mỏng (thin film transistor - TFT) được chứa trong điểm ảnh, tụ và thành phần phát sáng. Phần bao có thể chứa màng hữu cơ và/hoặc màng vô cơ, và có thể bảo vệ thành phần phát sáng trên lớp thành phần. Màng 305a có thể được bố trí trên lớp bao/thành phần 303a, và điện cực chạm/đường chạm 306a có thể được bố trí trên màng 305a. Điện cực chạm có thể chứa điện cực điều vận và điện cực cảm biến. Ngoài ra, màng 305a có thể được cố định trên lớp bao/thành phần 303a bởi chất kết dính 304a. Ở đây, điện cực chạm/đường chạm 306a được minh họa như được tạo thành trên cùng một lớp trên màng 305a, nhưng không bị hạn chế vào đó.

Điện cực điều vận và điện cực cảm biến trong điện cực chạm/đường chạm 306a có thể được bố trí trong các lớp khác nhau với màng cách ly được cài xen giữa chúng. Các điện cực điều vận và các điện cực cảm biến có thể được bố trí trên cùng một lớp, như các điện cực điều vận hoặc các điện cực cảm biến có thể được kết nối tới nhau qua các cầu nối, và cầu nối có thể được bố trí trên lớp khác từ điện cực điều vận và điện cực cảm biến được bố trí trên cùng một lớp với màng cách ly ở giữa chúng.

Thủy tinh che phủ 308a có thể được bố trí trên màng 305a mà điện cực chạm/đường chạm 306a được bố trí trên đó. Thủy tinh che phủ 308a có thể được cố định trên điện cực

chạm/đường chạm 306a bởi chất kết dính 307a. Tấm sau 301a có thể được bố trí dưới đế 302a. Ngoài ra, tranzito màng mỏng (Thin film transistor - TFT) được sắp xếp trên đế 302a, và các đường cho để truyền các tín hiệu có thể được tạo thành trong đế.

Tham khảo tới Fig.3B, lớp bao/thành phần 303b chứa lớp thành phần và phần bao để bảo vệ lớp thành phần có thể được bố trí trên đế 302b của thiết bị hiển thị 300b. Lớp thành phần có thể chứa tranzito màng mỏng (thin film transistor - TFT) được chứa trong điểm ảnh, tụ và thành phần phát sáng. Phần bao có thể chứa màng hữu cơ và/hoặc màng vô cơ, và có thể bảo vệ thành phần phát sáng trên lớp thành phần. Điện cực chạm/đường chạm 306a có thể được bố trí trên lớp bao/thành phần 303b. Điện cực chạm có thể chứa điện cực điều vận và điện cực cảm biến. Ở đây, điện cực chạm/đường chạm 306a được minh họa như là được tạo thành trên cùng một lớp trên lớp bao/thành phần 303b, nhưng không bị hạn chế vào đó.

Điện cực điều vận và điện cực cảm biến trong điện cực chạm/đường chạm 306a có thể được bố trí trong các lớp khác nhau với màng cách ly được cài xen giữa chúng. Các điện cực điều vận và các điện cực cảm biến có thể được bố trí trên cùng một lớp, như các điện cực điều vận hoặc các điện cực cảm biến có thể được kết nối tới nhau qua các cầu nối, và cầu nối có thể được bố trí trên lớp khác từ điện cực điều vận và điện cực cảm biến. Ví dụ, màng cách ly có thể được bố trí dưới điện cực điều vận và điện cực cảm biến, và cầu nối có thể được bố trí dưới màng cách ly. Cầu nối có thể kết nối các điện cực điều vận hoặc các điện cực cảm biến qua các lỗ tiếp xúc được tạo thành trong màng cách ly.

Ở đây, điện cực chạm/đường chạm 306b có thể không được bố trí một cách trực tiếp trên phần bao của lớp bao/thành phần 303b. Ví dụ, lớp bộ đệm được bố trí trên phần bao và điện cực chạm/đường chạm 306a được bố trí trên lớp bộ đệm, nhờ đó có thể ngăn cản phá hủy cho phần bao.

Thủy tinh che phủ 308b có thể được bố trí trên lớp bao/thành phần 303b mà điện cực chạm/đường chạm 306b được bố trí trên đó. Thủy tinh che phủ 308b có thể được cố định trên điện cực chạm/đường chạm 306b bởi chất kết dính 307b. Tấm sau 301b có thể được bố trí dưới đế 302b. Ngoài ra, tranzito màng mỏng (Thin film transistor - TFT)

được sắp xếp trên đế 302b, và các đường cho để truyền các tín hiệu có thể được tạo thành trong đế 302b.

Điện dung ký sinh có thể được sinh ra giữa điện cực chạm/các đường chạm 306a và 306a và các TFT và/hoặc các đường được chứa trong các lớp bao/thành phần 303a và 303b của các Fig.3A và Fig.3B. Do đó, điện thế được áp dụng cho điện cực chạm có thể bị ảnh hưởng bởi tín hiệu được truyền tới TFT và/hoặc các đường. Kết quả là, tín hiệu chạm được truyền/nhận tới/từ điện cực chạm có thể bị nhiễu loạn do tín hiệu được truyền tới TFT và/hoặc các dây, và việc chạm có thể không được phát hiện một cách chính xác.

Cụ thể, trong trường hợp của thiết bị hiển thị được thể hiện trên Fig.3B, khoảng cách d2 từ điện cực chạm/các đường chạm 306b tới đế 302b là nhỏ hơn khoảng cách d1 từ điện cực chạm/các đường chạm 306a tới đế 302a của thiết bị hiển thị được thể hiện trên Fig.3A. Do đó, điện dung của các tụ được tạo thành giữa các điện cực chạm/các đường chạm 306a và 306b và các TFT và/hoặc các đường có thể lớn hơn trong thiết bị hiển thị 300b được thể hiện trên Fig.3B. Do đó, trong trường hợp của thiết bị hiển thị 300b được thể hiện trên Fig.3B, nhiễu loạn của tín hiệu chạm có thể lớn hơn. Do đó, nhiễu loạn của tín hiệu chạm có thể bị làm giảm bằng cách làm giảm điện dung được tạo thành bởi các tụ.

Fig.4 là hình vẽ phối cảnh minh họa phương án thực hiện của cấu trúc mà trong đó bảng chạm (TSP) được nhúng trong bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này.

Tham khảo tới Fig.4, trong vùng hoạt động (active area - AA) của bảng hiển thị (DISP), nhiều điểm ảnh phụ (subpixels - SP) có thể được sắp xếp trên đế (substrate - SUB). Mỗi điểm ảnh phụ (subpixel - SP) có thể chứa thành phần phát sáng (ED), tranzito thứ nhất (first transistor - T1) để điều khiển thành phần phát sáng (ED), tranzito thứ hai (second transistor - T2) để truyền điện thế dữ liệu (data voltage - VDATA) tới nút thứ nhất (first node - N1) của tranzito thứ nhất (first transistor - T1), và tụ lưu trữ (storage capacitor - Cst) để duy trì điện thế không đổi của một khung.

Tranzito thứ nhất (first transistor - T1) có thể chứa nút thứ nhất (first node - N1) mà điện thế dữ liệu được áp dụng vào đó, nút thứ hai (second node - N2) để được kết nối

điện tới thành phần phát sáng (ED), và nút thứ ba (third node - N3) mà điện thế điều vận (driving voltage - VDD) từ đường điện thế điều vận (driving voltage line - DVL) được áp dụng vào đó. Nút thứ nhất (first node - N1) có thể là nút cổng, nút thứ hai (second node - N2) có thể là nút nguồn hoặc nút máng, và nút thứ ba (third node - N3) có thể là nút máng hoặc nút nguồn. Tranzito thứ nhất (first transistor - T1) có thể cũng được đề cập tới như là tranzito điều vận để điều vận thành phần phát sáng (ED).

Thành phần phát sáng (ED) có thể chứa điện cực thứ nhất (ví dụ, điện cực dương), lớp phát sáng và điện cực thứ hai (ví dụ, điện cực âm). Điện cực thứ nhất có thể được kết nối điện tới nút thứ hai (second node - N2) của tranzito thứ nhất (first transistor - T1) và điện thế nền (base voltage - VSS) có thể được áp dụng vào điện cực thứ hai. Lớp phát sáng trong thành phần phát sáng (ED) có thể chứa nhiều lớp. Lớp phát sáng có thể lớp phát sáng hữu cơ chứa vật liệu hữu cơ. Trong trường hợp này, thành phần phát sáng (ED) có thể điôt phát sáng hữu cơ (organic light emitting diode - OLED).

Tranzito thứ hai (second transistor - T2) có thể được bật và tắt bởi tín hiệu quét (SCAN) được áp dụng qua đường cổng (gate line - GL) và có thể được kết nối điện giữa nút thứ nhất (first node - N1) của tranzito thứ nhất (first transistor - T1) và đường dữ liệu (data line - DL). Tranzito thứ hai (second transistor - T2) cũng có thể được đề cập tới như là tranzito chuyển mạch. Tranzito thứ hai T2 được bật bởi tín hiệu quét (SCAN) và chuyển điện thế dữ liệu (VDATA) được cấp từ đường dữ liệu (DL) tới nút thứ nhất (first node - N1) của tranzito thứ nhất (first transistor - T1). Tụ tích trữ (storage capacitor - Cst) có thể được kết nối điện giữa nút thứ nhất (first node - N1) và nút thứ hai (second node - N2) của tranzito thứ nhất (first transistor - T1).

Mỗi điểm ảnh phụ (subpixel - SP) có thể có cấu trúc 2T1C chứa hai tranzito (T1, T2) và một tụ (capacitor - Cst) như được thể hiện trên Fig.3, và trong một số trường hợp, có thể còn chứa một hoặc nhiều tranzito hoặc một hoặc nhiều tụ. Tụ tích trữ (storage capacitor - Cst) có thể không phải là tụ ký sinh (ví dụ, Cgs, Cgd) là tụ nằm bên trong tồn tại giữa nút thứ nhất (first node - N1) và nút thứ hai (second node - N2) của tranzito thứ nhất (first transistor - T1) nhưng có thể là tụ bên ngoài được thiết kết một cách chủ ý nằm bên ngoài tranzito thứ nhất (first transistor - T1). Mỗi tranzito trong tranzito thứ nhất

(first transistor - T1) và tranzito thứ hai (second transistor - T2) có thể là tranzito loại n hoặc tranzito loại p.

Như được mô tả ở trên, các thành phần mạch như thành phần phát sáng (ED), hai hoặc hơn hai tranzito (T1, T2) và một hoặc nhiều tụ (Cst) có thể được sắp xếp trong bảng hiển thị (DISP). Thành phần mạch này (cụ thể, là thành phần phát sáng ED) có thể bị tổn thương với hơi ẩm hoặc oxi từ bên ngoài, và do đó, lớp bao (ENCAP) để ngăn hơi ẩm hoặc oxi từ bên ngoài khỏi đi vào trong thành phần mạch (ví dụ, thành phần phát sáng ED) có thể được bố trí trên bảng hiển thị (DISP).

Lớp bao (ENCAP) có thể là lớp đơn hoặc có thể là nhiều lớp. Ví dụ, trong trường hợp mà trong đó lớp bao (ENCAP) chứa nhiều lớp, lớp bao (ENCAP) có thể chứa một hoặc nhiều lớp bao vô cơ và một hoặc nhiều lớp bao hữu cơ. Như là một ví dụ cụ thể, lớp bao (ENCAP) có thể bao gồm lớp bao vô cơ thứ nhất, lớp bao hữu cơ và lớp bao vô cơ thứ hai. Ở đây, lớp bao hữu cơ có thể nằm giữa lớp bao vô cơ thứ nhất và lớp bao vô cơ thứ hai.

Lớp bao vô cơ thứ nhất có thể được tạo thành trên điện cực thứ hai (ví dụ, điện cực âm) để gần với thành phần phát sáng (ED). Lớp bao vô cơ thứ nhất có thể được tạo thành từ vật liệu cách ly vô cơ có khả năng lắng đọng ở nhiệt độ thấp như silic nitrit (SiNx), silic oxit (SiOx), silic oxynitrit (SiON), hoặc nhôm oxit (Al_2O_3). Do đó, do lớp bao vô cơ thứ nhất được lắng đọng trong khí quyển nhiệt độ thấp nên phá hoại với lớp phát sáng (lớp phát sáng hữu cơ) vốn dễ bị tổn thương với nhiệt độ cao có thể được ngăn chặn trong quá trình lắng đọng của lớp bao vô cơ thứ nhất.

Lớp bao hữu cơ có thể có diện tích nhỏ hơn diện tích của lớp bao vô cơ thứ nhất và có thể được tạo thành để phơi ra cả hai đầu cuối của lớp bao vô cơ thứ nhất. Lớp bao hữu cơ có chức năng như là bộ đệm để giải phóng ứng suất giữa các lớp tương ứng do việc gập của thiết bị hiển thị chạm, và do đó có thể tăng cường hiệu quả làm phẳng. Lớp bao hữu cơ có thể được tạo thành từ, ví dụ, vật liệu cách ly hữu cơ như nhựa acrylic, nhựa epoxy, polyimide, polyetylen hoặc silic oxycacbit (SiOC).

Lớp bao vô cơ thứ hai có thể được tạo thành trên lớp bao hữu cơ để che phủ bề mặt bên trên và các bề mặt bên của lớp bao hữu cơ và lớp bao vô cơ thứ nhất, một cách tương

ứng. Do đó, lớp bao vô cơ thứ hai có thể tối thiểu hóa hoặc ngăn cản hơi ẩm hoặc oxi từ bên ngoài khỏi xâm nhập vào trong lớp bao vô cơ thứ nhất và lớp bao hữu cơ. Lớp bao vô cơ thứ hai có thể được tạo thành từ, ví dụ, vật liệu cách ly vô cơ như silic nitrit (SiN_x), silic oxit (SiO_x), silic oxynitrit (SiON), hoặc nhôm oxit (Al_2O_3).

Trong thiết bị hiển thị chạm theo các phương án thực hiện của sáng chế này, bảng chạm (TSP) có thể được tạo thành trên lớp bao (encapsulation layer - ENCAP). Ví dụ, trong thiết bị hiển thị chạm, cấu trúc bộ cảm biến chạm như nhiều điện cực chạm (touch electrode - TE) tạo thành bảng chạm (TSP) có thể được bố trí trên lớp bao (ENCAP).

Trong việc cảm nhận việc chạm, tín hiệu điều khiển hoặc tín hiệu cảm biến có thể được áp dụng vào điện cực chạm (touch electrode - TE). Do đó, trong việc cảm nhận việc chạm, khác biệt điện thế có thể được tạo thành giữa điện cực chạm (touch electrode - TE) và điện cực âm được bố trí với lớp bao (ENCAP) ở giữa đó, và điện dung ký sinh không cần thiết có thể được sinh ra. Do điện dung ký sinh này có thể làm giảm độ nhạy chạm nên khoảng cách giữa điện cực chạm (touch electrode - TE) và điện cực âm có thể được đặt tới trị số được định trước (ví dụ, $5\mu\text{m}$) hoặc nhiều hơn. Với nó, ví dụ, độ dày của lớp bao (ENCAP) có thể được thiết kế là ít nhất là $5\mu\text{m}$ hoặc nhiều hơn.

Fig.5 là hình chiếu bằng minh họa phương án thực hiện thứ nhất của các loại điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này, và Fig.6 là hình chiếu bằng minh họa phương án thực hiện thứ hai của các loại điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này, và Fig.7 là hình chiếu bằng minh họa phương án thực hiện thứ ba của các loại điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) theo các phương án thực hiện của sáng chế này.

Như được minh họa trên Fig.5, từng điện cực trong các điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) có thể là kim loại điện cực hình đĩa không có các phần mở. Trong trường hợp này, mỗi điện cực chạm (touch electrode - TE) có thể là điện cực trong suốt. Ví dụ, mỗi điện cực chạm (touch electrode - TE) có thể được tạo thành từ vật liệu điện cực trong suốt sao cho ánh sáng được phát ra từ nhiều điểm ảnh phụ (subpixel - SP) được sắp xếp bên dưới có thể được truyền lên trên.

Theo cách khác, như được thể hiện trên Fig.6, mỗi điện cực trong các điện cực chạm (touch electrode - TE) được bố trí trên bảng hiển thị (DISP) có thể được tạo mẫu thành loại lưới để tạo thành kim loại điện cực (electrode metal - EM) có hai hoặc hơn hai phần mở (OA). Kim loại điện cực (electrode metal - EM) về cơ bản tương ứng với điện cực chạm (touch electrode - TE) và là một phần trong đó tín hiệu điều vận việc chạm được áp dụng hoặc tín hiệu cảm biến chạm được phát hiện.

Như được minh họa trên Fig.6, trong trường hợp mà trong đó mỗi điện cực chạm (touch electrode - TE) là kim loại điện cực (electrode metal - EM) được tạo mẫu với loại lưới, hai hoặc hơn hai phần mở (OA) có thể tồn tại trong vùng của điện cực chạm (touch electrode - TE). Mỗi phần mở trong hai phần mở (OA) trong từng điện cực chạm (touch electrode - TE) có thể tương ứng với vùng phát ánh sáng của một hoặc nhiều điểm ảnh phụ (subpixel - SP). Ví dụ, nhiều phần mở (OA) có thể là các đường mà qua đó ánh sáng được phát từ nhiều điểm ảnh phụ (SP) được sắp xếp ở bên dưới sẽ đi qua. Ở đây, để thuận tiện cho việc giải thích, giả sử là mỗi điện cực chạm (touch electrode - TE) là kim loại điện cực (electrode metal - EM) loại lưới.

Kim loại điện cực (electrode metal - EM) tương ứng với từng điện cực chạm (touch electrode - TE) có thể nằm trên bờ ngăn được bố trí trong vùng khác với vùng phát ánh sáng của hai hoặc hơn hai điểm ảnh phụ (sub pixel - SP). Để làm phương pháp tạo thành nhiều điện cực chạm (touch electrode - TE), sau khi kim loại điện cực (electrode metal - EM) được tạo thành trong hình dạng lưới rộng, kim loại điện cực (electrode metal - EM) có thể được cắt thành mẫu định trước để tách biệt về mặt điện cho kim loại điện cực (electrode metal - EM) để nhờ đó tạo thành nhiều điện cực chạm (touch electrode - TE).

Như được thể hiện trên các Fig.5 và Fig.6, hình dạng ngoài của điện cực chạm (touch electrode - TE) có thể là hình vuông như hình thoi, hình bình hành, hoặc các hình khác như hình tam giác, hình ngũ giác hoặc hình lục giác.

Tham khảo tới Fig.7, trong diện tích của từng điện cực chạm (touch electrode - TE), có thể có kim loại điện cực (electrode metal - EM) loại lưới và ít nhất một kim loại giả (dummy metal - DM) tách biệt khỏi kim loại điện cực (electrode metal - EM) loại lưới.

Kim loại điện cực (electrode metal - EM) là phần về cơ bản tương ứng với điện cực chạm (touch electrode - TE) và là một phần trong đó tín hiệu điều vận việc chạm được áp dụng hoặc tín hiệu cảm biến chạm được phát hiện. Trong khi đó, mặc dù kim loại giả (dummy metal - DM) có thể tồn tại trong vùng của điện cực chạm (touch electrode - TE), tuy nhiên, tín hiệu điều vận việc chạm không được áp dụng cho kim loại giả (dummy metal - DM) và tín hiệu cảm biến chạm không được phát hiện tại kim loại giả (dummy metal - DM). Ví dụ, kim loại giả (dummy metal - DM) có thể là phần kim loại được nối về mặt điện.

Do đó, kim loại điện cực (electrode metal - EM) có thể được kết nối điện tới mạch điều vận chạm (touch driving circuit - TDC), nhưng kim loại giả (dummy metal - DM) không được kết nối điện tới mạch điều vận chạm (touch driving circuit - TDC).

Ít nhất một kim loại giả (dummy metal - DM) có thể tồn tại trong trạng thái được ngắt kết nối với kim loại điện cực (electrode metal - EM) trong từng vùng của từng điện cực trong các điện cực chạm (touch electrode - TE). Theo cách khác, ít nhất một kim loại giả (dummy metal - DM) có thể tồn tại trong trạng thái được ngắt kết nối với kim loại điện cực (electrode metal - EM) chỉ trong vùng của một số điện cực chạm trong tất cả các điện cực chạm (touch electrode - TE). Ví dụ, kim loại giả (dummy metal - DM) có thể không tồn tại trong khu vực của một số điện cực chạm (touch electrode - TE).

Như được thể hiện trên Fig.6, liên quan tới vai trò của kim loại giả (dummy metal - DM), trong trường hợp không có kim loại giả DM trong khu vực điện cực chạm (touch electrode - TE) và chỉ có kim loại điện cực (electrode metal - EM) được tạo thành theo loại lưới thì vấn đề về khả năng nhìn thấy được mà trong đó đường viền của kim loại điện cực (electrode metal - EM) là có thể nhìn thấy được trên bề mặt của bộ phận hiển thị sẽ xuất hiện.

Trái lại, như được thể hiện trên Fig.7, trong trường hợp có một hoặc nhiều kim loại giả (dummy metal - DM) có mặt trong khu vực của điện cực chạm (touch electrode - TE), thì vấn đề về khả năng nhìn thấy của đường viền của kim loại điện cực (electrode metal - EM) trên display surface có thể được ngăn chặn. Ngoài ra, điện dung của từng điện cực chạm (touch electrode - TE) có thể được điều chỉnh để cải thiện độ nhạy chạm bằng cách

điều chỉnh sự có mặt của số (tỉ lệ kim loại giả) của kim loại giả (dummy metal - DM) cho từng điện cực chạm (touch electrode - TE).

Trong khi đó, kim loại điện cực (electrode metal - EM) cắt có thể được tạo thành từ kim loại giả (dummy metal - DM) bằng cách cắt một số điểm trên kim loại điện cực (electrode metal - EM) được tạo thành trong vùng của một điện cực chạm (touch electrode - TE). Ví dụ, kim loại điện cực (electrode metal - EM) và kim loại giả (dummy metal - DM) có thể là cùng một kim loại được tạo thành trong cùng một lớp.

Thiết bị hiển thị chạm theo các phương án thực hiện của sáng chế này có thể cảm nhận việc chạm dựa trên điện dung được tạo thành trên điện cực chạm (touch electrode - TE). Thiết bị hiển thị chạm theo các phương án thực hiện của sáng chế này có thể sử dụng phương pháp cảm nhận dựa trên điện dung, vốn có thể cảm nhận việc chạm bởi phương pháp cảm nhận việc chạm dựa trên điện dung tương hỗ hoặc phương pháp cảm nhận việc chạm dựa trên điện dung của tự bản thân nó.

Trong trường hợp của phương pháp cảm nhận việc chạm dựa trên điện dung tương hỗ, nhiều điện cực chạm (touch electrode - TE) có thể được phân loại thành điện cực chạm điều vận (điện cực chạm truyền) để áp dụng tín hiệu điều vận việc chạm, và điện cực chạm cảm biến (điện cực chạm nhận) được sử dụng để phát hiện tín hiệu cảm nhận việc chạm và tạo thành điện dung với điện cực chạm điều vận.

Trong trường hợp của phương pháp cảm nhận việc chạm dựa trên điện dung tương hỗ, mạch cảm biến việc chạm (touch sensing circuit - TSC) có thể phát hiện sự có mặt/vắng mặt của việc chạm và/hoặc các tọa độ chạm dựa trên thay đổi trong điện dung (điện dung tương hỗ) giữa điện cực chạm điều vận và điện cực chạm cảm nhận được sinh ra theo sự có mặt hoặc vắng mặt của con trỏ như ngón tay, bút và dạng tương tự.

Trong trường hợp của phương pháp cảm nhận việc chạm dựa trên điện dung của tự bản thân nó, mỗi điện cực chạm (touch electrode - TE) có thể có tác dụng như cả điện cực chạm điều vận và điện cực chạm cảm nhận. Ví dụ, mạch cảm biến việc chạm (touch sensing circuit - TSC) áp dụng tín hiệu điều vận việc chạm tới một hoặc nhiều điện cực chạm (touch electrode - TE) và phát hiện tín hiệu cảm biến chạm qua điện cực chạm (touch electrode - TE) mà tín hiệu điều vận việc chạm được áp dụng vào đó. Sau đó,

mạch cảm biến chạm (touch sensing circuit - TSC) có thể phát hiện sự có mặt hoặc vắng mặt của việc chạm và/hoặc các tọa độ chạm bằng cách sử dụng thay đổi trong điện dung giữa điện cực chạm (touch electrode - TE) và con trỏ như ngón tay và bút dựa trên tín hiệu cảm biến việc chạm. Theo phương pháp cảm nhận việc chạm dựa trên điện dung của tự bản thân nó, không có sự phân biệt giữa điện cực chạm điều vận và điện cực chạm cảm nhận.

Như được mô tả ở trên, thiết bị hiển thị chạm theo các phương án thực hiện của sáng chế này có thể cảm nhận việc chạm nhờ phương pháp cảm nhận việc chạm dựa trên điện dung tương hỗ hoặc phương pháp cảm biến việc chạm dựa trên điện dung của tự bản thân nó. Ở đây, để thuận tiện cho việc giải thích, nó sẽ được mô tả như là một ví dụ, thiết bị hiển thị chạm thực hiện việc cảm biến chạm dựa trên điện dung tương hỗ và có cấu trúc bộ cảm biến chạm cho mục đích này.

Fig.8 là hình cắt minh họa phương án thực hiện thứ nhất của phần cho bảng hiển thị được thể hiện trên Fig.2.

Tham khảo tới Fig.8, kim loại cổng được lắng đọng trên đế 811 của bảng hiển thị 800 và được tạo mẫu để tạo thành điện cực cổng 812 trong vùng hoạt động (active area - AA) trên đế 811. Điện cực cổng 812 có thể tương ứng với đường cổng và điện cực cổng của các tranzito của điểm ảnh được thể hiện trên Fig.3. Màng cách ly cổng 813 có thể được lắng đọng trên đế 811 mà điện cực cổng 812 được tạo thành trên đó. Màng cách ly cổng 813 có thể được lắng đọng trên vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA) của đế 811.

Kim loại máng nguồn có thể được lắng đọng trên màng cách ly cổng 813. Điện cực nguồn/máng 814a, đường điều vận 814b, và đường công suất 814c có thể được tạo thành bằng cách tạo mẫu cho kim loại máng nguồn được lắng đọng. Điện cực nguồn/máng 814a có thể được bố trí trên vùng hoạt động (active area - AA) và đường điều vận 814b và đường công suất 814c có thể được bố trí trên vùng không hoạt động (non-active area - NAA) trên đế 811. Điện cực nguồn/máng 814a có thể chứa đường dữ liệu (data line - DL) được kết nối tới điểm ảnh và điện cực nguồn/máng trong điểm ảnh được thể hiện trên Fig.4, và đường điện thế cao (VL). Ngoài ra, đường điều vận 814b có thể truyền nhịp

đồng hồ được truyền tới mạch GIP của Fig.2. Tuy nhiên, phương án này không bị giới hạn ở trường hợp này. Đường công suất 814c có thể truyền điện thế tới điện cực âm của diot phát sáng hữu cơ (OLED) được thể hiện trên Fig.4, nhưng không bị hạn chế vào đó.

Màng cách ly thứ nhất 815 có thể được lắng đọng trên màng cách ly cổng 813 mà kim loại nguồn màng được tạo mẫu trên đó. Màng cách ly thứ nhất 815 có thể được bố trí trong vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA). Lớp dẫn có thể được lắng đọng trên màng cách ly thứ nhất 815 và có thể được tạo mẫu để tạo thành điện cực dương 816a.

Đường công suất 816b có thể được tạo thành trong quá trình điện cực dương 816a được tạo thành. Điện cực dương 816a có thể được tạo thành trong vùng hoạt động (active area - AA) và đường công suất 816b có thể được tạo thành trong vùng không hoạt động (non-active area - NAA). Điện cực dương 816a có thể tương ứng với điện cực dương 816a của thành phần phát sáng (ED) được thể hiện trên Fig.4.

Màng cách ly thứ nhất 815 có thể có lỗ tiếp xúc và đường công suất 816b trên màng cách ly thứ nhất 815 có thể được kết nối tới đường công suất 814c trên màng cách ly cổng 813 qua lỗ tiếp xúc. Kết quả là, diện tích của các đường công suất 814c và 816b có thể được tăng để giảm giảm điện trở của đường công suất.

Lớp phát sáng 817 có thể được tạo thành trên điện cực dương 816a. Ở đây, lớp phát sáng 817 có thể được tạo thành trong cả vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA). Ngoài ra, lớp phát sáng 817 có thể được tạo thành chỉ trong vùng cụ thể trên điện cực dương 816a. Tuy nhiên, phương án thực hiện này không bị giới hạn vào đó, và có thể chứa các lớp điểm ảnh (không được thể hiện) và lớp phát sáng hữu cơ được bố trí giữa các lớp xác định điểm ảnh. Lớp phát sáng 817 có thể chứa lớp phát sáng hữu cơ. Lớp phát sáng 817 có thể là nhiều lớp.

Điện cực âm 818 có thể được tạo thành trên lớp phát sáng 817. Điện cực âm 818 có thể áp dụng chung cho nhiều điểm ảnh. Điện cực âm 818 có thể được kết nối tới đường công suất 816b được bố trí trên màng cách ly thứ nhất 815. Màng cách ly thứ hai 819 có thể được bố trí trên điện cực âm 818 và điện cực chạm 820a và đường chạm 820b có thể được bố trí trên màng cách ly thứ hai 819.

Điện cực chạm 820a có thể được bố trí trong vùng hoạt động (active area - AA) và đường chạm 820b có thể được bố trí trong vùng không hoạt động (non-active area - NAA). Ngoài ra, màng cách ly thứ hai 819 có thể là phần bao của lớp bao/thành phần 303a của các hình Fig.3A và Fig.3B. Do đó, điện cực chạm 820a và đường chạm 820b có thể được bố trí trên phần bao. Ngoài ra, đường chạm 820b có thể được kết nối tới điện cực chạm 820a. Đường chạm 820b có thể truyền/nhận tín hiệu chạm tới/từ IC chạm 130b được thể hiện trên Fig.1 để phát hiện việc chạm trên điện cực chạm 820a.

Trong thiết bị hiển thị như được mô tả ở trên, tụ thứ nhất (first capacitor - C1) có thể được tạo thành bởi đường điều vận 814b được bố trí trên màng cách ly cổng 813 và đường công suất 816b được bố trí trên màng cách ly thứ nhất 815. Ngoài ra, tụ thứ hai (second capacitor - C2) có thể được tạo thành bởi đường chạm 820b được bố trí trên màng cách ly thứ hai 819 và điện cực âm 818.

Do đó, do bảng hiển thị 800 có thể chứa tụ thứ nhất (first capacitor - C1) và tụ thứ hai (second capacitor - C2), khi đồng hồ được truyền qua đường điều vận 814b, nhịp đồng hồ có thể được truyền tới đường chạm 820b qua tụ thứ nhất (first capacitor - C1) và tụ thứ hai (second capacitor - C2). Đường chạm 820b có thể nhận ra nhịp đồng hồ như là nhiễu, vốn có thể gây ra vấn đề rằng việc chạm không thể được phát hiện một cách chính xác bởi nhịp đồng hồ.

Ở đây, đường điều vận 814b được minh họa như được bố trí trên màng cách ly cổng 813, nhưng không bị hạn chế vào đó, và đường điều vận 814b có thể được tạo thành tại cùng một thời điểm khi điện cực cổng 812 được tạo thành và được bố trí trên đế 811. Trong trường hợp này, điện dung của tụ thứ hai (second capacitor - C2) có thể nhỏ hơn điện dung trong trường hợp mà trong đó đường điều vận 814b được bố trí trên màng cách ly cổng 813. Ngoài ra, các đường công suất 814c và 816b được bố trí trên màng cách ly cổng 813 và màng cách ly thứ nhất 815 và được kết nối tới nhau, sao cho diện tích của các đường công suất có thể lớn hơn so với trường hợp mà trong đó đường công suất 816b được bố trí chỉ trên màng cách ly thứ nhất 815. Kết quả là, điện thế đồng đều có thể được áp dụng cho các điểm ảnh, nhờ đó có thể cải thiện chất lượng hình ảnh.

Fig.9A là hình cắt minh họa phương án thực hiện thứ hai của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2, và Fig.9B là hình cắt minh họa phương án thực hiện thứ ba của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2, và Fig.9C là hình cắt minh họa phương án thực hiện thứ tư của phần cắt dọc theo đường A-A' trong bảng hiển thị được thể hiện trên Fig.2.

Các bảng hiển thị 900a, 900b, và 900c có thể chứa các đế 911, 921 và 931 chứa vùng hoạt động (active area - AA) mà nhiều điểm ảnh được sắp xếp trong đó và vùng không hoạt động mà đường điều vận 914b, 924b và 932b để truyền các tín hiệu điều vận hiển thị để điều khiển các điểm ảnh được bố trí ở trong đó; các điện cực chạm 920a, 930a và 940a được bố trí trên các đế 911, 921 và 931 tương ứng với vùng hoạt động (active area - AA); các đường chạm 920b, 930b, và 940b được bố trí trên các đế 911, 921, và 931 tương ứng với vùng không hoạt động (non-active area - NAA) để cấp các tín hiệu chạm tới các điện cực chạm 920a, 930a, và 940a; các đường điều vận 914b, 924b, và 932b được bố trí bên dưới các đường chạm 920b, 930b, và 940b trong vùng không hoạt động (non-active area - NAA) để truyền tín hiệu nhịp đồng hồ tới vùng hoạt động (active area - AA); và các lớp che chắn 916b, 926b, và 936b được bố trí giữa các đường điều vận 914b, 924b, và 932b và các đường chạm 920b, 930b, và 940b.

Ở đây, đường điều vận 914b, 924b, và 932b có thể truyền các tín hiệu nhịp đồng hồ. Tuy nhiên, phương án thực hiện của sáng chế không bị giới hạn ở đó, và các tín hiệu và/hoặc các điện thế để hiển thị hình ảnh trong vùng hoạt động (active area - AA) có thể được truyền.

Các lớp che chắn 916b, 926b và 936b được bố trí giữa các đường chạm 920b, 930b và 940b và các đường điều vận 914b và 924b và 932b sao cho các tụ thứ ba (third capacitor - C3) có thể được bố trí trong bảng hiển thị 900a và 900b và 900c. Tụ thứ nhất (first capacitor - C1) có thể được tạo thành giữa các lớp che chắn 916b, 926b và 936b và đường điều vận 914b, 924b và 932b và tụ thứ hai (second capacitor - C2) có thể được tạo thành giữa các đường chạm 920b, 930b và 940b và các điện cực âm 918, 928 và 938, và tụ thứ ba (third capacitor - C3) có thể được tạo thành giữa các lớp che chắn 916b, 926b, và 936b và các điện cực âm 918, 928 và 938. Ví dụ, các lớp che chắn 916b, 926b, và

936b có thể được bố trí tách khỏi các điện cực âm 918, 928, và 938. Do đó, tụ thứ nhất (first capacitor - C1), tụ thứ hai (second capacitor - C2) và tụ thứ ba (third capacitor - C3) có thể được kết nối nối tiếp.

Các lớp che chắn 916b, 926b và 936b được tạo thành giữa các đường chạm 920b, 930b và 940b và các đường điều vận 914b, 924b và 932b trong trạng thái mà trong đó các khoảng cách giữa các đường chạm 920b, 930b và 940b và các đường điều vận 914b, 924b và 932b là hằng số. Do đó, tụ thứ ba (third capacitor - C3) có thể được kết nối nối tiếp với tụ thứ nhất (first capacitor - C1) và tụ thứ hai (second capacitor - C2) không giống như thiết bị hiển thị được thể hiện trên Fig.8.

Trong trường hợp mà trong đó tụ thứ nhất (first capacitor - C1), tụ thứ hai (second capacitor - C2) và tụ thứ ba C3 được kết nối nối tiếp thì trị số điện dung được tạo thành bởi tụ thứ nhất (first capacitor - C1), tụ thứ hai (second capacitor - C2) và tụ thứ ba (third capacitor - C3) có thể nhỏ hơn nó khi chỉ có tụ thứ nhất (first capacitor - C1) và tụ thứ hai (second capacitor - C2) được kết nối nối tiếp, như được thể hiện trên Fig.8. Do đó, trị số điện dung giữa các đường chạm 920b, 930b, và 940b và các đường khác có thể nhỏ hơn trị số của thiết bị hiển thị được thể hiện trên Fig.8. Do đó, có thể làm giảm tín hiệu và/hoặc điện thế sao cho nhịp đồng hồ được truyền tới các đường điều vận 914b, 924b, và 932b từ được truyền tới các đường chạm 920b, 930b, và 940b, nhờ đó có thể cải thiện độ chính xác của việc chạm.

Các lớp che chắn 916b, 926b, và 936b có thể ở trong trạng thái nổi. Theo cách khác, điện thế được xác định trước có thể được áp dụng cho các lớp che chắn 916b, 926b, và 936b. Điện thế được xác định trước có thể là điện thế đất, nhưng không bị hạn chế vào đó. Khi điện thế được xác định trước được áp dụng cho các lớp che chắn 916b, 926b và 936b, do điện thế được áp dụng cho lớp che chắn 916b, 925b và 936b có thể trở nên không đổi nên ảnh hưởng của nhiễu có thể còn tiếp tục được giảm khi so sánh với trường hợp mà trong đó lớp che chắn 916b, 926b và 936b được làm nổi. Trong trường hợp mà trong đó điện thế đất được áp dụng cho các lớp che chắn 916b, 926b, và 936b, các lớp che chắn 916b, 926b, và 936b có thể được đề cập tới như là các điện cực đất.

Tham khảo tới Fig.9A, kim loại cổng được lắng đọng và được tạo mẫu trên đế 911 của bảng hiển thị 900a và điện cực cổng 912 có thể được tạo thành trên vùng hoạt động AA trên đế 911.

Điện cực cổng 912 có thể tương ứng với điện cực cổng và đường cổng của các tranzito của điểm ảnh được thể hiện trên Fig.4. Tuy nhiên, sáng chế không bị giới hạn ở đó. Màng cách ly cổng 913 có thể được lắng đọng trên đế 911 mà điện cực cổng 912 được tạo thành trên đó. Màng cách ly cổng 913 có thể được lắng đọng trên vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA) của đế 911.

Kim loại nguồn/máng có thể được lắng đọng trên màng cách ly cổng 913. Sau đó, các điện cực nguồn/máng 914a, đường điều vận 914b và đường công suất 914c có thể được tạo thành bằng cách tạo mẫu cho kim loại nguồn/máng được lắng đọng. Điện cực nguồn/máng 914a có thể được bố trí trên vùng hoạt động (active area - AA) và đường điều vận 914b và đường công suất 914c có thể được bố trí trên vùng không hoạt động (non-active area - NAA) trên đế 911. Đường điều vận 914b và đường công suất 914c có thể tương ứng với đường dữ liệu (Data line - DL) và đường điện thế cao (VL) được kết nối tới điểm ảnh được thể hiện trên Fig.4, nhưng không bị hạn chế vào đó.

Ngoài ra, đường điều vận 914b có thể truyền nhịp đồng hồ được áp dụng cho mạch GIP của Fig.2. Đường công suất 914c có thể truyền điện thế được áp dụng cho điện cực âm của diot phát sáng hữu cơ OLED được thể hiện trên Fig.3, nhưng không bị hạn chế vào đó.

Màng cách ly thứ nhất 915 có thể được lắng đọng trên màng cách ly cổng 913 mà kim loại nguồn/máng được tạo mẫu trên đó. Màng cách ly thứ nhất 915 có thể được bố trí trong vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA). Sau đó, lớp dẫn được lắng đọng trên màng cách ly thứ nhất 915 và được tạo mẫu để tạo thành điện cực dương 916a.

Lớp che chắn 916b và đường công suất 916c có thể được tạo thành tại thời điểm khi điện cực dương 916a được tạo thành. Do đó, lớp che chắn 916b và đường công suất 916c có thể được tạo thành từ cùng một vật liệu như điện cực dương 916a, nhưng không bị hạn chế vào đó.

Điện cực dương 916a có thể được tạo thành trong vùng hoạt động (active area - AA) và lớp che chắn 916b và đường công suất 916c có thể được tạo thành trong vùng không hoạt động (non-active area - NAA). Điện cực dương 916a có thể tương ứng với điện cực dương của diot phát sáng hữu cơ được thể hiện trên Fig.4. Đường công suất 916c được bố trí trên màng cách ly thứ nhất 915 có thể được đề cập tới như là đường công suất thứ nhất, và đường công suất 914c được bố trí trên màng cách ly cổng 913 có thể được đề cập tới như là đường công suất thứ hai.

Lỗ tiếp xúc được tạo thành trong lớp cách ly thứ nhất 915 và đường công suất 916c trên lớp cách ly thứ nhất 915 có thể được kết nối tới đường công suất 914c trên lớp cách ly cổng 916 qua lỗ tiếp xúc. Kết quả là, các diện tích của các đường công suất 914c và 916c có thể được tăng. Đường công suất 916c được bố trí trên màng cách ly thứ nhất 915 có thể cũng được đề cập tới như là đường công suất thứ nhất, và đường công suất 914c được bố trí trên màng cách ly cổng 913 có thể cũng được đề cập tới như là đường công suất thứ hai.

Lớp phát sáng 917 có thể được tạo thành trên điện cực dương 916a. Ở đây, lớp phát sáng 917 có thể được tạo thành trong vùng hoạt động (active area - AA) và vùng không hoạt động (non-active area - NAA).

Ngoài ra, lớp phát sáng 917 có thể được tạo thành chỉ trong vùng cụ thể trên điện cực dương 916a. Lớp phát sáng 917 có thể chứa lớp phát sáng hữu cơ. Tuy nhiên, sáng chế này không bị hạn chế vào đó, và lớp phát sáng 917 có thể chứa lớp phát sáng hữu cơ được bố trí giữa lớp xác định điểm ảnh (không được thể hiện) và lớp xác định điểm ảnh. Ngoài ra, lớp phát sáng 917 có thể là nhiều lớp.

Điện cực âm 918 có thể được tạo thành trên lớp phát sáng 917. Điện cực âm 918 có thể được áp dụng chung cho nhiều điểm ảnh. Điện cực âm 918 có thể được kết nối tới đường công suất 916c được bố trí trên lớp cách ly thứ nhất 915. Màng cách ly thứ hai 919 có thể được bố trí trên điện cực âm 918 và điện cực chạm 920a và đường chạm 920b có thể được bố trí trên màng cách ly thứ hai 919. Điện cực chạm 920a có thể được bố trí trong vùng hoạt động (active area - AA) và đường chạm 920b có thể được bố trí trong vùng không hoạt động (non-active area - NAA).

Màng cách ly thứ hai 919 có thể là phần bao của lớp bao/thành phần 303a của các hình Fig.3A và Fig.3B. Do đó, điện cực chạm 920a và đường chạm 920b có thể được bố trí trên phần bao. Ngoài ra, đường chạm 920b có thể được kết nối tới điện cực chạm 920a. Đường chạm 920b có thể truyền/nhận tín hiệu chạm tới/từ IC chạm 130b được thể hiện trên Fig.1 để phát hiện việc chạm trên điện cực chạm 920a.

Trong thiết bị hiển thị 900a được áp dụng như được mô tả ở trên, tụ thứ nhất (first capacitor - C1) có thể được tạo thành bởi đường điều vận 914b được bố trí trên màng cách ly cổng 913 và lớp che chắn 916b được bố trí trên màng cách ly thứ nhất 915. Tụ thứ hai (second capacitor - C2) có thể được tạo thành bởi đường chạm 920b được bố trí trên màng cách ly thứ hai 919 và điện cực âm 918. Tụ thứ ba (third capacitor - C3) có thể được tạo thành bởi lớp che chắn 916b và điện cực âm 918.

Tham khảo tới Fig.9B, đường công suất 922b có thể được bố trí trên đế 921. Trong trường hợp này, đường công suất 922b được bố trí trên đế 921 có thể được kết nối tới đường công suất 924c được bố trí trên màng cách ly cổng 923.

Do đó, diện tích của các đường công suất 922b, 924c, và 926c được kết nối tới điện cực âm 928 có thể lớn hơn trong trường hợp được thể hiện trên Fig.9A. Trong trường hợp này, đường công suất 922b được bố trí trên đế 921 có thể được chia làm đôi (ví dụ, hai điện cực được đặt tách biệt khỏi nhau), và chỉ một trong hai có thể được kết nối tới đường công suất 924c được bố trí trên màng cách ly cổng 923. Đường còn lại của các đường công suất 922b được bố trí trên đế 921 có thể được nối đất. Đường công suất được nối đất trong các đường công suất 922b có thể được đề cập tới như là điện cực đất. Đường công suất 926c được bố trí trên màng cách ly thứ nhất 925 có thể được đề cập tới như là đường công suất thứ nhất, và đường công suất 924c được bố trí trên màng cách ly cổng 923 có thể được đề cập tới như là đường công suất thứ hai. Đường công suất 922b được bố trí trên đế 921 có thể được đề cập tới như là đường công suất thứ ba.

Trong thiết bị hiển thị 900c theo Fig.9C, đường điều vận 932b có thể được bố trí trên đế 931 và có thể được tạo thành khi điện cực cổng 932a được tạo thành. Ví dụ, đường điều vận 932b có thể được tạo thành từ kim loại cổng. Ngoài ra, đường công suất 932c có thể được bố trí trên đế 931 như được thể hiện trên Fig.9A. Trong trường hợp này,

khe giữa đường điều vận 932b và lớp che chắn 936b có thể trở nên lớn hơn và điện dung tĩnh điện của tụ thứ nhất (first capacitor - C1) có thể lớn hơn điện dung của trường hợp của Fig.9A hoặc Fig.9B trong đó đường điều vận 932b được bố trí trên màng cách ly cổng 933.

Diện tích của đường công suất 932c được bố trí trên đế 931, đường công suất 934b được bố trí trên màng cách ly cổng 933 và đường công suất 936c được bố trí trên màng cách ly thứ nhất 955 có thể tăng, và do đó các điện trở của các đường công suất 932c, 934b, và 936c có thể được làm giảm. Kết quả là điện thế đồng đều được truyền tới các điểm ảnh để cải thiện chất lượng hình ảnh. Đường công suất 936c được bố trí trên màng cách ly thứ nhất 955 có thể được đề cập tới như là đường công suất thứ nhất, và đường công suất 934b được bố trí trên màng cách ly cổng 923 có thể được đề cập tới như là đường công suất thứ hai. Đường công suất 932c được bố trí trên đế 921 có thể được đề cập tới như là đường công suất thứ ba.

Fig.10 là hình cắt minh họa phương án thực hiện của phần cắt của thiết bị hiển thị theo các phương án thực hiện của sáng chế này.

Tham khảo tới Fig.10, đế 1100 có thể được chia thành vùng hoạt động 1000 và vùng đệm lót 2000. Tranzito màng mỏng, đường cổng (không được thể hiện) để áp dụng tín hiệu cổng vào tranzito màng mỏng, và đường dữ liệu (không được thể hiện) để áp dụng tín hiệu dữ liệu vào tranzito màng mỏng có thể được tạo thành trên vùng hoạt động 1000.

Đế 1100 có thể được tạo thành từ polyamit, nhưng không bị hạn chế vào đó. Ngoài ra, điện cực nguồn (không được thể hiện) và điện cực máng 111b của tranzito màng mỏng có thể được tạo thành tại thời điểm khi đường dữ liệu được tạo thành trên đế 1100. Đường tín hiệu 1110a mở rộng từ vùng đệm lót 2000 tới vùng hoạt động 1000 có thể được tạo thành khi tạo thành đường dữ liệu.

Đường tín hiệu 1110a có thể là đệm lót 1010 được phơi ra trong vùng đệm lót 2000 và được kết nối tới thiết bị bên ngoài. Tuy nhiên, sáng chế này không bị giới hạn vào đó. Thiết bị bên ngoài được kết nối tới đệm lót 1010 có thể là bộ điều khiển dữ liệu hoặc bộ điều khiển cổng. Thiết bị bên ngoài được kết nối tới đệm lót 1010 có thể bằng mạch in

(printed circuit board - PCB) mà bộ điều khiển dữ liệu và bộ điều khiển cổng được gắn trên đó, nhưng không bị hạn chế vào đó.

Màng làm phẳng 1120 có thể được tạo thành trên điện cực máng 1110b. Màng làm phẳng 112 có thể được tạo mẫu và điện cực dương 1130 được bố trí trên màng làm phẳng 112 có thể được kết nối tới điện cực máng 1110b được bố trí bên dưới màng làm phẳng 112. Bờ ngăn 1140b có thể được tạo thành trên điện cực dương 1130 và lớp phát sáng hữu cơ 1140a có thể được tạo thành trên khoảng trống được tạo thành trong bờ ngăn 1140b.

Điện cực âm 1150 có thể được tạo thành trên bờ ngăn 1140b mà lớp phát sáng hữu cơ 1140a được tạo thành trên đó. Bờ ngăn 1140b mà trong đó lớp phát sáng hữu cơ 1140a được tạo thành trong khoảng trống có thể được đề cập tới như là lớp phát sáng. Điện cực âm 1150 có thể là điện cực chung. Màng vô cơ thứ nhất 1160 có thể được tạo thành trên điện cực âm 1150.

Màng vô cơ thứ nhất 1160 có thể được tạo thành tại phần mà tại đó vùng đập chắn mà tại đó đập chắn 1120a được tạo thành là liền kề với vùng đệm lót 2000 và vùng hoạt động 1000. Đập chắn 1120a có thể được tạo thành khi màng làm phẳng 1120 được tạo thành. Ngoài ra, đập chắn 1120a có thể có cấu trúc kép.

Khi màng vô cơ thứ nhất 1160 được tạo thành, màng vô cơ thứ nhất 1160 có thể được tạo mẫu sử dụng mặt nạ. Màng vô cơ thứ nhất 1160 có thể không che phủ vùng đệm lót 2000 bằng cách tạo mẫu. Màng vô cơ thứ nhất 1160 có thể che phủ phần cao hơn của đập chắn 1120a. Tuy nhiên, sáng chế này không bị giới hạn vào đó. Ngoài ra, diện tích trên đế 1100 liên quan tới đập chắn 1120a có thể được chia thành vùng hoạt động 1000 và vùng đệm lót 2000. Tuy nhiên, sáng chế này không bị hạn chế vào đó, và vùng đệm lót 2000 có thể là vùng mà trong đó đường tín hiệu 1110a được bố trí trên đế 1100 được phơi ra hoặc điện trở được bố trí trên đường tín hiệu 1110a được phơi ra. Điện trở được bố trí trên đường tín hiệu 1110a có thể là điện cực chạm thứ hai 1230 được mô tả bên dưới.

Màng hữu cơ thứ nhất 1170 có thể được tạo thành trên màng vô cơ thứ nhất 1160. Màng hữu cơ thứ nhất 1170 có thể được bố trí để là lớp dày trên màng phát sáng hữu cơ

1140a để bảo vệ màng phát sáng hữu cơ 1140a, sao cho nó có thể ngăn cản vật chất từ bên ngoài như hơi ẩm không xâm nhập vào trong màng phát sáng hữu cơ 1140a.

Màng vô cơ thứ nhất 1160 có thể có hạn chế nhất định trong việc tăng độ dày. Do đó, màng phát sáng hữu cơ 1140a có thể được bảo vệ bằng cách tăng độ dày bằng cách lắng đọng màng hữu cơ thứ nhất 1170 trên màng vô cơ thứ nhất 1160. Có thể ngăn cản màng hữu cơ thứ nhất 1170 khỏi xâm nhập vào trong vùng đệm lót 2000 bởi đập chắn 1120a.

Màng vô cơ thứ hai 1180 có thể được tạo thành trên màng hữu cơ thứ nhất 1170. Màng vô cơ thứ hai 1180 có thể che phủ phần cao hơn của đập chắn 1120a được tạo thành bởi màng vô cơ thứ nhất 1160 và màng làm phẳng 1120. Màng vô cơ thứ nhất 1160, màng hữu cơ thứ nhất 1170 và màng vô cơ thứ hai 1180 được chồng có thể được đề cập tới như là lớp bao.

Lớp bộ đệm chạm 1190 có thể được tạo thành trên màng vô cơ thứ hai 1180. Đơn vị bộ cảm biến chạm có thể được gắn trên lớp bao bằng cách tạo mẫu cho điện cực chạm trên lớp bao. Phá hủy cho lớp bao có thể xuất hiện trong quy trình tạo thành điện cực chạm trên lớp bao. Để giải quyết vấn đề này, lớp bộ đệm chạm 1190 có thể được tạo thành trên lớp bao. Đường chạm được tạo thành trên lớp bao. Đường chạm được tạo thành trên bề mặt nghiêng của lớp bao và đường chạm có độ nghiêng tương ứng.

Lớp bộ đệm chạm 1190 có thể được tạo thành từ màng vô cơ. Chức năng của lớp bộ đệm chạm 1190 không bị hạn chế vào việc ngăn cản lớp bao khỏi bị phá hủy trong quá trình tạo thành điện cực chạm.

Điện cực chạm thứ nhất 1210 và điện cực chạm thứ hai 1230 có thể được tạo thành trên lớp bộ đệm chạm 1190. Màng cách ly chạm 1220 có thể được bố trí dưới điện cực chạm 1230. Lỗ tiếp xúc có thể được tạo thành trong màng cách ly chạm 1220. Điện cực chạm thứ hai 1230 có thể được kết nối tới điện cực chạm thứ nhất 1210 qua lỗ tiếp xúc. Lớp bảo vệ 1240 có thể được tạo thành trên điện cực chạm thứ hai 1230. Lớp bảo vệ 1240 có thể là màng hữu cơ hoặc màng vô cơ.

Lớp bộ đệm chạm 1190 và màng vô cơ thứ hai 1180 có thể được tạo thành bằng cách được tạo mẫu khi điện cực chạm thứ nhất 1210 được tạo thành. Đường tín hiệu có

thể được phơi ra bằng cách loại bỏ màng vô cơ thứ hai 1180 và lớp bộ đệm chạm 1190 từ vùng đệm lót 2000 bằng cách sử dụng quy trình tạo mẫu. Phần mà trong đó đường tín hiệu được phơi ra có thể được đề cập tới như là đệm lót 1010. Do đó, diện tích của vùng hoạt động trên đế 1100 có thể được mở rộng và diện tích của vùng đệm lót có thể được làm giảm, do đó có thể áp dụng cấu trúc diện tích mép vát nhỏ.

Sau khi điện cực chạm thứ nhất 1210 được tạo mẫu, màng cách ly chạm 1220 sẽ được lắng đọng. Sau đó, điện cực chạm thứ hai 123 có thể được tạo mẫu và được tạo thành trên màng cách ly chạm 122. Tại thời điểm này, điện cực chạm thứ hai 123 có thể được tạo thành trên đường tín hiệu 111a được phơi ra trong vùng đệm lót 2000. Ngoài ra, đường tín hiệu 1110a có thể ở trong tiếp xúc với điện cực chạm thứ hai 1230. Do đó, tín hiệu có thể được truyền tới điện cực chạm thứ hai 1230 qua đường tín hiệu 1110a.

Fig.11 là đồ thị so sánh nhiễu được đo trên đường chạm trong thiết bị hiển thị được thể hiện trên Fig.8 và thiết bị hiển thị được thể hiện trên Fig.9A.

Fig.11 minh họa kết quả so sánh nhiễu được đo trên đường chạm của thiết bị hiển thị. Để đo nhiễu, sóng hình sin được áp dụng vào đường điều vận. Sóng hình sin được áp dụng vào đường điều vận có thể được truyền tới đường chạm nhờ các tụ được tạo thành giữa đường điều vận và đường chạm. Trên Fig.11, đường cong 'a' thể hiện sóng hình sin được đo tại đường chạm của thiết bị hiển thị được thể hiện trên Fig.8, và đường cong 'b' thể hiện sóng hình sin được đo tại đường chạm của thiết bị hiển thị được thể hiện trên Fig.9A.

Tham khảo tới Fig.11, có thể thấy rằng trị số tối đa của đường cong 'b' là nhỏ hơn trị số tối đa của đường cong 'a'. Ví dụ, kích cỡ của tụ được tạo thành giữa đường chạm và đường điều vận có thể bị giảm bởi lớp che chắn 916b được tạo thành như được thể hiện trên Fig.9A, sao cho đường chạm có thể ít bị ảnh hưởng bởi nhiễu. Ở đây, mặc dù sóng hình sin được áp dụng với nhiễu, nhưng nhiễu có thể được truyền như là sóng hình chữ nhật. Dạng sóng của nhiễu không bị hạn chế vào đó.

Người có hiểu biết trung bình trong lĩnh vực kỹ thuật sẽ hiểu rằng các biến thể và thay đổi khác nhau có thể được tạo ra trong thiết bị hiển thị của sáng chế này mà không tách khỏi ý tưởng kỹ thuật hoặc phạm vi của sáng chế. Do đó, sáng chế cũng bao hàm cả

những phương án cải biến và biến thể đó, miễn là chúng nằm trong phạm vi của các điểm yêu cầu bảo hộ sau đây và các phương án tương đương của chúng.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

- để chứa vùng hoạt động và vùng không hoạt động;
- nhiều đường dữ liệu và nhiều đường cổng trên đế;
- đường điều vận trong vùng không hoạt động được tạo cấu hình để truyền tín hiệu điều vận hiển thị tới vùng hoạt động;
- nhiều điểm ảnh được kết nối điện tới nhiều đường dữ liệu và nhiều đường cổng, mỗi điểm ảnh chứa:
 - điot phát sáng có cực dương, lớp phát sáng, và cực âm, và tranzito điều vận được tạo cấu hình để điều vận diot phát sáng, trong đó đường điều vận là dưới cực âm trong vùng không hoạt động;
 - lớp che chắn giữa cực âm và đường điều vận;
 - lớp bao trên cực âm;
 - điện cực chạm trên lớp bao trong vùng hoạt động, lớp bao có bề mặt được làm nghiêng;
 - đường công suất thứ nhất trong vùng không hoạt động được kết nối điện tới cực âm và chứa cùng một vật liệu như cực dương;
 - đường công suất thứ hai được bố trí trong cùng một lớp vật liệu như điện cực nguồn/máng của tranzito điều vận và được kết nối điện tới đường công suất thứ nhất;
 - đường công suất thứ ba được bố trí trong cùng một lớp vật liệu như cổng của tranzito điều vận;
 - đường chạm trên lớp bao trong vùng không hoạt động và được tạo cấu hình để cấp tín hiệu chạm tới điện cực chạm, và
 - nhiều đệm lót trong vùng không hoạt động,
 - trong đó ít nhất một đệm lót trong số nhiều đệm lót được kết nối điện tới điện cực chạm thông qua đường chạm,
 - trong đó đường điều vận là bên dưới đường chạm trong vùng không hoạt động,

trong đó đường chạm là trên bề mặt được làm nghiêng của lớp bao, nhờ đó có độ nghiêng tương ứng,

trong đó lớp che chắn được đặt tách khỏi đường công suất thứ nhất trên cùng một lớp vật liệu như đường công suất thứ nhất,

trong đó đường điều vận được đặt tách khỏi đường công suất thứ ba trong cùng một lớp vật liệu như đường công suất thứ ba, và

trong đó nhiều đệm lót có điện cực đệm lót thứ nhất được bố trí trong cùng một lớp vật liệu như đường công suất thứ hai, và điện cực đệm lót thứ hai được bố trí trên điện cực đệm lót thứ nhất và trong cùng một lớp vật liệu như điện cực chạm.

2. Thiết bị hiển thị theo điểm 1, trong đó đường công suất thứ ba là trong vùng không hoạt động và được nối điện tới đường công suất thứ hai.
3. Thiết bị hiển thị theo điểm 2, trong đó đường công suất thứ ba chứa hai điện cực được đặt tách biệt khỏi nhau và một trong hai điện cực được nối đất.
4. Thiết bị hiển thị theo điểm 1, trong đó cổng của tranzito điều vận là dưới điện cực nguồn/máng của tranzito điều vận.
5. Thiết bị hiển thị theo điểm 1, trong đó điện cực chạm chứa điện cực chạm loại lưới có phần mở được sắp thẳng đứng với lớp phát sáng.
6. Thiết bị hiển thị theo điểm 1, còn bao gồm vùng đập chắn trên vùng không hoạt động, trong đó đường chạm cắt qua vùng đập chắn.
7. Thiết bị hiển thị theo điểm 1, trong đó tín hiệu điều vận hiển thị là ít nhất một thành phần trong số tín hiệu dữ liệu, tín hiệu công, tín hiệu nhịp đồng hồ, điện thế thứ nhất, điện thế thứ hai, và điện thế đất.
8. Thiết bị hiển thị theo điểm 1, trong đó lớp che chắn được sắp xếp giữa cực dương và đường công suất thứ nhất trên cùng một lớp như cực dương.
9. Thiết bị hiển thị theo điểm 7, trong đó lớp che chắn chứa cùng một vật liệu như điện cực dương.
10. Thiết bị hiển thị theo điểm 1, trong đó điện thế được xác định trước được áp dụng cho lớp che chắn.
11. Thiết bị hiển thị theo điểm 1, trong đó lớp che chắn được nối đất.

12. Thiết bị hiển thị bao gồm:

để xác định vùng hoạt động có nhiều điểm ảnh trong đó và vùng không hoạt động có đường điều vận được tạo cấu hình để truyền tín hiệu điều vận hiển thị tới vùng hoạt động để điều vận các điểm ảnh, mỗi điểm ảnh trong số nhiều điểm ảnh chứa:

điot phát sáng chứa điện cực dương, lớp phát sáng, điện cực âm, và

tranzito điều vận được tạo cấu hình để điều vận diot phát sáng;

điện cực chạm trên để tương ứng với vùng hoạt động;

đường chạm trên để tương ứng với vùng không hoạt động và được tạo cấu hình để cấp tín hiệu chạm tới điện cực chạm, đường điều vận đang ở bên dưới đường chạm trong vùng không hoạt động;

lớp bao trên cực âm;

đường công suất thứ nhất trong vùng không hoạt động được kết nối điện tới điện cực âm và chứa cùng một vật liệu như điện cực dương;

đường công suất thứ hai được bố trí trong cùng một lớp vật liệu như điện cực nguồn/máng của tranzito điều vận và được kết nối điện tới đường công suất thứ nhất;

đường công suất thứ ba được bố trí trong cùng một lớp vật liệu như công của tranzito điều vận;

lớp che chắn giữa đường chạm và đường điều vận, và

nhiều đệm lót trong vùng không hoạt động,

trong đó ít nhất một đệm lót trong số nhiều đệm lót được kết nối điện tới điện cực chạm thông qua đường chạm,

trong đó lớp che chắn được đặt tách khỏi đường công suất thứ nhất trên cùng một lớp vật liệu như đường công suất thứ nhất,

trong đó đường điều vận được đặt tách khỏi đường công suất thứ ba trong cùng một lớp vật liệu như đường công suất thứ ba, và

trong đó nhiều đệm lót có điện cực đệm lót thứ nhất được bố trí trong cùng một lớp vật liệu như đường công suất thứ hai, và điện cực đệm lót thứ hai được bố trí trên điện cực đệm lót thứ nhất và trong cùng một lớp vật liệu như điện cực chạm.

13. Thiết bị hiển thị theo điểm 12, trong đó lớp che chắn chứa cùng một vật liệu như điện cực dương và là trên cùng một lớp như điện cực dương.

14. Thiết bị hiển thị bao gồm:

để xác định vùng hoạt động có các điểm ảnh ở đó và vùng không hoạt động có các đường điều vận ở đó được tạo cấu hình để truyền tín hiệu điều vận hiển thị để điều vận các điểm ảnh;

tranzito màng mỏng trên để được bố trí tương ứng với vùng hoạt động;

màng cách ly thứ nhất trên tranzito màng mỏng;

điện cực dương trên màng cách ly thứ nhất trong vùng hoạt động và được kết nối tới tranzito màng mỏng qua màng cách ly thứ nhất;

lớp che chắn trên màng cách ly thứ nhất trong vùng không hoạt động;

đường công suất thứ nhất trên màng cách ly thứ nhất trong vùng không hoạt động và được đặt tách biệt khỏi lớp che chắn; và được bố trí trên cùng một lớp vật liệu như điện cực nguồn/máng của tranzito điều vận;

lớp phát sáng trên điện cực dương;

điện cực âm trên lớp phát sáng và được kết nối tới đường công suất thứ nhất;

màng cách ly thứ hai trên điện cực âm;

đường công suất thứ hai trong vùng không hoạt động được kết nối điện tới điện cực cực âm và chứa cùng một vật liệu như điện cực cực dương, đường công suất thứ hai được kết nối điện với đường công suất thứ nhất;

đường công suất thứ ba được bố trí trên cùng một lớp vật liệu như cổng của tranzito màng mỏng và chứa hai điện cực được đặt tách biệt với nhau trong vùng không hoạt động, một trong hai điện cực đang tiếp xúc một cách trực tiếp với đế và điện cực khác trong số hai điện cực được kết nối tới đường công suất thứ nhất;

điện cực chạm trên màng cách ly thứ hai trong vùng hoạt động;

đường chạm trên màng cách ly thứ hai trong vùng không hoạt động và được tạo cấu hình để cấp tín hiệu chạm tới điện cực chạm, và

nhiều đệm lót trong vùng không hoạt động,

trong đó ít nhất một đệm lót trong số nhiều đệm lót được kết nối điện tới điện cực chạm thông qua đường chạm,

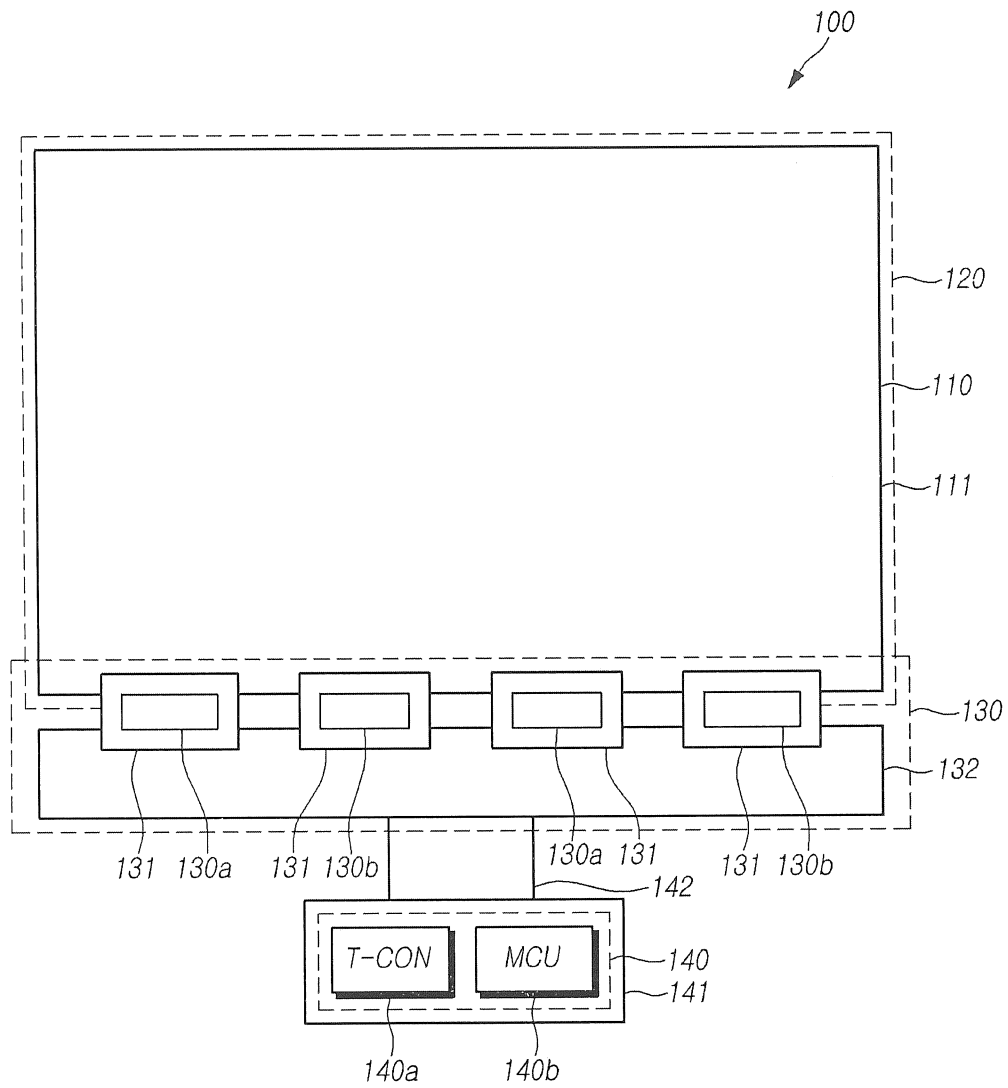
trong đó lớp che chắn được đặt tách khỏi đường công suất thứ nhất trong cùng một lớp vật liệu như đường công suất thứ nhất,

trong đó đường điều vận được đặt tách khỏi đường công suất thứ ba trong cùng một lớp vật liệu như đường công suất thứ ba, và

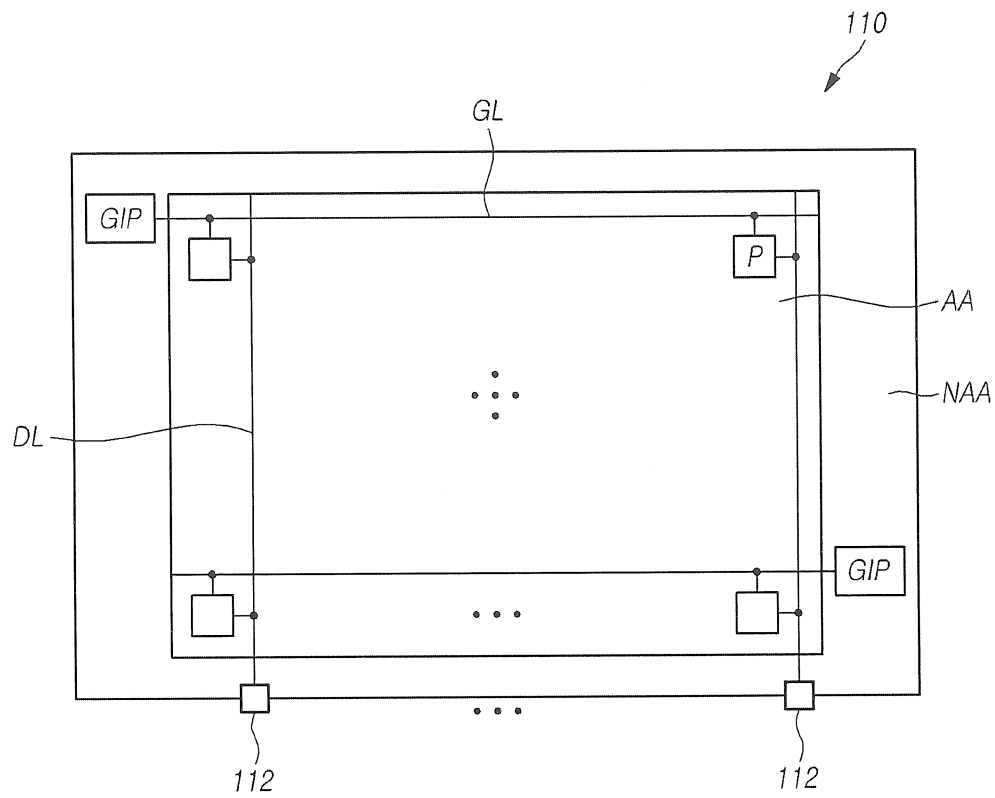
trong đó nhiều đệm lót có điện cực đệm lót thứ nhất được bố trí trong cùng một lớp vật liệu như đường công suất thứ hai, và điện cực đệm lót thứ hai được bố trí trên điện cực đệm lót thứ nhất và trong cùng một lớp vật liệu như điện cực chạm.

15. Thiết bị hiển thị theo điểm 14, trong đó lớp che chắn chứa cùng một vật liệu như điện cực dương và là trên cùng một lớp như điện cực dương.

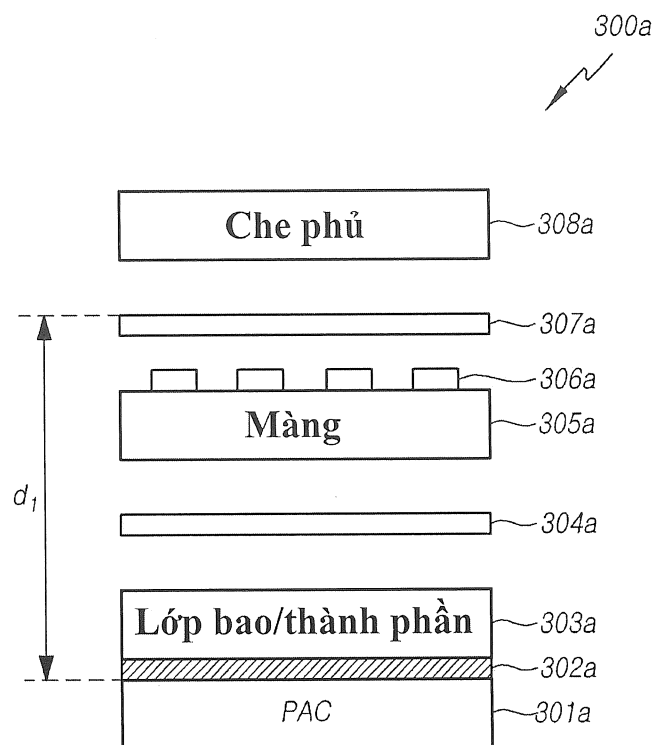
1/14
FIG. 1



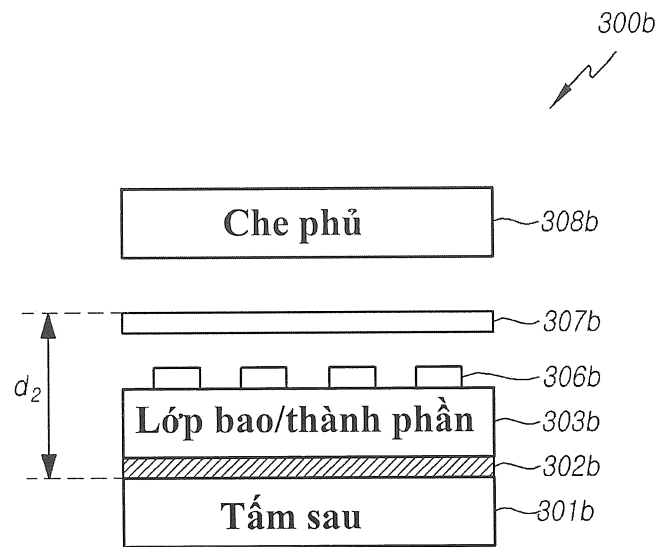
2/14
FIG. 2



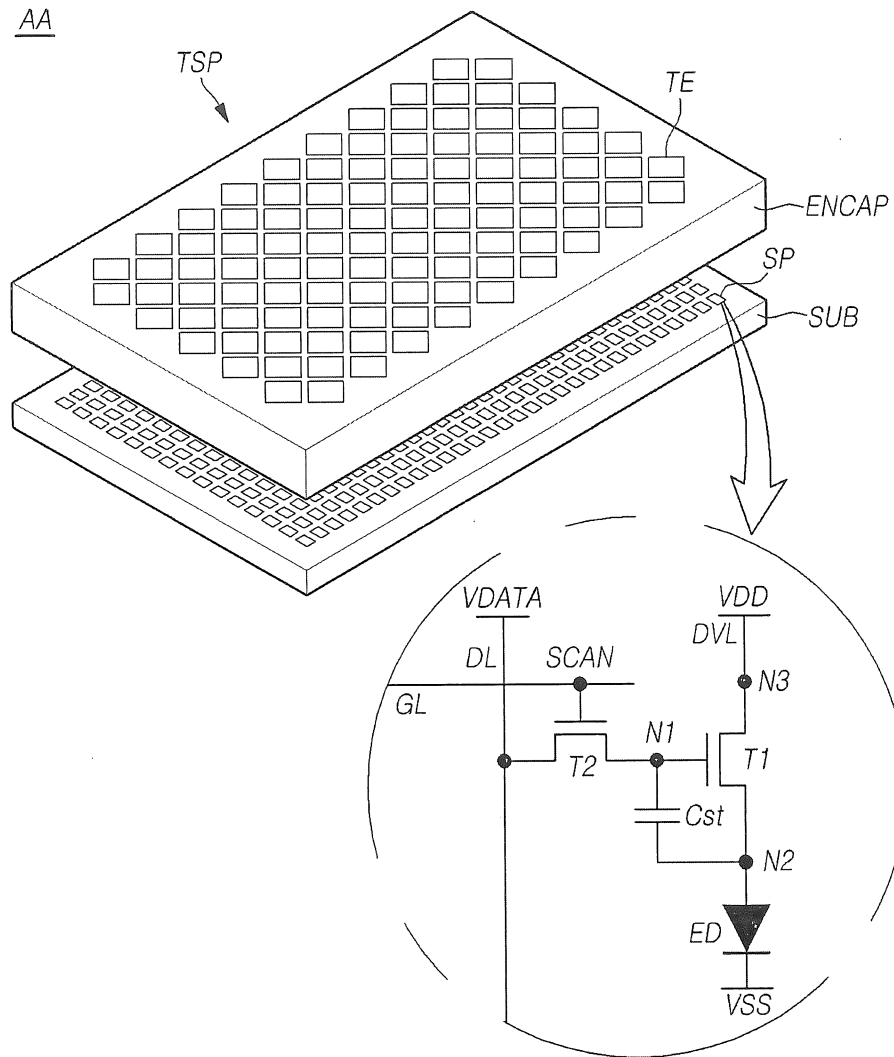
3/14
FIG. 3A



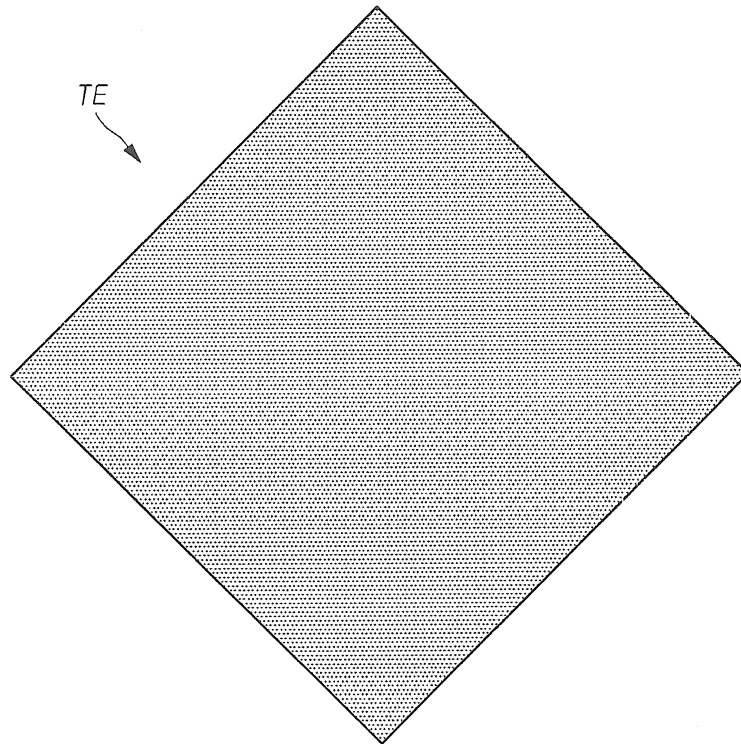
4/14
FIG. 3B



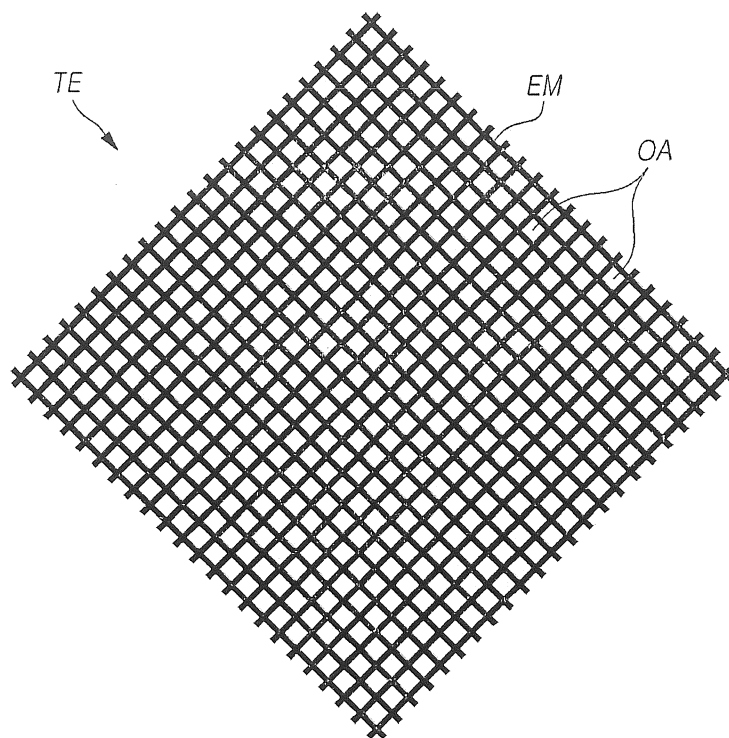
5/14
FIG. 4



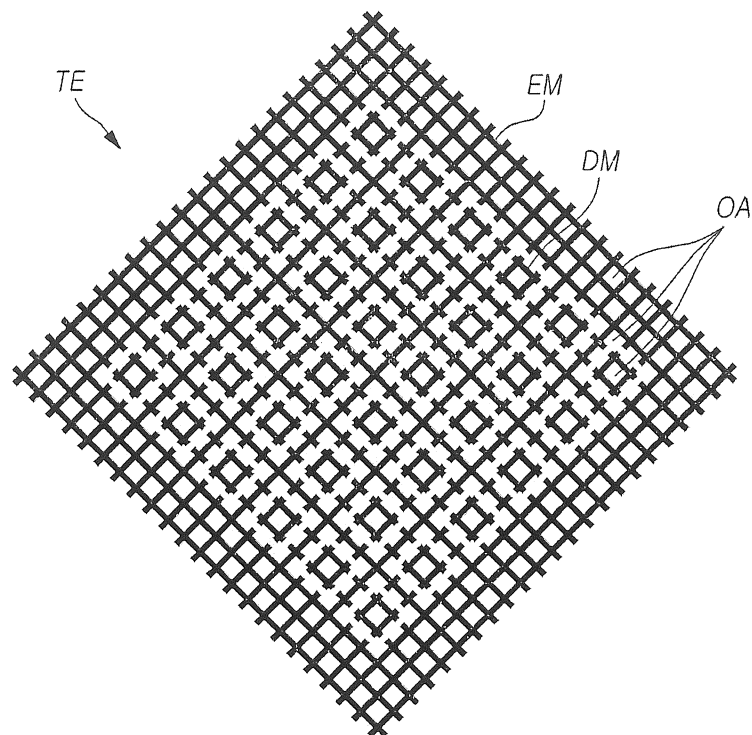
6/14
FIG. 5



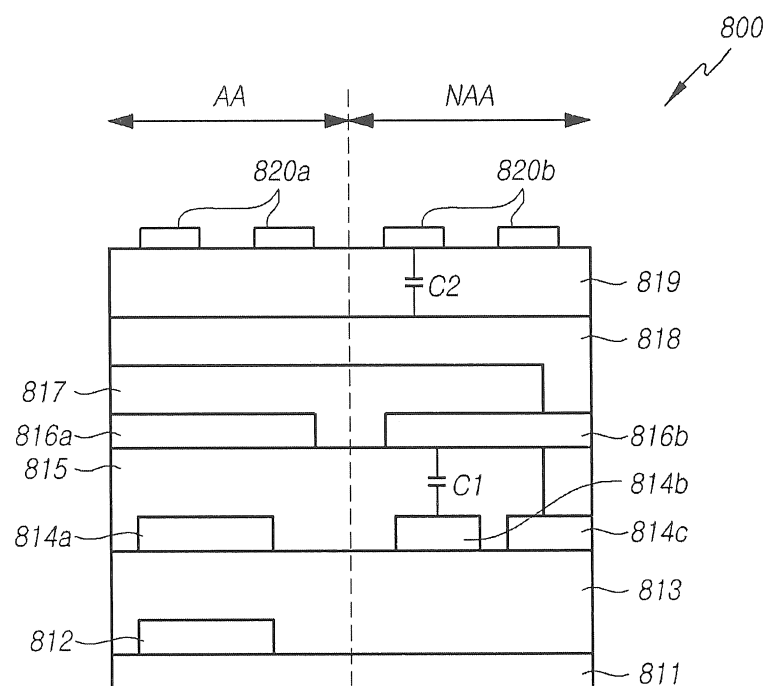
7/14
FIG. 6



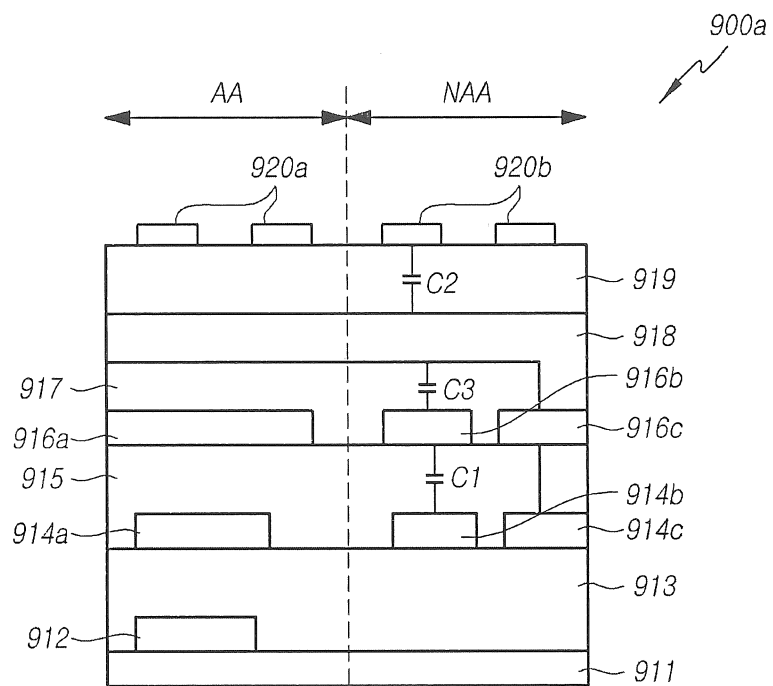
8/14
FIG. 7



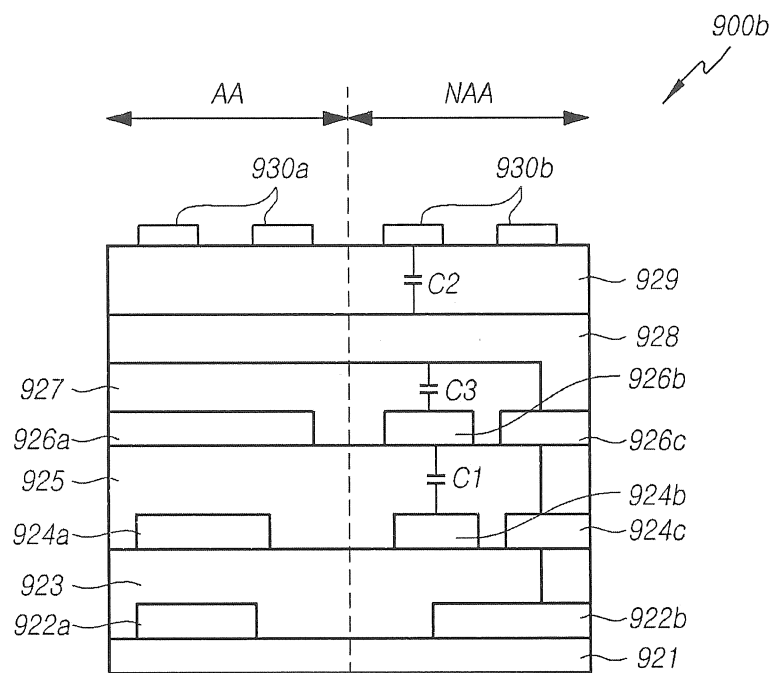
9/14
FIG. 8



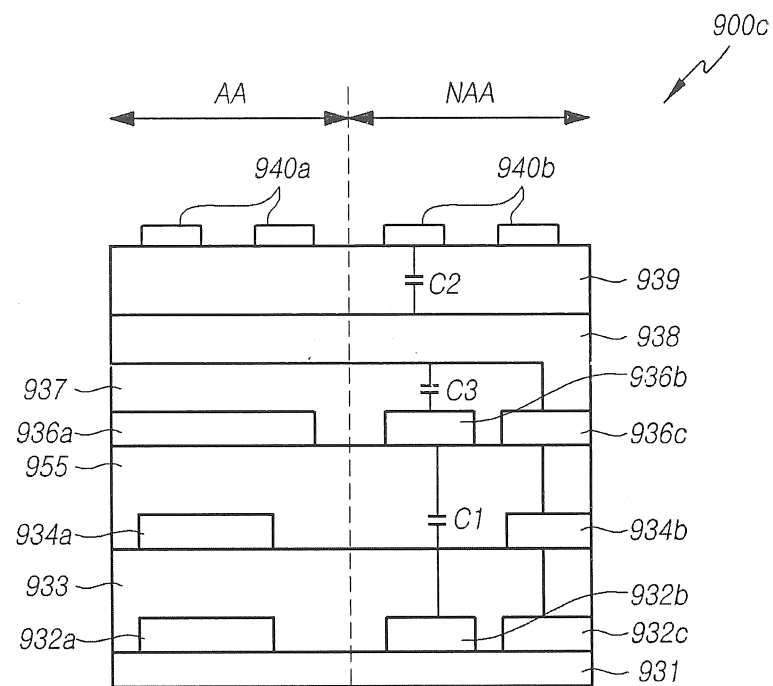
10/14
FIG. 9A



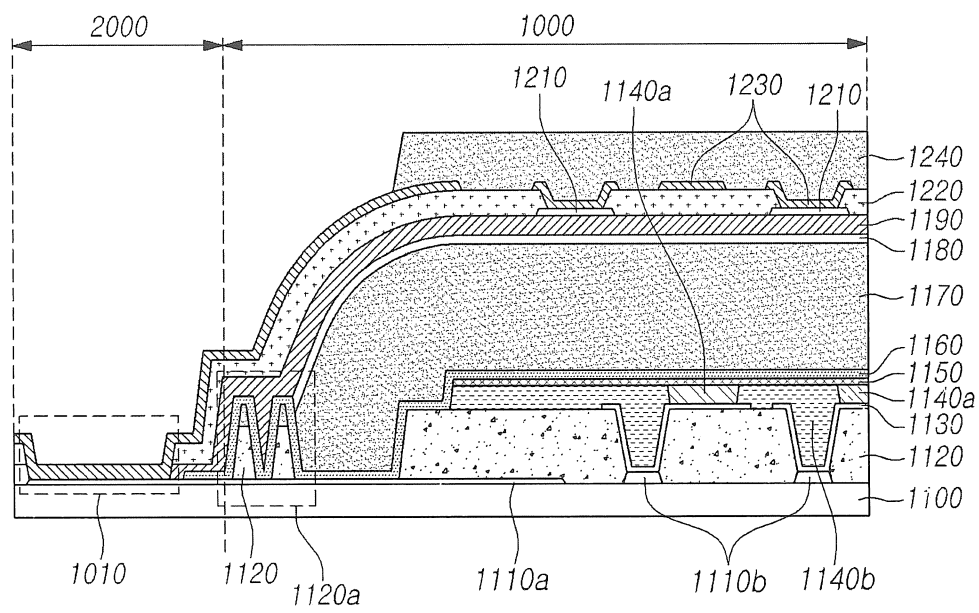
11/14
FIG. 9B



12/14
FIG. 9C



13/14
FIG. 10



14/14
FIG. 11

