



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0037497

(51)¹⁹ H05K 1/11

(13) B

(21) 1-2019-06776

(22) 31/08/2017

(86) PCT/CN2017/100059 31/08/2017

(87) WO2018/201648 08/11/2018

(30) 201710304896.6 03/05/2017 CN

(45) 27/11/2023 428

(43) 30/01/2020 382A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

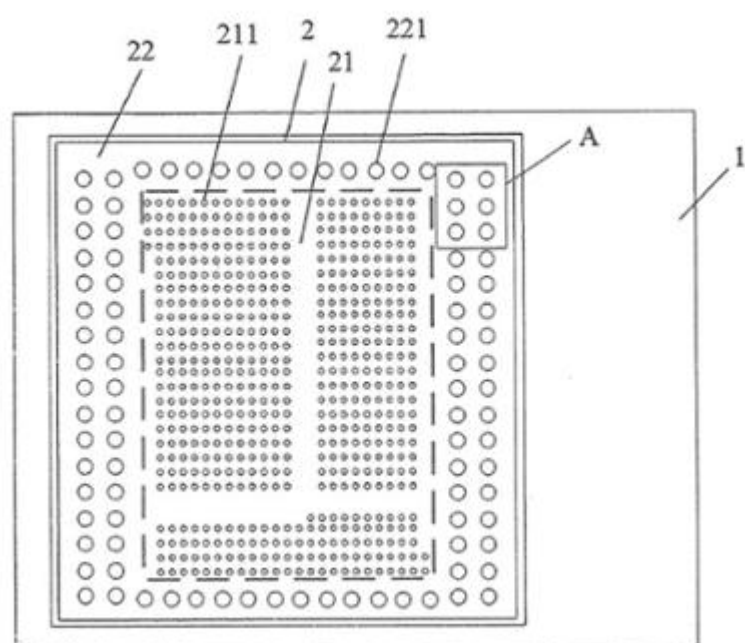
Huawei Administration Building, Bantian, Longgang, Shenzhen, Guangdong 518129, China

(72) HONG, Weiqiang (CN); ZHOU, Dingguo (CN); ZHANG, Binquan (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) BẢNG MẠCH IN PCB, THIẾT BỊ ĐẦU CUỐI, VÀ PHƯƠNG PHÁP XỬ LÝ
BẢNG MẠCH IN PCB

(57) Sáng chế đề cập tới lĩnh vực đóng gói linh kiện, và một cách cụ thể, tới bảng mạch in (Printed Circuit Board, PCB), kết cấu đóng gói, thiết bị đầu cuối, và phương pháp xử lý bảng mạch in PCB. PCB bao gồm vùng hàn linh kiện bố trí trên PCB, trong đó vùng hàn linh kiện bao gồm vùng thứ nhất và vùng thứ nhất; các đệm thứ nhất được bố trí trong vùng thứ nhất, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện bằng cách hàn; và vùng thứ nhất là vùng trống, các rãnh thứ nhất được bố trí trong vùng thứ nhất, và vùng thứ nhất được tạo kết cấu để nối với linh kiện bằng cách sử dụng keo. Theo sáng chế, các rãnh thứ nhất được bổ sung trong vùng thứ nhất, khiến cho bề mặt của vùng thứ nhất có kết cấu ba chiều. Điều này giúp tăng diện tích tiếp xúc giữa vùng thứ nhất và keo, nâng cao lực dính giữa PCB và linh kiện, và tránh được sự dịch chuyển tương đối giữa vùng thứ nhất và linh kiện. Nhờ đó, trong trường hợp bị rơi hoặc lắc mạnh, vấn đề nứt keo hoặc lỏng hoặc thậm chí nứt mối hàn không xuất hiện.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập tới lĩnh vực đóng gói linh kiện, và một cách cụ thể, tới PCB, kết cấu đóng gói, thiết bị đầu cuối, và phương pháp xử lý PCB.

Tình trạng kỹ thuật của sáng chế

Khi các thiết bị đầu cuối đang ngày càng trở nên nhẹ hơn và mỏng hơn, với sự cải tiến của kỹ thuật xử lý mạch tích hợp, các bảng mạch in (bảng mạch in, gọi ngắn gọn là PCB) trong các thiết bị đầu cuối cũng ngày càng trở nên mỏng hơn.

Một hoặc nhiều lớp của các mạch được in trong PCB. Các mạch này được sử dụng để truyền các tín hiệu điện giữa các linh kiện nối điện với PCB. Các linh kiện bố trí trên PCB được nối điện với PCB bằng mối hàn.

Tuy nhiên, vì các bảng mạch in đang ngày càng trở nên mỏng hơn, nên khi thiết bị đầu cuối bị rơi xuống, mối hàn với nó linh kiện được hàn với thiết bị đầu cuối có khả năng trở nên bị lỏng hoặc thậm chí bị nứt. Kết quả là, linh kiện này không thể hoạt động, và cuối cùng là thiết bị đầu cuối không thể hoạt động.

Bản chất kỹ thuật của sáng chế

Các phương án thực hiện sáng chế đề xuất PCB, kết cấu đóng gói, thiết

bị đầu cuối, và phương pháp xử lý PCB, để giải quyết vấn đề có khả năng xuất hiện sự lỏng hoặc thậm chí nứt mối hàn khi PCB mỏng rơi xuống.

Khía cạnh thứ nhất của các phương án thực hiện sáng chế đề xuất PCB, trong đó PCB này bao gồm vùng hàn linh kiện bố trí trên PCB, trong đó vùng hàn linh kiện bao gồm hai vùng: vùng thứ nhất và vùng thứ hai; vùng thứ nhất là vùng hàn, vùng mà các đệm thứ nhất được bố trí trong đó, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện qua mối hàn, để nối linh kiện với mạch trong PCB; vùng thứ hai là vùng trống, các rãnh thứ nhất được bố trí trong vùng này, và vùng thứ hai được nối với linh kiện bằng cách sử dụng keo, trong đó vì các rãnh thứ nhất được định vị trong vùng thứ hai, nên các rãnh thứ nhất này cũng được điền đầy bằng keo.

Có thể thấy rõ rằng sự phân phối cho các PCB đóng một vai trò tương đối quan trọng để nâng cao độ bền điểm hàn, trong khi trong thiết kế của một vài linh kiện, khác với vùng hàn, nghĩa là, vùng thứ nhất trong đơn này, các vùng, như vùng thứ nhất trong đơn này, trên thực tế không có đệm bất kỳ. Vùng thứ nhất và phía đối diện của linh kiện đều có kết cấu phẳng, và việc điền đầy keo giữa các kết cấu phẳng này dễ dẫn tới vấn đề không đủ lực dính, ví dụ, nguy cơ dịch chuyển tương đối giữa vùng thứ nhất và linh kiện. Kết quả là, trong trường hợp bị rơi, vấn đề nứt keo hoặc thậm chí lỗi hàn có khả năng xuất hiện. Trong đơn này, các rãnh thứ nhất được bổ sung trong vùng thứ hai, khiến cho bề mặt của vùng thứ hai

không có kết cấu phẳng, mà có kết cấu ba chiều. Một mặt, diện tích tiếp xúc giữa vùng thứ nhất và keo được tăng, nâng cao lực dính giữa PCB và linh kiện. Mặt khác, sau khi keo đông tụ, thiết kế của các rãnh thứ nhất có chức năng giữ tương tự với chức năng chốt, nên có thể tránh được dịch chuyển tương đối giữa vùng thứ nhất và linh kiện. Nhờ đó, trong trường hợp bị rơi hoặc lắc mạnh, vấn đề nứt keo hoặc sự lỏng hoặc thậm chí nứt mối hàn không xuất hiện. Hơn nữa, thiết kế của các rãnh thứ nhất có thể nâng cao độ bền chống cắt của keo và PCB.

Theo một vài phương án thực hiện, vùng thứ nhất được phủ bằng lớp mực, các đệm thứ hai được bố trí thêm trong vùng thứ nhất, rãnh thứ nhất được định vị giữa đệm thứ hai và lớp mực, và đệm thứ hai được cách điện với mạch trong hoặc linh kiện trên PCB, nghĩa là đệm thứ hai trên thực tế là đệm trống. Ngoài ra, lớp mực được phủ lên các vật dẫn điện khác với các đệm. Điều này có thể tránh được sự ngắn mạch gây ra bởi mối hàn trong quá trình sử dụng và cũng bảo vệ các vật dẫn điện đã phủ, tăng tuổi thọ của PCB. Lý do tại sao các đệm thứ hai được bố trí trong vùng thứ nhất trong đơn này đó là việc xử lý của đệm thứ hai là tương tự với việc xử lý của đệm thứ nhất, và nhờ đó không cần tới các quá trình kỹ thuật bổ sung, và đệm thứ hai chỉ cần được tạo khi đệm thứ nhất được tạo. Điều này giảm độ phức tạp xử lý, và tăng hiệu quả chế tạo của kết cấu đóng gói.

Theo một vài phương án thực hiện, rãnh thứ nhất là rãnh hình khuyên, và đệm thứ hai được định vị bên trong vòng trong của rãnh thứ nhất. Nói

cách khác, rãnh thứ nhất trên thực tế vòng quanh đệm thứ hai. Trong kỹ thuật, việc xử lý các đệm thứ hai và các rãnh thứ nhất là tương đối đơn giản, tương tự với việc xử lý bổ sung các đệm. Sự khác biệt nằm ở chỗ rãnh thứ nhất cần phải được bổ sung quanh chu vi của đệm thứ hai. Các rãnh hình khuyên có thể tạo ra lực dính chắc hơn giữa PCB và linh kiện sau khi phân phối, khiến cho PCB và linh kiện được dính một cách chắc chắn hơn.

Theo một vài phương án thực hiện, các rãnh thứ hai được bố trí thêm trong vùng thứ nhất, trong đó chiều rộng của rãnh thứ hai và chiều rộng của rãnh thứ nhất là giống hoặc khác nhau, và độ sâu của rãnh thứ hai và độ sâu của rãnh thứ nhất là giống hoặc khác nhau. Nói cách khác, rãnh thứ hai là khác với rãnh thứ nhất về thiết kế, với các khác biệt về cả độ sâu rãnh và chiều rộng rãnh. Dĩ nhiên, sự khác biệt còn có thể nằm ở hình dạng và sự bố trí. Với các sơ đồ thiết kế này, rãnh thứ nhất và rãnh thứ hai có thể kết hợp với nhau, nâng cao lực dính giữa PCB và linh kiện.

Theo một vài phương án thực hiện, rãnh thứ nhất nối thông với rãnh thứ hai. Một mặt, thiết kế này được dự tính để làm cho rãnh thứ nhất và rãnh thứ hai trở nên thống nhất, giúp cho dễ điền đầy keo vào trong các rãnh khi phân phối hơn. Mặt khác, thiết kế này còn có thể tăng diện tích tiếp xúc giữa keo và vùng thứ nhất bằng cách sử dụng rãnh thứ nhất và rãnh thứ hai mà khác nhau về kết cấu, nhờ đó nâng cao lực dính giữa PCB và linh kiện.

Theo một vài phương án thực hiện, độ sâu của rãnh thứ nhất và/hoặc độ sâu của rãnh thứ hai không lớn hơn độ dày của lớp mực. Thiết kế này được dự tính để bảo vệ tấm PCB. Vì độ sâu của rãnh không lớn hơn độ dày của lớp mực, nên không cần xử lý trên tấm PCB. Nhờ đó, không cần tới kỹ thuật bổ sung để xử lý tấm này, và việc xử lý chỉ được yêu cầu trên lớp mực khi tấm PCB được phủ bằng lớp mực hoặc sau khi tấm PCB được phủ bằng lớp mực.

Khía cạnh thứ hai của các phương án thực hiện sáng chế còn đề xuất kết cấu đóng gói, và kết cấu này bao gồm PCB theo bất kỳ trong số khía cạnh thứ nhất hoặc các phương án thực hiện của khía cạnh thứ nhất. Kết cấu đóng gói này còn được tạo có vi mạch, trong đó các chân của vi mạch được nối với vùng thứ nhất của kết cấu đóng gói, và vi mạch được nối với vùng thứ nhất của kết cấu đóng gói bằng cách sử dụng keo, và các rãnh thứ nhất được điền đầy bằng keo. Dĩ nhiên, trong các phương án thực hiện của khía cạnh trong đó các rãnh thứ hai được tạo, các rãnh thứ hai cũng được điền đầy bằng keo. Tuy nhiên, vì các rãnh thứ nhất, hoặc cả các rãnh thứ nhất và các rãnh thứ hai của kết cấu đóng gói được điền đầy bằng keo, nên lực dính giữa vi mạch và PCB được tăng cường đáng kể, và thiết kế của các rãnh này có thể nâng cao độ bền chống cắt của keo và PCB.

Khía cạnh thứ ba của các phương án thực hiện sáng chế còn đề xuất thiết bị đầu cuối, và thiết bị đầu cuối này được tạo có kết cấu đóng gói theo khía cạnh thứ hai, hoặc PCB theo bất kỳ trong số khía cạnh thứ nhất

hoặc các phương án thực hiện của khía cạnh thứ nhất.

Khía cạnh thứ tư của các phương án thực hiện sáng chế còn đề xuất phương pháp xử lý PCB, trong đó phương pháp này bao gồm các bước:

xử lý các đệm thứ nhất trong vùng thứ nhất của vùng hàn linh kiện của PCB, trong đó các đệm thứ nhất được nối với mạch trong PCB, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện qua mối hàn, trong đó vùng hàn linh kiện bao gồm vùng thứ nhất và vùng thứ nhất, và vùng thứ nhất là vùng trống;

phủ lớp mực lên vùng trống; và

xử lý các rãnh thứ nhất trong vùng trống.

Có thể thấy rõ rằng các rãnh thứ nhất được bổ sung trong vùng thứ nhất, khiến cho bề mặt của vùng thứ nhất không phải là kết cấu phẳng, mà là kết cấu ba chiều. Một mặt, diện tích tiếp xúc giữa vùng thứ nhất và keo được tăng, nâng cao lực dính giữa PCB và linh kiện. Mặt khác, sau khi keo đông tụ, thiết kế của các rãnh thứ nhất có chức năng giữ tương tự với chức năng của chốt, tránh được dịch chuyển tương đối giữa vùng thứ nhất và linh kiện. Nhờ đó, trong trường hợp bị rơi hoặc lắc mạnh, vấn đề nứt keo hoặc sự lỏng hoặc thậm chí nứt mối hàn không xuất hiện. Hơn nữa, thiết kế của các rãnh thứ nhất có thể nâng cao độ bền chống cắt của keo và PCB.

Theo một vài phương án thực hiện, trước khi phủ lớp mực lên vùng trống, phương pháp này còn bao gồm các bước:

xử lý các đệm thứ hai trong vùng trống, trong đó đệm thứ hai được định vị giữa rãnh thứ nhất và lớp mực, và đệm thứ hai được cách điện với mạch trong hoặc linh kiện trên PCB. Nói cách khác, các đệm trống được bổ sung trong vùng thứ nhất. Lý do tại sao các đệm thứ hai được bố trí trong vùng thứ nhất đó là việc xử lý của đệm thứ hai là tương tự với việc xử lý của đệm thứ nhất, và nhờ đó không cần tới các quá trình kỹ thuật bổ sung, và đệm thứ hai chỉ cần được tạo khi đệm thứ nhất được tạo. Điều này giúp giảm độ phức tạp xử lý, và tăng hiệu quả chế tạo của kết cấu đóng gói.

Theo một vài phương án thực hiện, rãnh thứ nhất là rãnh hình khuyên, và đệm thứ hai được định vị bên trong vòng trong của rãnh thứ nhất. Nói cách khác, rãnh thứ nhất trên thực tế vòng quanh đệm thứ hai. Trong kỹ thuật, việc xử lý các đệm thứ hai và các rãnh thứ nhất này là tương đối đơn giản, tương tự với việc xử lý bổ sung các đệm. Sự khác biệt nằm ở chỗ rãnh thứ nhất cần phải được bổ sung quanh chu vi của đệm thứ hai. Các rãnh hình khuyên có thể tạo ra lực dính chắc hơn giữa PCB và linh kiện sau khi phân phối, khiến cho PCB và linh kiện được dính một cách chắc chắn hơn.

Theo một vài phương án thực hiện, phương pháp còn bao gồm các bước:

xử lý các rãnh thứ hai trong vùng trống, trong đó chiều rộng của rãnh thứ hai và chiều rộng của rãnh thứ nhất là giống hoặc khác nhau, và độ sâu

của rãnh thứ hai và độ sâu của rãnh thứ nhất là giống hoặc khác nhau. Nói cách khác, rãnh thứ hai là khác với rãnh thứ nhất về thiết kế, với các khác biệt về cả độ sâu rãnh và chiều rộng rãnh. Dĩ nhiên, sự khác biệt còn có thể nằm ở hình dạng và sự bố trí. Với các sơ đồ thiết kế này, rãnh thứ nhất và rãnh thứ hai có thể kết hợp với nhau, nâng cao lực dính giữa PCB và linh kiện.

Theo một vài phương án thực hiện, rãnh thứ nhất nối thông với rãnh thứ hai. Một mặt, thiết kế này được dự tính để làm cho rãnh thứ nhất và rãnh thứ hai trở nên thống nhất, giúp cho dễ điền đầy keo vào trong các rãnh khi phân phối hơn. Mặt khác, thiết kế này còn có thể tăng diện tích tiếp xúc giữa keo và vùng thứ nhất bằng cách sử dụng rãnh thứ nhất và rãnh thứ hai mà khác nhau về kết cấu, nhờ đó nâng cao lực dính giữa PCB và linh kiện.

Theo một vài phương án thực hiện, độ sâu của rãnh thứ nhất và/hoặc độ sâu của rãnh thứ hai không lớn hơn độ dày của lớp mực. Thiết kế này được dự tính để bảo vệ tấm PCB. Vì độ sâu của rãnh không lớn hơn độ dày của lớp mực, nên không cần phải xử lý trên tấm PCB. Nhờ đó, không cần tới kỹ thuật bổ sung để xử lý tấm, và việc xử lý chỉ được yêu cầu trên lớp mực khi tấm PCB được phủ bằng lớp mực hoặc sau khi tấm PCB được phủ bằng lớp mực.

Mô tả vắn tắt các hình vẽ

FIG.1 là hình vẽ dạng sơ đồ của kết cấu đóng gói của vi mạch eMMC tương ứng với sự đóng gói BGA trên PCB;

FIG.2A là hình vẽ dạng sơ đồ thể hiện mối nối giữa các đệm và các chân linh kiện sau khi gắn;

FIG.2B là hình vẽ mặt cắt ngang A-A trên FIG.2A;

FIG.3A là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này;

FIG.3B là hình vẽ dạng sơ đồ thể hiện vị trí phóng to trên FIG.3A;

FIG.4A là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này;

FIG.4B là hình vẽ dạng sơ đồ của mặt cắt ngang B-B trên FIG.4A;

FIG.5A là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này;

FIG.5B là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này;

FIG.5C là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này; và

FIG.6 là sơ đồ của một phương án thực hiện của phương pháp xử lý PCB theo các phương án thực hiện của sáng chế này.

Mô tả chi tiết sáng chế

Các phương án thực hiện sáng chế đề xuất PCB, kết cấu đóng gói, thiết bị đầu cuối, và phương pháp xử lý PCB, để giải quyết vấn đề có khả năng xuất hiện của sự lỏng hoặc thậm chí nứt mối hàn khi PCB mỏng rơi xuống.

Để giúp người có hiểu biết trung bình trong lĩnh vực kỹ thuật này hiểu rõ hơn các giải pháp kỹ thuật trong đơn này, phần dưới đây mô tả các phương án thực hiện sáng chế dựa vào các hình vẽ kèm theo theo các phương án thực hiện sáng chế này.

Trong bản mô tả, các điểm yêu cầu bảo hộ, và các hình vẽ kèm theo của sáng chế này, các thuật ngữ “thứ nhất”, “thứ hai”, “thứ ba”, “thứ tư”, và v.v (nếu có) được nhằm để phân biệt giữa các đối tượng tương tự chứ không nhất thiết biểu thị thứ tự hoặc trình tự cụ thể. Cần hiểu rằng dữ liệu sử dụng theo cách này có thể hoán đổi được khi thích hợp, khiến cho các phương án thực hiện mô tả ở đây có thể được thực hiện theo các thứ tự khác so với thứ tự minh họa hoặc mô tả ở đây. Hơn nữa, thuật ngữ “bao gồm”, “chứa”, hoặc biến thể khác bất kỳ của nó nghĩa là gồm có sự bao hàm không giới hạn. Ví dụ, quá trình, phương pháp, hệ thống, sản phẩm, hoặc thiết bị mà bao gồm danh sách các bước hoặc các cụm không nhất thiết bị giới hạn ở các bước hoặc các cụm đã nêu rõ ràng ở trên, mà có thể bao gồm các bước hoặc các cụm khác không được nêu rõ ràng hoặc có sẵn với quá trình, phương pháp, hệ thống, sản phẩm, hoặc thiết bị nêu trên.

Các PCB trong các thiết bị đầu cuối ngày càng trở nên mỏng hơn. Ví dụ, độ dày của PCB trong thiết bị đầu cuối, như điện thoại di động hoặc máy tính cầm tay, đã phát triển từ 1,0mm tới 0,6mm, hoặc thậm chí tới 0,5mm. Các linh kiện hiện tại trên PCB được gắn bằng cách chủ yếu sử dụng kỹ thuật gắn bề mặt (kỹ thuật gắn bề mặt, SMT cho ngắn gọn). Do đó, sự giảm độ dày làm tăng đáng kể nguy cơ nứt mối hàn giữa linh kiện gắn và PCB, ví dụ, nguy cơ nứt mối hàn gây ra bởi ứng suất cơ học khi điện thoại di động rơi xuống trong quá trình sử dụng.

SMT là kỹ thuật thường sử dụng trong ngành công nghiệp lắp ráp điện tử. Nó là kỹ thuật gắn mạch trong đó linh kiện gắn bề mặt không dây dẫn hoặc dây dẫn gắn (SMC/SMD cho ngắn gọn, linh kiện vi mạch ở Trung Quốc) được gắn lên trên bề mặt của PCB hoặc bề mặt của nền khác và được hàn và lắp ráp bằng sự hàn hồi lưu hoặc sự hàn vảy nhúng. Nói chung, SMT bao gồm bề mặt gắn, thiết bị gắn bề mặt, linh kiện gắn bề mặt, và sự quản lý SMT. Quá trình SMT cơ bản bao gồm: in (keo đỏ/hỗn hợp thuốc hàn mềm), kiểm tra lần thứ nhất, gắn, kiểm tra lần thứ hai, hàn, và kiểm tra lần thứ ba. Việc kiểm tra lần thứ nhất có thể là, ví dụ, kiểm tra quang học tự động (kiểm tra quang học tự động, AOI cho ngắn gọn) hoặc kiểm tra bằng mắt, để kiểm tra keo đỏ hoặc hỗn hợp thuốc hàn mềm đã in. Việc kiểm tra lần thứ hai được sử dụng để kiểm tra mối nối giữa linh kiện gắn và PCB. Nguyên tắc gắn là gắn linh kiện nhỏ hơn trước khi linh kiện lớn hơn. Việc hàn được thực hiện bằng cách sử dụng, ví dụ, sự hàn hồi lưu

không khí nóng. Việc kiểm tra lần thứ ba chủ yếu là kiểm tra hình dạng bên ngoài và thử chức năng. Lỗi bất kỳ phát hiện trong quá trình kiểm tra lần thứ ba được sửa bằng cách sử dụng dụng cụ hàn, dụng cụ giải hàn không khí nóng, hoặc dụng cụ tương tự. Nếu không có lỗi được phát hiện trong quá trình kiểm tra lần thứ ba, sự panen hóa được thực hiện bằng tay hoặc bằng cách sử dụng máy panen hóa.

Có nhiều kiểu đóng gói cho các linh kiện mà có thể được gắn sử dụng SMT, ví dụ, đóng gói dây lưới bi (dây lưới bi, BGA cho ngắn gọn), đóng gói vi mạch lệch (vi mạch lệch), và các cách đóng gói khác. Trong quá trình đóng gói BGA, dây lưới gồm các bi hàn được tạo trên đáy của nền đóng gói để hoạt động như các chân vào/ra (vào/ra, I/O cho ngắn gọn) của mạch để nối với PCB, và sau đó được bít kín bằng cách sử dụng nhựa đúc hoặc theo cách rót, để gắn linh kiện. Vì BGA được nối với PCB bằng cách sử dụng thuốc hàn mềm ở đáy của vi mạch, nên số lượng của các chân I/O của linh kiện được tăng đáng kể, rút ngắn đường truyền tín hiệu và tạo ra khả năng tản nhiệt tốt. Vì các dây dẫn là ngắn, hệ số tự cảm của dây điện và hệ số hổ cảm giữa các dây điện là thấp đáng kể, và các đặc tính tần số là tốt. Khi sự hàn hồi lưu được thực hiện, chức năng làm ướt giữa các bi hàn nóng chảy và hỗn hợp thuốc hàn mềm tạo điều kiện thuận lợi cho sự tự căn thẳng tốt, nhờ đó tạo ra hiệu quả tự bố trí. Điều này cho phép một vài độ lệch khi gắn.

Trong quá trình đóng gói BGA, đối với một vài linh kiện, số lượng của

các chân I/O là tương đối nhỏ, khiến cho vùng chân trên đáy của linh kiện chiếm chỉ một phần của toàn bộ đáy của linh kiện. Ví dụ, các đa phương tiện nhúng (các đa phương tiện nhúng, eMMC) có đường bao tương đối lớn, nhưng có số lượng các chân tương đối nhỏ. Khi eMMC được đóng gói trên PCB, có vùng trống tương đối lớn trên đáy của vi mạch eMMC, và một cách tương ứng, vùng hàn linh kiện trên PCB tương ứng với kích thước của vi mạch. Như được thể hiện trên FIG.1, FIG 2A và FIG.2B, FIG.1 là sơ đồ kết cấu thể hiện sự đóng gói của vi mạch eMMC trên PCB bằng cách sử dụng sự đóng gói BGA. FIG.2A là hình vẽ dạng sơ đồ của mối nối giữa các đệm và các chân linh kiện sau khi gắn, và FIG.2B là hình vẽ mặt cắt ngang A-A trên FIG.2A. PCB bao gồm các đệm a1 tương ứng với dãy lưới bi hàn trên đáy của vi mạch eMMC, và mỗi bi hàn tương ứng với một chân b1 của vi mạch eMMC. Vùng trong đó các đệm được bố trí là vùng hàn chính, và vùng còn lại là vùng trống. Sau khi vùng hàn được hàn với dãy lưới bi hàn của vi mạch eMMC, keo được điền đầy giữa vi mạch eMMC và PCB.

Tuy nhiên, vùng trống trong đó vi mạch eMMC tiếp xúc với PCB là quá lớn. Sau khi phân phối, keo trong vùng trống tiếp xúc với PCB theo cách phẳng, khiến cho lực dính giữa keo và PCB là không đủ. Do đó, trong trường hợp va chạm, sự nứt keo có khả năng xuất hiện. Ngoài ra, so với diện tích đáy của linh kiện eMMC, số lượng các mối hàn và diện tích của vùng hàn là tương đối nhỏ, khiến cho lực tương đối lớn tác dụng lên

mỗi mối hàn, và do đó ngoại lực sinh ra khi va chạm có khả năng làm nứt mối hàn.

Như được thể hiện trên FIG.2A, các chân b1 được nối với các đệm a1 bằng cách sử dụng các bi hàn. Như được thể hiện trên FIG.2B, tấm PCB a3 ở đáy, các đệm a1 và lớp mực a2 mà ở bên trên tấm này được bao gồm, và keo lớp c nằm bên trên lớp mực. Có thể thấy từ FIG.2B rằng, nếu keo lớp c được tách khỏi lớp mực a2 của PCB, nguy cơ nứt mối hàn giữa các chân b1 và các đệm a1 có thể phát sinh. Lớp mực a2 là lớp mực phủ lên lá đồng trên PCB. Lớp mực này có thể được phủ lên các vật dẫn điện khác với các đệm a1, để tránh được sự ngắn mạch gây ra bởi mối hàn trong quá trình sử dụng và tăng tuổi thọ của PCB. Lớp mực này cũng được xem như lớp kháng hàn hoặc lớp chắn hàn.

Có thể thấy rằng, đối với các gói như gói BGA, khi dây lưới mối hàn có diện tích nhỏ hơn nhiều so với đường bao của gói BGA, lực dính giữa keo và PCB có khả năng là không đủ. Do đó, khả năng bảo vệ các mối hàn là yếu, khả năng chống va chạm và chống rơi là kém, và có khả năng rằng mối hàn sẽ trở nên lỏng hoặc thậm chí nứt trong trường hợp va chạm hoặc rơi.

Khi xem xét các trường hợp nêu trên, các phương án thực hiện sáng chế đề xuất PCB để nâng cao lực dính giữa keo và PCB trong quá trình đóng gói BGA bằng cách tạo các rãnh thứ nhất 221 trong vùng trống bên ngoài dây lưới đệm hàn trên PCB. Dựa vào FIG.3A và FIG.3B. FIG.3A là

sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này, và FIG.3B là hình vẽ dạng sơ đồ thể hiện vị trí phóng to trên FIG.3A. Có thể thấy từ FIG.3A rằng, PCB 1 bao gồm vùng hàn linh kiện 2 bố trí trên PCB 1, và vùng hàn linh kiện 2 bao gồm hai vùng: vùng thứ nhất 21 và vùng thứ nhất 22. Vùng thứ nhất 21 là vùng trong đó các đệm thứ nhất 211 được bố trí, một cách cụ thể, vùng trong các đường nét đứt trên FIG.3A. Các đệm thứ nhất 211 được nối với linh kiện qua mối hàn, làm cho linh kiện nối với mạch trong PCB 1. Vùng thứ nhất 22 là vùng trống, một cách cụ thể, vùng bên ngoài đường nét đứt vùng trong vùng hàn linh kiện trên FIG.3A, và các rãnh thứ nhất 221 được bố trí trong vùng này. Vùng thứ nhất 22 được nối với linh kiện bằng cách sử dụng keo, và vì các rãnh thứ nhất 221 nằm trong vùng thứ nhất 22, keo cũng được điền đầy vào trong các rãnh thứ nhất 221.

Cần chú ý rằng rãnh thứ nhất 221 trên thực tế có thể là rãnh có các hình dạng khác nhau. Chỉ rãnh thứ nhất 221 là rãnh hình tròn được sử dụng làm ví dụ trên FIG.3B, và trên thực tế rãnh này có thể theo cách lựa chọn có các hình dạng khác.

Có thể thấy rõ rằng, trong đơn này, các rãnh thứ nhất 221 được bổ sung trong vùng thứ nhất 22, khiến cho bề mặt của vùng thứ nhất không phải là kết cấu phẳng, mà là kết cấu ba chiều. Một mặt, diện tích tiếp xúc giữa vùng thứ nhất 22 và keo được tăng, nâng cao lực dính giữa PCB 1 và linh kiện. Mặt khác, sau khi keo đông tụ, thiết kế của các rãnh thứ nhất

221 có chức năng giữ tương tự với chức năng giữ của chốt, tránh được dịch chuyển tương đối giữa vùng thứ nhất 22 và linh kiện. Nhờ đó, trong trường hợp bị rơi hoặc lắc mạnh, vấn đề nứt keo hoặc lỏng hoặc thậm chí nứt mối hàn không xuất hiện. Hơn nữa, thiết kế của các rãnh thứ nhất 221 có thể nâng cao độ bền chống cắt của keo và PCB 1.

Đối với các rãnh thứ nhất 221, các vị trí của chúng trên PCB 1 và các kết cấu của chúng có thể được thiết lập dựa trên hình dạng và kích thước của vùng thứ nhất, và phần dưới đây đưa ra sự mô tả tương ứng.

Theo cách tùy chọn, dựa vào FIG.4A, FIG.4A là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này, và FIG.4B là hình vẽ dạng sơ đồ của mặt cắt ngang B-B trên FIG.4A. Trên FIG.4A, vùng thứ nhất 22 được phủ bằng lớp mực 223, các đệm thứ hai 222 được bố trí thêm trong vùng thứ nhất 22, và rãnh thứ nhất 221 được định vị giữa đệm thứ hai 222 và lớp mực 223. Trên FIG.4B, đây là tấm 11 của PCB 1, và mạch 12 đã được bố trí bên trong tấm 11. Các đệm thứ hai 222 và lớp mực 223 đều được bố trí trên bề mặt của tấm 11. Rãnh thứ nhất 221 được định vị giữa đệm thứ hai 222 và lớp mực 223, bên trên các đệm thứ hai 222 và lớp mực 223 là keo lớp 3, và dĩ nhiên, keo lớp 3 cũng điền đầy trong các rãnh thứ nhất 221. Có thể thấy từ FIG.4B rằng, đệm thứ hai 222 được cách điện với mạch 12 trong hoặc linh kiện trên PCB 1. Nói cách khác, đệm thứ hai 222 và mạch 12 trong linh kiện trên PCB 1 không được nối với nhau. Nhờ đó, đệm thứ hai 222 trên thực tế là đệm trống mà

không tiếp xúc với kim loại bất kỳ truyền tín hiệu điện trên PCB 1 hoặc trên linh kiện. Trong trường hợp này, rãnh thứ nhất 221 có thể là rãnh hình khuyên, và đệm thứ hai 222 có thể được định vị bên trong vòng trong của rãnh thứ nhất 221. Nói cách khác, rãnh thứ nhất 221 trên thực tế vòng quanh đệm thứ hai 222. Trong kỹ thuật, việc xử lý các đệm thứ hai 222 và các rãnh thứ nhất 221 là tương đối đơn giản, chỉ yêu cầu rằng rãnh thứ nhất 221 được bổ sung quanh chu vi của đệm thứ hai 222. Các rãnh thứ nhất hình khuyên 221 có thể tạo ra lực dính chắc hơn giữa PCB 1 và linh kiện sau khi phân phối, khiến cho PCB 1 và linh kiện được dính một cách chắc chắn hơn. Có thể thấy từ FIG.4A rằng đường kính ngoài của đệm thứ hai 222 tiếp xúc với đường kính trong của rãnh thứ nhất 221. Thiết kế này được dự tính để xử lý rãnh thứ nhất 221 trong khi đệm thứ hai được xử lý. Ngoài ra, lớp mực 223 được phủ lên các vật dẫn điện khác với các đệm thứ nhất 211 và các đệm thứ hai 222. Điều này có thể tránh được sự ngắn mạch gây ra bởi mối hàn trong quá trình sử dụng và cũng bảo vệ các vật dẫn điện đã phủ, tăng tuổi thọ của PCB 1.

Cần chú ý rằng trong quá trình xử lý SMT, có hai loại đệm. Một là đệm không tạo mặt nà hàn (đệm không tạo mặt nà hàn, NSMD cho ngắn gọn) đệm, và loại kia là đệm tạo mặt nà hàn (đệm tạo mặt nà hàn, SMD cho ngắn gọn). Sự khác biệt giữa hai loại này nằm ở chỗ đệm SMD là đệm này được tạo bằng cách phủ lá đồng bằng lớp dầu xanh, và đệm NSMD là đệm riêng biệt với rãnh giữa đệm và lớp mực.

Theo phương án thực hiện này của sáng chế, đệm thứ hai có thể là đệm NSMD. Đệm NSMD không cần phải được hàn với các chân của linh kiện, và nhờ đó không cần phải phủ thiếc lên đệm NSMD trong quá trình hàn SMT. Dĩ nhiên, ngay cả khi đệm NSMD được in bằng thiếc trong quá trình hàn SMT và tiếp theo sự phân phối được giới hạn chỉ ở giữa đệm NSMD và keo, chức năng của rãnh thứ nhất 221 giữa đệm NSMD và lớp mực 223 theo phương án thực hiện này của sáng chế không bị ảnh hưởng. Quá trình bố trí đệm thứ hai 222 trong vùng thứ nhất 22 là tương tự với việc xử lý của đệm thứ nhất, và nhờ đó không cần tới các quá trình kỹ thuật bổ sung, và đệm thứ hai chỉ cần được tạo khi đệm thứ nhất 211 được tạo. Điều này giúp giảm độ phức tạp xử lý, và tăng hiệu quả chế tạo của kết cấu đóng gói.

Theo cách tùy chọn, như được thể hiện trên FIG.5A, các rãnh thứ hai 224 được bố trí thêm trong vùng thứ nhất 22, trong đó chiều rộng của rãnh thứ hai 224 và chiều rộng của rãnh thứ nhất 221 là giống hoặc khác nhau, và độ sâu của rãnh thứ hai 224 và độ sâu của rãnh thứ nhất 221 là giống hoặc khác nhau. Nói cách khác, rãnh thứ hai 224 là khác với rãnh thứ nhất 221 về thiết kế, với các khác biệt về cả độ sâu rãnh và chiều rộng rãnh. Dĩ nhiên, sự khác biệt còn có thể nằm ở hình dạng và sự bố trí. Với các sơ đồ thiết kế này, rãnh thứ nhất 221 và rãnh thứ hai 224 có thể kết hợp với nhau, nâng cao lực dính giữa PCB 1 và linh kiện.

Ví dụ, dựa vào FIG.5A. FIG.5A là sơ đồ của một phương án thực hiện

của PCB theo các phương án thực hiện của sáng chế này. Chiều rộng của rãnh thứ nhất là d_1 , và chiều rộng của rãnh thứ hai là d_2 . Có thể thấy rõ rằng chiều rộng của rãnh thứ hai 224 lớn hơn chiều rộng của rãnh thứ nhất 221, và độ sâu của rãnh thứ hai 224 lớn hơn độ sâu của rãnh thứ nhất 221. Dĩ nhiên, rãnh thứ hai 224 có thể lớn hơn rãnh thứ nhất 221 về chiều rộng hoặc độ sâu. Cùng với các kết cấu đều thể hiện trên FIG.5A, rãnh thứ nhất 221 và rãnh thứ hai 224 có thể theo cách lựa chọn có các kết cấu khác. Ví dụ, chiều rộng trên và chiều rộng đáy của rãnh là khác nhau.

Ngoài ra, rãnh thứ nhất 221 có thể được tách biệt với rãnh thứ hai 224, hoặc rãnh thứ nhất 221 có thể nối thông với rãnh thứ hai 224. Một cách cụ thể, dựa vào FIG.5B và FIG.5C. FIG.5B là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này và FIG.5C là sơ đồ của một phương án thực hiện của PCB theo các phương án thực hiện của sáng chế này. Như được thể hiện trên FIG.5B, đầu của rãnh thứ nhất 221 được nối với rãnh thứ hai 224, và dĩ nhiên, như được thể hiện trên FIG.5C, đầu của rãnh thứ nhất 221 có thể theo cách lựa chọn được nối với đầu của rãnh thứ hai 224. Có thể hiểu rằng có nhiều cách nối cùng với hai cách nối nêu trên miễn là keo có thể dễ dàng được điền đầy. Một mặt, thiết kế này được dự tính để làm cho rãnh thứ nhất 221 và rãnh thứ hai 224 trở nên thống nhất, giúp cho dễ điền đầy keo vào trong các rãnh khi phân phối hơn. Mặt khác, thiết kế này còn có thể tăng diện tích tiếp xúc giữa keo và vùng thứ nhất bằng cách sử dụng rãnh thứ nhất 221 và rãnh thứ hai 224

mà khác nhau về kết cấu, nhờ đó nâng cao lực dính giữa PCB 1 và linh kiện.

Theo cách tùy chọn, độ sâu của rãnh thứ nhất 221 và/hoặc độ sâu của rãnh thứ hai 224 không lớn hơn độ dày của lớp mực 223. Dựa vào FIG.4B, độ sâu của rãnh thứ nhất 221 không lớn hơn độ dày của lớp mực 223. Thiết kế này được dự tính để bảo vệ tấm PCB 1. Vì độ sâu của rãnh thứ nhất 221 và/hoặc độ sâu của rãnh thứ hai 224 không lớn hơn độ dày của lớp mực 223, nên không cần phải xử lý trên tấm PCB 1. Nhờ đó, không cần tới kỹ thuật bổ sung để xử lý tấm, và việc xử lý chỉ được yêu cầu trên lớp mực 223 khi tấm PCB 1 được phủ bằng lớp mực 223 hoặc sau khi tấm PCB 1 được phủ bằng lớp mực 223.

Phần trên đây mô tả PCB theo các phương án thực hiện của sáng chế này, và phần dưới đây mô tả kết cấu đóng gói trong đơn này. Kết cấu đóng gói có thể bao gồm PCB theo phương án bất kỳ trong số các phương án thực hiện thể hiện trên các hình vẽ từ FIG.3A tới FIG.5B. PCB 1 còn được tạo có vi mạch, và các chân của vi mạch được nối với vùng thứ nhất 21 của kết cấu đóng gói. Vi mạch được nối với vùng thứ nhất 22 của kết cấu đóng gói bằng cách sử dụng keo, và các rãnh thứ nhất 221 được điền đầy bằng keo. Tuy nhiên, vì các rãnh thứ nhất 221 hoặc cả các rãnh thứ nhất 221 và các rãnh thứ hai 224 của kết cấu đóng gói được điền đầy bằng keo, lực dính giữa vi mạch và PCB 1 được tăng cường đáng kể, và thiết kế của các rãnh này có thể nâng cao độ bền chống cắt của keo và PCB 1.

Phần trên đây mô tả kết cấu đóng gói theo các phương án thực hiện của sáng chế này, và phần dưới đây mô tả thiết bị đầu cuối sử dụng kết cấu đóng gói trong đơn này. Kết cấu đóng gói của thiết bị đầu cuối là kết cấu đóng gói theo giải pháp nêu trên, hoặc PCB theo phương án bất kỳ trong số các phương án thực hiện thể hiện trên các hình vẽ từ FIG.3A tới FIG.5B.

Phần trên đây mô tả thiết bị đầu cuối theo các phương án thực hiện của sáng chế này, và phần dưới đây mô tả kết cấu đóng gói việc xử lý phương pháp theo các phương án thực hiện của sáng chế này. Dựa vào FIG.6. FIG.6 là sơ đồ của một phương án thực hiện của kết cấu đóng gói việc xử lý phương pháp theo các phương án thực hiện của sáng chế này. Như được thể hiện trên FIG.6, phương pháp có thể bao gồm các bước sau.

601: Xử lý các đệm thứ nhất trong vùng thứ nhất của vùng hàn linh kiện của PCB.

Các đệm thứ nhất được nối với mạch trong PCB, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện qua mối hàn. Vùng hàn linh kiện bao gồm vùng thứ nhất và vùng thứ nhất, và vùng thứ nhất là vùng trống.

Đệm thứ nhất là kết cấu để hàn với vi mạch chân trong quá trình đóng gói PCB và vi mạch. Đệm thứ nhất là kết cấu bố trí trên bề mặt của PCB và nối với mạch trong PCB sau khi mạch trong PCB được in.

603: Phủ lớp mực lên vùng trống. Lớp mực có thể là lớp mực phủ lên lá đồng trên PCB. Lớp mực này có thể được phủ lên bề mặt của PCB ngoại trừ các đệm, để tránh được sự ngắn mạch gây ra bởi mối hàn trong quá

trình sử dụng, và tăng tuổi thọ của PCB. Lớp mực này cũng được xem như lớp kháng hàn hoặc lớp chắn hàn.

604: Xử lý các rãnh thứ nhất trong vùng trống.

Các rãnh thứ nhất được định vị trong vùng trống, và rãnh thứ nhất có thể có hình dạng bất kỳ miễn là vùng trống có kết cấu ba chiều.

Có thể thấy rõ rằng các rãnh thứ nhất được định vị trong vùng thứ nhất, khiến cho bề mặt của vùng thứ nhất không phải là kết cấu phẳng, mà là kết cấu ba chiều. Một mặt, diện tích tiếp xúc giữa vùng thứ nhất và keo được tăng, nâng cao lực dính giữa PCB và linh kiện. Mặt khác, sau khi keo đông tụ, thiết kế của các rãnh thứ nhất có chức năng giữ tương tự với chức năng giữ của chốt, tránh được dịch chuyển tương đối giữa vùng thứ nhất và linh kiện. Nhờ đó, trong trường hợp bị rơi hoặc lắc mạnh, vấn đề nứt keo hoặc sự lỏng hoặc thậm chí nứt mối hàn không xuất hiện. Hơn nữa, thiết kế của các rãnh thứ nhất có thể nâng cao độ bền chống cắt của keo và PCB.

Theo cách tùy chọn, trước bước 603, phương pháp này còn có thể bao gồm bước sau.

602: Xử lý các đệm thứ hai trong vùng trống.

Đệm thứ hai có thể được định vị trong rãnh thứ nhất, và đệm thứ hai được cách điện với mạch hoặc linh kiện trên PCB. Nói cách khác, các đệm trống được bổ sung trong vùng thứ nhất. Lý do tại sao các đệm thứ hai được bố trí trong vùng thứ nhất đó là việc xử lý đệm thứ hai là tương tự

với việc xử lý đệm thứ nhất, và do đó không cần tới các quá trình kỹ thuật bổ sung, và đệm thứ hai chỉ cần được tạo khi đệm thứ nhất được tạo. Điều này giúp giảm độ phức tạp xử lý, và tăng hiệu quả chế tạo của kết cấu đóng gói.

Cần chú ý rằng nếu đệm thứ hai là đệm NSMD, rãnh thứ nhất có thể là rãnh quanh đệm NSMD. Việc xử lý rãnh thứ nhất trong bước 604 có thể được hoàn thành trước khi phủ mực trong bước 603. Ngoài ra, việc xử lý đệm thứ nhất là gần như tương tự với việc xử lý của đệm thứ hai, và nhờ đó trên PCB in mạch, đệm thứ nhất có thể được xử lý trước đệm thứ hai, hoặc đệm thứ hai được xử lý trước đệm thứ nhất, hoặc đệm thứ nhất và đệm thứ hai được xử lý đồng thời. Do đó, không có mối quan hệ thứ tự tuyệt đối giữa bước 602 và bước 601.

Theo cách tùy chọn, rãnh thứ nhất được định vị giữa đệm thứ hai và lớp mực trong vùng thứ nhất, rãnh thứ nhất là rãnh hình khuyên, và đệm thứ hai được định vị bên trong vòng trong của rãnh thứ nhất.

Cần chú ý rằng, đối với sự bổ sung đệm thứ hai và mối quan hệ về vị trí giữa rãnh thứ nhất và đệm thứ hai, sự tham chiếu có thể được thực hiện tới phần mô tả của phương án thực hiện thể hiện trên FIG.4. Các chi tiết sẽ không được mô tả lại ở đây.

Theo cách tùy chọn, phương pháp nêu trên còn bao gồm bước sau.

605: Xử lý các rãnh thứ hai trong vùng trống.

Chiều rộng của rãnh thứ hai và chiều rộng của rãnh thứ nhất là giống

hoặc khác nhau, và độ sâu của rãnh thứ hai và độ sâu của rãnh thứ nhất là giống hoặc khác nhau. Nói cách khác, rãnh thứ hai khác với rãnh thứ nhất về thiết kế, với các khác biệt về cả độ sâu rãnh và chiều rộng rãnh. Dĩ nhiên, sự khác biệt còn có thể nằm ở hình dạng và sự bố trí. Với các sơ đồ thiết kế này, rãnh thứ nhất và rãnh thứ hai có thể kết hợp với nhau, nâng cao lực dính giữa PCB và linh kiện.

Cần chú ý rằng, đối với chiều rộng, độ sâu, hình dạng và sự bố trí của rãnh thứ hai và chiều rộng, độ sâu, hình dạng và sự bố trí của rãnh thứ nhất, sự tham chiếu có thể được thực hiện tới phần mô tả của phương án thực hiện thể hiện trên FIG.5A. Các chi tiết sẽ không được mô tả lại ở đây. Theo cách tùy chọn, rãnh thứ nhất nối thông với rãnh thứ hai. Một mặt, thiết kế này được dự tính để làm cho rãnh thứ nhất và rãnh thứ hai thông nhất, giúp cho dễ điền đầy keo vào trong các rãnh khi phân phối hơn. Mặt khác, thiết kế này còn có thể tăng diện tích tiếp xúc giữa keo và vùng thứ nhất bằng cách sử dụng rãnh thứ nhất và rãnh thứ hai mà khác nhau về kết cấu, nhờ đó nâng cao lực dính giữa PCB và linh kiện.

Cần chú ý rằng, đối với cách nối của rãnh thứ hai và rãnh thứ nhất, sự tham chiếu có thể được thực hiện tới phần mô tả của phương án thực hiện thể hiện trên FIG.5B. Các chi tiết sẽ không được mô tả lại ở đây.

Theo cách tùy chọn, độ sâu của rãnh thứ nhất và/hoặc độ sâu của rãnh thứ hai không lớn hơn độ dày của lớp mực. Thiết kế này được dự tính để bảo vệ tấm PCB. Vì độ sâu của rãnh không lớn hơn độ dày của lớp mực,

nên không cần phải xử lý trên tấm PCB. Nhờ đó, không cần tới kỹ thuật bổ sung để xử lý tấm, và việc xử lý chỉ được yêu cầu trên lớp mực khi tấm PCB được phủ bằng lớp mực hoặc sau khi tấm PCB được phủ bằng lớp mực.

Tất cả hoặc một vài phương án thực hiện nêu trên có thể được thực hiện bằng cách sử dụng phần mềm, phần cứng, phần sụn, hoặc kết hợp của chúng. Khi phần mềm được sử dụng để thực hiện các phương án thực hiện, các phương án thực hiện có thể được thực hiện toàn bộ hoặc một phần trong dạng của sản phẩm chương trình máy tính.

Sản phẩm chương trình máy tính bao gồm một hoặc nhiều lệnh máy tính. Khi các lệnh chương trình máy tính được nạp và thực thi trên máy tính, các quá trình hoặc các chức năng theo các phương án thực hiện sáng chế được tạo toàn bộ hoặc một phần. Máy tính có thể là máy tính đa dụng, máy tính chuyên dụng, mạng máy tính, hoặc thiết bị lập trình được khác. Lệnh máy tính có thể được lưu trong phương tiện lưu trữ máy tính đọc được hoặc có thể được truyền từ phương tiện lưu trữ máy tính đọc được này tới phương tiện lưu trữ máy tính đọc được khác. Ví dụ, các lệnh máy tính có thể được truyền từ trang mạng, máy tính, máy chủ, hoặc trung tâm dữ liệu này tới trang mạng, máy tính, máy chủ, hoặc trung tâm dữ liệu khác theo cách có dây (ví dụ, bằng cáp đồng trục, sợi quang, hoặc đường dây thuê bao số (DSL)) hoặc cách không dây (ví dụ, bằng tia hồng ngoại, sóng vô tuyến, hoặc vi sóng). Phương tiện lưu trữ máy tính đọc được có

thể là phương tiện sử dụng được bất kỳ truy nhập được bởi máy tính, hoặc thiết bị lưu trữ dữ liệu, như máy chủ hoặc trung tâm dữ liệu, tích hợp một hoặc nhiều phương tiện sử dụng được. Phương tiện sử dụng được có thể là phương tiện từ (ví dụ, đĩa mềm, đĩa cứng, hoặc băng từ), phương tiện quang (ví dụ, DVD), phương tiện bán dẫn (ví dụ, đĩa thể rắn (Đĩa thể rắn-SSD)), hoặc phương tiện tương tự.

Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ có thể hiểu rõ rằng, để tạo điều kiện thuận lợi cho việc mô tả, đối với quá trình làm việc chi tiết của hệ thống, thiết bị, và cụm nêu trên, có thể tham khảo quá trình tương ứng trong các phương án thực hiện phương pháp nêu trên, và các chi tiết không được mô tả lại trong bản mô tả này.

Theo một vài phương án thực hiện đưa ra trong đơn này, cần hiểu rằng hệ thống, thiết bị, và phương pháp đã bộc lộ có thể được thực hiện theo các cách khác. Ví dụ, phương án thực hiện thiết bị đã mô tả chỉ là một ví dụ. Ví dụ, việc chia cụm chỉ là chia về mặt chức năng logic và có thể chia theo kiểu khác trên thực tế. Ví dụ, các cụm hoặc các thành phần có thể được kết hợp hoặc tích hợp vào hệ thống khác, hoặc một vài dấu hiệu có thể được bỏ qua hoặc không được thực hiện. Ngoài ra, các ghép nối chung hoặc các ghép nối trực tiếp đã thể hiện hoặc đã bộc lộ hoặc các kết nối truyền thông có thể được thực hiện qua một vài giao diện, các ghép nối gián tiếp hoặc các kết nối truyền thông giữa các thiết bị hoặc các cụm, hoặc các kết nối điện, các kết nối cơ học, hoặc các dạng kết nối khác.

Các cụm mô tả dưới dạng các phần riêng biệt có thể hoặc không tách biệt về mặt vật lý. Các phần thể hiện dưới dạng các cụm có thể hoặc không phải là các cụm vật lý, và có thể được định vị trong một vị trí hoặc phân bố trên các cụm mạng. Một vài hoặc tất cả cụm có thể được lựa chọn phụ thuộc vào yêu cầu thực tế để đạt được các mục đích của các giải pháp của các phương án thực hiện.

Ngoài ra, các cụm chức năng theo các phương án thực hiện sáng chế có thể được tích hợp vào một cụm xử lý, hoặc mỗi một trong số các cụm có thể tồn tại độc lập về mặt vật lý, hoặc hai hoặc nhiều cụm được tích hợp vào một cụm. Cụm đã tích hợp có thể được thực hiện trong dạng phần cứng, hoặc có thể được thực hiện trong dạng cụm chức năng phần mềm.

Yêu cầu bảo hộ

1. Bảng mạch in (printed circuit board, PCB) bao gồm vùng hàn linh kiện được đặt trên PCB, trong đó vùng hàn linh kiện tương ứng với kích thước của linh kiện và bao gồm vùng thứ nhất và vùng thứ hai; các đệm thứ nhất được đặt trong vùng thứ nhất, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện này qua hàn; và vùng thứ hai là vùng trống, các rãnh thứ nhất được đặt trong vùng thứ hai, và vùng thứ hai được tạo kết cấu để nối với linh kiện này bằng cách sử dụng keo dán;

trong đó vùng thứ hai được phủ bằng lớp mực, các tấm đệm thứ hai còn được đặt trong vùng thứ hai, rãnh thứ nhất được đặt giữa đệm thứ hai và lớp mực, và đệm thứ hai được cách ly khỏi mạch trong hoặc linh kiện trên PCB.

2. PCB theo điểm 1, trong đó các rãnh thứ hai còn được đặt trong vùng thứ hai, trong đó độ rộng của rãnh thứ hai và độ rộng của rãnh thứ nhất là giống nhau hoặc khác nhau, và độ sâu của rãnh thứ hai và độ sâu của rãnh thứ nhất là giống nhau hoặc khác nhau.

3. PCB theo điểm 2, trong đó rãnh thứ nhất truyền thông với rãnh thứ hai.

4. PCB theo điểm 2 hoặc 3, trong đó độ sâu của rãnh thứ nhất và/hoặc độ sâu của rãnh thứ hai không lớn hơn độ dày của lớp mực.

5. Phương pháp xử lý bảng mạch in (printed circuit board, PCB) bao gồm các bước:

xử lý các đệm thứ nhất trong vùng thứ nhất của vùng hàn linh kiện của PCB, trong đó các đệm thứ nhất được nối với mạch trong PCB, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện qua hàn, trong đó vùng hàn linh kiện tương ứng với kích thước của linh kiện và bao gồm vùng thứ nhất và vùng thứ hai, và vùng thứ hai là vùng trống;

phủ lớp mạch trên vùng trống; và

xử lý các rãnh thứ nhất trong vùng trống;

trong đó trước khi phủ lớp mực lên vùng trống, phương pháp còn bao gồm bước:

xử lý các tấm đệm thứ hai trong vùng trống, trong đó rãnh thứ nhất được đặt giữa đệm thứ hai và lớp mực, và đệm thứ hai được cách ly khỏi mạch trong hoặc linh kiện trên PCB.

6. Phương pháp xử lý PCB theo điểm 5, trong đó phương pháp còn bao gồm bước:

xử lý các rãnh thứ hai trong vùng trống, trong đó độ rộng của rãnh thứ hai và độ rộng của rãnh thứ nhất là giống nhau hoặc khác nhau, và độ sâu của rãnh thứ hai và độ sâu của rãnh thứ nhất là giống nhau hoặc khác nhau.

7. Thiết bị đầu cuối, trong đó thiết bị đầu cuối bao gồm PCB, trong đó PCB, bao gồm vùng hàn linh kiện được đặt trên PCB, trong đó vùng hàn linh kiện tương ứng với kích thước của linh kiện và bao gồm vùng thứ nhất và vùng thứ hai; các đệm thứ nhất được đặt trong vùng thứ nhất, và các đệm thứ nhất được tạo kết cấu để nối với linh kiện này qua hàn; và vùng thứ hai là vùng trống, các rãnh thứ nhất được đặt trong vùng thứ hai, và vùng thứ hai được tạo kết cấu để nối với linh kiện này bằng cách sử dụng keo dán;

trong đó vùng thứ hai được phủ bằng lớp mực, các tấm đệm thứ hai còn được đặt trong vùng thứ hai, rãnh thứ nhất được đặt giữa đệm thứ hai và lớp mực, và đệm thứ hai được cách ly khỏi mạch trong hoặc linh kiện trên PCB.

8. Thiết bị đầu cuối theo điểm 7, trong đó các rãnh thứ hai còn được đặt trong vùng thứ hai, trong đó độ rộng của rãnh thứ hai và độ rộng của rãnh thứ nhất là giống nhau hoặc khác nhau, và độ sâu của rãnh thứ hai và độ sâu của rãnh thứ nhất là giống nhau hoặc khác nhau.

9. Thiết bị đầu cuối theo điểm 8, trong đó rãnh thứ nhất truyền thông với rãnh thứ hai.

10. Thiết bị đầu cuối theo điểm 8 hoặc 9, trong đó độ sâu của rãnh thứ

nhất và/hoặc độ rộng của rãnh thứ hai không lớn hơn độ dày của lớp mực.

1/8

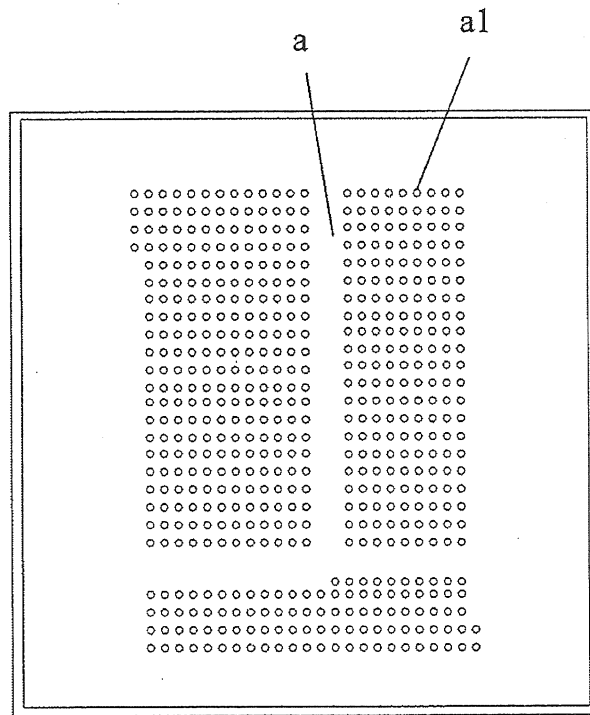


FIG. 1

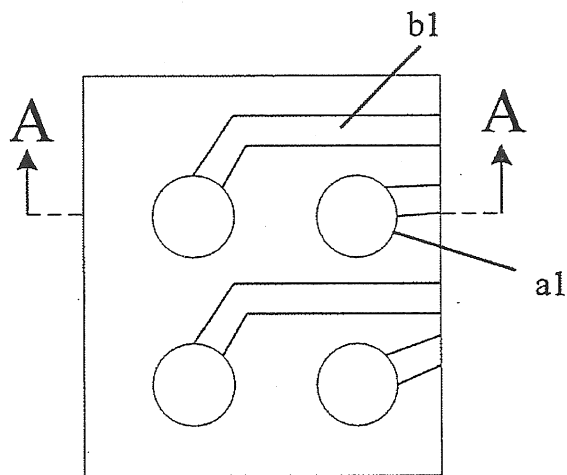


FIG. 2A

2/8

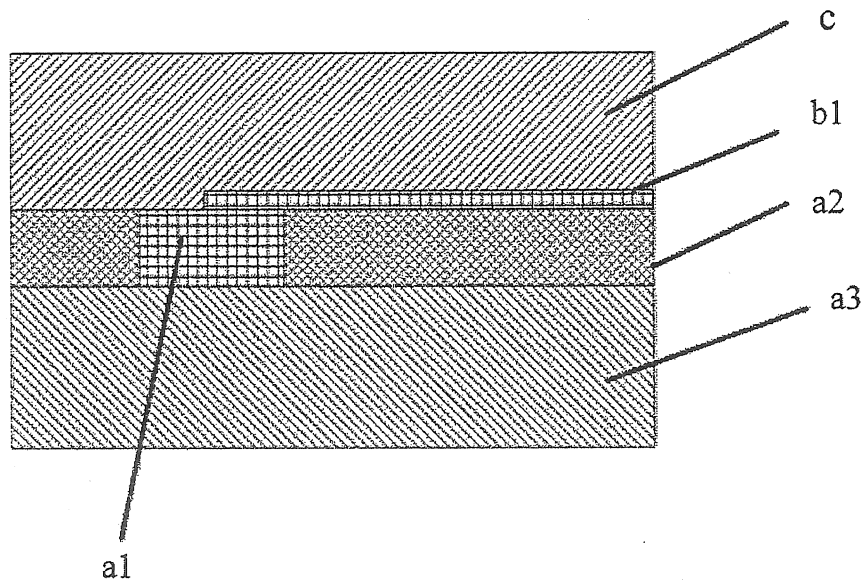


FIG. 2B

3/8

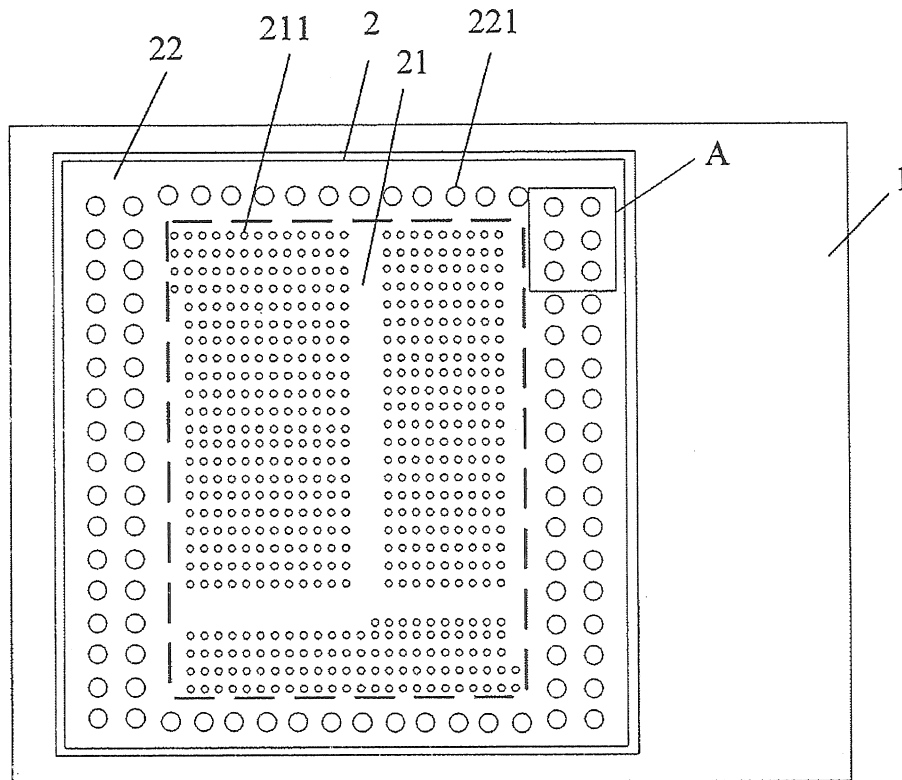


FIG. 3A

4/8

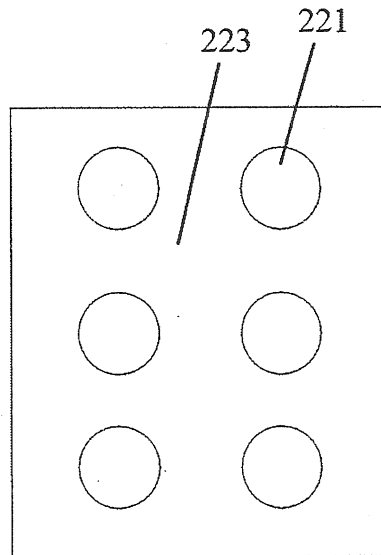


FIG. 3B

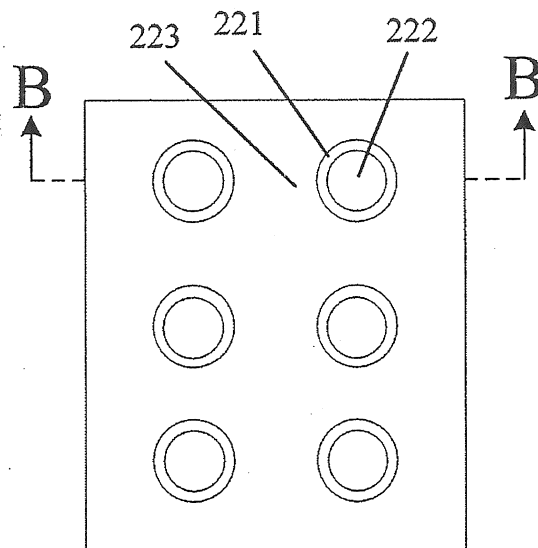


FIG. 4A

5/8

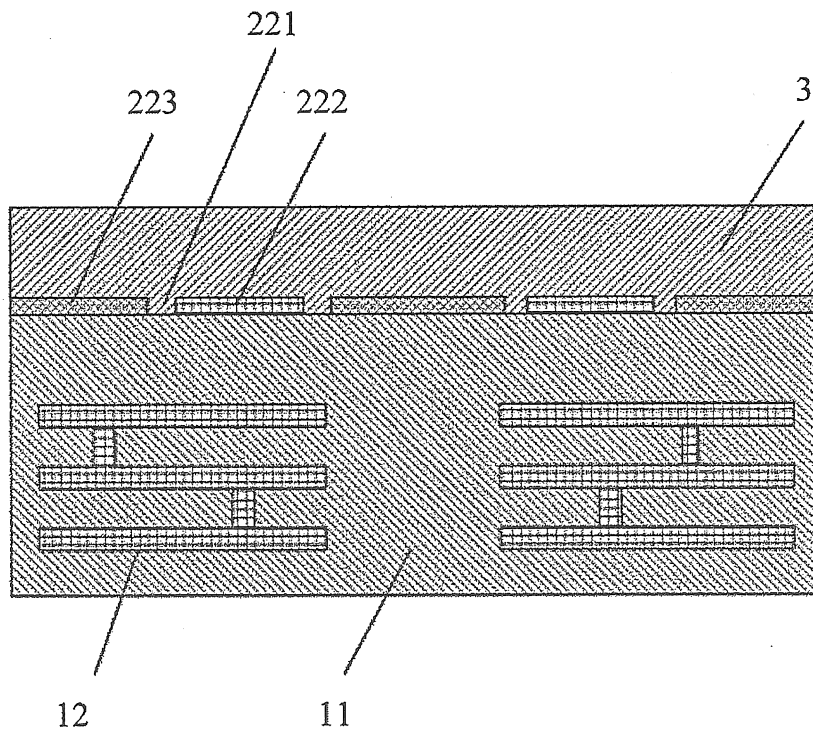


FIG. 4B

6/8

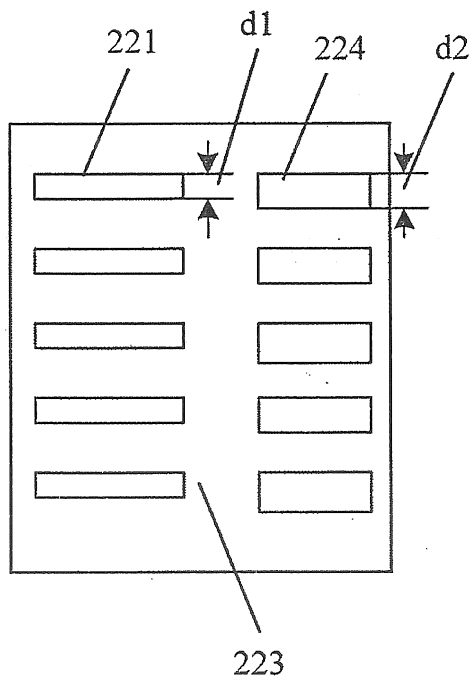


FIG. 5A

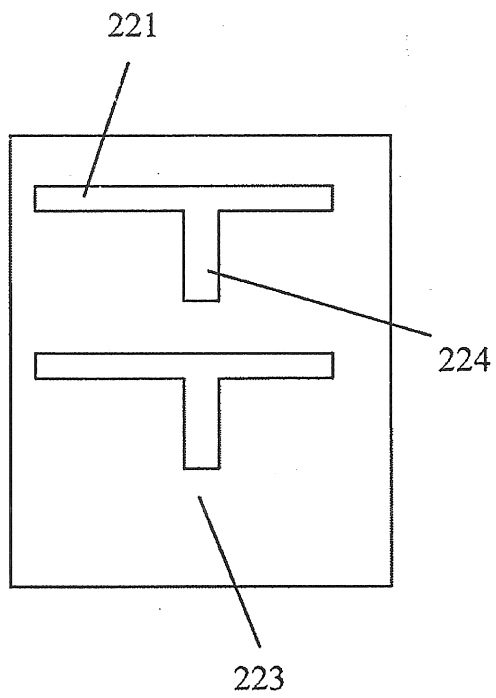


FIG. 5B

7/8

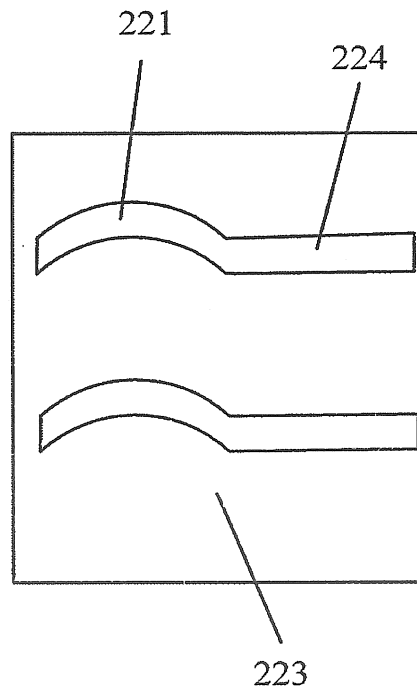


FIG. 5C

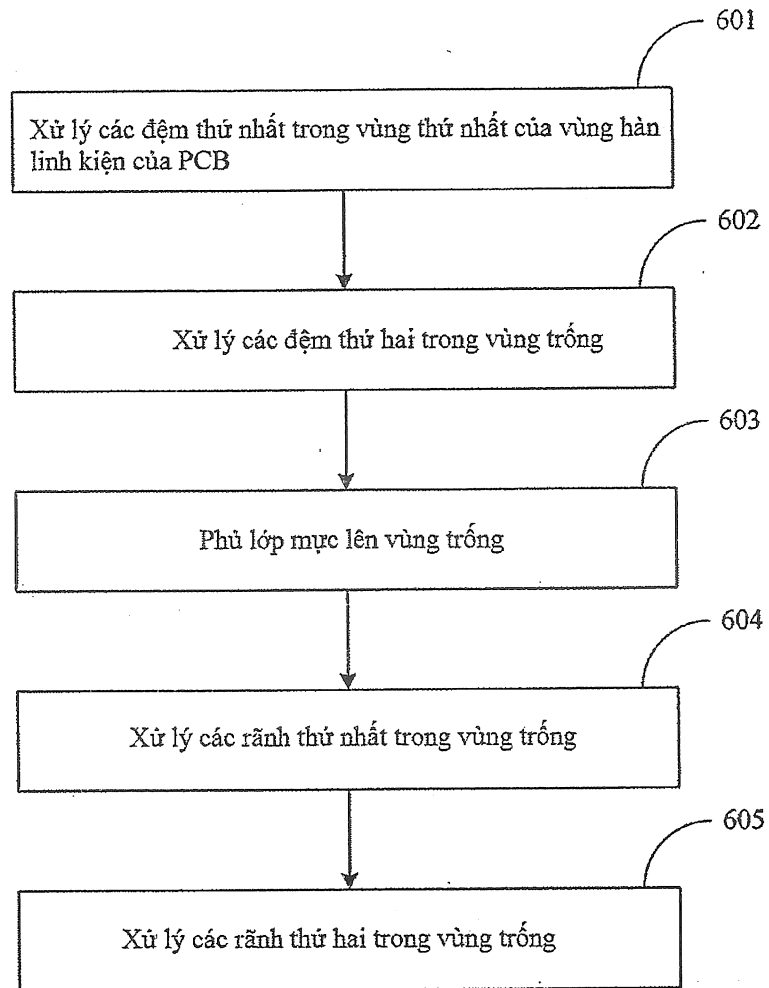


FIG. 6