



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0037227

(51)⁸ G09G 3/36; G06F 3/14

(13) B

(21) 1-2017-05031

(22) 12/12/2017

(30) 10-2017-0099230 04/08/2017 KR

(45) 25/10/2023 427

(43) 25/02/2019 371A

(73) LG Display Co., Ltd. (KR)

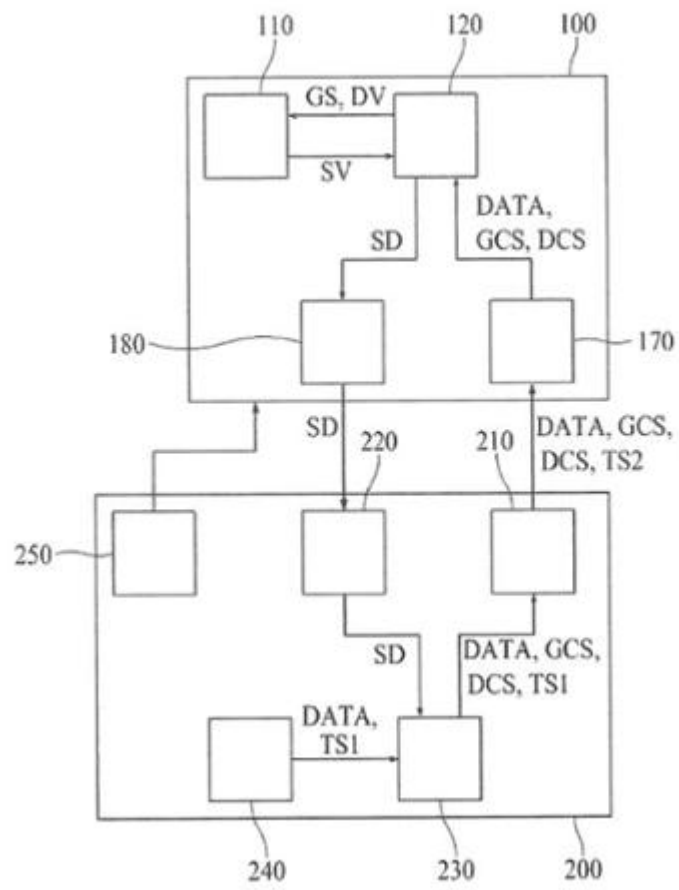
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) Uitaek Jeong (KR); GeunWoo Lee (KR); Jaeyeon Song (KR); Ansu Kim (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) PHƯƠNG PHÁP GIAO TIẾP VÀ THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề cập đến phương pháp giao tiếp mà có thể được áp dụng cho thiết bị hiển thị mà trong đó bộ điều khiển định thời được bố trí ở bảng mạch hệ thống thay vì ở môđun hiển thị, và thiết bị hiển thị dùng phương pháp này. Phương pháp giao tiếp này bao gồm các bước là chuyển đổi dữ liệu video số và các tín hiệu điều khiển thành gói truyền và truyền gói truyền này từ môđun truyền thứ nhất của bảng mạch hệ thống đến môđun nhận thứ nhất của bảng mạch giao diện qua dây cáp, khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền này, và truyền dữ liệu video số và các tín hiệu điều khiển khôi phục được từ môđun nhận thứ nhất đến bộ điều khiển tấm nền hiển thị mà cấp các tín hiệu điều khiển đến tấm nền hiển thị.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp giao tiếp và thiết bị hiển thị dùng phương pháp này.

Tình trạng kỹ thuật của sáng chế

Với sự phát triển của xã hội định hướng thông tin, ngày càng có nhiều yêu cầu khác nhau về các thiết bị hiển thị để hiển thị hình ảnh. Do đó, các thiết bị hiển thị dùng tấm nền phẳng khác nhau, chẳng hạn các thiết bị dùng màn hình tinh thể lỏng (Liquid Crystal Display - LCD), các thiết bị dùng tấm nền hiển thị plasma (Plasma Display Panel - PDP), các thiết bị hiển thị phát sáng hữu cơ, v.v., đang được sử dụng gần đây. Trong số các thiết bị hiển thị này, thì các thiết bị hiển thị phát sáng hữu cơ là được điều khiển với điện áp thấp và có độ dày nhỏ, góc nhìn tốt, và thời gian đáp ứng nhanh.

Các thiết bị hiển thị phát sáng hữu cơ này bao gồm tấm nền hiển thị mà bao gồm các đường dữ liệu, các dòng quét, và các điểm ảnh lần lượt được bố trí ở các vùng điểm ảnh mà được xác định bởi những điểm giao của các đường dữ liệu với các dòng quét, bộ điều khiển quét để cấp các tín hiệu quét vào các dòng quét, bộ điều khiển dữ liệu để cấp các điện áp dữ liệu vào các đường dữ liệu, bộ điều khiển định thời để điều khiển thời điểm hoạt động của mỗi trong số bộ điều khiển quét và bộ điều khiển dữ liệu, và nguồn cấp để cấp các điện áp điều khiển vào các điểm ảnh, bộ điều khiển quét, bộ điều khiển dữ liệu, và bộ điều khiển định thời. Mỗi trong số các điểm ảnh đều bao gồm điốt phát sáng hữu cơ (Organic Light Emitting Diode - OLED), tranzito điều khiển để điều khiển lượng dòng điện được cấp vào OLED nhờ điện áp của điện cực cổng của nó, tranzito quét để cấp điện áp dữ liệu của đường dữ liệu, mà được nối vào đó, vào điện cực cổng của tranzito điều khiển đáp lại tín hiệu quét của dòng quét được nối vào đó, và tụ điện tích trữ để giữ điện áp tại điện cực cổng của tranzito điều khiển trong khoảng thời gian nhất định.

Điện áp ngưỡng của tranzito điều khiển đối với mỗi điểm ảnh có thể bị dịch do các nguyên nhân chẳng hạn như sự thoái hoá của tranzito điều khiển do quá trình hoạt động trong thời gian dài hoặc sự sai lệch tiến trình xử lý xảy ra trong quá trình sản xuất thiết

bị hiển thị phát sáng hữu cơ. Tức là, trong trường hợp cấp cùng một điện áp dữ liệu vào các điểm ảnh, thì dòng điện mà được cấp vào mỗi trong số các OLED cần phải không đổi, nhưng do sự khác nhau giữa các điện áp ngưỡng của các tranzito điều khiển của các điểm ảnh, nên ngay cả khi điện áp dữ liệu bằng nhau được cấp vào các điểm ảnh, thì các dòng điện được cấp vào các OLED của các điểm ảnh vẫn có thể khác nhau. Ngoài ra, các OLED cũng có thể bị thoái hoá do quá trình hoạt động trong thời gian dài, và trong trường hợp này, thì độ sáng của các OLED của các điểm ảnh có thể khác nhau. Vì lý do này, nên ngay cả khi cùng một điện áp dữ liệu được cấp vào các điểm ảnh, thì độ sáng của ánh sáng phát ra từ các OLED của các điểm ảnh vẫn có thể khác nhau. Để giải quyết các vấn đề đó, thì phương pháp bù để bù cho điện áp ngưỡng và khả năng di động của electron của tranzito điều khiển đã được đề xuất.

Điện áp ngưỡng và khả năng di động của electron của tranzito điều khiển có thể được bù bằng phương pháp bù ngoài. Phương pháp bù ngoài là phương pháp mà cấp điện áp dữ liệu định trước vào điểm ảnh, cảm biến điện áp nguồn của tranzito điều khiển qua đường cảm biến, chuyển đổi điện áp cảm biến được thành dữ liệu cảm biến số nhờ sử dụng bộ chuyển đổi tương tự - số, và bù cho dữ liệu video số cần được cấp vào điểm ảnh đó, dựa trên dữ liệu cảm biến.

Gần đây, thiết bị hiển thị phát sáng hữu cơ kiểu chia tách, mà trong đó một số phần tử của thiết bị hiển thị phát sáng hữu cơ được phân tách khỏi thiết bị hiển thị phát sáng hữu cơ và được lắp ở bảng mạch hệ thống ngoài, đã được đề xuất. Ví dụ, bộ điều khiển định thời và nguồn cấp có thể được phân tách khỏi thiết bị hiển thị phát sáng hữu cơ và có thể được lắp ở bảng mạch hệ thống ngoài, và trong trường hợp này, do thiết bị hiển thị phát sáng hữu cơ kiểu chia tách này không bao gồm đầu cắm điện và một số phần tử mà đã được loại bỏ khỏi đó, nên thiết bị hiển thị phát sáng hữu cơ kiểu chia tách sẽ được sản xuất ra mỏng hơn và nhẹ hơn so với thiết bị hiển thị phát sáng hữu cơ theo giải pháp đã biết.

Trong trường hợp mà bộ điều khiển định thời được lắp ở bảng mạch hệ thống ngoài, thì để bảo vệ nội dung bị để lộ ra bên ngoài, thì dữ liệu video số cần phải được mã hoá bằng công nghệ bảo vệ nội dung số băng thông cao (High bandwidth Digital Content Protection - HDCP) và được truyền đến bộ điều khiển dữ liệu. Các ví dụ về giao diện thông thường mà được công nghệ HDCP hỗ trợ bao gồm DVI (Digital Visual

Inteface - giao diện hiển thị số), HDMI (High Definition Multimedia Interface - giao diện đa phương tiện độ phân giải cao), DP (Display Port - cổng hiển thị), v.v..

Tuy nhiên, trong trường hợp thiết bị hiển thị phát sáng hữu cơ này bù điện áp ngưỡng và khả năng di động của electron của tranzito điều khiển nhờ sử dụng phương pháp bù ngoài, thì bộ điều khiển dữ liệu nên truyền dữ liệu cảm biến đến bộ điều khiển định thời của bảng mạch hệ thống. Tuy nhiên, do giao diện được thương mại hoá hiện nay (ví dụ, HDMI) truyền dữ liệu video số trong khoảng thời gian hoạt động và truyền gói độc nhất trong khoảng thời gian xoá màn hình, nên bộ điều khiển dữ liệu không thể truyền dữ liệu cảm biến đến bộ điều khiển định thời của bảng mạch hệ thống. Do đó, cần phải phát triển giao diện mới mà có thể được áp dụng cho thiết bị hiển thị phát sáng hữu cơ kiểu chia tách mà sử dụng phương pháp bù ngoài.

Bản chất kỹ thuật của sáng chế

Do đó, sáng chế đề xuất phương pháp giao tiếp và thiết bị hiển thị dùng phương pháp này mà về cơ bản phòng tránh được một hoặc nhiều vấn đề do những hạn chế và nhược điểm của giải pháp đã biết.

Theo một khía cạnh, sáng chế đề xuất phương pháp giao tiếp mà có thể được áp dụng cho thiết bị hiển thị mà trong đó bộ điều khiển định thời được bố trí ở bảng mạch hệ thống thay vì môđun hiển thị, và thiết bị hiển thị dùng phương pháp này.

Các ưu điểm và các dấu hiệu khác của sáng chế sẽ được mô tả một phần trong phần mô tả sau đây, và một phần sẽ được nhận thấy bởi những người có kiến thức trung bình trong lĩnh vực dựa vào phần mô tả sau đây, hoặc có thể được nhận thấy từ quá trình thực hiện sáng chế. Những mục đích nêu trên và những ưu điểm khác của sáng chế có thể được thực hiện và đạt được nhờ cấu trúc được mô tả cụ thể ở phần mô tả bằng văn bản và các điểm yêu cầu bảo hộ ở đây cũng như các hình vẽ kèm theo.

Để đạt được các ưu điểm này và các ưu điểm khác, và theo mục đích của sáng chế, như được thực hiện và được mô tả theo nghĩa rộng ở đây, thì sáng chế đề xuất phương pháp giao tiếp bao gồm các bước là chuyển đổi dữ liệu video số và các tín hiệu điều khiển thành gói truyền và truyền gói truyền này từ môđun truyền thứ nhất của bảng mạch hệ thống đến môđun nhận thứ nhất của bảng mạch giao diện qua dây cáp, khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền này, và truyền dữ liệu

video số và các tín hiệu điều khiển khôi phục được từ môđun nhận thứ nhất đến bộ điều khiển tám nền hiển thị mà cấp các tín hiệu điều khiển đến tám nền hiển thị.

Theo khía cạnh khác, sáng chế đề xuất thiết bị hiển thị bao gồm tám nền hiển thị, bộ điều khiển tám nền hiển thị để cấp các tín hiệu điều khiển vào tám nền hiển thị này, và bảng mạch giao diện bao gồm môđun nhận thứ nhất, bảng mạch hệ thống bao gồm bộ điều khiển định thời, để xuất ra dữ liệu video số và các tín hiệu điều khiển để điều khiển thời điểm hoạt động của bộ điều khiển tám nền hiển thị, và môđun truyền thứ nhất để giao tiếp với môđun nhận thứ nhất, và dây cáp nối bảng mạch giao diện với bảng mạch hệ thống, trong đó môđun truyền thứ nhất chuyển đổi dữ liệu video số và các tín hiệu điều khiển, mà được nhập vào từ bộ điều khiển định thời, thành gói truyền, và truyền gói truyền này đến môđun nhận thứ nhất qua dây cáp này.

Cần hiểu rằng cả phần mô tả tổng quát nêu trên lẫn phần mô tả chi tiết sau đây của sáng chế là chỉ được nêu làm ví dụ và nhằm mục đích thể hiện sáng chế rõ hơn, như được nêu ở những điểm yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, vốn để cho phép hiểu thêm về sáng chế và được kết hợp vào và cấu thành một phần của đơn này, thể hiện các phương án thực hiện sáng chế, và cùng với phần mô tả, có chức năng giải thích nguyên lý của sáng chế. Trong số các hình vẽ này:

Fig.1 là hình vẽ thể hiện sơ đồ khối của thiết bị hiển thị theo một phương án của sáng chế;

Fig.2 là hình vẽ thể hiện sơ đồ khối của nguồn cấp, bộ điều khiển định thời, môđun truyền thứ nhất, môđun truyền thứ hai, môđun nhận thứ nhất, và môđun nhận thứ hai, mà được thể hiện trên Fig.1;

Fig.3 là hình vẽ thể hiện lưu đồ của phương pháp giao tiếp mà được bảng mạch hệ thống thực hiện trên môđun hiển thị;

Fig.4 là hình vẽ thể hiện lưu đồ của phương pháp giao tiếp mà được môđun hiển thị thực hiện trên bảng mạch hệ thống;

Fig.5 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng mà được xuất ra từ bộ điều

hiển định thời, và tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai mà được xuất ra từ bộ tạo tín hiệu đồng bộ thứ nhất, trong chế độ điều khiển thứ nhất;

Fig.6A và Fig.6B là các hình vẽ thể hiện biểu đồ dạng sóng lần lượt của tín hiệu cho phép dữ liệu thứ nhất và tín hiệu cho phép dữ liệu thứ hai trên Fig.5;

Fig.7 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng mà được xuất ra từ bộ điều khiển định thời, và tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai mà được xuất ra từ bộ tạo tín hiệu đồng bộ thứ nhất, trong chế độ điều khiển thứ hai;

Fig.8 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng mà được xuất ra từ bộ điều khiển định thời, và tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai mà được xuất ra từ bộ tạo tín hiệu đồng bộ thứ nhất, trong chế độ điều khiển thứ ba;

Fig.9 là hình vẽ thể hiện sơ đồ ví dụ của dây cáp trên Fig.2;

Fig.10A và Fig.10B là các hình vẽ thể hiện sơ đồ ví dụ về dữ liệu được truyền bởi các làn của dây cáp trong trường hợp truyền dữ liệu video số qua giao diện V-nhân-một (Vx1) trong chế độ FHD (Full High Definition - độ phân giải cao) 4 byte và trong chế độ FHD 5 byte;

Fig.11A và Fig.11B là các hình vẽ thể hiện sơ đồ ví dụ về dữ liệu được truyền bởi các làn của dây cáp trong trường hợp truyền dữ liệu video số qua giao diện Vx1 trong chế độ UHD (Ultra High Definition - độ phân giải siêu cao) 4 byte và chế độ UHD 5 byte;

Fig.12 là hình vẽ thể hiện hình phối cảnh của thiết bị hiển thị theo một phương án của sáng chế;

Fig.13 là hình vẽ thể hiện sơ đồ khối của môđun hiển thị trên Fig.12; và

Fig.14 là hình vẽ thể hiện sơ đồ mạch điện của điểm ảnh trên Fig.13.

Mô tả chi tiết các phương án thực hiện sáng chế

Các phương án được nêu làm ví dụ của sáng chế sẽ được mô tả chi tiết dựa vào các hình vẽ kèm theo. Cứ khi nào khả thi, thì các số chỉ dẫn giống nhau sẽ được dùng trên suốt các hình vẽ để chỉ các bộ phận giống nhau hoặc tương tự nhau.

Trong bản mô tả này, cần lưu ý rằng các số chỉ dẫn giống nhau, mà đã được dùng để chỉ các phần tử giống nhau trên các hình vẽ khác, thì sẽ được dùng cho các phần tử đó cứ khi nào có thể. Trong phần mô tả sau đây, chức năng và cấu hình mà những người có kiến thức trung bình trong lĩnh vực đã biết và không liên quan đến cấu hình thiết yếu của sáng chế thì sẽ không được mô tả chi tiết. Các thuật ngữ được dùng trong bản mô tả này cần được hiểu như dưới đây.

Các ưu điểm và các dấu hiệu của sáng chế, và những phương pháp thực hiện chúng, sẽ được làm rõ qua những phương án được mô tả sau đây dựa vào các hình vẽ kèm theo. Tuy nhiên, sáng chế có thể được thực hiện theo những dạng khác nhau và không được hiểu là bị giới hạn ở các phương án được nêu ở đây. Thay vào đó, các phương án này được mô tả để sáng chế trở nên rõ ràng và đầy đủ, và sẽ chuyển tải hết phạm vi của sáng chế đến những người có kiến thức trung bình trong lĩnh vực. Ngoài ra, sáng chế chỉ bị giới hạn bởi phạm vi của các điểm yêu cầu bảo hộ.

Hình dạng, kích thước, tỷ số, góc, và số lượng được bộc lộ trên các hình vẽ, để mô tả các phương án của sáng chế, là chỉ được nêu làm ví dụ, do đó, sáng chế không bị giới hạn ở những chi tiết được thể hiện này. Các số chỉ dẫn giống nhau được dùng để chỉ các phần tử giống nhau trong suốt bản mô tả này. Trong phần mô tả sau đây, nếu việc mô tả chi tiết đối với chức năng hoặc kết cấu liên quan đã biết mà được cho là sẽ làm lu mờ điểm quan trọng của sáng chế một cách không cần thiết, thì chúng sẽ không được mô tả chi tiết.

Trong trường hợp mà từ ngữ ‘bao gồm’, ‘có’, và ‘gồm có’ được sử dụng trong bản mô tả này, thì bộ phận khác cũng có thể được thêm vào, trừ khi có từ ngữ ‘duy nhất’ được sử dụng. Các từ ngữ ở dạng số ít có thể bao gồm dạng số nhiều, trừ khi được biểu thị ngược lại.

Khi phân tích một phần tử, thì phần tử đó được hiểu là có bao gồm khoảng sai số, mặc dù không có phần mô tả rõ ràng nào.

Khi mô tả mối quan hệ vị trí, ví dụ, khi mối quan hệ vị trí giữa hai bộ phận được mô tả là ‘trên’, ‘bên trên’, ‘dưới’, và ‘kế tiếp’, thì một hoặc nhiều bộ phận khác cũng có thể được bố trí giữa hai bộ phận đó, trừ khi từ ngữ ‘ngay’ hoặc ‘trực tiếp’, được sử dụng.

Khi mô tả mối quan hệ về thời gian, ví dụ, khi thứ tự thời gian được mô tả là ‘sau khi’, ‘sau đó’, ‘tiếp theo’, và ‘trước khi’, thì trường hợp không liên tục cũng có thể được bao gồm, trừ khi từ ngữ ‘vừa mới’ hoặc ‘ngay’ được sử dụng.

Cần hiểu rằng mặc dù các từ ngữ “thứ nhất”, “thứ hai”, v.v., có thể được dùng ở đây để mô tả các phần tử khác nhau, nhưng các phần tử này không bị giới hạn bởi các từ ngữ này. Các từ ngữ này chỉ được dùng để phân biệt phần tử này với phần tử khác. Ví dụ, phần tử thứ nhất có thể được gọi là phần tử thứ hai, tương tự, phần tử thứ hai có thể được gọi là phần tử thứ nhất, mà không nằm ngoài phạm vi của sáng chế.

Chiều trục X, chiều trục Y, và chiều trục Z không nên chỉ được hiểu là mối quan hệ hình học mà trong đó mối quan hệ giữa chúng là thẳng đứng, mà có thể có sự định hướng rộng hơn trong phạm vi mà trong đó các phần tử theo sáng chế hoạt động đúng chức năng.

Từ ngữ “ít nhất một” cần được hiểu là bao gồm bất kỳ và tất cả các tổ hợp của một hoặc nhiều trong số các mục liên quan được liệt kê. Ví dụ, ý nghĩa của câu “ít nhất một trong số mục thứ nhất, mục thứ hai, và mục thứ ba” biểu thị tổ hợp của tất cả các mục được tạo ra từ hai hoặc nhiều trong số mục thứ nhất, mục thứ hai, và mục thứ ba cũng như mục thứ nhất, mục thứ hai, hoặc mục thứ ba đó.

Các dấu hiệu của các phương án khác nhau của sáng chế có thể được ghép nối hoặc được kết hợp một phần hoặc hoàn toàn với nhau, và có thể được phối hợp hoạt động với nhau theo những cách khác nhau và được điều khiển về mặt kỹ thuật như những người có kiến thức trung bình trong lĩnh vực có thể đủ hiểu. Những phương án của sáng chế có thể được thực hiện một cách độc lập với nhau, hoặc có thể được thực hiện cùng nhau theo mối quan hệ phụ thuộc nhau.

Sau đây, các phương án thực hiện được nêu làm ví dụ của sáng chế sẽ được mô tả chi tiết dựa vào các hình vẽ kèm theo.

Fig.1 là hình vẽ thể hiện sơ đồ khối của thiết bị hiển thị theo một phương án của sáng chế.

Như được thể hiện trên Fig.1, thiết bị hiển thị theo một phương án của sáng chế có thể bao gồm môđun hiển thị 100 và bảng mạch hệ thống 200. Môđun hiển thị 100 có thể được nối với bảng mạch hệ thống 200 qua dây cáp 300 như được thể hiện trên Fig.2.

Ví dụ mà trong đó môđun hiển thị 100 là thiết bị hiển thị phát sáng hữu cơ sẽ được mô tả theo một phương án của sáng chế. Môđun hiển thị 100 có thể bao gồm tám nền hiển thị 110, bộ điều khiển tám nền hiển thị 120, môđun nhận thứ nhất 170, và môđun truyền thứ hai 180.

Tám nền hiển thị 100 có thể bao gồm các đường dữ liệu, các dòng quét, và các điểm ảnh lần lượt được bố trí ở các vùng điểm ảnh mà được xác định bởi các giao điểm của các đường dữ liệu và các dòng quét. Khi tín hiệu quét GS được cấp qua dòng quét tương ứng, thì mỗi trong số các điểm ảnh có thể được cấp điện áp dữ liệu DV qua đường dữ liệu được nối vào đó, và có thể phát ra ánh sáng có độ sáng nhất định nhờ điện áp dữ liệu DV này. Do đó, tám nền hiển thị 100 có thể hiển thị hình ảnh nhờ sử dụng các điểm ảnh này.

Bộ điều khiển tám nền hiển thị 120 có thể nhận dữ liệu video số DATA, tín hiệu điều khiển quét GCS, và tín hiệu điều khiển dữ liệu DCS từ môđun nhận thứ nhất 170. Bộ điều khiển tám nền hiển thị 120 có thể tạo ra các tín hiệu điều khiển để điều khiển tám nền hiển thị 100 theo tín hiệu điều khiển quét GCS và tín hiệu điều khiển dữ liệu DCS, và có thể cấp các tín hiệu điều khiển này vào tám nền hiển thị 100. Bộ điều khiển tám nền hiển thị 120 có thể cấp các tín hiệu quét GS vào các dòng quét của tám nền hiển thị 100 và có thể cấp các điện áp dữ liệu DV vào các đường dữ liệu.

Ngoài ra, bộ điều khiển tám nền hiển thị 120 có thể cảm biến, thông qua các đường điện áp tham chiếu, các điện áp nguồn (tức các điện áp cảm biến SV) của các tranzito điều khiển lần lượt được bố trí trong các điểm ảnh của tám nền hiển thị 100. Bộ điều khiển tám nền hiển thị 120 có thể chuyển đổi các điện áp cảm biến SV thành dữ liệu cảm biến số SD và có thể truyền dữ liệu cảm biến số SD này đến môđun truyền thứ hai 180. Bộ điều khiển tám nền hiển thị 120 có thể giao tiếp với môđun truyền thứ hai 180 qua giao diện B-LVDS (Bus-Low Voltage Differential Signal - buýt-tín hiệu vi sai điện áp thấp).

Môđun nhận thứ nhất 170 có thể nhận dữ liệu video số DATA đã được mã hoá, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2 từ môđun truyền thứ nhất 210 của bảng mạch hệ thống 200 qua dây cáp 300. Môđun nhận thứ nhất 170 có thể giải mã dữ liệu video số DATA đã được mã hoá và có thể truyền dữ liệu video số DATA đã được giải mã và các tín hiệu điều khiển đến bộ điều khiển tám

nền hiển thị 120. Môđun nhận thứ nhất 170 có thể giao tiếp với bộ điều khiển tấm nền hiển thị 120 qua giao diện điểm-điểm nhúng (Embedded Point to point Interface - EPI).

Môđun truyền thứ hai 180 có thể truyền dữ liệu cảm biến SD đến môđun nhận thứ hai 220 của bảng mạch hệ thống 200 qua dây cáp 300. Môđun truyền thứ hai 180 có thể giao tiếp với môđun nhận thứ hai 220 qua giao diện LVDS.

Bảng mạch hệ thống 200 có thể bao gồm môđun truyền thứ nhất 210, môđun nhận thứ hai 220, bộ điều khiển định thời 230, hệ thống trên chip (System on Chip - SoC) 240, và nguồn cấp 250.

SoC 240 có thể bao gồm bộ thay đổi tỷ lệ và có thể chuyển đổi dữ liệu video số đầu vào thành dữ liệu có độ phân giải phù hợp để môđun hiển thị 100 hiển thị. SoC 240 có thể xuất dữ liệu video số DATA và các tín hiệu điều khiển định thời thứ nhất TS1 ra bộ điều khiển định thời 230. Các tín hiệu định thời thứ nhất TS1 này có thể bao gồm tín hiệu đồng bộ dòng Hsync, tín hiệu đồng bộ màn hình thứ nhất Vsync1, tín hiệu cho phép dữ liệu thứ nhất DE1, xung nhịp chấm ảnh CLK, v.v.. SoC 240 có thể giao tiếp với bộ điều khiển định thời 230 qua giao diện LVDS.

Bộ điều khiển định thời 230 có thể nhận dữ liệu video số DATA và các tín hiệu định thời thứ nhất TS1 từ SoC 240, và có thể nhận dữ liệu cảm biến SD từ môđun nhận thứ hai 220. Bộ điều khiển định thời 230 có thể bao gồm bộ nhớ bất biến (ví dụ, bộ nhớ chỉ đọc lập trình được và xoá được bằng điện (Electrically Erasable Programmable Read-Only Memory - EEPROM)) và có thể lưu dữ liệu cảm biến SD vào bộ nhớ này. Bộ điều khiển định thời 230 có thể bù cho dữ liệu video số DATA nhờ sử dụng dữ liệu cảm biến SD này, nhờ đó bù điện áp ngưỡng và khả năng di động của electron của tranzito điều khiển của mỗi trong số các điểm ảnh được bố trí trên tấm nền hiển thị 110.

Bộ điều khiển định thời 230 có thể tạo ra các tín hiệu điều khiển GCS và DCS để điều khiển thời điểm hoạt động của bộ điều khiển tấm nền hiển thị 120 theo các tín hiệu định thời thứ nhất TS1. Bộ điều khiển định thời 230 có thể truyền dữ liệu video số DATA, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ nhất TS1 đến môđun truyền thứ nhất 210. Bộ điều khiển định thời 230 có thể giao tiếp với môđun truyền thứ nhất 210 qua giao diện Vx1.

Môđun truyền thứ nhất 210 có thể tạo ra các tín hiệu định thời thứ hai TS2 từ các tín hiệu định thời thứ nhất TS1, mã hoá dữ liệu video số DATA, và truyền dữ liệu video

số DATA đã được mã hoá, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2, đến môđun nhận thứ nhất 170 qua dây cáp 300.

Môđun truyền thứ nhất 210 có thể giao tiếp với môđun nhận thứ nhất 170 qua giao diện nối tiếp tốc độ cao (ví dụ, giao diện Vx1). Vì giao diện Vx1 là giao diện nối tiếp tốc độ cao không yêu cầu truyền xung nhịp với tần số cố định, nên trong trường hợp sử dụng giao diện Vx1 thì nhiễu EMI (ElectroMagnetic Interference - nhiễu điện từ) được giảm nhiều hơn so với trường hợp sử dụng giao diện LVDS vốn yêu cầu truyền xung nhịp với tần số cố định. Ngoài ra, giao diện Vx1 có thể truyền dữ liệu với tốc độ cao hơn so với giao diện LVDS, nhờ đó giảm số lượng đường dây trong dây cáp so với giao diện LVDS. Tức là, theo một phương án của sáng chế, thì giao diện giao tiếp giữa môđun nhận thứ nhất 170 và môđun truyền thứ nhất 210, mà để truyền lượng dữ liệu lớn, là có thể truyền dữ liệu với tốc độ cao hơn so với giao diện giao tiếp giữa môđun truyền thứ hai 180 và môđun nhận thứ hai 220, nhờ đó giảm thiểu số lượng đường dây của dây cáp.

Môđun nhận thứ hai 220 có thể nhận dữ liệu cảm biến SD từ môđun truyền thứ nhất 180 của môđun hiển thị 100 qua dây cáp 300. Môđun nhận thứ hai 220 có thể truyền dữ liệu cảm biến SD đến bộ điều khiển định thời 230. Môđun nhận thứ hai 220 có thể giao tiếp với bộ điều khiển định thời 230 qua giao diện B-LVDS.

Nguồn cấp 250 có thể tạo ra các điện áp điều khiển để điều khiển môđun truyền thứ nhất 210, môđun nhận thứ hai 220, bộ điều khiển định thời 230, và SoC 240 của bảng mạch hệ thống 200, và có thể cấp các điện áp điều khiển này vào môđun truyền thứ nhất 210, môđun nhận thứ hai 220, bộ điều khiển định thời 230, và SoC 240. Ngoài ra, nguồn cấp 250 cũng có thể tạo ra các điện áp điều khiển để điều khiển môđun hiển thị 100, và có thể cấp các điện áp điều khiển này vào môđun hiển thị 100 qua dây cáp 300.

Fig.2 là hình vẽ thể hiện sơ đồ khối của nguồn cấp, bộ điều khiển định thời, môđun truyền thứ nhất, môđun truyền thứ hai, môđun nhận thứ nhất, và môđun nhận thứ hai, mà được thể hiện trên Fig.1. Fig.3 là hình vẽ thể hiện lưu đồ của phương pháp giao tiếp mà được bảng mạch hệ thống thực hiện trên môđun hiển thị. Fig.4 là hình vẽ thể hiện lưu đồ của phương pháp giao tiếp mà được môđun hiển thị thực hiện trên bảng mạch hệ thống.

Trước hết, phương pháp giao tiếp mà được bảng mạch hệ thống 200 thực hiện trên môđun hiển thị 100 sẽ được mô tả chi tiết dựa vào Fig.2 và Fig.3.

Môđun truyền thứ nhất 210 có thể bao gồm khối bộ đệm đầu vào 211, bộ tạo tín hiệu đồng bộ thứ nhất 212, khối mã hoá dữ liệu 213, và bộ phát Vx1 214.

Khối bộ đệm đầu vào 211 có thể nhận dữ liệu video số DATA, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ nhất TS1 từ bộ điều khiển định thời 230. Bộ điều khiển định thời 230 có thể giao tiếp với môđun truyền thứ nhất 210 qua giao diện Vx1. Trong trường hợp này, bộ điều khiển định thời 230 có thể bao gồm bộ phát Vx1, và khối bộ đệm đầu vào 211 có thể bao gồm bộ thu Vx1. Khối bộ đệm đầu vào 211 có thể truyền các tín hiệu định thời thứ nhất TS1 đến bộ tạo tín hiệu đồng bộ thứ nhất 212, truyền dữ liệu video số DATA đến khối mã hoá dữ liệu 213, và truyền các tín hiệu điều khiển GCS và DCS đến bộ phát Vx1 214. (Bước S101 trên Fig.3)

Bộ tạo tín hiệu đồng bộ thứ nhất 212 có thể tạo ra tín hiệu đồng bộ màn hình thứ hai Vsync2 và tín hiệu cho phép dữ liệu thứ hai DE2 từ tín hiệu đồng bộ màn hình thứ nhất Vsync1, tín hiệu đồng bộ dòng Hsync, và tín hiệu cho phép dữ liệu thứ nhất DE1 mà được bao gồm trong các tín hiệu định thời thứ nhất TS1. Bộ tạo tín hiệu đồng bộ thứ nhất 212 có thể truyền các tín hiệu định thời thứ hai TS2 đến bộ phát Vx1 214.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 có thể tạo ra, theo cách khác, tín hiệu đồng bộ màn hình thứ hai Vsync2 và tín hiệu cho phép dữ liệu thứ hai DE2 trong các chế độ điều khiển từ thứ nhất đến thứ ba của tám nền hiển thị 110. Tín hiệu đồng bộ màn hình thứ hai Vsync2 và tín hiệu cho phép dữ liệu thứ hai DE2, mà được tạo ra trong mỗi trong số các chế độ điều khiển từ thứ nhất đến thứ ba, sẽ được mô tả dưới đây dựa vào Fig.5, Fig.7, và Fig.8. (Bước S102 trên Fig.3)

Khối mã hoá dữ liệu 213 có thể mã hoá dữ liệu video số DATA bằng công nghệ HDCP để ngăn chặn sao chép nội dung, để bảo vệ nội dung bị để lộ ra bên ngoài. Khối mã hoá dữ liệu 213 có thể truyền dữ liệu video số DATA đã được mã hoá đến bộ phát Vx1 214. (Bước S103 trên Fig.3)

Bộ phát Vx1 214 có thể điều khiển thời điểm truyền của mỗi trong số dữ liệu video số DATA đã được mã hoá, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2 theo định thời của mỗi trong số các tín hiệu định thời thứ hai TS2 mà được truyền từ bộ tạo tín hiệu đồng bộ thứ nhất 212. Cụ thể là, bộ phát Vx1 214 có thể

chuyển đổi các tín hiệu định thời thứ hai TS2 và các tín hiệu điều khiển GCS và DCS, vốn là các tín hiệu tương tự, thành dạng dữ liệu số. Sau đó, bộ phát Vx1 214 có thể chuyển đổi mỗi trong số dữ liệu video số DATA đã được mã hoá, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2, thành gói truyền Vx1 theo định thời của mỗi trong số các tín hiệu định thời thứ hai TS2, và có thể truyền gói truyền Vx1 này đến môđun nhận thứ nhất 170 qua dây cáp 300. (Bước S104 trên Fig.3)

Môđun nhận thứ nhất 170 có thể bao gồm bộ thu Vx1 171, bộ khôi phục dữ liệu 172, và bộ tạo tín hiệu đồng bộ thứ hai 173.

Bộ thu Vx1 171 có thể khôi phục dữ liệu video số DATA đã được mã hoá, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2 từ gói truyền Vx1 mà được truyền từ môđun truyền thứ nhất 210 qua dây cáp 300. Bộ thu Vx1 171 này có thể truyền dữ liệu video số DATA đã được mã hoá đến bộ khôi phục dữ liệu 172. Bộ thu Vx1 171 có thể chuyển đổi các tín hiệu điều khiển GCS và DCS và các tín hiệu định thời thứ hai TS2, mà có dạng dữ liệu số, thành các tín hiệu tương tự, và có thể truyền các tín hiệu tương tự này đến bộ tạo tín hiệu đồng bộ thứ hai 173. (Bước S105 trên Fig.3)

Bộ khôi phục dữ liệu 172 có thể khôi phục dữ liệu video số DATA đã được mã hoá, nhờ sử dụng thuật toán khôi phục HDCP. Bộ khôi phục dữ liệu 172 có thể truyền dữ liệu video số DATA khôi phục được đến bộ tạo tín hiệu đồng bộ thứ hai 173. (Bước S106 trên Fig.3)

Bộ tạo tín hiệu đồng bộ thứ hai 173 có thể truyền dữ liệu video số DATA khôi phục được và các tín hiệu điều khiển GCS và DCS đến bộ điều khiển tấm nền hiển thị 120 theo định thời của mỗi trong số các tín hiệu định thời thứ hai TS2. Bộ tạo tín hiệu đồng bộ thứ hai 173 có thể giao tiếp với bộ điều khiển tấm nền hiển thị 120 qua EPI. Trong trường hợp này, bộ tạo tín hiệu đồng bộ thứ hai 173 có thể bao gồm bộ phát EPI, và bộ điều khiển tấm nền hiển thị 120 có thể bao gồm bộ thu EPI. (Bước S107 trên Fig.3)

Thứ hai, phương pháp giao tiếp mà được môđun hiển thị 100 thực hiện trên bảng mạch hệ thống 200 sẽ được mô tả chi tiết dựa vào Fig.2 và Fig.4.

Môđun truyền thứ hai 180 có thể nhận dữ liệu cảm biến SD từ bộ điều khiển tấm nền hiển thị 120 qua giao diện B-LVDS. (Bước S201 trên Fig.4)

Môđun truyền thứ hai 180 có thể giao tiếp với môđun nhận thứ hai 220 của bảng mạch hệ thống 200 qua dây cáp 300 nhờ sử dụng giao diện LVDS mà trong đó số lượng xung nhịp được giảm xuống và tốc độ truyền tăng lên so với giao diện B-LVDS, do đó, số lượng làn của dây cáp 300 được giảm. (Bước S202 trên Fig.4)

Môđun nhận thứ hai 220 có thể chuyển đổi dữ liệu cảm biến SD dựa trên giao diện LVDS thành dữ liệu cảm biến dựa trên giao diện B-LVDS và có thể truyền dữ liệu cảm biến này đến bộ điều khiển định thời 230. Tức là, môđun nhận thứ hai 220 có thể giao tiếp với bộ điều khiển định thời 230 qua giao diện B-LVDS. Trong trường hợp này, bộ điều khiển định thời 230 có thể bao gồm bộ thu B-LVDS. Bộ điều khiển định thời 230 có thể nhận dữ liệu cảm biến SD nhờ sử dụng bộ thu B-LVDS này. (Bước S203 trên Fig.4)

Ngoài ra, nguồn cấp 250 của bảng mạch hệ thống 200 có thể cấp các điện áp điều khiển vào môđun truyền thứ nhất 210, môđun nhận thứ hai 220, bộ điều khiển định thời 230, và SoC 240 của bảng mạch hệ thống 200. Ngoài ra, nguồn cấp 250 cũng có thể cấp các điện áp điều khiển này vào môđun hiển thị 100 qua dây cáp 300. Ví dụ, nguồn cấp 250 có thể cấp công suất vào Vin, mà được cấp đến các con chip tích hợp (Integrated Chip - IC) điều khiển nguồn, điện áp mức thấp ELVSS và điện áp mức cao EVDD để điều khiển các OLED của các điểm ảnh của tấm nền hiển thị 110, và điện áp nối đất GND, đến môđun hiển thị 100 qua dây cáp 300.

Như đã mô tả trên đây, theo một phương án của sáng chế, thì bộ điều khiển định thời 230 có thể được lắp ở bảng mạch hệ thống 200 thay vì ở môđun hiển thị 100, và môđun truyền và môđun nhận có thể được bố trí ở mỗi trong số môđun hiển thị 100 và bảng mạch hệ thống 200 này. Kết quả là, theo một phương án của sáng chế, hoạt động giao tiếp hai chiều có thể được thực hiện qua dây cáp 300, do đó, ở thiết bị hiển thị phát sáng hữu cơ sử dụng phương pháp bù ngoài, tuy bộ điều khiển định thời 230 được bố trí ở bảng mạch hệ thống 200, nhưng vẫn tạo ra được giao diện mới để truyền dữ liệu video số DATA của bộ điều khiển định thời 230 của bảng mạch hệ thống 200 đến môđun hiển thị 100, và truyền dữ liệu cảm biến SD, mà cảm biến được từ tấm nền hiển thị 110, từ môđun hiển thị 100 đến bộ điều khiển định thời 230 của bảng mạch hệ thống 200.

Ngoài ra, theo một phương án của sáng chế, nguồn cấp 250 cũng như bộ điều khiển định thời 230 có thể được bố trí ở bảng mạch hệ thống 200 thay vì ở môđun hiển thị 100, và các điện áp điều khiển có thể được cấp đến môđun hiển thị 100 qua dây cáp 300. Kết quả là, theo một phương án của sáng chế, ngoài nguồn cấp 250 ra, thì đầu cắm điện, để nhận công suất, cũng có thể được loại bỏ khỏi thiết bị hiển thị, nhờ đó tạo ra thiết bị hiển thị mỏng nhẹ.

Fig.5 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng mà được xuất ra từ bộ điều khiển định thời, và tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai mà được xuất ra từ bộ tạo tín hiệu đồng bộ thứ nhất, trong chế độ điều khiển thứ nhất.

Sau đây, phương pháp để tạo ra, bởi bộ tạo tín hiệu đồng bộ thứ nhất 212, tín hiệu đồng bộ màn hình thứ hai Vsync2 và tín hiệu cho phép dữ liệu thứ hai DE2 trong chế độ điều khiển thứ nhất, sẽ được mô tả chi tiết dựa vào Fig.5.

Như được thể hiện trên Fig.5, chế độ điều khiển thứ nhất là chế độ bù khả năng di động của electron để cảm biến điện áp nguồn của tranzito điều khiển để bù cho khả năng di động của electron của tranzito điều khiển của mỗi điểm ảnh của tấm nền hiển thị 110 ngay khi thiết bị hiển thị được bật lên.

Bộ điều khiển định thời 230 xuất ra tín hiệu đồng bộ màn hình thứ nhất Vsync1, tín hiệu đồng bộ dòng Hsync, tín hiệu cho phép dữ liệu thứ nhất DE1, và các tín hiệu điều khiển TTL1 trong chế độ điều khiển thứ nhất này. Ngoài ra, bộ điều khiển định thời 230 cũng xuất ra dữ liệu video số DATA chỉ bao gồm dữ liệu video cảm biến thứ nhất trong chế độ điều khiển thứ nhất. Dữ liệu video cảm biến thứ nhất này biểu thị dữ liệu mà cần được cấp đến mỗi trong số các điểm ảnh để bù cho khả năng di động của electron của tranzito điều khiển.

Trong chế độ điều khiển thứ nhất này, thì tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất. Các xung cho phép dữ liệu của một nhóm tín hiệu cho phép dữ liệu thứ nhất DE1 có thể được tạo ra trong khoảng thời gian từ 30 ms (mili giây) đến 200 ms. Trong trường hợp các xung cho phép dữ liệu của nhóm đó được tạo ra trong khoảng thời gian 30 ms, thì nhóm đó có thể bao gồm khoảng 8500 xung cho phép dữ liệu.

Trong chế độ điều khiển thứ nhất, thì tín hiệu đồng bộ dòng Hsync được tạo ra dưới dạng điện áp logic thứ nhất trong một khoảng thời gian nhất định. Ví dụ, tín hiệu đồng bộ dòng Hsync có thể được tạo ra dưới dạng điện áp logic thứ nhất trong khoảng thời gian khoảng 750 ns (nano giây) sau khi đã hết khoảng từ ba đến bảy chu kỳ dòng sau khi xung cho phép dữ liệu cuối cùng của tín hiệu cho phép dữ liệu thứ nhất DE1 đi xuống. Điện áp logic thứ nhất có thể là điện áp cao, và điện áp logic thứ hai có thể là điện áp thấp.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 tạo ra tín hiệu đồng bộ màn hình thứ hai Vsync2 dưới dạng điện áp logic thứ nhất trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất và tín hiệu đồng bộ dòng Hsync được tạo ra dưới dạng điện áp logic thứ nhất. Do đó, tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ nhất trong một khoảng thời gian nhất định.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 làm trễ tín hiệu cho phép dữ liệu thứ nhất DE1 một lượng bằng khoảng ba đến bảy chu kỳ dòng để tạo ra tín hiệu cho phép dữ liệu thứ hai DE2, để xuất ra tín hiệu cho phép dữ liệu thứ hai DE2 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai.

Xung cho phép dữ liệu của tín hiệu cho phép dữ liệu thứ nhất DE1 có thể được đồng bộ với dữ liệu video số DATA như được thể hiện trên Fig.6A, và trong trường hợp này, nó có thể chỉ thị khoảng thời gian mà trong đó dữ liệu video số DATA này được truyền. Ngoài ra, xung cho phép dữ liệu của tín hiệu cho phép dữ liệu thứ hai DE2 cũng có thể được đồng bộ với gói điều khiển CTR và dữ liệu video số DATA như được thể hiện trên Fig.6B, và trong trường hợp này, nó có thể chỉ thị hoạt động truyền gói điều khiển CTR và dữ liệu video số DATA. Trên Fig.6A và Fig.6B, ký hiệu CT biểu thị khoảng cách nối xung nhịp (clock training).

Ngoài ra, bộ tạo tín hiệu đồng bộ thứ nhất 212 làm trễ các tín hiệu điều khiển TTL1 từ bộ điều khiển định thời 230 một lượng khoảng ba đến bảy chu kỳ dòng để xuất ra các tín hiệu điều khiển TTL2 đã được làm trễ.

Do đó, bộ phát Vx1 214 của môđun truyền thứ nhất 210 có thể truyền gói truyền, mà thu được bằng cách chuyển đổi dữ liệu video số DATA đã được nén, các tín hiệu

điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2, đến môđun nhận thứ nhất 170 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai. Ngoài ra, môđun truyền thứ hai 180 có thể truyền dữ liệu cảm biến SD đến môđun nhận thứ hai 220 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai.

Fig.7 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng mà được xuất ra từ bộ điều khiển định thời, và tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai mà được xuất ra từ bộ tạo tín hiệu đồng bộ thứ nhất, trong chế độ điều khiển thứ hai.

Sau đây, phương pháp để tạo ra, bởi bộ tạo tín hiệu đồng bộ thứ nhất 212, tín hiệu đồng bộ màn hình thứ hai Vsync2 và tín hiệu cho phép dữ liệu thứ hai DE2 trong chế độ điều khiển thứ hai, sẽ được mô tả chi tiết dựa vào Fig.7.

Như được thể hiện trên Fig.7, chế độ điều khiển thứ hai là chế độ bù khả năng di động của electron để cảm biến điện áp nguồn của tranzito điều khiển để bù cho khả năng di động của electron của tranzito điều khiển của mỗi trong số các điểm ảnh trong khoảng thời gian mà trong đó thiết bị hiển thị được bật lên để hiển thị hình ảnh. Trong chế độ điều khiển thứ nhất, ngay khi thiết bị hiển thị được bật lên, thì hoạt động cảm biến được thực hiện trước khi hiển thị hình ảnh. Ngược lại, trong chế độ điều khiển thứ hai, thì hình ảnh được hiển thị trong khoảng thời gian hoạt động, và hoạt động cảm biến được thực hiện trong khoảng thời gian xoá màn hình. Đó là sự khác biệt giữa chế độ điều khiển thứ nhất và chế độ điều khiển thứ hai.

Bộ điều khiển định thời 230 xuất ra tín hiệu đồng bộ màn hình thứ nhất Vsync1, tín hiệu đồng bộ dòng Hsync, tín hiệu cho phép dữ liệu thứ nhất DE1, và các tín hiệu điều khiển TTL1 trong chế độ điều khiển thứ hai này. Ngoài ra, bộ điều khiển định thời 230 xuất ra dữ liệu video số DATA chỉ bao gồm dữ liệu video hiển thị thứ nhất và dữ liệu video cảm biến thứ hai trong chế độ điều khiển thứ hai này. Dữ liệu video hiển thị thứ nhất này biểu thị dữ liệu mà cần được cấp đến mỗi trong số các điểm ảnh để hiển thị hình ảnh. Dữ liệu video cảm biến thứ hai này biểu thị dữ liệu mà cần được cấp đến mỗi trong số các điểm ảnh để bù cho khả năng di động của electron của tranzito điều khiển.

Trong chế độ điều khiển thứ hai, thì tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất trong một khoảng thời gian nhất định. Khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất là tương ứng với khoảng thời gian xoá màn hình, và khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ hai là tương ứng với khoảng thời gian hoạt động.

Trong chế độ điều khiển thứ hai này, thì tín hiệu cho phép dữ liệu thứ nhất DE1 có thể bao gồm các xung cho phép dữ liệu hiển thị mà được tạo ra trong khoảng thời gian hoạt động, và các xung cho phép dữ liệu cảm biến mà được tạo ra trong khoảng thời gian xoá màn hình. Số lượng xung cho phép dữ liệu hiển thị có thể lớn hơn số lượng xung cho phép dữ liệu cảm biến. Ví dụ, số lượng xung cho phép dữ liệu hiển thị có thể là 2160, và số lượng xung cho phép dữ liệu cảm biến có thể là từ 77 đến 80.

Trong chế độ điều khiển thứ hai, thì tín hiệu đồng bộ dòng Hsync có thể được tạo ra trong một khoảng thời gian nhất định, và, ví dụ, có thể được tạo ra dưới dạng điện áp logic thứ nhất cứ mỗi khoảng thời gian hoạt động một lần.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 cho phép tín hiệu đồng bộ màn hình thứ hai Vsync2 tăng lên tới điện áp logic thứ nhất tại thời điểm mà tín hiệu đồng bộ màn hình thứ nhất Vsync1 giảm xuống đến điện áp logic thứ hai. Ngoài ra, bộ tạo tín hiệu đồng bộ thứ nhất 212 cho phép tín hiệu đồng bộ màn hình thứ hai Vsync2 giảm xuống đến điện áp logic thứ hai trước thời điểm tăng lên của xung cho phép dữ liệu hiển thị thứ nhất của khoảng thời gian hoạt động của tín hiệu cho phép dữ liệu thứ nhất DE1.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 làm trễ tín hiệu cho phép dữ liệu thứ nhất DE1 một lượng bằng khoảng ba đến bảy chu kỳ dòng để tạo ra tín hiệu cho phép dữ liệu thứ hai DE2, để xuất ra tín hiệu cho phép dữ liệu thứ hai DE2 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai.

Do đó, bộ phát Vx1 214 của môđun truyền thứ nhất 210 có thể truyền gói truyền, mà thu được bằng cách chuyển đổi dữ liệu video số DATA đã được nén, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2, đến môđun nhận thứ nhất 170 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai. Ngoài ra, môđun truyền thứ hai 180 có thể

truyền dữ liệu cảm biến SD đến môđun nhận thứ hai 220 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai.

Fig.8 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng mà được xuất ra từ bộ điều khiển định thời, và tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai mà được xuất ra từ bộ tạo tín hiệu đồng bộ thứ nhất, trong chế độ điều khiển thứ ba.

Như được thể hiện trên Fig.8, chế độ điều khiển thứ ba là chế độ bù điện áp ngưỡng để cảm biến điện áp nguồn của tranzito điều khiển để bù cho điện áp ngưỡng của tranzito điều khiển của mỗi trong số các điểm ảnh trước khi thiết bị hiển thị được tắt đi.

Bộ điều khiển định thời 230 xuất ra tín hiệu đồng bộ màn hình thứ nhất Vsync1, tín hiệu đồng bộ dòng Hsync, tín hiệu cho phép dữ liệu thứ nhất DE1, và dữ liệu video số DATA trong chế độ điều khiển thứ ba này. Dữ liệu video số DATA này có thể bao gồm dữ liệu video hiển thị thứ hai VDATA2 và dữ liệu video cảm biến thứ ba. Dữ liệu video cảm biến thứ ba này có thể bao gồm dữ liệu cảm biến màu đỏ SRD, dữ liệu cảm biến màu xanh lục SGD, dữ liệu cảm biến màu xanh lam SBD, và dữ liệu cảm biến màu trắng SWD. Dữ liệu video hiển thị thứ hai VDATA2 có thể là dữ liệu màu đen để khởi tạo điện cực cổng của tranzito điều khiển trước khi cảm biến điện áp nguồn của tranzito điều khiển. Dữ liệu video cảm biến thứ ba này biểu thị dữ liệu mà cần được cấp đến mỗi trong số các điểm ảnh để bù cho điện áp ngưỡng của tranzito điều khiển.

Trong chế độ điều khiển thứ ba, thì tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất trong một khoảng thời gian nhất định. Khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất là tương ứng với khoảng thời gian xoá màn hình, và khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ hai là tương ứng với khoảng thời gian hoạt động.

Trong chế độ điều khiển thứ ba này, thì tín hiệu cho phép dữ liệu thứ nhất DE1 có thể bao gồm các xung cho phép dữ liệu hiển thị mà được tạo ra trong khoảng thời gian hoạt động, và các xung cho phép dữ liệu cảm biến mà được tạo ra trong khoảng thời gian xoá màn hình. Số lượng xung cho phép dữ liệu cảm biến của một nhóm có thể lớn hơn số lượng xung cho phép dữ liệu hiển thị của nhóm đó. Ví dụ, các xung cho phép dữ liệu

cảm biến của nhóm đó có thể được tạo ra trong khoảng thời gian từ 30 ms đến 200 ms. Trong trường hợp các xung cho phép dữ liệu cảm biến của nhóm đó được tạo ra trong khoảng thời gian 30 ms, thì nhóm đó có thể bao gồm khoảng 8500 xung cho phép dữ liệu.

Trong chế độ điều khiển thứ ba, thì tín hiệu đồng bộ dòng Hsync có thể được tạo ra nhiều lần trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 cho phép tín hiệu đồng bộ màn hình thứ hai Vsync2 tăng lên tới điện áp logic thứ nhất tại thời điểm mà tín hiệu đồng bộ màn hình thứ nhất Vsync1 giảm xuống đến điện áp logic thứ hai. Ngoài ra, bộ tạo tín hiệu đồng bộ thứ nhất 212 cho phép tín hiệu đồng bộ màn hình thứ hai Vsync2 giảm xuống đến điện áp logic thứ hai trước thời điểm tăng lên của xung cho phép dữ liệu hiển thị thứ nhất của khoảng thời gian hoạt động của tín hiệu cho phép dữ liệu thứ nhất DE1. Ngoài ra, bộ tạo tín hiệu đồng bộ thứ nhất 212 cũng có thể tạo ra tín hiệu đồng bộ màn hình thứ hai Vsync2 dưới dạng điện áp logic thứ nhất trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ nhất Vsync1 được tạo ra dưới dạng điện áp logic thứ nhất và tín hiệu đồng bộ dòng Hsync được tạo ra dưới dạng điện áp logic thứ nhất.

Độ dài (độ dài khoảng thời gian logic thứ hai) của khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai là có thể có các giá trị khác nhau, dựa trên khoảng thời gian mà trong đó dữ liệu video hiển thị thứ hai VDATA2 và dữ liệu cảm biến màu đỏ SRD được truyền, và khoảng thời gian mà trong đó mỗi trong số dữ liệu cảm biến màu xanh lục SGD, dữ liệu cảm biến màu xanh lam SBD, và dữ liệu cảm biến màu trắng SWD được truyền. Tức là, do dữ liệu video hiển thị thứ hai VDATA2 cần được truyền trước khi dữ liệu cảm biến màu đỏ SRD được truyền, nên độ dài khoảng thời gian logic thứ hai của tín hiệu đồng bộ màn hình thứ hai Vsync2, mà tương ứng với khoảng thời gian mà trong đó dữ liệu video hiển thị thứ hai VDATA2 và dữ liệu cảm biến màu đỏ SRD được truyền, là có thể dài hơn độ dài khoảng thời gian logic thứ hai của tín hiệu đồng bộ màn hình thứ hai Vsync2 mà tương ứng với khoảng thời gian mà trong đó mỗi trong số dữ liệu cảm biến màu xanh lục SGD, dữ liệu cảm biến màu xanh lam SBD, và dữ liệu cảm biến màu trắng SWD được truyền.

Bộ tạo tín hiệu đồng bộ thứ nhất 212 làm trễ tín hiệu cho phép dữ liệu thứ nhất DE1 một lượng bằng khoảng ba đến bảy chu kỳ dòng để tạo ra tín hiệu cho phép dữ liệu thứ hai DE2, để xuất ra tín hiệu cho phép dữ liệu thứ hai DE2 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai.

Do đó, bộ phát Vx1 214 của môđun truyền thứ nhất 210 có thể truyền gói truyền, mà thu được bằng cách chuyển đổi dữ liệu video số DATA đã được nén, các tín hiệu điều khiển GCS và DCS, và các tín hiệu định thời thứ hai TS2, đến môđun nhận thứ nhất 170 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai. Ngoài ra, môđun truyền thứ hai 180 có thể truyền dữ liệu cảm biến SD đến môđun nhận thứ hai 220 trong khoảng thời gian mà trong đó tín hiệu đồng bộ màn hình thứ hai Vsync2 được tạo ra dưới dạng điện áp logic thứ hai.

Như đã mô tả trên đây, tần số của tín hiệu đồng bộ màn hình thứ hai Vsync2, mà lần lượt tương ứng với các chế độ điều khiển từ thứ nhất đến thứ ba, là khác nhau. Trong chế độ điều khiển thứ nhất và chế độ điều khiển thứ ba, thì ít nhất 8500 xung cho phép dữ liệu được tạo ra trong chu kỳ điện áp logic thứ hai của tín hiệu đồng bộ màn hình thứ hai Vsync2. Ngược lại, trong chế độ điều khiển thứ hai, thì 2160 xung cho phép dữ liệu hiển thị và ít xung cho phép dữ liệu cảm biến hơn so với số lượng xung cho phép dữ liệu hiển thị này được tạo ra trong chu kỳ điện áp logic thứ hai của tín hiệu đồng bộ màn hình thứ hai Vsync2, đối với độ phân giải UHD. Do đó, độ dài khoảng thời gian logic thứ hai của tín hiệu đồng bộ màn hình thứ hai Vsync2, mà tương ứng với chế độ điều khiển thứ nhất, là dài hơn so với của tín hiệu đồng bộ màn hình thứ hai Vsync2 mà tương ứng với chế độ điều khiển thứ hai. Ngoài ra, độ dài khoảng thời gian logic thứ hai của tín hiệu đồng bộ màn hình thứ hai Vsync2, mà tương ứng với chế độ điều khiển thứ ba, cũng dài hơn so với của tín hiệu đồng bộ màn hình thứ hai Vsync2 mà tương ứng với chế độ điều khiển thứ hai.

Fig.9 là hình vẽ thể hiện sơ đồ ví dụ của dây cáp trên Fig.2.

Như được thể hiện trên Fig.9, dây cáp 300 có thể bao gồm các chân công suất, các làn truyền Vx1 là Vx1L, các làn truyền TTL là TTLL, và các làn truyền LVDS là LVDSL.

Như được thể hiện trên Fig.9, các chân công suất này có thể bao gồm chân điện áp mức cao EVDP mà điện áp mức cao EVDD, để điều khiển các OLED của các điểm ảnh của tấm nền hiển thị 110, được cấp qua đó, chân điện áp mức thấp EVSP mà điện áp mức thấp EVSS được cấp qua đó, chân công suất vào VinP mà công suất vào Vin, mà được cấp đến các IC điều khiển nguồn của bộ điều khiển tấm nền hiển thị 120, được cấp qua đó, và chân nối đất GNDP mà điện áp nối đất GND được cấp qua đó.

Các làn truyền Vx1 là Vx1L có thể là các làn để truyền gói truyền Vx1 mà được truyền từ bộ phát Vx1 214 của môđun truyền thứ nhất 210. Số lượng làn truyền Vx1 là Vx1L có thể được thiết đặt dựa trên số lượng byte truyền trên mỗi làn và độ phân giải của môđun hiển thị 100. Điều này sẽ được mô tả dưới đây dựa vào Fig.10A, Fig.10B, Fig.11A, và Fig.11B.

Các làn truyền TTL là TTL có thể là các làn để truyền các tín hiệu giữa môđun truyền thứ nhất 210 và môđun nhận thứ nhất 170, để xác thực HDCP.

Các làn truyền LVDS là LVDSL có thể là các làn để truyền tín hiệu vi sai điện áp thấp mà được truyền từ môđun truyền thứ hai 180.

Fig.10A và Fig.10B là các hình vẽ thể hiện sơ đồ ví dụ về dữ liệu được truyền bởi các làn của dây cáp trong trường hợp truyền dữ liệu video số qua giao diện V-nhân-một (Vx1) trong chế độ FHD 4 byte và chế độ FHD 5 byte.

Như được thể hiện trên Fig.10A và Fig.10B, FHD là độ phân giải 1920×1080 , chế độ 4 byte là chế độ truyền dữ liệu video số màu đỏ, xanh lục, xanh lam, và trắng với 4 byte trên mỗi làn, và chế độ 5 byte là chế độ truyền dữ liệu video số màu đỏ, xanh lục, xanh lam, và trắng với 5 byte trên mỗi làn.

Trên Fig.10A và Fig.10B, thì R1, W1, G1, và B1 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 1 đến thứ 160 mà được cấp các điện áp dữ liệu qua IC điều khiển nguồn thứ nhất của bộ điều khiển tấm nền hiển thị 120, và R2, W2, G2, và B2 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 161 đến thứ 320 mà được cấp các điện áp dữ liệu qua IC điều khiển nguồn thứ hai của bộ điều khiển tấm nền hiển thị 120. Ngoài ra, R3, W3, G3, và B3 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 321 đến thứ 480 mà được cấp các điện áp dữ liệu qua IC điều khiển nguồn thứ ba của bộ điều khiển tấm nền hiển thị 120, và R4, W4, G4, và B4 biểu thị các phần của dữ liệu

video số mà cần được cấp đến các điểm ảnh từ thứ 481 đến thứ 640 mà được cấp các điện áp dữ liệu qua IC điều khiển nguồn thứ tư của bộ điều khiển tám nền hiển thị 120. Ngoài ra, R12, W12, G12, và B12 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 1761 đến thứ 1920 mà được cấp các điện áp dữ liệu qua IC điều khiển nguồn thứ mười hai của bộ điều khiển tám nền hiển thị 120. Ngoài ra, trên Fig.10A và Fig.10B, ký hiệu R1[9:2] biểu thị dữ liệu R1 có từ 2 đến 9 bit.

Trong chế độ 4 byte, thì dữ liệu 32 bit có thể được truyền trên mỗi làn. Trong trường hợp này, dữ liệu RGBW 40 bit cần được truyền đến một IC điều khiển nguồn, và nếu có mười hai IC điều khiển nguồn, thì cần đến mười lăm làn (tức $40 \times 12 / 32 = 15$), như được thể hiện trên Fig.10A.

Trong chế độ 5 byte, thì dữ liệu 40 bit có thể được truyền trên mỗi làn. Trong trường hợp này, dữ liệu RGBW 40 bit cần được truyền đến một IC điều khiển nguồn, và nếu có mười hai IC điều khiển nguồn, thì cần đến mười hai làn (tức $40 \times 12 / 40 = 12$), như được thể hiện trên Fig.10B.

Tức là, số lượng làn cần thiết để truyền dữ liệu video số trong chế độ 5 byte là nhỏ hơn so với chế độ 4 byte. Do đó, theo một phương án của sáng chế, khi số lượng byte của dữ liệu video số mà có khả năng được truyền vào một làn là tăng lên, thì kích thước của dây cáp được giảm xuống.

Fig.11A và Fig.11B là các hình vẽ thể hiện sơ đồ ví dụ về dữ liệu được truyền bởi các làn của dây cáp trong trường hợp truyền dữ liệu video số qua giao diện Vx1 trong chế độ UHD 4 byte và chế độ UHD 5 byte.

Như được thể hiện trên Fig.11A và Fig.11B, UHD là độ phân giải 3840×2160 , chế độ 4 byte là chế độ truyền dữ liệu video số màu đỏ, xanh lục, xanh lam, và trắng với 4 byte trên mỗi làn, và chế độ 5 byte là chế độ truyền dữ liệu video số màu đỏ, xanh lục, xanh lam, và trắng với 5 byte trên mỗi làn.

Trên Fig.11A và Fig.11B, R1, W1, G1, và B1 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 1 đến thứ 192, và R2, W2, G2, và B2 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 193 đến thứ 384. Ngoài ra, R20, W20, G20, và B20 biểu thị các phần của dữ liệu video số mà cần được cấp đến các điểm ảnh từ thứ 3649 đến thứ 3840 mà được cấp các điện áp dữ liệu.

Ngoài ra, trên Fig.11A và Fig.11B, ký hiệu R1[9:2] biểu thị dữ liệu R1 có từ 2 đến 9 bit.

Trong chế độ 4 byte, thì dữ liệu 32 bit có thể được truyền trên mỗi lần. Trong trường hợp này, dữ liệu RGBW 40 bit cần được truyền đến một IC điều khiển nguồn, và nếu có hai mươi IC điều khiển nguồn, thì cần đến hai mươi lần (tức $40 \times 20 / 32 = 25$), như được thể hiện trên Fig.11A.

Trong chế độ 5 byte, thì dữ liệu 40 bit có thể được truyền trên mỗi lần. Trong trường hợp này, dữ liệu RGBW 40 bit cần được truyền đến một IC điều khiển nguồn, và nếu có hai mươi IC điều khiển nguồn, thì cần đến hai mươi lần (tức $40 \times 20 / 40 = 20$), như được thể hiện trên Fig.11B.

Tức là, số lượng lần cần thiết để truyền dữ liệu video số trong chế độ 5 byte là nhỏ hơn so với chế độ 4 byte. Do đó, theo một phương án của sáng chế, khi số lượng byte của dữ liệu video số mà có khả năng được truyền vào một lần là tăng lên, thì kích thước của dây cáp được giảm xuống.

Fig.12 là hình vẽ thể hiện hình phối cảnh của thiết bị hiển thị theo một phương án của sáng chế.

Như được thể hiện trên Fig.12, thiết bị hiển thị theo một phương án của sáng chế có thể bao gồm môđun hiển thị 100, bảng mạch hệ thống 200, và dây cáp 300.

Như được thể hiện trên Fig.12, môđun hiển thị 100 có thể bao gồm tám nền hiển thị 110, các IC điều khiển nguồn 121, các màng dẻo 122, bảng mạch nguồn 140, dây cáp dẻo 150, bảng mạch giao diện 160, môđun nhận thứ nhất 170, và môđun truyền thứ hai 180. Ở đây, các IC điều khiển nguồn 121, các màng dẻo 122, bảng mạch nguồn 140, dây cáp dẻo 150, và bảng mạch giao diện 160 có thể tương ứng với bộ điều khiển tám nền hiển thị 120.

Tám nền hiển thị 110 có thể bao gồm đế dưới 111 và đế trên 112. Đế dưới 111 có thể được tạo ra từ thủy tinh, nhựa, và/hoặc các vật liệu tương tự, và đế trên 112 có thể được tạo ra từ màng nhựa, màng bao bọc, màng chắn, v.v..

Bộ điều khiển tám nền hiển thị 120 có thể bao gồm bộ điều khiển quét và các IC điều khiển nguồn 121 tương ứng với bộ điều khiển dữ liệu. Các IC điều khiển nguồn 121 có thể lần lượt được gắn lên các màng dẻo 122. Mỗi trong số các màng dẻo 122 có thể được gắn lên đế dưới 111 của tám nền hiển thị 110 và bảng mạch nguồn 140.

Bảng mạch nguồn 140 có thể được bố trí với số lượng nhiều, và các bảng mạch nguồn 140 này có thể được nối với bảng mạch giao diện 160 qua dây cáp dẻo 150. Đầu nối có thể được bố trí ở mỗi trong số bảng mạch giao diện 160 và các bảng mạch nguồn 140 để được nối với nhau qua dây cáp dẻo 150.

Mỗi trong số môđun nhận thứ nhất 170 và môđun truyền thứ hai 180 có thể được thực hiện dưới dạng mạch tích hợp (Integrated Circuit - IC). Trong trường hợp này, môđun truyền thứ hai 180 có thể được gọi là IC truyền serdes (Serializer/Deserializer - bộ nối tiếp hoá/bộ giải nối tiếp) (serdes Tx), và môđun nhận thứ nhất 170 có thể được gọi là IC nhận serdes (serdes Rx). Serdes (serializer/deserializer - bộ nối tiếp hoá/bộ giải nối tiếp) là quá trình giao tiếp mà trong đó dữ liệu song song được chuyển đổi thành dữ liệu nối tiếp, và dữ liệu nối tiếp này được truyền qua làn định trước. Cụ thể là, hoạt động chuyển đổi dữ liệu song song thành dữ liệu nối tiếp có thể được gọi là hoạt động nối tiếp hoá, hoạt động chuyển đổi dữ liệu nối tiếp thành dữ liệu song song có thể được gọi là hoạt động giải nối tiếp, và serdes có thể là thuật ngữ chỉ bộ nối tiếp hoá và bộ giải nối tiếp này. Môđun nhận thứ nhất 170 và môđun truyền thứ hai 180 có thể được gắn lên bảng mạch giao diện 160.

Như được thể hiện trên Fig.12, bảng mạch hệ thống 200 có thể bao gồm môđun truyền thứ nhất 210, môđun nhận thứ hai 220, bộ điều khiển định thời 230, SoC 240, và nguồn cấp 250.

Mỗi trong số môđun truyền thứ nhất 210 và môđun nhận thứ hai 220 có thể được thực hiện dưới dạng IC. Trong trường hợp này, môđun truyền thứ nhất 210 có thể được gọi là IC truyền serdes (serdes Tx), và môđun nhận thứ hai 220 có thể được gọi là IC nhận serdes (serdes Rx). Môđun truyền thứ nhất 210 và môđun nhận thứ hai 220 có thể được gắn lên bảng mạch hệ thống 200.

Mỗi trong số bộ điều khiển định thời 230, SoC 240, và nguồn cấp 250 có thể được thực hiện dưới dạng IC, nhờ đó có thể được gắn lên bảng mạch hệ thống 200.

Dây cáp 300 có thể nối bảng mạch giao diện 160 đến bảng mạch hệ thống 200. Đầu nối có thể được bố trí ở mỗi trong số bảng mạch giao diện 160 và bảng mạch hệ thống 200 để được nối với nhau qua dây cáp 300.

Fig.13 là hình vẽ thể hiện sơ đồ khối của môđun hiển thị trên Fig.12.

Sau đây, các phần tử của môđun hiển thị này sẽ được mô tả chi tiết dựa vào Fig.13. Ví dụ mà trong đó môđun hiển thị 100 là thiết bị hiển thị phát sáng hữu cơ sẽ được mô tả theo một phương án của sáng chế.

Như được thể hiện trên Fig.13, tấm nền hiển thị 110 có thể bao gồm vùng hiển thị (hay vùng hoạt động) AA và vùng không hiển thị (hay vùng không hoạt động) NAA được bố trí gần vùng hiển thị AA. Vùng hiển thị AA có thể là vùng mà ở đó các điểm ảnh P được bố trí để hiển thị hình ảnh. Các đường dữ liệu từ D1 đến Dm (trong đó m là số nguyên dương lớn hơn hoặc bằng hai), các đường điện áp tham chiếu từ R1 đến Rp (trong đó p là số nguyên dương lớn hơn hoặc bằng hai), các dòng quét từ S1 đến Sn (trong đó n là số nguyên dương lớn hơn hoặc bằng hai), và các đường tín hiệu cảm biến từ SE1 đến SEn, có thể được bố trí ở tấm nền hiển thị 110. Các đường dữ liệu từ D1 đến Dm và các đường điện áp tham chiếu từ R1 đến Rp có thể giao với các dòng quét từ S1 đến Sn và các đường tín hiệu cảm biến từ SE1 đến SEn. Các đường dữ liệu từ D1 đến Dm có thể song song với các đường điện áp tham chiếu từ R1 đến Rp. Các dòng quét từ S1 đến Sn có thể song song với các đường tín hiệu cảm biến từ SE1 đến SEn.

Mỗi trong số các điểm ảnh P có thể được nối với một trong số các đường dữ liệu từ D1 đến Dm, một trong số các đường điện áp tham chiếu từ R1 đến Rp, một trong số các dòng quét từ S1 đến Sn, và một trong số các đường tín hiệu cảm biến từ SE1 đến SEn. Như được thể hiện trên Fig.14, mỗi trong số các điểm ảnh P của tấm nền hiển thị 110 có thể bao gồm OLED và các tranzito để cấp dòng điện đến OLED đó. Mỗi trong số các điểm ảnh P ở vùng hiển thị AA sẽ được mô tả chi tiết dưới đây dựa vào Fig.14.

Như được thể hiện trên Fig.13, bộ điều khiển tấm nền hiển thị 120 có thể bao gồm bộ điều khiển quét 130 và bộ điều khiển dữ liệu 121D.

Như được thể hiện trên Fig.14, bộ điều khiển dữ liệu 121D có thể bao gồm các IC điều khiển nguồn 121. Mỗi trong số các IC điều khiển nguồn 121 này có thể bao gồm khối cấp điện áp dữ liệu và khối cảm biến.

Khối cấp điện áp dữ liệu này có thể được nối với các đường dữ liệu để cấp các điện áp dữ liệu vào các đường dữ liệu. Khối cấp điện áp dữ liệu này có thể nhận dữ liệu video số DATA và tín hiệu điều khiển dữ liệu DCS từ môđun nhận thứ nhất 170. Khối cấp điện áp dữ liệu này có thể chuyển đổi dữ liệu video số DATA thành các điện áp dữ

liệu theo tín hiệu điều khiển dữ liệu DCS, và có thể lần lượt cấp các điện áp dữ liệu này đến các đường dữ liệu.

Khối cảm biến có thể cấp điện áp tham chiếu vào các đường điện áp tham chiếu từ R1 đến Rp, cảm biến các điện áp nguồn của các tranzito điều khiển của các điểm ảnh P qua các đường điện áp tham chiếu từ R1 đến Rp này, chuyển đổi các điện áp cảm biến được thành dữ liệu cảm biến số, và xuất dữ liệu cảm biến số này ra môđun truyền thứ hai 180.

Bộ điều khiển quét 130 có thể bao gồm khối xuất tín hiệu quét 131 và khối xuất tín hiệu cảm biến 132.

Khối xuất tín hiệu quét 131 có thể cấp các tín hiệu quét vào các dòng quét từ S1 đến Sn theo tín hiệu điều khiển quét GCS mà được nhập vào từ môđun nhận thứ nhất 170. Khối xuất tín hiệu cảm biến 132 có thể cấp các tín hiệu cảm biến vào các đường tín hiệu cảm biến từ SE1 đến SE_n theo tín hiệu điều khiển quét GCS mà được nhập vào từ môđun nhận thứ nhất 170.

Mỗi trong số khối xuất tín hiệu quét 131 và khối xuất tín hiệu cảm biến 132 có thể bao gồm các tranzito và có thể được bố trí trực tiếp trong vùng không hiển thị NAA của tấm nền hiển thị 110 theo kiểu GIP (Gate driver In Panel - bộ điều khiển cổng ở tấm nền). Theo cách khác, mỗi trong số khối xuất tín hiệu quét 131 và khối xuất tín hiệu cảm biến 132 có thể được tạo cấu hình theo kiểu chip điều khiển và có thể được gắn lên màng dẻo (không được thể hiện trên hình vẽ) mà được nối với tấm nền hiển thị 110.

Môđun nhận thứ nhất 170 có thể nhận dữ liệu video số DATA đã được mã hoá, tín hiệu điều khiển quét GCS, tín hiệu điều khiển dữ liệu DCS, và các tín hiệu định thời thứ hai TS2 từ môđun truyền thứ nhất 210 của bảng mạch hệ thống 200 qua dây cáp 300. Môđun nhận thứ nhất 170 có thể giải mã dữ liệu video số DATA đã được mã hoá và có thể truyền dữ liệu video số DATA giải mã được và tín hiệu điều khiển dữ liệu DCS đến bộ điều khiển dữ liệu 121D. Môđun nhận thứ nhất 170 có thể truyền tín hiệu điều khiển quét GCS đến bộ điều khiển quét 130.

Môđun truyền thứ hai 180 có thể truyền dữ liệu cảm biến SD đến môđun nhận thứ hai 220 của bảng mạch hệ thống 200 qua dây cáp 300.

Fig.14 là hình vẽ thể hiện sơ đồ mạch điện của điểm ảnh trên Fig.13.

Như được thể hiện trên Fig.14, điểm ảnh P có thể bao gồm diốt phát sáng hữu cơ OLED, tranzito điều khiển DT, tranzito chuyển mạch thứ nhất ST1 và tranzito chuyển mạch thứ hai ST2, và tụ điện tích trữ Cst.

Diốt phát sáng hữu cơ OLED này có thể phát ra ánh sáng nhờ dòng điện được cấp qua tranzito điều khiển DT. Diốt phát sáng hữu cơ OLED này có thể bao gồm điện cực dương, lớp vận chuyển lỗ trống, lớp phát sáng hữu cơ, lớp vận chuyển electron, và điện cực âm. Ở diốt phát sáng hữu cơ OLED này, khi điện áp được cấp vào điện cực dương và điện cực âm, thì lỗ trống và electron có thể di chuyển đến lớp phát sáng hữu cơ qua lớp vận chuyển lỗ trống và lớp vận chuyển electron, và có thể được kết hợp với nhau để phát ra ánh sáng. Điện cực dương của diốt phát sáng hữu cơ OLED này có thể được nối với điện cực nguồn của tranzito điều khiển DT, và điện cực âm có thể được nối với đường cấp nguồn thứ hai EVSL mà công suất thứ hai, nhỏ hơn công suất thứ nhất, được cấp qua đó.

Tranzito điều khiển DT có thể điều khiển dòng điện đi từ đường cấp nguồn thứ nhất EVDDL đến diốt phát sáng hữu cơ OLED, dựa trên sự chênh lệch điện áp của điện cực cổng và điện cực nguồn của nó. Điện cực cổng của tranzito điều khiển DT có thể được nối với điện cực thứ nhất của tranzito chuyển mạch thứ nhất ST1, điện cực nguồn có thể được nối với điện cực dương của diốt phát sáng hữu cơ OLED, và điện cực máng có thể được nối với đường cấp nguồn thứ nhất EVDDL.

Tranzito chuyển mạch thứ nhất ST1 có thể được làm thông bởi tín hiệu quét thứ k của dòng quét thứ k là S_k , và có thể nối đường dữ liệu thứ j là D_j đến điện cực cổng của tranzito điều khiển DT. Điện cực cổng của tranzito chuyển mạch thứ nhất ST1 có thể được nối với dòng quét thứ k là S_k , điện cực thứ nhất có thể được nối với điện cực cổng của tranzito điều khiển DT, và điện cực thứ hai có thể được nối với đường dữ liệu thứ j là D_j .

Tranzito chuyển mạch thứ hai ST2 có thể được làm thông bởi tín hiệu cảm biến thứ k của đường tín hiệu cảm biến thứ k là SE_k , và có thể nối đường điện áp tham chiếu thứ u là R_u đến điện cực nguồn của tranzito điều khiển DT. Điện cực cổng của tranzito chuyển mạch thứ hai ST2 có thể được nối với đường tín hiệu cảm biến thứ k là SE_k , điện cực thứ nhất có thể được nối với đường điện áp tham chiếu thứ u là R_u , và điện cực thứ hai có thể được nối với điện cực nguồn của tranzito điều khiển DT.

Điện cực thứ nhất của mỗi trong số tranzito chuyển mạch thứ nhất ST1 và tranzito chuyển mạch thứ hai ST2 có thể là điện cực nguồn, và điện cực thứ hai có thể là điện cực máng. Tuy nhiên, phương án này không bị giới hạn ở trường hợp này. Theo các phương án khác, thì điện cực thứ nhất của mỗi trong số tranzito chuyển mạch thứ nhất ST1 và tranzito chuyển mạch thứ hai ST2 có thể là điện cực máng, và điện cực thứ hai có thể là điện cực nguồn.

Tụ điện tích trữ Cst có thể được bố trí giữa điện cực cổng và điện cực nguồn của tranzito điều khiển DT. Tụ điện tích trữ Cst có thể lưu giữ điện áp chênh lệch giữa điện áp cổng và điện áp nguồn của tranzito điều khiển DT.

Mỗi trong số tranzito điều khiển DT, tranzito chuyển mạch thứ nhất ST1 và tranzito chuyển mạch thứ hai ST2 có thể được tạo cấu hình dưới dạng tranzito màng mỏng. Ngoài ra, một ví dụ mà trong đó mỗi trong số tranzito điều khiển DT và tranzito chuyển mạch thứ nhất ST1 và tranzito chuyển mạch thứ hai ST2 được tạo cấu hình dưới dạng tranzito hiệu ứng trường oxit kim loại bán dẫn (Metal Oxide Semiconductor Field Effect Transistor - MOSFET) loại N đã được mô tả trên đây dựa vào Fig.14, nhưng phương án này không bị giới hạn ở trường hợp đó. Theo các phương án khác, thì mỗi trong số tranzito điều khiển DT, tranzito chuyển mạch thứ nhất ST1 và tranzito chuyển mạch thứ hai ST2 có thể được tạo cấu hình dưới dạng MOSFET loại P.

Như đã mô tả trên đây, theo sáng chế, thì bộ điều khiển định thời có thể được bố trí ở bảng mạch hệ thống thay vì ở môđun hiển thị, và môđun truyền và môđun nhận có thể được bố trí ở mỗi trong số môđun hiển thị và bảng mạch hệ thống. Kết quả là, theo các phương án của sáng chế, thì hoạt động giao tiếp hai chiều có thể được thực hiện qua dây cáp, do đó, ở thiết bị hiển thị phát sáng hữu cơ mà dùng phương pháp bù ngoài, thì tuy bộ điều khiển định thời được bố trí ở bảng mạch hệ thống, nhưng vẫn tạo ra được giao diện mới để truyền dữ liệu video số của bộ điều khiển định thời của bảng mạch hệ thống này đến môđun hiển thị, và truyền dữ liệu cảm biến, mà cảm biến được từ tấm nền hiển thị, từ môđun hiển thị đến bộ điều khiển định thời của bảng mạch hệ thống.

Ngoài ra, theo các phương án của sáng chế, thì nguồn cấp cũng như bộ điều khiển định thời có thể được bố trí ở bảng mạch hệ thống thay vì ở môđun hiển thị, và các điện áp điều khiển có thể được cấp đến môđun hiển thị qua dây cáp. Kết quả là, theo các

phương án của sáng chế, ngoài nguồn cấp ra, thì đầu cắm điện, để nhận công suất, cũng có thể được loại bỏ khỏi thiết bị hiển thị, nhờ đó tạo ra thiết bị hiển thị mỏng nhẹ.

Những người có kiến thức trung bình trong lĩnh vực cần hiểu rằng các phương án cải biến và biến thể khác nhau có thể được tạo ra mà không nằm ngoài nguyên lý hoặc phạm vi của sáng chế. Do đó, sáng chế cũng bao trùm những phương án cải biến và biến thể đó, miễn là chúng nằm trong phạm vi của các điểm yêu cầu bảo hộ sau đây và các phương án tương đương của chúng.

YÊU CẦU BẢO HỘ

1. Phương pháp giao tiếp, trong đó phương pháp này bao gồm các bước:

nhận, bởi bộ điều khiển định thời của bảng mạch hệ thống, dữ liệu video số từ hệ thống trên chip (System on Chip - SoC) có bộ thay đổi tỷ lệ mà chuyển đổi dữ liệu video đầu vào thành dữ liệu video số này;

nhận, bởi mạch truyền thứ nhất của bảng mạch hệ thống, dữ liệu video số này và các tín hiệu điều khiển từ bộ điều khiển định thời của bảng mạch hệ thống;

chuyển đổi, bởi mạch truyền thứ nhất của bảng mạch hệ thống, dữ liệu video số và các tín hiệu điều khiển này thành gói truyền;

truyền gói truyền này từ mạch truyền thứ nhất của bảng mạch hệ thống đến mạch nhận thứ nhất của bảng mạch giao diện thông qua dây cáp, mạch truyền thứ nhất này được ghép nối điện giữa bộ điều khiển định thời và mạch nhận thứ nhất;

khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền này; và

truyền dữ liệu video số và các tín hiệu điều khiển khôi phục được từ mạch nhận thứ nhất đến bộ điều khiển tấm nền hiển thị mà cấp các tín hiệu điều khiển đến tấm nền hiển thị.

2. Phương pháp giao tiếp theo điểm 1, trong đó phương pháp này còn bao gồm các bước:

truyền dữ liệu cảm biến từ bộ điều khiển tấm nền hiển thị đến mạch truyền thứ hai của bảng mạch giao diện;

chuyển đổi dữ liệu cảm biến này thành tín hiệu vi sai và truyền tín hiệu vi sai này từ mạch truyền thứ hai của bảng mạch giao diện đến mạch nhận thứ hai của bảng mạch hệ thống qua dây cáp nêu trên; và

truyền dữ liệu cảm biến này từ mạch nhận thứ hai đến bộ điều khiển định thời của bảng mạch hệ thống.

3. Phương pháp giao tiếp theo điểm 2, trong đó bước truyền gói truyền qua dây cáp là được thực hiện nhờ sử dụng giao diện nối tiếp tốc độ cao thứ nhất mà không bao gồm xung nhịp.

4. Phương pháp giao tiếp theo điểm 3, trong đó bước truyền tín hiệu vi sai qua dây cáp là được thực hiện nhờ sử dụng giao diện nối tiếp tốc độ cao thứ hai mà có bao gồm xung nhịp.

5. Phương pháp giao tiếp theo điểm 4, trong đó tốc độ của giao diện nối tiếp tốc độ cao thứ nhất là cao hơn so với tốc độ của giao diện nối tiếp tốc độ cao thứ hai.

6. Phương pháp giao tiếp, trong đó phương pháp này bao gồm các bước:

chuyển đổi dữ liệu video số và các tín hiệu điều khiển thành gói truyền;

truyền gói truyền này từ mạch truyền thứ nhất của bảng mạch hệ thống đến mạch nhận thứ nhất của bảng mạch giao diện thông qua dây cáp;

khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền này; và

truyền dữ liệu video số và các tín hiệu điều khiển khôi phục được từ mạch nhận thứ nhất đến bộ điều khiển tám nền hiển thị mà cấp các tín hiệu điều khiển đến tám nền hiển thị,

trong đó bước chuyển đổi dữ liệu video số và các tín hiệu điều khiển là bao gồm các bước:

tạo ra tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai dựa trên tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng từ bộ điều khiển định thời; và

chuyển đổi dữ liệu video số, tín hiệu cho phép dữ liệu thứ hai, tín hiệu đồng bộ màn hình thứ hai, và các tín hiệu điều khiển, thành gói truyền, và truyền gói truyền này từ mạch truyền thứ nhất đến mạch nhận thứ nhất qua dây cáp.

7. Phương pháp giao tiếp theo điểm 6, trong đó tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ nhất, mà trong đó dữ liệu video số bao gồm dữ liệu video cảm biến thứ nhất, là khác với tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ hai mà trong đó dữ liệu video số bao gồm dữ liệu video hiển thị thứ nhất và dữ liệu video cảm biến thứ hai.

8. Phương pháp giao tiếp theo điểm 7, trong đó tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ ba, mà trong đó dữ liệu video số bao gồm dữ liệu video hiển thị thứ hai và dữ liệu video cảm biến thứ ba, là khác với tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ hai.

9. Phương pháp giao tiếp theo điểm 8, trong đó lượng dữ liệu video cảm biến thứ hai trong khoảng thời gian hoạt động là nhỏ hơn lượng dữ liệu video cảm biến thứ nhất hoặc lượng dữ liệu video cảm biến thứ ba trong khoảng thời gian hoạt động.

10. Phương pháp giao tiếp theo điểm 6, trong đó bước tạo ra tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai là bao gồm bước tạo ra tín hiệu đồng bộ màn hình thứ hai mà có điện áp logic thứ nhất khi tín hiệu đồng bộ màn hình thứ nhất có điện áp logic thứ nhất này và tín hiệu đồng bộ dòng có điện áp logic thứ nhất này trong chế độ điều khiển thứ nhất.

11. Phương pháp giao tiếp theo điểm 10, trong đó bước tạo ra tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai là bao gồm các bước:

trong chế độ điều khiển thứ hai, thì

cho phép tín hiệu đồng bộ màn hình thứ hai tăng lên đến điện áp logic thứ nhất đồng bộ với thời điểm khi mà tín hiệu đồng bộ màn hình thứ nhất giảm xuống đến điện áp logic thứ hai; và

cho phép tín hiệu đồng bộ màn hình thứ hai giảm xuống đến điện áp logic thứ hai trước khi tín hiệu cho phép dữ liệu thứ nhất tăng lên đến điện áp logic thứ nhất.

12. Phương pháp giao tiếp theo điểm 11, trong đó bước tạo ra tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai là bao gồm các bước:

trong chế độ điều khiển thứ ba, thì

cho phép tín hiệu đồng bộ màn hình thứ hai tăng lên đến điện áp logic thứ nhất đồng bộ với thời điểm khi mà tín hiệu đồng bộ màn hình thứ nhất giảm xuống đến điện áp logic thứ hai;

cho phép tín hiệu đồng bộ màn hình thứ hai giảm xuống đến điện áp logic thứ hai trước khi tín hiệu cho phép dữ liệu thứ nhất tăng lên đến điện áp logic thứ nhất; và

tạo ra tín hiệu đồng bộ màn hình thứ hai mà có điện áp logic thứ nhất khi tín hiệu đồng bộ màn hình thứ nhất có điện áp logic thứ nhất này và tín hiệu đồng bộ dòng có điện áp logic thứ nhất này.

13. Phương pháp giao tiếp theo điểm 1, trong đó phương pháp này còn bao gồm bước cấp các điện áp điều khiển từ mạch truyền thứ nhất đến mạch nhận thứ nhất qua dây cáp.

14. Phương pháp giao tiếp theo điểm 1, trong đó bước chuyển đổi dữ liệu video số và các tín hiệu điều khiển là bao gồm các bước:

trong chế độ p byte (trong đó p là số nguyên dương lớn hơn hoặc bằng hai), thì truyền dữ liệu video số nhờ sử dụng số lượng r kênh của dây cáp (trong đó r là số nguyên dương); và

trong chế độ q byte (trong đó q là số nguyên dương lớn hơn p), thì truyền dữ liệu video số nhờ sử dụng số lượng s kênh của dây cáp (trong đó s là số nguyên dương nhỏ hơn r).

15. Phương pháp giao tiếp theo điểm 1, trong đó phương pháp này còn bao gồm các bước:

mã hoá dữ liệu video số trước khi chuyển đổi dữ liệu video số này và các tín hiệu điều khiển thành gói truyền; và

giải mã dữ liệu video số đã được mã hoá, sau khi khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền này.

16. Thiết bị hiển thị, trong đó thiết bị này bao gồm:

tám nền hiển thị, bộ điều khiển tám nền hiển thị mà cấp các tín hiệu điều khiển vào tám nền hiển thị này, và bảng mạch giao diện bao gồm mạch nhận thứ nhất;

bảng mạch hệ thống bao gồm:

hệ thống trên chip (System on Chip - SoC) có bộ thay đổi tỷ lệ mà chuyển đổi dữ liệu video đầu vào thành dữ liệu video số có độ phân giải phù hợp cho việc hiển thị bởi tám nền hiển thị này;

bộ điều khiển định thời mà nhận dữ liệu video số từ SoC này, và xuất ra dữ liệu video số này và các tín hiệu điều khiển để điều khiển thời điểm hoạt động của bộ điều khiển tám nền hiển thị, và

mạch truyền thứ nhất mà nhận dữ liệu video số và các tín hiệu điều khiển từ bộ điều khiển định thời, và giao tiếp với mạch nhận thứ nhất, mạch truyền thứ nhất này được ghép nối điện giữa bộ điều khiển định thời và mạch nhận thứ nhất; và

dây cáp mà nối bảng mạch giao diện với bảng mạch hệ thống,

trong đó mạch truyền thứ nhất chuyển đổi dữ liệu video số và các tín hiệu điều khiển từ bộ điều khiển định thời thành gói truyền, và truyền gói truyền này đến mạch nhận thứ nhất qua dây cáp này.

17. Thiết bị hiển thị theo điểm 16, trong đó mạch nhận thứ nhất khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền nêu trên, và truyền dữ liệu video số và các tín hiệu điều khiển khôi phục được đến bộ điều khiển tám nền hiển thị.

18. Thiết bị hiển thị theo điểm 17, trong đó:

bảng mạch giao diện còn bao gồm mạch truyền thứ hai mà nhận dữ liệu cảm biến từ bộ điều khiển tám nền hiển thị và truyền dữ liệu cảm biến này đến bảng mạch hệ thống qua dây cáp nêu trên; và

bảng mạch hệ thống này còn bao gồm mạch nhận thứ hai mà truyền dữ liệu cảm biến, mà nhận được từ mạch truyền thứ hai, đến bộ điều khiển định thời.

19. Thiết bị hiển thị theo điểm 18, trong đó mạch truyền thứ nhất và mạch nhận thứ nhất giao tiếp với nhau nhờ sử dụng giao diện nối tiếp tốc độ cao thứ nhất mà không bao gồm xung nhịp.

20. Thiết bị hiển thị theo điểm 19, trong đó mạch truyền thứ hai và mạch nhận thứ hai giao tiếp với nhau nhờ sử dụng giao diện nối tiếp tốc độ cao thứ hai mà có bao gồm xung nhịp.

21. Thiết bị hiển thị theo điểm 20, trong đó tốc độ của giao diện nối tiếp tốc độ cao thứ nhất là cao hơn so với tốc độ của giao diện nối tiếp tốc độ cao thứ hai.

22. Thiết bị hiển thị theo điểm 16, trong đó mạch truyền thứ nhất tạo ra tín hiệu cho phép dữ liệu thứ hai và tín hiệu đồng bộ màn hình thứ hai dựa trên tín hiệu cho phép dữ liệu thứ nhất, tín hiệu đồng bộ màn hình thứ nhất, và tín hiệu đồng bộ dòng từ bộ điều khiển định thời, chuyển đổi dữ liệu video số, tín hiệu cho phép dữ liệu thứ hai, tín hiệu đồng bộ màn hình thứ hai, và các tín hiệu điều khiển thành gói truyền, và truyền gói truyền này đến mạch nhận thứ nhất qua dây cáp.

23. Thiết bị hiển thị theo điểm 22, trong đó tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ nhất, mà trong đó dữ liệu video số bao gồm dữ liệu video cảm biến thứ nhất, là khác với tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ hai mà trong đó dữ liệu video số bao gồm dữ liệu video hiển thị thứ nhất và dữ liệu video cảm biến thứ hai.

24. Thiết bị hiển thị theo điểm 23, trong đó tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ hai là khác với tần số của tín hiệu đồng bộ màn hình thứ hai trong chế độ điều khiển thứ ba mà trong đó dữ liệu video số bao gồm dữ liệu video hiển

thị thứ hai và dữ liệu video cảm biến thứ ba hoặc chỉ bao gồm dữ liệu video cảm biến thứ ba.

25. Thiết bị hiển thị theo điểm 24, trong đó lượng dữ liệu video cảm biến thứ hai trong khoảng thời gian hoạt động là nhỏ hơn lượng dữ liệu video cảm biến thứ nhất hoặc lượng dữ liệu video cảm biến thứ ba trong khoảng thời gian hoạt động.

26. Thiết bị hiển thị theo điểm 22, trong đó trong chế độ điều khiển thứ nhất, khi tín hiệu đồng bộ màn hình thứ nhất có điện áp logic thứ nhất và tín hiệu đồng bộ dòng có điện áp logic thứ nhất đó, thì mạch truyền thứ nhất tạo ra tín hiệu đồng bộ màn hình thứ hai có điện áp logic thứ nhất đó.

27. Thiết bị hiển thị theo điểm 26, trong đó trong chế độ điều khiển thứ hai, thì mạch truyền thứ nhất cho phép tín hiệu đồng bộ màn hình thứ hai tăng lên đến điện áp logic thứ nhất đồng bộ với thời điểm khi mà tín hiệu đồng bộ màn hình thứ nhất giảm xuống đến điện áp logic thứ hai, và cho phép tín hiệu đồng bộ màn hình thứ hai giảm xuống đến điện áp logic thứ hai trước khi tín hiệu cho phép dữ liệu thứ nhất tăng lên đến điện áp logic thứ nhất.

28. Thiết bị hiển thị theo điểm 27, trong đó trong chế độ điều khiển thứ ba, thì mạch truyền thứ nhất cho phép tín hiệu đồng bộ màn hình thứ hai tăng lên đến điện áp logic thứ nhất đồng bộ với thời điểm khi mà tín hiệu đồng bộ màn hình thứ nhất giảm xuống đến điện áp logic thứ hai, cho phép tín hiệu đồng bộ màn hình thứ hai giảm xuống đến điện áp logic thứ hai trước khi tín hiệu cho phép dữ liệu thứ nhất tăng lên đến điện áp logic thứ nhất, và tạo ra tín hiệu đồng bộ màn hình thứ hai mà có điện áp logic thứ nhất khi tín hiệu đồng bộ màn hình thứ nhất có điện áp logic thứ nhất đó và tín hiệu đồng bộ dòng có điện áp logic thứ nhất đó.

29. Thiết bị hiển thị theo điểm 18, trong đó:

bảng mạch hệ thống còn bao gồm khối cấp điện áp mà tạo ra và xuất ra các điện áp điều khiển; và

các điện áp điều khiển này được cấp từ mạch truyền thứ nhất đến mạch nhận thứ nhất qua dây cáp nêu trên.

30. Thiết bị hiển thị theo điểm 17, trong đó:

trong chế độ p byte (trong đó p là số nguyên dương lớn hơn hoặc bằng hai), thì dữ liệu video số được truyền nhờ sử dụng số lượng r kênh của dây cáp (trong đó r là số nguyên dương); và

trong chế độ q byte (trong đó q là số nguyên dương lớn hơn p), thì dữ liệu video số được truyền nhờ sử dụng số lượng s kênh của dây cáp (trong đó s là số nguyên dương nhỏ hơn r).

31. Thiết bị hiển thị theo điểm 29, trong đó dây cáp bao gồm các chân công suất để cấp các điện áp điều khiển, các lần truyền thứ nhất để truyền gói truyền từ mạch truyền thứ nhất đến mạch nhận thứ nhất, và các lần truyền thứ hai để truyền tín hiệu vi sai của dữ liệu cảm biến từ mạch truyền thứ hai đến mạch nhận thứ hai.

32. Thiết bị hiển thị theo điểm 17, trong đó mạch truyền thứ nhất mã hoá dữ liệu video số trước khi chuyển đổi dữ liệu video số này và các tín hiệu điều khiển thành gói truyền, và mạch nhận thứ nhất giải mã dữ liệu video số đã được mã hoá đó, sau khi khôi phục dữ liệu video số và các tín hiệu điều khiển từ gói truyền này.

Fig.1

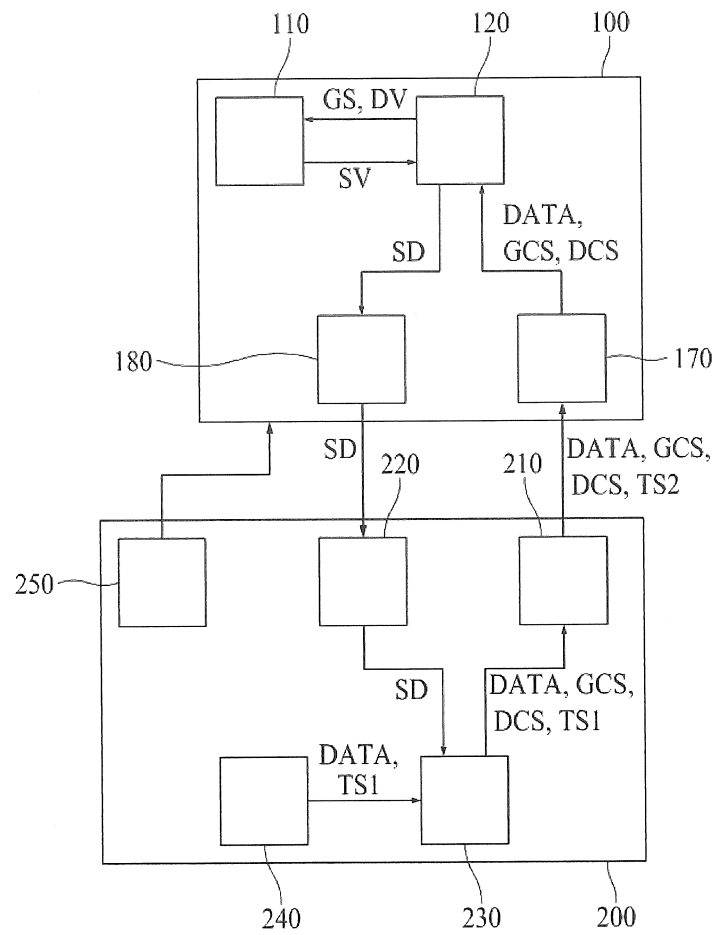


Fig.2

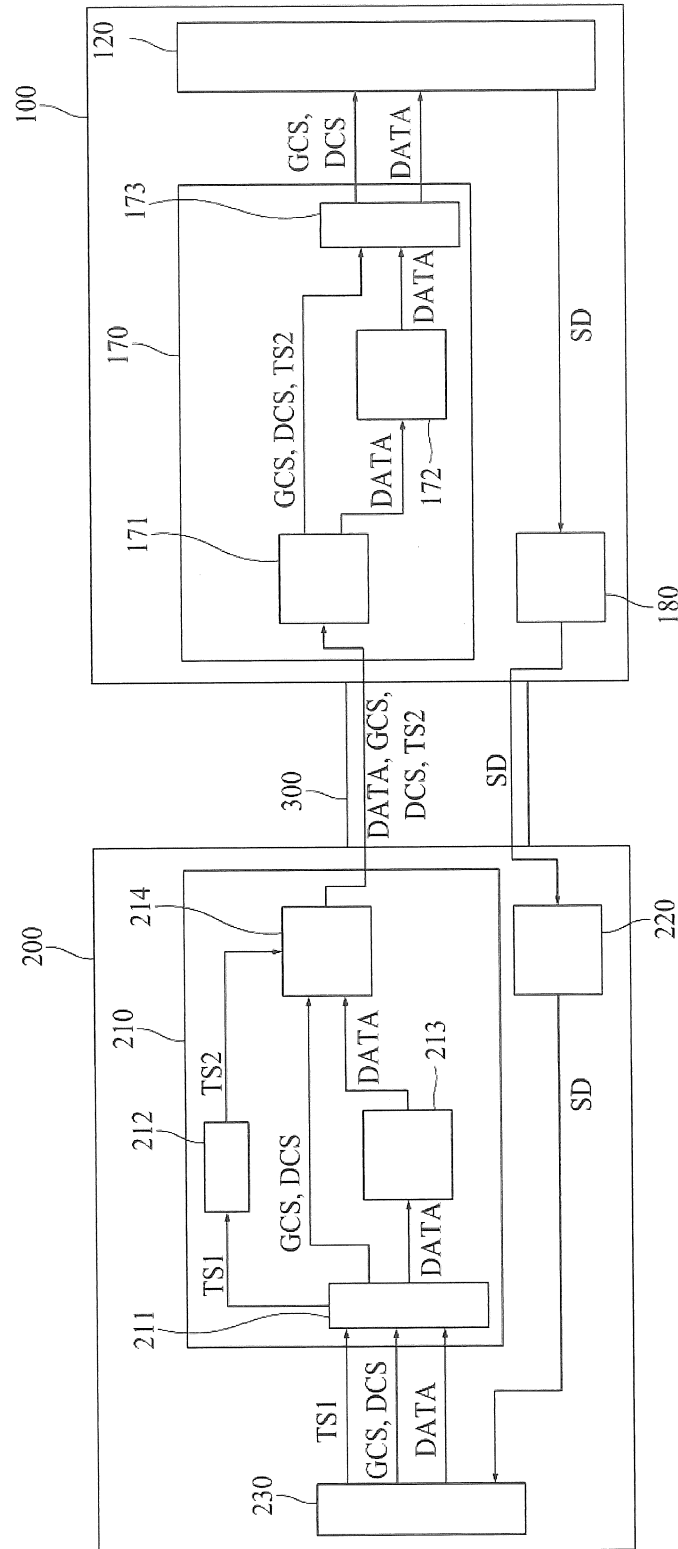


Fig.3

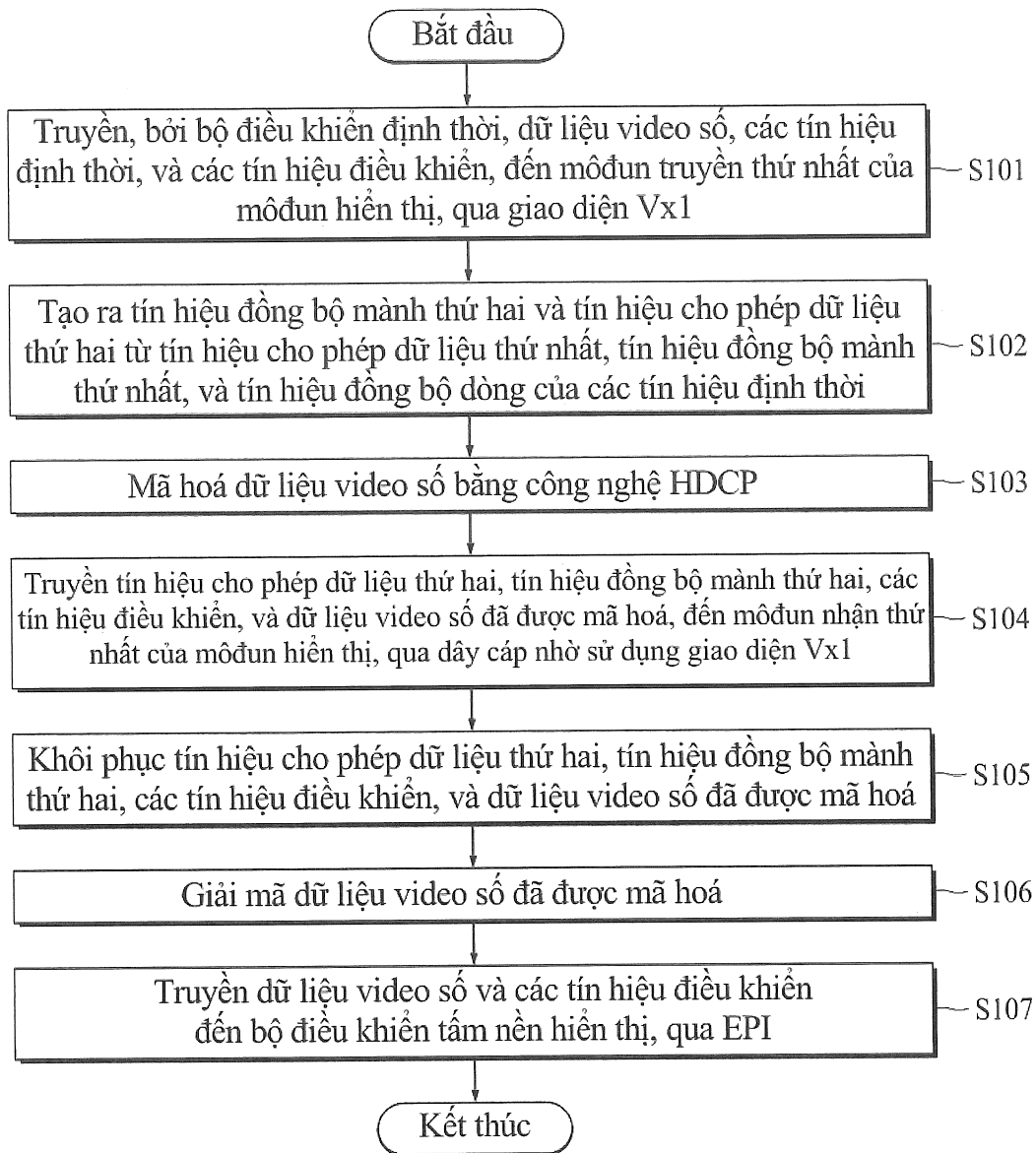


Fig.4

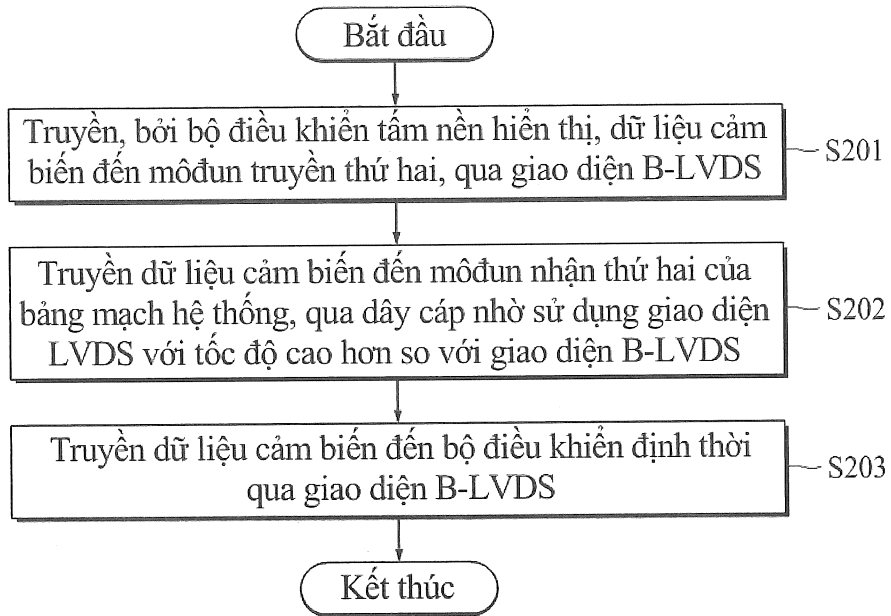


Fig.5

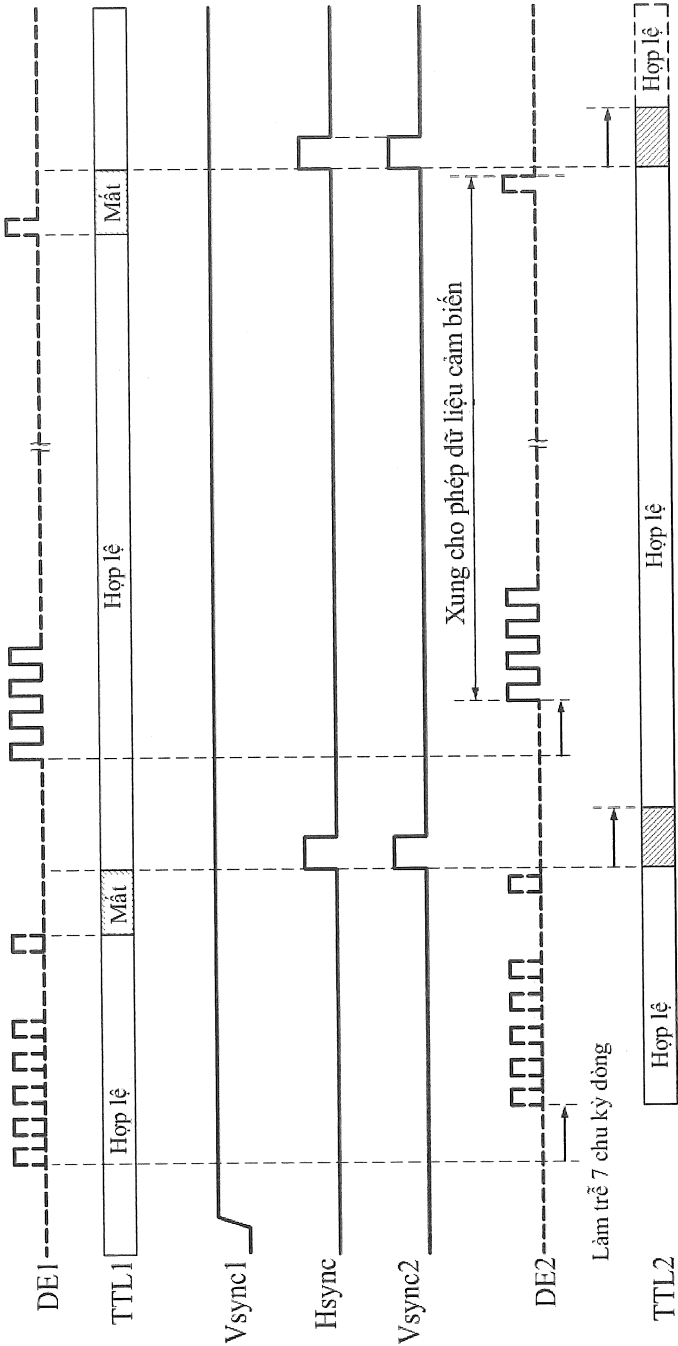


Fig.6A

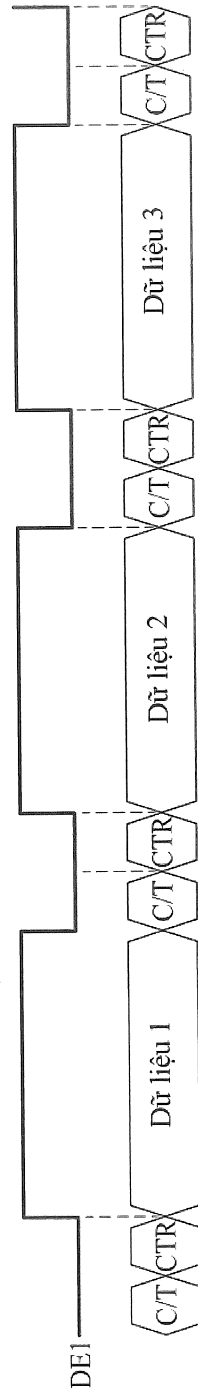


Fig.6B

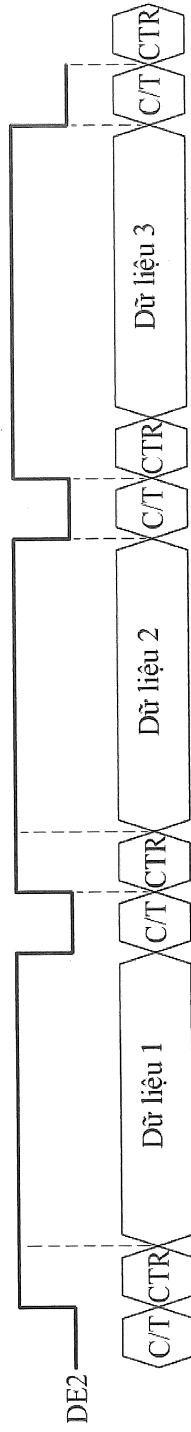


Fig.7

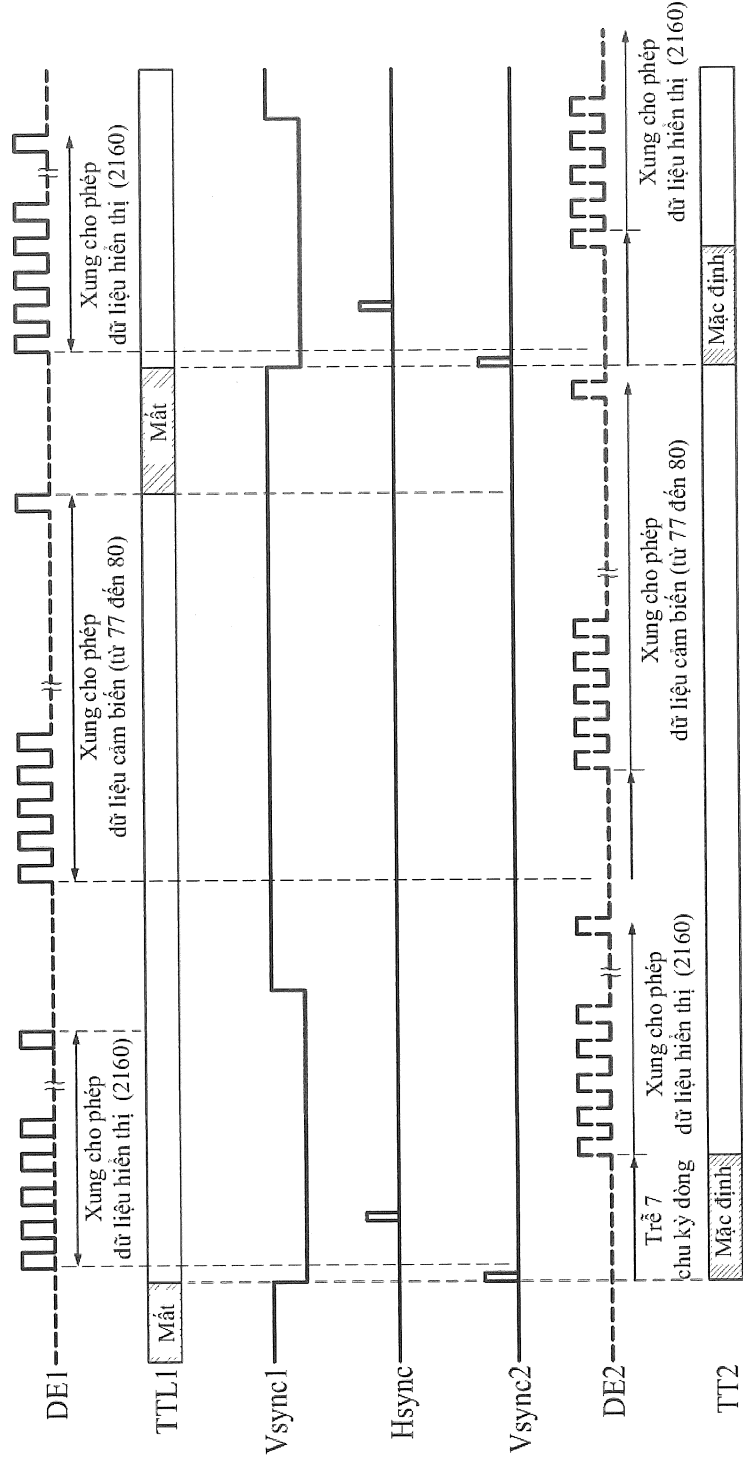


Fig.8

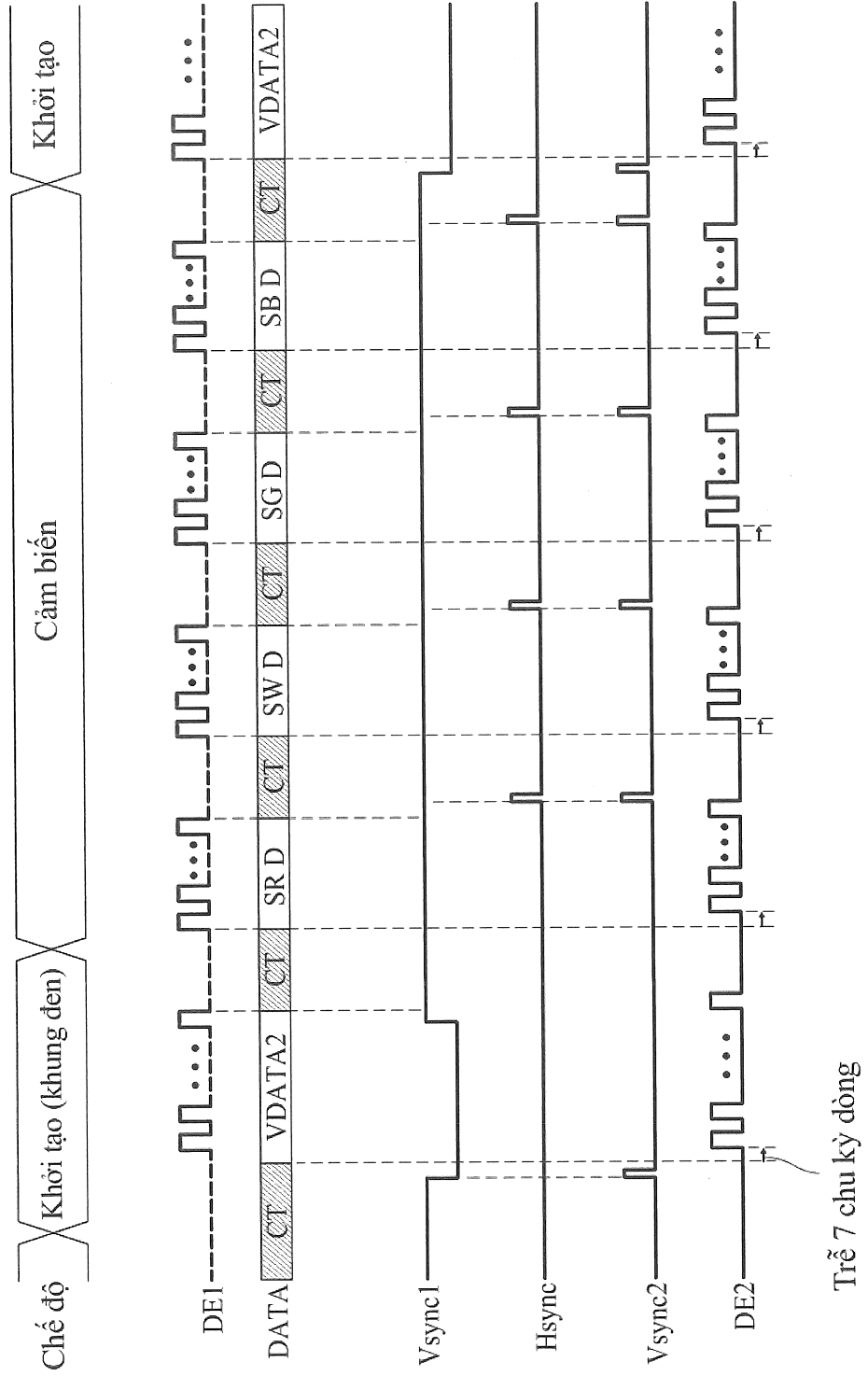


Fig.9

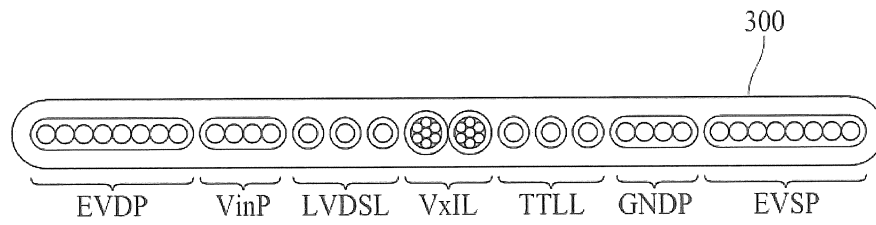


Fig.10A

$$\begin{aligned}
1 \text{ làn} &= \{ R1[9:2], W1[9:2], G1[9:2], B1[9:2] \} \\
2 \text{ làn} &= \{ R2[9:2], W2[9:2], G2[9:2], B2[9:2] \} \\
3 \text{ làn} &= \{ R3[9:2], W3[9:2], G3[9:2], B3[9:2] \} \\
4 \text{ làn} &= \{ R4[9:2], W4[9:2], G4[9:2], B4[9:2] \} \\
5 \text{ làn} &= \{ R1[1:0], W1[1:0], G1[1:0], B1[1:0], R2[1:0], W2[1:0], \\
&\quad G2[1:0], B2[1:0], \dots, R4[1:0], W4[1:0], G4[1:0], B4[1:0] \} \\
&\vdots \\
11 \text{ làn} &= \{ R9[9:2], W9[9:2], G9[9:2], B9[9:2] \} \\
12 \text{ làn} &= \{ R10[9:2], W10[9:2], G10[9:2], B10[9:2] \} \\
13 \text{ làn} &= \{ R11[9:2], W11[9:2], G11[9:2], B11[9:2] \} \\
14 \text{ làn} &= \{ R12[9:2], W12[9:2], G12[9:2], B12[9:2] \} \\
15 \text{ làn} &= \{ R9[1:0], W9[1:0], G9[1:0], B9[1:0], R10[1:0], W10[1:0], \\
&\quad G10[1:0], B10[1:0], \dots, R12[1:0], W12[1:0], G12[1:0], B12[1:0] \}
\end{aligned}$$

Fig.10B

$$\begin{aligned}
1 \text{ làn} &= \{ R1[9:0], W1[9:0], G1[9:0], B1[9:0] \} \\
2 \text{ làn} &= \{ R2[9:0], W2[9:0], G2[9:0], B2[9:0] \} \\
3 \text{ làn} &= \{ R3[9:0], W3[9:0], G3[9:0], B3[9:0] \} \\
4 \text{ làn} &= \{ R4[9:0], W4[9:0], G4[9:0], B4[9:0] \} \\
5 \text{ làn} &= \{ R5[9:0], W5[9:0], G5[9:0], B5[9:0] \} \\
&\vdots \\
11 \text{ làn} &= \{ R11[9:0], W11[9:0], G11[9:0], B11[9:0] \} \\
12 \text{ làn} &= \{ R12[9:0], W12[9:0], G12[9:0], B12[9:0] \}
\end{aligned}$$

Fig.11A

$$\begin{aligned}
1 \text{ làn} &= \{ R1[9:2], W1[9:2], G1[9:2], B1[9:2] \} \\
2 \text{ làn} &= \{ R2[9:2], W2[9:2], G2[9:2], B2[9:2] \} \\
3 \text{ làn} &= \{ R3[9:2], W3[9:2], G3[9:2], B3[9:2] \} \\
4 \text{ làn} &= \{ R4[9:2], W4[9:2], G4[9:2], B4[9:2] \} \\
5 \text{ làn} &= \{ R1[1:0], W1[1:0], G1[1:0], B1[1:0], R2[1:0], W2[1:0], \\
&\quad G2[1:0], B2[1:0], \dots, R4[1:0], W4[1:0], G4[1:0], B4[1:0] \} \\
&\vdots \\
21 \text{ làn} &= \{ R17[9:2], W17[9:2], G17[9:2], B17[9:2] \} \\
22 \text{ làn} &= \{ R18[9:2], W18[9:2], G18[9:2], B18[9:2] \} \\
23 \text{ làn} &= \{ R19[9:2], W19[9:2], G19[9:2], B19[9:2] \} \\
24 \text{ làn} &= \{ R20[9:2], W20[9:2], G20[9:2], B20[9:2] \} \\
25 \text{ làn} &= \{ R17[1:0], W17[1:0], G17[1:0], B17[1:0], \\
&\quad \dots, R20[1:0], W20[1:0], G20[1:0], B20[1:0] \}
\end{aligned}$$

Fig.11B

$$\begin{aligned}
1 \text{ làn} &= \{ R1[9:0], W1[9:0], G1[9:0], B1[9:0] \} \\
2 \text{ làn} &= \{ R2[9:0], W2[9:0], G2[9:0], B2[9:0] \} \\
3 \text{ làn} &= \{ R3[9:0], W3[9:0], G3[9:0], B3[9:0] \} \\
4 \text{ làn} &= \{ R4[9:0], W4[9:0], G4[9:0], B4[9:0] \} \\
&\vdots \\
17 \text{ làn} &= \{ R17[9:0], W17[9:0], G17[9:0], B17[9:0] \} \\
18 \text{ làn} &= \{ R18[9:0], W18[9:0], G18[9:0], B18[9:0] \} \\
19 \text{ làn} &= \{ R19[9:0], W19[9:0], G19[9:0], B19[9:0] \} \\
20 \text{ làn} &= \{ R20[9:0], W20[9:0], G20[9:0], B20[9:0] \}
\end{aligned}$$

Fig.12

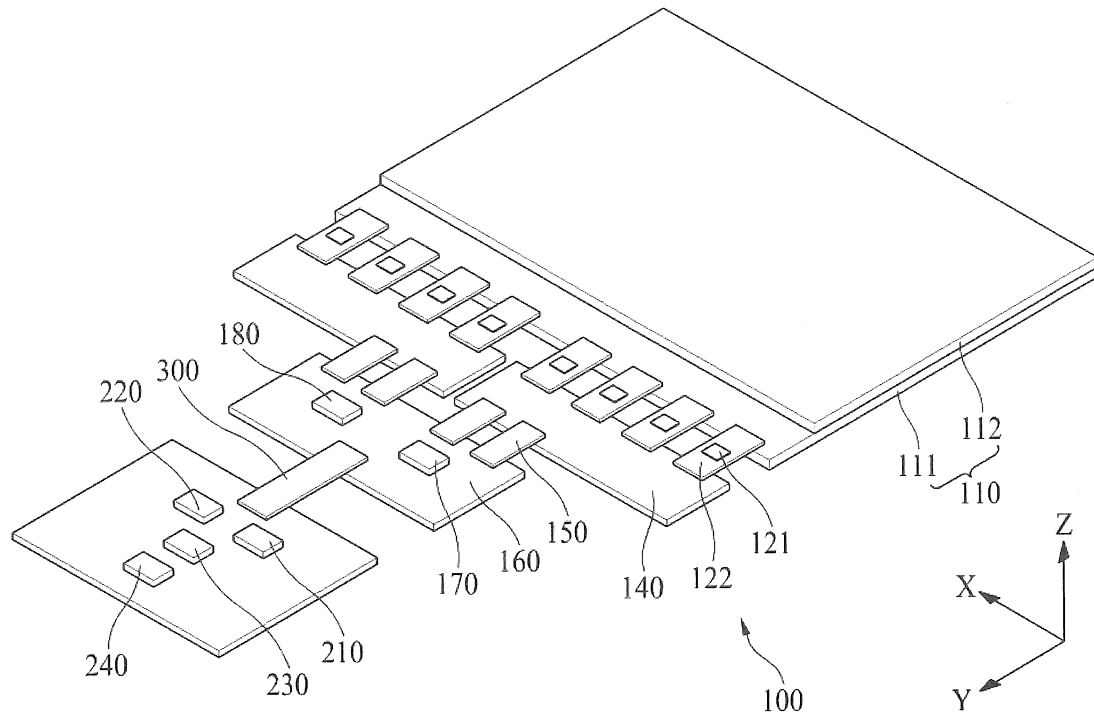


Fig.13

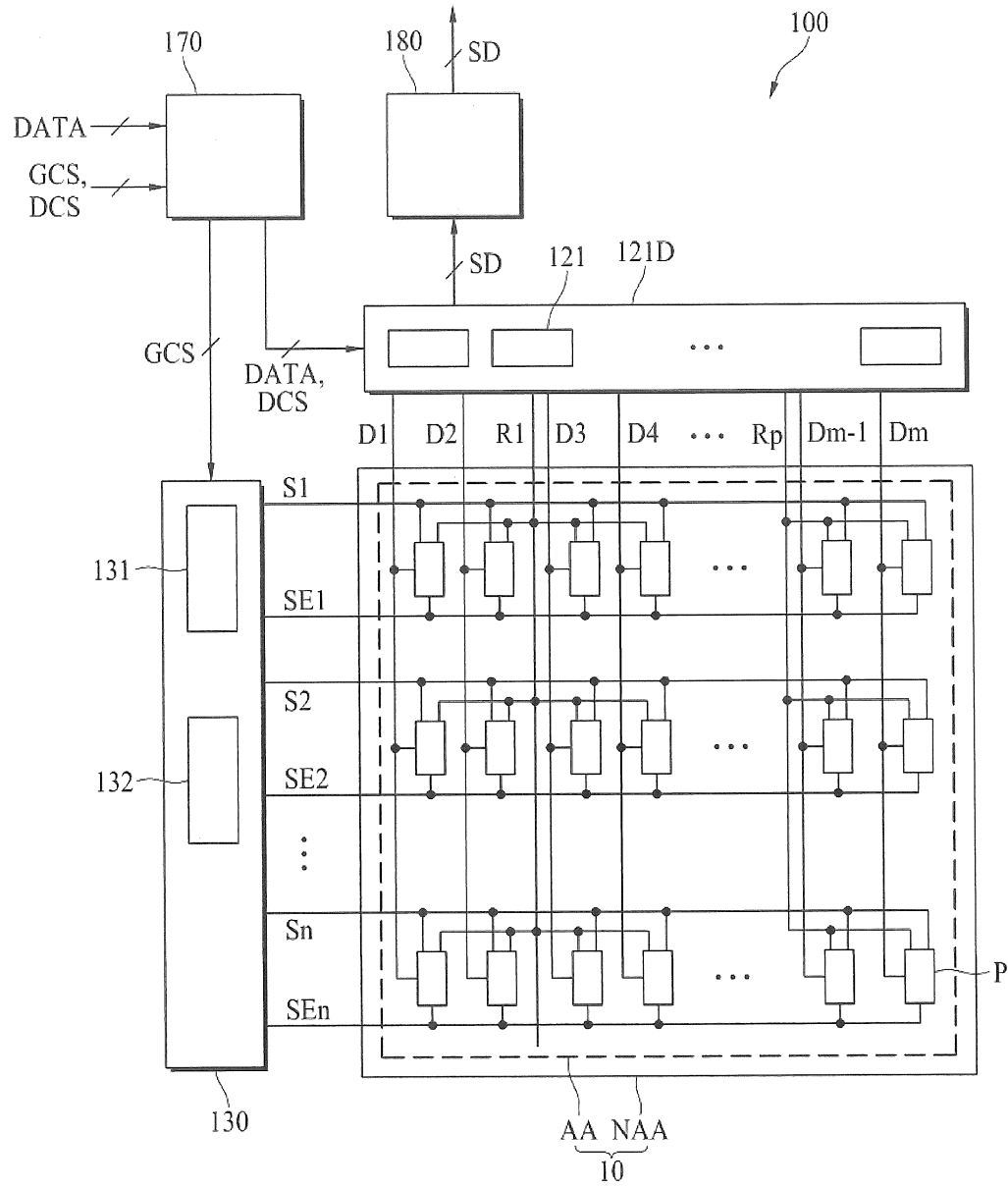


Fig.14

