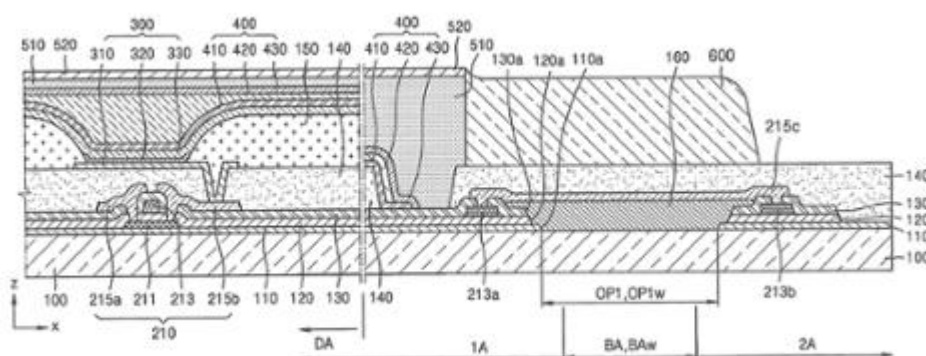




(21) 1-2017-03348 (22) 29/08/2017
(30) 10-2016-0110094 29/08/2016 KR
(45) 25/10/2023 427 (43) 26/03/2018 360A
(73) SAMSUNG DISPLAY CO., LTD. (KR)
1, Samsung-ro, Giheung-gu, Yongin-si, Gyeonggi-do, Korea
(72) Dongsoo Kim (KR); Wonkyu Kwak (KR); Jieun Lee (KR); Joongsoo Moon (KR).
(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ CÓ KHOẢNG HỖ HOẶC RÃNH ĐỂ NGĂN NGỪA HOẶC GIẢM BỐT SỰ PHÁT SINH KHUYẾT TẬT

(57) Sáng chế đề cập đến thiết bị hiển thị có khả năng làm giảm bớt sự tạo ra các khuyết tật trong quá trình sản xuất hoặc trong quá trình sử dụng sau khi được sản xuất. Thiết bị hiển thị này chứa lớp nền gồm vùng thứ nhất bao gồm vùng hiển thị, vùng thứ hai được đặt cách khỏi vùng thứ nhất, và vùng uốn giữa vùng thứ nhất và vùng thứ hai và nối vùng thứ nhất và vùng thứ hai với nhau, trong đó lớp nền được uốn quanh đường tâm uốn; lớp cách điện vô cơ trên lớp nền, trong đó lớp cách điện vô cơ này bao gồm khoảng hở thứ nhất hoặc rãnh thứ nhất tương ứng với vùng uốn và khoảng hở thứ hai hoặc rãnh thứ hai ở bên ngoài vùng hiển thị để kéo dài dọc theo ít nhất một phần của vùng hiển thị; và lớp vật liệu hữu cơ điền đầy ít nhất một phần khoảng hở thứ nhất hoặc rãnh thứ nhất và khoảng hở thứ hai hoặc rãnh thứ hai.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến một hoặc nhiều phương án của thiết bị hiển thị, và cụ thể hơn, đến thiết bị hiển thị có khả năng giảm bớt sự phát sinh khuyết tật.

Tình trạng kỹ thuật của sáng chế

Nói chung, thiết bị hiển thị chứa bộ hiển thị ở trên lớp nền. Trong thiết bị hiển thị này, vùng hiển thị có thể được làm rộng hơn bằng cách thu hẹp vùng không hiển thị.

Tuy nhiên, trong thiết bị hiển thị theo tình trạng kỹ thuật, khi vùng không hiển thị bị thu hẹp, các khuyết tật có thể phát sinh trong vùng hiển thị do các chấn động bên ngoài trong quá trình sản xuất thiết bị hiển thị, hoặc trong quá trình sử dụng sau khi được sản xuất.

Bản chất kỹ thuật của sáng chế

Một hoặc nhiều phương án bao gồm thiết bị hiển thị có khả năng giảm bớt sự phát sinh các khuyết tật trong quá trình sản xuất thiết bị hiển thị hoặc trong quá trình sử dụng sau khi được sản xuất.

Các khía cạnh bổ sung sẽ được trình bày một phần trong mô tả sau đây và sẽ rõ ràng một phần nhờ phần mô tả, hoặc có thể được hiểu rõ bằng cách thực hiện các phương án được trình bày.

Theo một hoặc nhiều phương án, thiết bị hiển thị bao gồm: lớp nền bao gồm vùng thứ nhất bao gồm vùng hiển thị, vùng thứ hai được đặt cách khỏi vùng thứ nhất, và vùng uốn giữa vùng thứ nhất và vùng thứ hai và nối vùng thứ nhất và vùng thứ hai với nhau, trong đó lớp nền được uốn quanh đường tâm uốn; lớp cách điện vô cơ trên lớp nền, trong đó lớp cách điện vô cơ bao gồm khoảng hở thứ nhất hoặc rãnh thứ nhất tương ứng với vùng uốn và khoảng hở thứ hai hoặc rãnh thứ hai được bố trí bên ngoài vùng hiển thị để

kéo dài dọc theo ít nhất một phần của vùng hiển thị; và lớp vật liệu hữu cơ, trong đó lớp vật liệu hữu cơ này điền đầy ít nhất một phần khoảng hở thứ nhất hoặc rãnh thứ nhất, và điền đầy ít nhất một phần khoảng hở thứ hai hoặc rãnh thứ hai.

Khoảng hở thứ hai hoặc rãnh thứ hai có thể được nối với khoảng hở thứ nhất hoặc rãnh thứ nhất. Khoảng hở thứ hai hoặc rãnh thứ hai, cùng với khoảng hở thứ nhất hoặc rãnh thứ nhất, có thể cùng bao quanh vùng hiển thị.

Độ dày của lớp cách điện vô cơ ở phần giữa của vùng thứ nhất có thể lớn hơn độ dày của lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

Lớp cách điện vô cơ có thể chứa nhiều lớp, và số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng thứ nhất có thể lớn hơn số lượng các lớp trong lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

Lớp cách điện vô cơ có thể chứa nhiều lớp ở phần giữa của vùng thứ nhất, và lớp cách điện vô cơ có thể chỉ có một lớp gần khoảng hở thứ hai hoặc rãnh thứ hai.

Vùng thứ hai có thể chứa vùng đế hàn, và lớp cách điện vô cơ có thể chứa khoảng hở thứ ba hoặc rãnh thứ ba được bố trí bên ngoài vùng đế hàn.

Khoảng hở thứ ba hoặc rãnh thứ ba có thể được nối với khoảng hở thứ nhất hoặc rãnh thứ nhất. Khoảng hở thứ ba hoặc rãnh thứ ba, cùng với khoảng hở thứ nhất hoặc rãnh thứ nhất, có thể cùng bao quanh vùng đế hàn.

Thiết bị hiển thị có thể còn bao gồm đế hàn trong vùng đế hàn, trong đó khoảng cách giữa đầu của khoảng hở thứ ba hoặc rãnh thứ ba và đầu của lớp nền có thể nhỏ hơn khoảng cách giữa đầu của đế hàn và đầu của lớp nền.

Độ dày của lớp cách điện vô cơ ở phần giữa của vùng đế hàn có thể lớn hơn độ dày của lớp cách điện vô cơ gần khoảng hở thứ ba hoặc rãnh thứ ba.

Lớp cách điện vô cơ có thể bao gồm nhiều lớp, và số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng đế hàn có thể lớn hơn số lượng các lớp trong lớp cách điện vô cơ gần khoảng hở thứ ba hoặc rãnh thứ ba.

Lớp cách điện vô cơ có thể bao gồm nhiều lớp ở phần giữa của vùng đế hàn, và lớp cách điện vô cơ này có thể chỉ có một lớp gần khoảng hở thứ ba hoặc rãnh thứ ba.

Lớp vật liệu hữu cơ có thể che phủ bề mặt trên của lớp cách điện vô cơ gần khoảng hở thứ nhất hoặc rãnh thứ nhất và bề mặt trên của lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

Mô tả vắn tắt các hình vẽ

Các khía cạnh này và/hoặc các khía cạnh khác sẽ trở nên rõ ràng và dễ hiểu hơn nhờ phần mô tả sau đây của các phương án, có dựa vào các hình vẽ kèm theo trong đó:

FIG.1 là hình vẽ phối cảnh sơ lược một phần của thiết bị hiển thị theo phương án;

FIG.2 là hình vẽ mặt cắt sơ lược một phần của thiết bị hiển thị trên FIG.1;

FIG.3 là hình chiếu phẳng sơ lược một phần của thiết bị hiển thị trên FIG.1;

FIG.4 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng IV-IV trên FIG.3;

FIG.5 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng V-V trên FIG.3;

FIG.6 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng VI-VI trên FIG.3;

FIG.7 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án;

FIG.8 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án;

FIG.9 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án;

FIG.10 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án;

FIG.11 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án;

FIG.12 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án; và

FIG.13 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án.

Mô tả chi tiết sáng chế

Bây giờ, dẫn chiếu chi tiết đến các phương án, các ví dụ của các phương án này được minh họa trên các hình vẽ kèm theo, trong đó từ đầu đến cuối, các số chỉ dẫn giống nhau dùng để chỉ các phần tử giống nhau. Về mặt này, các phương án có thể có các hình thức khác nhau và không nên được hiểu là bị giới hạn ở các phần mô tả được đưa ra ở đây. Theo đó, các phương án chỉ được mô tả dưới đây, bằng cách dựa vào các hình vẽ, nhằm diễn giải các khía cạnh của phần mô tả. Khi được sử dụng trong bản mô tả này, thuật ngữ “và/hoặc” bao gồm kết hợp bất kỳ và tất cả các kết hợp của một hoặc nhiều hơn một trong số các mục được liệt kê có liên quan. Cách diễn giải chẳng hạn như “ít nhất một trong số,” khi đứng trước danh sách các phần tử, thì điều chỉnh toàn bộ danh sách các phần tử và không điều chỉnh các phần tử riêng lẻ trong danh sách.

Sau đây, sáng chế sẽ được mô tả chi tiết bằng cách diễn giải các phương án ưu tiên của sáng chế có dựa vào các hình vẽ kèm theo. Các số chỉ dẫn giống nhau trong các hình vẽ biểu thị các phần tử giống nhau.

Các kích thước của các thành phần trên các hình vẽ có thể được phóng đại nhằm thuận tiện cho việc diễn giải. Nói cách khác, do các kích thước và độ dày của các thành phần trên các hình vẽ được minh họa một cách tùy ý nhằm thuận tiện cho việc diễn giải, nên các phương án sau đây không bị giới hạn ở đó. Theo đó, các hình vẽ khác nhau có thể không cần theo tỷ lệ.

Theo các ví dụ sau đây, trục x, trục y và trục z không bị giới hạn ở ba trục của hệ tọa độ vuông góc, và có thể được hiểu theo nghĩa rộng. Ví dụ, trục x, trục y, và trục z có thể vuông góc với nhau, hoặc có thể thể hiện các hướng khác nhau mà không vuông góc với nhau. Tất cả các trị số là xấp xỉ, và có thể thay đổi. Tất cả các ví dụ của các vật liệu và hợp chất cụ thể được hiểu là không làm giới hạn và chỉ là ví dụ. Các vật liệu và hợp chất phù hợp khác có thể được sử dụng thay thế.

FIG.1 là hình vẽ phối cảnh sơ lược một phần của thiết bị hiển thị theo phương án, FIG.2 là hình vẽ mặt cắt sơ lược một phần của thiết bị hiển thị trên FIG.1, và FIG.3 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị trên FIG.1. FIG.4 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng IV-IV trên FIG.3, FIG 5 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng V-V trên FIG.3, và FIG.6 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng VI-VI trên FIG.3. FIG.2 có thể được hiểu là hình vẽ mặt cắt được cắt dọc theo đường thẳng II-II trên FIG.3. Trên các hình vẽ từ FIG.2 đến FIG.6, thiết bị hiển thị không ở trạng thái được uốn nhằm thuận tiện cho việc mô tả. Tuy nhiên, thực tế, thiết bị hiển thị theo phương án ở trạng thái trong đó lớp nền 100 được uốn ở vùng uốn BA, như được thể hiện trên FIG.1. Điều này áp dụng cho cả các phương án sẽ được mô tả sau đây và các ví dụ cải biến chúng.

Như được thể hiện trong các hình vẽ từ FIG.1 đến FIG.3, lớp nền 100 trong thiết bị hiển thị theo phương án bao gồm vùng uốn BA kéo dài dọc theo hướng thứ nhất (hướng +y). Vùng uốn BA giữa vùng thứ nhất 1A và vùng thứ hai 2A và cong theo hướng thứ hai (hướng +x) giao với hướng thứ nhất. Ngoài ra, lớp nền 100 được uốn quanh đường tâm uốn BAX kéo dài theo hướng thứ nhất (hướng +y) như được thể hiện trên FIG.1. Lớp nền 100 có thể chứa các vật liệu khác nhau có đặc tính mềm dẻo hoặc uốn được, ví dụ, các nhựa polyme chẳng hạn như polyetessulphon (PES), polyacrylat (PAR), polyeteimit (PEI), polyetylen naphtalat (PEN), polyetylen tereptalat (PET), polyphenylen sulfua (PPS), polyarylat, polyimit (PI), polycacbonat (PC), và xenluloza axetat propionat (CAP). Lớp nền 100 có thể có kết cấu đa lớp với hai lớp chứa một chất trong số các nhựa polyme ở trên, cũng như lớp chắn chứa vật liệu vô cơ chẳng hạn như silic oxit, silic nitrua, và silic oxynitrua giữa hai lớp này.

Vùng thứ nhất 1A bao gồm vùng hiển thị DA. Ngoài vùng hiển thị DA, vùng thứ nhất 1A có thể còn bao gồm một phần của vùng không hiển thị bên ngoài vùng hiển thị DA, như được thể hiện trên FIG.2. Vùng thứ hai 2A cũng có thể bao gồm vùng không hiển thị.

Ngoài bộ phận hiển thị 300, tranzito màng mỏng (thin film transistor - TFT) 210 có thể được bố trí trong vùng hiển thị DA và được nối điện với bộ phận hiển thị 300, như được thể hiện trên FIG.2. Trên FIG.2, bộ phận phát sáng hữu cơ được bố trí trong vùng hiển thị DA làm bộ phận hiển thị 300. Mỗi nối điện của bộ phận phát sáng hữu cơ với TFT 210 có thể được hiểu là điện cực điểm ảnh 310 được nối điện với TFT 210.

TFT 210 có thể bao gồm lớp bán dẫn 211, cực cổng 213, cực gốc 215a, và cực máng 215b, lớp bán dẫn 211 chứa silic vô định hình, silic đa tinh thể, hoặc vật liệu bán dẫn hữu cơ. Để bảo đảm sự cách điện giữa lớp bán dẫn 211 và cực cổng 213, lớp cách điện cổng 120 có thể nằm giữa lớp bán dẫn 211 và cực cổng 213, trong đó lớp cách điện cổng 120 chứa vật liệu vô cơ chẳng hạn như silic oxit, silic nitrua, và/hoặc silic oxynitrua. Ngoài ra, lớp cách điện giữa các lớp 130 có thể ở trên cực cổng 213, và cực gốc 215a và cực máng 215b có thể ở trên lớp cách điện giữa các lớp 130, trong đó lớp cách điện giữa các lớp 130 chứa vật liệu vô cơ chẳng hạn như silic oxit, silic nitrua, và/hoặc silic oxynitrua. Các lớp cách điện chứa vật liệu vô cơ có thể được tạo thành bằng cách lắng đọng hóa học pha hơi (chemical vapor deposition - CVD) hoặc lắng lớp nguyên tử (atomic layer deposition - ALD). Cách này sẽ được áp dụng cho các phương án khác và các cải biến của chúng mà sẽ được mô tả sau đây.

Lớp đệm 110 có thể nằm giữa TFT 210 và lớp nền 100. Lớp đệm 110 có thể chứa vật liệu vô cơ chẳng hạn như silic oxit, silic nitrua, và/hoặc silic oxynitrua. Lớp đệm 110 có thể nâng cao độ nhẵn của bề mặt trên của lớp nền 100, hoặc ngăn ngừa hoặc giảm bớt sự thâm thấu của các tạp chất từ lớp nền 100 vào lớp bán dẫn 211 của TFT 210. Lớp khác chẳng hạn như lớp chắn có thể còn được bố trí giữa lớp nền 100 và lớp đệm 110 hoặc giữa lớp đệm 110 và TFT 210, trong đó lớp chắn có thể chứa vật liệu vô cơ chẳng hạn như silic oxit, silic nitrua, và/hoặc silic oxynitrua. Trong trường hợp này, lớp chắn có thể được gọi là một phần của lớp đệm 110. Trên các hình vẽ, lớp đệm 110 có kết cấu đơn lớp nhằm thuận tiện cho việc mô tả. Tuy nhiên, theo các phương án của sáng chế hoặc các ví dụ cải biến của sáng chế, lớp đệm 110 có thể có kết cấu đa lớp.

Ngoài ra, lớp làm phẳng 140 có thể được bố trí trên TFT 210. Ví dụ, như được thể hiện trên FIG.2, khi bộ phận phát sáng hữu cơ ở trên TFT 210, thì lớp làm phẳng 140 có thể làm phẳng phần trên của lớp bảo vệ che phủ TFT 210. Ví dụ, lớp làm phẳng 140 có thể chứa vật liệu hữu cơ chẳng hạn như acryl, benzocyclobuten (BCB), và hexametyldisiloxan (HMDSO).

Trên FIG.2, mặc dù lớp làm phẳng 140 có kết cấu đơn lớp, nhưng lớp làm phẳng 140 có thể được cải biến theo nhiều cách khác nhau. Ví dụ, lớp làm phẳng 140 có thể có kết cấu đa lớp. Ngoài ra, như được thể hiện trên FIG.2, lớp làm phẳng 140 có thể có khoảng hở bên ngoài vùng hiển thị DA, sao cho một phần của lớp làm phẳng 140 trong vùng hiển thị DA và một phần của lớp làm phẳng 140 trong vùng thứ hai 2A có thể tách biệt khỏi nhau về mặt vật lý. Do đó, các tạp chất từ bên ngoài có thể không thâm nhập đến vùng hiển thị DA qua lớp làm phẳng 140. Ngoài ra, khác với ví dụ được thể hiện trên FIG.2, lớp làm phẳng 140 có thể không được thể hiện, cụ thể là có thể được loại bỏ, ở ít nhất một số phần của vùng thứ hai 2A.

Trong vùng hiển thị DA của lớp nền 100, bộ phận hiển thị 300 có thể được định vị trên lớp làm phẳng 140. Bộ phận hiển thị 300 có thể là bộ phận phát sáng hữu cơ chứa điện cực điểm ảnh 310, điện cực đối 330, và lớp trung gian 320 giữa điện cực điểm ảnh 310 và điện cực đối 330 và bao gồm lớp phát quang. Điện cực điểm ảnh 310 có thể tiếp xúc với một trong số cực gốc 215a và cực máng 215b qua khoảng hở được tạo thành trong lớp làm phẳng 140 và do đó có thể được nối điện với TFT 210, như được thể hiện trên FIG.2.

Lớp xác định điểm ảnh 150 có thể ở trên lớp làm phẳng 140. Lớp xác định điểm ảnh 150 bao gồm các khoảng hở lần lượt tương ứng với các điểm ảnh phụ, tức là, ít nhất khoảng hở làm lộ ra phần giữa của điện cực điểm ảnh 310, để xác định các điểm ảnh. Ngoài ra, trong ví dụ được thể hiện trên FIG.2, lớp xác định điểm ảnh 150 làm tăng khoảng cách giữa mép của điện cực điểm ảnh 310 và điện cực đối 330 trên điện cực điểm ảnh 310, để ngăn ngừa không cho cung lửa điện được tạo ra ở mép của điện cực điểm ảnh 310. Lớp xác định điểm ảnh 150 có thể chứa vật liệu hữu cơ, ví dụ, PI hoặc HMDSO.

Lớp trung gian 320 của bộ phận phát sáng hữu cơ có thể chứa các vật liệu hữu cơ phân tử lượng thấp hoặc các vật liệu polyme. Khi lớp trung gian 320 chứa vật liệu hữu cơ phân tử lượng thấp, thì lớp phát quang có thể bao gồm lớp phun lỗ trống (HIL), lớp truyền lỗ trống (HTL), lớp phát quang (EML), lớp truyền electron (ETL), và lớp phun electron (EIL) có kết cấu đơn lớp hoặc đa lớp, và các ví dụ của các vật liệu hữu cơ có thể chứa đồng phthalocyanin (CuPc), N,N'-Di(naphtalen-1-yl)-N,N'-diphenyl-benzidin (NPB), và nhôm tris-8-hydroxyquinolin (Alq3). Các vật liệu hữu cơ phân tử lượng thấp có thể được lắng bằng phương pháp lắng chân không.

Khi lớp trung gian 320 chứa vật liệu polyme, thì lớp trung gian 320 có thể bao gồm HTL và EML. Ở đây, HTL có thể chứa poly(3,4-etylendioxytiophen (PEDOT), và EML có thể chứa vật liệu polyme gốc poly-phenylenvinylen (PPV) hoặc gốc polyflorene. Lớp trung gian 320 nói trên có thể được tạo thành bằng phương pháp in lưới, phương pháp in phun mực, hoặc phương pháp tạo ảnh cảm ứng nhiệt laze (laze induced thermal imaging - LITI).

Tuy nhiên, lớp trung gian 320 không bị giới hạn ở các ví dụ nêu trên, và có thể có các kết cấu khác nhau. Ngoài ra, lớp trung gian 320 có thể bao gồm lớp được tạo thành liên khối qua các điện cực điểm ảnh 310, hoặc lớp được tạo hình tương ứng với mỗi điện cực trong số các điện cực điểm ảnh 310.

Điện cực đối 330 được bố trí trên vùng hiển thị DA, và như được thể hiện trên FIG.2, có thể bao phủ vùng hiển thị DA. Tức là, điện cực đối 330 có thể được tạo thành liên khối so với các bộ phận phát sáng hữu cơ, để tương ứng với các điện cực điểm ảnh 310.

Do bộ phận phát sáng hữu cơ có thể dễ dàng bị hư hại bởi hơi ẩm hoặc oxy bên ngoài, nên lớp bao 400 có thể che phủ bộ phận phát sáng hữu cơ để bảo vệ bộ phận phát sáng hữu cơ. Lớp bao 400 che phủ vùng hiển thị DA, và cũng có thể kéo dài ra ngoài vùng hiển thị DA. Lớp bao 400 có thể bao gồm lớp bao vô cơ thứ nhất 410, lớp bao hữu cơ 420, và lớp bao vô cơ thứ hai 430, như được thể hiện trên FIG.2.

Lớp bao vô cơ thứ nhất 410 che phủ điện cực đối 330, và có thể chứa silic oxit, silic nitrua, và/hoặc silic oxynitrua. Nếu cần, các lớp khác chẳng hạn như lớp bọc có thể được bố trí giữa lớp bao vô cơ thứ nhất 410 và điện cực đối 330. Do lớp bao vô cơ thứ nhất 410 được tạo thành phù hợp với các kết cấu dưới chúng, nên lớp bao vô cơ thứ nhất 410 có thể có bề mặt trên không đều. Lớp bao hữu cơ 420 che phủ lớp bao vô cơ thứ nhất 410, và khác với lớp bao vô cơ thứ nhất 410, lớp bao hữu cơ 420 có thể có bề mặt trên đều hoặc gần như phẳng. Chi tiết hơn, lớp bao hữu cơ 420 có thể gần như có bề mặt trên đều hoặc phẳng ở phần tương ứng với vùng hiển thị DA. Lớp bao hữu cơ 420 có thể chứa ít nhất một vật liệu được chọn từ nhóm chứa PET, PEN, PC, PI, polyetylen sulfonat, polyoxymetylen, polyarylat, và hexametyldisiloxan. Lớp bao vô cơ thứ hai 430 che phủ lớp bao hữu cơ 420, và có thể chứa silic oxit, silic nitrua, và/hoặc silic oxynitrua. Lớp bao vô cơ thứ hai 430 có thể tiếp xúc với lớp bao vô cơ thứ nhất 410 ở mép của lớp này bên ngoài vùng hiển thị DA, để không làm lộ lớp bao hữu cơ 420 ra bên ngoài.

Như được mô tả ở trên, do lớp bao 400 bao gồm lớp bao vô cơ thứ nhất 410, lớp bao hữu cơ 420, và lớp bao vô cơ thứ hai 430, ngay cả nếu có vết rạn trong lớp bao 400 trong kết cấu đa lớp nêu trên, thì vết rạn có thể được chặn ở giữa lớp bao vô cơ thứ nhất 410 và lớp bao hữu cơ 420 hoặc ở giữa lớp bao hữu cơ 420 và lớp bao vô cơ thứ hai 430. Như thế, đường qua đó hơi ẩm hoặc oxy bên ngoài có thể thẩm thấu vào vùng hiển thị DA có thể được ngăn không cho tạo thành, hoặc khả năng tạo thành đường này có thể được giảm bớt.

Tấm phân cực 520 có thể được gắn trên lớp bao 400 nhờ chất kết dính trong suốt quang học (optically clear adhesive - OCA) 510. Tấm phân cực 520 có thể giảm bớt sự phản xạ của ánh sáng bên ngoài. Ví dụ, khi ánh sáng bên ngoài đi qua tấm phân cực 520 được phản xạ bởi bề mặt trên của điện cực đối 330 và sau đó lại đi qua tấm phân cực 520, ánh sáng bên ngoài đi qua tấm phân cực 520 hai lần và do đó, pha của ánh sáng này có thể được thay đổi. Do đó, pha của ánh sáng được phản xạ khác với pha của ánh sáng bên ngoài đi đến tấm phân cực 520 và do đó xảy ra sự giao thoa giảm. Theo đó, sự phản xạ của ánh sáng bên ngoài có thể được giảm bớt và độ rõ nét có thể được cải thiện. OCA 510 và tấm phân cực 520 có thể che phủ khoảng hở trong lớp làm phẳng 140, như được thể

hiện trên FIG.2. Về cơ bản, thiết bị hiển thị theo một hoặc nhiều phương án có thể không bao gồm tấm phân cực 520, và nếu cần, tấm phân cực 520 có thể được lược bỏ hoặc được thay thế bởi các phần tử khác. Ví dụ, tấm phân cực 520 có thể được lược bỏ, và lưới đen và bộ lọc màu có thể được sử dụng để giảm bớt sự phản xạ của ánh sáng bên ngoài.

Ngoài ra, lớp đệm 110, lớp cách điện cổng 120, và lớp cách điện giữa các lớp 130 có thể được gọi chung là lớp cách điện vô cơ. Lớp cách điện vô cơ này có thể bao gồm khoảng hở thứ nhất OP1 tương ứng với vùng uốn BA, như được thể hiện trên FIG.2. Tức là, lớp đệm 110, lớp cách điện cổng 120, và lớp cách điện giữa các lớp 130 có thể lần lượt bao gồm các khoảng hở 110a, 120a, và 130a tương ứng với vùng uốn BA. Khoảng hở thứ nhất OP1 tương ứng với vùng uốn BA có thể biểu thị rằng khoảng hở thứ nhất OP1 trùng với vùng uốn BA. Ở đây, diện tích của khoảng hở thứ nhất OP1 có thể lớn hơn diện tích của vùng uốn BA. Để đạt được điều này, trên FIG.2, chiều rộng OP1w của khoảng hở thứ nhất OP1 lớn hơn chiều rộng BAw của vùng uốn BA. Ở đây, diện tích của khoảng hở thứ nhất OP1 có thể được xác định là diện tích nhỏ nhất trong số các diện tích của các khoảng hở 110a, 120a, và 130a tương ứng trong lớp đệm 110, lớp cách điện cổng 120, và lớp cách điện giữa các lớp 130. Theo đó, trên FIG.2, diện tích của khoảng hở thứ nhất OP1 được xác định bằng diện tích của khoảng hở 110a trong lớp đệm 110.

Thiết bị hiển thị theo phương án bao gồm lớp vật liệu hữu cơ 160 điền đầy ít nhất một phần của khoảng hở thứ nhất OP1 trong lớp cách điện vô cơ. Trên FIG.2, lớp vật liệu hữu cơ 160 được thể hiện điền đầy hoàn toàn khoảng hở thứ nhất OP1. Ngoài ra, thiết bị hiển thị theo phương án bao gồm lớp dẫn điện thứ nhất 215c trên lớp vật liệu hữu cơ 160, trong đó lớp dẫn điện thứ nhất 215c kéo dài từ vùng thứ nhất 1A đến vùng thứ hai 2A qua vùng uốn BA. Lớp dẫn điện thứ nhất 215c có thể được bố trí trên lớp cách điện vô cơ chẳng hạn như lớp cách điện giữa các lớp 130 tại đó lớp vật liệu hữu cơ 160 không được thể hiện. Lớp dẫn điện thứ nhất 215c có thể được tạo thành đồng thời với cực gốc 215a hoặc cực máng 215b bằng cách sử dụng vật liệu giống với vật liệu của cực gốc 215a hoặc cực máng 215b.

Như được mô tả ở trên, thiết bị hiển thị không ở trạng thái được uốn trên FIG.2. Tuy nhiên, thực tế, thiết bị hiển thị theo phương án ở trạng thái trong đó lớp nền 100 được uốn ở vùng uốn BA như được thể hiện trên FIG.1. Để đạt được điều này, thiết bị hiển thị được sản xuất sao cho lớp nền 100 ở trong trạng thái gần phẳng trong quá trình sản xuất như được thể hiện trên FIG.2, và sau đó, lớp nền 100 được uốn ở vùng uốn BA sao cho thiết bị hiển thị có thể có hình dạng như được minh họa trên FIG.1. Ở đây, trong quá trình uốn lớp nền 100 ở vùng uốn BA, ứng suất kéo có thể được tác dụng lên lớp dẫn điện thứ nhất 215c. Tuy nhiên, trong thiết bị hiển thị theo phương án, sự nảy sinh các khuyết tật trong lớp dẫn điện thứ nhất 215c trong quá trình uốn có thể được ngăn ngừa hoặc được giảm bớt.

Nếu các lớp cách điện vô cơ chẳng hạn như lớp đệm 110, lớp cách điện cổng 120, và/hoặc lớp cách điện giữa các lớp 130 không có khoảng hở tương ứng với vùng uốn BA, mà kéo dài liên tục từ vùng thứ nhất 1A đến vùng thứ hai 2A, và nếu lớp dẫn điện thứ nhất 215c ở trên các lớp cách điện vô cơ, ứng suất kéo lớn được tác dụng lên lớp dẫn điện thứ nhất 215c trong quá trình uốn của lớp nền 100. Cụ thể là, do lớp cách điện vô cơ có độ cứng lớn hơn độ cứng của lớp vật liệu hữu cơ 160, nên các vết rạn có khả năng tạo thành trong lớp cách điện vô cơ trong vùng uốn BA, và khi vết rạn phát sinh trong lớp cách điện vô cơ, thì vết rạn này cũng có thể phát sinh trong lớp dẫn điện thứ nhất 215c trên lớp cách điện vô cơ và do đó tăng đáng kể khả năng phát sinh các khuyết tật chẳng hạn như sự đứt gãy trong lớp dẫn điện thứ nhất 215c.

Tuy nhiên, trong thiết bị hiển thị theo phương án, lớp cách điện vô cơ bao gồm khoảng hở thứ nhất OP1 tương ứng với vùng uốn BA như được mô tả ở trên. Ngoài ra, phần lớp dẫn điện thứ nhất 215c tương ứng với vùng uốn BA được bố trí trên lớp vật liệu hữu cơ 160 điền đầy ít nhất một phần khoảng hở thứ nhất OP1. Do lớp cách điện vô cơ bao gồm khoảng hở thứ nhất OP1 tương ứng với vùng uốn BA, khả năng các vết rạn phát sinh trong lớp cách điện vô cơ được làm giảm đáng kể, và lớp vật liệu hữu cơ 160 ít có khả năng có các vết rạn do các đặc tính của vật liệu hữu cơ. Do đó, sự phát sinh các vết rạn trong phần lớp dẫn điện thứ nhất 215c trên lớp vật liệu hữu cơ 160 có thể được ngăn ngừa hoặc được giảm bớt, trong đó phần lớp dẫn điện thứ nhất 215c tương ứng với vùng

uốn BA. Do lớp vật liệu hữu cơ 160 có độ cứng thấp hơn độ cứng của lớp vật liệu vô hữu cơ, nên lớp vật liệu hữu cơ 160 có thể hấp thu ứng suất kéo được tạo ra do việc uốn lớp nền 100 để giảm bớt sự tập trung ứng suất kéo trong lớp dẫn điện thứ nhất 215c.

Ngoài ra, lớp vật liệu hữu cơ 160 có thể có bề mặt không đều trong ít nhất một phần của bề mặt trên của lớp này. Như thế, lớp dẫn điện thứ nhất 215c trên lớp vật liệu hữu cơ 160 cũng có thể có hình dạng không đều tương ứng với bề mặt không đều của lớp vật liệu hữu cơ 160. Trong trường hợp này, diện tích bề mặt của lớp dẫn điện thứ nhất 215c tăng, và theo đó, ngay cả khi ứng suất được tạo ra trong lớp dẫn điện thứ nhất 215c do uốn lớp nền 100, thì ứng suất này có thể được giảm đáng kể.

Mặc dù trên FIG.2 lớp cách điện vô cơ bao gồm khoảng hở thứ nhất OP1, lớp cách điện vô cơ không bị giới hạn ở đó. Ví dụ, lớp cách điện vô cơ có thể bao gồm rãnh thứ nhất, thay cho khoảng hở thứ nhất OP1. Tức là, lớp đệm 110 có thể không bao gồm khoảng hở 110a khác với ví dụ được minh họa dựa vào FIG.2, nhưng có thể kéo dài từ vùng thứ nhất 1A đến vùng thứ hai 2A qua vùng uốn BA, và chỉ lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130 có thể lần lượt có các khoảng hở 120a và 130a. Trong trường hợp này, lớp đệm 110, lớp cách điện cổng 120, và lớp cách điện giữa các lớp 130 chứa vật liệu vô cơ có thể được gọi chung là lớp cách điện vô cơ, và lớp cách điện vô cơ này có thể được hiểu là có rãnh thứ nhất tương ứng với vùng uốn BA. Ngoài ra, lớp vật liệu hữu cơ 160 có thể ít nhất một phần điền đầy rãnh thứ nhất.

Trong trường hợp nêu trên, do lớp cách điện vô cơ bao gồm rãnh thứ nhất tương ứng với vùng uốn BA, độ dày của lớp cách điện vô cơ được giảm bớt trong vùng uốn BA, và theo đó, lớp nền 100 có thể được uốn dễ dàng hơn. Ngoài ra, do lớp vật liệu hữu cơ 160 trong vùng uốn BA và lớp dẫn điện thứ nhất 215c được bố trí trên lớp vật liệu hữu cơ 160, sự hư hại đối với lớp dẫn điện thứ nhất 215c do quá trình uốn có thể được ngăn ngừa một cách hiệu quả. Ví dụ trong đó lớp cách điện vô cơ bao gồm khoảng hở thứ nhất OP1 được mô tả trong các phương án nêu trên và các phương án khác mà sẽ được mô tả sau đây, hoặc các ví dụ cải biến của các phương án này nhằm thuận tiện cho việc mô tả, nhưng lớp cách điện vô cơ có thể bao gồm rãnh thứ nhất như được mô tả ở trên.

Thiết bị hiển thị theo phương án có thể bao gồm các lớp dẫn điện thứ hai 213a và 213b, ngoài lớp dẫn điện thứ nhất 215c. Các lớp dẫn điện thứ hai 213a và 213b được bố trí trong vùng thứ nhất 1A hoặc vùng thứ hai 2A ở tầng lớp khác với tầng lớp của lớp dẫn điện thứ nhất 215c, và có thể được nối điện với lớp dẫn điện thứ nhất 215c. Trên FIG.2, các lớp dẫn điện thứ hai 213a và 213b ở cùng lớp với cực cổng 213 của TFT 210, tức là, trên lớp cách điện cổng 120, và do đó được tạo thành từ vật liệu giống với vật liệu của cực cổng 213. Ngoài ra, lớp dẫn điện thứ nhất 215c tiếp xúc với các lớp dẫn điện thứ hai 213a và 213b qua các lỗ tiếp xúc trong lớp cách điện giữa các lớp 130. Ngoài ra, lớp dẫn điện thứ hai 213a ở trong vùng thứ nhất 1A, và lớp dẫn điện thứ hai 213b ở trong vùng thứ hai 2A.

Lớp dẫn điện thứ hai 213a trong vùng thứ nhất 1A có thể được nối điện với TFT 210 trong vùng hiển thị DA, và theo đó, lớp dẫn điện thứ nhất 215c có thể được nối điện với TFT 210 trong vùng hiển thị DA qua lớp dẫn điện thứ hai 213a. Lớp dẫn điện thứ hai 213b trong vùng thứ hai 2A cũng có thể được nối điện với TFT 210 của vùng hiển thị DA qua lớp dẫn điện thứ nhất 215c. Như thế, các lớp dẫn điện thứ hai 213a và 213b bên ngoài vùng hiển thị DA có thể được nối điện với các phần tử trong vùng hiển thị DA, hoặc có thể kéo dài về phía vùng hiển thị DA sao cho ít nhất một số phần của các lớp dẫn điện thứ hai 213a và 213b có thể được bố trí trong vùng hiển thị DA.

Như được mô tả ở trên, mặc dù FIG.2 thể hiện trạng thái trong đó thiết bị hiển thị không được uốn nhằm thuận tiện cho việc mô tả, thực tế, thiết bị hiển thị theo phương án ở trạng thái trong đó lớp nền 100 được uốn ở vùng uốn BA, như được thể hiện trên FIG.1. Để đạt được điều này, thiết bị hiển thị được sản xuất sao cho lớp nền 100 phẳng, như được thể hiện trên FIG.2, trong quá trình sản xuất. Sau đó, lớp nền 100 được uốn ở vùng uốn BA sao cho thiết bị hiển thị có thể có hình dạng như được thể hiện trên FIG.1. Ở đây, trong khi lớp nền 100 được uốn ở vùng uốn BA, ứng suất kéo có thể được tác dụng lên các phần tử trong vùng uốn BA.

Do đó, lớp dẫn điện thứ nhất 215c phủ trên vùng uốn BA chứa vật liệu có hệ số giãn dài cao, sao cho các khuyết tật chẳng hạn như các vết rạn trong lớp dẫn điện thứ nhất

215c hoặc sự đứt gãy của lớp dẫn điện thứ nhất 215c có thể được ngăn ngừa. Ngoài ra, các lớp dẫn điện thứ hai 213a và 213b chứa vật liệu có hệ số giãn dài thấp hơn hệ số giãn dài của lớp dẫn điện thứ nhất 215c, và các đặc tính điện/vật lý khác với các đặc tính của lớp dẫn điện thứ nhất 215c. Do đó, hiệu suất truyền các tín hiệu điện trong thiết bị hiển thị có thể được nâng cao hoặc tỷ lệ khuyết tật trong quá trình sản xuất thiết bị hiển thị có thể được giảm bớt.

Ví dụ, các lớp dẫn điện thứ hai 213a và 213b có thể chứa molybden, và lớp dẫn điện thứ nhất 215c có thể chứa nhôm. Lớp dẫn điện thứ nhất 215c và các lớp dẫn điện thứ hai 213a và 213b có thể có các kết cấu đa lớp, nếu muốn. Ví dụ, lớp dẫn điện thứ nhất 215c có thể có kết cấu đa lớp chẳng hạn như kết cấu lớp titan/lớp nhôm/lớp titan, và mỗi lớp trong số các lớp dẫn điện thứ hai 213a và 213b có thể có kết cấu đa lớp chẳng hạn như kết cấu lớp molybden/lớp titan. Tuy nhiên, một hoặc nhiều phương án không bị giới hạn ở đó. Tức là, lớp dẫn điện thứ nhất 215c có thể kéo dài đến vùng hiển thị DA để được nối điện trực tiếp với cực gốc 215a, cực máng 215b, hoặc cực cổng 213 của TFT 210.

Ngoài ra, như được thể hiện trên FIG.2, lớp vật liệu hữu cơ 160 có thể bao phủ bề mặt trong của khoảng hở thứ nhất OP1 của lớp cách điện vô cơ. Như được mô tả ở trên, do lớp dẫn điện thứ nhất 215c có thể chứa vật liệu giống với, và có thể được tạo thành đồng thời với, cực gốc 215a và cực máng 215b, lớp dẫn điện có thể được tạo thành trên lớp cách điện giữa các lớp 130 trên toàn bộ bề mặt của lớp nền 100 và có thể được tạo hình để tạo thành cực gốc 215a, cực máng 215b, và lớp dẫn điện thứ nhất 215c. Nếu lớp vật liệu hữu cơ 160 không bao phủ bề mặt bên trong của khoảng hở 110a trong lớp đệm 110, khoảng hở 120a trong lớp cách điện cổng 120, hoặc khoảng hở 130a trong lớp cách điện giữa các lớp 130, thì vật liệu dẫn điện của lớp dẫn điện có thể không được loại bỏ, mà có thể còn sót lại trên bề mặt bên trong của khoảng hở 110a trong lớp đệm 110, bề mặt bên trong của khoảng hở 120a trong lớp cách điện cổng 120, hoặc bề mặt bên trong của khoảng hở 130a trong lớp cách điện giữa các lớp 130 trong quá trình tạo hình lớp dẫn điện. Trong trường hợp này, vật liệu dẫn điện còn sót lại có thể gây ra sự đoản mạch giữa các lớp dẫn điện khác nhau. Do đó, khi lớp vật liệu hữu cơ 160 được tạo thành, lớp vật liệu hữu cơ 160 có thể bao phủ bề mặt bên trong của khoảng hở thứ nhất OP1 trong lớp

cách điện vô cơ. Ví dụ, lớp vật liệu hữu cơ 160 cũng có thể che phủ bề mặt trên của lớp cách điện vô cơ xung quanh khoảng hở thứ nhất OP1.

Trên FIG.2, lớp vật liệu hữu cơ 160 được thể hiện có độ dày không đổi, nhưng lớp vật liệu hữu cơ 160 cũng có thể có độ dày thay đổi tùy theo các vị trí. Ví dụ, bề mặt trên của lớp vật liệu hữu cơ 160 có thể có độ cong dốc dần xung quanh bề mặt trong của khoảng hở 110a trong lớp đệm 110, bề mặt trong của khoảng hở 120a trong lớp cách điện cổng 120, và bề mặt trong của khoảng hở 130a trong lớp cách điện giữa các lớp 130. Theo đó, có thể ngăn không cho vật liệu dẫn điện còn sót lại trên lớp vật liệu hữu cơ 160 xung quanh mép của các khoảng hở 110a, 120a, và 130a, khi tạo thành cực gốc 215a, cực máng 215b, và lớp dẫn điện thứ nhất 215c bằng cách tạo hình lớp dẫn điện trên lớp vật liệu hữu cơ 160. Nếu lớp vật liệu hữu cơ 160 có độ dày không đổi mỏng sao cho lớp vật liệu hữu cơ 160 được tạo thành phù hợp với kết cấu ở dưới lớp này, thì các phần dư của vật liệu dẫn điện có thể còn sót lại trên lớp vật liệu hữu cơ 160 xung quanh mép của các khoảng hở 110a, 120a, và 130a và các phần dư này của vật liệu dẫn điện có thể làm nảy sinh các vấn đề chẳng hạn như sự đoản mạch điện.

Ngoài ra, lớp bảo vệ uốn (bending protection layer - BPL) 600 có thể được bố trí bên ngoài vùng hiển thị DA. Tức là, BPL 600 có thể được bố trí trên lớp dẫn điện thứ nhất 215c, ít nhất tương ứng với vùng uốn BA.

Khi kết cấu xếp chồng được uốn, thì có mặt phẳng trung hòa ứng suất trong kết cấu xếp chồng. Nếu không có BPL 600, thì khi lớp nền 100 được uốn, ứng suất kéo vượt mức có thể được tác dụng lên lớp dẫn điện thứ nhất 215c trong vùng uốn BA, bởi vì vị trí của lớp dẫn điện thứ nhất 215c có thể không tương ứng với mặt phẳng trung hòa ứng suất. Tuy nhiên, bằng cách tạo thành BPL 600 và điều chỉnh độ dày và mô đun của BPL 600, thì vị trí của mặt phẳng trung hòa ứng suất trong kết cấu bao gồm lớp nền 100, lớp dẫn điện thứ nhất 215c, và BPL 600 có thể được điều chỉnh. Do đó, mặt phẳng trung hòa ứng suất có thể được điều chỉnh nằm ở xung quanh hoặc trên lớp dẫn điện thứ nhất 215c qua BPL 600, và do đó, ứng suất kéo được tác dụng lên lớp dẫn điện thứ nhất 215c có thể được giảm bớt hoặc ứng suất nén có thể được tác dụng lên lớp dẫn điện thứ nhất 215c.

BPL 600 có thể chứa acryl. Khi ứng suất nén được tác dụng lên lớp dẫn điện thứ nhất 215c, thì khả năng hư hại lớp dẫn điện thứ nhất 215c do ứng suất nén nhỏ hơn nhiều khả năng hư hại trong trường hợp ứng suất kéo được tác dụng lên lớp dẫn điện thứ nhất 215c.

Trên FIG.2, bề mặt đầu mút của BPL 600 theo hướng về phía mép của lớp nền 100 (hướng +x) không trùng khớp với bề mặt đầu mút của lớp nền 100, nhưng được bố trí trong phạm vi của lớp nền 100. Tức là, mép ngoài của BPL 600 nằm trong mép ngoài của lớp nền 100. Tuy nhiên, một hoặc nhiều phương án không bị giới hạn ở đó, tức là, bề mặt đầu mút của BPL 600 theo hướng về phía mép của lớp nền 100 (hướng +x) có thể tương ứng với bề mặt đầu mút của lớp nền 100 (một mép của BPL 600 có thể kéo dài rất gần, hoặc nằm ngang bằng với, mép tương ứng của lớp nền 100). Cụ thể là, như được thể hiện trên FIG.6 là hình vẽ mặt cắt sơ lược được cắt dọc theo đường thẳng VI-VI trên FIG.3, BPL 600 được thể hiện nằm trên khoảng hở thứ nhất OP1 trong lớp cách điện vô cơ, và bề mặt đầu mút phía bên của BPL 600 (theo hướng +y hoặc hướng -y) có thể trùng khớp với bề mặt đầu mút phía bên của lớp nền 100. Tức là, các mép của lớp nền 100 vuông góc với đường tâm uốn BAX (xem FIG.1) có thể trùng khớp với các mép tương ứng của BPL 600.

Các bộ hiển thị được tạo thành trên lớp nền chính và sau đó lớp nền chính được cắt để sản xuất đồng thời các thiết bị hiển thị. Khi BPL 600 được tạo thành trên lớp nền chính trước quy trình cắt lớp nền chính, thì BPL 600 có thể được cắt ít nhất một phần cùng với lớp nền chính khi lớp nền chính được cắt. Theo đó, trong thiết bị hiển thị được sản xuất sau khi cắt lớp nền chính, các bề mặt đầu mút phía bên của các mép của lớp nền 100 mà gần như vuông góc với đường tâm uốn BAX (xem FIG.1) có thể trùng khớp với các bề mặt đầu mút phía bên tương ứng của BPL 600. Bước cắt có thể được thực hiện bằng cách chiếu tia laze lên lớp nền chính. Ngoài ra, FIG.3 thể hiện đường thẳng VI-VI nằm trong khoảng hở thứ nhất OP1 và nằm ngoài vùng uốn BA, và do đó, mép của thiết bị hiển thị trong vùng uốn BA có thể có tiết diện giống hoặc tương tự với tiết diện trên FIG.6.

Mặc dù trên FIG.6 lớp làm phẳng 140 được thể hiện được bố trí giữa BPL 600 và lớp dẫn điện thứ nhất 215c, nhưng lớp làm phẳng 160 không bị giới hạn ở đó. Ví dụ, lớp làm phẳng 160 có thể không được bố trí trong khoảng hở thứ nhất OP1.

Ngoài ra, trên FIG.2, bề mặt trên của BPL 600 theo hướng về phía vùng hiển thị DA (hướng -x) tương ứng với bề mặt trên của tấm phân cực 520 (theo hướng +z), nhưng không bị giới hạn ở đó. Ví dụ, đầu của BPL 600 theo hướng về phía vùng hiển thị DA (hướng -x) có thể che phủ một phần bề mặt trên ở mép của tấm phân cực 520. Theo cách khác, đầu của BPL 600 theo hướng về phía vùng hiển thị DA (hướng -x) có thể không tiếp xúc với tấm phân cực 520 và/hoặc OCA 510. Trong trường hợp sau cùng, trong hoặc sau khi tạo thành BPL 600, khí được tạo ra từ BPL 600 ít có khả năng thâm nhập vào vùng hiển thị DA (hướng -x) và do đó, sự giảm chất lượng của bộ phận hiển thị 300 có thể được ngăn ngừa.

Như được thể hiện trên FIG.2, nếu bề mặt trên của BPL 600 theo hướng về phía vùng hiển thị DA (hướng -x) trùng khớp với bề mặt trên của tấm phân cực 520 theo hướng +z, nếu đầu của BPL 600 theo hướng vùng hiển thị DA (hướng -x) che phủ một phần bề mặt trên ở đầu của tấm phân cực 520, hoặc nếu đầu của BPL 600 theo hướng vùng hiển thị DA (hướng -x) tiếp xúc với OCA 510, thì độ dày của BPL 600 tương ứng với vùng hiển thị DA (hướng -x) có thể lớn hơn độ dày của các phần còn lại của BPL 600. Do vật liệu pha lỏng hoặc vật liệu dạng hồ có thể được phủ và được hóa cứng để tạo thành BPL 600, nên thể tích của BPL 600 có thể được giảm bớt trong quá trình hóa cứng. Ở đây, nếu phần BPL 600 tương ứng với vùng hiển thị DA (hướng -x) tiếp xúc với tấm phân cực 520 và/hoặc OCA 510, thì phần BPL 600 này được cố định ở vị trí đó, và do đó, sự giảm thể tích phát sinh ở phần còn sót lại của BPL 600. Do đó, độ dày của BPL 600 tương ứng với vùng hiển thị DA (hướng -x) có thể lớn hơn độ dày của các phần còn lại của BPL 600.

Ngoài ra, trong thiết bị hiển thị theo phương án, lớp cách điện vô cơ còn bao gồm khoảng hở thứ hai OP2, ngoài khoảng hở thứ nhất OP1, như được thể hiện trên FIG.3. Khoảng hở thứ hai OP2 được bố trí bên ngoài vùng hiển thị DA, và kéo dài dọc theo ít

nhất một phần của vùng hiển thị DA. Như được mô tả ở trên, do lớp cách điện vô cơ được hiểu là bao gồm lớp đệm 110, lớp cách điện cổng 120, và/hoặc lớp cách điện giữa các lớp 130, nên khoảng hở thứ hai OP2 có thể được xác định bằng khoảng hở trong lớp đệm 110, như được thể hiện trên FIG.4.

Trong quá trình sản xuất hoặc trong khi sử dụng thiết bị hiển thị sau khi được sản xuất, chấn động bên ngoài có thể tác động lên thiết bị hiển thị. Khi chấn động bên ngoài được tác động, các vết rạn có thể phát sinh trong lớp cách điện vô cơ chẳng hạn như trong lớp đệm 110, lớp cách điện cổng 120, và/hoặc lớp cách điện giữa các lớp 130, và các vết rạn này có thể lan rộng trong lớp cách điện vô cơ. Do đó, nếu vết rạn kéo dài đến vùng hiển thị DA, thì nó có thể lan đến TFT 210 hoặc các đường dẫn khác và có thể gây ra các khuyết tật chẳng hạn như sự hỏng hóc của thiết bị hiển thị.

Tuy nhiên, trong thiết bị hiển thị theo phương án, lớp cách điện vô cơ bao gồm khoảng hở thứ hai OP2 được bố trí bên ngoài vùng hiển thị DA và kéo dài dọc theo ít nhất một phần của vùng hiển thị DA. Do đó, ngay cả nếu các vết rạn có thể phát sinh ở phần ngoài của lớp đệm 110 do chấn động bên ngoài, thì sự kéo dài của các vết rạn này về phía vùng hiển thị DA có thể được ngăn ngừa bằng khoảng hở thứ hai OP2 một cách hiệu quả.

Cụ thể là, như được thể hiện trên FIG.3, khoảng hở thứ hai OP2 trong lớp cách điện vô cơ có thể được nối với khoảng hở thứ nhất OP1, và ngoài ra, khoảng hở thứ hai OP2 có thể kéo dài xung quanh (cụ thể là, bao quanh) chu vi của vùng hiển thị DA để bao bọc vùng hiển thị DA cùng với khoảng hở thứ nhất OP1. Ở đây, khoảng hở thứ hai OP2 được nối với, và kéo dài từ, khoảng hở thứ nhất OP1. Như được thể hiện trên FIG.3, hình dạng chung của khoảng hở thứ hai OP2 và khoảng hở thứ nhất OP1 có thể bao quanh chu vi của vùng hiển thị DA, và do đó, các vết rạn được tạo ra ở phần ngoài của thiết bị hiển thị do chấn động bên ngoài có thể được giữ không kéo dài về phía vùng hiển thị DA.

Mặc dù FIG.4 minh họa lớp cách điện vô cơ bao gồm khoảng hở thứ hai OP2, một hoặc nhiều phương án không bị giới hạn ở đó. Ví dụ, lớp cách điện vô cơ có thể bao gồm rãnh thứ hai, thay cho khoảng hở thứ hai OP2. Tức là, lớp đệm 110, ví dụ, có thể không được loại bỏ hoàn toàn, mà phần trên của lớp đệm 110 có thể chỉ được loại bỏ một phần,

khác với hình dạng được thể hiện trên FIG.4. Trong trường hợp này, lớp cách điện vô cơ có thể được hiểu là có rãnh thứ hai. Cụ thể là, trong trường hợp tại đó lớp đệm 110 có kết cấu đa lớp bao gồm lớp chắn như được mô tả ở trên, thì các lớp trên trong số các lớp trong lớp đệm 110 có thể được loại bỏ và các lớp dưới giữ nguyên, hoặc lớp trên và một phần của các lớp dưới được loại bỏ và phần dưới của các lớp dưới có thể không được loại bỏ. Trong trường hợp này, lớp cách điện vô cơ có thể được hiểu là có rãnh thứ hai. Điều này có thể được áp dụng cho các phương án mà sẽ được mô tả sau đây hoặc các ví dụ cải biến của các phương án này. Sau đây, trường hợp trong đó lớp cách điện vô cơ bao gồm khoảng hở thứ hai sẽ được mô tả dưới đây.

Như được mô tả ở trên, do lớp vật liệu hữu cơ 160 che phủ khoảng hở thứ nhất OP1 trong lớp cách điện vô cơ, nên lớp vật liệu hữu cơ 160 cũng có thể bao phủ khoảng hở thứ hai OP2 trong lớp cách điện vô cơ. Ngoài ra, như được mô tả ở trên, lớp dẫn điện được tạo thành trên lớp cách điện giữa các lớp 130 trên toàn bộ bề mặt của lớp nền 100 và được tạo hình để tạo thành cực gốc 215a, cực máng 215b, và lớp dẫn điện thứ nhất 215c. Nếu lớp vật liệu hữu cơ 160 không bao phủ khoảng hở thứ hai OP2 trong lớp cách điện vô cơ, thì vật liệu dẫn điện của lớp dẫn điện có thể không được loại bỏ, mà có thể còn sót lại trên bề mặt bên trong của khoảng hở 110a trong lớp đệm 110, bề mặt bên trong của khoảng hở 120a trong lớp cách điện cổng 120, hoặc bề mặt bên trong của khoảng hở 130a trong lớp cách điện giữa các lớp 130 trong quá trình tạo hình lớp dẫn điện. Trong trường hợp này, vật liệu dẫn điện còn sót lại này có thể gây ra sự đoản mạch giữa các lớp dẫn điện khác nhau. Do đó, khi lớp vật liệu hữu cơ 160 được tạo thành, lớp vật liệu hữu cơ 160 có thể bao phủ bề mặt bên trong của khoảng hở thứ hai OP2 trong lớp cách điện vô cơ. Ví dụ, lớp vật liệu hữu cơ 160 cũng có thể che phủ bề mặt trên của lớp cách điện vô cơ xung quanh khoảng hở thứ hai OP2.

Ngoài ra, FIG.4 minh họa lớp cách điện vô cơ có thể có độ dày thay đổi tùy theo vị trí. Tức là, ở phần giữa của vùng thứ nhất 1A, lớp cách điện vô cơ có độ dày gồm lớp đệm 110, lớp cách điện cổng 120, và lớp cách điện giữa các lớp 130, trong khi lớp cách điện vô cơ chỉ có độ dày gồm lớp đệm 110 bên ngoài khoảng hở thứ hai OP2. Do đó, độ dày của lớp cách điện vô cơ ở phần giữa của vùng thứ nhất 1A lớn hơn độ dày của lớp cách

điện vô cơ ở bên ngoài khoảng hở thứ hai OP2. Điều này có thể được hiểu là lớp cách điện vô cơ có kết cấu đa lớp và số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng thứ nhất 1A lớn hơn số lượng các lớp ở bên ngoài của khoảng hở thứ hai OP2. Trong ví dụ được minh họa trên FIG.4, lớp cách điện vô cơ có kết cấu đơn lớp chỉ bao gồm lớp đệm 110 ở ngay bên ngoài khoảng hở thứ hai OP2.

Các bộ hiển thị được tạo thành trên lớp nền chính và sau đó lớp nền chính này được cắt để sản xuất đồng thời các thiết bị hiển thị. Khi cắt lớp nền chính, lớp cách điện vô cơ trên lớp nền chính cũng được cắt, và các vết rạn có thể phát sinh trong lớp cách điện vô cơ trong khi lớp cách điện vô cơ được cắt. Mặc dù các vết rạn ban đầu có thể nhỏ, nhưng chúng có thể trở nên lớn hơn do chấn động bên ngoài trong quá trình sản xuất thiết bị hiển thị hoặc trong quá trình sử dụng thiết bị hiển thị sau khi được sản xuất, và điều này có thể tạo ra các khuyết tật. Do đó, khi cắt lớp nền chính, tốt hơn nếu ngăn ngừa được sự phát sinh của các vết rạn hoặc giảm bớt các vết rạn.

Trong thiết bị hiển thị theo phương án, lớp cách điện vô cơ có thể mỏng, có thể có kết cấu đơn lớp, hoặc có thể có ít lớp hơn ở bên ngoài khoảng hở thứ hai OP2 như được mô tả ở trên, và theo đó, các vết rạn có thể không phát sinh trong lớp cách điện vô cơ hoặc kích thước của các vết rạn có thể được giảm bớt khi cắt lớp nền chính. Cụ thể là, khi độ dày của lớp cách điện vô cơ được giảm bớt, thì khả năng tạo ra các vết rạn trong quá trình cắt của lớp cách điện vô cơ được giảm bớt.

Để thu được các hiệu quả giống/tương tự, lớp cách điện vô cơ được minh họa trên FIG.2 cũng có thể có kết cấu tương tự với kết cấu theo phương án đã được thể hiện. Chi tiết hơn, lớp cách điện vô cơ có thể có kết cấu ba lớp trong vùng thứ nhất 1A, và trong vùng thứ hai 2A, lớp cách điện vô cơ có thể chỉ bao gồm lớp đệm 110 xung quanh mép của lớp nền 100 trong khi lớp cách điện vô cơ xung quanh khoảng hở thứ nhất OP1 có kết cấu ba lớp. Ở đây, trong vùng thứ hai 2A, lớp cách điện vô cơ có kết cấu ba lớp trong ít nhất phần gần đế hàn 215d (xem FIG.3), và có thể chỉ có lớp đệm 110 xung quanh các mép của lớp nền 100.

Để cực gốc 215a hoặc cực máng 215b tiếp xúc với lớp bán dẫn 211 trong quá trình tạo thành TFT 210, các lỗ tiếp xúc có thể được tạo thành trong lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130. Như được thể hiện trên FIG.4, việc loại bỏ một phần của lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130 để tạo thành khoảng hở thứ hai OP2 hoặc việc loại bỏ một phần của lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130 bên ngoài khoảng hở thứ hai OP2 có thể được thực hiện đồng thời với việc tạo thành các lỗ tiếp xúc.

Như được thể hiện trên FIG.2, việc loại bỏ một phần của lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130 để tạo thành khoảng hở thứ nhất OP1 có thể được thực hiện đồng thời với việc tạo thành các lỗ tiếp xúc. Theo đó, trên FIG.2, bề mặt trong của khoảng hở 120a trong lớp cách điện cổng 120 và bề mặt trong của khoảng hở 130a trong lớp cách điện giữa các lớp 130 tạo thành bề mặt liên tục trong khoảng hở thứ nhất OP1. Lớp đệm 110 có thể được loại bỏ một phần bằng cách sử dụng phương pháp khắc khô để tạo thành khoảng hở 110a hoặc khoảng hở thứ hai OP2 trước khi tạo thành lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130.

Ngoài ra, như được thể hiện trên FIG.3, lớp cách điện vô cơ của thiết bị hiển thị có thể bao gồm khoảng hở thứ ba OP3, ngoài khoảng hở thứ nhất OP1 và khoảng hở thứ hai OP2. Một cách chi tiết, vùng thứ hai 2A có thể bao gồm vùng đế hàn PA, và lớp cách điện vô cơ có thể bao gồm khoảng hở thứ ba OP3 được bố trí bên ngoài vùng đế hàn PA. Như được mô tả ở trên, lớp cách điện vô cơ có thể được hiểu là bao gồm lớp đệm 110, lớp cách điện cổng 120, và/hoặc lớp cách điện giữa các lớp 130, và do đó, khoảng hở thứ ba OP3 có thể được xác định bằng khoảng hở trong lớp đệm 110, như được thể hiện trên FIG.5.

Trong quá trình sản xuất thiết bị hiển thị hoặc trong quá trình sử dụng sau khi được sản xuất, các chấn động bên ngoài khác nhau có thể được tác động lên thiết bị hiển thị. Khi chấn động bên ngoài được tác động, các vết rạn có thể phát sinh trong lớp đệm 110, lớp cách điện cổng 120, và/hoặc lớp cách điện giữa các lớp 130, và các vết rạn này có thể lan rộng dọc theo lớp vật liệu vô hữu cơ. Do đó, nếu vết rạn kéo dài đến vùng đế hàn PA,

và cụ thể là đến các đế hàn 215d khác nhau trong vùng đế hàn PA, thì các khuyết tật chẳng hạn như sự hỏng hóc của thiết bị hiển thị có thể xảy ra. Trên FIG.3, các đế hàn 215d được thể hiện sơ lược, và các đế hàn 215d có thể được nối điện với TFT 210 của vùng hiển thị DA qua các đường dẫn không được thể hiện trên hình vẽ, ví dụ, lớp dẫn điện thứ nhất 215c (xem FIG.2).

Tuy nhiên, theo thiết bị hiển thị của phương án, lớp cách điện vô cơ bao gồm khoảng hở thứ ba OP3 được bố trí bên ngoài vùng đế hàn PA và kéo dài dọc theo ít nhất một phần của mép của lớp nền 100, tức là, ít nhất một phần của vùng đế hàn PA. Do đó, ngay cả nếu các vết rạn phát sinh trong lớp đệm 110 được bố trí ở phần ngoài của thiết bị hiển thị do chấn động bên ngoài, thì sự kéo dài của các vết rạn về phía vùng đế hàn PA có thể được ngăn ngừa bằng khoảng hở thứ ba OP3. Cụ thể là, như được thể hiện trên FIG.3, khoảng hở thứ ba OP3 được nối với khoảng hở thứ nhất OP1 trong lớp cách điện vô cơ, để bảo vệ vùng đế hàn PA.

Ngoài ra, như được thể hiện trên FIG.3, khoảng cách d1 giữa đầu của khoảng hở thứ ba OP3 theo hướng về phía mép của lớp nền 100 (hướng +x) và mép của lớp nền 100 có thể nhỏ hơn khoảng cách d2 giữa đầu của đế hàn 215d theo hướng về phía mép của lớp nền 100 (hướng +x) và mép của lớp nền 100. Nhờ kết cấu nêu trên, đế hàn 215d có thể được bảo vệ đầy đủ bằng khoảng hở thứ ba OP3.

Mặc dù trên FIG.5 lớp cách điện vô cơ được thể hiện có khoảng hở thứ ba OP3, nhưng lớp cách điện vô cơ không bị giới hạn ở đó. Ví dụ, lớp cách điện vô cơ có thể bao gồm rãnh thứ ba, chứ không phải là khoảng hở thứ ba OP3. Ví dụ, một phần của lớp đệm 110 có thể không được loại bỏ hoàn toàn, khác với hình dạng được thể hiện trên FIG.5, nhưng phần trên của lớp đệm 110 có thể được loại bỏ một phần. Trong trường hợp này, lớp cách điện vô cơ có thể được hiểu là có rãnh thứ ba. Điều này sẽ được áp dụng cho các phương án mà sẽ được mô tả sau đây hoặc các ví dụ cải biến của các phương án này. Sau đây, trường hợp trong đó lớp cách điện vô cơ có khoảng hở thứ ba OP3 sẽ được mô tả nhằm thuận tiện cho việc mô tả.

Như được mô tả ở trên, do lớp vật liệu hữu cơ 160 che phủ khoảng hở thứ nhất OP1 và khoảng hở thứ hai OP2 của lớp cách điện vô cơ, nên lớp vật liệu hữu cơ 160 cũng có thể bao phủ khoảng hở thứ ba OP3 trong lớp cách điện vô cơ. Như được mô tả ở trên, lớp dẫn điện được tạo thành trên lớp cách điện giữa các lớp 130 trên toàn bộ bề mặt của lớp nền 100 và được tạo hình để tạo thành cực gốc 215a, cực máng 215b, và lớp dẫn điện thứ nhất 215c. Nếu lớp vật liệu hữu cơ 160 không bao phủ khoảng hở thứ ba OP3 trong lớp cách điện vô cơ, thì vật liệu dẫn điện của lớp dẫn điện có thể không được loại bỏ, mà có thể còn sót lại trên bề mặt bên trong của khoảng hở 110a trong lớp đệm 110, bề mặt bên trong của khoảng hở 120a trong lớp cách điện cổng 120, hoặc bề mặt bên trong của khoảng hở 130a trong lớp cách điện giữa các lớp 130 trong quá trình tạo hình lớp dẫn điện. Trong trường hợp này, vật liệu dẫn điện còn sót lại có thể gây ra sự đoản mạch giữa các lớp dẫn điện khác nhau. Do đó, khi lớp vật liệu hữu cơ 160 được tạo thành, lớp vật liệu hữu cơ 160 có thể bao phủ bề mặt bên trong của khoảng hở thứ ba OP3 trong lớp cách điện vô cơ. Lớp vật liệu hữu cơ 160 cũng có thể che phủ bề mặt trên của lớp cách điện vô cơ xung quanh khoảng hở thứ ba OP3.

Ngoài ra, trên FIG.5, lớp cách điện vô cơ được thể hiện có độ dày thay đổi. Tức là, lớp cách điện vô cơ bao gồm lớp đệm 110, lớp cách điện cổng 120, và lớp cách điện giữa các lớp 130 ở phần giữa của vùng đế hàn PA, nhưng lớp cách điện vô cơ chỉ bao gồm lớp đệm 110 gần khoảng hở thứ ba OP3 sao cho độ dày của lớp cách điện vô cơ lớn hơn ở phần giữa của vùng đế hàn PA so với độ dày gần khoảng hở thứ ba OP3. Nói cách khác, lớp cách điện vô cơ bao gồm kết cấu đa lớp, trong đó số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng đế hàn PA lớn hơn số lượng các lớp trong lớp cách điện vô cơ ở hoặc gần khoảng hở thứ ba OP3. Trong ví dụ được minh họa trên FIG.5, lớp cách điện vô cơ có kết cấu đơn lớp chỉ bao gồm lớp đệm 110 ở và gần khoảng hở thứ ba OP3.

Thiết bị hiển thị theo phương án bao gồm kết cấu nêu trên, và do đó, các vết rạn có thể không phát sinh trong lớp cách điện vô cơ khi cắt lớp nền chính, hoặc kích thước của các vết rạn có thể được giảm bớt. Khi độ dày của lớp cách điện vô cơ giảm, thì khả năng tạo ra các vết rạn trong khi cắt lớp cách điện vô cơ có thể được giảm bớt.

Để cực gốc 215a hoặc cực máng 215b tiếp xúc với lớp bán dẫn 211 khi TFT 210 được tạo thành, các lỗ tiếp xúc được tạo thành trong lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130. Như được thể hiện trên FIG.5, việc loại bỏ một phần của lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130 để tạo thành khoảng hở thứ ba OP3 hoặc việc loại bỏ một phần của lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130 bên ngoài khoảng hở thứ ba OP3 có thể được thực hiện đồng thời với việc tạo thành các lỗ tiếp xúc. Ngoài ra, việc loại bỏ một phần của lớp đệm 110 để tạo thành khoảng hở thứ ba OP3 có thể được thực hiện bằng cách sử dụng phương pháp khắc khô, trước khi tạo thành lớp cách điện cổng 120 và lớp cách điện giữa các lớp 130.

FIG.7 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án. Như được thể hiện trên FIG.7, khoảng hở thứ ba OP3 được nối với khoảng hở thứ nhất OP1 trong lớp cách điện vô cơ, và ngoài ra, khoảng hở thứ ba OP3 có thể kéo dài xung quanh (cụ thể là, bao quanh) vùng để hàn PA. Tức là, khoảng hở thứ ba OP3 và khoảng hở thứ nhất OP1 được nối với nhau và cùng bao quanh vùng để hàn PA. Như được thể hiện trên FIG.7, hình dạng chung của khoảng hở thứ ba OP3 và khoảng hở thứ nhất OP1 có thể bao quanh chu vi của vùng để hàn PA, và do đó, các vết rạn được tạo ra ở phần ngoài của thiết bị hiển thị do chấn động bên ngoài có thể không tiến triển về phía vùng hiển thị DA.

Mặc dù trên FIG.3 khoảng hở thứ hai OP2 bao quanh bên ngoài vùng hiển thị DA dọc theo vùng hiển thị DA liên tục, nhưng một hoặc nhiều phương án không bị giới hạn ở đó. Ví dụ, như được thể hiện trên FIG.8 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án, thì khoảng hở thứ hai OP2 có thể không liên tục trong một số khu vực. Trong trường hợp này, đối với phần không liên tục của khoảng hở thứ hai OP2, thiết bị hiển thị có thể còn bao gồm khoảng hở bổ sung OP2' tương ứng với phần không liên tục và được tách biệt khỏi khoảng hở thứ hai OP2, như được thể hiện trên FIG.8. Như thế, ngay cả khi các vết rạn lan rộng về phía vùng hiển thị DA qua các khoảng trống trong khoảng hở thứ hai OP2, sự kéo dài hơn nữa của các vết rạn về phía vùng hiển thị DA có thể được ngăn ngừa nhờ các khoảng hở bổ sung OP2' một cách hiệu quả.

Ngoài ra, như được thể hiện trên FIG.9 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án, khoảng hở thứ hai OP2 có thể kéo dài theo kiểu zíc zắc hoặc không tuyến tính. Cụ thể là, khoảng hở thứ hai OP2 có thể kéo dài theo dạng zíc zắc mà không tạo thành các phần nhọn, trên hình chiếu bằng. Nếu lớp cách điện vô cơ có các phần nhọn, thì các vết rạn có khả năng phát sinh ở các phần nhọn. Khác với ví dụ trên FIG.9, khoảng hở thứ ba OP3 cũng có thể có hình dạng zíc zắc.

Ngoài ra, như được mô tả ở trên, thiết bị hiển thị bao gồm lớp bao 400 (xem FIG.2), và lớp bao 400 bao gồm lớp bao vô cơ thứ nhất 410 ở phần dưới cùng của lớp bao này. Lớp bao vô cơ thứ nhất 410 chứa silic oxit, silic nitrua, hoặc silic oxynitrua, và do đó, có lực liên kết thấp đối với lớp vật liệu hữu cơ 160. Do đó, lớp bao 400 có thể được tạo thành để không tiếp xúc với lớp vật liệu hữu cơ 160. Tức là, lớp bao 400 có thể được tạo thành bao phủ vùng hiển thị DA và không kéo dài đến khoảng hở thứ nhất OP1, khoảng hở thứ hai OP2, và/hoặc khoảng hở thứ ba OP3 của lớp cách điện vô cơ, sao cho lớp bao 400 có thể không tiếp xúc với lớp vật liệu hữu cơ 160 mà điền đầy khoảng hở thứ nhất OP1, khoảng hở thứ hai OP2, và/hoặc khoảng hở thứ ba OP3.

Thiết bị hiển thị có hình phẳng dạng chữ nhật trước khi được uốn được mô tả ở trên, nhưng một hoặc nhiều phương án không bị giới hạn ở đó. Tức là, mặc dù trong các hình vẽ từ FIG.3 đến FIG.7 và FIG.9, lớp nền 100 có chiều rộng không đổi theo hướng trục y trên toàn bộ vùng thứ nhất 1A, nhưng vùng uốn BA, và vùng thứ hai 2A, lớp nền 100 không bị giới hạn ở đó. Ví dụ, như được thể hiện trên FIG.10 là hình chiếu bằng sơ lược một phần của thiết bị hiển thị theo phương án, lớp nền 100 có thể có chiều rộng thay đổi theo hướng trục y trong vùng thứ nhất 1A. Trong trường hợp này, chiều rộng của lớp nền 100 ở phần hẹp hơn trong vùng thứ nhất 1A có thể bằng chiều rộng của lớp nền 100 trong vùng uốn BA hoặc vùng thứ hai 2A, như được thể hiện trên FIG.10.

Các bộ hiển thị được tạo thành trên lớp nền chính và sau đó lớp nền chính được cắt để sản xuất đồng thời các thiết bị hiển thị. Trong trường hợp này, bước cắt chính được thực hiện sao cho mỗi trong số các thiết bị hiển thị có hình dạng chữ nhật, và sau đó, bước cắt phụ được thực hiện trên toàn bộ một phần của vùng thứ nhất 1A, vùng uốn BA, và

vùng thứ hai 2A để sản xuất thiết bị hiển thị như được thể hiện trên FIG.10. Cụ thể là, thông qua bước cắt phụ, bề mặt đầu mút phía bên của BPL 600 (theo hướng +y hoặc hướng -y) có thể tương ứng với bề mặt đầu mút phía bên của lớp nền 100 như được thể hiện trên FIG.6. Cuối cùng, lớp nền 100 được uốn ở vùng uốn BA.

Trong trường hợp lớp cách điện vô cơ bao gồm khoảng hở thứ ba OP3, ngoài khoảng hở thứ nhất OP1 và khoảng hở thứ hai OP2, lớp nền 100 có thể có chiều rộng thay đổi trong vùng thứ nhất 1A theo hướng trục y, như được thể hiện trên FIG.11. Ở đây, trong vùng thứ nhất 1A, chiều rộng hẹp hơn của lớp nền 100 có thể bằng với chiều rộng của lớp nền 100 trong vùng uốn BA hoặc vùng thứ hai 2A, như được thể hiện trên FIG.11. Ngoài ra, trong trường hợp lớp cách điện vô cơ bao gồm khoảng hở thứ hai không liên tục OP2 và khoảng hở bổ sung OP2' tương ứng với các phần không liên tục, hoặc trong trường hợp tại đó khoảng hở thứ hai OP2 trong lớp cách điện vô cơ có hình dạng zíc zắc, thì lớp nền 100 có thể có chiều rộng thay đổi trong vùng thứ nhất 1A theo hướng trục y, như được thể hiện trong FIG.12 và FIG.13.

Theo một hoặc nhiều phương án, sự nảy sinh các khuyết tật trong thiết bị hiển thị trong quá trình sản xuất hoặc trong quá trình sử dụng sau khi được sản xuất, có thể được giảm bớt. Tuy nhiên, phạm vi của sáng chế không bị giới hạn ở các hiệu quả nêu trên.

Nên hiểu rằng các phương án được mô tả ở đây chỉ nên được xem là có ý nghĩa mô tả và không nhằm mục đích giới hạn. Thông thường, các phần mô tả của các dấu hiệu hoặc các khía cạnh trong mỗi phương án nên được xem là hợp lệ đối với các dấu hiệu hoặc các khía cạnh tương tự khác trong các phương án khác.

Trong khi một hoặc nhiều phương án đã được mô tả có dựa vào các hình vẽ, người có hiểu biết trung bình trong lĩnh vực sẽ hiểu rằng các thay đổi khác nhau về hình thức và chi tiết có thể được thực hiện trong các phương án này mà không trệch khỏi nguyên lý và phạm vi như được xác định bởi bộ yêu cầu bảo hộ kèm theo. Các dấu hiệu khác nhau của các phương án được mô tả ở trên và các phương án khác có thể được phối hợp và kết hợp theo cách thức bất kỳ, để tạo ra các phương án khác thống nhất với sáng chế.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

lớp nền bao gồm vùng thứ nhất chứa vùng hiển thị, vùng thứ hai được đặt cách khỏi vùng thứ nhất, và vùng uốn giữa vùng thứ nhất và vùng thứ hai và nối vùng thứ nhất và vùng thứ hai với nhau, trong đó lớp nền được uốn quanh đường tâm uốn;

lớp cách điện vô cơ trên lớp nền, trong đó lớp cách điện vô cơ này bao gồm khoảng hở thứ nhất hoặc rãnh thứ nhất được tạo ra để xếp chồng vùng uốn khi được nhìn theo hướng vuông góc với lớp nền trong vùng uốn và kéo dài dọc theo phía thứ nhất của vùng hiển thị, và khoảng hở thứ hai hoặc rãnh thứ hai được bố trí trong vùng thứ nhất, một phần của khoảng hở thứ hai hoặc rãnh thứ hai kéo dài dọc theo phía thứ hai, mà khác với phía thứ nhất của vùng hiển thị; và

lớp vật liệu hữu cơ, trong đó lớp vật liệu hữu cơ này điền đầy ít nhất một phần khoảng hở thứ nhất hoặc rãnh thứ nhất, và điền đầy ít nhất một phần khoảng hở thứ hai hoặc rãnh thứ hai.

2. Thiết bị hiển thị theo điểm 1, trong đó khoảng hở thứ hai hoặc rãnh thứ hai được nối với khoảng hở thứ nhất hoặc rãnh thứ nhất.

3. Thiết bị hiển thị theo điểm 2, trong đó khoảng hở thứ hai hoặc rãnh thứ hai, cùng với khoảng hở thứ nhất hoặc rãnh thứ nhất, cùng bao quanh vùng hiển thị.

4. Thiết bị hiển thị theo điểm 1, trong đó độ dày của lớp cách điện vô cơ ở phần giữa của vùng thứ nhất lớn hơn độ dày của lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

5. Thiết bị hiển thị theo điểm 1, trong đó lớp cách điện vô cơ bao gồm nhiều lớp, và số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng thứ nhất lớn hơn số lượng các lớp trong lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

6. Thiết bị hiển thị theo điểm 1, trong đó lớp cách điện vô cơ bao gồm nhiều lớp ở phần giữa của vùng thứ nhất, và lớp cách điện vô cơ này chỉ có một lớp gần khoảng hở thứ hai hoặc rãnh thứ hai.
7. Thiết bị hiển thị theo điểm 1, trong đó vùng thứ hai bao gồm vùng đế hàn, và lớp cách điện vô cơ bao gồm khoảng hở thứ ba hoặc rãnh thứ ba được bố trí bên ngoài vùng đế hàn.
8. Thiết bị hiển thị theo điểm 7, trong đó khoảng hở thứ ba hoặc rãnh thứ ba được nối với khoảng hở thứ nhất hoặc rãnh thứ nhất.
9. Thiết bị hiển thị theo điểm 8, trong đó khoảng hở thứ ba hoặc rãnh thứ ba, cùng với khoảng hở thứ nhất hoặc rãnh thứ nhất, cùng bao quanh vùng đế hàn.
10. Thiết bị hiển thị theo điểm 7, còn bao gồm đế hàn trong vùng đế hàn,

trong đó khoảng cách giữa đầu của khoảng hở thứ ba hoặc rãnh thứ ba và đầu của lớp nền nhỏ hơn khoảng cách giữa đầu của đế hàn và đầu của lớp nền.
11. Thiết bị hiển thị theo điểm 7, trong đó độ dày của lớp cách điện vô cơ ở phần giữa của vùng đế hàn lớn hơn độ dày của lớp cách điện vô cơ gần khoảng hở thứ ba hoặc rãnh thứ ba.
12. Thiết bị hiển thị theo điểm 7, trong đó lớp cách điện vô cơ bao gồm nhiều lớp, và số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng đế hàn lớn hơn số lượng các lớp trong lớp cách điện vô cơ gần khoảng hở thứ ba hoặc rãnh thứ ba.
13. Thiết bị hiển thị theo điểm 7, trong đó lớp cách điện vô cơ bao gồm nhiều lớp ở phần giữa của vùng đế hàn, và lớp cách điện vô cơ này chỉ có một lớp duy nhất gần khoảng hở thứ ba hoặc rãnh thứ ba.

14. Thiết bị hiển thị theo điểm 1, trong đó lớp vật liệu hữu cơ che phủ bề mặt trên của lớp cách điện vô cơ gần khoảng hở thứ nhất hoặc rãnh thứ nhất và bề mặt trên của lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

15. Thiết bị hiển thị bao gồm:

lớp nền bao gồm vùng thứ nhất bao gồm vùng hiển thị, vùng thứ hai được đặt cách khỏi vùng thứ nhất, và vùng uốn giữa vùng thứ nhất và vùng thứ hai và nối vùng thứ nhất và vùng thứ hai với nhau, trong đó lớp nền được uốn quanh đường tâm uốn;

lớp cách điện vô cơ trên lớp nền và tiếp xúc trực tiếp với bề mặt trên của lớp nền, trong đó lớp cách điện vô cơ bao gồm khoảng hở thứ nhất hoặc rãnh thứ nhất được tạo ra để xếp chồng vùng uốn khi được nhìn theo hướng vuông góc với lớp nền trong vùng uốn và kéo dài dọc theo hướng thứ nhất, và khoảng hở thứ hai hoặc rãnh thứ hai được bố trí bên ngoài vùng hiển thị, một phần của khoảng hở thứ hai hoặc rãnh thứ hai kéo dài dọc theo hướng thứ hai khác với hướng thứ nhất dọc theo ít nhất một phần của vùng hiển thị; và

lớp vật liệu hữu cơ, trong đó lớp vật liệu hữu cơ này điền đầy ít nhất một phần khoảng hở thứ nhất hoặc rãnh thứ nhất, và điền đầy ít nhất một phần khoảng hở thứ hai hoặc rãnh thứ hai.

16. Thiết bị hiển thị theo điểm 15, trong đó khoảng hở thứ hai hoặc rãnh thứ hai được nối với khoảng hở thứ nhất hoặc rãnh thứ nhất.

17. Thiết bị hiển thị theo điểm 15, trong đó khoảng hở thứ hai hoặc rãnh thứ hai, cùng với khoảng hở thứ nhất hoặc rãnh thứ nhất, cùng bao quanh vùng hiển thị.

18. Thiết bị hiển thị theo điểm 15, trong đó lớp cách điện vô cơ bao gồm nhiều lớp, và số lượng các lớp trong lớp cách điện vô cơ ở phần giữa của vùng thứ nhất lớn hơn số lượng các lớp trong lớp cách điện vô cơ gần khoảng hở thứ hai hoặc rãnh thứ hai.

19. Thiết bị hiển thị theo điểm 15, trong đó vùng thứ hai bao gồm vùng đế hàn, và lớp cách điện vô cơ bao gồm khoảng hở thứ ba hoặc rãnh thứ ba được bố trí bên ngoài vùng đế hàn.

20. Thiết bị hiển thị theo điểm 19, trong đó khoảng hở thứ ba hoặc rãnh thứ ba được nối với khoảng hở thứ nhất hoặc rãnh thứ nhất.

FIG. 1

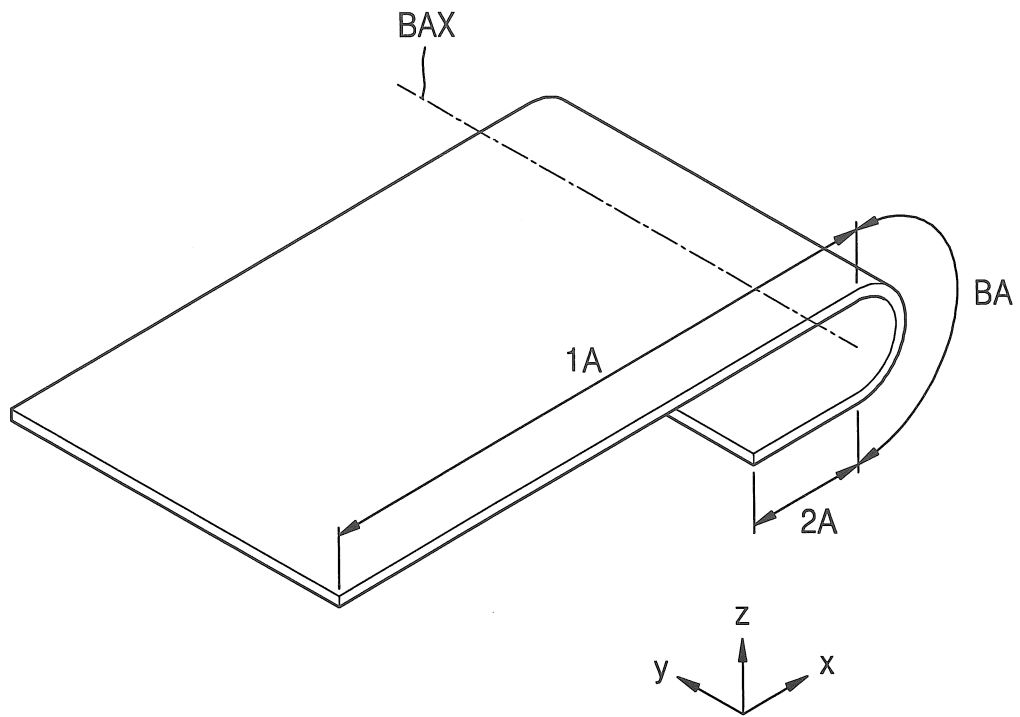


FIG. 3

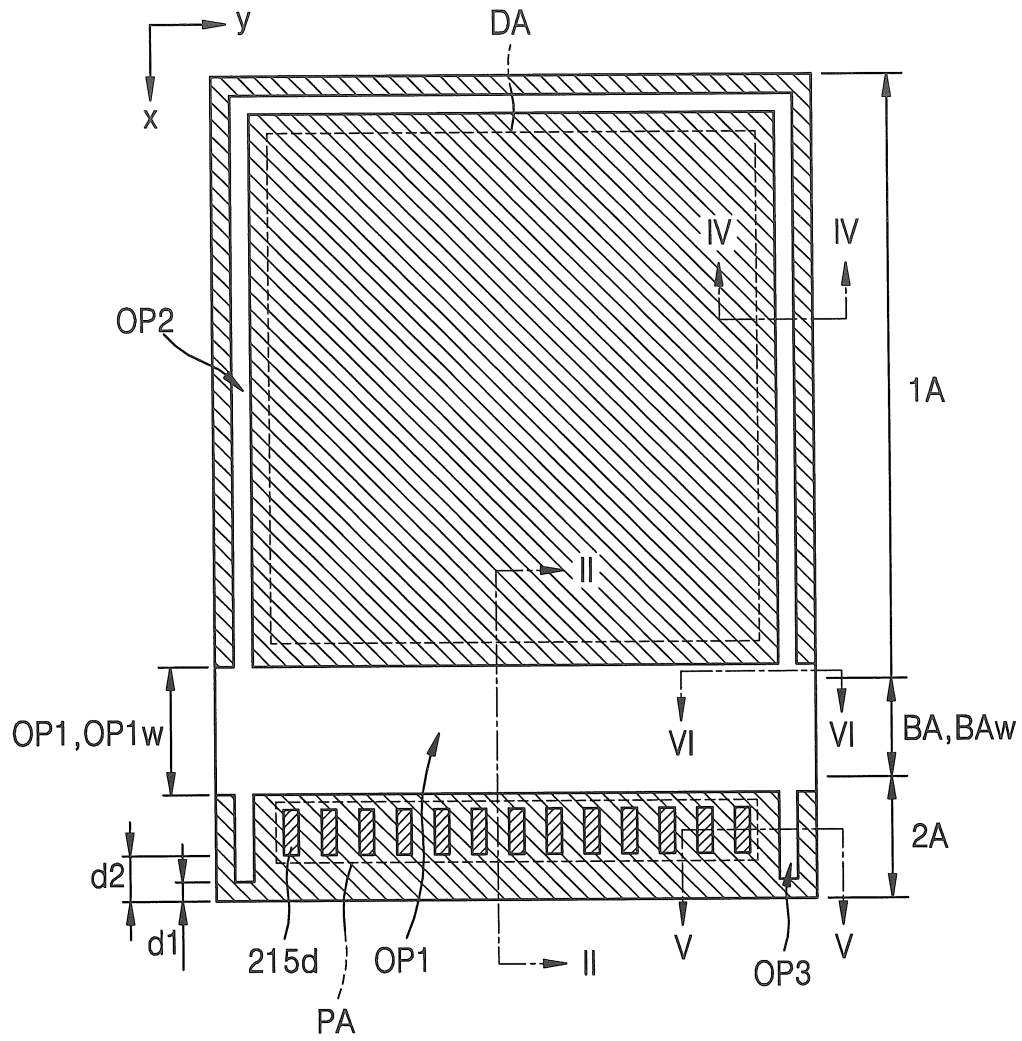


FIG. 5

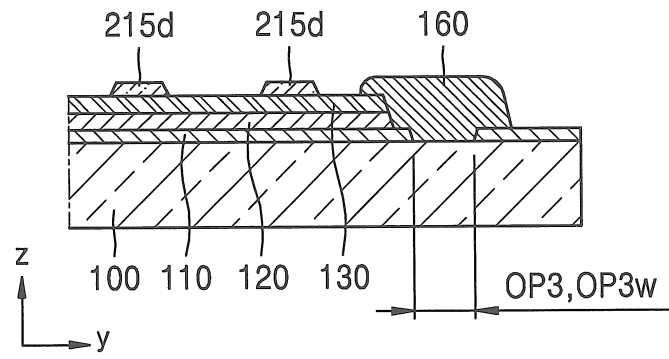


FIG. 6

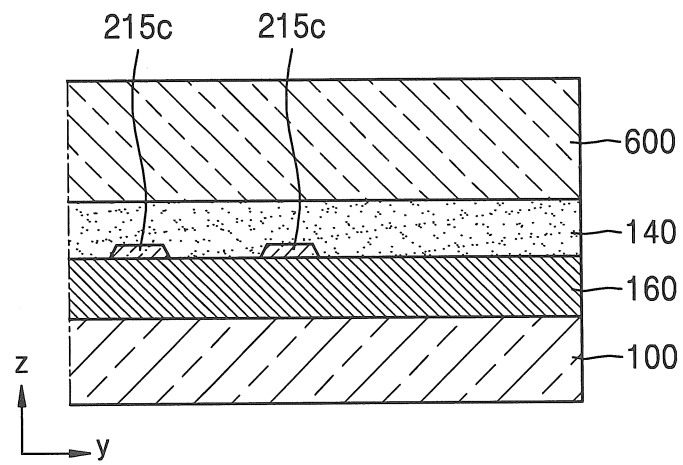


FIG. 7

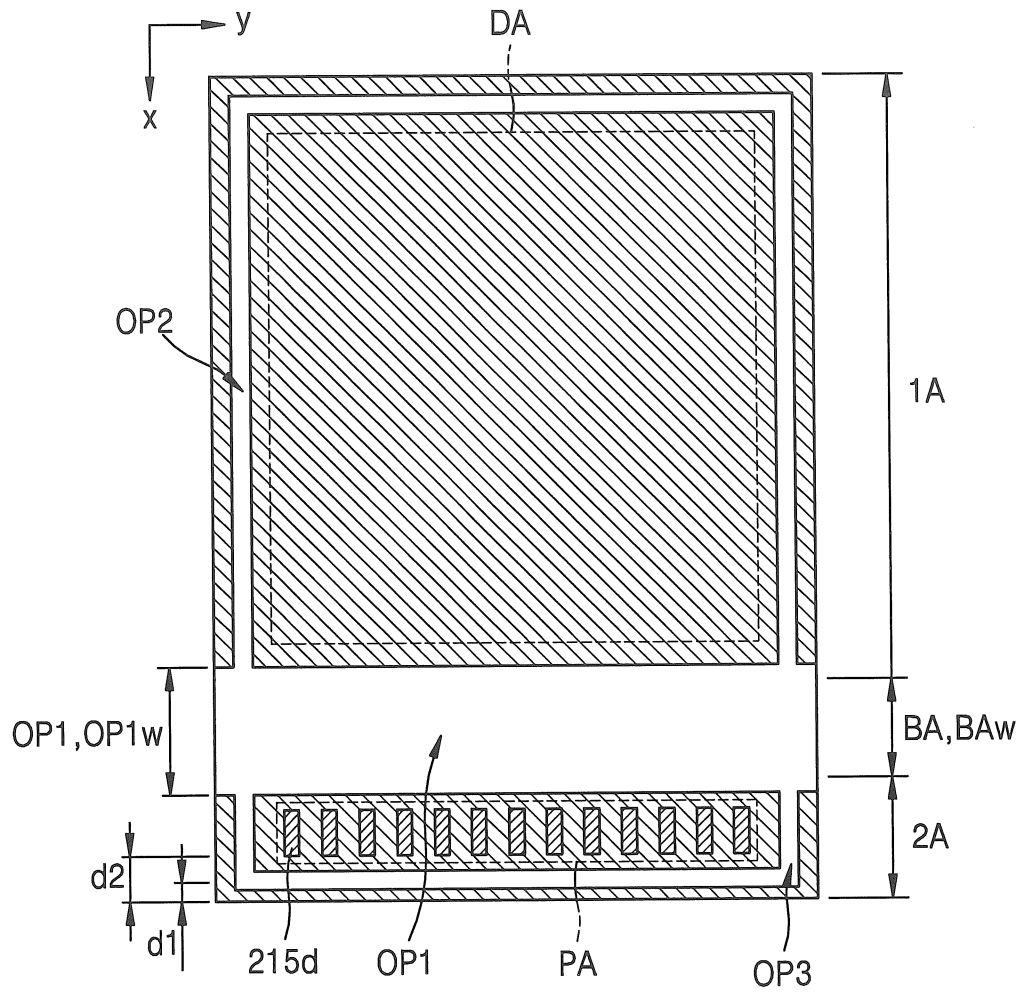


FIG. 8

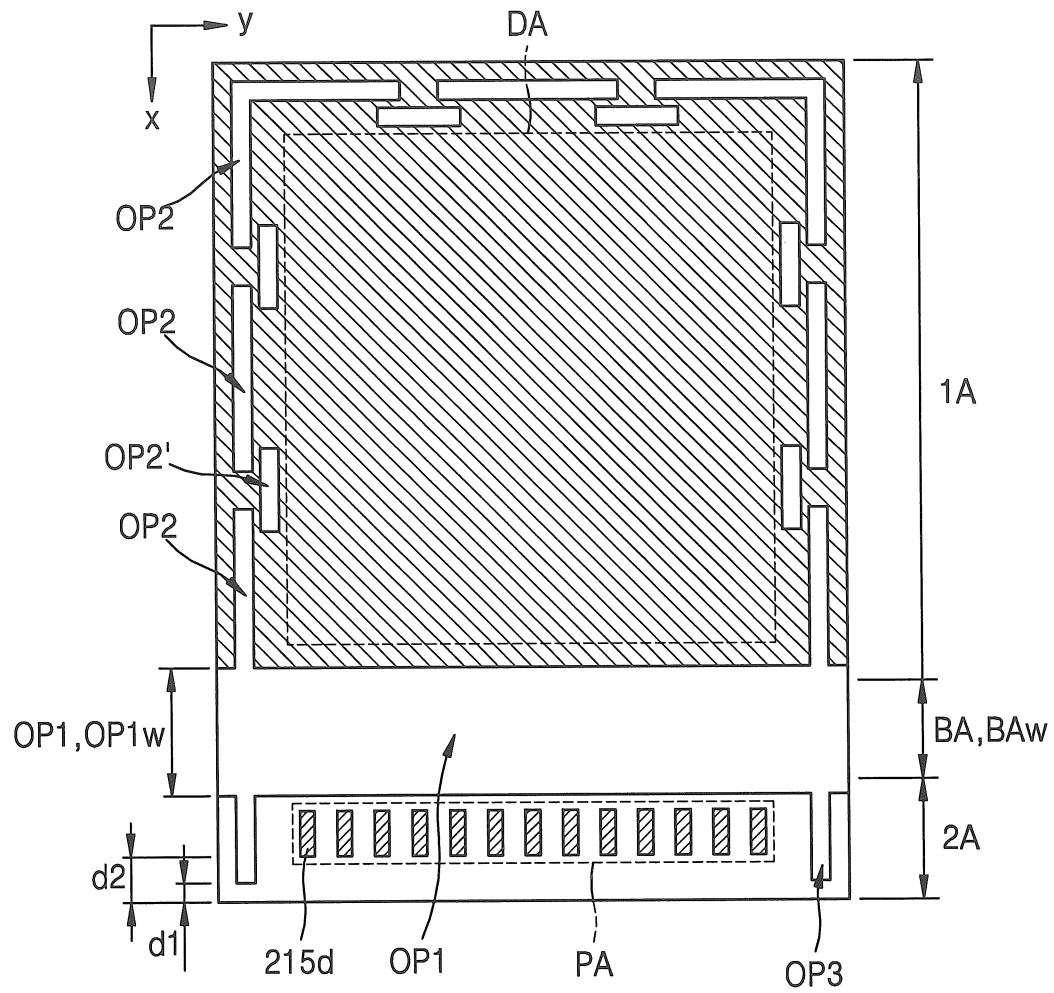


FIG. 9

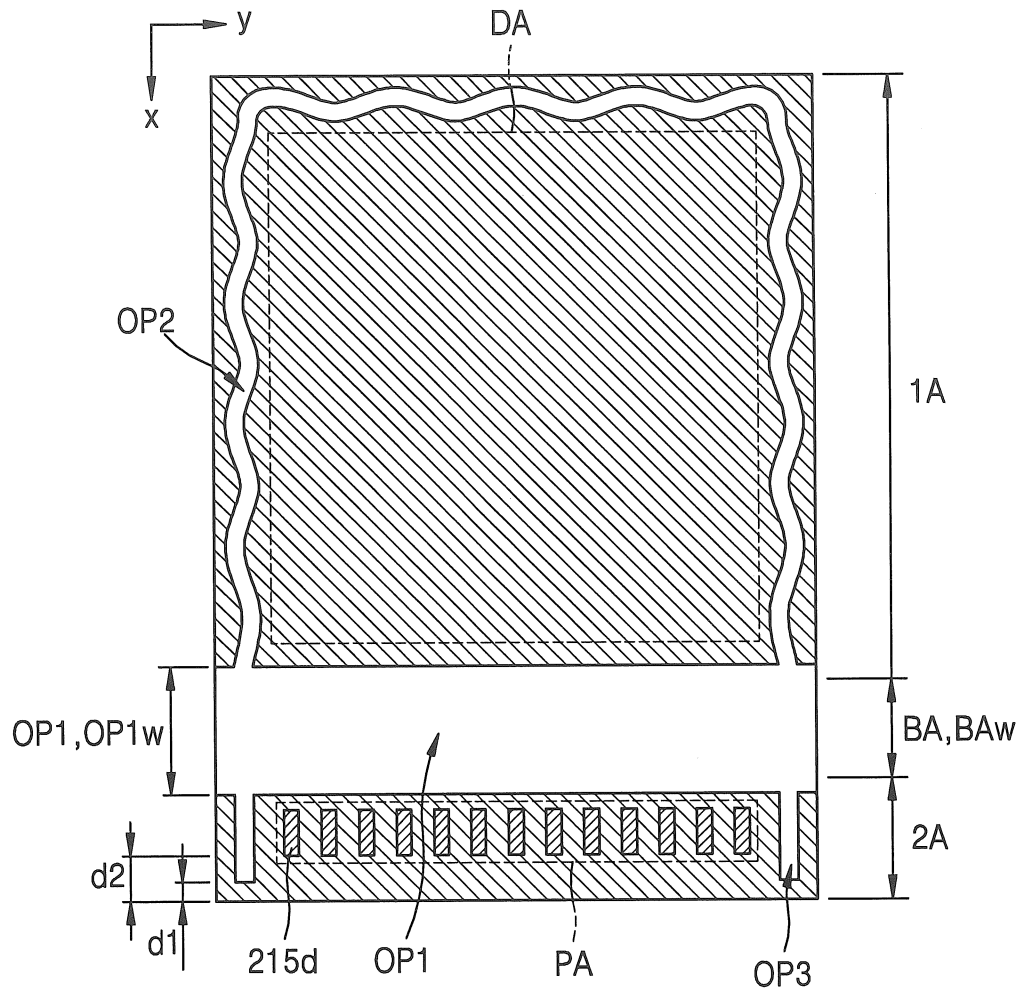


FIG. 10

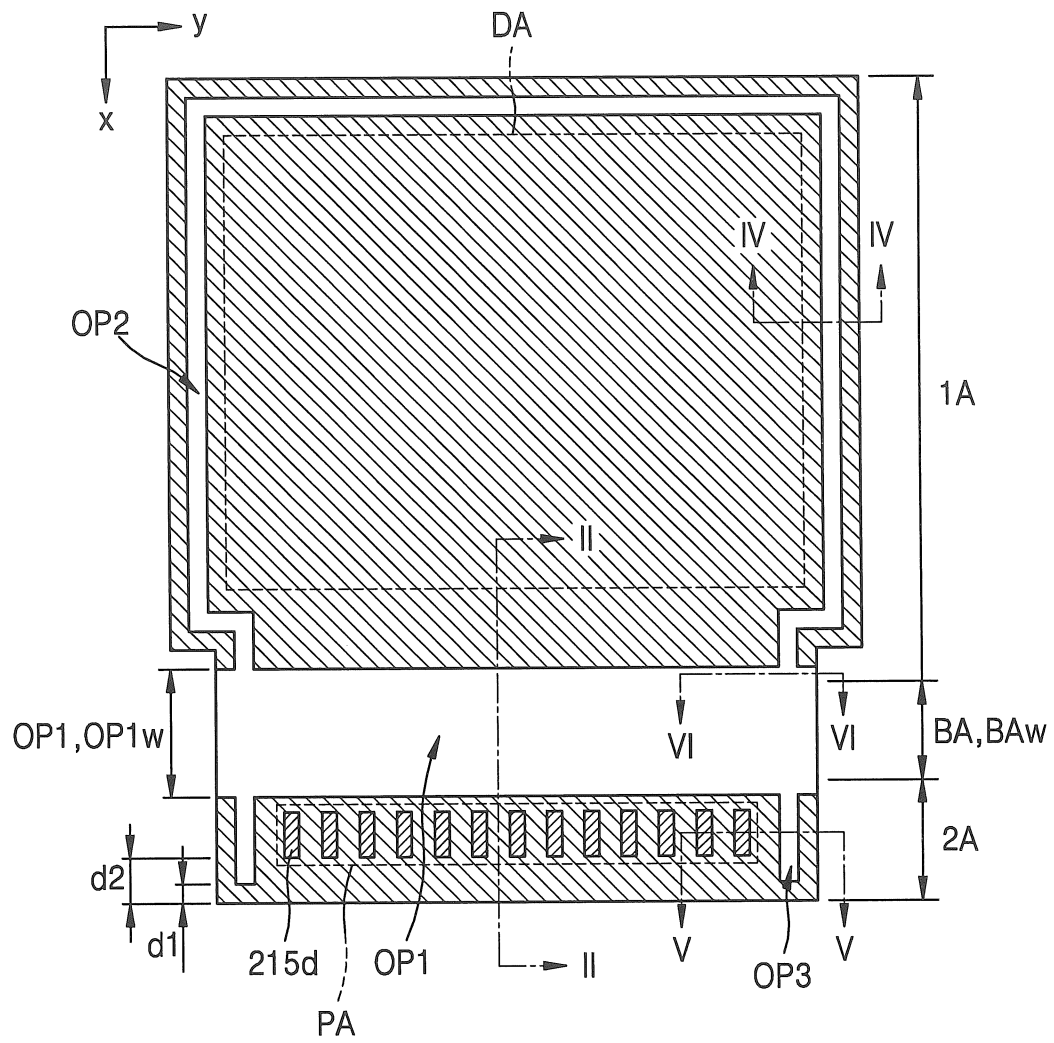


FIG. 11

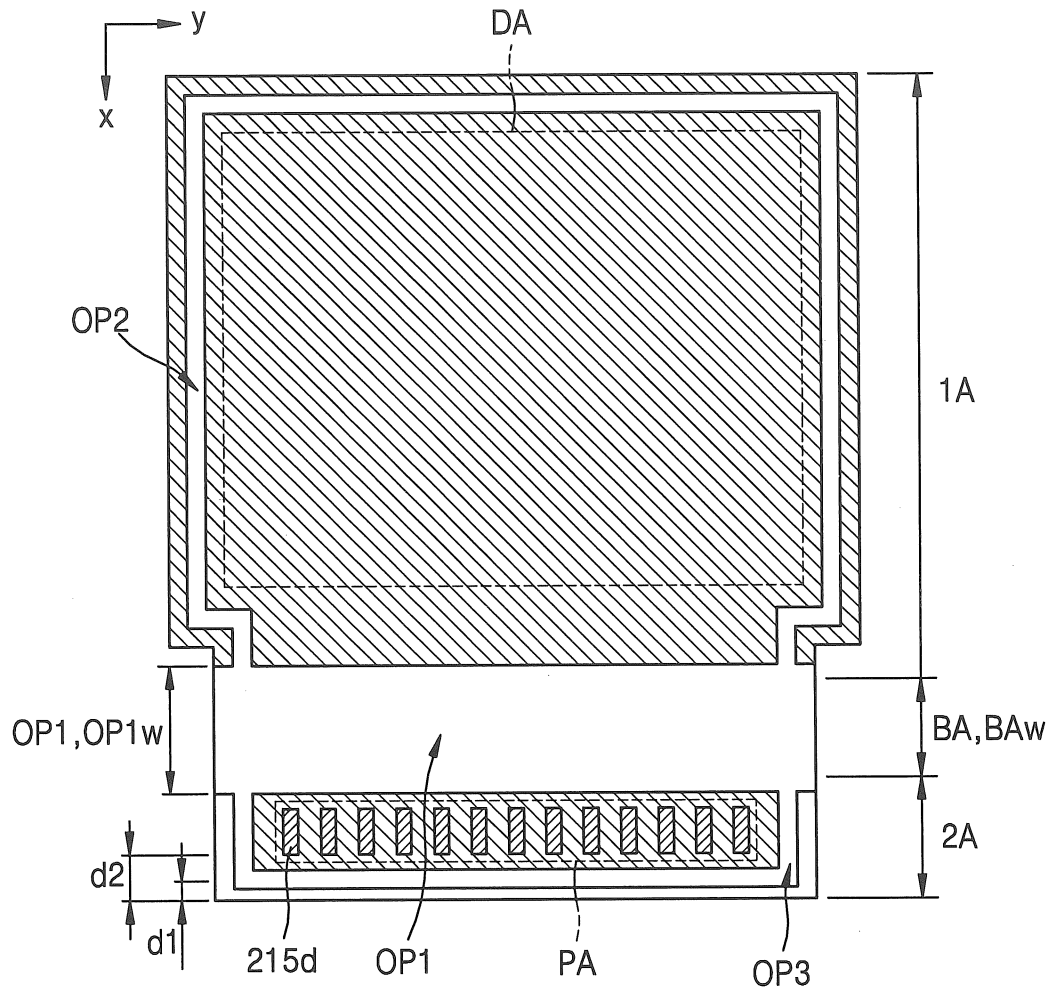


FIG. 12

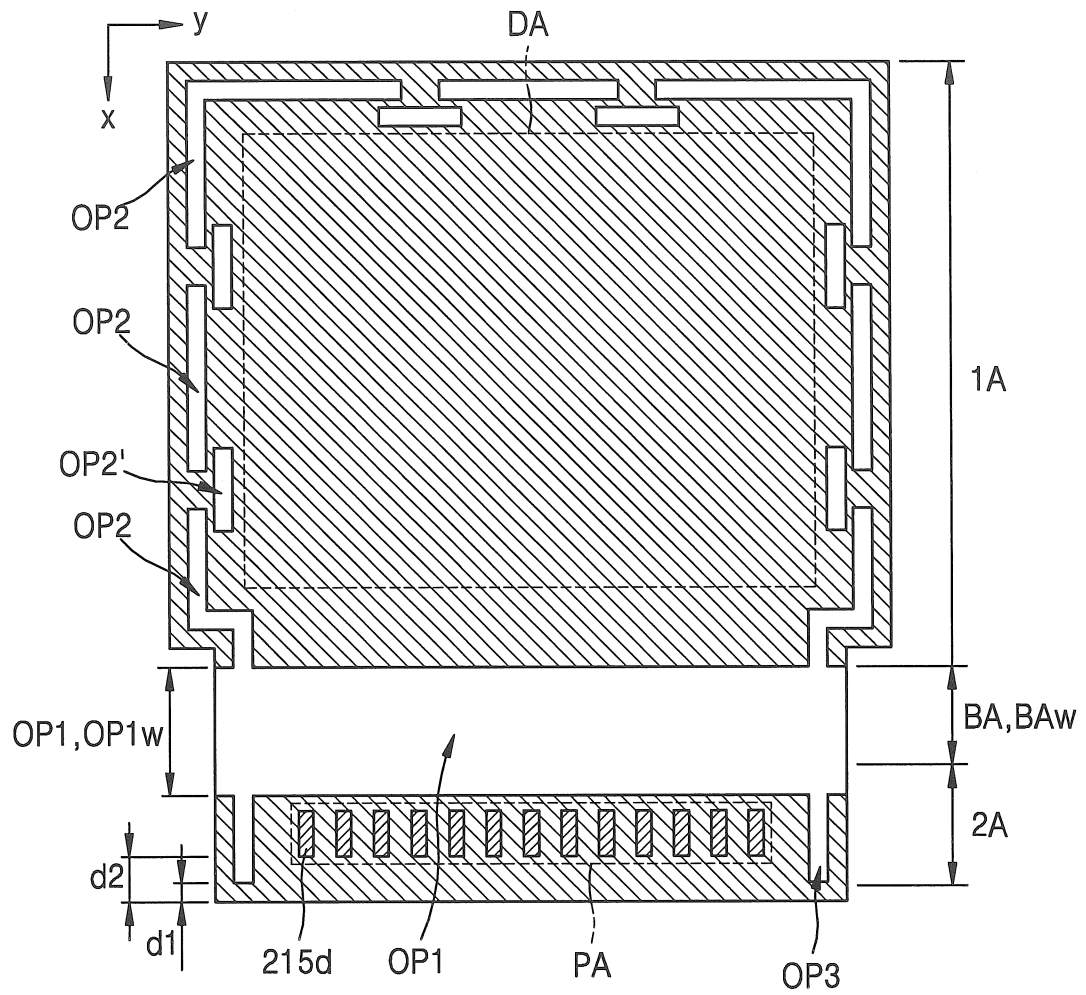


FIG. 13

