



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0036730

(51)⁷ B60Q 1/06; B60Q 1/12

(13) B

(21) 1-2019-00718

(22) 13/02/2019

(30) 15/895,955 13/02/2018 US

(45) 25/08/2023 425

(43) 26/08/2019 377A

(73) InnoLux Corporation (TW)

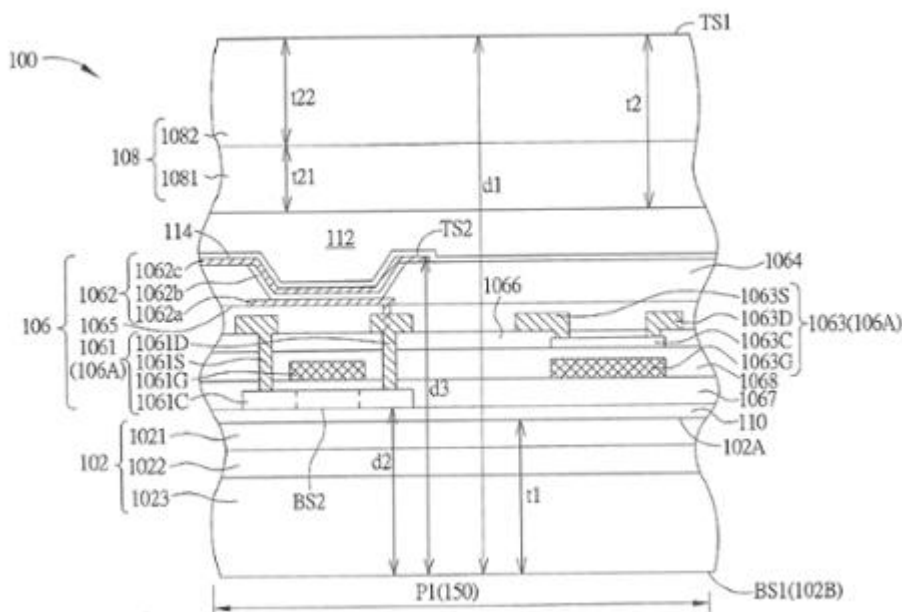
No. 160 Kesyue Rd., Jhu-Nan Site, Hsinchu Science Park, Jhu-Nan, Miao-Li County, Taiwan

(72) Yuan-Lin Wu (TW).

(74) Công ty TNHH Tâm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ GẤP ĐƯỢC

(57) Sáng chế đề cập đến thiết bị hiển thị gấp được. Thiết bị này bao gồm nền, cấu trúc hiển thị và lớp bảo vệ. Nền bao gồm phần gấp được và phần gấp được có mặt đáy thứ nhất. Cấu trúc hiển thị được bố trí trên phần gấp được và có mặt đáy thứ hai. Lớp bảo vệ được bố trí trên phần gấp được và trên cấu trúc hiển thị. Lớp bảo vệ có mặt trên thứ nhất. Khoảng cách thứ nhất được đo từ mặt đáy thứ nhất đến mặt trên thứ nhất, khoảng cách thứ hai được đo từ mặt đáy thứ nhất đến mặt đáy thứ hai và tỷ lệ của khoảng cách thứ hai trên khoảng cách thứ nhất nằm trong khoảng từ 0,3 đến 0,5.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị và cụ thể hơn, đến thiết bị hiển thị gấp được.

Tình trạng kỹ thuật của sáng chế

Trong những năm gần đây, thiết bị điện tử gấp được đã trở thành một trong số các trọng tâm của công nghệ điện tử thế hệ mới. Vì vậy, yêu cầu của thiết bị hiển thị gấp được có thể được tích hợp trong thiết bị điện tử gấp được cũng tăng lên. Thiết bị hiển thị gấp được nghĩa là thiết bị có thể được uốn cong, gấp, căng, gập hoặc biến dạng. Tuy nhiên, một số phần tử hoặc màng trong phần gấp của thiết bị hiển thị thông thường có thể bị hỏng do ứng suất gây ra bởi trạng thái gấp hoặc gập của thiết bị hiển thị như điện cực, lớp hoạt động của tranzito màng mỏng (thin film transistor: TFT) và các đường tín hiệu làm ảnh hưởng đến chất lượng phát sáng và tính chất của TFT. Vì vậy, độ ổn định và độ tin cậy của thiết bị hiển thị gấp được bị ảnh hưởng nghiêm trọng.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất thiết bị hiển thị gấp được bao gồm nền, cấu trúc hiển thị và lớp bảo vệ.

Nền bao gồm phần gấp được và phần gấp được này có mặt đáy thứ nhất. Cấu trúc hiển thị được bố trí trên phần gấp được và có mặt đáy thứ hai. Lớp bảo vệ được bố trí trên phần gấp được và trên cấu trúc hiển thị. Lớp bảo vệ có mặt trên thứ nhất. Khoảng cách thứ nhất được đo từ mặt đáy thứ nhất đến mặt trên thứ nhất, khoảng cách thứ hai được đo từ mặt đáy thứ nhất đến mặt đáy thứ hai và tỷ lệ của khoảng cách thứ hai trên khoảng cách thứ nhất nằm trong khoảng từ 0,3 đến 0,5.

Cần phải hiểu rằng, các mục đích nêu trên và các mục đích khác nữa của sáng chế sẽ trở nên rõ ràng đối với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sau khi đọc phần mô tả chi tiết dưới đây của phương án của sáng chế có dựa vào các hình vẽ khác nhau.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình vẽ giản lược từ phía trên của thiết bị hiển thị gấp được theo phương án thứ nhất của sáng chế.

Fig.2 là hình chiếu cạnh giản lược của thiết bị hiển thị gấp được được thể hiện trên

Fig.1.

Fig.3 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được được thể hiện trên Fig.1.

Fig.4 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ nhất của thiết bị hiển thị gấp được.

Fig.5 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ hai của thiết bị hiển thị gấp được.

Fig.6 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ ba của thiết bị hiển thị gấp được.

Fig.7 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được theo phương án thứ hai của sáng chế.

Fig.8 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ tư của thiết bị hiển thị gấp được.

Fig.9 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được theo một phương án biến thể của phương án thứ hai của sáng chế.

Fig.10 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được theo phương án thứ ba của sáng chế

Fig.11 là hình vẽ giản lược phóng to một phần mặt cắt của thiết bị hiển thị gấp được theo phương án thứ tư của sáng chế.

Fig.12 là hình vẽ giản lược phóng to một phần mặt cắt của thiết bị hiển thị gấp được theo phương án thứ năm của sáng chế.

Mô tả chi tiết sáng chế

Sáng chế sẽ trở nên rõ ràng từ việc đọc phần mô tả chi tiết dưới đây có dựa vào các hình vẽ kèm theo. Cần lưu ý rằng, vì mục đích minh họa rõ ràng và để người đọc dễ hiểu mà các hình vẽ khác nhau của sáng chế thể hiện phần thiết bị hiển thị và các phần tử nhất định trên các hình vẽ khác nhau có thể sẽ không được thể theo cùng tỷ lệ. Ngoài ra, số lượng và kích thước của mỗi thiết bị được thể hiện trên các hình vẽ chỉ để minh họa và không nhằm giới hạn phạm vi của sáng chế.

Các thuật ngữ nhất định được sử dụng trong toàn bộ phần mô tả và các điểm yêu cầu

bảo hộ dưới đây liên quan đến các thành phần cụ thể. Như người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ hiểu, các nhà sản xuất thiết bị điện tử có thể gọi một thành phần bằng nhiều tên khác nhau. Tài liệu này không dự định để phân biệt các thành phần khác nhau về tên gọi mà không phải là chức năng. Trong phần mô tả dưới đây và trong các điểm yêu cầu bảo hộ, thuật ngữ “gồm”, “bao gồm” và “có” được sử dụng theo cách kết thúc mở và vì vậy cần được hiểu theo nghĩa “bao gồm, nhưng không bị giới hạn ở...”.

Cần hiểu rằng khi một phần tử hoặc lớp được gọi là “ở trên” hoặc “nối với” một phần tử hoặc lớp khác thì nó có thể nằm trên hoặc nối trực tiếp với một phần tử hoặc lớp khác hoặc xen giữa hai phần tử hoặc lớp có thể được thể hiện. Ngược lại, khi phần tử được nói là “ở trên trực tiếp” hoặc “nối trực tiếp với” một phần tử hoặc lớp khác thì không có hai phần tử hoặc lớp xen giữa được thể hiện.

Cần lưu ý là các dấu hiệu kỹ thuật theo các phương án khác nhau được mô tả trong phần mô tả dưới đây có thể được thay thế, kết hợp lại hoặc pha trộn với nhau để tạo thành một phương án khác mà không trệch khỏi tinh thần của sáng chế.

Trên Fig.1 và Fig.2 thì Fig.1 là hình vẽ giản lược từ phía trên của thiết bị hiển thị gấp được theo phương án thứ nhất của sáng chế và Fig.2 là hình chiếu cạnh giản lược của thiết bị hiển thị gấp được được thể hiện trên Fig.1. Thiết bị hiển thị gấp được 100 theo phương án này được thể hiện trên Fig.1 và Fig.2 bao gồm nền 102 có phần gấp được P1. Phần gấp được P1 của nền 102 có thể gấp lặp đi lặp lại. Thuật ngữ “được gấp” theo sáng chế nghĩa là được uốn, uốn cong, gấp, cuộn, căng, gập hoặc biến dạng tương tự (thường được gọi chung là “được gấp” hoặc “gấp được” sau đây) theo ít nhất một đường gấp AX song song với hướng thứ nhất D1. Do đó, thiết bị hiển thị gấp được 100 có vùng gấp được 150 tương ứng với phần gấp được P1 của nền 102. Theo cùng một cách, thiết bị hiển thị gấp được 100 có thể gấp lặp đi lặp lại ở vùng gấp được 150. Nền 102 có thể còn bao gồm phần chính P2 liền kề phần gấp được P1. Tương tự, thiết bị hiển thị gấp được 100 có vùng chính 152 tương ứng với phần chính P2 của nền 102. Theo phương án này, ví dụ thiết bị hiển thị gấp được 100 bao gồm hai phần chính P2 và phần gấp được P1 được bố trí liền kề và giữa hai phần chính P2 theo hướng thứ hai D2. Hướng thứ nhất D1 và hướng thứ hai D2 có thể vuông góc với nhau.

Ngoài ra, vùng hiển thị R1 và vùng chu vi R2 còn được tạo trên nền 102. Cấu trúc hiển thị 106 (được thể hiện trên Fig.3 và sẽ được mô tả chi tiết dưới đây) được bố trí trong vùng hiển thị R1 và trên mặt trước 102A của nền 102. Vùng chu vi R2 có thể bao quanh

vùng hiển thị R1 và nhiều dây dẫn và phần tử ngoại vi có thể được bố trí trong vùng chu vi R2. Ví dụ, một hoặc nhiều mạch tích hợp 104 có thể được bố trí trong vùng chu vi R2 theo phương án này. Theo cách khác, một hoặc nhiều mạch tích hợp (integrated circuit: IC) 104 có thể được uốn vào mặt sau 102B của nền 102 để cho các IC không chiếm mặt trước 102A của nền 102, vì vậy làm giảm diện tích vùng chu vi R2.

Như được thể hiện trên Fig.2, thiết bị hiển thị gấp được 100 có thể gấp vào trong hoặc ra ngoài với các góc gấp khác nhau. Ví dụ, góc gấp θ_1 bằng 150 độ và góc gấp θ_2 bằng 90 độ. Theo phương án này, góc gấp có thể nằm trong khoảng từ 0 độ đến 180 độ khi thiết bị hiển thị gấp được 100 được gấp vào trong và góc gấp có thể nằm trong khoảng từ 0 độ đến -180 độ khi thiết bị hiển thị gấp được 100 được gấp ra ngoài nhưng không bị giới hạn ở đó. Khi góc gấp bằng 180 độ hoặc -180 độ thì hai phần chính P2 có thể gần như đối mặt với nhau. Thiết bị hiển thị gấp được 100 trên Fig.2 thể hiện một phần gấp được P1. Theo cách khác, theo một số phương án thì thiết bị hiển thị gấp được có thể bao gồm nhiều hơn một phần gấp được. Ví dụ, thiết bị hiển thị có thể bao gồm một phần gấp được vào trong và một phần gấp được ra ngoài.

Trên Fig.3 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của phần gấp được của thiết bị hiển thị được thể hiện trên Fig.1. Nền 102 có thể bao gồm nền mềm 1021 và màng đỡ 1023 và nền mềm 1021 này có thể được dán vào màng đỡ 1023 bằng keo 1022. Phần gấp được P1 của nền 102 (hoặc chính nền 102) có thể bao gồm vật liệu bất kỳ mà nó là mềm. Ví dụ, nền 102 có thể bao gồm vật liệu polyme, thủy tinh mỏng hoặc vật liệu thích hợp bất kỳ. Theo một số phương án, chính nền 102 có thể là nền polyme hoặc lớp polyme hoặc nền 102 có thể bao gồm lớp polyme. Như một ví dụ, màng đỡ 1023 là nền polyetylen terephtalat (PET), nền polyimide (PI) hoặc nền polyetylen naphtalat (PEN) nhưng không bị giới hạn ở đó.

Thiết bị hiển thị gấp được 100 còn bao gồm cấu trúc hiển thị 106 và lớp bảo vệ 108 ít nhất được bố trí liên tục trên phần gấp được P1 của nền 102 từ đáy tới đỉnh. Nói cách khác, cấu trúc hiển thị 106 và lớp bảo vệ 108 ít nhất được bố trí trong vùng gấp được 150 của thiết bị hiển thị gấp được 100. Theo phương án này, cấu trúc hiển thị 106 và lớp bảo vệ 108 có thể cũng được bố trí trên các phần chính P2 của nền 102.

Trên Fig.1 đến Fig.3, cấu trúc hiển thị 106 có thể được bố trí trong vùng hiển thị R1 và trên mặt trước 102A của nền 102. Cấu trúc hiển thị 106 có thể được bố trí cả trong vùng gấp được 150 lẫn trong vùng chính 152. Cấu trúc hiển thị 106 có thể bao gồm nhiều bộ

hiển thị và nhiều phần mạch. Nhiều phần mạch có thể được bố trí theo mảng. Ví dụ, các phần mạch có thể có các cấu trúc lặp giống nhau được bố trí theo mảng. Tương ứng, mỗi phần mạch 106A trong số các phần mạch là để điều khiển mỗi bộ hiển thị 1062 trong số các bộ hiển thị. Cụ thể là, Fig.3 thể hiện phần cấu trúc hiển thị 106 trong vùng gấp được 150. Cấu trúc hiển thị 106 bao gồm bộ hiển thị 1062 và phần mạch 106A để điều khiển bộ hiển thị 1062. Phần mạch 106A có thể bao gồm phần tử điều khiển 1061 (được thể hiện dưới dạng TFT điều khiển). Ngoài ra, phần mạch 106A còn có thể bao gồm phần tử chuyển mạch 1063 (được thể hiện dưới dạng TFT chuyển mạch).

Vẫn trên Fig.3, trên phần mạch 106A, phần tử điều khiển 1061 nối điện trực tiếp với bộ hiển thị 1062 chẳng hạn. Chi tiết hơn là, điện cực máng 1061D của phần tử điều khiển 1061 nối điện với điện cực 1062a của bộ hiển thị 1062. Fig.3 thể hiện phần tử điều khiển 1061 và bộ hiển thị 1062 chồng lên nhau theo hướng chiều dày. Tuy nhiên, Fig.3 được thể hiện chỉ để minh họa. Cần lưu ý là theo các phương án khác, phần tử điều khiển 1061 và bộ hiển thị 1062 có thể được bố trí ở vị trí không chồng lên nhau theo hướng chiều dày.

Bộ hiển thị 1062 có thể là kiểu bộ hoặc ô hiển thị bất kỳ như điốt phát quang hữu cơ (organic light-emitting diode: OLED), vi điốt phát quang (micro light-emitting diode: micro-LED), mini-LED hoặc LED chấm lượng tử (quantum LED: QLED) nhưng không bị giới hạn ở đó. Theo phương án này, bộ hiển thị 1062 có thể là OLED chẳng hạn. Như được thể hiện trên Fig.3, bộ hiển thị 1062 bao gồm điện cực thứ nhất 1062a, điện cực thứ hai 1062c và lớp phát quang hữu cơ 1062b được bố trí giữa điện cực thứ nhất 1062a và điện cực thứ hai 1062c. Điện cực thứ nhất 1062a có thể là anốt và điện cực thứ hai 1062c có thể là catốt của bộ hiển thị 1062 theo phương án này chẳng hạn nhưng không bị giới hạn ở đó. Diện tích hiển thị của bộ hiển thị 1062 được tạo bởi lớp điện môi 1064 trong đó lớp điện môi 1064 có thể là lớp tạo điểm ảnh (pixel defining layer: PDL).

Lớp phát quang hữu cơ 1062b có thể bao gồm một hoặc nhiều lớp vật liệu phát xạ hữu cơ. Ở nhiều bộ hiển thị, tất cả các bộ hiển thị 1062 đều có thể phát xạ ánh sáng có cùng một màu. Hoặc, theo cách khác, tất cả các bộ hiển thị 1062 lại có thể phát xạ các ánh sáng có các màu khác nhau như màu đỏ, lục và lam. Ví dụ, lớp phát quang hữu cơ của tất cả các bộ hiển thị 1062 có thể được làm từ các vật liệu khác nhau phát xạ ánh sáng đỏ, lục và lam.

Điện cực thứ nhất 1062a và điện cực thứ hai 1062c có thể bao gồm kim loại hoặc vật liệu dẫn điện trong suốt một cách tương ứng. Ví dụ về vật liệu kim loại của các điện cực

bao gồm Mg, Ca, Al, Ag, W, Cu, Ni, Cr hoặc hợp kim của chúng. Ví dụ về vật liệu dẫn điện trong suốt bao gồm indium thiếc oxit (indium tin oxide: ITO), indium kẽm oxit (indium zinc oxide: IZO), kẽm oxit hoặc indium oxit. Theo phương án này, điện cực thứ nhất 1062a được làm từ vật liệu kim loại và điện cực thứ hai 1062c được làm từ vật liệu dẫn điện trong suốt nhưng không bị giới hạn ở đó. Theo các phương án khác, điện cực thứ nhất 1062a lại được làm từ vật liệu dẫn điện trong suốt và điện cực thứ hai 1062c được làm từ kim loại.

Theo phương án nêu trên, phần tử điều khiển 1061 có thể là tranzito màng mỏng (TFT) là TFT kiểu cổng trên nhưng không bị giới hạn ở đó. Vì vậy, phần tử điều khiển 1061 bao gồm lớp bán dẫn 1061C, lớp điện môi 1067, điện cực cổng 1061G, lớp điện môi 1068, điện cực máng 1061D và điện cực nguồn 1061S. Lớp bán dẫn 1061C được tạo từ vật liệu bán dẫn như silic hoặc oxit kim loại nhưng không bị giới hạn ở đó. Ví dụ, lớp bán dẫn 1061C có thể là silic, polysilic hoặc indium gali kẽm oxit (indium gallium oxide: IGZO) vô định hình. Hơn nữa, lớp bán dẫn 1061C còn bao gồm tiếp điểm nguồn, tiếp điểm máng và kênh được bố trí giữa tiếp điểm nguồn và tiếp điểm máng ở một phần tử điều khiển 1061. Điện cực nguồn 1061S nối điện với tiếp điểm nguồn tương ứng qua lỗ thông trong lớp điện môi 1067 và lớp điện môi 1068. Điện cực máng 1061D nối điện với tiếp điểm máng tương ứng qua một lỗ thông khác trong lớp điện môi 1067 và lớp điện môi 1068. Điện cực cổng 1061G cách biệt với lớp bán dẫn 1061C bởi lớp điện môi 1067 là lớp cách cổng của phần tử điều khiển 1061. Điện cực cổng 1061G, điện cực nguồn 1061S và điện cực máng 1061D đều được tạo từ vật liệu dẫn điện (như kim loại) nhưng không bị giới hạn ở đó. Vật liệu thích hợp dùng cho điện cực cổng 1061G, điện cực nguồn 1061S và điện cực máng 1061D có thể là vật liệu đã nêu dùng cho điện cực thứ nhất 1062a và điện cực thứ hai 1062c. Theo sáng chế, phần tử điều khiển 1061 nối trực tiếp với bộ hiển thị 1062 qua điện cực máng 1061D để điều khiển bộ hiển thị 1062. Chi tiết hơn, điện cực máng 1061D có thể nối trực tiếp với điện cực thứ nhất 1062a của bộ hiển thị 1062. Ngoài ra, lớp điện môi 1065 còn được bố trí giữa điện cực thứ nhất 1062a của bộ hiển thị 1062 và lớp dẫn điện tạo thành điện cực nguồn 1061S và điện cực máng 1061D.

Hơn nữa, ngoài phần tử điều khiển 1061 và phần tử chuyển mạch 1063 nêu trên thì phần mạch 106A có thể còn bao gồm một hoặc nhiều phần tử điện tử như, nhưng không bị giới hạn ở, (các) TFT khác, phần tử thiết lập lại, phần tử bù, phần tử khởi tạo, phần tử điều khiển vận hành, phần tử điều khiển phát xạ ánh sáng, tụ điện hoặc các kết hợp của chúng. Theo phương án này, phần tử chuyển mạch 1063 có thể có cấu trúc TFT kiểu cổng

dưới chẳng hạn. Phần tử chuyển mạch 1063 bao gồm điện cực cổng 1063G, lớp bán dẫn 1063C, lớp điện môi 1068 là lớp cách cổng, lớp điện môi 1066, điện cực máng 1063D và điện cực nguồn 1063S. Vật liệu tạo lớp bán dẫn 1063C có thể gọi là vật liệu nêu trên của lớp bán dẫn 1061C của phần tử điều khiển 1061. (Các) vật liệu tạo điện cực máng 1063D, điện cực nguồn 1063S và điện cực cổng 1063G có thể bao gồm (các) vật liệu kim loại có thể là các vật liệu đã nêu dùng cho điện cực thứ nhất 1062a và điện cực thứ hai 1062c của bộ hiển thị 1062 nhưng không bị giới hạn ở đó. Sự mô tả không cần thiết sẽ không được lặp lại.

Mặc dù phần tử điều khiển 1061 có cấu trúc TFT kiểu cổng trên và phần tử chuyển mạch 1063 có cấu trúc TFT kiểu cổng dưới nhưng đó chỉ là một ví dụ theo sáng chế và không có nghĩa là để giới hạn kiểu hoặc cấu trúc của TFT của cấu trúc hiển thị 106 theo sáng chế. Các cấu trúc và kết hợp TFT thích hợp khác bất kỳ đều có thể thay thế phần tử điều khiển 1061 và phần tử chuyển mạch 1063 được minh họa. Ví dụ, phần tử điều khiển 1061 có thể có cấu trúc TFT cổng dưới trong khi phần tử chuyển mạch 1063 có thể có cấu trúc TFT cổng trên theo một phương án biến thể. Theo một phương án biến thể khác, phần tử điều khiển 1061 và thiết bị chuyển mạch 1063 đều có thể có cấu trúc TFT cổng trên hoặc đều có cấu trúc TFT cổng dưới.

Ngoài ra, lớp đệm 110 có thể được bố trí chọn lọc trên nền 102 và cấu trúc hiển thị 106 được bố trí trên lớp đệm 110. Nói cách khác, lớp đệm 110 được bố trí giữa nền mềm 1021 và cấu trúc hiển thị 106. Theo phương án này, lớp đệm 110 có thể bao gồm lớp oxit, lớp nitrua hoặc lớp cách thích hợp khác nhưng không bị giới hạn ở đó. Hơn nữa, lớp cách 114 và lớp bọc 112 còn có thể được bố trí chọn lọc trên cấu trúc hiển thị 106. Lớp cách 114 có thể che bảo giác cấu trúc hiển thị 106 và bao gồm vật liệu vô cơ như oxit hoặc nitrua nhưng không bị giới hạn ở đó. Lớp bọc 112 có thể tạo ra chức năng bảo vệ, bọc và làm phẳng của cấu trúc hiển thị 106 và có thể bao gồm vật liệu hữu cơ nhưng không bị giới hạn ở đó.

Lớp bảo vệ 108 được bố trí trên cấu trúc hiển thị 106 và che cấu trúc hiển thị 106 bên dưới. Một cách chi tiết, lớp bảo vệ 108 có thể bao gồm lớp phân cực 1081 và lớp phủ 1082 theo phương án này. Lớp phân cực 1081 có thể bao gồm vật liệu rượu polyvinyl (polyvinyl alcohol: PVA) hoặc vật liệu thích hợp khác bất kỳ. Lớp phủ 1082 có thể bao gồm vật liệu hữu cơ hoặc vô cơ như các vật liệu đã nêu dùng cho màng đỡ 1023 nhưng không bị giới hạn ở đó.

Theo sáng chế, mặt đáy của phần gấp được P1 của nền 102 là mặt đáy thứ nhất BS1 là mặt đáy của màng đỡ 1023 theo phương án này và mặt đáy của cấu trúc hiển thị 106 trên phần gấp được P1 (nghĩa là trong vùng gấp được 150 của thiết bị hiển thị gấp được 100) là mặt đáy thứ hai BS2. Cần chú ý là mặt đáy thứ hai BS2 của cấu trúc hiển thị 106 là mặt đáy của phần tử điều khiển 1061. Vì vậy, trong phần tử điều khiển kiểu công trên 1061 thì mặt đáy thứ hai BS2 là mặt đáy của lớp bán dẫn 1061C. Theo một phương án biến thể, khi phần tử điều khiển là TFT kiểu công dưới thì mặt đáy thứ hai BS2 là mặt đáy của điện cực cổng của phần tử điều khiển. Ngoài ra, mặt trên của lớp bảo vệ 108 trong phần gấp được P1 là mặt trên thứ nhất TS1 và mặt trên của cấu trúc hiển thị 106 trên phần gấp được P1 (nghĩa là trong vùng gấp được 150 của thiết bị hiển thị gấp được 100) là mặt trên thứ hai TS2. Do bộ hiển thị 1062 được bố trí ở phần trên của cấu trúc hiển thị 106 nên mặt trên của điện cực thứ hai 1062C là mặt trên thứ hai TS2.

Theo sáng chế, khoảng cách thứ nhất d1 được đo từ mặt đáy thứ nhất BS1 đến mặt trên thứ nhất TS1, khoảng cách thứ hai d2 được đo từ mặt đáy thứ nhất BS1 đến mặt đáy thứ hai BS2 và tỷ lệ của khoảng cách thứ hai d2 trên khoảng cách thứ nhất d1 (được biểu diễn dưới dạng tỷ lệ thứ nhất $d2/d1$) nằm trong khoảng từ 0,3 đến 0,5. Ngoài ra, khoảng cách thứ ba d3 được đo từ mặt đáy thứ nhất BS1 đến mặt trên thứ hai TS2, trong đó khoảng cách thứ ba d3 lớn hơn khoảng cách thứ hai d2 và tỷ lệ của khoảng cách thứ ba d3 trên khoảng cách thứ nhất d1 (được biểu diễn dưới dạng tỷ lệ thứ hai $d3/d1$) nằm trong khoảng từ 0,4 đến 0,6.

Hơn nữa, chiều dày phần gấp được P1 của nền 102 là chiều dày thứ nhất t1, chiều dày của lớp bảo vệ 108 trên phần gấp được P1 là chiều dày thứ hai t2 và tỷ lệ của chiều dày t1 của phần gấp được P1 trên chiều dày t2 của lớp bảo vệ 108 (được biểu diễn dưới dạng tỷ lệ thứ ba $t1/t2$) nằm trong khoảng từ 0,4 đến 1,3. Ngoài ra, phần lớp phân cực 1081 trong vùng gấp được 150 của thiết bị hiển thị gấp được 100 (nghĩa là, phần lớp phân cực 1081 được bố trí trên phần gấp được P1) có chiều dày t21, phần lớp phủ 1082 trong vùng gấp được 150 của thiết bị hiển thị gấp được 100 (nghĩa là, phần lớp phủ 1082 được bố trí trên phần gấp được P1) có chiều dày t22 và chiều dày t1 của phần gấp được P1 lớn hơn cả chiều dày t21 của lớp phân cực 1081 trên phần gấp được P1 lẫn chiều dày t22 của lớp phủ 1082 trên phần gấp được P1. Theo một số phương án, các quan hệ này của chiều dày t1, chiều dày t21 và chiều dày t22 có thể tối ưu hóa phân bố ứng suất của thiết bị hiển thị gấp được 100 khi nó được gấp lại.

Trên Fig.4, Fig.5 và Fig.6 thì Fig.4 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ nhất $d2/d1$, Fig.5 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ hai $d3/d1$ và Fig.6 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ ba $t1/t2$. Fig.4, Fig.5 và Fig.6 là kết quả thử nghiệm của việc gấp thiết bị hiển thị gấp được 100.000 lần và sau đó tính xác suất hư hỏng dưới sự quan sát bằng kính hiển vi. Như được thể hiện trên Fig.4, khi tỷ lệ thứ nhất $d2/d1$ của thiết bị hiển thị gấp được 100 nằm trong khoảng từ 0,3 đến 0,5 thì xác suất hư hỏng thấp hơn 10%. Như được thể hiện trên Fig.5, khi tỷ lệ thứ hai $d3/d1$ của thiết bị hiển thị gấp được 100 theo sáng chế nằm trong khoảng từ 0,4 đến 0,6 thì xác suất hư hỏng thấp hơn 10%. Tương tự, như được thể hiện trên Fig.6, khi tỷ lệ thứ ba $t1/t2$ của thiết bị hiển thị gấp được 100 theo sáng chế nằm trong khoảng từ 0,4 đến 1,3 thì xác suất hư hỏng cũng thấp hơn 10%. Do đó, cấu trúc của thiết bị hiển thị gấp được 100 theo sáng chế với tỷ lệ thứ nhất $d2/d1$, tỷ lệ thứ hai $d3/d1$ hoặc tỷ lệ thứ ba $t1/t2$ đáp ứng các khoảng nêu trên có thể có độ tin cậy tốt và hư hỏng gây ra bởi sự tập trung ứng suất khi gấp thiết bị hiển thị gấp được 100 có thể giảm.

Ngoài ra, theo sáng chế, nền 102 có môđun Young được biểu diễn dưới dạng Y1 thì lớp phân cực 1081 có môđun Young được biểu diễn dưới dạng Y2 và lớp phủ 1082 có môđun Young được biểu diễn dưới dạng Y3. Phần gấp được P1 của nền 102 có chiều dày $t1$, lớp phân cực 1081 trên phần gấp được P1 có chiều dày $t21$ và lớp phủ 1082 trên phần gấp được P1 có chiều dày $t22$. Các giá trị của Y1, Y2, Y3, $t1$, $t21$ và $t22$ thỏa mãn biểu thức: $0,75 \leq Y1 \cdot t1^3 / (Y2 \cdot t21^3 + Y3 \cdot t22^3) \leq 1,25$. Theo một số phương án, tương quan này giữa môđun Young và chiều dày có thể tạo ra thiết bị hiển thị gấp được 100 với sự tối ưu hóa ứng suất, vì vậy thiết bị không bị gãy khi gấp.

Thiết bị hiển thị gấp được theo sáng chế không bị giới hạn ở phương án nêu trên. Các phương án hoặc phương án biến thể khác theo sáng chế sẽ được mô tả dưới đây. Cần lưu ý là các dấu hiệu kỹ thuật theo các phương án khác nhau được mô tả đều có thể được thay thế, kết hợp lại hoặc pha trộn với nhau để tạo thành một phương án khác mà không trệtch khỏi tinh thần của sáng chế. Để dễ so sánh sự khác biệt hơn giữa các phương án và phương án biến thể thì phần mô tả dưới đây sẽ chi tiết hóa sự khác nhau giữa các phương án biến thể hoặc phương án khác nhau và các dấu hiệu giống nhau sẽ không được mô tả thừa.

Trên Fig.7, Fig.7 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được theo phương án thứ hai của sáng chế. Thiết bị hiển thị gấp được 100

có hai vùng chính 152 và vùng gấp được 150 được bố trí giữa hai vùng chính 152. Fig.7 thể hiện là phần tử điều khiển 1061 của cấu trúc hiển thị 106 có cấu trúc TFT kiểu công trên nhưng không bị giới hạn ở đó. Cấu trúc của cấu trúc hiển thị 106 có thể giống cấu trúc hiển thị 106 được thể hiện trên Fig.3. Tuy nhiên, cấu trúc hiển thị 106 theo phương án này và các phương án khác của sáng chế có thể có các cách bố trí và cấu trúc khác của các phần tử điện tử (như với số lượng TFT khác nhau và với các cấu trúc TFT giống hoặc không giống nhau) sẽ không được mô tả chi tiết thừa.

Một trong số các khác biệt giữa phương án nêu trên được thể hiện trên Fig.7 và phương án thứ nhất được thể hiện trên Fig.3 là ở điểm thiết bị hiển thị gấp được 100 có chiều dày khác nhau ở các vùng khác nhau. Chênh lệch chiều dày này có thể được thực hiện bằng cách thay đổi chiều dày của nền 102 hoặc lớp bảo vệ 108 ở các vùng khác nhau. Cụ thể là, như được thể hiện trên Fig.7, chiều dày t1 của phần gấp được P1 của nền 102 nhỏ hơn chiều dày t3 của các phần chính P2 của nền 102 theo phương án này. Ví dụ, màng đỡ 1023 của nền 102 có rãnh E1 trong phần gấp được P1. Vì vậy, chiều dày t1 của phần gấp được P1 nhỏ hơn chiều dày t3 của các phần khác (các phần chính P2). Rãnh E1 có thể được bố trí trong toàn bộ vùng gấp được 150 nhưng không bị giới hạn ở đó. Theo một số phương án biến thể, rãnh E1 có thể được bố trí chỉ trong phần vùng gấp được 150 mà không trong toàn bộ vùng gấp được 150. Mặc dù Fig.7 chỉ thể hiện hình vẽ mặt cắt của một rãnh E1 nhưng nhiều rãnh E1 có thể được bố trí trong vùng gấp được 150. Ngoài ra, như được thể hiện trên Fig.7, rãnh E1 không xuyên qua toàn bộ chiều dày của màng đỡ 1023. Theo cách khác, theo các phương án khác (không được thể hiện) thì rãnh E1 có thể xuyên qua toàn bộ chiều dày của màng đỡ 1023 và làm lộ bề mặt 1022s của keo dán 1022 hoặc làm lộ bề mặt 1021s của nền mềm 1021. Chiều dày tương đối mỏng của nền 102 trong phần gấp được P1 có thể tạo cho bị hiển thị gấp được 100 độ mềm tốt hơn và sự tối ưu ứng suất tốt hơn.

Theo một số phương án, thiết bị hiển thị gấp được 100 có thể còn bao gồm cấu trúc cảm ứng. Lớp cảm ứng của cấu trúc cảm ứng có thể được gắn trên một nền mềm khác, vì vậy tạo thành cấu trúc cảm ứng ngoài ô. Lớp cảm ứng có thể được bố trí ngay trên lớp bọc 112, vì vậy tạo thành cấu trúc cảm ứng trên ô. Lớp cảm ứng có thể được tích hợp trong lớp hiển thị 106, vì vậy tạo thành cấu trúc cảm ứng trong ô. Cấu trúc cảm ứng sau đây có thể bao gồm một lớp cảm ứng hoặc nhiều hơn một lớp cảm ứng.

Fig.7 thể hiện là thiết bị hiển thị gấp được 100 bao gồm cấu trúc cảm ứng ngoài ô 116.

Cấu trúc cảm ứng 116 được bố trí trên phần gấp được P1 và phần chính P2 và được bố trí giữa lớp bảo vệ 108 và cấu trúc hiển thị 106. Cấu trúc cảm ứng 116 bao gồm nền mềm 1162 và lớp cảm ứng 1161 bao gồm nhiều điện cực cảm ứng. Lớp cảm ứng 1161 được tạo trên nền mềm 1162 và nền mềm 1162 có thể được gắn trên lớp bọc 112. Mặt đáy của lớp cảm ứng 1161 là mặt đáy thứ ba BS3 và mặt trên thứ hai TS2 được bố trí giữa mặt đáy thứ ba BS3 và mặt đáy thứ nhất BS1. Khoảng cách thứ tư d4 được đo từ mặt đáy thứ nhất BS1 đến mặt đáy thứ ba BS3. Tỷ lệ của khoảng cách thứ tư d4 trên khoảng cách thứ nhất d1 của thiết bị hiển thị gấp được 100 là tỷ lệ thứ tư $d4/d1$ và tỷ lệ thứ tư $d4/d1$ nằm trong khoảng từ 0,5 đến 0,7.

Trên Fig.8 là giản đồ minh họa xác suất hư hỏng theo các giá trị khác nhau của tỷ lệ thứ tư $d4/d1$ của thiết bị hiển thị gấp được. Fig.8 minh họa kết quả thử nghiệm của việc gấp thiết bị hiển thị gấp được 100.000 lần và tính xác suất hư hỏng dưới sự quan sát bằng kính hiển vi. Như được thể hiện trên Fig.8, khi thiết bị hiển thị gấp được 100 có cấu trúc với tỷ lệ thứ tư $d4/d1$ trong khoảng từ 0,5 đến 0,7 thì xác suất hư hỏng thấp hơn 10%. Vì vậy, cấu trúc của thiết bị hiển thị gấp được 100 theo phương án này có thể tạo ra độ tin cậy được cải thiện để cho hư hỏng gây ra bởi sự tập trung ứng suất khi gấp có thể giảm.

Cần lưu ý là, thiết bị hiển thị gấp được 100 theo phương án nêu trên có thể cũng thỏa mãn ít nhất một trong số các tương quan là tỷ lệ thứ nhất $d2/d1$ nằm trong khoảng từ 0,3 đến 0,5, tỷ lệ thứ hai $d3/d1$ nằm trong khoảng từ 0,4 đến 0,6 và tỷ lệ thứ ba $t1/t2$ nằm trong khoảng từ 0,4 đến 1,3 như nêu trong phương án thứ nhất. Do đó, xác suất hư hỏng do việc gấp thiết bị hiển thị gấp được 100 có thể thấp hơn 10%. Cấu trúc của thiết bị hiển thị gấp được 100 được nêu theo các phương án dưới đây có thể cũng có cùng điều kiện của tỷ lệ thứ nhất $d2/d1$, tỷ lệ thứ hai $d3/d1$ và tỷ lệ thứ ba $t1/t2$ sẽ không được mô tả chi tiết thừa.

Trên Fig.9 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được theo một phương án biến thể của phương án thứ hai của sáng chế. Thiết bị hiển thị gấp được 100 có hai vùng chính 152 và vùng gấp được 150 được bố trí giữa hai vùng chính 152. Như được thể hiện trên Fig.9, cấu trúc theo phương án biến thể này khác với phương án thứ hai được thể hiện trên Fig.7 ở điểm chiều dày $t1$ của phần gấp được P1 bằng chiều dày $t3$ của phần chính P2, nghĩa là nền 102 có thể có mặt đáy phẳng và có thể không có rãnh trong phần gấp được P1. Hơn nữa, thiết bị hiển thị gấp được 100 trên Fig.9 bao gồm cấu trúc cảm ứng ngoài ô 116 bao gồm nền mềm 1162 và lớp cảm ứng 1161. Lớp cảm ứng 1161 được bố trí trên mặt dưới của nền mềm 1162 theo phương án biến thể này.

Nói cách khác, lớp cảm ứng 1161 được bố trí giữa nền mềm 1162 và lớp bọc 112. Vì vậy, khoảng cách thứ tư d_4 được đo từ mặt đáy thứ nhất BS1 đến mặt đáy thứ ba BS3 theo phương án biến thể này có thể nhỏ hơn khoảng cách thứ tư d_4 của phương án thứ hai. Tuy nhiên, tỷ lệ thứ tư d_4/d_1 theo phương án biến thể này có thể vẫn nằm trong khoảng từ 0,5 đến 0,7.

Trên Fig.10 là hình vẽ giản lược phóng to một phần minh họa mặt cắt của thiết bị hiển thị gấp được theo phương án thứ ba của sáng chế. Thiết bị hiển thị gấp được 100 có hai vùng chính 152 và vùng gấp được 150 được bố trí giữa hai vùng chính 152. Theo phương án này, thiết bị hiển thị gấp được 100 có chiều dày khác nhau trong vùng gấp được 150 và vùng chính 152. Sự khác biệt này có thể được thực hiện bằng cách thay đổi chiều dày của lớp bảo vệ 108 trong hai vùng này. Như được thể hiện trên Fig.10, khác với phương án thứ hai trên Fig.7, lớp bảo vệ 108 trong vùng gấp được 150 (trên phần gấp được P1) có chiều dày t_2 nhỏ hơn chiều dày t_4 của lớp bảo vệ 108 trong vùng chính 152 (trên phần chính P2) theo phương án này. Chi tiết hơn, lớp phủ 1082 có rãnh E2 trong vùng gấp được 150 chẳng hạn. Rãnh E2 có thể được bố trí trong toàn bộ vùng gấp được 150 nhưng không bị giới hạn ở đó. Theo một số phương án biến thể, rãnh E2 có thể được bố trí chỉ trong phần vùng gấp được 150 mà không trong toàn bộ vùng gấp được 150. Mặc dù FIG.10 chỉ thể hiện hình vẽ mặt cắt của một rãnh E2 nhưng nhiều rãnh E2 vẫn có thể được bố trí trong vùng gấp được 150. Do lớp bảo vệ 108 trên phần gấp được P1 có chiều dày mỏng hơn t_2 theo phương án này nên tỷ lệ thứ ba t_1/t_2 có thể lớn hơn tỷ lệ của thiết bị hiển thị gấp được 100 được thể hiện trên Fig.9. Như được thể hiện trên Fig.10, rãnh E2 không xuyên qua toàn bộ chiều dày của lớp phủ 1082. Theo cách khác, theo các phương án khác (không được thể hiện) thì rãnh E2 có thể xuyên qua toàn bộ chiều dày của lớp phủ 1082 và làm lộ bề mặt 1081s của lớp phân cực 1081.

Ngoài ra, vẫn trên Fig.10 thì bộ hiển thị 1062 còn bao gồm cấu trúc micro-LED, trong đó phần tử phát quang micro 1062d (micro-LED) được bố trí giữa điện cực thứ nhất 1062a và điện cực thứ hai 1062c. Hơn nữa, lớp chấm lượng tử 1069 tùy chọn có thể được bố trí trên điện cực thứ hai 1062c để điều biến bước sóng của ánh sáng phát xạ từ phần tử phát quang 1062d. Ví dụ, phần tử phát quang 1062d có thể tạo ra ánh sáng với bước sóng trong một khoảng cụ thể (như với bước sóng ngắn) và lớp chấm lượng tử 1069 có thể biến đổi ánh sáng được tạo bởi phần tử phát quang 1062d thành ánh sáng với bước sóng trong một khoảng khác (như với bước sóng dài hơn) để tạo ra các màu khác nhau của ánh sáng. Theo

một số phương án biến thể, các phần tử phát quang 1062d có thể tạo trực tiếp ánh sáng màu khác và lớp chấm lượng tử 1069 có thể được bỏ qua. Hơn nữa, thiết bị hiển thị gấp được 100 theo phương án này bao gồm cấu trúc cảm ứng trên ô 126. Lớp cảm ứng 1261 theo phương án này có thể được tạo trực tiếp trên lớp bọc 112 và cấu trúc cảm ứng 126 không bao gồm nền mềm 1162 được thể hiện trên Fig.7.

Trên Fig.11 là hình vẽ giản lược phóng to một phần của mặt cắt của thiết bị hiển thị gấp được theo phương án thứ tư của sáng chế. Thiết bị hiển thị gấp được 100 có hai vùng chính 152 và vùng gấp được 150 được bố trí giữa hai vùng chính 152. Khác với phương án thứ ba được thể hiện trên Fig.10, cấu trúc của thiết bị hiển thị gấp được 100 theo phương án này có rãnh E1 trên mặt dưới của nền 102 trong phần gấp được P1 và có rãnh E2 trên mặt trên của lớp bảo vệ 108 trên phần gấp được P1. Nền 102 theo phương án này khác với nền 102 trên Fig.7 ở điểm rãnh E1 xuyên qua toàn bộ chiều dày của màng đỡ 1023 để làm lộ bề mặt 1022s của keo dán 1022. Vì vậy, tổng chiều dày của thiết bị hiển thị gấp được 100 tương ứng với phần chính P2 lớn hơn tổng chiều dày của thiết bị hiển thị gấp được 100 tương ứng với phần gấp được P1. Kết quả là, khoảng cách thứ nhất d1 có thể tương đối nhỏ hơn các phương án nêu trên. Tổng chiều dày của thiết bị hiển thị gấp được 100 tương ứng với phần gấp được P2 có thể được điều chỉnh và giảm để tối ưu hóa phân bố ứng suất khi gấp thiết bị hiển thị gấp được 100.

Vẫn trên Fig.11, so với cấu trúc hiển thị và lớp cảm ứng theo phương án thứ ba được thể hiện trên Fig.10 thì thiết bị hiển thị gấp được 100 được thể hiện trên Fig.11 có thể có cấu trúc cảm ứng trong ô, cũng được gọi là cấu trúc chạm vào màn hình (touch in display: TID). Nghĩa là, cấu trúc cảm ứng 136 có thể được tích hợp vào cấu trúc hiển thị 106. Ví dụ, lớp cảm ứng 1361 bao gồm nhiều điện cực cảm ứng được bố trí giữa các phần tử điều khiển 1061 và bộ hiển thị 1062. Theo phương án này, lớp cảm ứng 1361 được bố trí trên lớp điện môi 1065 hoặc trên lớp điện môi 1068 và dưới các điện cực thứ nhất 1062a và lớp điện môi 118 được bố trí giữa điện các cực thứ nhất 1062 và lớp cảm ứng 1361. Mặt đáy của lớp cảm ứng 1361 theo phương án này là mặt đáy thứ tư BS4 nằm giữa mặt trên thứ hai TS2 của cấu trúc hiển thị 106 và mặt đáy thứ hai BS2 và khoảng cách thứ năm d5 được đo từ mặt đáy thứ nhất BS1 đến mặt đáy thứ tư BS4. Tỷ lệ của khoảng cách thứ năm d5 trên khoảng cách thứ nhất d1 là tỷ lệ thứ năm d5/d1 nằm trong khoảng từ 0,3 đến 0,5. Tỷ lệ này giữa khoảng cách thứ năm d5 và khoảng cách thứ nhất d1 có thể tạo ra phân bố ứng suất được cải thiện khi gấp thiết bị hiển thị gấp được 100 để giảm xác suất hư hỏng

và cải thiện độ tin cậy của thiết bị hiển thị gấp được 100. Hơn nữa, lớp bọc 112 còn có thể được bố trí trực tiếp trên cấu trúc hiển thị 106 và lớp bảo vệ 108 có thể được bố trí trên lớp bọc 112. Cấu trúc hiển thị 106 trên Fig.11 có thể không bao gồm lớp chấm lượng tử 1069 được thể hiện trên Fig.10. Lớp bảo vệ 108 có thể còn bao gồm lớp keo dán trong suốt quang học 1083 được bố trí giữa lớp phân cực 1081 và lớp phủ 1082.

Trên Fig.12 là hình vẽ giản lược phóng to một phần mặt cắt của thiết bị hiển thị gấp được theo phương án thứ năm của sáng chế. Thiết bị hiển thị gấp được 100 trên Fig.12 bao gồm cấu trúc cảm ứng ngoài ô. So với cấu trúc hiển thị của phương án thứ hai được thể hiện trên Fig.7 thì nền mềm 1162 được bỏ qua theo phương án này. Như được thể hiện trên Fig.12, lớp cảm ứng 1161 có thể được bố trí trên lớp phân cực 1081 trong lớp bảo vệ 108, nghĩa là lớp phân cực 1081 thay thế nền mềm 1162 của cấu trúc cảm ứng 116 và cấu trúc cảm ứng 116 được tích hợp vào lớp phân cực 1081. Theo một phương án biến thể, lớp cảm ứng 1161 được tạo trên lớp phân cực 1081 có thể được bố trí giữa lớp phân cực 1081 và lớp bọc 112. Vẫn, theo sáng chế thì tỷ lệ thứ tư $d4/d1$ (tỷ lệ của khoảng cách thứ tư $d4$ giữa mặt đáy thứ nhất BS1 và mặt đáy thứ ba BS3 của lớp cảm ứng 1161 trên khoảng cách thứ nhất $d1$ giữa mặt trên thứ nhất TS1 và mặt đáy thứ nhất BS1) nằm trong khoảng từ 0,5 đến 0,7. Do nền mềm 1162 của cấu trúc cảm ứng 116 được bỏ qua và lớp cảm ứng 116 được tích hợp trong lớp bảo vệ 108 nên toàn bộ chiều dày của thiết bị hiển thị gấp được 100 có thể giảm. Ngoài ra, lớp phủ 1082 theo các phương án nêu trên còn được thay thế bằng lớp phủ bọc cứng 1084. Lớp phủ bọc cứng 1084 có thể chống xước và bao gồm vật liệu polyme có thể được tạo bằng quy trình phủ và quy trình hóa rắn quang học chẳng hạn. Theo một phương án biến thể khác, lớp phủ bọc cứng 1084 có thể được thay thế bằng thủy tinh mỏng. Chiều dày của lớp phủ bọc cứng 1084 hoặc thủy tinh mỏng có thể nhỏ hơn 100 μm như trong khoảng từ 50 μm đến 100 μm nhưng không bị giới hạn ở đó.

Theo sáng chế, thiết bị hiển thị gấp được bao gồm nền, cấu trúc hiển thị, lớp bảo vệ và lớp cảm ứng tùy chọn. Tỷ lệ chiều dày tương đối và tỷ lệ khoảng cách tương đối của các lớp hoặc cấu trúc của phần gấp được có các giá trị cụ thể. Tỷ lệ thứ nhất $d2/d1$ nằm trong khoảng từ 0,3 đến 0,5. Tùy chọn, tỷ lệ thứ hai $d3/d1$ nằm trong khoảng từ 0,4 đến 0,6 và tỷ lệ thứ ba $t1/t2$ nằm trong khoảng từ 0,4 đến 1,3. Ở một hoàn cảnh tùy chọn khác, tỷ lệ thứ tư $d4/d1$ nằm trong khoảng từ 0,5 đến 0,7 hoặc tỷ lệ thứ năm $d5/d1$ nằm trong khoảng từ 0,3 đến 0,5. Sáng chế đề xuất khoảng các vị trí của điện cực trên (điện cực thứ hai) của thiết bị phát sáng và lớp hoạt động hoặc điện cực cổng lớp của các TFT trong toàn

bộ cấu trúc. Trong trường hợp này, phân bố ứng suất khi gấp thiết bị hiển thị gấp được có thể được tối ưu hóa. Nói cách khác, cấu trúc đáp ứng điều kiện nêu trên có ứng suất nhỏ hơn để giảm xác suất hư hỏng của các phần tử của thiết bị hiển thị gấp được, đặc biệt là các TFT, các điện cực và lớp cảm ứng.

Người có trình độ trong lĩnh vực kỹ thuật này sẽ dễ dàng thấy là nhiều cải biến và thay đổi của thiết bị và phương pháp có thể được thực hiện trong khi vẫn duy trì các kiến thức của sáng chế. Do đó, sáng chế nêu trên cần được hiểu là bị giới hạn chỉ bởi giới hạn và phạm vi của các điểm yêu cầu bảo hộ đính kèm.

YÊU CẦU BẢO HỘ**1. Thiết bị hiển thị gấp được bao gồm:**

nền bao gồm phần gấp được, trong đó phần gấp được có mặt đáy thứ nhất;

cấu trúc hiển thị được bố trí trên phần gấp được và có mặt đáy thứ hai; và

lớp bảo vệ được bố trí trên phần gấp được và trên cấu trúc hiển thị, lớp bảo vệ có mặt trên thứ nhất;

trong đó khoảng cách thứ nhất được đo từ mặt đáy thứ nhất đến mặt trên thứ nhất, khoảng cách thứ hai được đo từ mặt đáy thứ nhất đến mặt đáy thứ hai và tỷ lệ của khoảng cách thứ hai trên khoảng cách thứ nhất nằm trong khoảng từ 0,3 đến 0,5.

2. Thiết bị hiển thị gấp được theo điểm 1, trong đó cấu trúc hiển thị bao gồm bộ hiển thị và phần tử điều khiển nối điện với bộ hiển thị và mặt đáy của phần tử điều khiển là mặt đáy thứ hai.

3. Thiết bị hiển thị gấp được theo điểm 1, trong đó cấu trúc hiển thị có mặt trên thứ hai, khoảng cách thứ ba được đo từ mặt đáy thứ nhất đến mặt trên thứ hai, tỷ lệ của khoảng cách thứ ba trên khoảng cách thứ nhất nằm trong khoảng từ 0,4 đến 0,6 và khoảng cách thứ ba lớn hơn khoảng cách thứ hai.

4. Thiết bị hiển thị gấp được theo điểm 1, thiết bị này còn bao gồm lớp cảm ứng được bố trí trên phần gấp được, trong đó lớp cảm ứng có mặt đáy thứ ba, khoảng cách thứ tư được đo từ mặt đáy thứ nhất đến mặt đáy thứ ba và tỷ lệ của khoảng cách thứ tư trên khoảng cách thứ nhất nằm trong khoảng từ 0,5 đến 0,7.

5. Thiết bị hiển thị gấp được theo điểm 4, trong đó cấu trúc hiển thị có mặt trên thứ hai và mặt trên thứ hai được bố trí giữa mặt đáy thứ ba và mặt đáy thứ nhất.

6. Thiết bị hiển thị gấp được theo điểm 1, thiết bị này còn bao gồm lớp cảm ứng được bố trí trên phần gấp được, trong đó lớp cảm ứng có mặt đáy thứ tư, khoảng cách thứ năm được đo từ mặt đáy thứ nhất đến mặt đáy thứ tư và tỷ lệ của khoảng cách thứ năm trên khoảng cách thứ nhất nằm trong khoảng từ 0,3 đến 0,5.

7. Thiết bị hiển thị gấp được theo điểm 6, trong đó cấu trúc hiển thị có mặt trên thứ hai và mặt đáy thứ tư được bố trí giữa mặt trên thứ hai và mặt đáy thứ hai.

8. Thiết bị hiển thị gấp được theo điểm 1, trong đó tỷ lệ của chiều dày phần gấp được của nền trên chiều dày của lớp bảo vệ trên phần gấp được nằm trong khoảng từ 0,4 đến 1,3.

9. Thiết bị hiển thị gấp được theo điểm 1, trong đó nền còn bao gồm phần chính liền kề phần gấp được và chiều dày của phần chính của nền lớn hơn chiều dày phần gấp được của nền.
10. Thiết bị hiển thị gấp được theo điểm 1, trong đó nền còn bao gồm phần chính liền kề phần gấp được, lớp bảo vệ còn được bố trí trên phần chính và chiều dày của lớp bảo vệ trên phần chính lớn hơn chiều dày của lớp bảo vệ trên phần gấp được.
11. Thiết bị hiển thị gấp được theo điểm 1, trong đó nền còn bao gồm phần chính liền kề phần gấp được, tổng chiều dày của thiết bị hiển thị gấp được tương ứng với phần chính lớn hơn tổng chiều dày của thiết bị hiển thị gấp được tương ứng với phần gấp được.
12. Thiết bị hiển thị gấp được theo điểm 1, trong đó lớp bảo vệ bao gồm lớp phân cực và lớp phủ và chiều dày t_1 của phần gấp được lớn hơn chiều dày t_{21} của lớp phân cực trên phần gấp được và lớn hơn chiều dày t_{22} của lớp phủ trên phần gấp được.
13. Thiết bị hiển thị gấp được theo điểm 12, trong đó nền có môđun Young Y_1 , lớp phân cực có môđun Young Y_2 và lớp phủ có môđun Young Y_3 , trong đó các giá trị của Y_1 , Y_2 , Y_3 , t_1 , t_{21} và t_{22} thỏa mãn biểu thức: $0,75 \leq Y_1 * t_1^3 / (Y_2 * t_{21}^3 + Y_3 * t_{22}^3) \leq 1,25$.

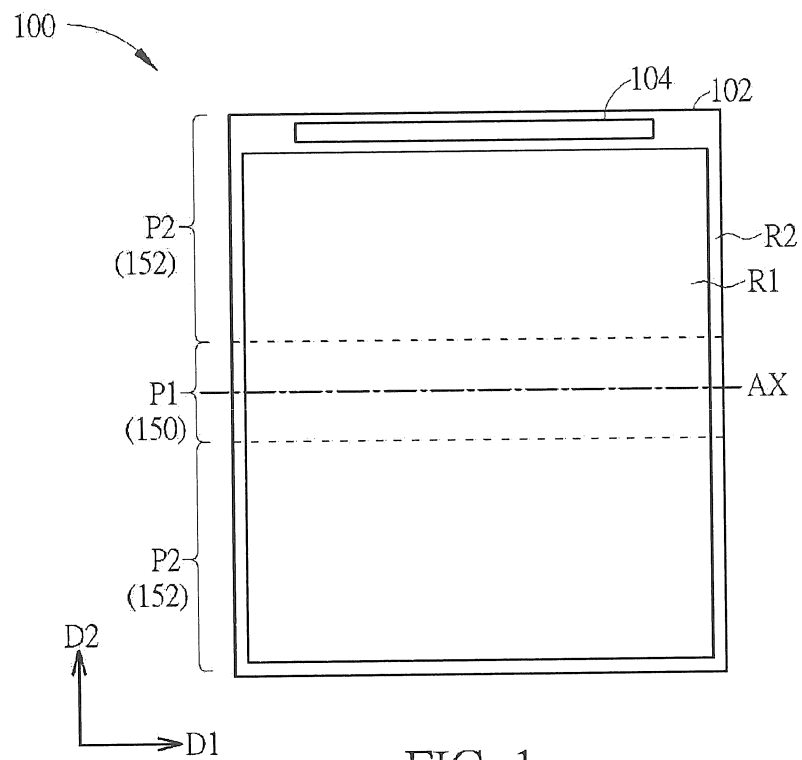


FIG. 1

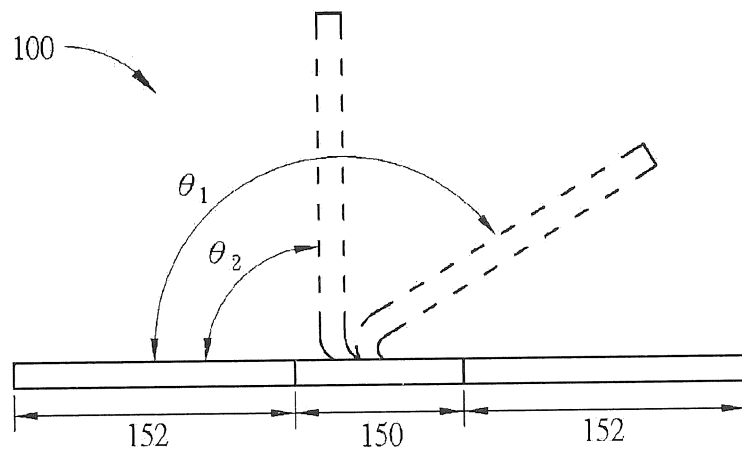


FIG. 2

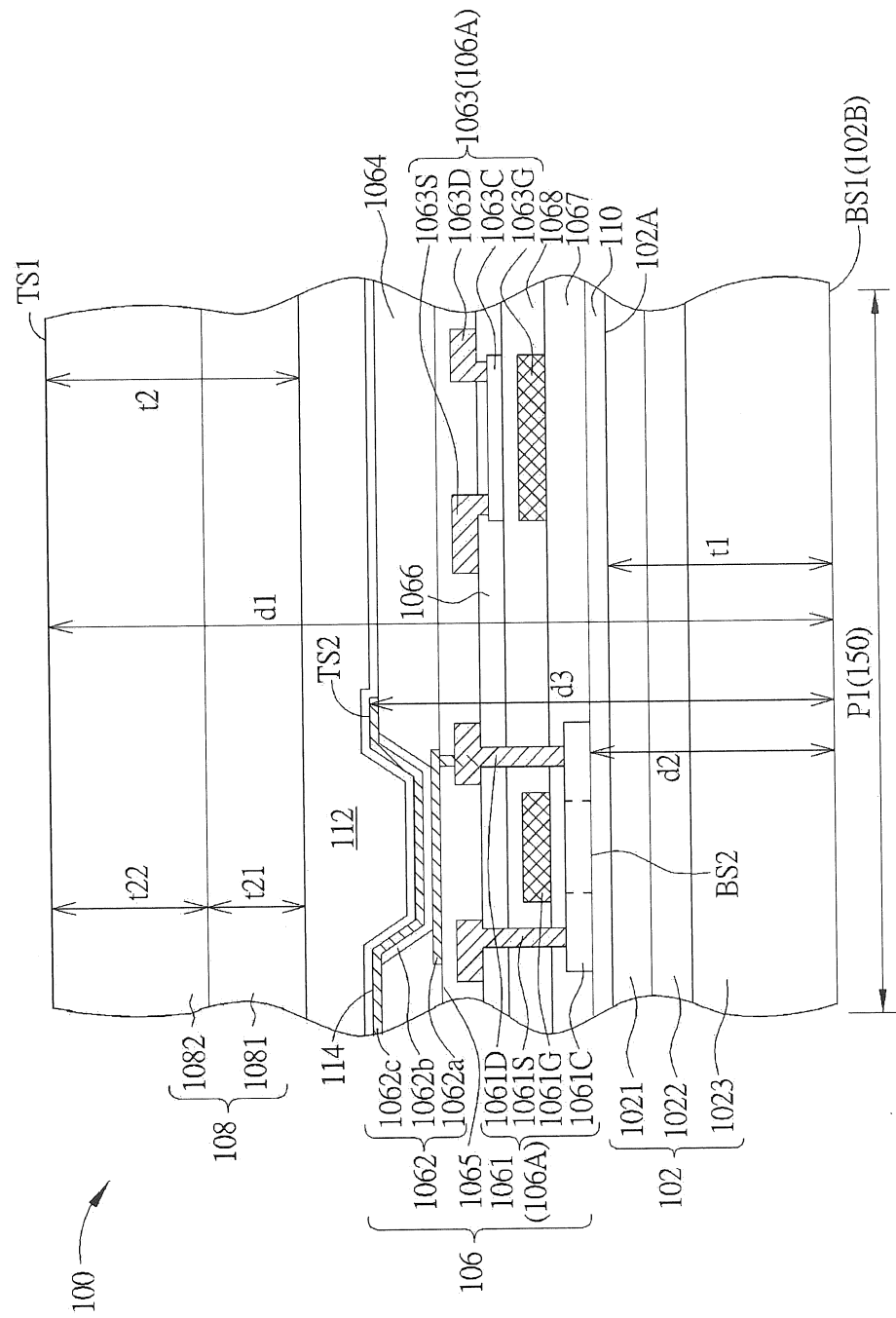


FIG. 3

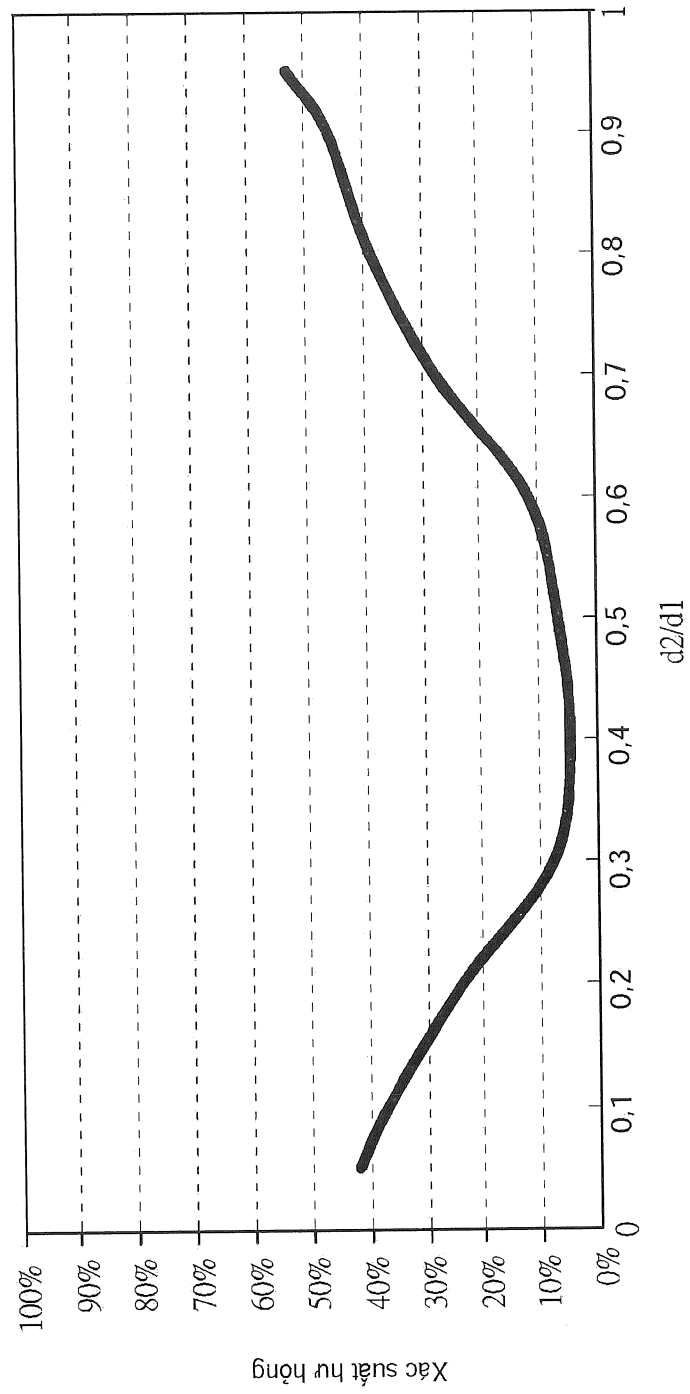


FIG. 4

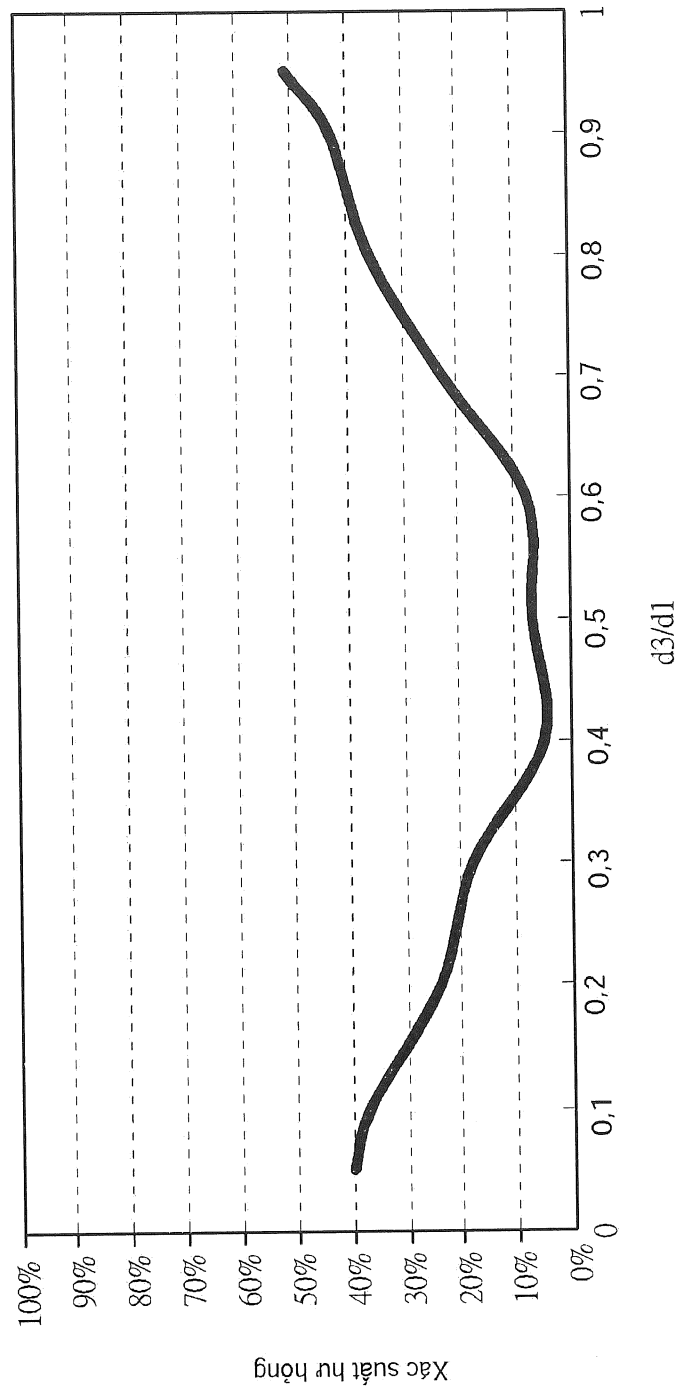


FIG. 5

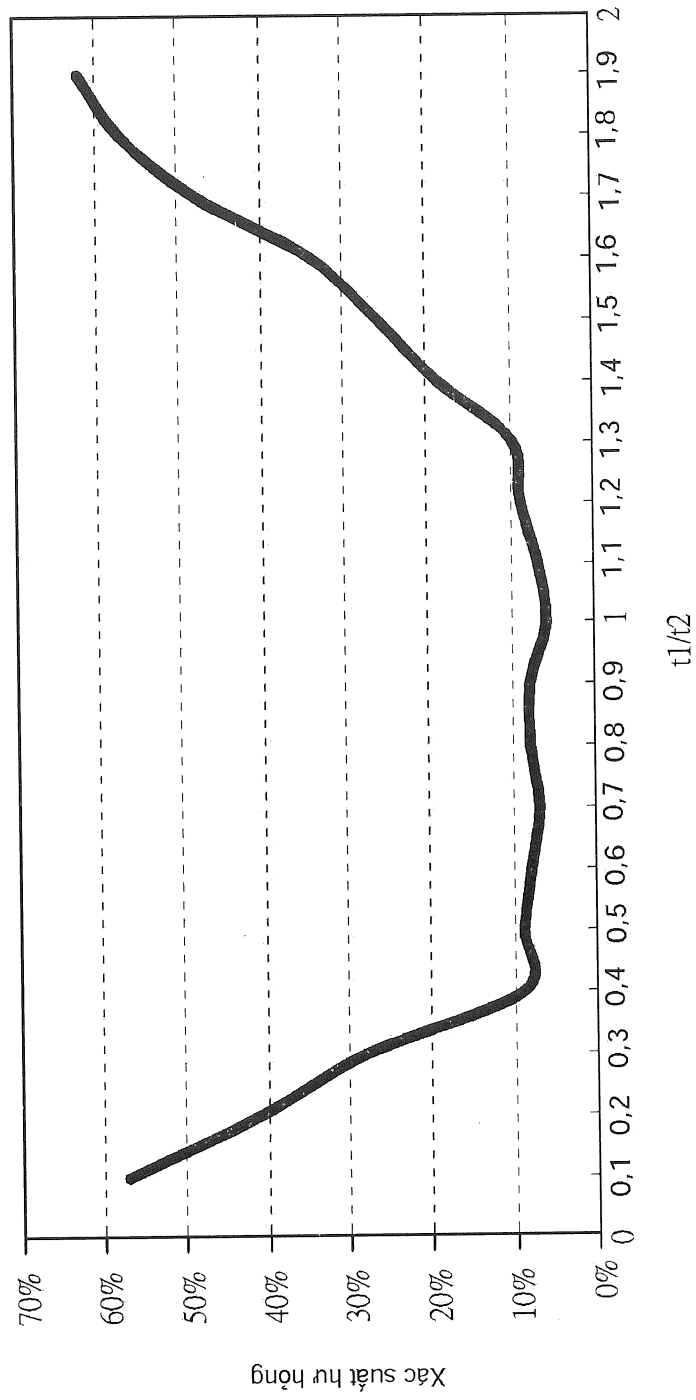
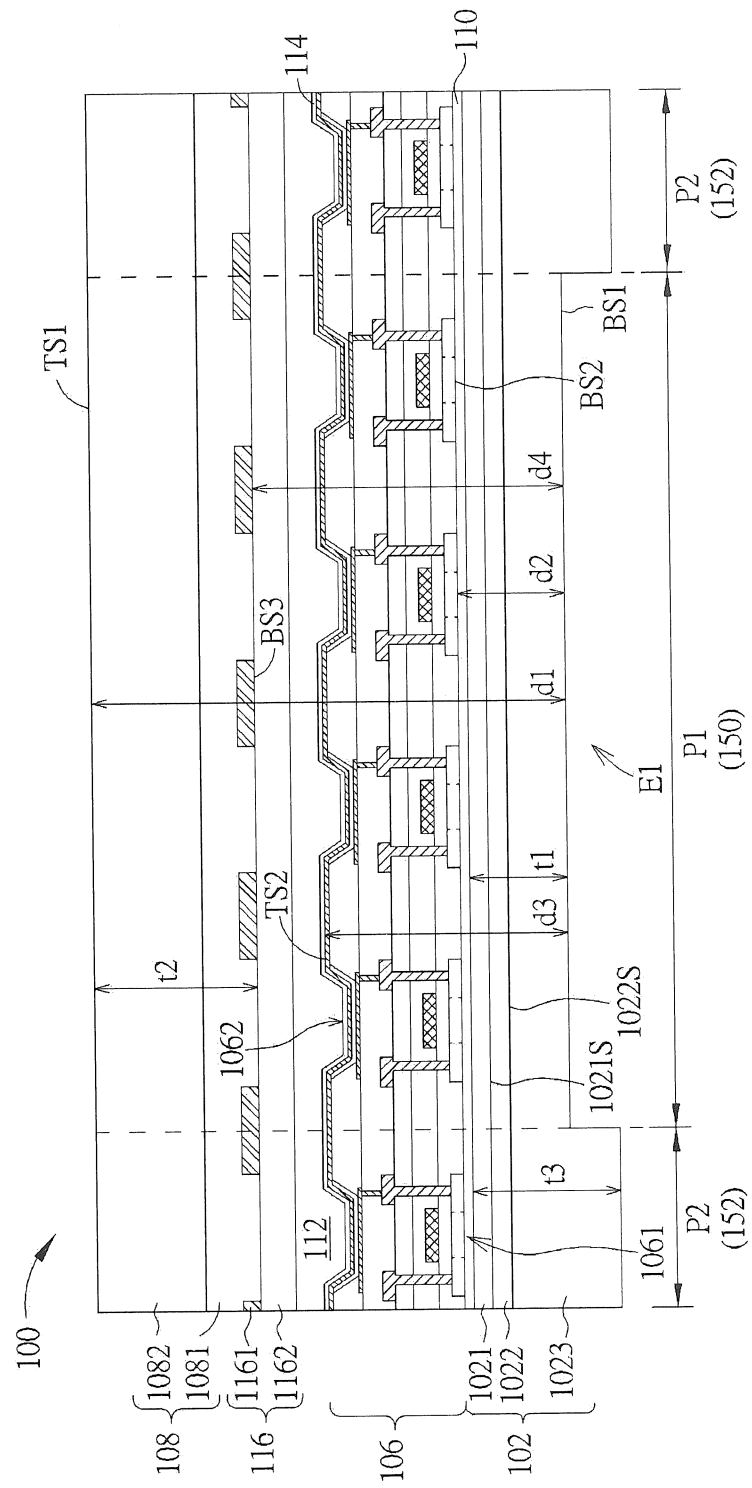


FIG. 6



FIG

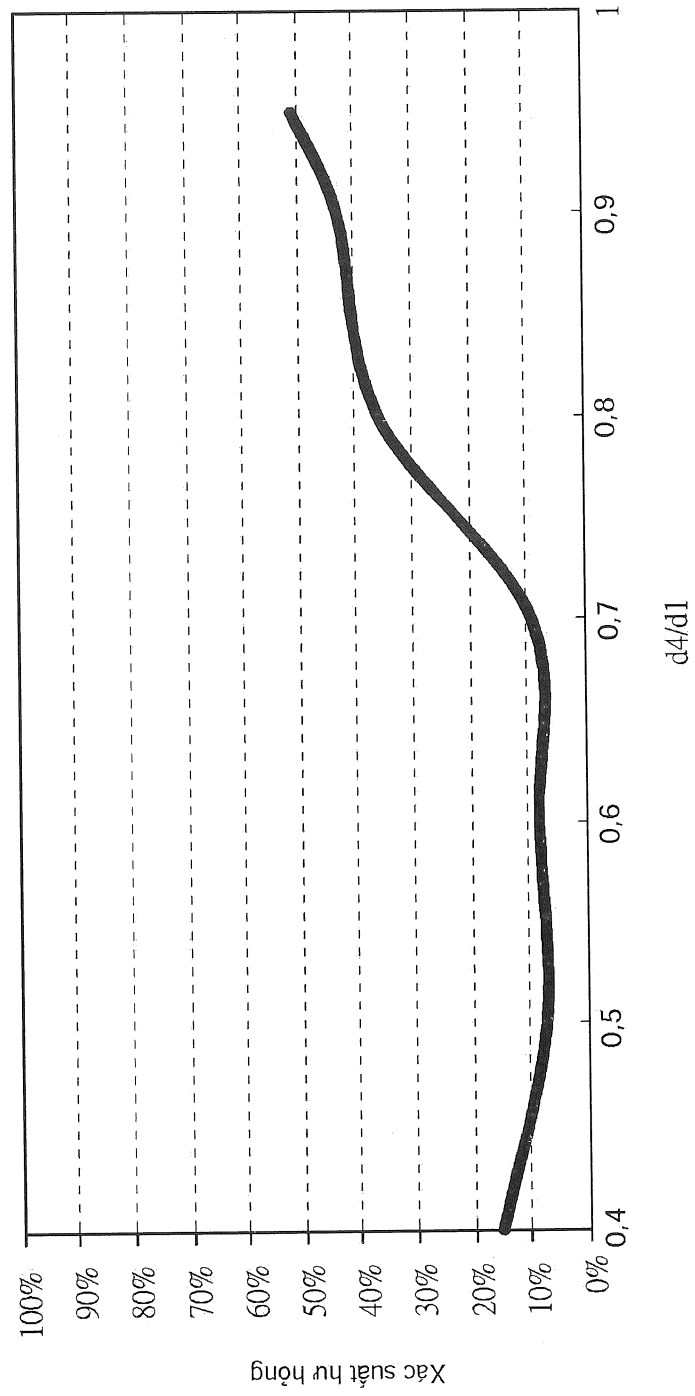


FIG. 8

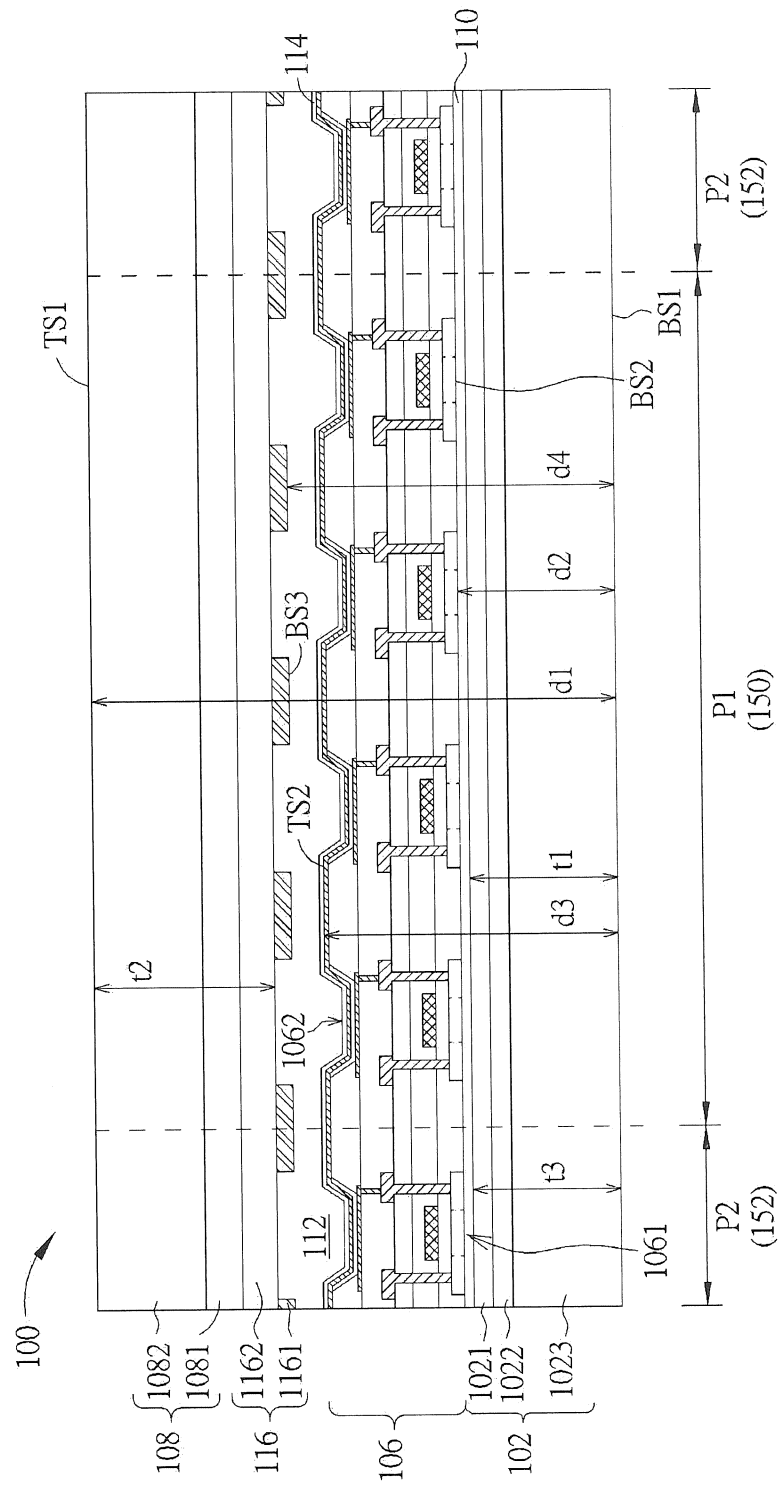


FIG. 9

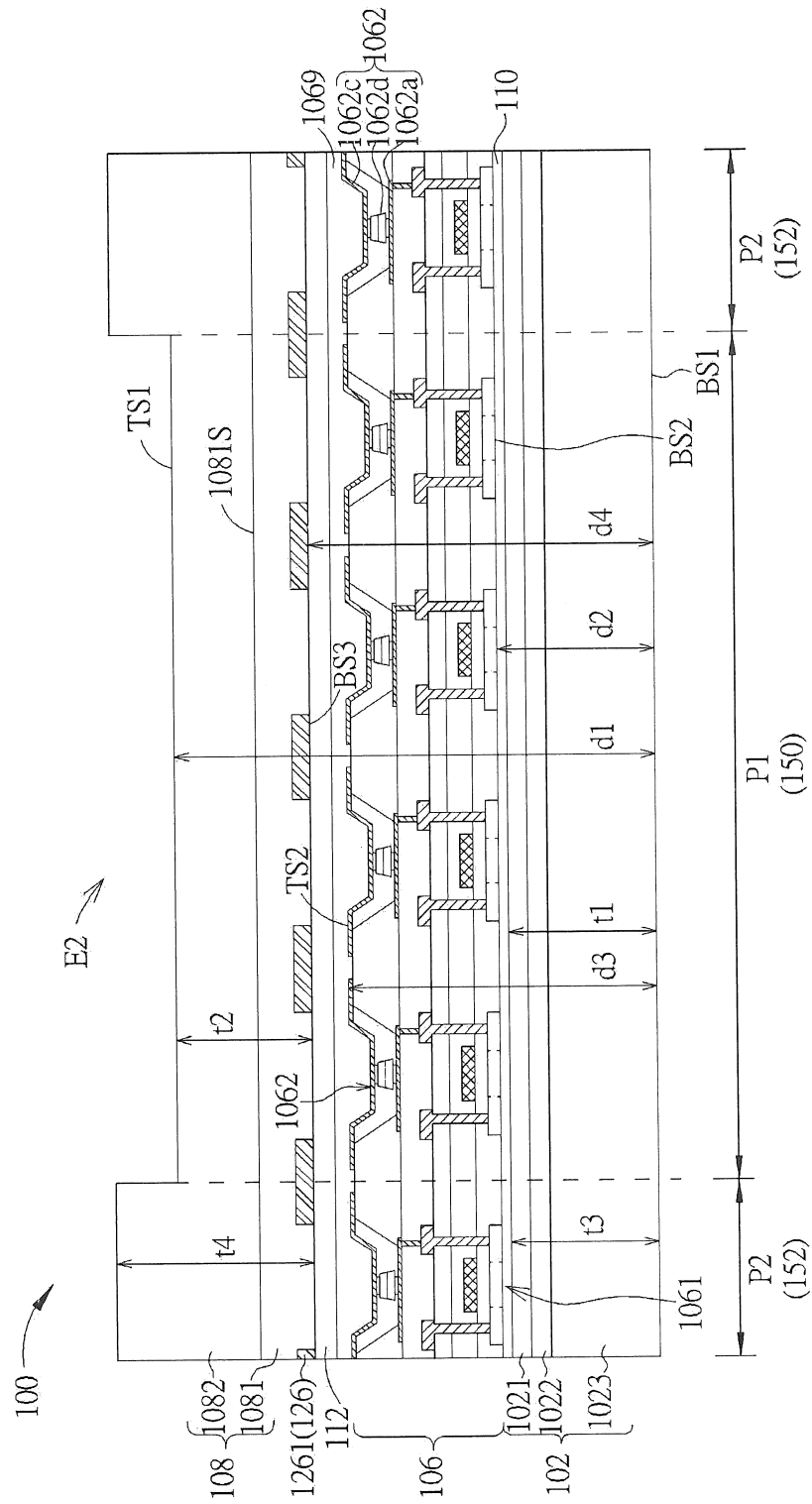


FIG. 10

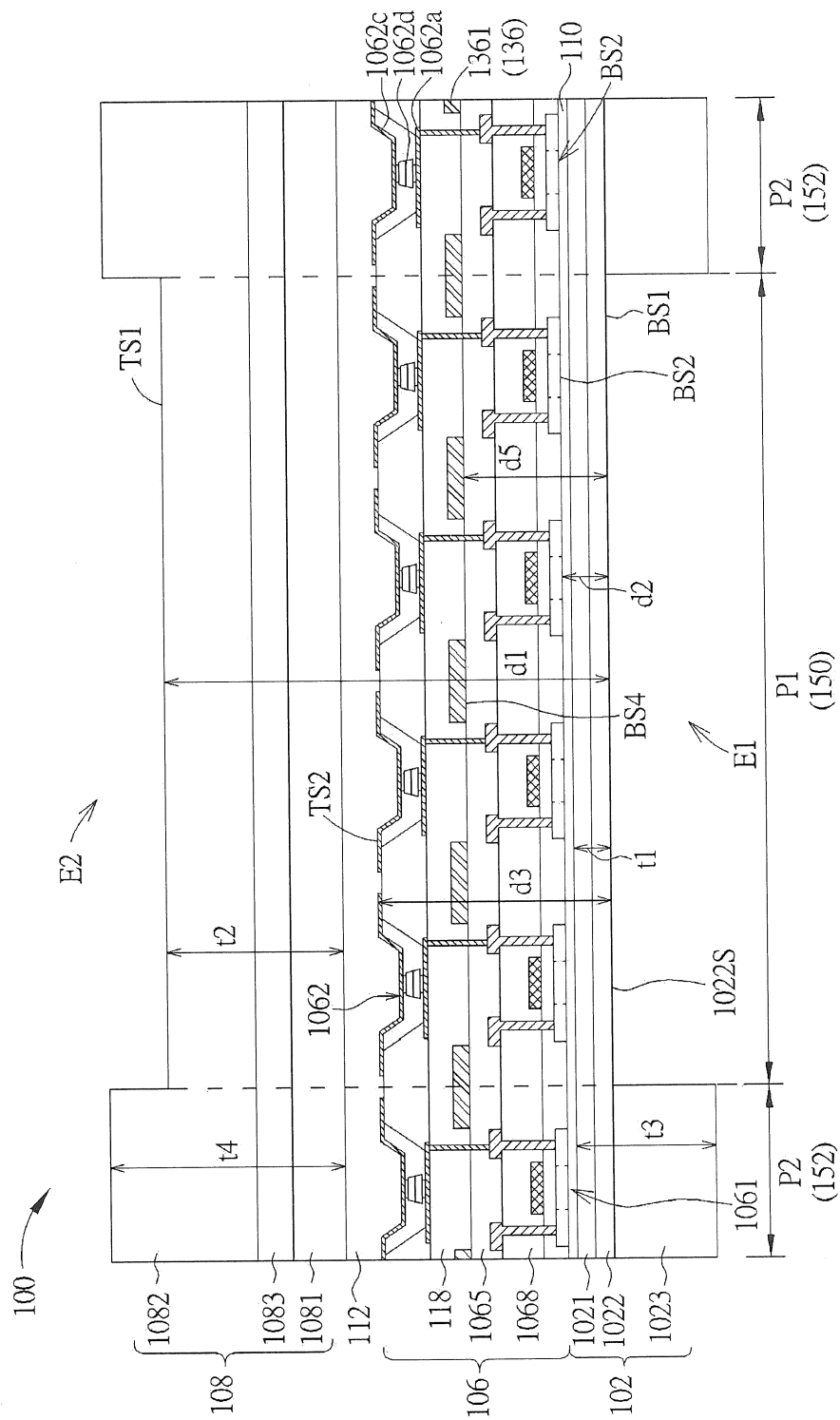


FIG. 11

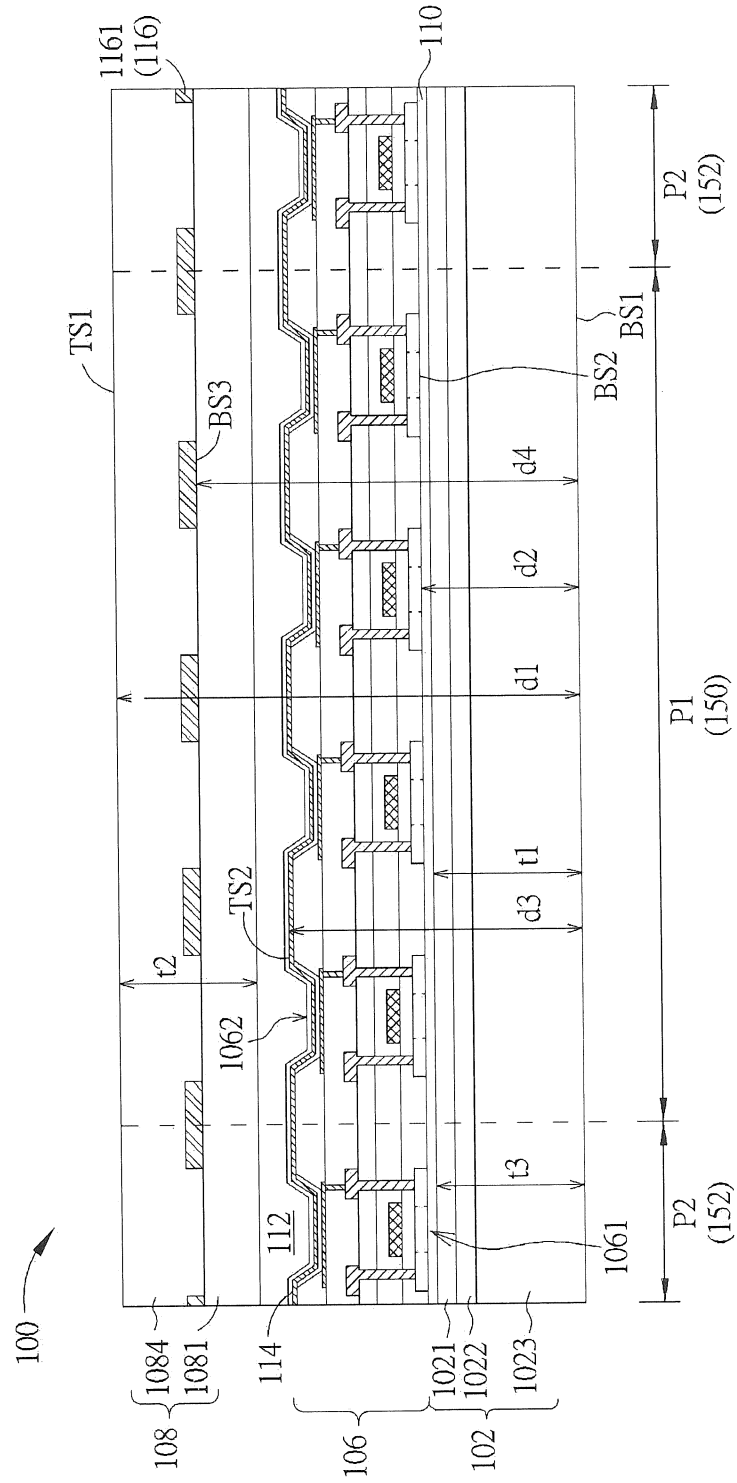


FIG. 12