



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0036628

(51)⁷ C09G 3/36; C09G 3/3291; C09G 3/20; (13) B
C09G 3/28

(21) 1-2019-04195

(22) 31/07/2019

(30) 10-2018-0091241 06/08/2018 KR

(45) 25/08/2023 425

(43) 25/02/2020 383A

(73) LG Display Co., Ltd. (KR)

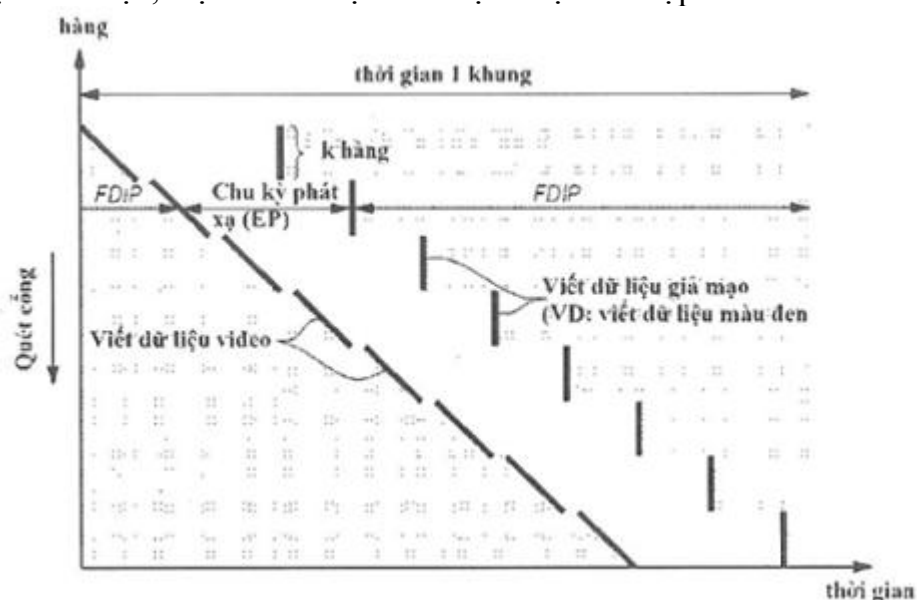
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) JiHyun KANG (KR); HyunHaeng LEE (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) MẠCH BỘ ĐIỀU VẬN DỮ LIỆU, BỘ ĐIỀU KHIỂN, THIẾT BỊ HIỂN THỊ, VÀ PHƯƠNG PHÁP ĐIỀU VẬN THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề cập tới mạch bộ điều vận dữ liệu, bộ điều khiển, thiết bị hiển thị, và phương pháp điều vận chúng. Việc điều vận chồng lấn của các điểm ảnh phụ chồng lấn và việc điều vận chèn dữ liệu giả mạo của việc chèn hình ảnh giả mạo, khác với các hình ảnh thực, vào từng đường trong các đường được thực hiện theo cách được kết hợp. Chất lượng hình ảnh được cải thiện, mặc dù có việc điều vận được kết hợp.



Lĩnh vực kỹ thuật được đề cập

Các phương án thực hiện làm ví dụ của sáng chế đề cập tới mạch bộ điều vận dữ liệu, bộ điều khiển, thiết bị hiển thị, và phương pháp điều vận chúng.

Tình trạng kỹ thuật của sáng chế

Để đáp ứng với việc phát triển của xã hội thông tin, nhu cầu về các loại thiết bị hiển thị khác nhau để hiển thị các hình ảnh ngày càng tăng. Liên quan tới vấn đề này, khoảng giới hạn của các thiết bị hiển thị, như các thiết bị hiển thị tinh thể lỏng (liquid crystal display - LCD), các thiết bị hiển thị plasma, và các thiết bị hiển thị diot phát sáng hữu cơ (organic light-emitting diode - OLED), hiện đã đi vào sử dụng rộng rãi.

Thiết bị hiển thị có thể thực hiện việc điều vận hiển thị bằng cách nạp các tụ được bố trí một cách tương ứng trong điểm ảnh phụ trong nhiều điểm ảnh phụ được tạo thành mảng trong bảng hiển thị. Tuy nhiên, trong các thiết bị hiển thị theo tình trạng kỹ thuật của sáng chế, một số điểm ảnh phụ có thể được nạp không đủ, do đó làm suy giảm chất lượng hình ảnh, vốn là một vấn đề. Ngoài ra, trong tình trạng kỹ thuật của sáng chế, hình ảnh có thể bị làm nhòe thay cho việc có thể phân biệt được một cách rõ ràng, hoặc các khác biệt độ chói có thể bị gây ra cho các chu kỳ phát xạ khác nhau phụ thuộc vào vị trí đường, do đó làm suy giảm chất lượng hình ảnh.

Bản chất kỹ thuật của sáng chế

Các khía cạnh khác nhau của sáng chế đề xuất mạch bộ điều vận dữ liệu, bộ phận điều khiển, thiết bị hiển thị, và phương pháp điều vận chúng có thể cải thiện trạng thái nạp bằng cách thực hiện việc điều vận chồng lấn của các điểm ảnh phụ, nhờ đó cải thiện chất lượng hình ảnh.

Cũng được đề xuất là mạch bộ điều vận dữ liệu, bộ điều khiển, thiết bị hiển thị, và phương pháp điều vận chúng có thể làm giảm hoặc ngăn các khác biệt độ chói do việc nhòe hình hoặc các chu kỳ phát xạ khác nhau phụ thuộc vào vị trí đường bằng cách thực hiện việc điều vận việc chèn dữ liệu giả mạo (fake data insertion - FDI) của việc chèn vào hình ảnh giả mạo, khác với các hình ảnh thực, vào trong một số đường trong nhiều đường, nhờ đó cải thiện chất lượng hình ảnh.

Cũng được đề xuất là mạch bộ điều vận dữ liệu, bộ phận điều khiển, thiết bị hiển thị, và phương pháp điều vận chúng có thể kết hợp việc điều vận chồng lấn và việc điều vận chèn dữ liệu giả mạo, nhờ đó cải thiện chất lượng hình ảnh.

Cũng được đề xuất là mạch bộ điều vận dữ liệu, bộ phận điều khiển, thiết bị hiển thị, và phương pháp điều vận chúng vốn có thể ngăn cản sự xuất hiện có tính chu kỳ của các dải sáng, có thể bị gây ra do việc kết hợp việc điều vận chồng lấn và việc điều vận chèn dữ liệu giả mạo, ngay trước việc chèn vào của dữ liệu giả mạo, nhờ đó còn tiếp tục cải thiện chất lượng hình ảnh.

Theo một khía cạnh, thiết bị hiển thị bao gồm bảng hiển thị trong đó nhiều điểm ảnh phụ được tạo thành mảng, trong đó bảng hiển thị bao gồm hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai và hàng điểm ảnh phụ thứ ba được sắp xếp theo cách liên tục, trong đó chu kỳ điều vận thứ nhất, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, và chu kỳ điều vận thứ hai, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, chồng lấn nhau, chu kỳ điều vận thứ hai, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ ba, không chồng lấn nhau, trong suốt các chu kỳ điều vận thứ nhất, thứ hai, và thứ ba, điện thế dữ liệu video được cấp một cách liên tiếp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai, và hàng điểm ảnh phụ thứ ba, và trong suốt chu kỳ chèn dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba, điện thế dữ liệu giả mạo, khác với điện thế dữ liệu video, được cấp tới hai hoặc hơn hai điểm ảnh

phụ trong số nhiều điểm ảnh phụ trong bảng hiển thị, trong đó chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn, chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, không chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc chu kỳ điều vận thứ ba, trong đó điện thế của nút nguồn hoặc nút máng của tranzito điều vận được kết nối tới diot phát sáng hữu cơ được chứa trong các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế của nút nguồn hoặc nút máng, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, trong đó điện thế dữ liệu video, được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai là thấp hơn điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai. Có thể nói rằng, theo “không chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc chu kỳ điều vận thứ ba” nghĩa là chu kỳ điều vận thứ nhất không bị chồng lấn và chu kỳ điều vận thứ ba cũng không bị chồng lấn.

Khác biệt giữa điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai và điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là bằng với khác biệt giữa điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai và điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai.

Nhiều đường dữ liệu và nhiều đường cổng được bố trí trong bảng hiển thị, các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai và hàng điểm ảnh phụ thứ ba được xác định bởi nhiều đường dữ liệu và nhiều đường cổng, trong đó điện thế dữ liệu video được cấp một cách liên tiếp tới điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai và điểm ảnh phụ thứ ba nằm trong hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai và hàng điểm ảnh phụ thứ ba một cách tương ứng bởi đường dữ liệu thứ nhất trong nhiều đường dữ liệu, điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai và điểm ảnh phụ thứ ba là nằm trên cùng một cột điểm ảnh phụ và được kết nối tới đường dữ liệu thứ nhất và đường

điện thế tham chiếu thứ nhất, và trong đó điện thế dữ liệu giả mạo được cấp một cách đồng thời vào hai hoặc hơn hai điểm ảnh phụ trong hao hoặc hơn hai hàng điểm ảnh phụ qua đường dữ liệu thứ nhất.

Từng điểm trong số điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai, và điểm ảnh phụ thứ ba bao gồm: diot phát sáng hữu cơ có điện cực thứ nhất và điện cực thứ hai; tranzito điều vận, điều vận diot phát sáng hữu cơ; tranzito thứ nhất được kết nối điện giữa nút thứ nhất của tranzito điều vận và đường dữ liệu thứ nhất; tranzito thứ hai được kết nối điện giữa nút thứ hai của tranzito điều vận và đường điện thế tham chiếu thứ nhất; và tụ tích trữ được kết nối điện giữa nút thứ nhất và nút thứ hai của tranzito điều vận, trong đó chu kỳ điều vận thứ nhất là chu kỳ mức bật lên của tín hiệu quét thứ nhất được áp dụng cho nút cổng của tranzito thứ nhất được chứa trong điểm ảnh phụ thứ nhất, chu kỳ điều vận thứ hai là chu kỳ mức bật lên của tín hiệu quét thứ nhất được áp dụng cho nút cổng của tranzito thứ nhất được chứa trong điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba là chu kỳ mức bật lên của tín hiệu quét thứ nhất được áp dụng cho nút cổng của tranzito thứ nhất được chứa trong điểm ảnh phụ thứ ba, trong đó điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai.

Khác biệt giữa điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn và chu kỳ không chồng lấn của chu kỳ điều vận thứ hai là bằng với khác biệt giữa điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai và điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai.

Các chiều dài của khoảng thời gian của chu kỳ chồng lấn và chu kỳ không chồng lấn của chu kỳ điều vận thứ hai có thể tương ứng với nhau.

Chu kỳ chồng lấn của chu kỳ điều vận thứ hai có thể chồng lấn phần phía sau của chu kỳ điều vận thứ nhất, với việc điều vận nạp điện trước đang được thực hiện ở đó. Ở

đây, việc viết dữ liệu video có thể được thực hiện trong phần phía sau của chu kỳ điều vận thứ nhất.

Chu kỳ không chồng lấn của chu kỳ điều vận thứ hai có thể không chồng lấn phần phía trước của chu kỳ điều vận thứ ba, với việc viết dữ liệu video đang được thực hiện ở đó. Ở đây, việc điều vận nạp điện trước có thể được thực hiện trong phần phía trước của chu kỳ điều vận thứ ba.

Điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, có thể thay đổi phụ thuộc vào các màu sắc của ánh sáng được phát bởi điểm ảnh phụ thứ hai.

Điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, có thể thay đổi phụ thuộc vào các mức độ xám của ánh sáng được phát ra bởi điểm ảnh phụ thứ hai.

Thiết bị hiển thị có thể chứa bảng tra màu sắc cụ thể được tham khảo tới khi điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, được thay đổi.

Bảng tra có thể chứa thông tin liên quan tới hệ số khuếch đại và dịch vị thay đổi phụ thuộc vào các thay đổi trong mức độ xám hoặc thông tin liên quan tới hệ số khuếch đại và dịch vị một cách tương ứng là tương ứng với hai hoặc hơn hai khoảng giới hạn mức độ xám.

Điện thế dữ liệu giả mạo, được cấp tới đường dữ liệu thứ nhất, có thể tương ứng với điện thế dữ liệu màu đen.

Theo khía cạnh khác, các phương án thực hiện làm ví dụ có thể đề xuất phương án để điều vận thiết bị hiển thị, nhiều điểm ảnh phụ được tạo thành mảng trong bảng hiển thị của thiết bị hiển thị, thiết bị hiển thị bao gồm hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai và hàng điểm ảnh phụ thứ ba được sắp xếp theo cách liên tục, phương pháp điều vận bao gồm: bước cấp tín hiệu quét ở mức bật tới các điểm ảnh phụ trong hàng điểm ảnh

phụ thứ nhất trong suốt chu kỳ điều vận thứ nhất; cấp tín hiệu quét ở mức bật tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ điều vận thứ hai bắt đầu sau khi bắt đầu của chu kỳ điều vận thứ nhất và trước khi dừng của chu kỳ điều vận thứ nhất; cấp tín hiệu quét ở mức bật tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ ba trong suốt chu kỳ điều vận thứ ba sau khi việc dừng chu kỳ điều vận thứ hai, trong suốt các chu kỳ điều vận thứ nhất, thứ hai, và thứ ba, điện thế dữ liệu video được cấp một cách liên tiếp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai, và hàng điểm ảnh phụ thứ ba, và trong suốt chu kỳ chen dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba, điện thế dữ liệu giả mạo, khác với điện thế dữ liệu video, được cấp tới hai hoặc hơn hai điểm ảnh phụ trong nhiều điểm ảnh phụ trong bảng hiển thị, trong đó chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn, chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, không chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc chu kỳ điều vận thứ ba, và trong đó điện thế của nút nguồn hoặc nút máng của tranzito điều vận được kết nối tới diot phát sáng hữu cơ được chứa trong các điểm ảnh trong hàng điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế của nút nguồn hoặc nút máng, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, trong đó điện thế dữ liệu video, được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai. Khác biệt giữa điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai và điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là bằng với khác biệt giữa điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai và điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai.

Theo khía cạnh khác, các phương án thực hiện làm ví dụ có thể đề xuất thiết bị hiển thị bao gồm: bảng hiển thị trong đó nhiều điểm ảnh phụ được tạo thành mảng, trong đó

hình ảnh giả mạo, khác với các hình ảnh thực, được hiển thị trong chu kỳ chủ động trong chu kỳ một khung, điện thế dữ liệu giả mạo, tương ứng với hình ảnh giả mạo, được cấp tới điểm ảnh phụ trong suốt chu kỳ chủ động trong đó hình ảnh giả mạo được hiển thị, tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ, trong suốt chu kỳ điều vận trước chu kỳ chủ động, và trong đó chu kỳ điều vận bao gồm chu kỳ thứ nhất và chu kỳ thứ hai, điện thế của nút nguồn hoặc nút máng của tranzito điều vận được chứa trong điểm ảnh phụ, trong suốt chu kỳ thứ nhất, là thấp hơn điện thế của nút nguồn hoặc nút máng của tranzito điều vận được chứa trong điểm ảnh phụ, trong suốt chu kỳ thứ hai, trong đó điện thế dữ liệu video, được cấp tới điểm ảnh phụ trong suốt chu kỳ thứ hai là thấp hơn điện thế dữ liệu video trong suốt chu kỳ thứ nhất.

Khác biệt giữa điện thế dữ liệu video trong suốt chu kỳ thứ nhất và điện thế dữ liệu video trong suốt chu kỳ thứ hai là bằng với khác biệt giữa điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ thứ nhất và điện thế của nút nguồn hoặc nút máng trong suốt chu kỳ thứ hai.

Theo một khía cạnh khác, các phương án thực hiện làm ví dụ có thể đề xuất mạch bộ điều vận dữ liệu điều vận nhiều đường dữ liệu được bố trí trong bảng hiển thị, bao gồm: mạch chốt lưu dữ liệu video; bộ biến đổi dạng số thành dạng tương tự biến đổi dữ liệu video thành điện thế dữ liệu tương tự; và bộ đệm đầu ra đưa ra điện thế dữ liệu, trong đó nhiều điểm ảnh phụ được sắp xếp trong bảng hiển thị, nhiều điểm ảnh phụ bao gồm hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai và hàng điểm ảnh phụ thứ ba được sắp xếp theo cách liên tục, chu kỳ điều vận thứ nhất, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, và chu kỳ điều vận thứ hai, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, chồng lẫn nhau, chu kỳ điều vận thứ hai, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ ba, không chồng lẫn nhau, trong đó trong suốt chu kỳ điều vận thứ nhất, chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba, bộ đệm đầu ra cấp một cách liên tiếp điện thế dữ liệu video tới các

điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai, và hàng điểm ảnh phụ thứ ba qua đường dữ liệu thứ nhất, và trong suốt chu kỳ chèn dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba, bộ đệm đầu ra cấp điện thế dữ liệu giả mạo, d khác với điện thế dữ liệu video, tới hai hoặc hơn hai điểm ảnh phụ trong nhiều điểm ảnh phụ trong bảng hiển thị, trong đó chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn, chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, không chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc chu kỳ điều vận thứ ba, và trong đó điện thế của nút nguồn hoặc nút máng của tranzito điều vận được kết nối tới diot phát sáng hữu cơ được chứa trong các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế của nút nguồn hoặc nút máng, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, trong đó điện thế dữ liệu video, được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai.

Theo khía cạnh khác, các phương án thực hiện làm ví dụ có thể đề xuất bộ điều khiển bao gồm: bộ điều khiển điều vận điều khiển mạch bộ điều vận dữ liệu và mạch bộ điều vận cổng; và phần đưa ra dữ liệu đưa ra dữ liệu video tới mạch bộ điều vận dữ liệu, trong đó nhiều điểm ảnh phụ được tạo thành mảng trong bảng hiển thị, bảng hiển thị bao gồm hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai và hàng điểm ảnh phụ thứ ba được sắp xếp theo cách liên tục, bộ điều khiển điều vận điều khiển chu kỳ điều vận thứ nhất, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, và chu kỳ điều vận thứ hai, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, để chồng lấn nhau, bộ điều khiển điều vận điều khiển chu kỳ điều vận thứ hai, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba, trong đó tín hiệu quét ở mức bật được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ ba, không chồng lấn nhau, trong suốt các chu kỳ điều vận thứ nhất, thứ hai, và thứ ba, phần đưa ra dữ liệu đưa ra dữ liệu video tới mạch bộ điều vận dữ liệu, mạch bộ điều vận dữ liệu cấp dữ liệu video

liên tiếp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ nhất, hàng điểm ảnh phụ thứ hai, và hàng điểm ảnh phụ thứ ba, và trong suốt chu kỳ chèn dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba, phần đưa ra dữ liệu đưa ra dữ liệu giả mạo khác với dữ liệu video tới mạch bộ điều vận dữ liệu, mạch bộ điều vận dữ liệu cấp dữ liệu giả mạo tới hai hoặc hơn hai điểm ảnh trong các điểm ảnh phụ trong bảng hiển thị, trong đó chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn, chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, không chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc chu kỳ điều vận thứ ba, trong đó điện thế của nút nguồn hoặc nút máng của tranzito điều vận được kết nối tới diot phát sáng hữu cơ được chứa trong các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là thấp hơn điện thế của nút nguồn hoặc nút máng, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, trong đó điện thế của dữ liệu video, được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai là thấp hơn điện thế của dữ liệu video được cấp tới các điểm ảnh phụ trong hàng điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai.

Theo các phương án thực hiện làm ví dụ, có thể cải thiện trạng thái của việc nạp bằng cách thực hiện việc điều vận chồng lấn của các điểm ảnh phụ, nhờ đó cải thiện chất lượng hình ảnh.

Theo các phương án thực hiện làm ví dụ, có thể làm giảm hoặc ngăn các khác biệt độ chói do việc nhòe hình hoặc các chu kỳ phát xạ khác nhau phụ thuộc vào vị trí đường bằng cách thực hiện việc điều vận việc chèn dữ liệu giả mạo (fake data insertion - FDI) của việc chèn vào hình ảnh giả mạo, khác với các hình ảnh thực, vào trong mọi đường trong nhiều đường, nhờ đó cải thiện chất lượng hình ảnh.

Theo các phương án thực hiện làm ví dụ, có thể kết hợp việc điều vận chồng lấn và việc điều vận việc chèn dữ liệu giả mạo, nhờ đó còn tiếp tục cải thiện chất lượng hình ảnh.

Theo các phương án thực hiện làm ví dụ, có thể ngăn cản sự xuất hiện có chu kỳ của các dải sáng, vốn có thể bị gây ra bởi việc kết hợp việc điều vận chồng lấn và việc điều vận

chèn dữ liệu giả mạo, ngay trước việc chèn vào của dữ liệu giả mạo, nhờ đó còn tiếp tục cải thiện chất lượng hình ảnh.

Mô tả vắn tắt các hình vẽ

Các mục đích, dấu hiệu, ưu điểm nêu trên và các mục đích, dấu hiệu, ưu điểm khác của sáng chế sẽ được làm rõ hơn trong phần mô tả chi tiết sau đây khi dựa vào các hình vẽ kèm theo, trong đó:

Fig.1 minh họa cấu hình sơ lược của thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.2 minh họa điểm ảnh phụ trong bảng hiển thị theo các phương án thực hiện làm ví dụ;

Fig.3 minh họa điểm ảnh phụ khác trong bảng hiển thị theo các phương án thực hiện làm ví dụ;

Fig.4 minh họa cấu hình hệ thống của thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.5 là giản đồ minh họa việc điều vận chồng lần 2H và việc điều vận chèn dữ liệu giả mạo trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.6 minh họa việc định thời điều vận của việc điều vận chồng lần 2H và việc điều vận chèn dữ liệu giả mạo trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.7 minh họa hình ảnh màn hình bất thường do việc điều vận chồng lần 2H và việc điều vận chèn dữ liệu giả mạo trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Các hình vẽ từ Fig.8 đến Fig.10 minh họa việc điều vận chồng lần 2H và việc điều vận chèn dữ liệu giả mạo trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Các hình vẽ Fig.11 và Fig.12 là các giản đồ định thời điều vận minh họa việc điều

hiển dữ liệu để ngăn cản hình ảnh màn hình bất thường do việc điều vận chồng lần 2H và việc điều vận chen dữ liệu giả mạo trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.13 minh họa tác dụng của việc điều khiển dữ liệu trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ, nhờ đó hình ảnh màn hình bất thường bị gây ra bởi việc điều vận chồng lần 2H và việc điều vận chen dữ liệu giả mạo sẽ được ngăn chặn;

Các hình vẽ từ Fig.14 tới Fig.17 minh họa các đường cong gamma cho các màu sắc riêng rẽ để thể hiện việc điều khiển dữ liệu cụ thể cho màu sắc trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.18 minh họa việc điều khiển hệ số khuếch đại và dịch vị cho việc điều khiển dữ liệu cụ thể cho màu sắc trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.19 minh họa bảng tra cho việc điều khiển dữ liệu cụ thể cho màu sắc trong thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.20 là lưu đồ minh họa phương pháp điều vận thiết bị hiển thị theo các phương án thực hiện làm ví dụ;

Fig.21 là giản đồ khối minh họa mạch bộ điều vận dữ liệu theo các phương án thực hiện làm ví dụ; và

Fig.22 là giản đồ khối của bộ điều khiển theo các phương án thực hiện làm ví dụ.

Mô tả chi tiết sáng chế

Dưới đây, tham khảo sẽ được dẫn tới các phương án thực hiện của sáng chế này một cách chi tiết, các ví dụ của nó được minh họa trong các hình vẽ kèm theo. Trong tài liệu này, các hình vẽ được thể hiện, trong đó các số chỉ dẫn và các ký hiệu giống nhau sẽ được sử dụng để thể hiện các bộ phận cấu thành giống nhau hoặc tương tự. Trong phần mô tả sau về sáng chế, các phần mô tả chi tiết của các chức năng và các bộ phận cấu thành đã biết được kết hợp ở đây sẽ được bỏ qua trong trường hợp mà đối tượng của sáng chế này

có thể vì thế mà trở nên không rõ ràng.

Cũng cần hiểu rằng, mặc dù các thuật ngữ, như “thứ nhất,” “thứ hai,” “A,” “B,” “(a),” và “(b),” có thể được sử dụng để mô tả các thành phần khác nhau, nhưng các thuật ngữ này chỉ đơn thuần được sử dụng để phân biệt một thành phần này với các thành phần khác. Chất, chuỗi, thứ tự, hoặc số lượng của các thành phần như vậy không bị hạn chế bởi các thuật ngữ này. Sẽ được hiểu là khi thành phần được đề cập là “được nối với” hoặc “được ghép với” thành phần khác, thì nó không chỉ có thể “được nối hoặc được ghép một cách trực tiếp tới” thành phần khác, mà nó có thể còn “được nối hoặc được ghép một cách gián tiếp với” thành phần khác qua thành phần “xen giữa”.

Fig.1 minh họa cấu hình sơ lược của thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ;

Đề cập tới Fig.1, thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ chứa bảng hiển thị 110 và mạch bộ điều vận 111 điều vận bảng hiển thị 110. Trong bảng hiển thị 110, nhiều đường dữ liệu DL và nhiều đường cổng GL được bố trí, và nhiều điểm ảnh phụ SP được xác định bởi nhiều đường dữ liệu DL và nhiều đường cổng GL được tạo thành mảng. Có thể nói rằng, “được tạo thành mảng” có nghĩa là nhiều điểm ảnh phụ (subpixel – SP) được sắp xếp trong dạng ma trận. Ma trận chứa một hoặc nhiều hàng và một hoặc nhiều cột.

Mạch bộ điều vận 111, theo nghĩa của chức năng, có thể chứa mạch bộ điều vận dữ liệu 120 điều vận nhiều đường dữ liệu DL, mạch bộ điều vận cổng 130 điều vận nhiều đường cổng GL, và bộ điều khiển 140 điều khiển mạch bộ điều vận dữ liệu 120 và mạch bộ điều vận cổng 130.

Trong bảng hiển thị 110, nhiều đường dữ liệu DL và nhiều đường cổng GL có thể giao cắt nhau. Ví dụ, nhiều đường dữ liệu DL có thể được bố trí trong các hàng hoặc các cột, trong khi nhiều đường cổng GL có thể được bố trí trong các cột hoặc các hàng. Ở đây, nhiều đường dữ liệu DL sẽ được coi như là đang được bố trí trong các cột, trong khi nhiều đường cổng GL sẽ được coi như là đang được bố trí trong các hàng, để tạo sự ngắn gọn.

Bộ điều khiển 140 điều khiển mạch bộ điều vận dữ liệu 120 và mạch bộ điều vận công 130 bằng cách truyền nhiều tín hiệu điều khiển DCS và GCS cần thiết cho việc điều vận của mạch bộ điều vận dữ liệu 120 và mạch bộ điều vận công 130.

Bộ điều khiển 140 bắt đầu quét tại các điểm theo thời gian được xác định bởi các khung, đưa ra dữ liệu video Data được chuyển đổi bằng cách chuyển đổi đầu vào dữ liệu video từ nguồn bên ngoài thành định dạng dữ liệu tín hiệu đọc được bởi mạch bộ điều vận dữ liệu 120, và điều khiển việc điều vận dữ liệu tại các điểm thích hợp theo thời gian để đáp ứng lại việc quét.

Bộ điều khiển 140 nhận nhiều tín hiệu định thời, chứa tín hiệu đồng bộ thẳng đứng Vsync, tín hiệu đồng bộ nằm ngang Hsync, tín hiệu cho phép dữ liệu nhập vào DE, và tín hiệu đồng hồ CLK, bên cạnh dữ liệu video đầu vào, từ nguồn bên ngoài (ví dụ hệ thống chủ).

Bộ điều khiển 140 không chỉ đưa ra dữ liệu video Data đã được biến đổi bằng cách biến đổi dữ liệu video đầu vào từ nguồn bên ngoài thành định dạng tín hiệu dữ liệu đọc được bởi mạch bộ điều vận dữ liệu 120, mà còn nhận các tín hiệu định thời, như tín hiệu đồng bộ thẳng đứng Vsync, tín hiệu đồng bộ nằm ngang Hsync, tín hiệu cho phép dữ liệu đầu vào DE, và tín hiệu đồng hồ CLK, và sinh ra và đưa ra nhiều tín hiệu điều khiển khác nhau tới mạch bộ điều vận dữ liệu 120 và mạch bộ điều vận công 130 để điều khiển mạch bộ điều vận dữ liệu 120 và mạch bộ điều vận công 130.

Ví dụ, bộ điều khiển 140 đưa ra nhiều tín hiệu điều khiển cổng (gate control signal - GCS), chứa xung khởi động cổng (gate start pulse - GSP), đồng hồ dịch chuyển cổng (gate shift clock - GSC), tín hiệu cho phép đưa ra cổng (gate output enable signal - GOE), và dạng tương tự, để điều khiển mạch bộ điều vận công 130.

Ở đây, xung khởi động cổng (gate start pulse - GSP) được sử dụng để điều khiển việc định thời khởi động thao tác của một hoặc nhiều mạch tích hợp bộ điều vận cổng (gate driver integrated circuit - IC) của mạch bộ điều vận công 130. Đồng hồ dịch chuyển cổng (gate shift clock - GSC) là tín hiệu đồng hồ cùng nhập vào một hoặc nhiều IC bộ điều vận cổng

để điều khiển việc định thời dịch chuyển của các tín hiệu quét. Tín hiệu cho phép đưa ra cổng (gate output enable - GOE) gán thông tin định thời của một hoặc nhiều IC bộ điều vận cổng.

Ngoài ra, bộ điều khiển 140 đưa ra nhiều tín hiệu điều khiển dữ liệu (data control signals - DCS), chứa xung khởi động nguồn (source start pulse - SSP), nhịp đồng hồ lấy mẫu nguồn (source sampling clock - SSC), tín hiệu cho phép đưa ra nguồn (source output enable signal - SOE), và dạng tương tự, để điều khiển mạch bộ điều vận dữ liệu 120.

Ở đây, xung khởi động nguồn (source start pulse - SSP) được sử dụng để điều khiển việc định thời khởi động lấy mẫu của một hoặc nhiều IC điều vận nguồn của mạch bộ điều vận dữ liệu 120. Nhịp đồng hồ lấy mẫu nguồn (source sampling clock - SSC) là tín hiệu đồng hồ điều khiển việc định thời lấy mẫu trong từng IC trong các IC điều vận nguồn. Tín hiệu cho phép đưa ra nguồn (source output enable signal - SOE) điều khiển việc định thời đầu ra của mạch bộ điều vận dữ liệu 120.

Bộ điều khiển 140 có thể là bộ điều khiển định thời được sử dụng trong công nghệ hiển thị thông thường, hoặc có thể là thiết bị điều khiển chứa bộ điều khiển định thời và thực hiện các chức năng điều khiển khác nhau.

Bộ điều khiển 140 có thể được tạo ra như là một thành phần tách biệt khỏi mạch bộ điều vận dữ liệu 120, hoặc có thể được tạo ra như là IC được kết hợp (hoặc được tích hợp) với mạch bộ điều vận dữ liệu 120.

mạch bộ điều vận dữ liệu 120 nhận dữ liệu video Data từ bộ điều khiển 140 và cấp điện thế dữ liệu tới nhiều đường dữ liệu DL để điều vận nhiều đường dữ liệu DL. Ở đây, mạch bộ điều vận dữ liệu 120 cũng có thể được đề cập tới như là mạch bộ điều vận nguồn.

Mạch bộ điều vận dữ liệu 120 có thể chứa một hoặc nhiều IC bộ điều vận nguồn.

Mỗi IC trong các IC bộ điều vận nguồn có thể chứa thanh ghi dịch, mạch chốt, bộ biến đổi dạng số thành dạng tương tự (DAC), bộ đệm đầu ra, và dạng tương tự.

Trong một số trường hợp, mỗi IC trong các IC bộ điều vận nguồn có thể còn chứa một hoặc nhiều bộ chuyển đổi dạng tương tự thành dạng số (analog-to-digital converter - ADC).

Mỗi IC trong các IC bộ điều vận nguồn có thể được kết nối tới miếng đệm liên kết của bảng hiển thị 110 bởi phương pháp gắn kết tự động hóa băng (tape-automated bonding - TAB) hoặc bởi phương pháp chip trên thủy tinh (chip-on-glass - COG), có thể được gắn một cách trực tiếp trên bảng hiển thị 110, hoặc trong một số trường hợp, có thể được tích hợp với bảng hiển thị 110. Ngoài ra, từng IC trong các IC bộ điều vận nguồn có thể được áp dụng sử dụng cấu trúc chip trên màng (chip-on-film - COF) được gắn trên màng được kết nối tới bảng hiển thị 110.

Mạch bộ điều vận cổng 130 điều vận một cách liên tiếp nhiều đường cổng GL bằng cách cấp một cách liên tiếp tín hiệu quét tới nhiều đường cổng GL. Ở đây, mạch bộ điều vận cổng 130 cũng có thể được đề cập tới như là mạch bộ điều vận việc quét.

Mạch bộ điều vận cổng 130 có thể chứa một hoặc nhiều IC bộ điều vận cổng.

Mỗi IC trong các IC bộ điều vận cổng có thể chứa thanh ghi dịch, thanh ghi mức, và dạng tương tự.

Mỗi IC trong các IC bộ điều vận cổng có thể được kết nối tới miếng đệm liên kết của bảng hiển thị 110 bởi phương pháp TAB hoặc phương pháp COG, có thể được áp dụng sử dụng cấu trúc cổng trong tấm (gate-in-panel - GIP) được bố trí một cách trực tiếp trong bảng hiển thị 110, hoặc trong một số trường hợp, có thể được tích hợp với bảng hiển thị 110. Theo cách khác, từng IC trong các IC bộ điều vận cổng có thể được áp dụng sử dụng cấu trúc COF được gắn trên màng được kết nối tới bảng hiển thị 110.

Mạch bộ điều vận cổng 130 cấp một cách liên tiếp tín hiệu quét có điện thế bật hoặc tắt tới nhiều đường cổng GL, dưới việc điều khiển của bộ điều khiển 140.

Khi đường cổng cụ thể được mở bởi mạch bộ điều vận cổng 130, mạch bộ điều vận dữ liệu 120 biến đổi dữ liệu video Data, nhận được từ bộ điều khiển 140, thành điện thế dữ

liệu tương tự, và cấp điện thể dữ liệu tới nhiều đường dữ liệu DL.

Mạch bộ điều vận dữ liệu 120 có thể được bố trí trên một phía của bảng hiển thị 110 (ví dụ bên trên hoặc bên dưới bảng hiển thị 110). Trong một số trường hợp, mạch bộ điều vận dữ liệu 120 có thể được bố trí trên cả hai mặt của bảng hiển thị 110 (ví dụ bên trên và bên dưới bảng hiển thị 110), phụ thuộc vào hệ thống điều vận, thiết kế của bảng, hoặc dạng tương tự.

Mạch bộ điều vận cổng 130 có thể được bố trí trên một phía của bảng hiển thị 110 (ví dụ về bên phải hoặc bên trái của bảng hiển thị 110). Trong một số trường hợp, mạch bộ điều vận cổng 130 có thể được bố trí trên cả hai mặt của bảng hiển thị 110 (ví dụ bên phải và bên trái của bảng hiển thị 110), phụ thuộc vào hệ thống điều vận, thiết kế của bảng, hoặc dạng tương tự.

Thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ có thể là thiết bị hiển thị phát sáng hữu cơ, thiết bị hiển thị tinh thể lỏng (liquid crystal display - LCD), thiết bị hiển thị plasma, hoặc dạng tương tự.

Khi thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ là thiết bị LCD, thì từng điểm trong các điểm ảnh phụ SP của bảng hiển thị 110 có thể chứa điện cực điểm ảnh, tranzito để chuyển điện thể dữ liệu tới điện cực điểm ảnh, và dạng tương tự, và điện cực góp, mà điện thể chung được áp dụng vào đó để sinh ra điện trường cùng với điện thể điểm ảnh (hoặc điện thể dữ liệu) trên điện cực điểm ảnh của từng điểm ảnh phụ SP, có thể được bố trí trong bảng hiển thị 110.

Khi thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ là thiết bị hiển thị phát sáng hữu cơ, mỗi điểm ảnh trong các điểm ảnh phụ SP được tạo thành mảng trong bảng hiển thị 110 có thể chứa diot phát sáng hữu cơ (organic light-emitting diode - OLED), tức là thành phần phát sáng, và tranzito điều vận, tức là thành phần mạch để điều vận OLED.

Loại và số các thành phần mạch của từng điểm ảnh phụ SP có thể được xác định theo

cách khác nhau, phụ thuộc vào chức năng được tạo ra, thiết kế, hoặc dạng tương tự.

Ở đây, thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ sẽ được coi là thiết bị hiển thị phát sáng hữu cơ theo cách làm ví dụ, để tạo sự ngắn gọn.

Fig.2 minh họa điểm ảnh phụ (subpixel - SP) trong bảng hiển thị 110 theo các phương án thực hiện làm ví dụ, trong khi Fig.3 minh họa điểm ảnh phụ (subpixel - SP) khác trong bảng hiển thị 110 theo các phương án thực hiện làm ví dụ.

Đề cập tới Fig.2, trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ, mỗi điểm ảnh trong các điểm ảnh phụ SP có thể chứa điốt phát sáng hữu cơ OLED, tranzito điều vận Td điều vận điốt phát sáng hữu cơ OLED, tranzito thứ nhất T1 được kết nối điện giữa nút thứ nhất N1 của tranzito điều vận Td và đường dữ liệu (data line - DL) tương ứng, tụ tích trữ Cst được kết nối điện tới nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td, và dạng tương tự.

Điốt phát sáng hữu cơ OLED có thể chứa điện cực thứ nhất (ví dụ cực dương hoặc cực âm), lớp phát sáng hữu cơ, điện cực thứ hai (ví dụ cực âm hoặc cực dương), và dạng tương tự.

Điện cực thứ nhất của điốt phát sáng hữu cơ OLED có thể được kết nối điện tới nút thứ hai N2 của tranzito điều vận Td. Điện thế gốc EVSS có thể được áp dụng cho điện cực thứ hai của điốt phát sáng hữu cơ OLED. Ở đây, điện thế gốc EVSS có thể, ví dụ, là điện thế nối đất hoặc điện thế tương tự như điện thế nối đất.

Tranzito điều vận Td điốt phát sáng hữu cơ OLED bằng cách cấp dòng điều vận tới điốt phát sáng hữu cơ OLED.

Tranzito điều vận Td có thể chứa nút thứ nhất N1, nút thứ hai N2, nút thứ ba N3, và dạng tương tự.

Nút thứ nhất N1 của tranzito điều vận Td có thể tương ứng với nút cổng, và có thể được kết nối điện tới nút nguồn hoặc nút máng của tranzito thứ nhất T1. Nút thứ hai N2

của tranzito điều vận Td có thể được kết nối điện tới điện cực thứ nhất của diot phát sáng hữu cơ OLED, và có thể là nút nguồn hoặc nút máng. Nút thứ ba N3 của tranzito điều vận Td có thể là nút, mà điện thế điều vận EVDD được áp dụng vào đó, có thể được kết nối điện tới đường điện thế điều vận (driving voltage line - DVL), mà điện thế điều vận EVDD được cấp qua đó, và có thể là nút máng hoặc nút nguồn. Ở đây, nút thứ hai N2 và nút thứ ba N3 của tranzito điều vận Td sẽ được coi là nút nguồn và nút máng, một cách tương ứng, theo cách làm ví dụ, để tạo sự ngắn gọn.

Nút máng hoặc nút nguồn của tranzito thứ nhất T1 có thể được kết nối điện tới đường dữ liệu (data line - DL) tương ứng. Nút nguồn hoặc nút máng của tranzito thứ nhất T1 có thể được kết nối điện tới nút thứ nhất N1 của tranzito điều vận Td. Nút cổng của tranzito thứ nhất T1 có thể được kết nối điện tới đường cổng tương ứng, mà tín hiệu quét thứ nhất SCAN1 được áp dụng qua đó.

Tranzito thứ nhất T1 có thể được điều khiển bật-tắt bởi tín hiệu quét thứ nhất SCAN1 được áp dụng cho nút cổng của chúng qua đường cổng tương ứng.

Tranzito thứ nhất (T1) được bật lên bởi tín hiệu quét thứ nhất (SCAN1) để truyền điện áp dữ liệu (Vdata) được cấp từ đường dữ liệu (DL) tương ứng đến nút thứ nhất (N1) của tranzito điều vận Td.

Tụ tích trữ Cst có thể được kết nối điện giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td để duy trì điện thế dữ liệu Vdata tương ứng với điện thế tín hiệu videoa hoặc điện thế tương ứng với điện thế dữ liệu Vdata trong suốt thời gian một khung.

Như được mô tả ở trên, điểm ảnh phụ SP được minh họa trên Fig.2 có thể có cấu trúc hai tranzito và một tụ (2T1C) được tạo thành từ hai tranzito Td và T1 và tụ tích trữ Cst đơn để điều vận diot phát sáng OLED.

Cấu trúc điểm ảnh phụ (cấu trúc 2T1C) được minh họa trên Fig.2 được tạo ra chỉ cho các mục đích minh họa, và sáng chế này không bị hạn chế vào đó. Hơn nữa, điểm ảnh phụ (subpixel - SP) đơn có thể còn chứa một hoặc nhiều tranzito hoặc một hoặc nhiều tụ, phụ

thuộc vào chức năng, cấu trúc tâm, thiết kế, và dạng tương tự.

Như một ví dụ của chúng, như được minh họa trên Fig.3, điểm ảnh phụ (subpixel - SP) đơn có thể có cấu trúc 3T1C còn chứa tranzito thứ hai T2 được kết nối điện giữa nút thứ hai N2 của tranzito điều vận Td và đường điện thế tham chiếu (reference voltage line - RVL).

Đề cập tới Fig.3, tranzito thứ hai T2 có thể được kết nối điện giữa nút thứ hai N2 của tranzito điều vận Td và đường điện thế tham chiếu (reference voltage line - RVL). Tranzito thứ hai T2 có thể được điều khiển bật-tắt bởi tín hiệu quét thứ hai SCAN2 được áp dụng cho nút cổng của chúng.

Cụ thể hơn, nút máng hoặc nút nguồn của tranzito thứ hai T2 có thể được kết nối điện tới đường điện thế tham chiếu (reference voltage line - RVL), trong khi nút nguồn hoặc nút máng của tranzito thứ hai T2 có thể được kết nối điện tới nút thứ hai N2 của tranzito điều vận Td. Nút cổng của tranzito thứ hai T2 có thể được kết nối điện tới đường cổng tương ứng, mà tín hiệu quét thứ hai SCAN2 được áp dụng qua đó.

Ví dụ, tranzito thứ hai T2 có thể được bật trong chu kỳ trong suốt quá trình điều vận hiển thị, và có thể được tắt trong chu kỳ trong suốt quá trình điều vận cảm nhận trong đó các đặc tính của của tranzito điều vận Td hoặc các đặc tính của diot phát sáng hữu cơ OLED sẽ được cảm nhận.

Tranzito thứ hai T2 có thể được bật bởi tín hiệu quét thứ hai SCAN2 tại thời gian điều vận tương ứng (ví dụ thời gian điều vận hiển thị hoặc thời gian khởi tạo điện thế của nút thứ hai N2 của tranzito điều vận Td trong chu kỳ trong suốt việc điều vận cảm nhận) để truyền điện thế tham chiếu Vref, được cấp tới đường điện thế tham chiếu (reference voltage line - RVL), tới nút thứ hai N2 của tranzito điều vận Td.

Ngoài ra, tranzito thứ hai T2 có thể được bật bởi tín hiệu quét thứ hai SCAN2 tại thời gian điều vận tương ứng (ví dụ thời gian lấy mẫu trong chu kỳ trong suốt quá trình điều vận cảm nhận) để truyền điện thế của nút thứ hai N2 của tranzito điều vận Td tới đường

điện thế tham chiếu (reference voltage line - RVL).

Nói cách khác, tranzito thứ hai T2 có thể điều khiển trạng thái điện thế của nút thứ hai N2 của tranzito điều vận Td hoặc truyền điện thế của nút thứ hai N2 của tranzito điều vận Td tới đường điện thế tham chiếu (reference voltage line - RVL).

Ở đây, đường điện thế tham chiếu (reference voltage line - RVL) có thể được kết nối điện tới bộ biến đổi tương tự thành dạng số cảm nhận và biến đổi điện thế của đường điện thế tham chiếu (reference voltage line - RVL) thành trị số dạng số và đưa ra dữ liệu cảm nhận chứa trị số dạng số.

Bộ biến đổi dạng tương tự thành dạng số có thể được chứa trong IC điều vận nguồn (source driver IC - SDIC) của mạch bộ điều vận dữ liệu 120.

Dữ liệu cảm nhận, được đưa ra từ bộ biến đổi dạng tương tự thành dạng số, có thể được sử dụng để cảm nhận các đặc tính (ví dụ điện thế ngưỡng hoặc tính linh động) của tranzito điều vận Td hoặc các đặc tính (ví dụ điện thế ngưỡng) của diot phát sáng hữu cơ OLED.

Ngoài ra, tụ tích trữ Cst có thể là tụ bên ngoài được thiết kế một cách chủ đích để được bố trí bên ngoài của tranzito điều vận Td, hơn là tụ ký sinh (ví dụ Cgs hoặc Cgd), tức là tụ bên trong có mặt giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td.

Mỗi tranzito trong số tranzito điều vận Td, tranzito thứ nhất T1, và tranzito thứ hai T2 có thể là tranzito loại n hoặc tranzito loại p.

Ngoài ra, tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 có thể là các tín hiệu cổng tách biệt. Trong trường hợp này, tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 có thể được áp dụng một cách tương ứng cho nút cổng của tranzito thứ nhất T1 và nút cổng của tranzito thứ hai T2 qua các đường cổng khác nhau.

Trong một số trường hợp, tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 có thể là cùng một tín hiệu cổng. Trong trường hợp này, tín hiệu quét thứ nhất

SCAN1 và tín hiệu quét thứ hai SCAN2 có thể được áp dụng chung cho nút cổng của tranzito thứ nhất T1 và nút cổng của tranzito thứ hai T2 qua cùng một đường cổng.

Các cấu trúc điểm ảnh phụ được minh họa trên các hình vẽ Fig.2 và Fig.3 được biểu diễn chỉ cho các mục đích minh họa, và trong một số trường hợp, một hoặc nhiều tranzito hoặc một hoặc nhiều tụ có thể còn được chứa. Theo cách khác, nhiều điểm ảnh phụ có thể có cùng một cấu trúc, hoặc một số điểm ảnh phụ trong nhiều điểm ảnh phụ có thể có cấu trúc khác với các điểm ảnh phụ còn lại.

Ở đây, trường hợp mà trong đó từng điểm trong các điểm ảnh phụ SP được bố trí trong bảng hiển thị 110 được thiết kế trong cấu trúc 3T1C được minh họa trên Fig.3 sẽ được xem xét theo cách làm ví dụ, để tạo sự ngắn gọn.

Ở đây, thao tác điều vận của từng điểm ảnh trong các điểm ảnh phụ SP sẽ được mô tả ngắn gọn theo cách làm ví dụ.

Thao tác điều vận của từng điểm ảnh trong các điểm ảnh phụ SP có thể chứa bước viết dữ liệu video, bước tăng điện thế, và bước phát ánh sáng.

Trong bước viết dữ liệu video, điện thế dữ liệu video Vdata tương ứng có thể được áp dụng cho nút thứ nhất N1 của tranzito điều vận Td, và điện thế tham chiếu Vref có thể được áp dụng cho nút thứ hai N2 của tranzito điều vận Td. Ở đây, điện thế $V_{ref} + \Delta V$ tương tự như điện thế tham chiếu Vref có thể được áp dụng cho nút thứ hai N2 của tranzito điều vận Td, do các thành phần điện trở giữa nút thứ hai N2 của tranzito điều vận Td và đường điện thế tham chiếu (reference voltage line - RVL).

Liên quan tới vấn đề này, tranzito thứ nhất T1 và tranzito thứ hai T2 có thể được bật tại cùng một thời điểm hoặc với khác biệt thời gian nhỏ do các mức điện thế bật lên của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2.

Trong bước viết dữ liệu video, tụ tích trữ Cst có thể được nạp với điện tích tương ứng với hiệu điện thế giữa cả hai đầu cuối Vdata-Vref hoặc Vdata-($V_{ref} + \Delta V$).

Việc áp dụng của điện thế dữ liệu video Vdata tới nút thứ nhất N1 của tranzito điều vận Td được đề cập tới như là việc viết dữ liệu video.

Trong bước tăng điện thế sau bước viết dữ liệu video, nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td có thể được thả trôi về mặt điện tại cùng một thời điểm hoặc với khác biệt nhỏ về thời gian.

Liên quan tới vấn đề này, tranzito thứ nhất T1 có thể được tắt bởi mức điện thế tắt của tín hiệu quét thứ nhất SCAN1. Ngoài ra, tranzito thứ hai T2 có thể được tắt bởi mức điện thế tắt của tín hiệu quét thứ hai SCAN2.

Trong bước tăng điện thế, điện thế của nút thứ nhất N1 và điện thế của nút thứ hai N2 của tranzito điều vận Td có thể được tăng thế trong khi hiệu điện thế giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td vẫn được duy trì.

Khi điện thế của nút thứ hai N2 của tranzito điều vận Td đi tới điện thế cụ thể hoặc cao hơn qua việc tăng thế của các điện thế của nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong suốt bước tăng điện thế, thao tác sẽ đi vào bước phát ánh sáng.

Trong bước phát ánh sáng này, dòng điều vận chảy tới diot phát sáng hữu cơ OLED. Sau đó, diot phát sáng hữu cơ OLED có thể phát ra ánh sáng.

Fig.4 minh họa cấu hình hệ thống của thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ.

Đề cập tới Fig.4, mỗi IC trong các IC bộ điều vận cổng (gate driver IC - GDIC) có thể được gắn trên màng GF được kết nối tới bảng hiển thị 110 khi các IC bộ điều vận cổng GDIC được áp dụng sử dụng cấu trúc COF.

Mỗi IC trong các IC điều vận nguồn (source driver IC - SDIC) có thể được gắn trên màng SF được kết nối tới bảng hiển thị 110 khi IC điều vận nguồn (source driver IC - SDIC) được áp dụng sử dụng cấu trúc COF.

Thiết bị hiển thị 100 có thể chứa ít nhất một bảng mạch in nguồn (source printed

circuit board - SPCB) và bảng mạch in điều khiển (control printed circuit board - CPCB), mà các thành phần điều khiển và nhiều thiết bị điện tử được gắn trên đó, để tạo ra kết nối mạch của nhiều IC điều vận nguồn (source driver IC - SDIC) tới các thiết bị khác.

Các màng SF, mà IC điều vận nguồn (source driver IC - SDIC) được gắn trên đó, có thể được kết nối tới ít nhất một bảng mạch in nguồn (source printed circuit board - SPCB). Nghĩa là, một phần của từng màng trong các màng SF, mà IC điều vận nguồn (source driver IC - SDIC) được gắn trên đó, có thể được kết nối điện tới bảng hiển thị 110, và phần khác của từng màng trong các màng SF có thể được kết nối điện tới bảng mạch in nguồn (source printed circuit board - SPCB).

Bộ điều khiển 140, IC quản lý công suất (power management IC - PMIC) 410, và dạng tương tự, có thể được gắn trên bảng mạch in điều khiển (control printed circuit board - CPCB). Bộ điều khiển 140 điều khiển việc vận hành của mạch bộ điều vận dữ liệu 120, mạch bộ điều vận công 130, và dạng tương tự. IC quản lý công suất 410 cấp các dạng khác nhau của điện thế và dòng điện tới bảng hiển thị 110, mạch bộ điều vận dữ liệu 120, mạch bộ điều vận công 130, và dạng tương tự, hoặc điều khiển các dạng khác nhau của điện thế hoặc dòng điện được cấp tới chúng.

Kết nối mạch giữa ít nhất một bảng mạch in nguồn (source printed circuit board - SPCB) và bảng mạch in điều khiển (control printed circuit board - CPCB) có thể được cho phép bởi ít nhất một thành phần kết nối. Ở đây, thành phần kết nối có thể, ví dụ, là mạch in mềm dẻo (flexible printed circuit - FPC), cáp phẳng mềm dẻo (flexible flat cable - FFC), hoặc dạng tương tự.

Ít nhất một bảng mạch in nguồn (source printed circuit board - SPCB) và bảng mạch in điều khiển (control printed circuit board - CPCB) có thể được kết hợp (hoặc được tích hợp) vào bảng mạch in đơn.

Thiết bị hiển thị 100 có thể còn chứa bảng đặt 430 được kết nối điện tới bảng mạch in điều khiển (control printed circuit board - CPCB). Bảng đặt 430 cũng có thể được đề cập tới như là bảng công suất.

Mạch quản lý công suất chính (main power management circuit - M-PMC) 420 thực hiện việc quản lý công suất tổng thể của thiết bị hiển thị 100 có thể có mặt trên bảng đặt 430.

IC quản lý công suất 410 là mạch quản lý công suất của môđun hiển thị chứa bảng hiển thị 110 và các mạch bộ điều vận 120, 130, và 140 của bảng hiển thị 110. Mạch quản lý công suất chính 420 là mạch quản lý công suất của toàn bộ hệ thống, chứa môđun hiển thị. Mạch quản lý công suất chính 420 có thể làm việc hài hòa với IC quản lý công suất 410.

Fig.5 là giản đồ minh họa việc điều vận chồng lấn 2H và việc điều vận chen dữ liệu giả mạo (fake data insertion - FDI) trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ, Fig.6 minh họa việc định thời điều vận của việc điều vận chồng lấn 2H và việc điều vận chen dữ liệu giả mạo trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ, và Fig.7 minh họa hình ảnh màn hình bất thường do việc điều vận chồng lấn 2H và việc điều vận chen dữ liệu giả mạo trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ.

Trong bảng hiển thị 110 theo các phương án thực hiện làm ví dụ, nhiều điểm ảnh phụ SP có thể được tạo thành mảng ở dạng ma trận.

Nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ... có thể có mặt trong bảng hiển thị 110. Có thể nói rằng, nhiều hàng điểm ảnh phụ có thể được sắp xếp liên tiếp, sao cho hàng $R(n+1)$ là hàng đỉnh của bảng hiển thị 110, thành $R(n+2)$ là hàng thứ hai của bảng hiển thị 110, bên dưới hàng đỉnh, và $R(n+3)$ là hàng thứ ba của bảng hiển thị 110 bên dưới hàng thứ hai. Nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ... có thể được điều vận bằng công một cách liên tiếp.

Khi mỗi điểm ảnh phụ trong các điểm ảnh phụ SP có cấu trúc 3T1C, thì một hoặc hai đường cổng GL, mà tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 được truyền qua đó, có thể được bố trí trong từng hàng trong nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và

Ngoài ra, nhiều cột điểm ảnh phụ có thể có mặt trong bảng hiển thị 110. Một đường dữ liệu (data line - DL) có thể được bố trí trong từng cột trong các cột điểm ảnh phụ, theo cách tương ứng.

Trong việc vận hành điều vận điểm ảnh phụ nêu trên, khi hàng điểm ảnh phụ thứ $(n+1)$ là $R(n+1)$, trong nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ... được điều vận, tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 được áp dụng cho các điểm ảnh phụ SP, trong nhiều điểm ảnh phụ SP, được tạo thành mảng trong hàng điểm ảnh phụ thứ $(n+1)$ là $R(n+1)$, và điện thế dữ liệu video Vdata được áp dụng cho các điểm ảnh phụ SP, được tạo thành mảng trong hàng điểm ảnh phụ thứ $(n+1)$ là $R(n+1)$, qua nhiều đường dữ liệu DL.

Sau đó, hàng điểm ảnh phụ thứ $(n+2)$ là $R(n+2)$, nằm bên dưới hàng điểm ảnh phụ thứ $(n+1)$ là $R(n+1)$, sẽ được điều vận. Tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 được áp dụng cho các điểm ảnh phụ SP, trong nhiều điểm ảnh phụ SP, được tạo thành mảng trong hàng điểm ảnh phụ thứ $(n+2)$ là $R(n+2)$, và điện thế dữ liệu video Vdata được áp dụng cho các điểm ảnh phụ SP, được tạo thành mảng trong hàng điểm ảnh phụ thứ $(n+2)$ là $R(n+2)$, qua nhiều đường dữ liệu DL.

Theo cách này, dữ liệu video được điều vận liên tiếp trong nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và Ở đây, việc viết dữ liệu video là thủ tục được thực hiện trong bước viết dữ liệu video của thao tác điều vận điểm ảnh phụ như được mô tả ở trên.

Bước viết dữ liệu video, bước tăng áp, và bước phát ánh sáng có thể được thực hiện liên tiếp trên nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ... trong suốt thời gian một khung, trong đáp ứng với thao tác điều vận điểm ảnh phụ nêu trên.

Quay lại Fig.5, trong nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ..., chu kỳ phát xạ (emission period - EP) không tiếp tục qua toàn bộ thời gian một khung, do bước phát ánh sáng của thao tác điều vận điểm ảnh phụ. Ở đây, “chu kỳ phát xạ (emission period - EP)” cũng có thể được đề cập tới như là “chu kỳ hình ảnh thực.”

Thay vào đó, mỗi hàng trong nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ... có thể được đưa vào việc điều vận hiển thị thực và việc điều vận chèn dữ liệu giả mạo (fake data insertion - FDI) trong suốt thời gian một khung.

Trong suốt thời gian một khung, điểm ảnh phụ đơn SP phát ánh sáng trong suốt chu kỳ phát xạ (emission period - EP) bằng cách chuyển qua bước viết dữ liệu video, bước tăng điện thế, và bước phát ánh sáng trong khi việc điều vận hiển thị thực đang được thực hiện. Sau đó, việc điều vận hiển thị giả mạo được bắt đầu.

Việc điều vận hiển thị giả mạo là việc điều vận giả mạo, khác với việc điều vận hiển thị thực để hiển thị các hình ảnh thực.

Việc điều vận hiển thị giả mạo có thể được thực hiện bằng cách chèn các hình ảnh giả mạo giữa các hình ảnh thực. Do đó, việc điều vận hiển thị giả mạo cũng còn được đề cập tới như là “điều vận chèn dữ liệu giả mạo (fake data insertion - FDI).”

Trong việc điều vận hiển thị thực, điện thế dữ liệu video Vdata tương ứng với các hình ảnh thực được cấp tới các điểm ảnh phụ SP để hiển thị các hình ảnh thực. Trái lại, trong việc điều vận chèn dữ liệu giả mạo, điện thế dữ liệu giả mạo Vfake tương ứng với hình ảnh giả mạo, không liên quan tới các hình ảnh thực, được cấp tới các điểm ảnh phụ SP.

Nghĩa là, trong khi điện thế dữ liệu video Vdata, được cấp tới các điểm ảnh phụ SP trong suốt việc điều vận hiển thị thực, có thể thay đổi phụ thuộc vào khung hoặc hình ảnh, điện thế dữ liệu giả mạo Vfake, được cấp tới các điểm ảnh phụ SP trong suốt việc điều vận chèn dữ liệu giả mạo, có thể là không đổi mà không có thay đổi phụ thuộc vào khung hoặc hình ảnh.

Theo phương pháp của việc điều vận chèn dữ liệu giả mạo, hàng điểm ảnh phụ đơn có thể được đưa vào việc điều vận chèn dữ liệu giả mạo, và sau đó hàng điểm ảnh phụ đơn tiếp theo có thể được đưa vào việc điều vận chèn dữ liệu giả mạo.

Ngoài ra, theo phương án khác của việc điều vận chèn dữ liệu giả mạo, nhiều hàng điểm ảnh phụ có thể được đưa vào đồng thời tới việc điều vận chèn dữ liệu giả mạo, và sau

đó nhiều hàng điểm ảnh phụ tiếp theo có thể được đưa vào đồng thời cho việc điều vận chèn dữ liệu giả mạo. Nghĩa là, việc điều vận chèn dữ liệu giả mạo có thể được thực hiện một cách đồng thời trên từng hàng trong nhiều hàng điểm ảnh phụ.

Số k của các điểm ảnh phụ được đưa một cách đồng thời vào việc điều vận chèn dữ liệu giả mạo có thể là 2, 4, 8, hoặc dạng tương tự.

Đề cập tới các hình vẽ Fig.5 và Fig.6, sau khi việc viết dữ liệu video được thực hiện một cách liên tiếp trên các hàng điểm ảnh phụ $R(n+1)$, $R(n+2)$, $R(n+3)$, và $R(n+4)$, điện thế dữ liệu giả mạo V_{fake} có thể được cấp một cách đồng thời tới các hàng điểm ảnh phụ, được bố trí phía trước hàng điểm ảnh phụ $R(n+1)$, và các chu kỳ phát xạ (emission period - E_p) mà nó vừa qua.

Sau đó, sau khi việc viết dữ liệu video được thực hiện một cách liên tiếp trên các hàng điểm ảnh phụ $R(n+5)$, $R(n+6)$, $R(n+7)$, và $R(n+8)$, điện thế dữ liệu giả mạo V_{fake} có thể được cấp một cách đồng thời tới nhiều hàng điểm ảnh phụ, được bố trí phía trước của hàng điểm ảnh phụ $R(n+5)$, và chiều dài của chu kỳ phát xạ (emission period - EP) mà nó vừa qua.

Ở đây, chu kỳ trong đó việc điều vận chèn dữ liệu giả mạo được thực hiện được đề cập tới như là “chu kỳ chèn dữ liệu giả mạo (fake data insertion period - $FDIP$),” trong khi chu kỳ trong đó hình ảnh giả mạo được hiển thị bởi việc điều vận chèn dữ liệu giả mạo được đề cập tới như là “chu kỳ hình ảnh giả mạo (fake image period - FIP).”

Ngoài ra, số k các hàng điểm ảnh phụ, mà việc điều vận chèn dữ liệu giả mạo được thực hiện đồng thời trên đó, có thể là giống nhau hoặc khác nhau. Trong một ví dụ, hai hàng điểm ảnh phụ có thể được đưa tới đồng thời cho việc điều vận chèn dữ liệu giả mạo, và sau đó bốn hàng điểm ảnh phụ có thể được đưa tới đồng thời việc điều vận chèn dữ liệu giả mạo. Theo ví dụ khác, bốn hàng điểm ảnh phụ có thể được đưa tới đồng thời cho việc điều vận chèn dữ liệu giả mạo, và sau đó tám hàng điểm ảnh phụ có thể được đưa tới đồng thời cho việc điều vận chèn dữ liệu giả mạo.

Do cả dữ liệu thực và dữ liệu giả mạo được hiển thị trong cùng một khung do việc điều vận chèn dữ liệu giả mạo được mô tả ở trên, nên việc làm nhòe chuyển động, trong đó hình ảnh được làm nhòe thay cho việc có thể phân biệt được một cách rõ ràng, có thể được ngăn chặn, nhờ đó cải thiện chất lượng hình ảnh.

Trong việc điều vận chèn dữ liệu giả mạo như được mô tả ở trên, việc viết dữ liệu video và việc viết dữ liệu giả mạo có thể được thực hiện qua các đường dữ liệu DL.

Ngoài ra, do việc viết dữ liệu giả mạo có thể được thực hiện một cách đồng thời trên nhiều đường (ví dụ các hàng điểm ảnh phụ) như được mô tả ở trên, các khác biệt độ chói do các chiều dài khác nhau của chu kỳ phát xạ (emission period - EP) phụ thuộc vào vị trí đường có thể được bù cho, sao cho thời gian viết dữ liệu video có thể được thu.

Ngoài ra, các chiều dài của chu kỳ phát xạ (emission period - EP) phụ thuộc vào vị trí đường có thể được điều chỉnh một cách thích hợp bằng cách điều chỉnh việc định thời của việc điều vận chèn dữ liệu giả mạo.

Việc định thời việc viết dữ liệu video và việc định thời việc viết dữ liệu giả mạo có thể được thay đổi bằng cách điều khiển việc điều vận cổng.

Ngoài ra, trong việc điều vận chèn dữ liệu giả mạo, “điện thế dữ liệu giả mạo Vf_{fake},” được cấp tới các điểm ảnh phụ SP, có thể, ví dụ, là “điện thế dữ liệu màu đen V_{blk}.”

Trong trường hợp này, việc điều vận chèn dữ liệu giả mạo có thể được đề cập tới như là “việc điều vận việc chèn vào dữ liệu màu đen (black data insertion - BDI).” Việc viết dữ liệu giả mạo trong việc điều vận chèn dữ liệu giả mạo có thể được đề cập tới như là việc viết dữ liệu màu đen. Ngoài ra, “chu kỳ chèn dữ liệu giả mạo (fake data insertion period - FDIP)” cũng có thể được đề cập tới như là “chu kỳ BDI (BDI period - BDIP).” Ngoài ra, chu kỳ hình ảnh giả mạo (fake image period - FIP) cũng có thể được đề cập tới như là “chu kỳ hình ảnh màu đen” hoặc “chu kỳ không phát xạ.”

Việc điều vận cổng cho từng hàng trong nhiều hàng điểm ảnh phụ ..., R(n+1), R(n+2), R(n+3), R(n+4), R(n+5), và ... có thể được thực hiện một cách liên tiếp để chồng

lần cho các độ dài thời gian được xác định trước.

Theo phần minh họa của Fig.6, các chu kỳ mức bật lên của các tín hiệu quét (ví dụ SCAN1 và SCAN2 trong trường hợp của cấu trúc 3T1C được minh họa trên Fig.3), được cấp tới nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ..., một cách tương ứng, là $2H$. “Mức bật lên”, như được đề cập tới ở đây, đề cập tới mức (hoặc biên độ) của các tín hiệu quét làm cho các điểm ảnh phụ của hàng điểm ảnh phụ tương ứng bật lên. “Chu kỳ mức bật lên”, như được sử dụng ở đây, có thể đề cập tới chu kỳ thời gian mà các điểm ảnh phụ của hàng điểm ảnh phụ tương ứng được bật lên. Ngoài ra, các chu kỳ mức bật lên của các tín hiệu quét (ví dụ SCAN1 và SCAN2 trong trường hợp của cấu trúc 3T1C được minh họa trên Fig.3), được cấp tới nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ..., một cách tương ứng, có thể chồng lấn nhau.

Nói cách khác, tất cả các chu kỳ trong của các chu kỳ mức bật lên của các tín hiệu quét (ví dụ SCAN1 và SCAN2 trong trường hợp của cấu trúc 3T1C được minh họa trên Fig.3), được cấp tới nhiều hàng điểm ảnh phụ ..., $R(n+1)$, $R(n+2)$, $R(n+3)$, $R(n+4)$, $R(n+5)$, và ..., một cách tương ứng, có thể là $2H$.

Ngoài ra, các chu kỳ mức bật lên $2H$ của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2, được áp dụng cho tranzito thứ nhất T1 và tranzito thứ hai T2 của các điểm ảnh phụ SP được tạo thành mảng trong hàng điểm ảnh phụ $R(n+1)$, có thể chồng lấn các chu kỳ mức bật lên $2H$ của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2, được áp dụng cho tranzito thứ nhất T1 và tranzito thứ hai T2 của các điểm ảnh phụ SP được tạo thành mảng trong hàng điểm ảnh phụ $R(n+2)$, bởi $1H$.

Các chu kỳ mức bật lên $2H$ của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2, được áp dụng cho tranzito thứ nhất T1 và tranzito thứ hai T2 của các điểm ảnh phụ SP được tạo thành mảng trong hàng điểm ảnh phụ $R(n+2)$, có thể chồng lấn các chu kỳ mức bật lên $2H$ của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2, được áp dụng cho tranzito thứ nhất T1 và tranzito thứ hai T2 của các điểm ảnh phụ SP được tạo thành mảng trong hàng điểm ảnh phụ $R(n+3)$, bởi $1H$.

Các chu kỳ mức bật lên 2H của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2, được áp dụng cho tranzito thứ nhất T1 và tranzito thứ hai T2 của các điểm ảnh phụ SP được tạo thành mảng trong hàng điểm ảnh phụ R(n+3), có thể chồng lấn các chu kỳ mức bật lên 2H của tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2, được áp dụng cho tranzito thứ nhất T1 và tranzito thứ hai T2 của các điểm ảnh phụ SP được tạo thành mảng trong hàng điểm ảnh phụ R(n+4), bởi 1H.

Theo phần minh họa của Fig.6, các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong các hàng điểm ảnh phụ là 2H, và các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong hai hàng điểm ảnh phụ liền kề có thể chồng lấn bởi 1H.

Loại điều vận công này được đề cập tới như là việc điều vận chồng lấn. Khi chiều dài của các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong từng hàng trong các hàng điểm ảnh phụ là 2H như được minh họa trên Fig.6, thì việc điều vận công tại thời điểm này được đề cập tới như là “việc điều vận chồng lấn 2H.”

Việc điều vận chồng lấn có thể được biến đổi để có nhiều dạng, khác với việc điều vận chồng lấn 2H.

Theo một ví dụ khác của việc điều vận chồng lấn, các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong từng hàng điểm ảnh phụ có thể là 3H, và các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong hai hàng điểm ảnh phụ liền kề có thể chồng lấn bởi 2H.

Theo một ví dụ khác của việc điều vận chồng lấn, các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong từng hàng điểm ảnh phụ có thể là 3H, và các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong hai hàng điểm ảnh phụ liền kề có thể chồng lấn bởi 1H.

Theo một ví dụ khác của việc điều vận chồng lấn, các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong từng hàng điểm ảnh phụ có thể là 4H, và các chu kỳ mức bật lên của các tín hiệu quét SCAN1 và SCAN2 trong hai hàng điểm ảnh phụ liền kề

có thể chồng lấn bởi 3H.

Mặc dù nhiều phương pháp điều vận chồng lấn là khả thi, nhưng việc điều vận chồng lấn 2H sẽ chủ yếu được mô tả ở đây theo cách làm ví dụ, để tạo sự ngắn gọn.

Trong việc điều vận chồng lấn 2H như được mô tả ở trên, phần phía trước (tức là chiều dài 1H) của chu kỳ mức bật lên (tức là chiều dài 2H) của tín hiệu quét SCAN1/SCAN2 trong từng hàng điểm ảnh phụ là phần tín hiệu quét cho việc điều vận nạp trước (pre-charge - PC) trong đó điện thế dữ liệu (tức là điện thế dữ liệu nạp trước) được áp dụng cho các điểm ảnh phụ tương ứng. Do đó, việc thực hiện việc điều vận nạp trước có thể đề cập tới việc áp dụng của điện thế dữ liệu nạp trước. Phần phía sau (tức là chiều dài 1H) của chu kỳ mức bật lên của tín hiệu quét SCAN1/SCAN2 trong từng hàng điểm ảnh phụ là phần tín hiệu quét, nhờ đó việc viết dữ liệu video được thực hiện để áp dụng điện thế dữ liệu video thực Vdata cho điểm ảnh phụ tương ứng.

Việc điều vận chồng lấn như được mô tả ở trên có thể cải thiện trạng thái của việc nạp trong từng điểm ảnh phụ, nhờ đó cải thiện chất lượng hình ảnh.

Khi việc điều vận chèn dữ liệu giả mạo và việc điều vận chồng lấn 2H được thực hiện một cách đồng thời, các chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+3)$ chồng lấn các chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$.

Ở đây, phần 1H phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+3)$ là chu kỳ chồng lấn chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ tiếp theo $R(n+4)$. Phần phía sau của hàng điểm ảnh phụ $R(n+3)$ là chu kỳ mà việc viết dữ liệu video được thực hiện trong đó, trên hàng điểm ảnh phụ $R(n+3)$. Phần 1H phía trước của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$ là chu kỳ điều vận nạp điện trước. Ngoài ra, hàng điểm ảnh phụ $R(n+3)$ và hàng điểm ảnh phụ $R(n+4)$ là các hàng điểm ảnh phụ mà việc viết dữ liệu video

được thực hiện trong đó trước khi việc điều vận chèn dữ liệu giả mạo tiến hành.

Ngoài ra, chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+5)$ chồng lấn chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+6)$.

Ở đây, phần 1H phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+5)$ là chu kỳ chồng lấn chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+6)$. Trong chu kỳ này, việc viết dữ liệu video được thực hiện trên hàng điểm ảnh phụ $R(n+5)$. Phần 1H phía trước của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+6)$ là chu kỳ nạp điện trước. Ngoài ra, hàng điểm ảnh phụ $R(n+5)$ và hàng điểm ảnh phụ $R(n+6)$ là các hàng mà việc viết dữ liệu video được thực hiện trong đó sau khi việc điều vận chèn dữ liệu giả mạo tiến hành.

Tuy nhiên, chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$ không chồng lấn chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ tiếp theo $R(n+5)$.

Phần 1H phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$ là chu kỳ mà việc viết dữ liệu video được thực hiện trong đó, trên hàng điểm ảnh phụ $R(n+4)$.

Việc điều vận nạp điện trước không được thực hiện trên hàng điểm ảnh phụ tiếp theo $R(n+5)$ trong suốt phần 1H phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$.

Trên cơ sở của chu kỳ chèn dữ liệu giả mạo FDIP, hàng điểm ảnh phụ $R(n+4)$ là hàng điểm ảnh phụ mà việc viết dữ liệu video được thực hiện trong đó, ngay trước việc điều vận chèn dữ liệu giả mạo, và hàng điểm ảnh phụ $R(n+5)$ là hàng điểm ảnh phụ mà việc viết dữ

liệu video được thực hiện trong đó, ngay sau việc điều vận chèn dữ liệu giả mạo.

Chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$ và chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ tiếp theo $R(n+5)$ được tách biệt bởi chu kỳ tương ứng với chu kỳ chèn dữ liệu giả mạo FDIP.

Trên Fig.6, đồ thị V_g minh họa tất cả các điện thế của các nút thứ nhất N1 của các tranzito điều vận T_d trong các điểm ảnh phụ được chứa trong các hàng điểm ảnh phụ, thể hiện các thay đổi trong trạng thái điện thế trước khi đi vào bước tăng thế trong thao tác điều vận điểm ảnh phụ. Đồ thị V_s minh họa tất cả các điện thế của các nút thứ hai N2 của các tranzito điều vận T_d trong các điểm ảnh phụ được chứa trong các hàng điểm ảnh phụ, thể hiện các thay đổi trong trạng thái điện thế trước khi đi vào bước tăng thế trong thao tác điều vận điểm ảnh phụ.

Đề cập tới đồ thị V_g trên Fig.6, trong chu kỳ còn lại ngoại trừ chu kỳ chèn dữ liệu giả mạo FDIP, điện thế V_g của nút thứ nhất N1 của tranzito điều vận T_d trong từng điểm ảnh phụ của từng hàng điểm ảnh phụ được biến đổi thành điện thế dữ liệu video V_{data} , trong phản hồi với việc xử lý của việc viết dữ liệu video.

Tuy nhiên, trong suốt chu kỳ chèn dữ liệu giả mạo FDIP, điện thế V_g của nút thứ nhất N1 của tranzito điều vận T_d trong từng điểm ảnh trong các hàng điểm ảnh phụ trong các hàng điểm ảnh phụ, được đưa vào việc điều vận chèn dữ liệu giả mạo, trở thành điện thế dữ liệu giả mạo V_{fake} .

Ngoài ra, như được mô tả ở trên, phần phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong từng hàng trong các hàng điểm ảnh phụ $R(n+1)$, $R(n+2)$, và $R(n+3)$ chồng lấn phần phía trước của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ tiếp theo. Tuy nhiên, phần phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$ không chồng lấn phần phía trước của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng

điểm ảnh phụ tiếp theo $R(n+5)$.

Do đó, trong suốt chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong từng hàng trong các hàng điểm ảnh phụ $R(n+1)$, $R(n+2)$, và $R(n+3)$, điện thế V_s của nút thứ hai N2 của tranzito điều vận Td của từng điểm ảnh trong các điểm ảnh phụ được chứa trong các hàng điểm ảnh phụ $R(n+1)$, $R(n+2)$, và $R(n+3)$ là điện thế $V_{ref}+\Delta V$ tương tự như điện thế tham chiếu V_{ref} trong bước viết dữ liệu video. Ở đây, hiệu điện thế V_{gs} giữa nút thứ nhất N1 và nút thứ hai N2 của từng tranzito điều vận Td là $V_{data}-(V_{ref}+\Delta V)$.

Trong suốt chu kỳ 1H, ngay trước chu kỳ chèn dữ liệu giả mạo FDIP, tức là phần phía sau của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ $R(n+4)$ (không chồng lấn phần phía trước của chu kỳ mức bật lên của các tín hiệu quét thứ nhất và thứ hai SCAN1 và SCAN2 trong hàng điểm ảnh phụ tiếp theo $R(n+5)$), điện thế V_s của nút thứ hai N2 của tranzito điều vận Td của từng điểm ảnh phụ được chứa trong hàng điểm ảnh phụ $R(n+4)$ có thể là $V_{ref}+\Delta(V/2)$ thấp hơn $V_{ref}+\Delta V$. Do đó, hiệu điện thế V_{gs} ($V_{gs}(4)$) giữa nút thứ nhất N1 và nút thứ hai N2 của từng tranzito điều vận Td là $V_{data}-(V_{ref}+\Delta(V/2))$, được tăng từ giá trị của chu kỳ trước đó.

Do hiệu điện thế V_{gs} ($V_{gs}(4)$) giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong từng hàng trong các hàng điểm ảnh phụ $R(n+4)$ và $R(n+8)$, mà việc viết dữ liệu video được thực hiện trên đó, ngay trước chu kỳ chèn dữ liệu giả mạo FDIP, tăng như được mô tả ở trên, các dải sáng 700 (tức là hình ảnh màn hình bất thường) có thể xuất hiện theo chu kỳ trong các hàng điểm ảnh phụ $R(n+4)$ và $R(n+8)$, mà việc viết dữ liệu video được thực hiện trên đó, ngay trước chu kỳ chèn dữ liệu giả mạo FDIP, như được mô tả ở trên.

Do đó, phần mô tả dưới đây sẽ được tạo ra cho cấu hình và phương pháp điều vận có khả năng ngăn cản sự xuất hiện có tính chu kỳ của các dải sáng 700 (tức là hình ảnh màn hình bất thường) trong vùng chủ động, tức là vùng hiển thị, của bảng hiển thị 110 trong

suốt việc điều vận chèn dữ liệu giả mạo.

Các hình vẽ từ Fig.8 đến Fig.10 minh họa việc điều vận chồng lần 2H và việc điều vận chèn dữ liệu giả mạo trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ. Trong phần mô tả sau, trường hợp mà trong đó các điểm ảnh phụ SP có cấu trúc 3T1C và tín hiệu quét thứ nhất SCAN1 và tín hiệu quét thứ hai SCAN2 là giống như các tín hiệu quét sẽ được xem xét theo cách làm ví dụ.

Fig.8 minh họa các tín hiệu quét SCAN1 và SCAN2 được cấp tới các điểm ảnh phụ của hai mươi hai 22) hàng điểm ảnh phụ $R(n+1)$ tới $R(n+22)$, cũng như các điện thế V_g và V_s của tranzito điều vận T_d trong từng điểm ảnh trong các điểm ảnh phụ của 22 các hàng điểm ảnh phụ $R(n+1)$ tới $R(n+22)$, trong việc điều vận chồng lần 2H và việc điều vận chèn dữ liệu giả mạo.

Đề cập tới Fig.8, tín hiệu quét có chu kỳ mức bật lên là 2H được cấp tới từng hàng điểm ảnh phụ trong 22 hàng điểm ảnh phụ $R(n+1)$ tới $R(n+22)$.

Ví dụ, chu kỳ mức bật lên của từng hàng điểm ảnh phụ của 22 hàng điểm ảnh phụ $R(n+1)$ tới $R(n+22)$ có chiều dài 2H. Chu kỳ mức bật lên 2H được tạo thành từ phần phía trước 1H và phần phía sau 1H. Phần phía trước của chu kỳ mức bật lên của từng tín hiệu quét là phần tín hiệu quét cho việc nạp từ trước, trong khi phần phía sau của chu kỳ mức bật lên của từng tín hiệu quét là phần tín hiệu quét cho việc viết dữ liệu video.

Do việc điều vận chồng lần 2H, nên phần phía trước (tức là chu kỳ nạp trước) của chu kỳ mức bật lên của từng tín hiệu quét chồng lần phần phía sau (tức là chu kỳ việc viết dữ liệu video) của chu kỳ mức bật lên của tín hiệu quét được cấp tới hàng điểm ảnh phụ trước đó. Phần phía sau (tức là chu kỳ việc viết dữ liệu video) của chu kỳ mức bật lên của từng tín hiệu quét chồng lần phần phía trước (tức là chu kỳ nạp trước) của chu kỳ mức bật lên của tín hiệu quét được cấp tới hàng điểm ảnh phụ tiếp theo.

Tuy nhiên, ngay trước việc chèn dữ liệu giả mạo, phần phía sau (tức là chu kỳ việc viết dữ liệu video) của chu kỳ mức bật lên of tín hiệu quét được cấp tới each của các hàng

điểm ảnh phụ $R(n+4)$, $R(n+12)$, và $R(n+20)$ không chồng lấn phần phía trước (tức là chu kỳ nạp trước) của chu kỳ mức bật lên của tín hiệu quét được cấp tới từng hàng trong các hàng điểm ảnh phụ tiếp theo $R(n+5)$, $R(n+13)$, và $R(n+21)$.

Do đó, ngay trước việc chèn dữ liệu giả mạo, trong suốt phần phía sau (tức là chu kỳ việc viết dữ liệu video) của chu kỳ mức bật lên của tín hiệu quét được cấp tới từng hàng trong các hàng điểm ảnh phụ $R(n+4)$, $R(n+12)$, và $R(n+20)$, mà việc viết dữ liệu video được thực hiện trên đó, điện thế V_s của tranzito điều vận T_d được làm giảm từ $V_{ref} + \Delta V$ tới $V_{ref} + \Delta(V/2)$.

Ở đây, điện thế V_g của tranzito điều vận T_d trước việc chèn dữ liệu giả mạo là điện thế dữ liệu video V_{data} , trong khi điện thế V_g của tranzito điều vận T_d trong trường hợp của việc chèn dữ liệu giả mạo là điện thế dữ liệu giả mạo V_{fake} .

Trong hàng điểm ảnh phụ $R(n+4)$, $R(n+12)$, và $R(n+20)$, mà việc viết dữ liệu video được thực hiện trên đó ngay trước việc chèn dữ liệu giả mạo, điện thế V_{gs} của tranzito điều vận T_d tăng một cách đột ngột trong suốt phần phía sau của chu kỳ mức bật lên của tín hiệu quét.

Do đó, các dải sáng 700 có thể xuất hiện trong các hàng điểm ảnh phụ $R(n+4)$, $R(n+12)$, và $R(n+20)$, mà việc viết dữ liệu video được thực hiện trên đó ngay trước việc chèn dữ liệu giả mạo.

Điều này sẽ được mô tả chi tiết hơn với tham khảo tới các hình vẽ Fig.9 và Fig.10.

Fig.9 minh họa các thao tác điều vận trên điểm ảnh phụ thứ nhất SPa được bố trí trong hàng điểm ảnh phụ $R(n+3)$, điểm ảnh phụ thứ hai SPb được bố trí trong hàng điểm ảnh phụ $R(n+4)$, và điểm ảnh phụ thứ ba SPc được bố trí trong hàng điểm ảnh phụ $R(n+5)$.

Đề cập tới Fig.9, điểm ảnh phụ thứ nhất SPa được bố trí trong hàng điểm ảnh phụ $R(n+3)$, điểm ảnh phụ thứ hai SPb được bố trí trong hàng điểm ảnh phụ $R(n+4)$, và điểm ảnh phụ thứ ba SPc được bố trí trong hàng điểm ảnh phụ $R(n+5)$ được bố trí trong cùng một cột, và được kết nối điện tới đường dữ liệu thứ nhất DL1 đơn và đường điện thế tham

chiều thứ nhất RVL1 đơn.

Nghĩa là, nút máng hoặc nút nguồn của tranzito thứ nhất T1, được bố trí trong từng điểm trong số điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc, có thể được kết nối điện, chung, tới đường dữ liệu thứ nhất DL1. Nút máng hoặc nút nguồn của tranzito thứ hai T2, được bố trí trong từng điểm trong số điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc, có thể được kết nối điện, chung, tới đường điện thể tham chiều thứ nhất RVL1.

Đề cập tới các hình vẽ từ Fig.8 tới Fig.10, trong việc viết dữ liệu video được thực hiện trên điểm ảnh phụ thứ nhất SPa được bố trí trong hàng điểm ảnh phụ R(n+3), tranzito thứ nhất T1 trong điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3) được bật lên bởi tín hiệu quét thứ nhất SCAN1 ở mức bật. Sau đó, điện thế dữ liệu video Vdata, được cấp tới đường dữ liệu thứ nhất DL1, được truyền tới nút thứ nhất N1, tương ứng với nút cổng của tranzito điều vận Td.

Tại thời điểm này, tranzito thứ hai T2 trong điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3) được bật lên bởi tín hiệu quét thứ hai SCAN2 ở mức bật, sao cho điện thế tham chiếu Vref, được cấp tới đường điện thể tham chiều thứ nhất RVL1, được truyền tới nút thứ hai N2, tương ứng với nút nguồn của tranzito điều vận Td, thông qua tranzito thứ hai T2 được bật lên.

Do việc điều vận chồng lần 2H, trong suốt việc viết dữ liệu video trên điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3), việc điều vận nạp điện trước có thể được thực hiện trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ tiếp theo R(n+4).

Nghĩa là, trong việc viết dữ liệu video trên điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3), tín hiệu quét thứ nhất SCAN1 ở mức bật được áp dụng cho điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ tiếp theo R(n+4), sao cho điện thế dữ liệu video Vdata, được cấp tới đường dữ liệu thứ nhất DL1, được áp dụng, như là điện thế nạp trước, tới nút thứ nhất N1, tức là nút cổng của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb, thông qua tranzito thứ nhất T1 được bật lên.

Tại thời điểm này, tranzito thứ hai T2 trong điểm ảnh phụ thứ nhất SPb trong hàng điểm ảnh phụ R(n+4) được bật lên bởi tín hiệu quét thứ hai SCAN2 ở mức bật, sao cho điện thế tham chiếu Vref, được cấp tới đường điện thế tham chiếu thứ nhất RVL1, được truyền tới nút thứ hai N2, tương ứng với nút nguồn của tranzito điều vận Td, thông qua tranzito thứ hai T2 được bật lên.

Trong việc viết dữ liệu video được thực hiện trên điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3), dòng 2id, được tạo ra bởi việc kết hợp dòng id được cấp từ điểm ảnh phụ thứ nhất SPa và dòng id được cấp từ điểm ảnh phụ thứ hai SPb, chảy qua đường điện thế tham chiếu thứ nhất RVL1. Điều này làm tăng điện thế Vs của tranzito điều vận Td trong điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3).

Sau việc viết dữ liệu video được thực hiện trên điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3), việc viết dữ liệu video có thể được thực hiện trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4).

Khi việc viết dữ liệu video là đang được thực hiện trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4), tranzito thứ nhất T1 trong điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4) được bật lên bởi tín hiệu quét thứ nhất SCAN1 ở mức bật. Do đó, điện thế dữ liệu video Vdata, được cấp tới đường dữ liệu thứ nhất DL1, được truyền tới nút thứ nhất N1, tương ứng với nút cổng của tranzito điều vận Td, thông qua tranzito thứ nhất T1 được bật lên.

Tại thời điểm này, tranzito thứ hai T2 trong điểm ảnh phụ thứ nhất SPb trong hàng điểm ảnh phụ R(n+4) được bật lên bởi tín hiệu quét thứ hai SCAN2 ở mức bật, sao cho điện thế tham chiếu Vref, được cấp tới đường điện thế tham chiếu thứ nhất RVL1, được truyền tới nút thứ hai N2, tương ứng với nút nguồn của tranzito điều vận Td, thông qua tranzito thứ hai T2 được bật lên.

Do có chu kỳ, mà việc viết dữ liệu video được thực hiện trong đó trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4), là ngay trước quy trình của việc điều vận chèn dữ liệu giả mạo, việc điều vận nạp điện trước không được thực hiện trên điểm ảnh

phụ thứ ba SPc trong hàng điểm ảnh phụ tiếp theo R(n+5) trong khi việc viết dữ liệu video là đang được thực hiện trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4).

Do đó, trong việc viết dữ liệu video trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4), chỉ dòng id, được cấp từ điểm ảnh phụ thứ hai SPb, chảy qua đường điện thế tham chiếu thứ nhất RVL1. Điều này làm tăng điện thế Vs của tranzito điều vận Td trong điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3). Tuy nhiên, việc tăng này trong điện thế Vs khi việc viết dữ liệu video được thực hiện trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4) là nhỏ hơn việc tăng trong điện thế Vs khi việc viết dữ liệu video được thực hiện trên điểm ảnh phụ thứ nhất SPa trong hàng điểm ảnh phụ R(n+3).

Do đó, ngay trước điện thế dữ liệu giả mạo Vfake được áp dụng cho đường dữ liệu thứ nhất DL1 do việc điều vận chèn dữ liệu giả mạo (tức là ngay trước chu kỳ chèn dữ liệu giả mạo FDIP), điện thế Vgs tăng trong khi việc viết dữ liệu video đang được thực hiện trên điểm ảnh phụ thứ hai SPb trong hàng điểm ảnh phụ R(n+4).

Việc tăng trong điện thế Vgs này có thể được biểu diễn với các dải sáng 700 trong các hàng điểm ảnh phụ R(n+4), R(n+12), và R(n+20), mà việc viết dữ liệu video được thực hiện trên đó, ngay trước việc chèn dữ liệu giả mạo. Phương pháp điều vận để ngăn cản hiện tượng này sẽ được mô tả với tham khảo tới các hình vẽ Fig.11 và Fig.12 theo cách làm ví dụ.

Các hình vẽ Fig.11 và Fig.12 là các giản đồ định thời điều vận minh họa việc điều khiển dữ liệu để ngăn cản việc hình ảnh màn hình bất thường do việc điều vận chồng lấn 2H và việc điều vận việc chèn dữ liệu giả mạo (fake data insertion - FDI) trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ.

Đề cập tới các hình vẽ Fig.11 và Fig.12, điện thế dữ liệu Vdata có thể được cấp liên tiếp tới điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc trong số nhiều điểm ảnh phụ SP, thông qua đường dữ liệu thứ nhất DL1.

Do việc điều vận chồng lần (ví dụ việc điều vận chồng lần 2H), chu kỳ điều vận thứ nhất DP1, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ nhất SPa, có thể chồng lần chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb.

Tuy nhiên, do việc điều vận chen dữ liệu giả mạo, chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb, có thể không chồng lần với chu kỳ điều vận thứ ba DP3, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ ba SPc.

Do việc điều vận chen dữ liệu giả mạo, nên trong suốt chu kỳ chen dữ liệu giả mạo FDIP tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai DP2 và chu kỳ điều vận thứ ba DP3, điện thế dữ liệu giả mạo Vfake, khác với điện thế dữ liệu video Vdata, có thể được cấp tới đường dữ liệu thứ nhất DL1.

Do việc điều vận chen dữ liệu giả mạo, nên hình ảnh giả mạo, khác với các hình ảnh thực, có thể được hiển thị trong chu kỳ chủ động, nằm trong chu kỳ một khung, vốn không phải là chu kỳ trống. Chu kỳ chủ động, trong đó hình ảnh giả mạo được hiển thị, có thể được đề cập tới như là chu kỳ hình ảnh giả mạo.

Chu kỳ điều vận thứ hai DP2 có thể chứa chu kỳ chồng lần OP chồng lần chu kỳ điều vận thứ nhất DP1 và chu kỳ không chồng lần NOP, không chồng lần chu kỳ điều vận thứ nhất DP1. Chu kỳ không chồng lần NOP của chu kỳ điều vận thứ hai DP2 có thể không chồng lần chu kỳ điều vận thứ ba DP3.

Điện thế dữ liệu video Vdata_CTRL, được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lần NOP của chu kỳ điều vận thứ hai DP2, có thể thấp hơn điện thế dữ liệu video Vdata, được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lần OP.

Thuật ngữ “chu kỳ điều vận thứ hai DP2” được sử dụng ở đây đề cập tới chu kỳ điều vận ngay trước chu kỳ chen dữ liệu giả mạo FDIP.

Đề cập tới các hình vẽ Fig.11 và Fig.12, điện thế dữ liệu giả mạo Vfake, được cấp tới đường dữ liệu thứ nhất DL1, có thể tương ứng với, ví dụ, điện thế dữ liệu màu đen Vblk. Ví dụ, điện thế dữ liệu màu đen Vblk có thể có điện thế thấp là 0V hoặc điện thế gần với 0V. Điện thế dữ liệu màu đen Vblk có thể là điện thế dữ liệu, nhờ đó điểm ảnh phụ thứ hai Spb tương ứng hiển thị màu đen. Trong một số trường hợp, điện thế dữ liệu màu đen Vblk có thể là điện thế dữ liệu, mà nhờ đó điểm ảnh phụ thứ hai Spb tương ứng hiển thị màu sắc tương tự như màu đen tuyền hoặc điểm ảnh phụ thứ hai Spb tương ứng không phát ánh sáng.

Điện thế dữ liệu giả mạo Vfake, được cấp tới đường dữ liệu thứ nhất DL1, đồng thời được cấp tới hai hoặc hơn hai điểm ảnh phụ SP thông qua đường dữ liệu thứ nhất DL1. Hai hoặc hơn hai điểm ảnh phụ SP có thể được cấp với điện thế dữ liệu video Vdata trước điểm ảnh phụ thứ nhất SPa.

Điện thế dữ liệu giả mạo Vfake có thể là điện thế khác với điện thế dữ liệu video Vdata được cấp tới hai hoặc hơn hai điểm ảnh phụ SP.

Điện thế dữ liệu giả mạo Vfake, được cấp tới đường dữ liệu thứ nhất DL1, có thể đồng thời được cấp tới hai hoặc hơn hai điểm ảnh phụ SP, vốn hiện đang phát sáng. Tại thời điểm này, hai hoặc hơn hai điểm ảnh phụ SP có thể dừng việc phát sáng, đáp lại điện thế dữ liệu giả mạo Vfake đang được truyền tới đó.

Từng điểm trong số điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc có thể có cấu trúc được minh họa trên Fig.2 hoặc Fig.3.

Từng điểm trong số điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc, có cấu trúc được minh họa trên Fig.3, có thể chứa diot phát sáng hữu cơ OLED, tranzito điều vận Td đang điều vận diot phát sáng hữu cơ OLED, tranzito thứ nhất T1 được kết nối điện giữa nút thứ nhất N1 của tranzito điều vận Td và đường dữ liệu thứ nhất DL1, tranzito thứ hai T2 được kết nối điện giữa nút thứ hai N2 của tranzito điều vận Td và đường điện thế tham chiếu thứ nhất RVL1, và tụ tích trữ Cst được kết nối điện giữa nút thứ nhất N1 của tranzito điều vận Td và nút thứ hai N2.

Điện thế của nút thứ nhất N1 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2 (tức là điện thế tương ứng với Vdata_CTR được truyền qua tranzito thứ nhất T1) có thể thấp hơn điện thế của nút thứ nhất N1 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lấn OP của chu kỳ điều vận thứ hai DP2 (tức là điện thế tương ứng với Vdata được truyền qua tranzito thứ nhất T1).

Điện thế của nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2 (tức là điện thế $V_{ref} + \Delta(V/2)$ hoặc điện thế tương ứng ở đó) có thể thấp hơn điện thế của nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lấn OP của chu kỳ điều vận thứ hai DP2 (tức là điện thế $V_{ref} + \Delta V$ hoặc điện thế tương ứng ở đó).

hiệu điện thế “ $V_{gs} = V_{data_CTR} - (V_{ref} + \Delta(V/2))$ ” giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2 có thể tương ứng với hiệu điện thế “ $V_{gs} = V_{data} - (V_{ref} + \Delta V)$ ” giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lấn OP của chu kỳ điều vận thứ hai DP2.

Nghĩa là, độ giảm “ $V_{data} - V_{data_CTR}$ ” trong điện thế của nút thứ nhất N1 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ điều vận thứ hai DP2, có thể tương ứng với độ giảm $\Delta(V/2)$ trong điện thế của nút thứ hai N2 của tranzito điều vận Td trong suốt chu kỳ điều vận thứ hai DP2.

Đề cập tới Fig.12, chu kỳ điều vận thứ nhất DP1 có thể là chu kỳ mức bật lên của tín hiệu quét thứ nhất SCAN1 được áp dụng cho nút cổng của tranzito thứ nhất T1 trong điểm ảnh phụ thứ nhất SPa. Chu kỳ điều vận thứ hai DP2 có thể là chu kỳ mức bật lên của tín hiệu quét thứ nhất SCAN1 được áp dụng cho nút cổng của tranzito thứ nhất T1 trong điểm ảnh phụ thứ hai SPb. Chu kỳ điều vận thứ ba DP3 có thể là chu kỳ mức bật lên của tín hiệu quét thứ nhất SCAN1 được áp dụng cho nút cổng của tranzito thứ nhất T1 trong điểm ảnh

phụ thứ ba SPc.

Chu kỳ chồng lần OP và chu kỳ không chồng lần NOP của chu kỳ điều vận thứ hai DP2 có thể có cùng các chiều dài. Ví dụ, chu kỳ điều vận thứ hai DP2 có thể có chiều dài thời gian tương ứng với hai chu kỳ nằm ngang 2H, và chiều dài thời gian của từng của chu kỳ chồng lần OP và chu kỳ không chồng lần NOP có thể tương ứng với một chu kỳ nằm ngang 1H.

Fig.13 minh họa tác động của việc điều khiển dữ liệu trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ, mà nhờ đó hình ảnh màn hình bất thường được tạo ra bởi việc điều vận chồng lần 2H và việc điều vận chen dữ liệu giả mạo được ngăn chặn.

Như được mô tả ở trên, thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ có thể hiển thị hình ảnh giả mạo, khác với các hình ảnh thực, trong chu kỳ hình ảnh giả mạo, tức là chu kỳ chủ động nằm trong chu kỳ một khung, vốn không phải là chu kỳ trống.

Trong suốt chu kỳ hình ảnh giả mạo, điện thế dữ liệu giả mạo Vfake, tương ứng với hình ảnh giả mạo, có thể được cấp tới đường dữ liệu thứ nhất DL1.

Trước chu kỳ hình ảnh giả mạo, trong suốt chu kỳ điều vận thứ hai DP2, tín hiệu quét ở mức bật có thể được cấp tới điểm ảnh phụ thứ hai SPb được kết nối tới đường dữ liệu thứ nhất DL1.

Theo việc điều khiển dữ liệu như được mô tả ở trên, trong suốt chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb, điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai SPb, thông qua đường dữ liệu thứ nhất DL1 có thể được thay đổi từ Vdata tới Vdata_CTR.

Để đáp lại việc điều vận chen dữ liệu giả mạo và việc điều vận chồng lần 2H, hiệu điện thế Vgs giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong từng hàng trong các hàng điểm ảnh phụ R(n+4), R(n+12), R(n+20), và ..., mà việc viết dữ liệu video được thực hiện trên đó, ngay trực trước chu kỳ chen dữ liệu giả mạo FDIP, có thể được tăng, do đó gây ra việc xuất hiện theo chu kỳ của các dải sáng 700 (tức là hình ảnh

màn hình bất thường), như được minh họa trên Fig.7, trong các hàng điểm ảnh phụ $R(n+4)$, $R(n+12)$, $R(n+20)$, và ..., mà việc viết dữ liệu video được thực hiện trên đó, ngay trước chu kỳ chèn dữ liệu giả mạo FDIP.

Tuy nhiên, theo việc điều khiển được mô tả ở trên, hiệu điện thế V_{gs} giữa nút thứ nhất $N1$ và nút thứ hai $N2$ của tranzito điều vận T_d có thể được duy trì, mặc dù có việc điều vận chèn dữ liệu giả mạo và việc điều vận chồng lấn $2H$, nhờ đó ngăn chặn hình ảnh màn hình bất thường, tức là sự xuất hiện có tính chu kỳ của các dải sáng 700.

Các hình vẽ từ Fig.14 đến Fig.17 minh họa các đường cong gamma cho các màu sắc riêng rẽ để thể hiện việc điều khiển dữ liệu cụ thể cho màu sắc trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ.

Ví dụ, Fig.14 minh họa đường cong gamma cho màu đỏ (red - R) trước khi áp dụng của việc điều khiển dữ liệu (trước khi cải tiến) và sau khi áp dụng của việc điều khiển dữ liệu (sau khi cải tiến). Fig.15 minh họa đường cong gamma cho màu xanh lục (green - G) trước khi áp dụng của việc điều khiển dữ liệu (trước khi cải tiến) và sau khi áp dụng của việc điều khiển dữ liệu (sau khi cải tiến). Fig.16 minh họa đường cong gamma cho xanh lam (blue - B) trước khi áp dụng của việc điều khiển dữ liệu (trước khi cải tiến) và sau khi áp dụng của việc điều khiển dữ liệu (sau khi cải tiến). Fig.17 minh họa đường cong gamma cho màu trắng (white - W) trước khi áp dụng của việc điều khiển dữ liệu (trước khi cải tiến) và sau khi áp dụng của việc điều khiển dữ liệu (sau khi cải tiến).

Đề cập tới các đường cong gamma cho bốn màu R, G, B, và W trên các hình vẽ từ Fig.14 đến Fig.17, có thể thấy rằng lượng dòng điện (dòng điện được cấp tới OLED) cho cùng một mức độ xám (thang mức độ xám) được làm giảm sau khi áp dụng việc điều khiển dữ liệu (sau khi cải thiện). Do đó, diot phát sáng hữu cơ OLED phát ánh sáng, vốn là không sáng hoặc là ít sáng, sao cho không có dải sáng nào trong các dải sáng 700 xuất hiện trên màn hình. Có thể nói rằng “mức độ xám” đề cập ở đây để chỉ thị độ sáng của điểm ảnh. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể tính toán mức độ xám từ bốn màu sắc R, G, B, W sử dụng kỹ thuật đã biết trong tình trạng kỹ thuật của sáng chế.

Các đường cong gamma cho bốn màu R, G, B, và W có thể là giống nhau. Theo cách khác, như được minh họa trên các hình vẽ từ Fig.14 tới Fig.17, ít nhất một trong các đường cong gamma cho bốn màu R, G, B, và W có thể khác với các đường cong gamma còn lại, hoặc tất cả các đường trong số các đường cong gamma cho bốn màu R, G, B, và W có thể là khác nhau.

Hơn nữa, tham khảo đến các hình vẽ từ Fig.14 đến Fig.17, trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2, điện thế dữ liệu video Vdata_CTR, được cấp tới điểm ảnh phụ thứ hai SPb, có thể thay đổi, phụ thuộc vào các màu sắc R, G, B, và W của ánh sáng được phát ra bởi điểm ảnh phụ thứ hai SPb.

Nghĩa là, đáp lại việc chuyển mạch của các chu kỳ từ chu kỳ chồng lấn OP tới chu kỳ không chồng lấn NOP trong suốt chu kỳ điều vận thứ hai DP2, việc giảm “Vdata - Vdata_CTR” của điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai SPb, có thể thay đổi, phụ thuộc vào các màu sắc R, G, B, và W của ánh sáng được phát ra bởi điểm ảnh phụ thứ hai SPb.

Đề cập tới các hình vẽ từ Fig.14 đến Fig.17, trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2, điện thế dữ liệu video Vdata_CTR, được cấp tới điểm ảnh phụ thứ hai SPb, có thể thay đổi, phụ thuộc vào mức độ xám của ánh sáng được phát ra bởi điểm ảnh phụ thứ hai SPb.

Nghĩa là, đáp lại việc chuyển mạch của các chu kỳ từ chu kỳ chồng lấn OP tới chu kỳ không chồng lấn NOP trong suốt chu kỳ điều vận thứ hai DP2, việc giảm “Vdata - Vdata_CTR” của điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai SPb, có thể thay đổi, phụ thuộc vào mức độ xám của ánh sáng được phát ra bởi điểm ảnh phụ thứ hai SPb.

Fig.18 minh họa việc điều khiển hệ số khuếch đại và dịch vị cho việc điều khiển dữ liệu cụ thể cho màu sắc trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ, trong khi Fig.19 minh họa bảng tra LUT cho việc điều khiển dữ liệu cụ thể cho màu sắc trong thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ.

Trong trường hợp này, đường cong gamma minh họa đường cong gamma làm ví dụ cho màu sắc cụ thể.

Thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ có thể chứa bảng tra màu sắc cụ thể (lookup table - LUT), được tham khảo tới khi thay đổi điện thế dữ liệu video Vdata được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2 ngay trước việc điều vận chen dữ liệu giả mạo.

Bộ điều khiển 140 có thể thay đổi dữ liệu video cần được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ điều vận thứ hai DP2 bằng cách tham chiếu tới bảng tra màu sắc cụ thể LUT.

Bảng tra màu sắc cụ thể LUT có thể chứa thông tin liên quan tới hệ số khuếch đại và dịch vị thay đổi đáp lại việc thay đổi của mức độ xám.

Theo cách khác, bảng tra màu sắc cụ thể LUT có thể chứa thông tin liên quan tới hệ số khuếch đại và dịch vị một cách tương ứng là tương ứng với hai hoặc hơn hai khoảng giới hạn mức độ xám.

Phần mô tả sẽ được cung cấp với tham khảo tới các phần minh họa trên các hình vẽ Fig.18 và Fig.19.

Tham chiếu đến các hình vẽ Fig.18 và Fig.19, bảng tra màu sắc cụ thể LUT có thể chứa thông tin liên quan tới hệ số khuếch đại và dịch vị một cách tương ứng là tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, tức là các khoảng giới hạn được tạo ra khi toàn bộ khoảng giới hạn mức độ xám được chia.

Một phần của bảng tra LUT, tương ứng với màu đỏ (red - R), có thể chứa hệ số khuếch đại GR1 và dịch vị OR1 tương ứng với khoảng giới hạn 1, hệ số khuếch đại GR2 và dịch vị OR2 tương ứng với khoảng giới hạn 2, hệ số khuếch đại GR3 và dịch vị OR3 tương ứng với khoảng giới hạn 3, hệ số khuếch đại GR4 và dịch vị OR4 tương ứng với khoảng giới hạn 4, và hệ số khuếch đại GR5 và dịch vị OR5 tương ứng với khoảng giới hạn 5.

Ở đây, các hệ số khuếch đại từ GR1 đến GR5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả hệ số khuếch đại từ GR1 tới GR5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các hệ số khuếch đại GR1 tới GR5 có thể là khác với các hệ số khuếch đại còn lại. Các dịch vị từ OR1 đến OR5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả dịch vị từ OR1 tới OR5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các dịch vị OR1 tới OR5 có thể là khác với các dịch vị còn lại.

Một phần của bảng tra LUT, tương ứng với màu xanh (green - G), có thể chứa hệ số khuếch đại GG1 và dịch vị OG1 tương ứng với khoảng giới hạn 1, hệ số khuếch đại GG2 và dịch vị OG2 tương ứng với khoảng giới hạn 2, hệ số khuếch đại GG3 và dịch vị OG3 tương ứng với khoảng giới hạn 3, hệ số khuếch đại GG4 và dịch vị OG4 tương ứng với khoảng giới hạn 4, và hệ số khuếch đại GG5 và dịch vị OG5 tương ứng với khoảng giới hạn 5.

Ở đây, các hệ số khuếch đại từ GG1 đến GG5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả hệ số khuếch đại từ GG1 tới GG5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các hệ số khuếch đại GG1 tới GG5 có thể là khác với các hệ số khuếch đại còn lại. Các dịch vị từ OG1 đến OG5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả dịch vị từ OG1 tới OG5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các dịch vị OG1 tới OG5 có thể là khác với các dịch vị còn lại.

Một phần của bảng tra LUT, tương ứng với màu lam (blue - B), có thể chứa hệ số khuếch đại GB1 và dịch vị OB1 tương ứng với khoảng giới hạn 1, hệ số khuếch đại GB2

và dịch vị OB2 tương ứng với khoảng giới hạn 2, hệ số khuếch đại GB3 và dịch vị OB3 tương ứng với khoảng giới hạn 3, hệ số khuếch đại GB4 và dịch vị OB4 tương ứng với khoảng giới hạn 4, và hệ số khuếch đại GB5 và dịch vị OB5 tương ứng với khoảng giới hạn 5.

Ở đây, các hệ số khuếch đại từ GB1 đến GB5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả hệ số khuếch đại từ GB1 tới GB5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các hệ số khuếch đại GB1 tới GB5 có thể là khác với các hệ số khuếch đại còn lại. Các dịch vị từ OB1 đến OB5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả dịch vị từ OB1 tới OB5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các dịch vị OB1 tới OB5 có thể là khác với các dịch vị còn lại.

Một phần của bảng tra LUT, tương ứng với màu trắng (white - W), có thể chứa hệ số khuếch đại GW1 và dịch vị OW1 tương ứng với khoảng giới hạn 1, hệ số khuếch đại GW2 và dịch vị OW2 tương ứng với khoảng giới hạn 2, hệ số khuếch đại GW3 và dịch vị OW3 tương ứng với khoảng giới hạn 3, hệ số khuếch đại GW4 và dịch vị OW4 tương ứng với khoảng giới hạn 4, và hệ số khuếch đại GW5 và dịch vị OW5 tương ứng với khoảng giới hạn 5.

Ở đây, các hệ số khuếch đại từ GW1 đến GW5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, các hệ số khuếch đại từ GW1 tới GW5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các hệ số khuếch đại GW1 tới GW5 có thể là khác với các hệ số khuếch đại còn lại. Các dịch vị từ OW1 đến OW5, tương ứng với năm khoảng giới hạn mức độ xám từ khoảng giới hạn 1 tới khoảng giới hạn 5, có thể là giống nhau. Theo cách khác, tất cả dịch vị từ OW1 tới OW5, tương ứng với năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới

khoảng giới hạn 5, có thể khác lẫn nhau, hoặc ít nhất một trong các dịch vị OW1 tới OW5 có thể là khác với các hệ số khuếch đại còn lại.

Các độ lớn của năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5 có thể là giống nhau, hoặc độ lớn của ít nhất một trong năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5 có thể khác với các độ lớn của các khoảng giới hạn mức độ xám còn lại.

Đề cập tới minh họa trên Fig.18, trong năm khoảng giới hạn mức độ xám khoảng giới hạn 1 tới khoảng giới hạn 5, các độ lớn của khoảng giới hạn 1 và khoảng giới hạn 5 có thể là lớn nhất, trong khi độ lớn của khoảng giới hạn 3 có thể là nhỏ nhất.

Ví dụ, sự lớn nhất và nhỏ tương đối của các độ lớn của các khoảng giới hạn có thể thay đổi, phụ thuộc vào các thay đổi trong dòng điện do cách thay đổi trong mức độ xám. Các độ lớn của khoảng giới hạn 1 và khoảng giới hạn 5 có thể là lớn nhất, do mức độ nhỏ nhất của thay đổi dòng điện, trong khi độ lớn của khoảng giới hạn 3 có thể là nhỏ nhất, do mức độ lớn nhất của thay đổi dòng điện.

Bộ điều khiển 140 có thể thay đổi dữ liệu video cần được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ điều vận thứ hai DP2 bằng cách tham chiếu tới bảng tra màu sắc cụ thể LUT được đặt như được mô tả ở trên. Do đó, điện thế dữ liệu video, đưa ra từ mạch bộ điều vận dữ liệu 120, có thể được làm giảm từ Vdata tới Vdata_CTR, như được minh họa trên Fig.18.

Ví dụ, trường hợp trong đó dữ liệu video không được thay đổi là DATA, và dữ liệu video được thay đổi bởi việc điều khiển dữ liệu theo phương án thực hiện làm ví dụ là DATA_CTR, có thể được lấy. Trong trường hợp này, bộ điều khiển 140 chọn hệ số khuếch đại và dịch vị, tương ứng với khoảng giới hạn mức độ xám tương ứng, bằng cách tham khảo tới bảng tra LUT của màu sắc, tương ứng với dữ liệu video không được thay đổi DATA, và thay đổi dữ liệu video DATA, nhờ đó sinh ra dữ liệu video được điều khiển DATA_CTR. Nếu hệ số khuếch đại và dịch vị được chọn là GR1 và OR1, dữ liệu video được điều khiển DATA_CTR được biểu diễn bởi công thức sau:

$$\text{DATA_CTR} = \text{GR1} \times \text{DATA} + \text{OR1}$$

Việc biểu diễn công thức này trong đầu ra định dạng điện thế tương tự bởi mạch bộ điều vận dữ liệu 120, trong trường hợp trong đó điện thế dữ liệu không được thay đổi là Vdata và dữ liệu video được thay đổi bởi việc điều khiển dữ liệu theo phương án thực hiện làm ví dụ là Vdata_CTR, Vdata_CTR được biểu diễn như sau. Hệ số khuếch đại của trị số tương tự, tương ứng với hệ số khuếch đại GR1, được biểu diễn như là gr1, và dịch vị của trị số tương tự, tương ứng với dịch vị OR1, được biểu diễn là or1.

$$\text{Vdata_CTR} = \text{gr1} \times \text{Vdata} + \text{or1}$$

Bảng tra LUT, tương ứng với bốn màu sắ R, G, B, và W, có thể được tạo ra như là các bảng tách biệt cho bốn màu hoặc có thể được tạo ra như là bảng đơn.

Ngoài ra, mặc dù bảng tra LUT tương ứng với bốn màu R, G, B, và W được lấy ở đây theo cách làm ví dụ, nhưng bảng tra LUT có thể tương ứng với ba màu R, G, và B trong trường hợp mà trong đó các điểm ảnh phụ SP phát ra ánh sáng có ba màu R, G, và B.

Ở đây, phương pháp điều vận nêu trên sẽ được mô tả vắn tắt.

Fig.20 là lưu đồ minh họa phương pháp điều vận thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ.

Đề cập đến Fig.20, phương pháp điều vận thiết bị hiển thị 100 theo các phương án thực hiện làm ví dụ có thể chứa: thao tác S2010 cấp tín hiệu quét ở mức bật tới điểm ảnh phụ thứ nhất SPa trong suốt chu kỳ điều vận thứ nhất DP1; thao tác S2020 cấp tín hiệu quét ở mức bật tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ điều vận thứ hai DP2 đã được bắt đầu sau khi bắt đầu chu kỳ điều vận thứ nhất DP1 và trước việc dừng của chu kỳ điều vận thứ nhất DP1; thao tác S2040 cấp tín hiệu quét ở mức bật tới điểm ảnh phụ thứ ba SPc trong suốt chu kỳ điều vận thứ ba DP3 sau việc dừng của chu kỳ điều vận thứ hai DP2; và dạng tương tự.

Đề cập đến Fig.20, phương pháp điều vận thiết bị hiển thị 100 theo các phương án

thực hiện làm ví dụ có thể còn bao gồm thao tác S2030 cấp điện thể dữ liệu giả mạo Vfake, khác với điện thể dữ liệu video Vdata, tới đường dữ liệu thứ nhất DL1, giữa thao tác S2020 và thao tác S2040.

Chu kỳ điều vận thứ nhất DP1 và chu kỳ điều vận thứ hai DP2 có thể chồng lẫn nhau, trong khi chu kỳ điều vận thứ hai DP2 và chu kỳ điều vận thứ ba DP3 có thể không chồng lẫn nhau.

Chu kỳ điều vận thứ hai DP2 có thể chứa chu kỳ chồng lẫn OP chồng lẫn chu kỳ điều vận thứ nhất DP1 và chu kỳ không chồng lẫn NOP, không chồng lẫn chu kỳ điều vận thứ nhất DP1.

Điện thể dữ liệu video Vdata_CTR, được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lẫn NOP của chu kỳ điều vận thứ hai DP2, có thể thấp hơn điện thể dữ liệu video Vdata, được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lẫn OP của chu kỳ điều vận thứ hai DP2.

Điện thể Vdata_CTR của nút thứ nhất N1 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lẫn NOP của chu kỳ điều vận thứ hai DP2 có thể thấp hơn điện thể Vdata của nút thứ nhất N1 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lẫn OP của chu kỳ điều vận thứ hai DP2.

Điện thể của nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lẫn NOP của chu kỳ điều vận thứ hai DP2 có thể thấp hơn điện thể của nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lẫn OP của chu kỳ điều vận thứ hai DP2.

hiệu điện thể giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lẫn NOP của chu kỳ điều vận thứ hai DP2 có thể tương ứng với hiệu điện thể giữa nút thứ nhất N1 và nút thứ hai N2 của tranzito điều vận Td trong điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lẫn OP của chu kỳ điều vận thứ hai DP2.

Fig.21 là giản đồ khối minh họa mạch bộ điều vận dữ liệu 120 theo các phương án thực hiện làm ví dụ.

Đề cập đến Fig.21, mạch bộ điều vận dữ liệu 120 theo các phương án thực hiện làm ví dụ có thể chứa: mạch chốt 2110 lưu dữ liệu video nhận được từ bộ điều khiển 140, bộ chuyển đổi số thành tương tự (digital analog converter - DAC) 2120 chuyển đổi dữ liệu video thành điện thế dữ liệu tương tự, bộ đệm đầu ra 2130 đưa ra điện thế dữ liệu tới nhiều đường dữ liệu (data line - DL), và dạng tương tự.

Bộ đệm đầu ra 2130 có thể tuần tự cấp điện thế dữ liệu video Vdata tới điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc, được bố trí trong bảng hiển thị, qua đường dữ liệu thứ nhất DL1.

Trong đáp ứng với việc điều vận chồng lần 2H, chu kỳ điều vận thứ nhất DP1, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ nhất SPa, có thể chồng lần chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb.

Trong đáp ứng với việc điều vận chèn dữ liệu giả mạo, chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb, có thể không chồng lần với chu kỳ điều vận thứ ba DP3, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ ba SPc.

Trong việc đáp ứng với việc điều vận chèn dữ liệu giả mạo, bộ đệm đầu ra 2130 có thể đưa ra điện thế dữ liệu giả mạo Vfake, khác với điện thế dữ liệu video Vdata, tới đường dữ liệu thứ nhất DL1 trong suốt chu kỳ chèn dữ liệu giả mạo FDIP tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai DP2 và chu kỳ điều vận thứ ba DP3.

Theo các phương án thực hiện làm ví dụ, chu kỳ điều vận thứ hai DP2 có thể chứa chu kỳ chồng lần OP chồng lần chu kỳ điều vận thứ nhất DP1 và chu kỳ không chồng lần NOP, không chồng lần chu kỳ điều vận thứ nhất DP1, phụ thuộc vào kết quả của việc điều khiển dữ liệu. Điện thế dữ liệu video Vdata_CTR, được cấp tới điểm ảnh phụ thứ hai SPb,

trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2, có thể thấp hơn điện thế dữ liệu video Vdata, được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lấn OP của chu kỳ điều vận thứ hai DP2.

Fig.22 là giản đồ khối của bộ điều khiển 140 theo các phương án thực hiện làm ví dụ.

Đề cập tới Fig.22, bộ điều khiển 140 theo các phương án thực hiện làm ví dụ có thể chứa bộ điều khiển bộ điều vận 2210 điều khiển mạch bộ điều vận dữ liệu 120 và mạch bộ điều vận công 130 và phần đưa ra dữ liệu 2220 đưa ra dữ liệu video tới mạch bộ điều vận dữ liệu 120.

Phần đưa ra dữ liệu 2220 có thể đưa ra dữ liệu video tới mạch bộ điều vận dữ liệu 120, dữ liệu video đang được coi được cấp liên tiếp tới điểm ảnh phụ thứ nhất SPa, điểm ảnh phụ thứ hai SPb, và điểm ảnh phụ thứ ba SPc được tạo thành mảng trong bảng hiển thị.

Bộ điều khiển bộ điều vận 2210 có thể điều khiển chu kỳ điều vận thứ nhất DP1, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ nhất SPa, và chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb, để chồng lấn nhau.

Bộ điều khiển bộ điều vận 2210 có thể điều khiển chu kỳ điều vận thứ hai DP2, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ hai SPb, và chu kỳ điều vận thứ ba DP3, trong đó tín hiệu quét ở mức bật được cấp tới điểm ảnh phụ thứ ba Spc, không chồng lấn nhau.

Phần đưa ra dữ liệu 2220 có thể đưa ra dữ liệu giả mạo (tương ứng với trị số dạng số của Vfake), khác với dữ liệu video để được cấp tới đường dữ liệu thứ nhất DL1, tới mạch bộ điều vận dữ liệu 120, trong suốt chu kỳ chèn dữ liệu giả mạo FDIP tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai DP2 và chu kỳ điều vận thứ ba DP3.

Chu kỳ điều vận thứ hai DP2 có thể chứa chu kỳ chồng lấn OP chồng lấn chu kỳ điều vận thứ nhất DP1 và chu kỳ không chồng lấn NOP, không chồng lấn chu kỳ điều vận thứ nhất DP1.

Dữ liệu video (tương ứng với trị số dạng số của Vdata_CTR), đưa ra để được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2, có thể tương ứng với điện thế tương tự thấp hơn dữ liệu video (tương ứng với trị số dạng số của Vdata), đầu ra để được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ chồng lấn OP của chu kỳ điều vận thứ hai DP2.

Đề cập tới Fig.22, bộ điều khiển 140 theo các phương án thực hiện làm ví dụ có thể chứa bảng tra màu sắc cụ thể LUT cho thay đổi của đầu ra dữ liệu video cần được cấp tới điểm ảnh phụ thứ hai SPb trong suốt chu kỳ không chồng lấn NOP của chu kỳ điều vận thứ hai DP2.

Bảng tra LUT cho các màu riêng biệt có thể chứa thông tin liên quan tới thay đổi hệ số khuếch đại và dịch vị với các thay đổi trong mức độ xám hoặc có thể chứa thông tin liên quan tới hệ số khuếch đại và dịch vị một cách tương ứng là tương ứng với hai hoặc hơn hai khoảng giới hạn mức độ xám.

Như nêu trên, theo các phương án thực hiện làm ví dụ, có thể cải thiện trạng thái của việc nạp bằng cách thực hiện việc điều vận chồng lấn của các điểm ảnh phụ, nhờ đó cải thiện chất lượng hình ảnh.

Theo các phương án thực hiện làm ví dụ, có thể làm giảm hoặc ngăn các khác biệt độ chói do việc nhòe hình hoặc các chu kỳ phát xạ khác nhau phụ thuộc vào vị trí đường bằng cách thực hiện việc điều vận việc chèn dữ liệu giả mạo (fake data insertion - FDI) của việc chèn vào hình ảnh giả mạo, khác với các hình ảnh thực, vào trong mọi đường trong nhiều đường, nhờ đó cải thiện chất lượng hình ảnh.

Theo các phương án thực hiện làm ví dụ, có thể kết hợp việc điều vận chồng lấn và việc điều vận việc chèn dữ liệu giả mạo, nhờ đó còn tiếp tục cải thiện chất lượng hình ảnh.

Theo các phương án thực hiện làm ví dụ, có thể ngăn cản sự xuất hiện có chu kỳ của các dải sáng 700, vốn có thể bị gây ra bởi việc kết hợp việc điều vận chồng lấn và việc điều vận chèn dữ liệu giả mạo, ngay trước việc chèn vào của dữ liệu giả mạo, nhờ đó còn tiếp

tục cải thiện chất lượng hình ảnh.

Các phần mô tả nêu trên và các hình vẽ kèm theo đã được thể hiện để giải thích các nguyên lý cụ thể của sáng chế này theo cách làm ví dụ. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sáng chế liên quan tới có thể tạo ra các biến đổi và các biến thể bằng cách kết hợp, chia tách, thay thế cho, hoặc thay đổi các thành phần mà không tách khỏi nguyên lý của sáng chế. Các phương án thực hiện nêu trên được bộc lộ ở đây sẽ được giải thích như là để minh họa, và không làm hạn chế nguyên lý và phạm vi bảo hộ của sáng chế này. Cần phải hiểu là phạm vi bảo hộ của sáng chế này sẽ được xác định bởi các yêu cầu bảo hộ kèm theo và toàn bộ các phương án tương đương của chúng sẽ vẫn nằm trong phạm vi bảo hộ của sáng chế này.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm bảng hiển thị mà nhiều đường dữ liệu và nhiều đường công được bố trí ở trong đó, và nhiều điểm ảnh phụ được định nghĩa bởi nhiều đường dữ liệu và nhiều đường công được tạo thành dạng mảng,

trong đó:

điện thế dữ liệu video được cấp liên tiếp tới điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai, và điểm ảnh phụ thứ ba trong số nhiều điểm ảnh phụ qua đường dữ liệu thứ nhất trong số nhiều đường dữ liệu,

chu kỳ điều vận thứ nhất, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ nhất, và chu kỳ điều vận thứ hai, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ hai, chồng lấn lẫn nhau,

chu kỳ điều vận thứ hai, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ ba, không chồng lấn lẫn nhau,

điện thế dữ liệu giả mạo, khác với điện thế dữ liệu video, được cấp tới đường dữ liệu thứ nhất trong suốt chu kỳ chèn dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba,

mỗi thao tác điều vận được thực hiện từ chu kỳ điều vận thứ nhất tới suốt chu kỳ điều vận thứ ba được thực hiện lặp lại trong suốt chu kỳ khung đơn,

chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn đang chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, không đang chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc là chu kỳ điều vận thứ ba, trong đó trị số tuyệt đối của điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ

hai, là nhỏ hơn trị số tuyệt đối của điện thế dữ liệu video được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, và

điện thế dữ liệu giả mạo, được cấp tới đường dữ liệu thứ nhất, tương ứng với điện thế dữ liệu đen.

2. Thiết bị hiển thị theo điểm 1, trong đó mỗi điểm trong số điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai, và điểm ảnh phụ thứ ba bao gồm:

điot phát sáng hữu cơ đang có điện cực thứ nhất và điện cực thứ hai;

tranzito điều vận đang điều vận diot phát sáng hữu cơ;

tranzito thứ nhất được kết nối điện giữa nút thứ nhất của tranzito điều vận và đường dữ liệu thứ nhất;

tranzito thứ hai được kết nối điện giữa nút thứ hai của tranzito điều vận và đường điện thế tham chiếu thứ nhất; và

tụ tích trữ được kết nối điện giữa nút thứ nhất và nút thứ hai của tranzito điều vận,

trong đó chu kỳ điều vận thứ nhất là chu kỳ mức bật của tín hiệu quét thứ nhất được áp dụng cho nút cổng của tranzito thứ nhất được chứa trong điểm ảnh phụ thứ nhất,

chu kỳ điều vận thứ hai là chu kỳ mức bật của tín hiệu quét thứ nhất được áp dụng cho nút cổng của tranzito thứ nhất được chứa trong điểm ảnh phụ thứ hai, và

chu kỳ điều vận thứ ba là chu kỳ mức bật của tín hiệu quét thứ nhất được áp dụng cho nút cổng của tranzito thứ nhất được chứa trong điểm ảnh phụ thứ ba.

3. Thiết bị hiển thị theo điểm 1, trong đó điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là nhỏ hơn điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai.

4. Thiết bị hiển thị theo điểm 3, trong đó điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, được giảm từ điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, bởi trị số điều khiển,

trị số điều khiển tương ứng với khác biệt giữa điện thế của nút nguồn hoặc nút máng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, và điện thế của nút nguồn hoặc nút máng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai.

5. Thiết bị hiển thị theo điểm 1, trong đó các chiều dài thời gian của chu kỳ chồng lấn và chu kỳ không chồng lấn của chu kỳ điều vận thứ hai tương ứng với nhau.

6. Thiết bị hiển thị theo điểm 1, trong đó:

chu kỳ chồng lấn của chu kỳ điều vận thứ hai chồng lấn phần phía sau của chu kỳ điều vận thứ nhất, với việc điều vận nạp điện trước đang được thực hiện ở đó,

chu kỳ không chồng lấn của chu kỳ điều vận thứ hai không chồng lấn phần phía trước của chu kỳ điều vận thứ ba, với điện thế dữ liệu video đang được cấp ở đó,

điện thế dữ liệu video được cấp trong phần phía sau của chu kỳ điều vận thứ nhất, và

việc điều vận nạp điện trước được thực hiện trong phần phía trước của chu kỳ điều vận thứ ba.

7. Thiết bị hiển thị theo điểm 1, trong đó điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, thay đổi phụ thuộc vào các màu sắc của ánh sáng được phát bởi điểm ảnh phụ thứ hai.

8. Thiết bị hiển thị theo điểm 1, trong đó điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, thay đổi phụ thuộc

vào thang xám của ánh sáng được phát bởi điểm ảnh phụ thứ hai.

9. Thiết bị hiển thị theo điểm 1, bao gồm bảng tra màu sắc cụ thể được đề cập tới khi điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, được thay đổi,

trong đó bảng tra chứa thông tin liên quan tới hệ số khuếch đại và dịch vị đang thay đổi, phụ thuộc vào các thay đổi trong thang xám tương ứng với từng màu hoặc tất cả màu trong số đỏ, xanh lục, và xanh lam, hoặc từng màu trong số đỏ, xanh lục, xanh lam, và trắng, hoặc thông tin liên quan tới hệ số khuếch đại và dịch vị theo cách tương ứng, tương ứng với hai hoặc hơn hai khoảng giới hạn của thang xám tương ứng với từng màu, hoặc tất cả các màu trong số đỏ, xanh lục, và xanh lam, hoặc từng màu trong số đỏ, xanh lục, xanh lam, và trắng.

10. Phương pháp điều vận thiết bị hiển thị trong đó nhiều đường dữ liệu và nhiều đường cổng được bố trí, và nhiều điểm ảnh phụ được định nghĩa bởi nhiều đường dữ liệu và nhiều đường cổng được tạo thành dạng mảng, nhiều điểm ảnh phụ chứa điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai, và điểm ảnh phụ thứ ba, mà điện thế dữ liệu video được cấp liên tiếp vào đó qua đường dữ liệu thứ nhất trong số nhiều đường dữ liệu, phương pháp bao gồm các bước:

cấp tín hiệu quét đang có mức bật tới điểm ảnh phụ thứ nhất trong suốt chu kỳ điều vận thứ nhất;

cấp tín hiệu quét đang có mức bật tới điểm ảnh phụ thứ hai trong suốt chu kỳ điều vận thứ hai bắt đầu sau việc bắt đầu của chu kỳ điều vận thứ nhất và trước việc dừng của chu kỳ điều vận thứ nhất;

cấp tín hiệu quét đang có mức bật tới điểm ảnh phụ thứ ba trong suốt chu kỳ điều vận thứ ba sau việc dừng của chu kỳ điều vận thứ hai; và

cấp điện thế dữ liệu giả mạo, khác với điện thế dữ liệu video, tới đường dữ liệu thứ nhất giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba,

trong đó:

mỗi bước được thực hiện từ chu kỳ điều vận thứ nhất qua chu kỳ điều vận thứ ba được thực hiện lặp lại trong suốt chu kỳ khung đơn

chu kỳ điều vận thứ nhất và chu kỳ điều vận thứ hai chồng lẫn lẫn nhau, và chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba không chồng lẫn lẫn nhau,

chu kỳ điều vận thứ hai chứa chu kỳ chồng lẫn đang chồng lẫn chu kỳ điều vận thứ nhất và chu kỳ không chồng lẫn, đang không chồng lẫn hoặc là chu kỳ điều vận thứ nhất hoặc là chu kỳ điều vận thứ ba,

trị số tuyệt đối của điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lẫn của chu kỳ điều vận thứ hai, là nhỏ hơn trị số tuyệt đối của điện thế dữ liệu video được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lẫn của chu kỳ điều vận thứ hai, và

điện thế dữ liệu giả mạo, được cấp tới đường dữ liệu thứ nhất, tương ứng với điện thế dữ liệu đen.

11. Phương pháp theo điểm 10, trong đó điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lẫn của chu kỳ điều vận thứ hai, là nhỏ hơn điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lẫn của chu kỳ điều vận thứ hai.

12. Phương pháp theo điểm 11, trong đó điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lẫn của chu kỳ điều vận thứ hai, được giảm từ điện thế của nút cổng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lẫn của chu kỳ điều vận thứ hai, bởi trị số điều khiển,

trị số điều khiển tương ứng với khác biệt giữa điện thế của nút nguồn hoặc nút máng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lẫn

của chu kỳ điều vận thứ hai, và điện thế của nút nguồn hoặc nút máng của tranzito điều vận được chứa trong điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai.

13. Mạch bộ điều vận dữ liệu đang điều vận nhiều đường dữ liệu được bố trí trong bảng hiển thị, mạch này bao gồm:

mạch chốt lưu dữ liệu video;

bộ biến đổi dạng số thành dạng tương tự biến đổi dữ liệu video thành điện thế dữ liệu tương tự; và

bộ đệm đầu ra đang đưa ra điện thế dữ liệu,

trong đó:

bộ đệm đầu ra cấp liên tiếp điện thế dữ liệu video tới điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai, và điểm ảnh phụ thứ ba được tạo thành dạng mảng trong bảng hiển thị qua đường dữ liệu thứ nhất,

chu kỳ điều vận thứ nhất, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ nhất, và chu kỳ điều vận thứ hai, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ hai, chồng lấn lẫn nhau,

chu kỳ điều vận thứ hai, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ ba, không chồng lấn lẫn nhau,

bộ đệm đầu ra cấp điện thế dữ liệu giả mạo, khác với điện thế dữ liệu video, tới đường dữ liệu thứ nhất trong suốt chu kỳ chèn dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba,

chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn đang chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, đang không chồng lấn với hoặc là chu kỳ điều vận thứ

nhất hoặc là chu kỳ điều vận thứ ba,

mỗi thao tác điều vận được thực hiện từ chu kỳ điều vận thứ nhất qua chu kỳ điều vận thứ ba được thực hiện lặp lại trong suốt chu kỳ khung đơn,

trị số tuyệt đối của điện thế dữ liệu video, được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là nhỏ hơn trị số tuyệt đối của điện thế dữ liệu video được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, và

điện thế dữ liệu giả mạo, được cấp tới đường dữ liệu thứ nhất, tương ứng với điện thế dữ liệu đen.

14. Mạch bộ điều vận dữ liệu theo điểm 13, trong đó chu kỳ chồng lấn của chu kỳ điều vận thứ hai chồng lấn phần phía sau của chu kỳ điều vận thứ nhất, với việc điều vận nạp điện trước đang được thực hiện ở đó,

chu kỳ không chồng lấn của chu kỳ điều vận thứ hai không chồng lấn phần phía trước của chu kỳ điều vận thứ ba, với điện thế dữ liệu video đang được cấp ở đó,

điện thế dữ liệu video được cấp trong phần phía sau của chu kỳ điều vận thứ nhất, và

việc điều vận nạp điện trước được thực hiện trong phần phía trước của chu kỳ điều vận thứ ba.

15. Bộ điều khiển bao gồm:

bộ điều khiển điều vận điều khiển mạch bộ điều vận dữ liệu và mạch bộ điều vận công; và

phần đưa ra dữ liệu, đưa ra dữ liệu video tới mạch bộ điều vận dữ liệu,

trong đó:

phần đưa ra dữ liệu đưa ra dữ liệu video tới mạch bộ điều vận dữ liệu, dữ liệu video

đang cần được cấp liên tiếp tới điểm ảnh phụ thứ nhất, điểm ảnh phụ thứ hai, và điểm ảnh phụ thứ ba được tạo thành dạng mảng bảng hiển thị, và

bộ điều khiển điều vận điều khiển chu kỳ điều vận thứ nhất, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ nhất, và chu kỳ điều vận thứ hai, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ hai, để chồng lấn lẫn nhau,

bộ điều khiển điều vận điều khiển chu kỳ điều vận thứ hai, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ hai, và chu kỳ điều vận thứ ba, mà trong đó tín hiệu quét đang có mức bật được cấp tới điểm ảnh phụ thứ ba, để không chồng lấn lẫn nhau,

phần đưa ra dữ liệu đưa ra dữ liệu giả mạo, khác với dữ liệu video và cần để được cấp tới đường dữ liệu thứ nhất, tới mạch bộ điều vận dữ liệu trong suốt chu kỳ chèn dữ liệu giả mạo tương ứng với chu kỳ giữa chu kỳ điều vận thứ hai và chu kỳ điều vận thứ ba,

mỗi thao tác điều vận được thực hiện từ chu kỳ điều vận thứ nhất qua chu kỳ điều vận thứ ba được thực hiện lặp lại trong suốt chu kỳ khung đơn,

chu kỳ điều vận thứ hai chứa chu kỳ chồng lấn đang chồng lấn chu kỳ điều vận thứ nhất và chu kỳ không chồng lấn, đang không chồng lấn hoặc là chu kỳ điều vận thứ nhất hoặc là chu kỳ điều vận thứ ba,

trị số tuyệt đối của điện thế tương tự tương ứng với dữ liệu video, được đưa ra để cần được cấp tới điểm ảnh phụ thứ hai, trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, là nhỏ hơn trị số tuyệt đối của điện thế tương tự tương ứng với dữ liệu video được đưa ra để được cấp tới điểm ảnh phụ thứ hai, trong suốt chu kỳ chồng lấn của chu kỳ điều vận thứ hai, và

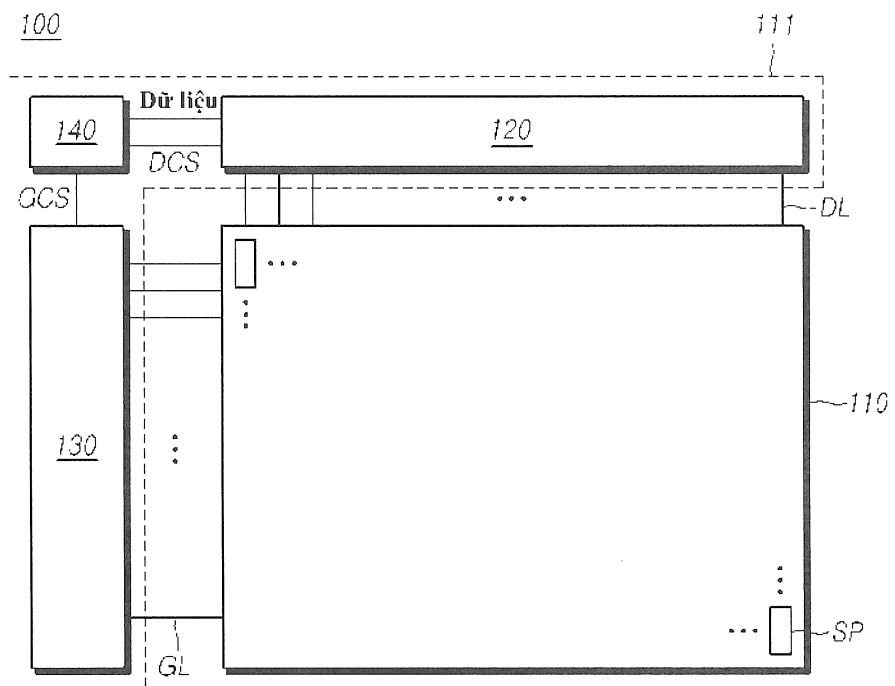
dữ liệu giả mạo, được cấp tới đường dữ liệu thứ nhất, tương ứng với điện thế dữ liệu đen.

16. Bộ điều khiển theo điểm 15, bao gồm bảng tra màu sắc cụ thể được đề cập tới khi dữ

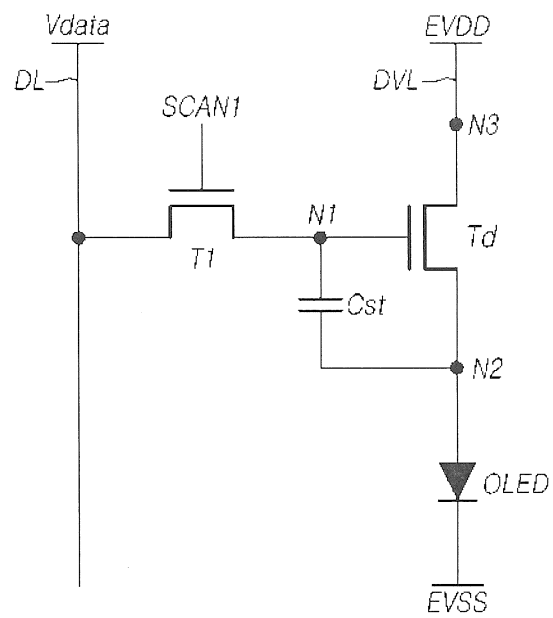
liệu video, được đưa ra cần được cấp tới điểm ảnh phụ thứ hai trong suốt chu kỳ không chồng lấn của chu kỳ điều vận thứ hai, được thay đổi,

trong đó bảng tra chứa thông tin liên quan tới hệ số khuếch đại và dịch vị đang thay đổi phụ thuộc vào các thay đổi trong thang xám tương ứng với từng màu hoặc tất cả các màu trong số đỏ, xanh lục, và xanh lam, hoặc từng màu trong số đỏ, xanh lục, xanh lam, và trắng, hoặc thông tin liên quan tới hệ số khuếch đại và dịch vị theo cách tương ứng là tương ứng với hai hoặc hơn hai khoảng giới hạn của thang xám tương ứng với từng màu, hoặc tất cả các màu, trong số đỏ, xanh lục, và xanh lam, hoặc từng màu trong số đỏ, xanh lục, xanh lam, và trắng.

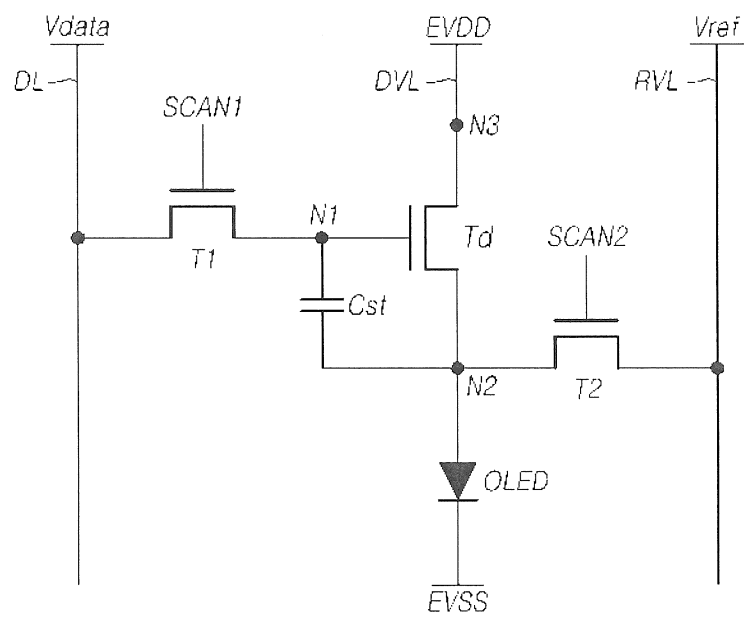
1/22
FIG. 1



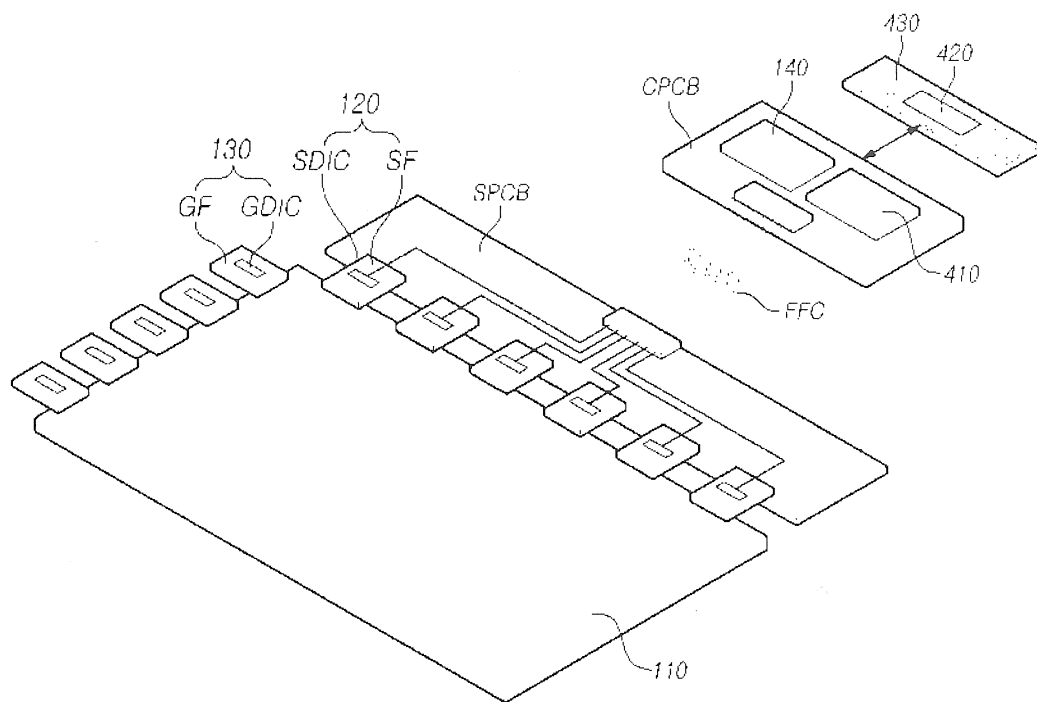
2/22
FIG. 2



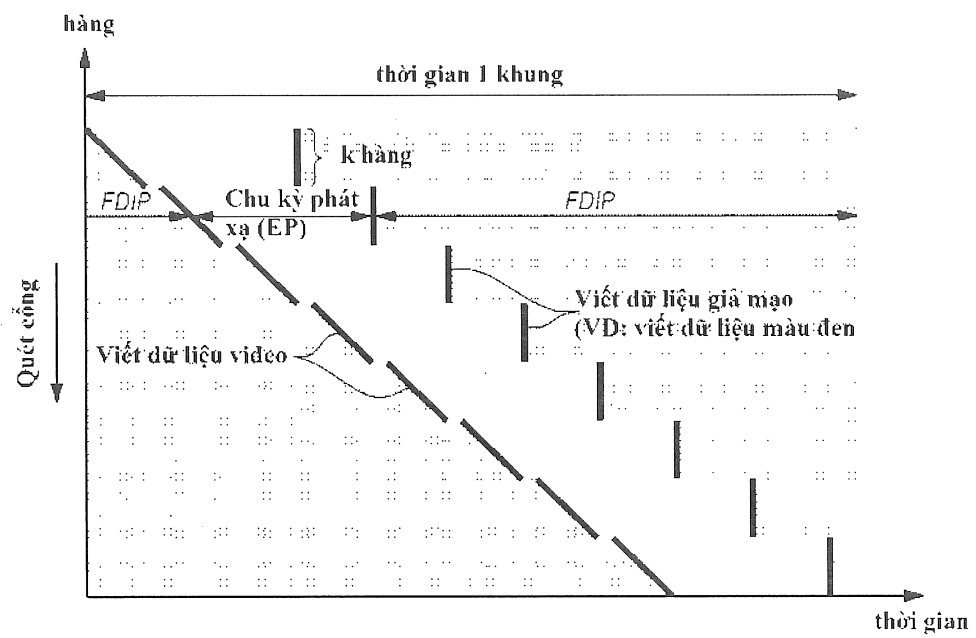
3/22
FIG. 3



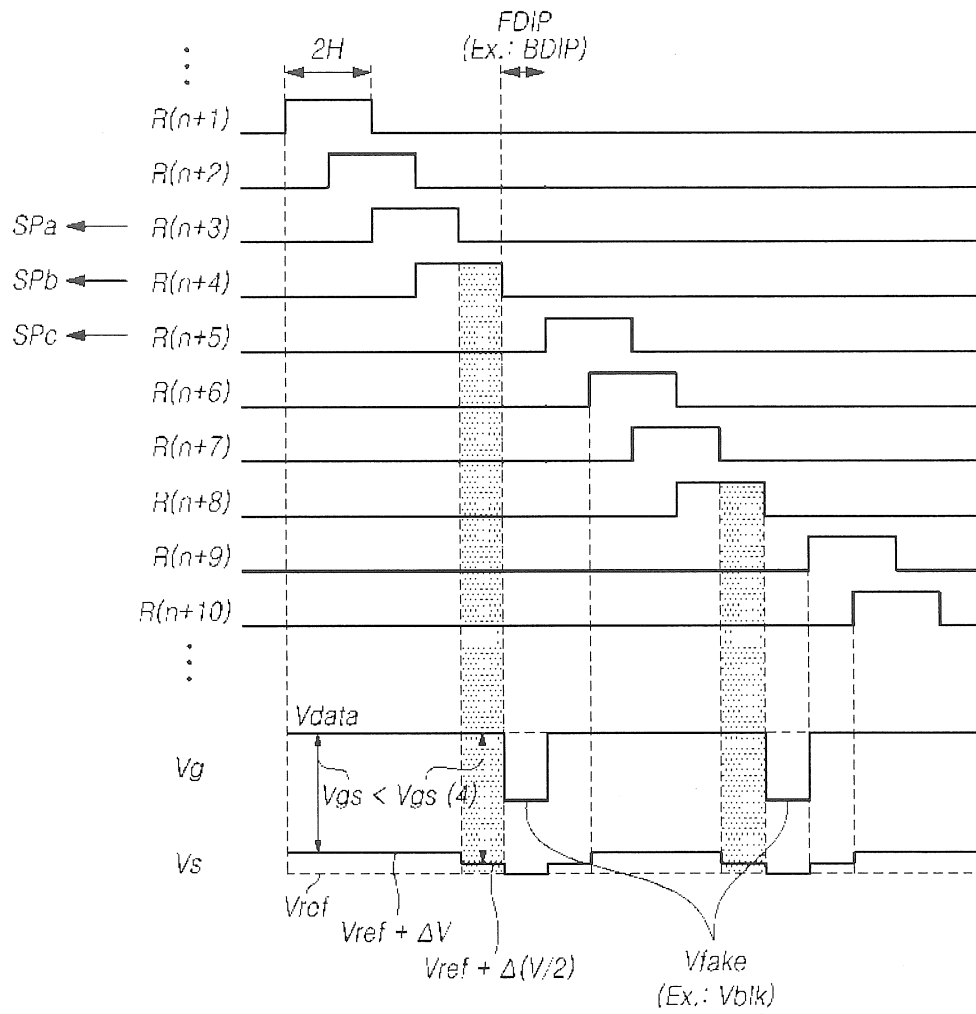
4/22
FIG. 4



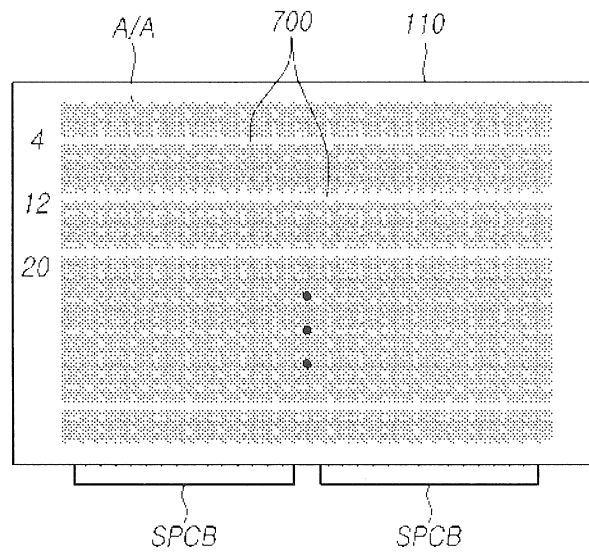
5/22
FIG. 5



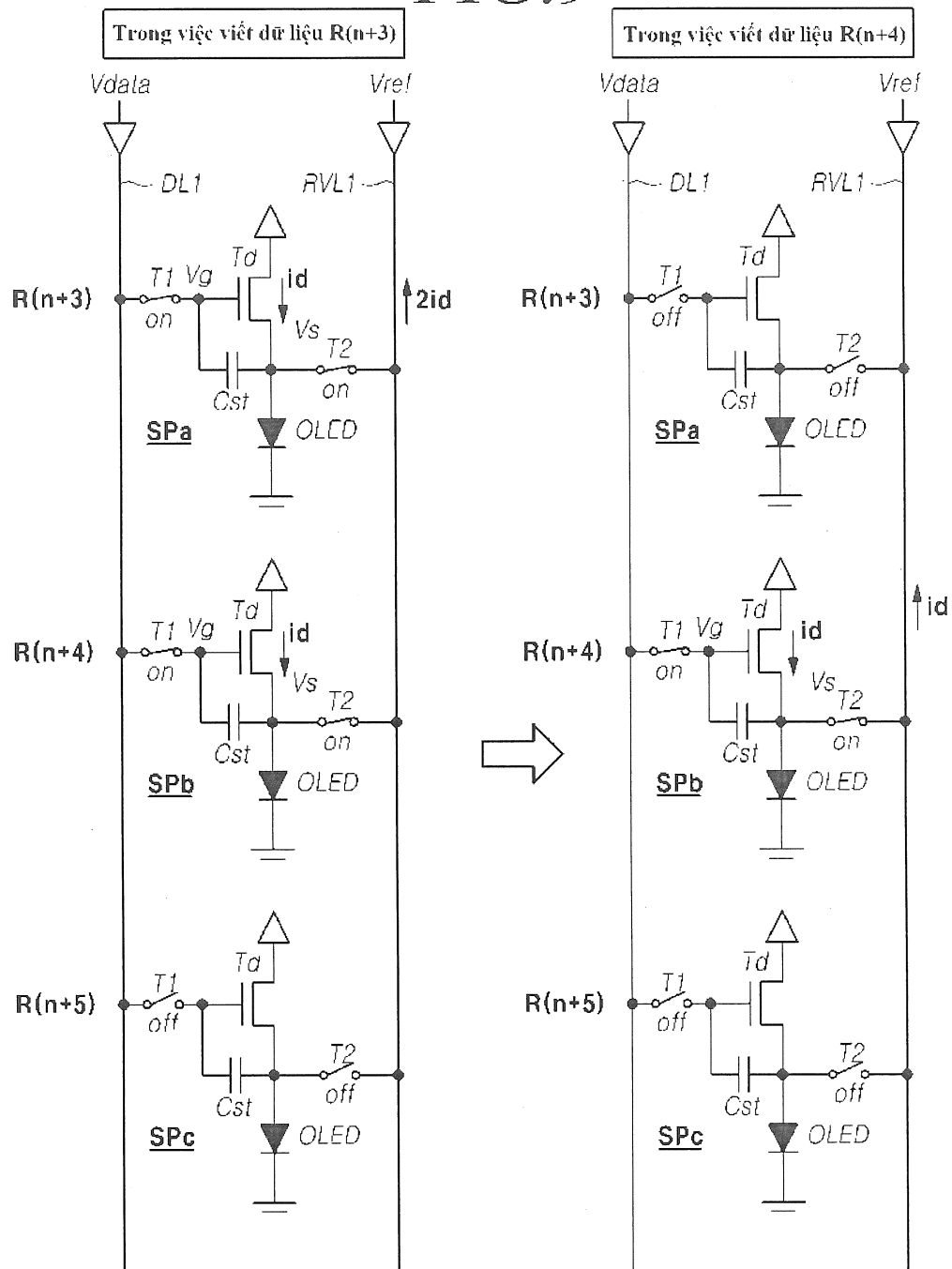
6/22
FIG. 6



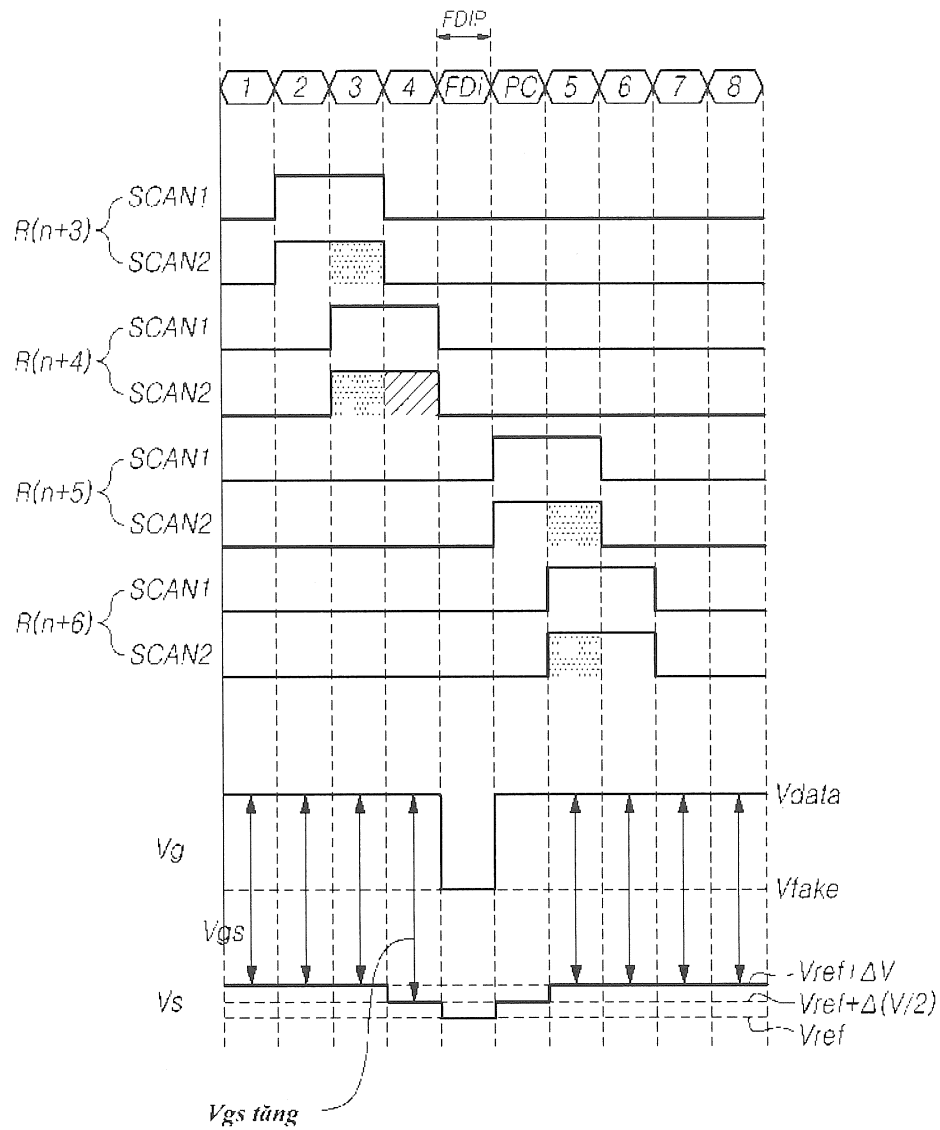
7/22
FIG. 7



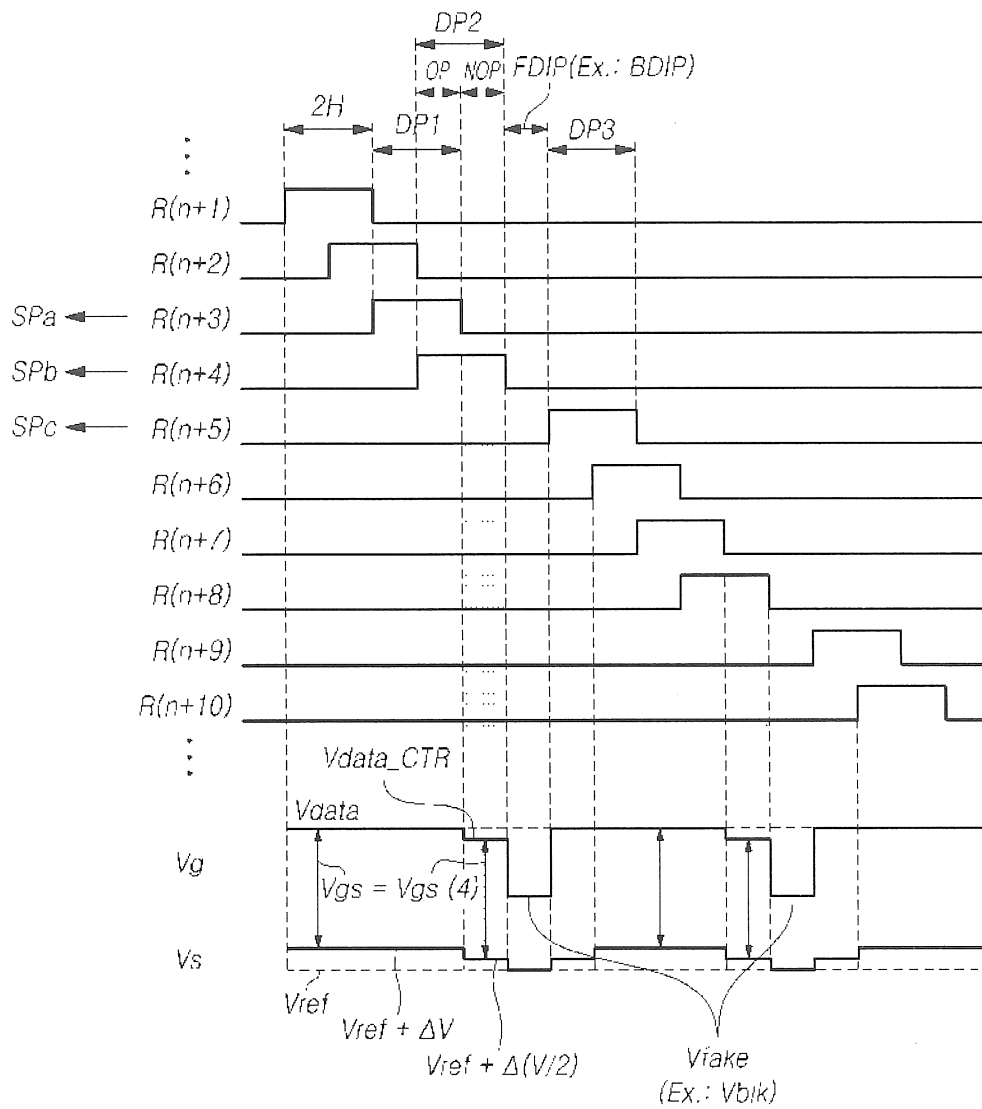
9/22
FIG. 9



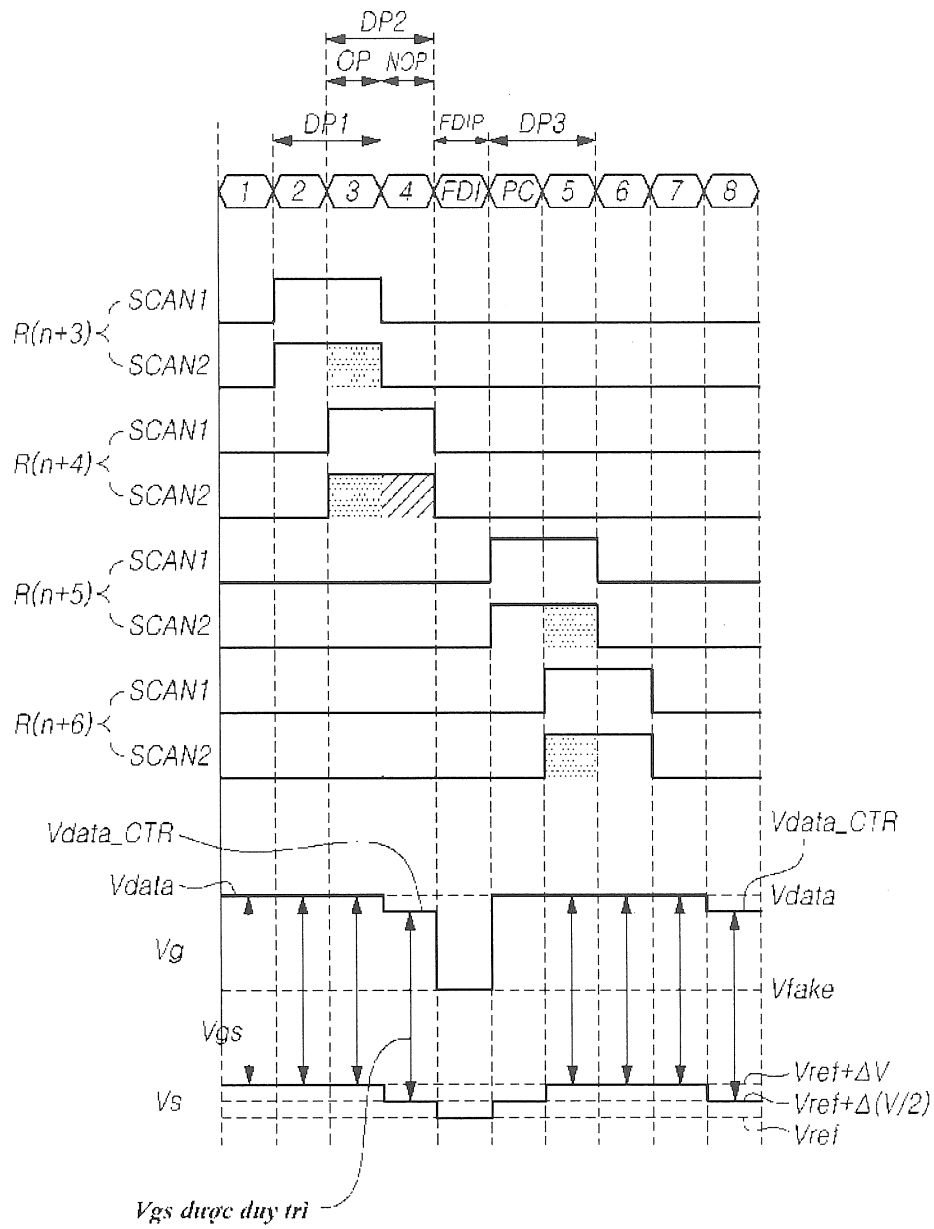
10/22
FIG. 10



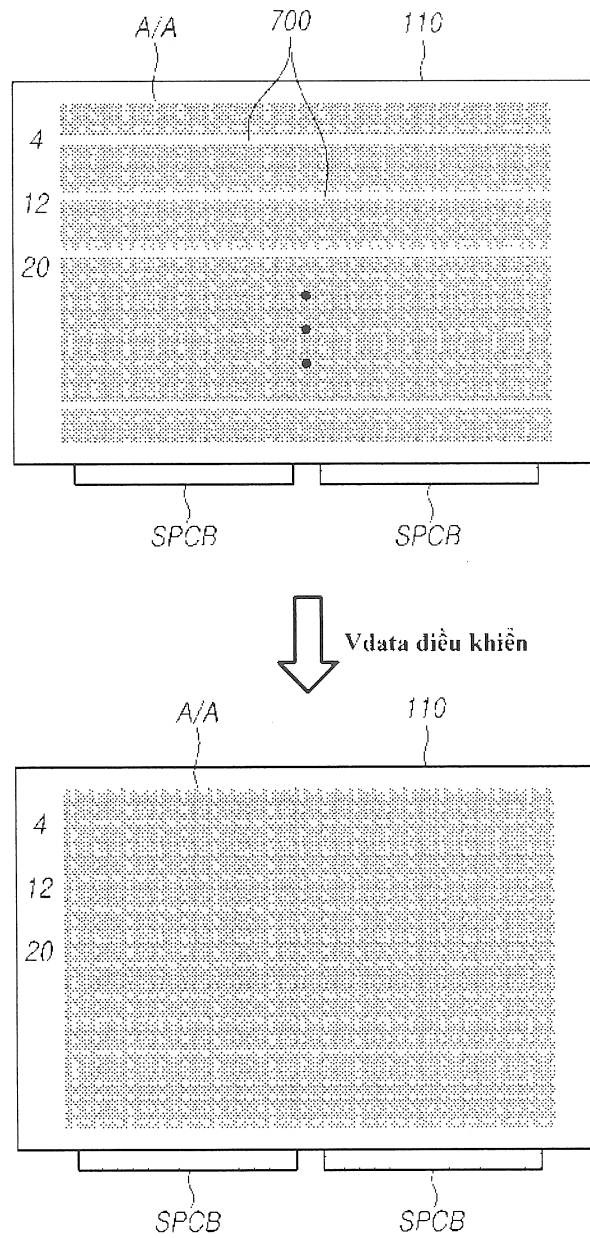
11/22
FIG. 11



12/22
FIG. 12

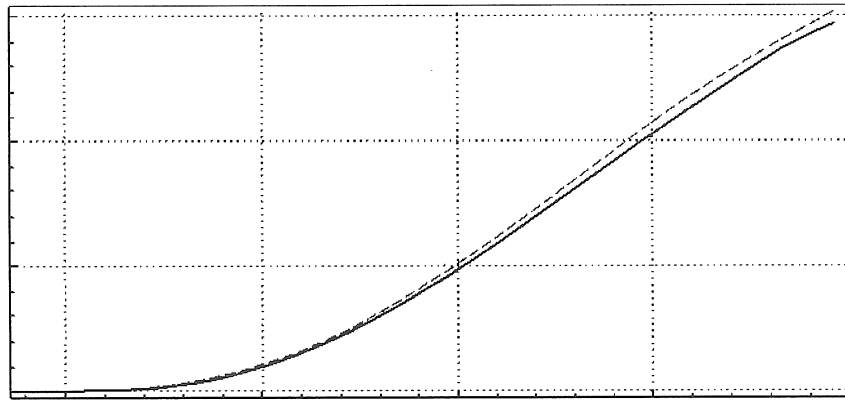


13/22
FIG. 13



14/22
FIG. 14

Dòng

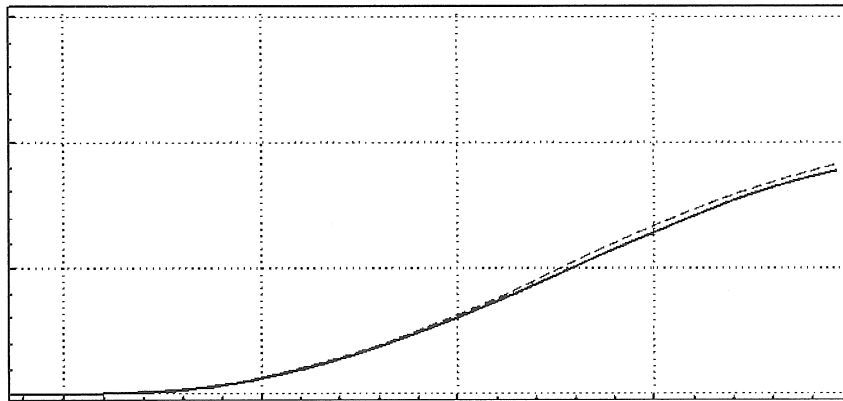


Độ xám

— Sau khi cải thiện (R)
---- Trước khi cải thiện (R)

15/22
FIG. 15

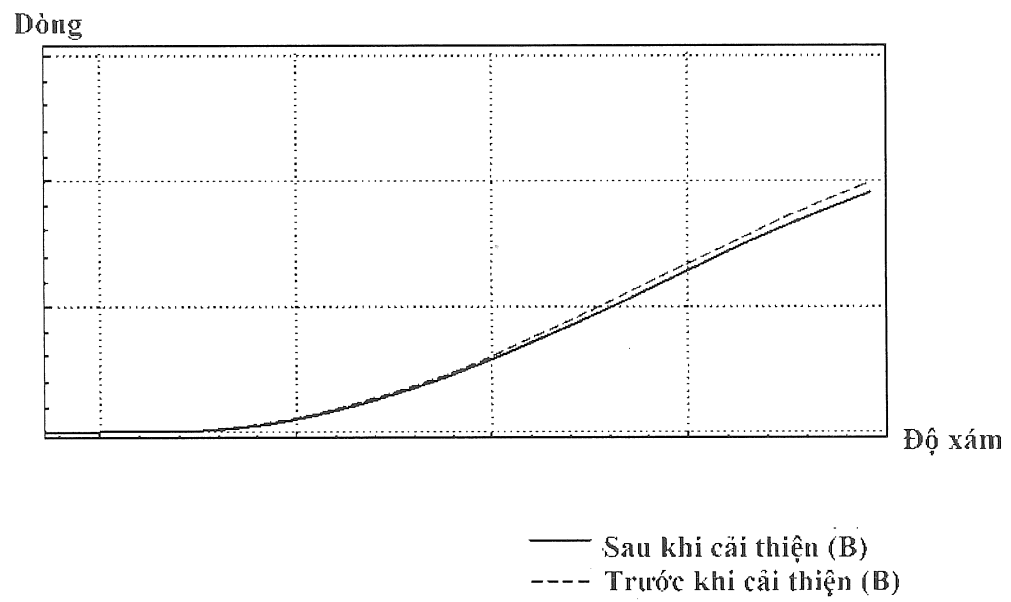
Dòng



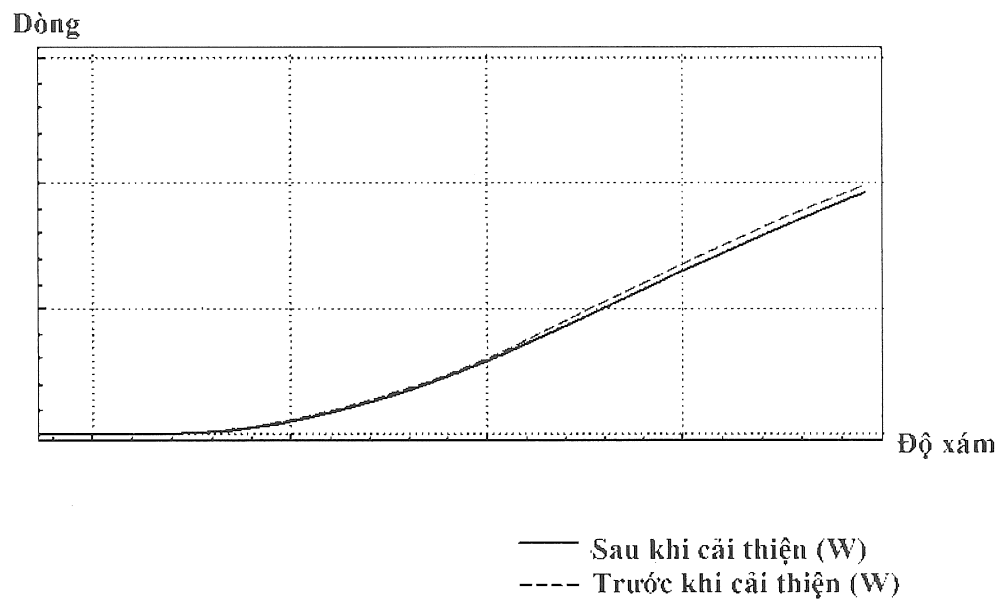
Độ xám

— Sau khi cải thiện (G)
--- Trước khi cải thiện (G)

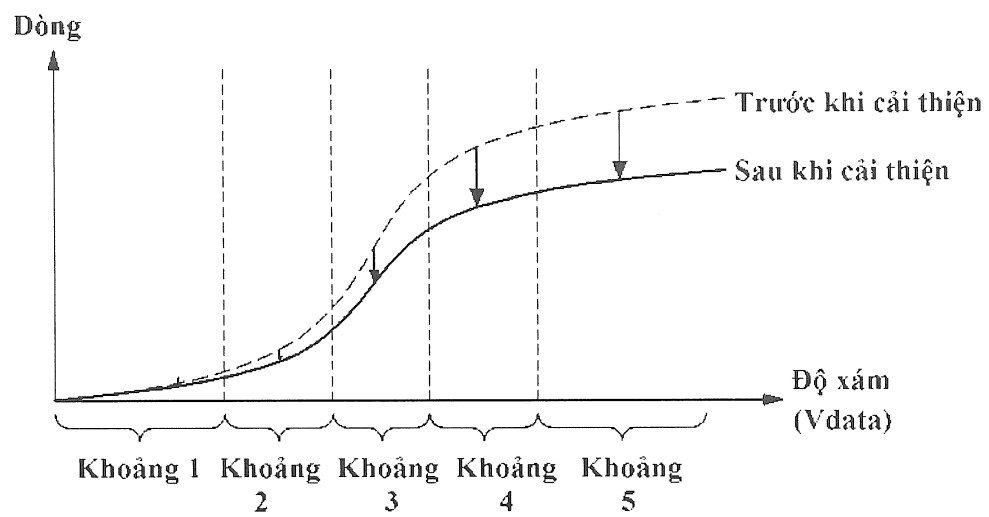
16/22
FIG. 16



17/22
FIG. 17



18/22
FIG. 18

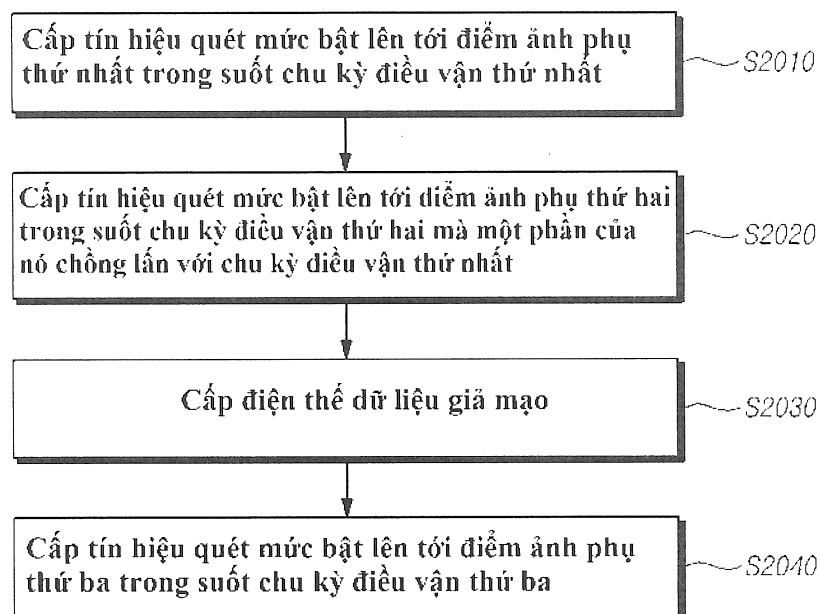


19/22
FIG. 19

LUT

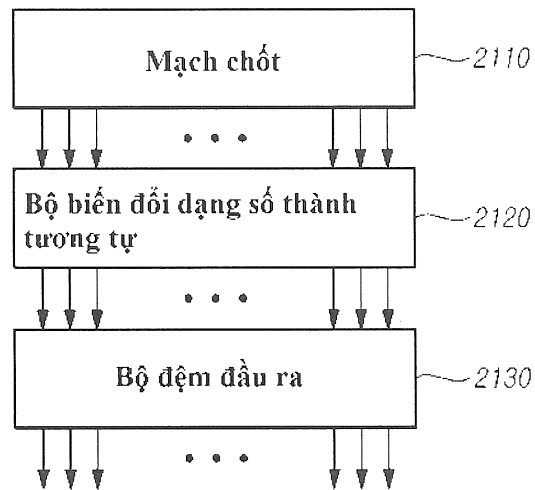
		<i>Khoảng 1</i>	<i>Khoảng 2</i>	<i>Khoảng 3</i>	<i>Khoảng 4</i>	<i>Khoảng 5</i>
Đỏ (R)	Khuếch đại	GR1	GR2	GR3	GR4	GR5
	Dịch vị	OR1	OR2	OR3	OR4	OR5
Xanh lục (G)	Khuếch đại	GG1	GG2	GG3	GG4	GG5
	Dịch vị	OG1	OG2	OG3	OG4	OG5
Xanh lam (B)	Khuếch đại	GB1	GB2	GB3	GB4	GB5
	Dịch vị	OB1	OB2	OB3	OB4	OB5
Trắng (W)	Khuếch đại	GW1	GW2	GW3	GW4	GW5
	Dịch vị	OW1	OW2	OW3	OW4	OW5

20/22
FIG. 20



21/22
FIG.21

120



22/22
FIG.22

