



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0036502

(51)⁷ H01L 27/32; G06F 3/041

(13) B

(21) 1-2018-05969

(22) 27/12/2018

(30) 10-2017-0184778 29/12/2017 KR

(45) 25/07/2023 424

(43) 25/07/2019 376A

(73) LG Display Co., Ltd. (KR)

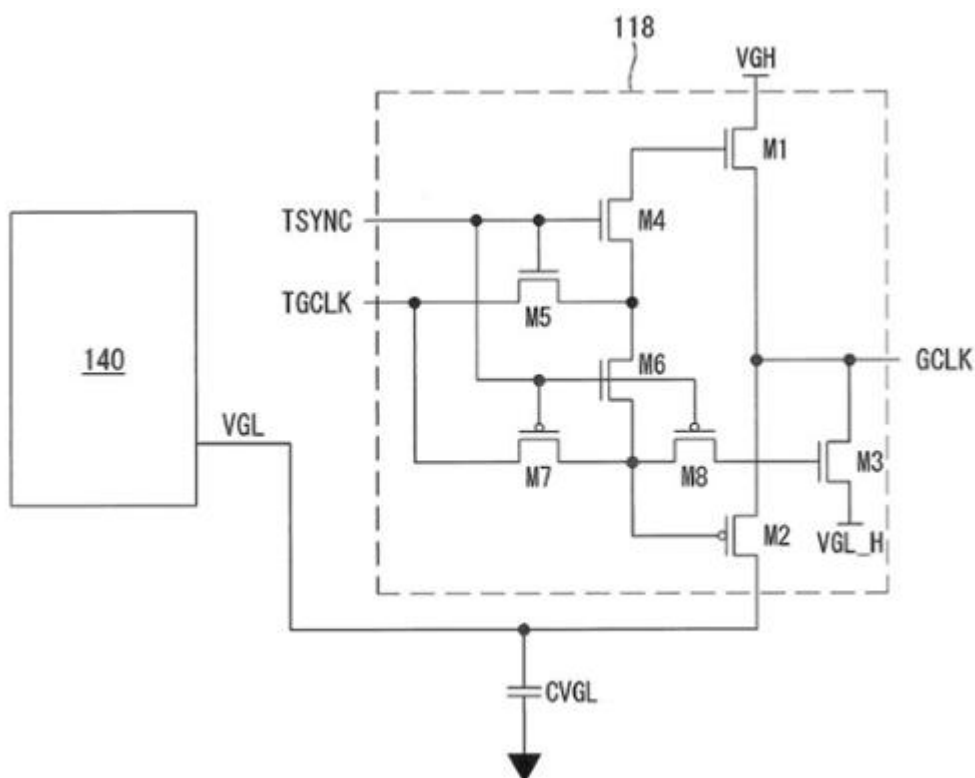
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) Juno Hur (KR); Soondong Cho (KR); Hoon Jang (KR); Dongju Kim (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ HIỂN THỊ BAO GỒM BỘ PHẦN CẢM BIẾN CHẠM

(57) Sáng chế đề cập đến thiết bị hiển thị bao gồm bộ dịch chuyển mức tạo ra xung nhịp đầu ra dao động giữa điện áp thứ nhất và điện áp thứ ba trong suốt chu kỳ hiển thị và dao động giữa điện áp thứ hai và điện áp thứ ba trong suốt chu kỳ cảm biến chạm. Sự biến dạng dạng sóng của tín hiệu dòng xoay chiều không tải (Alternating Current - AC) có thể được ngăn chặn mà không cần loại bỏ tụ điện ổn định của bộ dịch chuyển mức, và do đó, độ nhạy cảm biến có thể được tăng lên bằng cách làm giảm nhiễu của tín hiệu cảm biến chạm.



Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập thiết bị hiển thị có bộ phận cảm biến chạm, và cụ thể hơn đến thiết bị hiển thị trong đó tín hiệu dòng xoay chiều (Alternating Current - AC) không tải được đồng bộ hóa với bộ phận cảm biến chạm điều vận tín hiệu được cấp đến các đường công.

Tình trạng kỹ thuật của sáng chế

Các giao diện người dùng (User Interface - UI) có thể truyền thông giữa các người (các người sử dụng) và các thiết bị điện hoặc điện tử khác nhau, cho phép các người sử dụng điều khiển một cách dễ dàng các thiết bị như mong muốn. Các ví dụ của tiêu biểu của các giao diện người dùng bao gồm tấm phím, bàn phím, chuột máy tính, thiết bị hiển thị hiện hình (On-Screen Display - OSD), và bộ điều khiển từ xa có việc truyền thông tia hồng ngoại hoặc các chức năng truyền thông tần số vô tuyến (Radio Frequency - RF). Các công nghệ UI có độ nhạy người dùng tăng lên theo hướng tiên tiến và dễ dàng thao tác. Gần đây, các UI đã được phát triển dưới dạng UI chạm, UI nhận ra giọng nói, UI 3D, và UI tương tự.

UI chạm nhận ra màn hình chạm trên màn hiển thị để cảm nhận sự chạm nhập vào và truyền đầu vào người dùng đến thiết bị điện tử. UI chạm cơ bản là đã được chấp nhận ở các thiết bị thông tin xách tay chẳng hạn như các điện thoại thông minh, và được áp dụng mở rộng ở các máy tính xách tay, các máy tính bàn, các dụng cụ gia đình, và các thiết bị tương tự.

Kỹ thuật nhận ra màn hình chạm được áp dụng vào các thiết bị hiển thị khác nhau bằng cách áp dụng kỹ thuật kết hợp các bộ phận cảm biến chạm trong mảng điểm ảnh của tấm nền hiển thị. Các bộ phận cảm biến chạm có thể được nhận ra dưới dạng các bộ phận cảm biến chạm điện dung mà cảm biến việc chạm trên cơ sở của sự thay đổi về

điện dung trước và sau khi chạm.

Vì các bộ phận cảm biến chạm được gắn vào mảng điểm ảnh của tấm nền hiển thị, các bộ phận cảm biến chạm được ghép vào các điểm ảnh qua điện dung ký sinh. Để làm giảm các ảnh hưởng tương hỗ do việc ghép giữa các điểm ảnh và các bộ phận cảm biến chạm, kỹ thuật cảm biến chạm trong ô (in-cell) phân chia một chu kỳ khung thành chu kỳ hiển thị và chu kỳ cảm biến chạm để phân chia về mặt thời gian của thời gian điều vận của các điểm ảnh và thời gian điều vận của các bộ phận cảm biến chạm.

Người điều vận thiết bị hiển thị bao gồm bộ điều vận dữ liệu cấp tín hiệu dữ liệu của hình ảnh nhập vào đến các đường dữ liệu của tấm nền hiển thị trong suốt chu kỳ hiển thị, bộ điều vận cổng (hoặc bộ điều vận việc quét) cấp các xung cổng (hoặc các xung quét) được đồng bộ hóa với tín hiệu dữ liệu trong suốt chu kỳ hiển thị, và bộ phận điều vận cảm biến chạm điều vận các bộ phận cảm biến chạm trong suốt chu kỳ cảm biến chạm.

Bản chất kỹ thuật của sáng chế

Khi các điểm ảnh của tấm nền hiển thị được nối với các bộ phận cảm biến chạm, nhiễu của tín hiệu cảm biến chạm có thể được tăng lên nhờ việc ghép tụ điện mà xảy ra qua điện dung ký sinh giữa các bộ phận cảm biến chạm và các đường của mảng điểm ảnh. Để làm giảm điện dung ký sinh giữa các bộ phận cảm biến chạm và các đường của mảng điểm ảnh, tín hiệu điều vận không tải có pha giống như pha của tín hiệu điều vận bộ phận cảm biến chạm có thể được áp dụng vào các đường của mảng điểm ảnh.

Tín hiệu điều vận không tải được áp dụng vào các đường cổng có thể được tạo ra bởi phương pháp chuyển đổi điện áp cổng mức thấp (Gate-Low Voltage - VGL) nhập vào bộ dịch chuyển mức thành tín hiệu AC. Tuy nhiên, với phương pháp này, dạng sóng của tín hiệu điều vận không tải có thể bị méo do tụ điện ổn định được nối với đường VGL được nối với bộ dịch chuyển mức. Nếu dạng sóng của tín hiệu điều vận không tải bị méo, nhiễu của tín hiệu cảm biến chạm được tăng lên để làm giảm hiệu suất của bộ

phần cảm biến chạm. Đồng thời, nếu tụ điện ổn định của đường VGL được loại bỏ, nhiễu của điện áp cổng mức thấp (VGL) có thể tăng lên để khiến cho bộ dịch chuyển mức gặp sự cố.

Sáng chế này đề xuất thiết bị hiển thị có thể ngăn chặn sự biến dạng dạng sóng của tín hiệu điều vận không tải mà cần không loại bỏ tụ điện ổn định của bộ dịch chuyển mức.

Theo một khía cạnh, thiết bị hiển thị bao gồm: tám nền hiển thị bao gồm các đường dữ liệu và các đường cổng giao với nhau, các điểm ảnh được bố trí dưới dạng ma trận, và các bộ phận cảm biến chạm được nối với các điểm ảnh; bộ phận cấp năng lượng tạo ra điện áp thứ nhất, điện áp thứ hai thấp hơn điện áp thứ nhất, và điện áp thứ ba thấp hơn điện áp thứ nhất và cao hơn điện áp thứ hai; bộ phận tạo ra tín hiệu điều khiển tạo ra tín hiệu đồng bộ hóa xác định chu kỳ hiển thị và chu kỳ cảm biến chạm và xung nhịp đầu vào xác định chu kỳ xung cổng trong suốt chu kỳ hiển thị và xác định chu kỳ xung của tín hiệu dòng xoay chiều (AC) trong suốt chu kỳ cảm biến chạm; bộ dịch chuyển mức tiếp nhận tín hiệu đồng bộ hóa, xung nhịp đầu vào, điện áp thứ nhất, điện áp thứ hai, và điện áp thứ ba để tạo ra xung nhịp đưa ra dao động giữa điện áp thứ nhất và điện áp thứ hai trong suốt chu kỳ hiển thị và dao động giữa điện áp thứ hai và điện áp thứ ba trong suốt chu kỳ cảm biến chạm; và bộ điều vận cổng cấp xung cổng dao động giữa điện áp thứ nhất và điện áp thứ hai đến các đường cổng trong suốt chu kỳ hiển thị và cấp tín hiệu AC dao động giữa điện áp thứ ba và điện áp thứ hai đến các đường cổng trong suốt chu kỳ cảm biến chạm.

Theo khía cạnh khác, thiết bị hiển thị bao gồm: tám nền hiển thị bao gồm các đường dữ liệu và các đường cổng giao với nhau, các điểm ảnh được bố trí dưới dạng ma trận, và các bộ phận cảm biến chạm được nối với các điểm ảnh; bộ phận cấp năng lượng tạo ra điện áp thứ nhất, điện áp thứ hai thấp hơn điện áp thứ nhất, và điện áp thứ ba thấp hơn điện áp thứ nhất và cao hơn điện áp thứ hai; bộ phận tạo ra tín hiệu điều khiển tạo ra tín hiệu đồng bộ hóa xác định chu kỳ hiển thị và chu kỳ cảm biến chạm, xung nhịp

đầu vào xác định chu kỳ xung cổng trong suốt chu kỳ hiển thị và xác định chu kỳ xung của tín hiệu dòng xoay chiều (AC) trong suốt chu kỳ cảm biến chạm, và tín hiệu điều biến độ rộng xung (Pulse Width Modulation - PWM) xác định chu kỳ xung của tín hiệu AC trong suốt chu kỳ cảm biến chạm; bộ dịch chuyển mức tiếp nhận tín hiệu đồng bộ hóa, xung nhịp đầu vào, điện áp thứ nhất, điện áp thứ hai, và điện áp thứ ba để tạo ra xung nhịp đầu ra dao động giữa điện áp thứ nhất và điện áp thứ hai trong suốt chu kỳ hiển thị và dao động giữa điện áp thứ hai và điện áp thứ ba trong suốt chu kỳ cảm biến chạm; và bộ điều vận cổng cấp xung cổng dao động giữa điện áp thứ nhất và điện áp thứ hai đến các đường cổng trong suốt chu kỳ hiển thị và cung cấp tín hiệu AC dao động giữa điện áp thứ ba và điện áp thứ hai đến các đường cổng trong suốt chu kỳ cảm biến chạm.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, mà được bao gồm để tạo ra sự hiểu hơn về sáng chế và được kết hợp và cấu thành một phần bản mô tả này, thể hiện các phương án của sáng chế và cùng với phần mô tả đóng vai trò diễn giải các nguyên lý của sáng chế. Trên các hình vẽ:

Fig.1 là hình vẽ dưới dạng giản đồ thể hiện thiết bị hiển thị theo một phương án của sáng chế này;

Fig.2 là hình vẽ thể hiện một ví dụ trong đó màn hình của thiết bị hiển thị được chia thành nhiều ngăn chặn và được điều vận;

Fig.3 là hình vẽ thể hiện bộ phận điều vận cảm biến chạm, đường cảm biến, và điện cực cảm biến chạm;

Fig.4 và Fig.5 là các hình vẽ dạng sóng thể hiện phương pháp điều vận các điểm ảnh và các bộ phận cảm biến chạm của tấm nền hiển thị;

Fig.6 là sơ đồ mạch xác định của bộ dịch chuyển mức theo phương án thứ nhất của sáng chế này;

Fig.7 là hình vẽ dạng sóng thể hiện tín hiệu đầu vào/đầu ra của bộ dịch chuyển mức được thể hiện trên Fig.6;

Fig.8 là sơ đồ mạch xác định của bộ dịch chuyển mức theo phương án thứ hai của sáng chế này;

Fig.9 và Fig.10 là các sơ đồ mạch thể hiện bộ dịch chuyển mức theo phương án thứ ba của sáng chế này; và

Fig.11 là hình vẽ dạng sóng thể hiện tín hiệu đầu vào/đầu ra của bộ dịch chuyển mức được thể hiện trên Fig.10.

Mô tả chi tiết sáng chế

Các ưu điểm và các dấu hiệu của sáng chế này, và các phương pháp thực hiện của chúng sẽ được làm sáng tỏ qua các phương án sau được mô tả có dựa vào các hình vẽ kèm theo. Tuy nhiên, sáng chế này có thể được kết hợp dưới các dạng khác nhau và không cần phải được hiểu là bị hạn chế ở các phương án được trình bày trong bản mô tả này. Hơn nữa, các phương án này được đề xuất sao cho sáng chế này sẽ trở nên rõ ràng và hoàn hảo, và sẽ chuyển tải một cách đầy đủ phạm vi của sáng chế này đến các người có hiểu biết trung bình trong lĩnh vực kỹ thuật. Ngoài ra, sáng chế này chỉ được xác định bởi phạm vi của các điểm yêu cầu bảo hộ.

Hình dạng, kích thước, tỷ lệ, góc, và số được thể hiện trên các hình vẽ để mô tả các phương án của sáng chế này chỉ để làm ví dụ, và do đó, sáng chế không chỉ hạn chế ở các chi tiết được thể hiện. Các số chỉ dẫn giống nhau đề cập đến các chi tiết giống nhau suốt bản mô tả. Trong phần mô tả sau, khi việc mô tả chi tiết về chức năng hoặc kết cấu đã biết có liên quan được xác định là làm lu mờ một cách không cần thiết điểm quan trọng của sáng chế này, việc mô tả chi tiết đó sẽ được bỏ qua.

Trong trường hợp mà các thuật ngữ ‘bao gồm’, ‘có’, và ‘gồm có’ được mô tả trong bản mô tả này được sử dụng, bộ phận khác có thể được bổ sung trừ khi thuật ngữ ‘chỉ’ được sử dụng. Các thuật ngữ có dạng đơn có thể bao gồm nhiều dạng trừ khi được

đề cập ngược lại.

Trong việc tạo nên một chi tiết, chi tiết này được hiểu là bao gồm khoảng sai số mặc dù không mô tả rõ ràng.

Trong việc mô tả mối liên hệ về vị trí, ví dụ, khi hai phần được mô tả là ‘trên’, ‘bên trên’, ‘bên dưới’, và ‘ở bên cạnh’, một hoặc nhiều bộ phận cấu thành khác có thể được bố trí giữa hai bộ phận cấu thành này trừ khi các thuật ngữ ‘ngay lập tức’ hoặc ‘trực tiếp’ được sử dụng.

Sẽ được hiểu là, mặc dù các thuật ngữ “thứ nhất”, “thứ hai”, v.v. có thể được sử dụng trong bản mô tả này để mô tả các chi tiết khác nhau, các chi tiết này không cần phải bị hạn chế bởi số thứ tự của các bộ phận cấu thành hoặc tên của các bộ phận cấu thành về chức năng hoặc kết cấu.

Các phương án khác nhau của sáng chế này có thể được ghép hoặc được kết hợp một phần hoặc toàn bộ với nhau, và có thể được liên vận hành theo nhiều cách với nhau và được trình bày về mặt kỹ thuật để người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể đủ hiểu. Các phương án của sáng chế này có thể được thực hiện một cách độc lập với nhau, hoặc có thể được thực hiện cùng nhau trong mối liên hệ đồng phụ thuộc.

Thiết bị hiển thị theo sáng chế có thể được sử dụng dưới dạng thiết bị hiển thị tấm dẹt chẳng hạn như thiết bị tinh thể lỏng (Liquid Crystal Display - LCD) hoặc thiết bị hiển thị phát sáng hữu cơ, hoặc thiết bị tương tự. Theo các phương án sau, thiết bị LCD sẽ được mô tả như một ví dụ của thiết bị hiển thị tấm dẹt, nhưng sáng chế này không chỉ hạn chế ở đó. Ví dụ, sáng chế này có thể còn được áp dụng vào thiết bị hiển thị trong đó các bộ phận cảm biến chạm được gắn vào dưới dạng kiểu ô trong mảng điểm ảnh của tấm nền hiển thị.

Mảng điểm ảnh, bộ dịch chuyển mức, và bộ điều vận công của thiết bị hiển thị của sáng chế này có thể bao gồm nhiều tranzito. Mỗi tranzito có thể được sử dụng như tranzito màng mỏng (Thin Film Transistor - TFT) có kết cấu gần giống như tranzito

được tạo ra trong mảng điểm ảnh. Các tranzito có thể được sử dụng như một hoặc nhiều polysilicon nhiệt độ thấp (low temperature polysilicon - LTPS) TFT, TFT oxit, và TFT a-Si. Tranzito là thiết bị ba điện cực bao gồm cổng, nguồn, và máng. Nguồn là điện cực cấp vật mang đến tranzito. Trong tranzito, vật mang bắt đầu chạy từ nguồn. Máng là điện cực từ đó vật mang ra khỏi tranzito. Ở tranzito, vật mang bắt đầu chạy từ nguồn đến máng. Trong trường hợp tranzito kênh n (n-channel transistor - NMOS), vì vật mang là electron, điện áp nguồn thấp hơn điện áp máng sao cho các electron có thể chạy từ nguồn đến máng. Như đối với hướng của dòng điện trong tranzito kênh n (NMOS), dòng điện chạy từ máng đến nguồn. Trong trường hợp tranzito kênh p (p-channel transistor - PMOS), vì vật mang là lỗ trống, điện áp nguồn cao hơn điện áp máng sao cho các lỗ trống có thể chạy từ nguồn đến máng. Vì các lỗ trống chạy từ nguồn đến máng trong tranzito kênh p (PMOS), dòng điện chạy từ nguồn đến máng. Cần phải lưu ý là nguồn và máng của tranzito không được lắp cố định. Ví dụ, nguồn và máng có thể được thay đổi theo điện áp được áp dụng. Do đó, sáng chế này không chỉ hạn chế bởi nguồn và máng của tranzito. Trong phần mô tả sau, nguồn và máng của tranzito sẽ được đề cập như điện cực thứ nhất và điện cực thứ hai.

Tín hiệu cổng của tranzito dao động giữa điện áp mở cổng và điện áp đóng cổng. Điện áp mở cổng được thiết lập ở điện áp ở đó tranzito được bật lên, và điện áp đóng cổng được thiết lập ở điện áp ở đó tranzito được tắt. Trong trường hợp của tranzito kênh n NMOS, điện áp mở cổng có thể là điện áp cổng mức cao VGH và điện áp đóng cổng có thể là điện áp cổng mức thấp VGL thấp hơn điện áp cổng mức cao VGH. Trong trường hợp của tranzito kênh p PMOS, điện áp mở cổng có thể là điện áp cổng mức thấp VGL và điện áp đóng cổng có thể là điện áp cổng mức cao VGH.

Dưới đây, các phương án khác nhau của sáng chế này sẽ được mô tả chi tiết có dựa vào các hình vẽ kèm theo.

Fig.1 là hình vẽ dưới dạng giản đồ thể hiện thiết bị hiển thị theo một phương án của sáng chế này. Fig.2 là hình vẽ thể hiện một ví dụ trong đó màn hình của thiết bị hiển

thị được điều vận một cách phân tách bởi nhiều ngăn chặn. Fig.3 là hình vẽ thể hiện bộ điều vận cảm biến chạm, đường cảm biến, và điện cực cảm biến chạm.

Đề cập đến các hình vẽ từ Fig.1 đến Fig.3, thiết bị hiển thị theo sáng chế này bao gồm màn hiển thị 100, bộ phận cấp năng lượng 140, bộ điều vận dữ liệu 110, bộ điều vận cổng 120, bộ dịch chuyển mức 118, bộ điều vận cảm biến chạm 150, bộ điều khiển định thời 130, và bộ phận tương tự.

Màn hình của màn hiển thị 100 bao gồm các đường dữ liệu 102, các đường cổng 104 giao với các đường dữ liệu 102, và mảng điểm ảnh AA trong đó các điểm ảnh 101 được bố trí dưới dạng ma trận được xác định bởi các đường dữ liệu 102 và các đường cổng 104. Màn hình của màn hiển thị 100 còn bao gồm các bộ phận cảm biến chạm và các đường cảm biến 10 được nối với các bộ phận cảm biến chạm. Màn phân cực có thể bị dính vào mỗi trong số tấm bên trên và tấm bên dưới của màn hiển thị 100. Bộ phận phát sáng ngược (back light unit - BLU) có thể được định vị bên dưới màn hiển thị 100.

Mảng điểm ảnh AA của màn hiển thị 100 có thể được chia thành mảng TFT và mảng lọc màu. Mảng TFT có thể được tạo ra trên tấm bên trên hoặc tấm bên dưới của màn hiển thị 100. Mảng TFT bao gồm các TFT được tạo ra ở các vùng giao của các đường dữ liệu 102 và các đường cổng 104, đường cảm biến 10 được nối với các bộ phận cảm biến chạm, điện cực điểm ảnh 13 của tế bào tinh thể lỏng Clc được nạp điện áp của tín hiệu dữ liệu, bộ phận cảm biến chạm điện cực 20 mà điện áp chung Vcom và tín hiệu điều vận bộ phận cảm biến chạm được cấp, tụ điện lưu trữ Cst được nối với điện cực điểm ảnh 13 để giữ tín hiệu dữ liệu, và tín hiệu tương tự, để hiển thị hình ảnh nhập vào. Tụ điện lưu trữ được bỏ qua trên hình vẽ.

TFT được tạo ra ở điểm ảnh được bật lên theo điện áp cổng mức cao VGH của xung cổng để cấp tín hiệu dữ liệu trên đường dữ liệu 102 đến điện cực điểm ảnh 13. Trong suốt chu kỳ hiển thị trong đó tín hiệu dữ liệu của hình ảnh nhập vào được ghi vào điểm ảnh, các phân tử tinh thể lỏng của tế bào tinh thể lỏng Clc được điều vận theo hiệu điện thế giữa tín hiệu dữ liệu được áp dụng vào điện cực điểm ảnh 13 và điện áp chung

Vcom được áp dụng vào điện cực cảm biến chạm 20 để làm trễ pha của ánh sáng tới màn hiển thị.

Bộ lọc màu mảng có thể được tạo ra trên tấm bên trên hoặc tấm bên dưới của màn hiển thị 100. Mảng lọc màu bao gồm ma trận màu đen, bộ lọc màu, và bộ phận tương tự. Trong trường hợp của chế độ bộ lọc màu trên TFT (COT) hoặc TFT trên bộ lọc màu (TOC), bộ lọc màu và ma trận màu đen cùng với mảng TFT có thể được bố trí trên một tấm nền.

Các bộ phận cảm biến chạm được lắp đặt trên màn hiển thị 100 có thể được sử dụng như các bộ phận cảm biến chạm kiểu điện dung chẳng hạn như bộ phận cảm biến điện dung tương hỗ hoặc bộ phận cảm biến điện dung riêng. Điện dung riêng được tạo ra dọc theo đường dẫn của lớp đơn được tạo ra theo một hướng. Điện dung tương hỗ được tạo ra giữa hai đường dẫn trực giao. Fig.3 thể hiện bộ phận cảm biến chạm kiểu điện dung riêng, nhưng các bộ phận cảm biến chạm của sáng chế này không chỉ hạn chế ở đó.

Các bộ phận cảm biến chạm được nối điện với các điểm ảnh qua các đường cảm biến 10. Mỗi trong số các bộ phận cảm biến chạm các điện cực 20 của mỗi trong số các bộ phận cảm biến chạm có thể được nối với nhiều điểm ảnh như được thể hiện trên Fig.1 và Fig.3. Như được thể hiện trên Fig.4 và Fig.5, các điện cực cảm biến chạm 20 được nối với nhiều điểm ảnh để cấp điện áp chung Vcom đến nhiều điểm ảnh trong suốt chu kỳ hiển thị.

Một chu kỳ khung của màn hiển thị 100 được chia về mặt thời gian thành một hoặc nhiều chu kỳ hiển thị và một hoặc nhiều chu kỳ cảm biến chạm để điều vận các bộ phận cảm biến chạm và các điểm ảnh được gắn vào mảng điểm ảnh AA. Mảng điểm ảnh AA của màn hiển thị 100 có thể được điều vận theo cách phân chia thời gian bởi hai hoặc hơn hai ngăn chặn B1 đến BM như được thể hiện trên Fig.2. Mảng điểm ảnh AA của màn hiển thị 100 được điều vận về mặt phân tách thành các chu kỳ hiển thị được tách biệt với chu kỳ cảm biến chạm trong đó các bộ phận cảm biến chạm được điều vận

được đặt ở giữa. Các ngăn chặn B1 đến BM không cần được chia tách về mặt vật lý ở màn hiển thị 100.

Các ngăn chặn B1 đến BM được điều vận theo kiểu phân chia thời gian với chu kỳ cảm biến chạm được đặt ở giữa. Ví dụ, trên Fig.4, các điểm ảnh của ngăn chặn thứ nhất B1 được điều vận trong suốt chu kỳ hiển thị thứ nhất D1 để ghi dữ liệu khung dòng điện vào các điểm ảnh, và sau đó, trong suốt chu kỳ cảm biến chạm thứ nhất T1, đầu vào chạm được cảm biến ở toàn bộ màn hình. Sau chu kỳ cảm biến chạm thứ nhất T1, các điểm ảnh của ngăn chặn thứ hai B2 được điều vận trong suốt chu kỳ hiển thị thứ hai D2 để ghi dữ liệu khung dòng điện vào các điểm ảnh. Sau đó, đầu vào chạm được cảm biến ở toàn bộ màn hình trong suốt chu kỳ cảm biến chạm thứ hai T2. Trong bản mô tả này, đầu vào chạm có thể bao gồm đầu vào chạm trực tiếp của ngón tay hoặc bút kim, đầu vào chạm ở vùng lân cận, đầu vào chạm dấu vân tay, và bộ phận tương tự.

Phương pháp điều vận như vậy của bộ phận cảm biến chạm có thể làm tốc độ báo cáo chạm nhanh hơn tốc độ khung của màn hình. Tốc độ khung là tần số ở đó dữ liệu khung được cập nhật trên màn hình. Theo sơ đồ của ủy ban tiêu chuẩn vô tuyến truyền hình quốc gia (National Television Standards Committee - NTSC), tốc độ khung là 60 Hz. Theo phương pháp đường thẳng thay thế pha (Phase-Alternating Line - PAL), tốc độ khung là 50 Hz. Tốc độ báo cáo chạm là tần số ở đó các tọa độ đầu vào chạm được tạo ra. Theo sáng chế này, màn hình được chia và được điều vận ở các đơn vị của các ngăn được thiết lập trước, và bộ phận cảm biến chạm được điều vận giữa các chu kỳ hiển thị để tạo ra các tọa độ, do đó tạo ra tốc độ báo cáo chạm cần phải nhanh hơn khoảng hai lần so với tốc độ khung của màn hình để làm tăng độ nhạy chạm.

Bộ phận cấp năng lượng 140 có thể bao gồm bơm nạp, bộ hiệu chỉnh, bộ chuyển đổi giá đỡ, bộ chuyển đổi buck, và bộ phận tương tự. Dựa vào việc tiếp nhận năng lượng chính từ hệ thống chủ, bộ phận cấp năng lượng 140 tạo ra năng lượng được yêu cầu để điều khiển bộ điều khiển định thời 130, bộ điều vận dữ liệu 110, bộ điều vận cổng 120, bộ điều vận cảm biến chạm 150, và màn hiển thị 100. Bộ phận cấp năng lượng 140 có

thể đưa ra điện áp tham chiếu gama GMA, điện áp cổng mức cao VGH, và điện áp cổng mức thấp VGL, và thông số tương tự. Điện áp tham chiếu gama được chia bởi mạch chia và được chuyển đổi thành điện áp bù gama tương ứng với điện áp xám của dữ liệu điểm ảnh và được cấp đến bộ điều vận dữ liệu 110.

Bộ điều vận dữ liệu 110 tiếp nhận dữ liệu điểm ảnh của hình ảnh nhập vào được nhận từ bộ điều khiển định thời 130 trong suốt chu kỳ hiển thị. Bộ điều vận dữ liệu 110 chốt dữ liệu điểm ảnh của hình ảnh nhập vào và cấp dữ liệu điểm ảnh được chốt đến bộ chuyển đổi số sang tương tự (digital-to-analog converter - DAC). DAC của bộ điều vận dữ liệu 110 chuyển đổi dữ liệu điểm ảnh thành điện áp bù gama và đưa ra điện áp dữ liệu Vdata. Điện áp dữ liệu Vdata được đưa ra đến các đường dữ liệu 102 qua bộ đệm đầu ra. Điện áp dữ liệu Vdata được cấp đến điện cực điểm ảnh 13 qua các đường dữ liệu 102 và TFT.

Bộ điều vận cổng 120 bao gồm thanh ghi dịch mà đưa ra xung cổng được đồng bộ hóa với tín hiệu dữ liệu dưới sự điều khiển của bộ điều khiển định thời 130. Thanh ghi dịch tiếp nhận xung bắt đầu và thay đổi xung nhịp dịch (GCLK trên Fig.7) nhập vào qua bộ dịch chuyển mức 118, đưa ra xung cổng Vgate như được thể hiện trên Fig.5, và dịch chuyển xung cổng Vgate đồng bộ hóa với khoảng định thời xung nhịp dịch chuyển. Thanh ghi dịch có thể được tạo ra một cách trực tiếp trên tám nền của màn hiển thị 100 cùng với mảng TFT của mảng điểm ảnh AA. Như được thể hiện trên Fig.5, xung cổng Vgate dao động giữa điện áp cổng mức cao VGH và điện áp cổng mức thấp VGL.

Bộ điều vận cảm biến chạm 150 cấp điện áp chung Vcom, mà là điện thế tham chiếu của các điểm ảnh, đến các điện cực cảm biến chạm 20 qua các đường cảm biến 10 trong suốt chu kỳ hiển thị. Bộ điều vận cảm biến chạm 150 cấp tín hiệu điều vận cảm biến chạm đến các đường cảm biến 10 trong suốt chu kỳ cảm biến chạm để cấp điện tích đến các bộ phận cảm biến chạm. Bộ điều vận cảm biến chạm 150 xác định đầu vào chạm bằng cách xác định sự thay đổi về điện dung của bộ phận cảm biến chạm trước và sau khi nhập vào việc chạm ở mỗi trong số các bộ phận cảm biến chạm trong suốt chu kỳ

cảm biến chạm. Bộ điều vận cảm biến chạm 150 truyền thông tin tọa độ Txy bao gồm thông tin vị trí của mỗi đầu vào chạm và thông tin nhận dạng đến hệ thống chủ. Thông tin nhận dạng là thông tin để phân biệt giữa mỗi đầu vào chạm so với nhiều đầu vào chạm.

Bộ điều khiển định thời 130 truyền dữ liệu điểm ảnh của hình ảnh nhập vào được nhận từ hệ thống chủ đến bộ điều vận dữ liệu 110. Bộ điều khiển định thời 130 còn đóng vai trò như máy phát tín hiệu điều khiển điện tạo ra tín hiệu để điều khiển khoảng định thời vận hành của bộ điều vận dữ liệu 110 và bộ điều vận cổng 120 bằng cách sử dụng tín hiệu định thời được nhận đồng bộ hóa với dữ liệu điểm ảnh. Bộ điều khiển định thời 130 tạo ra tín hiệu đồng bộ hóa Tsync mà xác định chu kỳ hiển thị và chu kỳ cảm biến chạm. Như được thể hiện trên Fig.4, chu kỳ logic thứ nhất của tín hiệu đồng bộ hóa Tsync có thể xác định các chu kỳ hiển thị D1 và D2, và chu kỳ logic thứ hai có thể xác định các chu kỳ cảm biến chạm T1 và T2. Chu kỳ logic thứ nhất có thể là trị số logic cao và phần logic thứ hai có thể là trị số logic thấp, nhưng sáng chế này không bị hạn chế ở đó.

Tín hiệu điều khiển khoảng định thời cổng đưa ra từ bộ điều khiển định thời 130 được chuyển đổi về mức điện áp qua bộ dịch chuyển mức 118 và nhập vào thanh ghi dịch. Tín hiệu điều khiển khoảng định thời cổng bao gồm xung bắt đầu, xung nhịp dịch chuyển cổng TGCLK, và tín hiệu tương tự. Xung nhịp dịch chuyển đầu vào TGCLK được tạo ra bởi bộ điều khiển định thời 130 là xung nhịp dịch của bộ dịch chuyển mức 118. Xung bắt đầu điều khiển khoảng định thời đầu ra thứ nhất dưới dạng tín hiệu nhập vào của thanh ghi dịch. Xung nhịp dịch chuyển đầu vào TGCLK điều khiển khoảng định thời thay đổi đầu ra của thanh ghi dịch.

Bộ dịch chuyển mức 118 thay đổi độ rộng dao động của tín hiệu điều khiển khoảng định thời cổng được nhận từ bộ điều khiển định thời 130 đến điện áp cổng mức cao VGH và điện áp cổng mức thấp VGL và cấp chúng đến thanh ghi dịch của bộ điều vận cổng 120. Như được thể hiện trên Fig.6 và Fig.7, bộ dịch chuyển mức 118 chuyển

đổi điện áp cổng mức thấp VGL được cấp từ bộ phận cấp năng lượng 140 thành điện áp AC để tạo ra tín hiệu điều vận không tải LFD cần phải được áp dụng vào các đường cổng 104.

Hệ thống chủ có thể là bất kỳ trong số hệ thống vô tuyến truyền hình, hộp giải mã tín hiệu truyền hình, hệ thống điều hướng, máy tính cá nhân (Personal Computer - PC), hệ thống rạp hát tại nhà, thiết bị di động, và thiết bị cầm tay. Trong trường hợp thiết bị di động hoặc thiết bị cầm tay, bộ điều vận dữ liệu 110, bộ điều khiển định thời 130, bộ phận cấp năng lượng 140, và bộ điều vận cảm biến chạm 150 có thể được tích hợp trong một mạch tích hợp điều vận (Integrated Circuit - IC).

Hệ thống chủ chuyển đổi dữ liệu video kỹ thuật số của hình ảnh nhập vào thành hình dạng thích hợp để hiển thị trên màn hiển thị 100. Hệ thống chủ truyền tín hiệu định thời, cùng với dữ liệu video kỹ thuật số của hình ảnh nhập vào, đến bộ điều khiển định thời 130. Hệ thống chủ có thể thực hiện ứng dụng kết hợp với các tọa độ nhập vào chạm Txy được nhận từ bộ điều vận cảm biến chạm 150.

Như được thể hiện trên Fig.3, bộ điều vận cảm biến chạm 150 bao gồm bộ ghép kênh (multiplexer - MUX) 121, bộ phận cảm biến 122, và bộ phận thực hiện thuật toán 123. MUX 121 lựa chọn một cách liên tiếp các đường cảm biến 10 được nối với bộ phận cảm biến 122 dưới sự điều khiển của bộ phận thực hiện thuật toán 123. MUX 121 có thể một cách liên tiếp làm giảm số lượng của các kênh của bộ phận cảm biến 122 bằng cách nối một cách liên tiếp các đường cảm biến 10 vào bộ phận cảm biến 122 phản ứng lại tín hiệu điều khiển MUX từ bộ phận thực hiện thuật toán 123 trong suốt chu kỳ cảm biến chạm. MUX 121 cấp điện áp chung Vcom đến các đường cảm biến 10 trong suốt chu kỳ hiển thị. MUX 121 cấp tín hiệu điều vận cảm biến chạm đến các đường cảm biến 10 trong suốt chu kỳ cảm biến chạm.

Bộ phận cảm biến 122 cấp tín hiệu điều vận cảm biến chạm Vtouch đến các điện cực cảm biến chạm 20 qua MUX 121 và các đường cảm biến 10 để nạp các bộ phận cảm biến chạm, khuếch đại và hợp nhất lượng nạp của các bộ phận cảm biến chạm được

nhận qua đường cảm biến 10 được nối với bộ phận cảm biến chạm qua bộ phận cảm biến chạm 121, chuyển đổi chúng thành số để cảm biến sự thay đổi về điện dung trước và sau khi việc chạm nhập vào. Nhằm mục đích này, bộ phận cảm biến 122 bao gồm bộ phận truyền nạp (hoặc bộ truyền nạp) để cấp tín hiệu điều vận cảm biến chạm đến đường cảm biến 10, bộ khuếch đại để khuếch đại điện áp trên đường cảm biến 10, mạch tích phân để tích lũy điện áp đầu ra của bộ khuếch đại, và bộ chuyển đổi tương tự sang số (analog-to-digital converter - ADC) để chuyển đổi điện áp của mạch tích phân thành dữ liệu số. Dữ liệu số đưa ra từ ADC được truyền đến phần thực hiện thuật toán 123, khi dữ liệu chạm thô (dưới đây, được gọi là “dữ liệu chạm”) thể hiện sự thay đổi về điện dung của bộ phận cảm biến chạm trước và sau khi việc chạm nhập vào.

Bộ phận thực hiện thuật toán 123 so sánh dữ liệu chạm được nhận từ bộ phận cảm biến 122 với giá trị ngưỡng được thiết lập trước để phát hiện dữ liệu chạm cao hơn giá trị ngưỡng, tạo ra các tọa độ nhập vào chạm Txy của mỗi việc chạm nhập vào hệ thống chủ. Bộ phận thực hiện thuật toán 123 có thể được sử dụng như bộ phận vi điều khiển (Micro-Controller Unit - MCU).

Fig.4 và Fig.5 là các hình vẽ dạng sóng thể hiện phương pháp điều vận các điểm ảnh và các bộ phận cảm biến chạm của màn hiển thị 100.

Đề cập đến Fig.4 và Fig.5, một chu kỳ khung có thể được chia về mặt thời gian thành các chu kỳ hiển thị D1 và D2 và các chu kỳ cảm biến chạm T1 và T2. Khi tốc độ khung hiển thị là 60 Hz, một chu kỳ khung gần như bằng 16,7 ms. Mỗi trong số các chu kỳ cảm biến chạm T1 và T2 được cấp phát giữa các chu kỳ hiển thị D1 và D2.

Bộ điều vận dữ liệu 110 và bộ điều vận công 120 ghi dữ liệu khung dòng điện vào các điểm ảnh của ngăn chặn thứ nhất B1 trong suốt chu kỳ hiển thị thứ nhất D1 để cập nhật hình ảnh được tái tạo trong ngăn chặn thứ nhất B1 với dữ liệu khung dòng điện. Trong suốt chu kỳ hiển thị thứ nhất D1, các điểm ảnh của ngăn chặn khác ngoại trừ ngăn chặn thứ nhất B1 giữ dữ liệu khung nêu trên. Bộ điều vận cảm biến chạm 150 cấp điện áp chung Vcom đến các bộ phận cảm biến chạm trong suốt chu kỳ hiển thị thứ nhất D1.

Bộ điều vận cảm biến chạm 150 điều vận một cách liên tiếp toàn bộ bộ phận cảm biến chạm ở màn hình trong suốt chu kỳ cảm biến chạm thứ nhất T1 để cảm biến việc chạm nhập vào. Bộ điều vận cảm biến chạm 150 phân tích dữ liệu chạm thu được từ các bộ phận cảm biến chạm trong suốt chu kỳ cảm biến chạm thứ nhất T1 để tạo ra dữ liệu báo cáo chạm bao gồm các tọa độ nhập vào chạm Txy và thông tin nhận dạng của mỗi việc chạm nhập vào, và truyền dữ liệu báo cáo chạm được tạo ra đến hệ thống chủ.

Bộ điều vận dữ liệu 110 và bộ điều vận cổng 120 ghi dòng điện dữ liệu khung vào các điểm ảnh của ngăn chặn thứ hai B2 trong suốt chu kỳ hiển thị thứ hai D2 và cập nhật hình ảnh được tái tạo trong ngăn chặn thứ hai B2 với dòng điện dữ liệu khung. Trong suốt chu kỳ hiển thị thứ hai D2, các điểm ảnh của các ngăn chặn khác ngoại trừ ngăn chặn thứ hai B2 giữ dữ liệu khung nêu trên. Bộ điều vận cảm biến chạm 150 cấp điện áp chung Vcom, mà là điện áp chung của các điểm ảnh, đến các bộ phận cảm biến chạm trong suốt chu kỳ hiển thị thứ hai D2.

Bộ điều vận cảm biến chạm 150 điều vận một cách liên tiếp toàn bộ bộ phận cảm biến chạm ở màn hình trong suốt chu kỳ cảm biến chạm thứ hai T2 để cảm biến việc chạm nhập vào. Bộ điều vận cảm biến chạm 150 phân tích dữ liệu chạm thu được từ các bộ phận cảm biến chạm trong suốt chu kỳ cảm biến chạm thứ hai T2 để tạo ra dữ liệu báo cáo chạm bao gồm thông tin tọa độ và thông tin nhận dạng của mỗi việc chạm nhập vào, và truyền dữ liệu báo cáo chạm được tạo ra đến hệ thống chủ.

Trong suốt chu kỳ cảm biến chạm, tín hiệu điều vận không tải LFD được áp dụng vào các đường cảm biến 10, các đường dữ liệu 102, và các đường cổng 104 mà không được nối với bộ phận cảm biến. Tín hiệu điều vận không tải LFD có thể được tạo ra với pha giống như pha của tín hiệu điều vận cảm biến chạm Vtouch và điện áp ΔV_{touch} của tín hiệu điều vận không tải LFD có thể được thiết lập đến điện áp giống như điện áp của tín hiệu điều vận cảm biến chạm. Do đó, tín hiệu điều vận cảm biến chạm Vtouch và tín hiệu điều vận không tải LFD cùng pha với nhau và độ chênh về điện áp dao động bằng nhau.

Trên Fig.5, $\Delta V_{\text{touch}} = \Delta V_d = \Delta V_g$. ΔV_d là điện áp của tín hiệu điều vận không tải LFD được áp dụng vào các đường dữ liệu 102, và ΔV_g là điện áp của tín hiệu điều vận không tải LFD được áp dụng vào các đường cổng 104. Trong mỗi trong số điện dung ký sinh giữa đường dữ liệu 102 và bộ phận cảm biến chạm, điện dung ký sinh giữa đường cổng 104 và bộ phận cảm biến chạm, và điện dung ký sinh giữa các đường cảm biến 10 trong suốt các chu kỳ cảm biến chạm T1 và T2, không có hiệu điện thế bất chéo điện dung ký sinh, và do đó, điện dung ký sinh ảnh hưởng đến các đường cảm biến 10 trong suốt các chu kỳ cảm biến chạm T1 và T2 có thể được giảm thiểu. Khi điện dung ký sinh của các đường cảm biến 10 được giảm thiểu, độ nhạy của việc cảm biến chạm có thể được cải thiện do nhiễu được áp dụng vào đường cảm biến 10 qua điện dung ký sinh được làm giảm.

Fig.6 là sơ đồ chi tiết mạch của bộ dịch chuyển mức 118 theo phương án của sáng chế này. Fig.7 là hình vẽ dạng sóng thể hiện các tín hiệu đầu vào/đầu ra của bộ dịch chuyển mức được thể hiện trên Fig.6.

Đề cập đến Fig.6 và Fig.7, bộ dịch chuyển mức 118 bao gồm nhiều tranzito M1 đến M8. các tranzito thứ nhất, thứ ba, và thứ sáu M1 và M3 đến M6 có thể được sử dụng như các tranzito kênh n và các tranzito thứ hai, thứ bảy và thứ tám M2, M7, và M8 có thể được sử dụng như các tranzito kênh p.

Bộ dịch chuyển mức 118 tiếp nhận tín hiệu đồng bộ hóa Tsync và xung nhịp dịch đầu vào TGCLK từ bộ điều khiển định thời 130. Tín hiệu đồng bộ hóa Tsync xác định các chu kỳ hiển thị D1 và D2 và các chu kỳ cảm biến chạm T1 và T2. Xung nhịp dịch đầu vào TGCLK xác định chu kỳ xung cổng trong suốt chu kỳ hiển thị D1 và xác định chu kỳ xung của tín hiệu điều vận không tải trong suốt các chu kỳ cảm biến chạm T1 và T2.

Bộ dịch chuyển mức 118 tiếp nhận điện áp cổng mức cao VGH, điện áp cổng mức thấp thứ nhất VGL, và điện áp cổng mức thấp thứ hai VGL_H từ bộ phận cấp năng lượng 140. VGH cao hơn VGL và VGL_H. VGL_H cao hơn VGL. Tụ điện ổn định

CVGL được nối với đường VGL của bộ dịch chuyển mức 118.

Xung cổng dao động giữa VGH và VGL được áp dụng vào các đường cổng 104 trong suốt các chu kỳ hiển thị D1 và D2. Tín hiệu điều vận không tải LFD dao động giữa VGL_H và VGL được áp dụng vào các đường cổng 104 trong suốt các chu kỳ cảm biến chạm T1 và T2. Hiệu điện thế giữa VGL_H và VGL bằng ΔV_{touch} trên Fig.5.

Tranzito thứ nhất M1 là tranzito kéo lên mà được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H trong suốt chu kỳ hiển thị D1 và D2 để nạp điện áp của nút đầu ra với VGH. Tranzito thứ nhất M1 được tắt khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt chu kỳ hiển thị D1 và D2 cần phải được phân tách so với nút đầu ra. Tranzito thứ nhất M1 được tắt và được phân tách so với nút đầu ra trong suốt các chu kỳ cảm biến chạm T1 và T2. Tranzito thứ nhất M1 bao gồm cổng được nối với điện cực thứ nhất của tranzito thứ tư M4, điện cực thứ nhất được nối với nút VGH mà VGH được áp dụng vào đó, và điện cực thứ hai được ghép với nút đầu ra. Xung nhịp dịch đưa ra GCLK ở nút đầu ra được nhập vào thanh ghi dịch của bộ điều vận cổng 120. Bộ điều vận cổng 120 cấp dạng sóng của xung nhịp dịch đầu ra GCLK được nhập vào thanh ghi dịch, đến đường cổng 104.

Tranzito thứ hai M2 là tranzito kéo xuống được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt chu kỳ hiển thị D1 và D2 để phóng điện áp của nút đầu ra đến VGL. Tranzito thứ hai M2 bị tắt khi xung nhịp dịch đầu vào TGCLK là điện áp logic cao H trong suốt các chu kỳ hiển thị D1 và D2 để được phân tách so với nút đầu ra. Tranzito thứ hai M2 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt chu kỳ cảm biến chạm T1 và T2 để phóng nút đầu ra đến VGL, và tắt khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H. Tranzito thứ hai M2 bao gồm cổng được nối với nút giữa các tranzito thứ sáu, thứ bảy, và thứ tám M6, M7, và M8, điện cực thứ nhất được nối với nút đầu ra, và điện cực thứ hai được nối với nút VGL mà VGL được áp dụng vào đó.

Tranzito thứ ba M3 được phân tách khỏi nút đầu ra bất chấp điện áp của xung

nhịp dịch đầu vào TGCLK trong suốt các chu kỳ hiển thị D1 và D2. Tranzito thứ ba M3 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H trong suốt chu kỳ cảm biến chạm T1 và T2 để nạp nút đầu ra vào VGL_H và bị tắt khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L. Tranzito thứ ba M3 bao gồm cổng được nối với điện cực thứ hai của tranzito thứ tám M8, điện cực thứ nhất được nối với nút đầu ra, và điện cực thứ hai được nối với nút VGL_H mà VGL_H được áp dụng vào đó.

Tranzito thứ tư M4 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H trong suốt các chu kỳ hiển thị D1 và D2 để bật tranzito thứ nhất T1. Tranzito thứ tư M4 làm giảm điện áp cổng của tranzito thứ nhất M1 đến điện áp logic mức thấp của xung nhịp dịch đầu vào TGCLK khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2. Ngoài ra, tranzito thứ tư M4 làm giảm điện áp cổng của tranzito thứ nhất M1 đến điện áp logic mức thấp L của tín hiệu đồng bộ hóa Tsync trong suốt các chu kỳ cảm biến chạm T1 và T2. Tranzito thứ tư M4 bao gồm cổng mà tín hiệu đồng bộ hóa Tsync được nhập vào đó và được nối với cổng của tranzito thứ năm M5, điện cực thứ nhất được nối với cổng của tranzito thứ nhất M1, và điện cực thứ hai được nối với nút giữa điện cực thứ hai của tranzito thứ năm M5 và điện cực thứ nhất của tranzito thứ sáu M6. Do tranzito thứ tư M4, xung nhịp dịch đầu vào TGCLK có thể ở điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2 hoặc tranzito thứ nhất T1 bị tắt trong suốt các chu kỳ cảm biến chạm T1 và T2.

Tranzito thứ năm M5 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H trong suốt các chu kỳ hiển thị D1 và D2 để bật tranzito thứ tư T4. Tranzito thứ năm M5 làm giảm điện áp cổng của tranzito thứ tư M4 đến điện áp logic mức thấp L của xung nhịp dịch đầu vào TGCLK khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2. Ngoài ra, tranzito thứ năm M5 bị tắt nhờ điện áp logic mức thấp L của tín hiệu đồng bộ hóa Tsync trong suốt các chu kỳ cảm biến chạm T1 và T2. Tranzito thứ năm M5 bao gồm cổng mà tín hiệu

đồng bộ hóa Tsync được nhập vào đó và được nối với cổng của tranzito thứ tư M4, điện cực thứ nhất mà xung nhịp dịch đầu vào TGCLK được nhập vào đó từ bộ điều khiển định thời 130, và điện cực thứ hai được nối với nút giữa điện cực thứ hai của tranzito thứ tư M4 và điện cực thứ nhất của tranzito thứ sáu M6.

Tranzito thứ sáu M6 được bật lên trong suốt các chu kỳ hiển thị D1 và D2 và bị tắt trong suốt các chu kỳ cảm biến chạm T1 và T2. Tranzito thứ sáu M6 bao gồm cổng mà tín hiệu đồng bộ hóa Tsync được nhập vào đó và được nối với các cổng của các tranzito thứ tư, thứ năm và thứ bảy M4, M5 và M7, điện cực thứ nhất được nối giữa điện cực thứ hai của tranzito thứ tư M4 và điện cực thứ hai của tranzito thứ năm M5, và điện cực thứ hai được nối với nút giữa điện cực thứ hai của tranzito thứ bảy M7 và điện cực thứ nhất của tranzito thứ tám M8.

Tranzito thứ bảy M7 được duy trì ở trạng thái TẮT (OFF) trong suốt các chu kỳ hiển thị D1 và D2 và được bật lên trong suốt các chu kỳ cảm biến chạm T1 và T2 để cấp điện áp của xung nhịp dịch đầu vào TGCLK từ bộ điều khiển định thời 130 đến điện cực thứ hai của tranzito thứ sáu M6 và điện cực thứ nhất của tranzito thứ tám M8. Tranzito thứ bảy M7 bao gồm cổng mà tín hiệu đồng bộ hóa Tsync được nhập vào đó, điện cực thứ nhất mà xung nhịp dịch đầu vào TGCLK được nhập vào, và điện cực thứ hai được nối với nút giữa điện cực thứ hai của tranzito thứ sáu M6 và điện cực thứ nhất của tranzito thứ tám M8.

Tranzito thứ tám M8 được duy trì ở trạng thái TẮT trong suốt các chu kỳ hiển thị D1 và D2 và được bật lên trong suốt các chu kỳ cảm biến chạm T1 và T2 để cấp điện áp của xung nhịp dịch đầu vào TGCLK từ bộ điều khiển định thời 130 đến cổng của tranzito thứ ba M3. Tranzito thứ tám M8 bao gồm cổng mà tín hiệu đồng bộ hóa Tsync được nhập vào đó, điện cực thứ nhất mà xung nhịp dịch đầu vào TGCLK được nhập vào qua tranzito thứ bảy M7, và điện cực thứ hai được nối với cổng của tranzito thứ ba M3.

Trong bộ dịch chuyển mức 118, các tranzito thứ nhất, thứ tư, và thứ năm M1, M4, và M5 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H

trong suốt các chu kỳ hiển thị D1 và D2. Trong bản mô tả này, điện áp của nút đầu ra được nạp như VGH. Trong bộ dịch chuyển mức 118, các tranzito thứ hai, thứ năm, và thứ sáu M2, M5, và M6 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2. Trong bản mô tả này, điện áp của nút đầu ra được phóng đến VGL.

Trong bộ dịch chuyển mức 118, các tranzito thứ ba, thứ bảy, và thứ tám M3, M7, và M8 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức cao H trong suốt các chu kỳ cảm biến chạm T1 và T2. Trong bản mô tả này, điện áp của nút đầu ra được nạp đến VGL_H. Trong bộ dịch chuyển mức 118, các tranzito thứ hai, thứ bảy, và thứ tám M2, M7, và M8 được bật lên khi xung nhịp dịch đầu vào TGCLK là điện áp logic mức thấp L trong suốt các chu kỳ cảm biến chạm T1 và T2. Trong bản mô tả này, điện áp của nút đầu ra được phóng đến VGL.

Xung nhịp dịch đầu ra GCLK đưa ra từ bộ dịch chuyển mức 118 được cấp đến đường cổng 104 qua thanh ghi dịch của bộ điều vận cổng 120. Xung nhịp dịch đầu ra GCLK đưa ra từ bộ dịch chuyển mức 118 bao gồm dạng sóng chẳng hạn như xung cổng được tạo ra trong suốt các chu kỳ hiển thị D1 và D2 và dạng sóng chẳng hạn như tín hiệu điều vận không tải LFD được tạo ra trong suốt các chu kỳ cảm biến chạm T1 và T2 như được thể hiện trên Fig.7. Do đó, xung nhịp dịch đầu ra GCLK đưa ra từ bộ dịch chuyển mức 118 bao gồm xung cổng mà dao động giữa VGH và VGL và bao gồm tín hiệu điều vận không tải LFD mà dao động giữa VGL_H và VGL.

Fig.8 là sơ đồ mạch thể hiện phương án khác của bộ dịch chuyển mức được thể hiện trên Fig.6.

Đề cập đến Fig.8, bộ dịch chuyển mức 118 bao gồm tranzito thứ nhất đến tranzito thứ ba M1 đến M3 và mạch logic để điều khiển các tranzito M1 đến M3 theo các tín hiệu nhập vào TSYNC và TGCLK. Tranzito thứ nhất M1 có thể được sử dụng như tranzito kênh p. Tranzito thứ hai và tranzito thứ ba M2 và M3 có thể được sử dụng như các tranzito kênh n.

Mạch logic bao gồm nhiều cổng AND 71, 74 và 76 và các bộ đảo điện 72, 73, và 75. Mạch logic bao gồm mạch logic thứ nhất để điều khiển tranzito thứ nhất M1, mạch logic thứ hai để điều khiển tranzito thứ hai M2, và mạch logic thứ ba để điều khiển tranzito thứ ba M3.

Tranzito thứ nhất M1 được bật lên trong suốt chu kỳ xung công của các chu kỳ hiển thị D1 và D2 phản ứng với tín hiệu đầu ra từ mạch logic thứ nhất để nạp điện áp của nút đầu ra của bộ dịch chuyển mức 118 đến VGH. Tranzito thứ hai M2 được bật lên trong suốt chu kỳ VGL của các chu kỳ hiển thị D1 và D2 loại trừ chu kỳ xung công và chu kỳ VGL của các chu kỳ cảm biến chạm T1 và T2 loại trừ chu kỳ xung của tín hiệu điều vận không tải (LFD) phản ứng lại tín hiệu đầu ra từ mạch logic thứ hai, để phóng điện áp của nút đầu ra đến VGL. Tranzito thứ ba M3 được bật lên trong suốt chu kỳ xung của tín hiệu điều vận không tải LFD ở các chu kỳ cảm biến chạm T1 và T2 phản ứng lại tín hiệu đầu ra từ mạch logic thứ ba, để nạp nút đầu ra vào VGL_H.

Xung công dao động giữa VGH và VGL được áp dụng vào các đường cổng 104 trong suốt các chu kỳ hiển thị D1 và D2. Tín hiệu điều vận không tải LFD dao động giữa VGL_H và VGL được áp dụng vào các đường cổng 104 trong suốt các chu kỳ cảm biến chạm T1 và T2. Hiệu điện thế giữa VGL_H và VGL bằng ΔV_{touch} trên Fig.5.

Mạch logic thứ nhất bao gồm cổng AND thứ nhất 71 và bộ đảo điện thứ nhất 72. Cổng AND thứ nhất 71 và bộ đảo điện thứ nhất 72 tranzito thứ nhất M1 bằng cách tạo ra tín hiệu VÀ đảo ngược của tín hiệu đồng bộ hóa Tsync và xung nhịp dịch đầu vào TGCLK. Cổng AND thứ nhất 71 đưa ra kết quả của phép toán AND (ANDing) tín hiệu đồng bộ hóa Tsync và xung nhịp dịch đầu vào TGCLK. Tín hiệu đồng bộ hóa Tsync được tạo ra với điện áp logic mức cao H trong suốt các chu kỳ hiển thị D1 và D2 và xung nhịp dịch đầu vào TGCLK dao động một cách lặp lại giữa điện áp logic mức cao H và điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2 và các chu kỳ cảm biến chạm T1 và T2. Cổng AND thứ nhất 71 đưa ra tín hiệu xung nhịp cùng pha với xung nhịp dịch đầu vào TGCLK trong suốt các chu kỳ hiển thị D1 và D2 và duy trì

điện áp logic mức thấp L trong suốt các chu kỳ cảm biến chạm T1 và T2. Bộ đảo điện thứ nhất 72 đảo ngược tín hiệu đầu ra từ cổng AND thứ nhất 71 và áp dụng nó vào cổng của tranzito thứ nhất M1. Tín hiệu đầu ra từ bộ đảo điện thứ nhất 72 được tạo ra như tín hiệu xung nhịp ngoài pha của xung nhịp dịch đầu vào TGCLK trong suốt các chu kỳ hiển thị D1 và D2 và duy trì điện áp logic mức cao H trong suốt các chu kỳ cảm biến chạm T1 và T2. Do đó, cổng AND thứ nhất 71 và bộ đảo điện thứ nhất 72 xác định chu kỳ VGH của xung nhịp dịch đầu ra GCLK trong suốt các chu kỳ hiển thị D1 và D2.

Vì tranzito thứ nhất M1 là tranzito kênh p, tranzito thứ nhất M1 được bật lên khi điện áp nguồn-cổng Vsg cao hơn điện áp ngưỡng. Do đó, tranzito thứ nhất M1 được bật lên khi tín hiệu đầu ra từ bộ đảo điện thứ nhất 72 là điện áp logic mức thấp L, để nạp nút đầu ra vào VGH. Tranzito thứ nhất M1 bao gồm cổng được nối với thiết bị đầu cuối thứ nhất của bộ đảo điện thứ nhất 71, điện cực thứ nhất được nối với nút VGH, và điện cực thứ hai được nối với nút đầu ra. Xung nhịp dịch đưa ra GCLK ở nút đầu ra được nhập vào thanh ghi dịch của bộ điều vận cổng 120. Bộ điều vận cổng 120 cấp dạng sóng của xung nhịp dịch đầu ra GCLK được nhập vào thanh ghi dịch, đến đường cổng.

Mạch logic thứ ba bao gồm bộ đảo điện thứ hai 73 và cổng AND thứ hai 74. Bộ đảo điện thứ hai 73 đảo ngược tín hiệu đồng bộ hóa TSYNC. Cổng AND thứ hai 74 đưa ra kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ hai 73 và xung nhịp dịch đầu vào TGCLK. Do đó, cổng AND thứ hai 73 và cổng AND thứ hai 74 xác định chu kỳ VGH_H của xung nhịp dịch đầu ra GCLK trong suốt các chu kỳ cảm biến chạm T1 và T2.

Vì tranzito thứ ba M3 là tranzito kênh n, tranzito thứ nhất M3 được bật lên khi điện áp nguồn-cổng Vsg cao hơn điện áp ngưỡng. Do đó, tranzito thứ ba M3 được bật lên ở mỗi chu kỳ VGL_H của các chu kỳ cảm biến chạm T1 và T2 phản ứng lại tín hiệu đầu ra từ mạch logic thứ ba trong suốt các chu kỳ cảm biến chạm T1 và T2, do đó nạp nút đầu ra vào VGL_H. Tranzito thứ ba M3 bao gồm cổng được nối với thiết bị đầu cuối đầu ra của cổng AND thứ hai 74, điện cực thứ nhất được nối với nút đầu ra, và điện cực

thứ hai được nối với nút VGL_H mà VGL_H được áp dụng vào đó.

Mạch logic thứ hai bao gồm bộ đảo điện thứ ba 75 và cổng AND thứ ba 76. Mạch logic thứ hai tiếp nhận tín hiệu đầu ra từ mạch logic thứ nhất và tín hiệu đầu ra từ mạch logic thứ hai. Bộ đảo điện thứ ba 75 đảo ngược tín hiệu đầu ra từ cổng AND thứ hai 74. Cổng AND thứ ba 76 áp dụng kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ nhất 72 và tín hiệu đầu ra từ bộ đảo điện thứ ba 75 vào cổng của tranzito thứ hai M2 để điều khiển tranzito thứ hai M2.

Vì tranzito thứ hai M2 là tranzito kênh n, tranzito thứ hai M2 được bật lên khi điện áp nguồn-cổng Vsg cao hơn điện áp ngưỡng. Do đó, tranzito thứ hai M2 được bật lên khi tín hiệu đầu ra từ cổng AND thứ ba 76 là điện áp logic mức cao H, để phóng nút đầu ra đến VGL. Tranzito thứ hai M2 bao gồm cổng được nối với thiết bị đầu cuối đầu ra của cổng AND thứ ba 76, điện cực thứ nhất được nối với nút đầu ra, và điện cực thứ hai được nối với nút VGL.

Fig.9 và Fig.10 là các sơ đồ mạch thể hiện một cách cụ thể bộ dịch chuyển mức theo phương án thứ ba của sáng chế này. Fig.11 là hình vẽ dạng sóng thể hiện các tín hiệu đầu vào/đầu ra của bộ dịch chuyển mức được thể hiện trên Fig.10.

Đề cập đến các hình vẽ từ Fig.9 đến Fig.11, bộ dịch chuyển mức 118 tiếp nhận VGH, VGL, và VGL_H từ bộ phận cấp năng lượng 140. Bộ dịch chuyển mức 118 tiếp nhận tín hiệu đồng bộ hóa Tsync, xung nhịp dịch đầu vào TGCLK, và tín hiệu PWM TPWM từ bộ điều khiển định thời 130. Tín hiệu đồng bộ hóa Tsync xác định các chu kỳ hiển thị D1 và D2 và các chu kỳ cảm biến chạm T1 và T2. Xung nhịp dịch đầu vào TGCLK xác định chu kỳ xung cổng trong suốt chu kỳ hiển thị D1 và xác định chu kỳ xung của tín hiệu điều vận không tải trong suốt các chu kỳ cảm biến chạm T1 và T2. Tín hiệu PWM TPWM được duy trì ở điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2 và được tạo ra dưới dạng tín hiệu AC dao động giữa điện áp logic mức cao H và điện áp logic mức thấp L trong suốt các chu kỳ cảm biến chạm T1 và T2. Do đó, tín hiệu PWM TPWM xác định chu kỳ xung của tín hiệu điều vận không tải LFD trong

suốt các chu kỳ cảm biến chạm T1 và T2. Pha của tín hiệu PWM TPWM được tạo ra như tín hiệu AC trong suốt chu kỳ cảm biến chạm TPWM giống như chu kỳ của tín hiệu điều vận không tải LFD.

Bộ dịch chuyển mức 118 bao gồm tranzito thứ nhất đến tranzito thứ ba M1 đến M3 và mạch logic để điều khiển các tranzito M1 đến M3 theo các tín hiệu đầu vào TSYNC, TGCLK, và TPWM. Tranzito thứ nhất M1 có thể được sử dụng như tranzito kênh p. Tranzito thứ hai và tranzito thứ ba M2 và M3 có thể được sử dụng như các tranzito kênh n.

Mạch logic bao gồm nhiều cổng AND 81, 85 và 90 và các bộ đảo điện 84, 86, và 89. Mạch logic bao gồm mạch logic thứ nhất để điều khiển tranzito thứ nhất M1, mạch logic thứ hai để điều khiển tranzito thứ hai M2, và mạch logic thứ ba để điều khiển tranzito thứ ba M3.

Tranzito thứ nhất M1 được bật lên trong suốt chu kỳ xung cổng của các chu kỳ hiển thị D1 và D2 phản ứng lại tín hiệu đầu ra từ mạch logic thứ nhất, để nạp điện áp của nút đầu ra của bộ dịch chuyển mức 118 đến VGH. Tranzito thứ hai M2 được bật lên trong suốt chu kỳ VGL của các chu kỳ hiển thị D1 và D2 loại trừ chu kỳ xung cổng AND chu kỳ VGL của các chu kỳ cảm biến chạm T1 và T2 loại trừ chu kỳ xung của tín hiệu điều vận không tải LFD phản ứng lại tín hiệu đầu ra từ mạch logic thứ hai, để phóng điện áp của nút đầu ra đến VGL. Tranzito thứ ba M3 được bật lên trong suốt chu kỳ xung của tín hiệu điều vận không tải LFD ở các chu kỳ cảm biến chạm T1 và T2 phản ứng lại tín hiệu đầu ra từ mạch logic thứ ba, để nạp nút đầu ra vào VGL_H.

Xung cổng dao động giữa VGH và VGL được áp dụng vào các đường cổng 104 trong suốt các chu kỳ hiển thị D1 và D2. Tín hiệu điều vận không tải LFD dao động giữa VGL_H và VGL được áp dụng vào các đường cổng 104 trong suốt các chu kỳ cảm biến chạm T1 và T2. Hiệu điện thế giữa VGL_H và VGL bằng ΔV_{touch} trên Fig.5.

Mạch logic thứ nhất bao gồm cổng AND thứ nhất 81 và bộ đảo điện thứ nhất 82. Cổng AND thứ nhất 81 và bộ đảo điện thứ nhất 82 điều khiển tranzito thứ nhất M1 bằng

cách tạo ra tín hiệu VÀ đảo ngược của tín hiệu đồng bộ hóa Tsync và xung nhịp dịch đầu vào TGCLK. Cổng AND thứ nhất 81 đưa ra kết quả của phép toán AND tín hiệu đồng bộ hóa Tsync và xung nhịp dịch đầu vào TGCLK. Tín hiệu đồng bộ hóa Tsync được tạo ra với điện áp logic mức cao H trong suốt các chu kỳ hiển thị D1 và D2 và xung nhịp dịch đầu vào TGCLK dao động một cách lặp lại giữa điện áp logic mức cao H và điện áp logic mức thấp L trong suốt các chu kỳ hiển thị D1 và D2 và các chu kỳ cảm biến chạm T1 và T2. Cổng AND thứ nhất 81 đưa ra tín hiệu xung nhịp cùng pha với xung nhịp dịch đầu vào TGCLK trong suốt các chu kỳ hiển thị D1 và D2 và duy trì điện áp logic mức thấp L trong suốt các chu kỳ cảm biến chạm T1 và T2. Bộ đảo điện thứ nhất 82 đảo ngược tín hiệu đầu ra từ cổng AND thứ nhất 81 và áp dụng nó vào cổng của tranzito thứ nhất M1. Tín hiệu đầu ra từ bộ đảo điện thứ nhất 82 được tạo ra như tín hiệu xung nhịp ngoài pha của xung nhịp dịch đầu vào TGCLK trong suốt các chu kỳ hiển thị D1 và D2 và duy trì điện áp logic mức cao H trong suốt các chu kỳ cảm biến chạm T1 và T2. Do đó, cổng AND thứ nhất 81 và bộ đảo điện thứ nhất 82 xác định chu kỳ VGH của xung nhịp dịch đầu ra GCLK trong suốt các chu kỳ hiển thị D1 và D2.

Vì tranzito thứ nhất M1 là tranzito kênh p, tranzito thứ nhất M1 được bật lên khi điện áp nguồn-cổng Vsg cao hơn điện áp ngưỡng. Do đó, tranzito thứ nhất M1 được bật lên khi tín hiệu đầu ra từ bộ đảo điện thứ nhất 82 là điện áp logic mức thấp L, để nạp nút đầu ra vào VGH. Tranzito thứ nhất M1 bao gồm cổng được nối với thiết bị đầu cuối đầu ra của bộ đảo điện thứ nhất 82, điện cực thứ nhất được nối với nút VGH, và điện cực thứ hai được nối với nút đầu ra. Xung nhịp dịch đưa ra GCLK ở nút đầu ra được nhập vào thanh ghi dịch của bộ điều vận cổng 120. Bộ điều vận cổng 120 cấp dạng sóng của xung nhịp dịch đầu ra GCLK được nhập vào thanh ghi dịch, đến đường cổng.

Mạch logic thứ hai bao gồm các bộ đảo điện thứ hai đến thứ tư 83, 84, và 86, các cổng AND thứ hai và thứ ba 85 và 87, và cổng OR 88. Mạch logic thứ hai điều khiển tranzito thứ hai M2 bằng cách sử dụng tín hiệu đồng bộ hóa Tsync, tín hiệu PWM TPWM, và xung nhịp dịch đầu vào TGCLK.

Bộ đảo điện thứ hai 83 và bộ đảo điện thứ ba 84 đảo ngược tín hiệu đồng bộ hóa TSYNC và tín hiệu PWM TPWM và nhập vào tín hiệu này vào cổng AND thứ hai 85. Cổng AND thứ hai 85 và các tín hiệu đầu ra từ các bộ đảo điện thứ hai và thứ ba 83 và 84 và đưa ra điện áp logic mức cao H khi cả tín hiệu đồng bộ hóa TSYNC và tín hiệu PWM TPWM ở điện áp logic mức thấp L. Do đó, các bộ đảo điện thứ hai và thứ ba 83 và 84 và cổng AND thứ hai 85 xác định chu kỳ VGL của xung nhịp dịch đầu ra GCLK trong suốt các chu kỳ cảm biến chậm T1 và T2.

Bộ đảo điện thứ tư 86 đảo ngược xung nhịp dịch đầu vào TGCLK. Cổng AND thứ ba 87 đưa ra tín hiệu đồng bộ hóa TSYNC và kết quả của phép toán AND của bộ đảo điện thứ tư 86. Do đó, bộ đảo điện thứ tư 86 và cổng AND thứ ba 87 xác định chu kỳ VGL của xung nhịp dịch đầu ra GCLK trong suốt chu kỳ hiển thị D1 và D2.

Cổng OR 88 đưa ra kết quả của phép toán OR (ORing) tín hiệu đầu ra từ cổng AND thứ hai 85 và tín hiệu đầu ra từ cổng AND thứ ba 87. Cổng OR 88 xác định chu kỳ VGL của xung nhịp dịch đầu ra GCLK trong suốt các chu kỳ hiển thị D1 và D2 và các chu kỳ cảm biến chậm T1 và T2.

Vì tranzito thứ hai M2 là tranzito kênh n, tranzito thứ hai M2 được bật lên khi điện áp nguồn cổng Vgs cao hơn điện áp ngưỡng. Do đó, tranzito thứ hai M2 được bật lên khi tín hiệu đầu ra từ cổng OR 88 là điện áp logic mức cao H, để phóng nút đầu ra đến VGL. Tranzito thứ hai M2 bao gồm cổng được nối với thiết bị đầu cuối đầu ra của cổng AND thứ ba 88, điện cực thứ nhất được nối với nút đầu ra, và điện cực thứ hai được nối với nút VGL.

Mạch logic thứ ba bao gồm bộ đảo điện thứ năm 89 và cổng AND thứ tư 90. Bộ đảo điện thứ năm 89 đảo ngược tín hiệu đồng bộ hóa TSYNC. Bộ đảo điện thứ hai 83 và bộ đảo điện thứ năm 89 có thể được sử dụng như bộ đảo điện đơn. Cổng AND thứ tư 90 đưa ra kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ năm 89 và tín hiệu PWM TPWM. Do đó, bộ đảo điện thứ năm 86 và cổng AND thứ tư 90 xác định chu kỳ VGL_H của xung nhịp dịch đầu ra GCLK trong suốt các chu kỳ cảm biến chậm

T1 và T2.

Vì tranzito thứ ba M3 là tranzito kênh n, tranzito thứ ba M3 được bật lên khi điện áp nguồn-cổng Vsg cao hơn điện áp ngưỡng. Do đó, tranzito thứ ba M3 được bật lên khi tín hiệu PWM TPWM là điện áp logic mức cao H trong suốt các chu kỳ cảm biến chậm T1 và T2, để nạp nút đầu ra vào VGL_H. Tranzito thứ ba M3 bao gồm cổng được nối với thiết bị đầu cuối đầu ra của cổng AND thứ tư 90, điện cực thứ nhất được nối với nút đầu ra, và điện cực thứ hai được nối với nút VGL_H mà VGL_H được áp dụng vào đó.

Như được mô tả ở trên, theo sáng chế này, bộ dịch chuyển mức tạo ra tín hiệu AC trong suốt chu kỳ cảm biến chậm. Do đó, theo sáng chế này, sự biến dạng dạng sóng của tín hiệu điều vận không tải có thể được ngăn chặn mà không loại bỏ tụ điện ổn định của bộ dịch chuyển mức, và do đó, độ nhạy cảm biến có thể được tăng lên bằng cách làm giảm nhiễu của tín hiệu cảm biến chậm.

Mặc dù, các phương án đã và đang được mô tả dựa vào một số các phương án minh họa của chúng, cần phải hiểu là một số các cải biến và các phương án khác có thể được nghĩ ra bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sẽ nằm trong phạm vi của các nguyên lý của sáng chế này. Cụ thể hơn, các thay đổi và các cải biến khác nhau là có thể có ở các bộ phận cấu thành và/hoặc các phương án của phương án kết hợp phụ thuộc trong phạm vi của sáng chế, các hình vẽ và các điểm yêu cầu bảo hộ kèm theo. Ngoài các thay đổi và các cải biến ở các phần bộ phận cấu thành và/hoặc các phương án, các việc sử dụng khác sẽ cũng là rõ ràng với người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

màn hiển thị bao gồm các đường dữ liệu và các đường công giao với nhau, các điểm ảnh được bố trí dưới dạng ma trận, và các bộ phận cảm biến chạm được nối với các điểm ảnh;

bộ phận cấp năng lượng tạo ra điện áp thứ nhất, điện áp thứ hai thấp hơn điện áp thứ nhất, và điện áp thứ ba thấp hơn điện áp thứ nhất và cao hơn điện áp thứ hai;

bộ phận tạo ra tín hiệu điều khiển tạo ra tín hiệu đồng bộ hóa xác định chu kỳ hiển thị và chu kỳ cảm biến chạm, và xung nhịp đầu vào xác định chu kỳ xung công trong suốt chu kỳ hiển thị và xác định chu kỳ xung của tín hiệu dòng xoay chiều (Alternating Current - AC) trong suốt chu kỳ cảm biến chạm;

bộ dịch chuyển mức tiếp nhận tín hiệu đồng bộ hóa, xung nhịp đầu vào, điện áp thứ nhất, điện áp thứ hai, và điện áp thứ ba để tạo ra xung nhịp đầu ra dao động giữa điện áp thứ nhất và điện áp thứ hai trong suốt chu kỳ hiển thị và dao động giữa điện áp thứ hai và điện áp thứ ba trong suốt chu kỳ cảm biến chạm; và

bộ điều vận công cấp xung công dao động giữa điện áp thứ nhất và điện áp thứ hai đến các đường công trong suốt chu kỳ hiển thị và cấp tín hiệu dòng xoay chiều dao động giữa điện áp thứ ba và điện áp thứ hai đến các đường công trong suốt chu kỳ cảm biến chạm.

2. Thiết bị hiển thị theo điểm 1, trong đó

bộ điều vận công bao gồm thanh ghi dịch dịch chuyển xung nhịp đầu ra nhập vào từ bộ dịch chuyển mức.

3. Thiết bị hiển thị theo điểm 2, trong đó

điện áp thứ hai được cấp đến bộ dịch chuyển mức qua đường cấp năng lượng điện

thế thấp giữa bộ phận cấp năng lượng và bộ dịch chuyển mức, và
tụ điện ổn định được nối với đường cấp năng lượng điện thế thấp.

4. Thiết bị hiển thị theo điểm 3, trong đó

bộ dịch chuyển mức bao gồm:

tranzito thứ nhất được bật lên khi xung nhịp đầu vào là điện áp logic mức cao trong suốt chu kỳ hiển thị, để nạp điện áp của nút đầu ra của bộ dịch chuyển mức đến điện áp thứ nhất, và duy trì trạng thái TẮT (OFF) trong suốt chu kỳ cảm biến chạm;

tranzito thứ hai được bật lên khi xung nhịp đầu vào là mức logic thấp trong suốt chu kỳ hiển thị và chu kỳ cảm biến chạm, để phóng điện áp của nút đầu ra đến điện áp thứ hai; và

tranzito thứ ba duy trì trạng thái TẮT trong suốt chu kỳ hiển thị và được bật lên khi xung nhịp đầu vào là điện áp logic mức cao trong suốt chu kỳ cảm biến chạm để nạp nút đầu ra vào điện áp thứ ba.

5. Thiết bị hiển thị theo điểm 4, thiết bị này còn bao gồm:

tranzito thứ tư được bật lên khi xung nhịp đầu vào là điện áp logic mức cao trong suốt chu kỳ hiển thị để bật tranzito thứ nhất;

tranzito thứ năm được bật lên khi xung nhịp đầu vào là điện áp logic mức cao trong suốt chu kỳ hiển thị để bật tranzito thứ tư;

tranzito thứ sáu được bật lên trong suốt chu kỳ hiển thị và tắt trong suốt chu kỳ cảm biến chạm;

tranzito thứ bảy duy trì trạng thái TẮT trong suốt chu kỳ hiển thị và được bật lên trong suốt chu kỳ cảm biến chạm; và

tranzito thứ tám duy trì trạng thái TẮT trong suốt chu kỳ hiển thị và bật lên trong suốt chu kỳ cảm biến chạm để cấp xung nhịp đầu vào đến cổng của tranzito thứ ba.

6. Thiết bị hiển thị theo điểm 1, trong đó

bộ dịch chuyển mức bao gồm:

tranzito thứ nhất được bật lên trong suốt chu kỳ xung công của chu kỳ hiển thị phản ứng lại tín hiệu đầu ra từ mạch logic thứ nhất, để nạp điện áp của nút đầu ra của bộ dịch chuyển mức đến điện áp thứ nhất;

tranzito thứ hai được bật lên trong suốt chu kỳ điện áp thứ hai của chu kỳ hiển thị ngoại trừ chu kỳ xung công và chu kỳ điện áp thứ hai của chu kỳ cảm biến chạm ngoại trừ chu kỳ xung của tín hiệu dòng xoay chiều phản ứng lại tín hiệu đầu ra từ mạch logic thứ hai, để phóng điện áp của nút đầu ra đến điện áp thứ hai; và

tranzito thứ ba được bật lên trong suốt chu kỳ xung của tín hiệu dòng xoay chiều trong chu kỳ cảm biến chạm phản ứng lại tín hiệu đầu ra từ mạch logic thứ ba, để nạp nút đầu ra đến điện áp thứ ba.

7. Thiết bị hiển thị theo điểm 6, trong đó

mạch logic thứ nhất bao gồm:

cổng AND thứ nhất đưa ra kết quả của phép toán AND (ANDing) tín hiệu đồng bộ hóa và xung nhịp dịch đầu vào; và

bộ đảo điện thứ nhất đảo ngược tín hiệu đầu ra từ cổng AND thứ nhất và áp dụng tín hiệu được đảo ngược vào cổng của tranzito thứ nhất.

8. Thiết bị hiển thị theo điểm 7, trong đó

mạch logic thứ ba bao gồm:

bộ đảo điện thứ hai đảo ngược tín hiệu đồng bộ hóa; và

cổng AND thứ hai áp dụng kết quả của phép toán AND xung nhịp đầu vào và tín hiệu đầu ra từ cổng AND thứ hai đến cổng của tranzito thứ ba.

9. Thiết bị hiển thị theo điểm 8, trong đó

mạch logic thứ hai bao gồm:

bộ đảo điện thứ ba đảo ngược tín hiệu đầu ra từ cổng AND thứ hai; và

cổng AND thứ ba áp dụng kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ nhất và tín hiệu đầu ra từ bộ đảo điện thứ ba đến cổng của tranzito thứ hai.

10. Thiết bị hiển thị bao gồm:

màn hiển thị bao gồm các đường dữ liệu và các đường công giao với nhau, các điểm ảnh được bố trí dưới dạng ma trận, và các bộ phận cảm biến chạm được nối với các điểm ảnh;

bộ phận cấp năng lượng tạo ra điện áp thứ nhất, điện áp thứ hai thấp hơn điện áp thứ nhất, và điện áp thứ ba thấp hơn điện áp thứ nhất và cao hơn điện áp thứ hai;

bộ phận tạo ra tín hiệu điều khiển tạo ra tín hiệu đồng bộ hóa xác định chu kỳ hiển thị và chu kỳ cảm biến chạm, xung nhịp đầu vào xác định chu kỳ xung cổng trong suốt chu kỳ hiển thị và xác định chu kỳ xung của tín hiệu dòng xoay chiều (AC) trong suốt chu kỳ cảm biến chạm, và tín hiệu điều biến độ rộng xung (Pulse Width Modulation - PWM) xác định chu kỳ xung của tín hiệu dòng xoay chiều trong suốt chu kỳ cảm biến chạm;

bộ dịch chuyển mức tiếp nhận tín hiệu đồng bộ hóa, xung nhịp đầu vào, điện áp thứ nhất, điện áp thứ hai, và điện áp thứ ba để tạo ra xung nhịp đầu ra dao động giữa điện áp thứ nhất và điện áp thứ hai trong suốt chu kỳ hiển thị và dao động giữa điện áp thứ hai và điện áp thứ ba trong suốt chu kỳ cảm biến chạm; và

bộ điều vận công cấp xung cổng dao động giữa điện áp thứ nhất và điện áp thứ hai đến các đường cổng trong suốt chu kỳ hiển thị và cấp tín hiệu dòng xoay chiều dao động giữa điện áp thứ ba và điện áp thứ hai đến các đường cổng trong suốt chu kỳ cảm biến chạm.

11. Thiết bị hiển thị theo điểm 10, trong đó

bộ điều vận công bao gồm thanh ghi dịch dịch chuyển tín hiệu đầu vào từ bộ dịch chuyển mức.

12. Thiết bị hiển thị theo điểm 11, trong đó

điện áp thứ hai được cấp đến bộ dịch chuyển mức qua đường cấp năng lượng điện thế thấp giữa bộ phận cấp năng lượng và bộ dịch chuyển mức, và

tụ điện ổn định được nối với đường cấp năng lượng điện thế thấp.

13. Thiết bị hiển thị theo điểm 12, trong đó

bộ dịch chuyển mức bao gồm:

tranzito thứ nhất được bật lên trong suốt chu kỳ xung công của chu kỳ hiển thị phản ứng lại tín hiệu đầu ra từ mạch logic thứ nhất để nạp điện áp của nút đầu ra của bộ dịch chuyển mức đến điện áp thứ nhất;

tranzito thứ hai được bật lên trong suốt chu kỳ điện áp thứ hai của chu kỳ hiển thị ngoại trừ chu kỳ xung công và chu kỳ điện áp thứ hai của chu kỳ cảm biến chạm ngoại trừ chu kỳ xung của tín hiệu dòng xoay chiều phản ứng lại tín hiệu đầu ra từ mạch logic thứ hai, để phóng điện áp của nút đầu ra đến điện áp thứ hai; và

tranzito thứ ba được bật lên trong suốt chu kỳ xung của tín hiệu dòng xoay chiều trong chu kỳ cảm biến chạm phản ứng lại tín hiệu đầu ra từ mạch logic thứ ba, để nạp nút đầu ra đến điện áp thứ ba.

14. Thiết bị hiển thị theo điểm 13, trong đó

mạch logic thứ nhất bao gồm:

cổng AND thứ nhất đưa ra kết quả của phép toán AND (ANDing) tín hiệu đồng bộ hóa và xung nhịp dịch đầu vào; và

bộ đảo điện thứ nhất đảo ngược tín hiệu đầu ra từ cổng AND thứ nhất và đưa ra tín hiệu được đảo ngược vào cổng của tranzito thứ nhất.

15. Thiết bị hiển thị theo điểm 14, trong đó

mạch logic thứ hai bao gồm:

bộ đảo điện thứ hai đảo ngược tín hiệu đồng bộ hóa;

bộ đảo điện thứ ba đảo ngược tín hiệu điều biến độ rộng xung;

cổng AND thứ hai đưa ra kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ hai và tín hiệu đầu ra từ bộ đảo điện thứ ba;

bộ đảo điện thứ tư đảo ngược xung nhịp đầu vào;

cổng AND thứ ba đưa ra kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ tư và tín hiệu đồng bộ hóa; và

cổng OR đưa ra kết quả của phép toán OR (ORing) tín hiệu đầu ra từ cổng AND thứ hai và tín hiệu đầu ra từ cổng AND thứ ba đến cổng của tranzito thứ hai.

16. Thiết bị hiển thị theo điểm 15, trong đó

mạch logic thứ ba bao gồm:

bộ đảo điện thứ năm đảo ngược tín hiệu đồng bộ hóa; và

cổng AND thứ tư đưa ra kết quả của phép toán AND tín hiệu đầu ra từ bộ đảo điện thứ năm và tín hiệu đồng bộ hóa độ rộng xung đến cổng của tranzito thứ ba.

17. Thiết bị hiển thị bao gồm:

màn hiển thị bao gồm các đường dữ liệu và các đường cổng giao với nhau, các điểm ảnh được bố trí dưới dạng ma trận, và các bộ phận cảm biến chạm được nối với các điểm ảnh;

bộ điều vận dữ liệu cấp điện áp dữ liệu của hình ảnh nhập vào đến các đường dữ liệu trong suốt chu kỳ hiển thị;

bộ điều vận cảm biến chạm cấp điện áp chung của các điểm ảnh đến các điểm ảnh qua các bộ phận cảm biến chạm trong suốt chu kỳ hiển thị và cấp tín hiệu điều vận

cảm biến chạm đến các bộ phận cảm biến chạm trong suốt chu kỳ cảm biến chạm;

bộ điều vận công cấp xung công được đồng bộ hóa với điện áp dữ liệu đến các đường công trong suốt chu kỳ hiển thị bằng cách sử dụng thanh ghi dịch và cấp tín hiệu điều vận không tải có pha giống như pha của tín hiệu điều vận cảm biến chạm đến các đường công trong suốt chu kỳ cảm biến chạm;

bộ điều khiển định thời tạo ra tín hiệu đồng bộ hóa xác định chu kỳ hiển thị và chu kỳ cảm biến chạm và xung nhịp đầu vào xác định chu kỳ xung công trong suốt chu kỳ hiển thị và xác định chu kỳ xung của tín hiệu điều vận không tải trong chu kỳ cảm biến chạm;

bộ phận cấp năng lượng tạo ra điện áp thứ nhất, điện áp thứ hai thấp hơn điện áp thứ nhất, và điện áp thứ ba thấp hơn điện áp thứ nhất và cao hơn điện áp thứ hai; và

bộ dịch chuyển mức tiếp nhận tín hiệu đồng bộ hóa, xung nhịp đầu vào, điện áp thứ nhất, điện áp thứ hai, và điện áp thứ ba để đưa ra xung nhịp dịch đầu vào đến thanh ghi dịch của bộ điều vận công,

trong đó xung nhịp dịch bao gồm dạng sóng giống như dạng sóng của xung công và dạng sóng giống như dạng sóng của tín hiệu điều vận không tải,

xung công dao động giữa điện áp thứ nhất và điện áp thứ ba, và

tín hiệu điều vận không tải dao động giữa điện áp thứ hai và điện áp thứ ba.

18. Thiết bị hiển thị bao gồm:

màn hiển thị bao gồm các đường dữ liệu và các đường công giao với nhau, các điểm ảnh được bố trí dưới dạng ma trận, và các bộ phận cảm biến chạm được nối với các điểm ảnh;

bộ điều vận dữ liệu cấp điện áp dữ liệu của hình ảnh nhập vào đến các đường dữ liệu trong suốt chu kỳ hiển thị;

bộ điều vận cảm biến chạm cấp điện áp chung của các điểm ảnh đến các điểm ảnh qua các bộ phận cảm biến chạm trong suốt chu kỳ hiển thị và cấp tín hiệu điều vận

cảm biến chạm đến các bộ phận cảm biến chạm trong suốt chu kỳ cảm biến chạm;

bộ điều vận công cấp xung công được đồng bộ hóa với điện áp dữ liệu đến các đường công trong suốt chu kỳ hiển thị và cấp tín hiệu điều vận không tải có pha giống như pha của tín hiệu điều vận cảm biến chạm đến các đường công trong suốt chu kỳ cảm biến chạm;

bộ điều khiển định thời tạo ra tín hiệu đồng bộ hóa xác định chu kỳ hiển thị và chu kỳ cảm biến chạm, xung nhịp đầu vào xác định chu kỳ xung công trong suốt chu kỳ hiển thị và xác định chu kỳ xung của tín hiệu điều vận không tải trong chu kỳ cảm biến chạm, và tín hiệu điều biến độ rộng xung (PWM) xác định chu kỳ xung của tín hiệu điều vận không tải trong chu kỳ cảm biến chạm;

bộ phận cấp năng lượng tạo ra điện áp thứ nhất, điện áp thứ hai thấp hơn điện áp thứ nhất, và điện áp thứ ba thấp hơn điện áp thứ nhất và cao hơn điện áp thứ hai; và

bộ dịch chuyển mức tiếp nhận tín hiệu đồng bộ hóa, xung nhịp đầu vào, tín hiệu điều biến độ rộng xung, điện áp thứ nhất, điện áp thứ hai, và điện áp thứ ba để đưa ra xung nhịp dịch đầu vào đến thanh ghi dịch của bộ điều vận công,

trong đó xung nhịp dịch bao gồm dạng sóng giống như dạng sóng của xung công và dạng sóng giống như dạng sóng của tín hiệu điều vận không tải,

xung công dao động giữa điện áp thứ nhất và điện áp thứ ba, và

tín hiệu điều vận không tải dao động giữa điện áp thứ hai và điện áp thứ ba.

FIG. 1

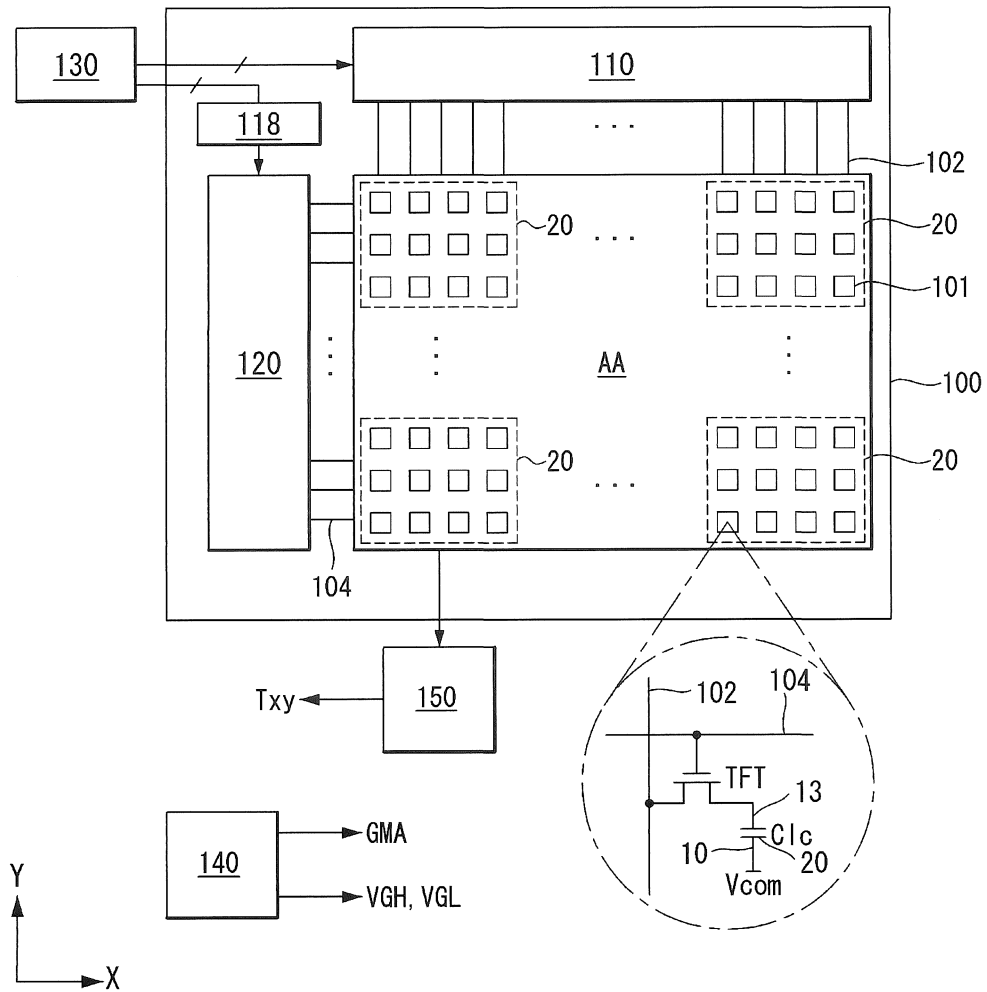


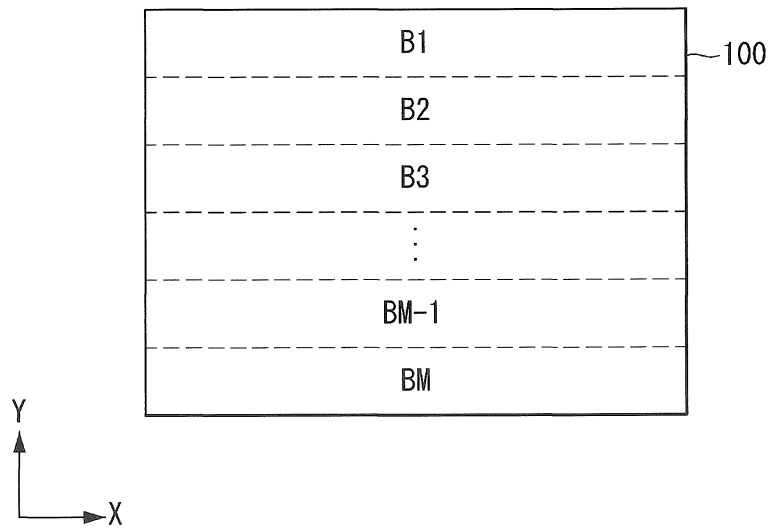
FIG. 2

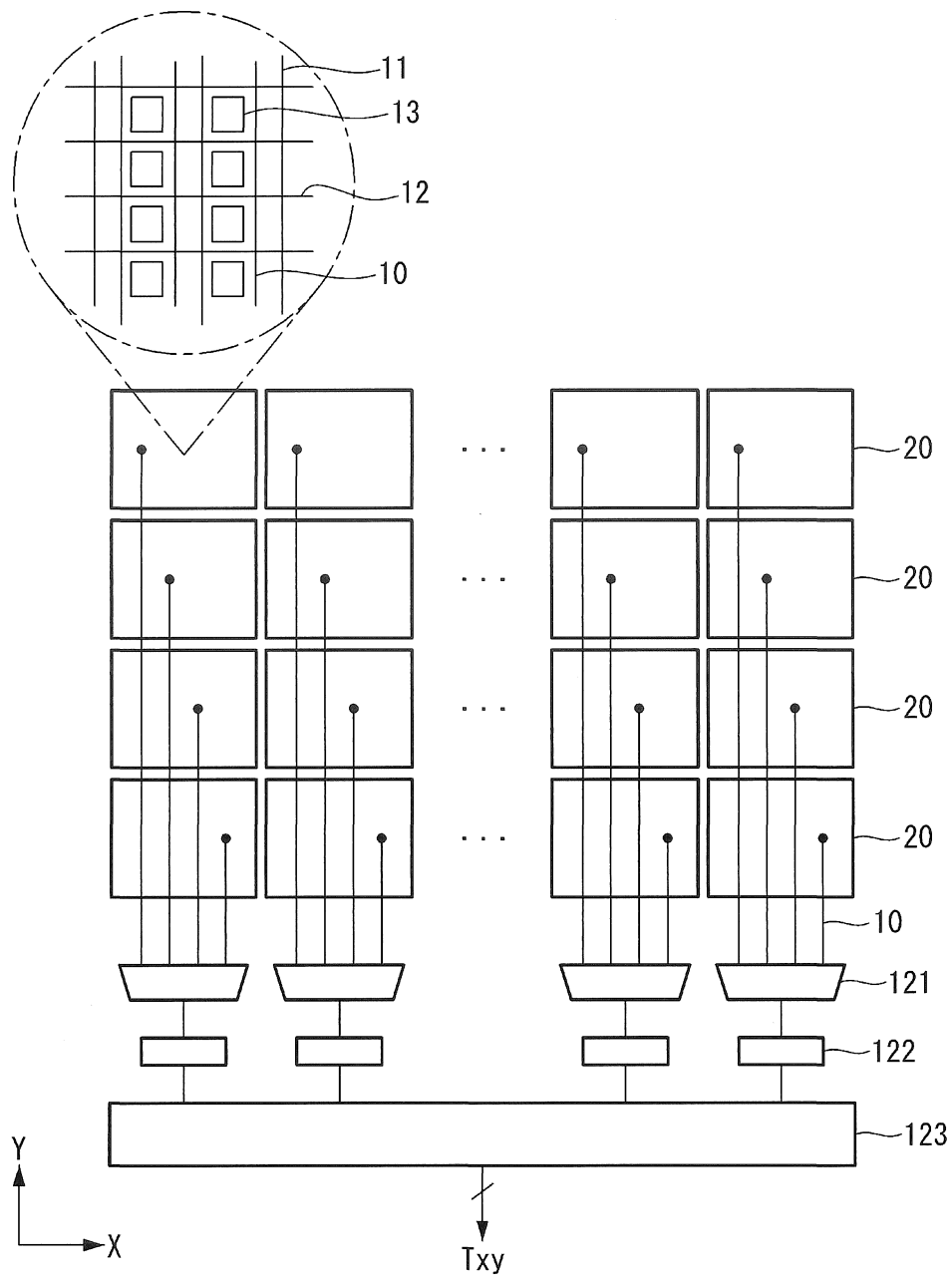
FIG. 3

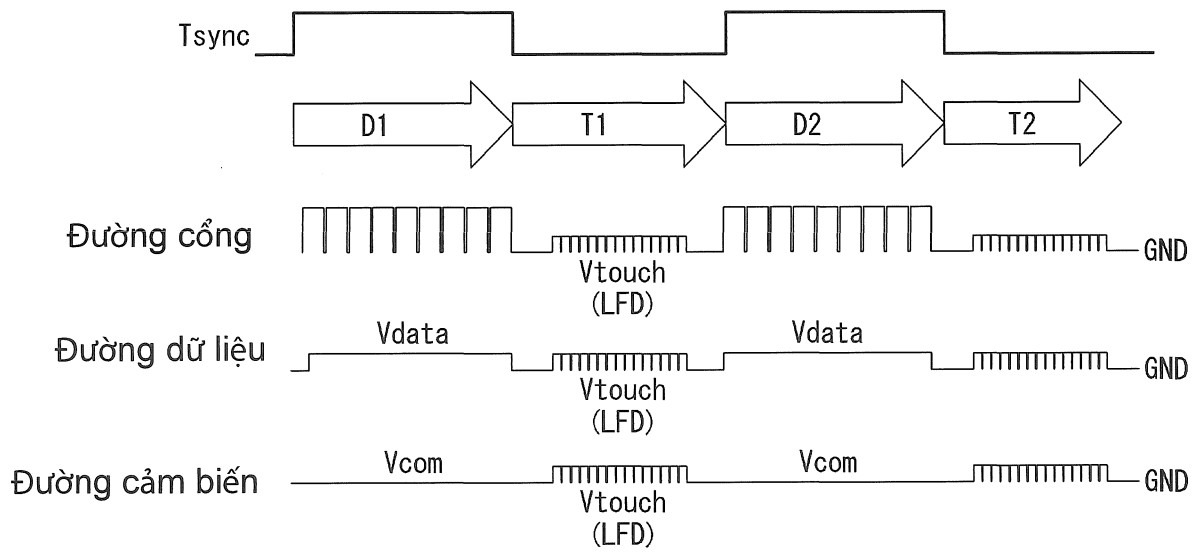
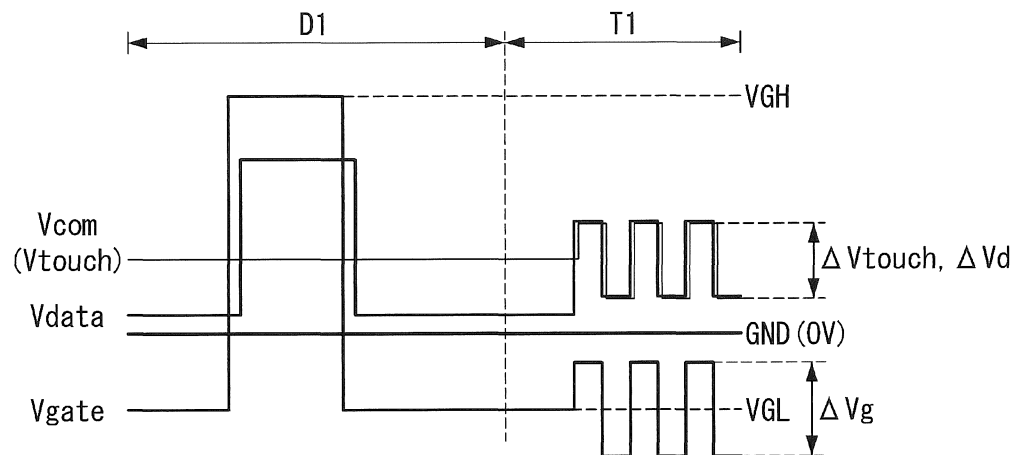
FIG. 4**FIG. 5**

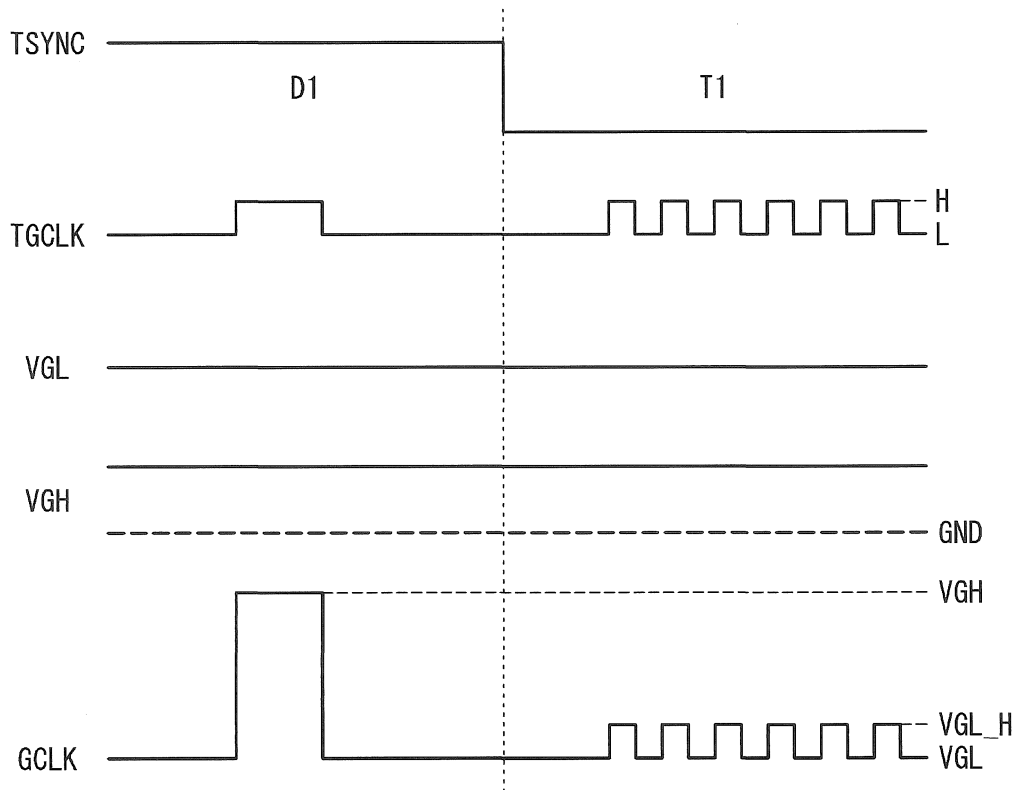
FIG. 7

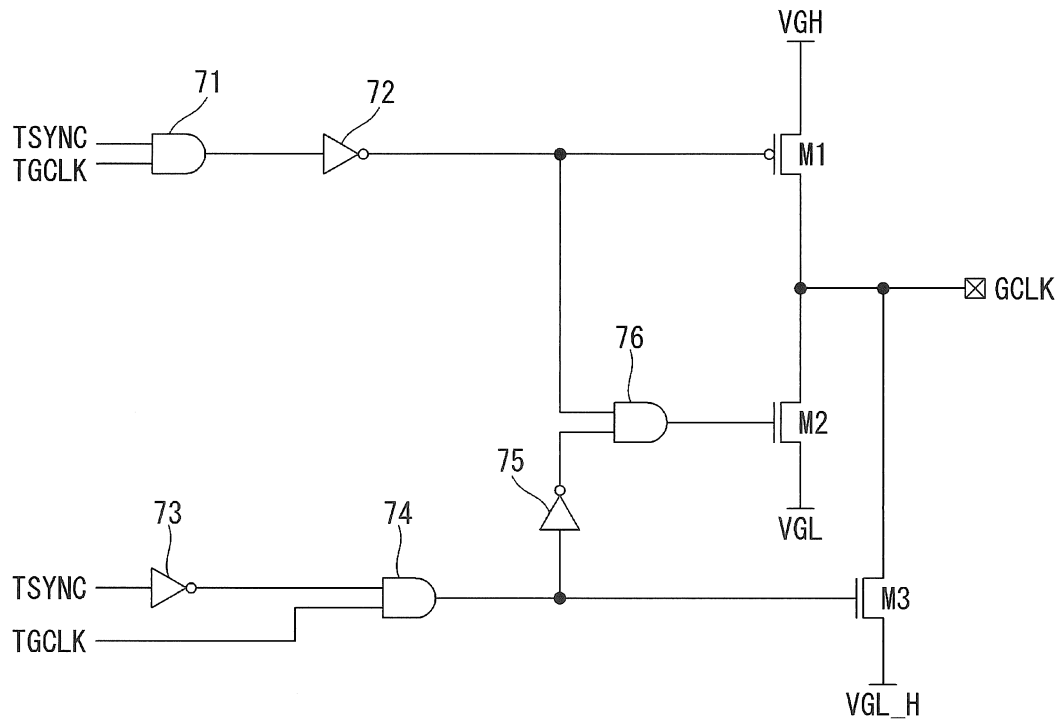
FIG. 8

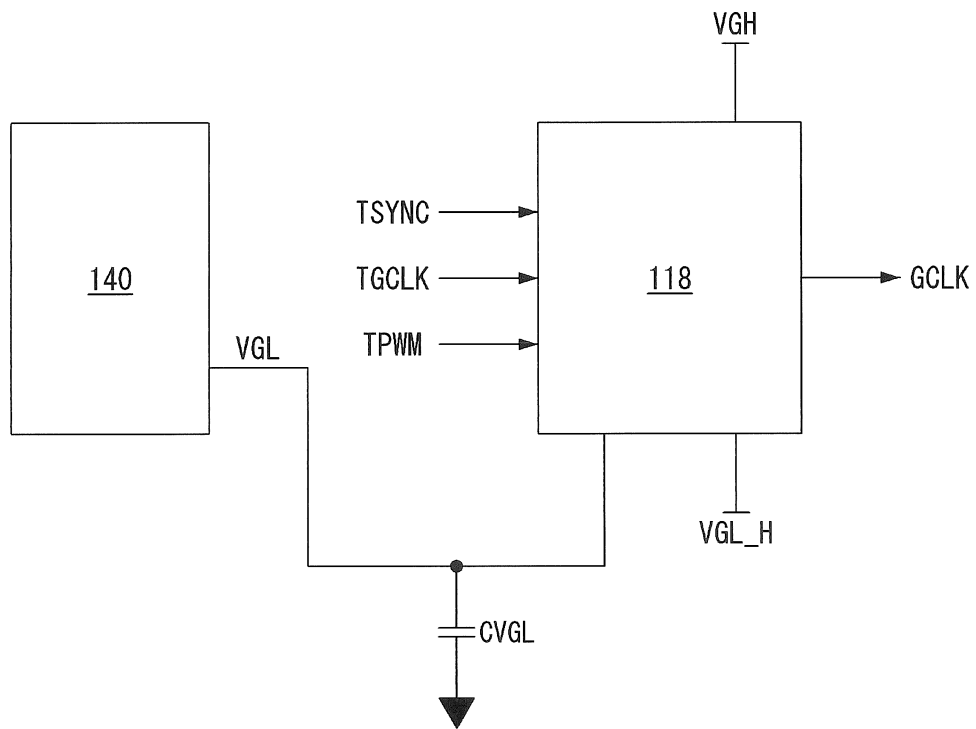
FIG. 9

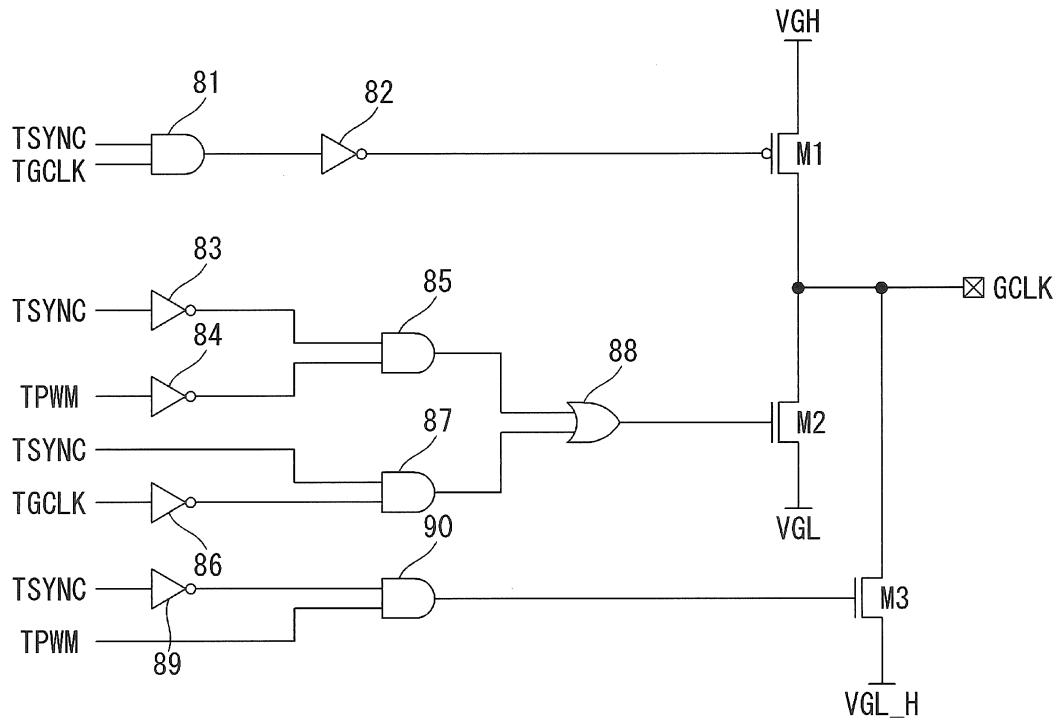
FIG. 10

FIG. 11

