



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0035531

(51)⁷ H01L 51/52

(13) B

(21) 1-2018-02864

(22) 02/07/2018

(30) 10-2017-0084408 03/07/2017 KR

(45) 25/05/2023 422

(43) 25/01/2019 370A

(73) SAMSUNG DISPLAY CO., LTD. (KR)

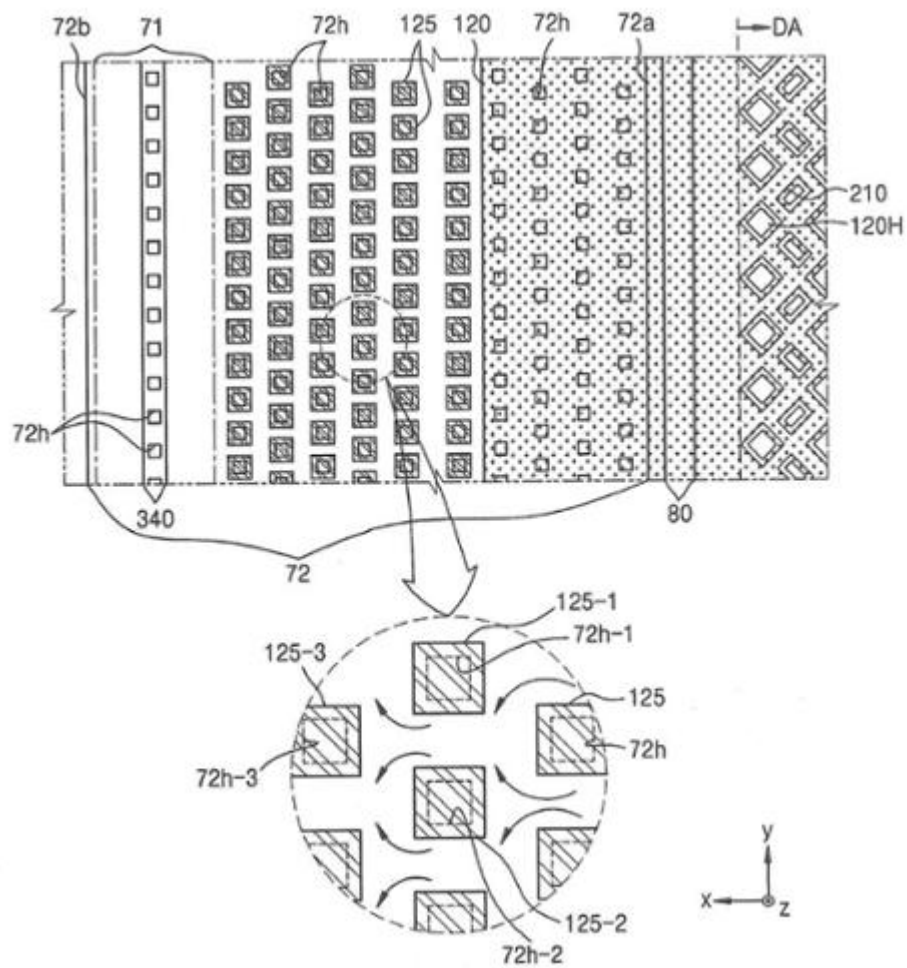
1, Samsung-ro, Giheung-gu, Yongin-si, Gyeonggi-do, Republic of Korea

(72) Minwoo Byun (KR); Keonwoo Kim (KR); Mangi Kim (KR); Donghyun Lee (KR);
Byeongguk Jeon (KR); Byungsun Kim (KR); Yangwan Kim (KR); Hyungjun Park
(KR); Sujin Lee (KR); Jaeyong Lee (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề cập đến thiết bị hiển thị bao gồm: nền; nhiều phần tử hiển thị xác định vùng hiển thị trên nền và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh, điện cực đối diện, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện; dây cấp nguồn được bố trí bên ngoài vùng hiển thị; lớp cách điện hữu cơ trên dây cấp nguồn và có khoảng hở làm lộ ra dây cấp nguồn; lớp điện cực cấp nguồn được bố trí một phần trên lớp cách điện hữu cơ và bao gồm nhiều lỗ trên lớp cách điện hữu cơ, trong đó phần thứ nhất của lớp điện cực cấp nguồn chồng lên dây cấp nguồn và phần thứ hai của lớp điện cực cấp nguồn chồng lên điện cực đối diện; nhiều phần nhô được đặt cách nhau và lần lượt che phủ ít nhất một số trong số các lỗ; và lớp bọc che phủ các phần tử hiển thị.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị phát quang hữu cơ, nghĩa là thiết bị hiển thị kiểu tự phát quang, không yêu cầu nguồn sáng riêng biệt, có thể hoạt động ở điện áp thấp, trọng lượng nhẹ, và mỏng. Ngoài ra, thiết bị hiển thị phát quang hữu cơ đang nhận được sự quan tâm như là thiết bị hiển thị thế hệ tiếp theo nhờ các đặc tính chất lượng cao của nó, như góc quan sát rộng, độ tương phản cao, và tốc độ phản hồi nhanh.

Điốt phát quang hữu cơ của thiết bị hiển thị phát quang hữu cơ có thể bị hư hại do tạp chất, chẳng hạn như hơi ẩm, oxy, hoặc khí được tạo ra trong quá trình hoạt động, và trong trường hợp này, tuổi thọ và chất lượng của thiết bị hiển thị phát quang hữu cơ có thể bị giảm xuống.

Thông tin ở trên được bộc lộ trong phần tình trạng kỹ thuật của sáng chế chỉ giúp hiểu thêm về tình trạng kỹ thuật của sáng chế, và, do đó, có thể bao gồm thông tin mà không tạo thành tình trạng kỹ thuật của sáng chế mà đã biết trong lĩnh vực này với người có hiểu biết trung bình trong lĩnh vực.

Bản chất kỹ thuật của sáng chế

Các phương án làm ví dụ đề xuất thiết bị hiển thị chất lượng cao.

Các khía cạnh bổ sung được nêu trong phần mô tả chi tiết sau, và một phần, sẽ là rõ ràng từ phần bộc lộ của sáng chế, hoặc có thể được biết bằng cách thực hành các khái niệm của sáng chế.

Theo các phương án làm ví dụ, thiết bị hiển thị bao gồm: nền; nhiều phần tử hiển thị xác định vùng hiển thị trên nền và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh, điện cực đối diện, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện; dây cấp nguồn được bố trí bên ngoài vùng hiển thị, lớp cách điện hữu cơ trên dây cấp nguồn và có khoảng hở làm lộ ra dây cấp nguồn; lớp điện cực cấp nguồn được bố trí một phần trên lớp cách điện hữu cơ và bao gồm nhiều lỗ trên lớp cách điện hữu cơ, trong đó phần thứ nhất của lớp điện cực cấp nguồn chồng lên dây cấp nguồn và phần

thứ hai của lớp điện cực cấp nguồn chồng lên điện cực đối diện; nhiều phần nhô được đặt cách nhau và lần lượt che phủ ít nhất một số trong số các lỗ này; và lớp bọc che phủ các phần tử hiển thị.

Theo một hoặc nhiều phương án làm ví dụ, thiết bị hiển thị bao gồm: tranzito màng mỏng (TFT - thin-film transistor) bao gồm lớp bán dẫn và điện cực cổng; lớp cách điện hữu cơ che phủ TFT; nhiều phần tử hiển thị được nối điện với TFT và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh được bố trí trên lớp cách điện hữu cơ, điện cực đối diện trên điện cực điểm ảnh, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện; dây cấp nguồn bao quanh một phần các phần tử hiển thị; lớp điện cực cấp nguồn được bố trí trên lớp cách điện hữu cơ, nối điện dây cấp nguồn với điện cực đối diện, và bao gồm nhiều lỗ trong đó; nhiều phần nhô được đặt cách nhau trên lớp điện cực cấp nguồn; và lớp bọc che phủ nhiều phần tử hiển thị và bao gồm ít nhất một lớp bọc vô cơ và ít nhất một lớp bọc hữu cơ.

Phần mô tả tổng quan nêu trên và phần mô tả chi tiết sau đây để nhằm làm ví dụ và giải thích và để cung cấp giải thích thêm về đối tượng yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, được đưa vào để giúp hiểu hơn về sáng chế, và được kết hợp vào và tạo thành một phần của bản mô tả này, minh họa các phương án làm ví dụ của sáng chế, và cùng với phần mô tả, đóng vai trò giải thích các nguyên lý của sáng chế.

Fig.1 là hình chiếu bằng một phần của thiết bị hiển thị, theo một phương án làm ví dụ.

Fig.2 là hình chiếu bằng phóng đại của vùng II của Fig.1.

Fig.3 là hình vẽ phối cảnh một phần của thiết bị hiển thị, theo một phương án làm ví dụ.

Fig.4 là sơ đồ mạch tương đương của một điểm ảnh của thiết bị hiển thị, theo một phương án làm ví dụ.

Fig.5 là hình vẽ mặt cắt một phần của thiết bị hiển thị, theo một phương án làm ví dụ.

Fig.6 là hình chiếu bằng một phần của thiết bị hiển thị, theo một phương án làm

ví dụ.

Mô tả chi tiết sáng chế

Trong phần mô tả sau, để đạt được mục đích diễn giải, nhiều chi tiết cụ thể được nêu ra để cung cấp hiểu biết trọn vẹn về các phương án làm ví dụ của sáng chế. Tuy nhiên, rõ ràng là các phương án làm ví dụ khác nhau có thể được thực hiện mà không cần các chi tiết cụ thể này hoặc với một hoặc nhiều thành phần tương đương khác. Trong các trường hợp khác, các cấu trúc và thiết bị đã biết được biểu diễn ở dạng sơ đồ khối để tránh việc làm tối nghĩa một cách không cần thiết cho các phương án làm ví dụ của sáng chế.

Trên các hình vẽ kèm theo, kích thước và kích thước tương đối của các lớp, màng, panen, vùng, v.v, có thể được phóng đại để cho rõ ràng và nhằm mục đích minh họa. Ngoài ra, các số chỉ dẫn giống nhau biểu thị các thành phần giống nhau.

Khi một thành phần hoặc lớp được gọi là "trên", "được nối với", hoặc "được ghép nối với" một thành phần hoặc một lớp khác, thì nó có thể nằm ngay trên, được nối với, hoặc được ghép nối với thành phần hoặc lớp khác hoặc có thể có các thành phần hoặc lớp xen giữa. Tuy nhiên, khi một thành phần hoặc lớp được gọi là "ở ngay trên", "nối trực tiếp với", "hoặc ghép nối trực tiếp với" một thành phần hoặc lớp khác, thì không có các lớp hoặc thành phần xen giữa. Đối với mục đích của phần bộc lộ này, "ít nhất một trong số X, Y, và Z" và "ít nhất một thành phần được chọn từ nhóm bao gồm X, Y, và Z" có thể hiểu là chỉ X, chỉ Y, chỉ Z, hoặc tổ hợp của hai hoặc nhiều trong số X, Y, và Z, chẳng hạn như, ví dụ, XYZ, XYY, YZ, và ZZ. Như được sử dụng ở đây, thuật ngữ "và/hoặc" bao gồm bất kỳ và tất cả các kết hợp của một hoặc nhiều trong số các mục được liệt kê liên quan.

Mặc dù các thuật ngữ thứ nhất, thứ hai, v.v. có thể được sử dụng ở đây để mô tả nhiều phần tử, thành phần, vùng, lớp và/hoặc bộ phận, thì các phần tử, thành phần, vùng, lớp và/hoặc bộ phận không bị giới hạn ở các thuật ngữ này. Các thuật ngữ này chỉ được sử dụng để phân biệt một phần tử, thành phần, vùng, lớp hoặc phần với một phần tử, thành phần, vùng, lớp và/hoặc bộ phận khác. Do đó, phần tử, thành phần, vùng, lớp và/hoặc bộ phận thứ nhất được thảo luận sau đây có thể được coi là phần tử. Thành phần, vùng, lớp và/hoặc bộ phận thứ hai mà không nằm ngoài nguyên lý của sáng chế.

Các thuật ngữ tương đối về mặt không gian, như "bên dưới", "dưới", "thấp hơn", "trên", "phía trên" và tương tự, có thể được sử dụng ở đây cho mục đích mô tả, và do đó mô tả mối liên hệ giữa một phần tử hoặc dấu hiệu với (các) phần tử hoặc (các) dấu hiệu khác như được minh họa trên các hình vẽ. Các thuật ngữ tương đối về mặt không gian nhằm bao hàm nhiều hướng khác nhau của thiết bị khi sử dụng, thao tác, và/hoặc sản xuất ngoài hướng được minh họa trên các hình vẽ. Ví dụ, nếu thiết bị trên các hình vẽ được xoay ngược, thì các phần tử được mô tả là "phía dưới" hoặc "bên dưới" các phần tử hoặc dấu hiệu khác trở thành được định hướng "trên" các phần tử hoặc dấu hiệu khác. Do đó, thuật ngữ làm ví dụ "bên dưới" có thể bao gồm cả hướng trên và dưới. Ngoài ra, thiết bị này có thể được định hướng theo cách khác (ví dụ, xoay 90 độ hoặc theo các hướng khác) và, theo đó, các mô tả tương đối về mặt không gian được sử dụng để biên dịch.

Thuật ngữ được sử dụng ở đây chỉ nhằm mục đích mô tả các phương án cụ thể và không nhằm giới hạn sáng chế. Như được sử dụng ở đây, các dạng số ít cũng bao gồm cả dạng số nhiều, trừ khi ngữ cảnh có chỉ báo rõ ràng khác. Hơn nữa, các thuật ngữ "gồm" và/hoặc "bao gồm" khi được sử dụng trong bản mô tả này, chỉ ra sự hiện diện của các dấu hiệu, các bước, các thao tác, các phần tử, các thành phần và/hoặc các nhóm, nhưng không loại trừ sự hiện diện của hoặc thêm vào của một hoặc nhiều dấu hiệu, bước, thao tác, phần tử, thành phần khác, và/hoặc nhóm của các đối tượng này.

Các phương án làm ví dụ khác nhau của sáng chế được mô tả ở đây có tham chiếu đến nhiều minh họa từng phần, các minh họa này là các phương án làm ví dụ được lý tưởng hóa và/hoặc các cấu trúc trung gian. Theo đó, các biến đổi của hình dạng minh họa là kết quả, ví dụ, của kỹ thuật sản xuất và/hoặc dung sai dự tính. Do đó, các phương án làm ví dụ được bộc lộ ở đây không nên được hiểu là bị giới hạn bởi các hình dạng các vùng được minh họa cụ thể, mà các hình dạng này có thể có độ lệch do, ví dụ, quy trình sản xuất. Ví dụ, vùng cây được minh họa dưới dạng hình chữ nhật, thường có các dấu hiệu được bo tròn hoặc được làm cong và/hoặc chênh lệch mật độ cây ở các mép của nó ngoài thay đổi nhị phân từ vùng được cây sang vùng không được cây. Tương tự, vùng được phủ nhờ việc cấy có thể dẫn đến một số quá trình cấy vào vùng giữa vùng phủ và bề mặt mà quá trình cấy diễn ra. Do đó, các vùng được minh họa trên các hình vẽ về bản chất là dạng giản đồ và hình dạng của chúng không nhằm minh họa hình dạng thực của một vùng của thiết bị và không nhằm giới hạn sáng chế.

Trừ khi được định nghĩa khác đi, các thuật ngữ (bao gồm thuật ngữ kỹ thuật và khoa học) được sử dụng ở đây có cùng nghĩa như thường được hiểu bởi người có hiểu biết trung bình trong lĩnh vực của sáng chế. Các thuật ngữ, như được định nghĩa trong từ điển, nên được hiểu là có nghĩa thống nhất với nghĩa trong ngữ cảnh của lĩnh vực kỹ thuật và không được hiểu theo nghĩa lý tưởng hoặc quá trang trọng trừ khi được chỉ ra rõ ràng ở đây.

Fig.1 là hình chiếu bằng một phần của thiết bị hiển thị 1, theo một phương án, Fig.2 là hình chiếu bằng phóng đại của vùng II của Fig.1, và Fig.3 là hình vẽ phối cảnh một phần của thiết bị hiển thị 1, theo một phương án làm ví dụ.

Dựa vào Fig.1, thiết bị hiển thị 1 bao gồm bộ hiển thị 10 được bố trí trên nền 100. Bộ hiển thị 10 có thể bao gồm các điểm ảnh P được nối với đường quét SL kéo dài theo hướng y và với đường dữ liệu DL kéo dài theo hướng x giao với hướng y.

Mỗi điểm ảnh P có thể phát ra ánh sáng đỏ, xanh lục, hoặc xanh lam. Theo cách khác, mỗi trong số các điểm ảnh P có thể phát ra ánh sáng đỏ, xanh lục, xanh lam, hoặc trắng. Mỗi điểm ảnh P có thể bao gồm phần tử hiển thị, và phần tử hiển thị này có thể bao gồm điốt phát quang hữu cơ (OLED). Bộ hiển thị 10 có thể cung cấp hình ảnh thông qua ánh sáng được phát từ các điểm ảnh P, và xác định vùng hiển thị DA. Trong bản mô tả này, điểm ảnh P minh họa điểm ảnh con mà phát ra một trong số các ánh sáng đỏ, xanh lục, xanh lam (hoặc trắng) như được mô tả ở trên.

Vùng ngoại vi PA có thể được bố trí bên ngoài vùng hiển thị DA. Ví dụ, vùng ngoại vi PA có thể bao quanh vùng hiển thị DA. Các điểm ảnh P có thể không được bố trí trong vùng ngoại vi PA, và do đó vùng ngoại vi PA có thể không tạo ra hình ảnh. Các bộ điều khiển quét thứ nhất và thứ hai 20 và 30, cụm đầu mút 40, đường cấp nguồn điều khiển 60, và đường cấp nguồn điện cực 70, có thể được bố trí trong vùng ngoại vi PA.

Các bộ điều khiển quét thứ nhất và thứ hai 20 và 30 có thể được bố trí trên vùng ngoại vi PA của nền 100, và tạo ra và cung cấp tín hiệu quét cho mỗi điểm ảnh P thông qua đường quét SL. Ví dụ, bộ điều khiển quét thứ nhất 20 có thể được bố trí bên trái của bộ hiển thị 10 và bộ điều khiển quét thứ hai 30 có thể được bố trí bên phải của bộ hiển thị 10, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ khác, một bộ điều khiển quét có thể được bố trí bên trái hoặc bên phải của bộ hiển thị

10.

Cụm đầu mút 40 có thể được bố trí ở một đầu của nền 100, và bao gồm nhiều đầu mút từ 41 đến 45. Cụm đầu mút 40 có thể không được che phủ bởi lớp cách điện mà có thể lộ ra để nối điện với bảng mạch in mềm dẻo FPCB.

Bảng mạch in mềm dẻo FPCB có thể nối điện với bộ điều khiển 90 và cụm đầu mút 40, và tín hiệu được truyền từ bộ điều khiển 90 có thể được truyền qua các dây 21, 31, 51, 61, và 81, hoặc công suất từ bộ điều khiển 90 có thể được truyền qua dây cấp nguồn 71.

Bộ điều khiển 90 có thể tạo tín hiệu điều khiển để điều khiển việc điều khiển của các bộ điều khiển quét thứ nhất và thứ hai 20 và 30 khi nhận được tín hiệu đồng bộ dọc, tín hiệu đồng bộ ngang, và tín hiệu xung nhịp. Tín hiệu điều khiển được tạo ra có thể được truyền đến đầu mút 44 được nối với bảng mạch in mềm dẻo FPCB, và mỗi trong số các bộ điều khiển quét thứ nhất và thứ hai 20 và 30 lần lượt qua các dây 21 và 31, và tín hiệu quét của bộ điều khiển quét thứ nhất hoặc thứ hai 20 hoặc 30 có thể được cung cấp cho mỗi điểm ảnh P thông qua đường quét SL. Ngoài ra, bộ điều khiển 90 có thể cung cấp nguồn điều khiển ELVDD và nguồn chung ELVSS đến đường cấp nguồn điều khiển 60 và đường cấp nguồn điện cực 70 thông qua các đầu mút 42 và 45 mà được nối với bảng mạch in mềm dẻo FPCB và lần lượt thông qua dây 61 và dây cấp nguồn 71. Nguồn điều khiển ELVDD có thể được cung cấp cho mỗi điểm ảnh thông qua đường điện áp điều khiển PL và nguồn chung ELVSS có thể được cung cấp cho điện cực đối diện của điểm ảnh P.

Trình điều khiển dữ liệu 50 có thể được bố trí ở bảng mạch in mềm dẻo FPCB. Trình điều khiển dữ liệu 50 cung cấp tín hiệu dữ liệu cho mỗi điểm ảnh P. Tín hiệu dữ liệu của trình điều khiển dữ liệu 50 có thể được cung cấp cho mỗi điểm ảnh P thông qua đầu mút 41, dây 51 được nối với đầu mút 41, và đường dữ liệu DL được nối với dây 51. Trên Fig.1, trình điều khiển dữ liệu 50 được bố trí trên bảng mạch in mềm dẻo FPCB, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ khác, trình điều khiển dữ liệu 50 có thể được bố trí ở vùng ngoại vi PA của nền 100.

Đường cấp nguồn điều khiển 60 có thể được bố trí ở vùng ngoại vi PA. Ví dụ, đường cấp nguồn điều khiển 60 có thể được bố trí giữa cụm đầu mút 40 và bộ hiển thị 10. Nguồn điều khiển ELVDD được cấp thông qua dây dẫn 61 được nối tới đầu mút

41 có thể được cung cấp cho mỗi điểm ảnh P thông qua đường điện áp điều khiển PL như được mô tả trên.

Đường cấp nguồn điện cực 70 có thể được bố trí trên vùng ngoại vi PA và cung cấp nguồn chung ELVSS tới điện cực đối diện (ví dụ, catốt) của OLED của điểm ảnh P.

Đường cấp nguồn điện cực 70 có thể bao gồm dây cấp nguồn 71 được nối với đầu mút 45 và lớp điện cực cấp nguồn 72 được nối điện với dây cấp nguồn 71. Dây cấp nguồn 71 và lớp điện cực cấp nguồn 72 có thể bao quanh một phần bộ hiển thị 10.

Dây cấp nguồn 71 có thể bao quanh một phần bộ hiển thị 10 trong khi được nối với đầu mút 45 được bố trí ở một phần đầu của nền 100. Ví dụ, dây cấp nguồn 71 có thể có dạng vòng mà một mặt liền kề với cụm đầu mút 40 hở ra, và có thể kéo dài dọc theo mép của nền 100 trong đó cụm đầu mút 40 được loại bỏ.

Lớp điện cực cấp nguồn 72 có thể được bố trí trên vùng ngoại vi PA để bao quanh một phần bộ hiển thị 10. Lớp điện cực cấp nguồn 72 có thể có dạng vòng có một đầu hở, và có thể kéo dài dọc theo mép của nền 100 mà không bao gồm cụm đầu mút 40. Ví dụ, lớp điện cực cấp nguồn 72 có thể kéo dài dọc theo mép mà không bao gồm một mặt của bộ hiển thị 10 liền kề với cụm đầu mút 40. Lớp điện cực cấp nguồn 72 có thể được bố trí ở một mặt của vùng uốn cong BA của vùng ngoại vi PA, ví dụ, trên vùng thứ nhất 1A nơi mà bộ hiển thị 10 được bố trí.

Một phần của lớp điện cực cấp nguồn 72 có thể chồng lên dây cấp nguồn 71 và có thể được nối điện với dây cấp nguồn 71. Phần chồng lấp của dây cấp nguồn 71 và lớp điện cực cấp nguồn 72 có thể bao quanh một phần bộ hiển thị 10, ngoại trừ một phía của bộ hiển thị 10 liền kề đường cấp nguồn điều khiển 60.

Lớp điện cực cấp nguồn 72 có thể có chiều rộng lớn hơn chiều rộng của dây cấp nguồn 71 và chồng lên dây cấp nguồn 71. Như được thể hiện trên Fig.2, mép thứ nhất 72a của lớp điện cực cấp nguồn 72 có thể liền kề với vùng hiển thị DA và mép thứ hai 72b đối diện với mép thứ nhất 72a có thể được bố trí liền kề mép của nền 100.

Lớp điện cực cấp nguồn 72 có thể bao gồm nhiều lỗ 72h. Các lỗ 72h có thể cung cấp đường dẫn để giải phóng khí nằm trong lớp cách điện hữu cơ bên dưới lớp điện cực cấp nguồn 72. Khi nhiệt được tác dụng vào lớp cách điện hữu cơ trong quá

trình sản xuất thiết bị hiển thị 1, vật liệu nằm trong lớp cách điện hữu cơ có thể được làm bay hơi và được giải phóng qua các lỗ 72h. Theo đó, có thể ngăn hiện tượng mà khí được tạo ra trong lớp cách điện hữu cơ di chuyển về phía điểm ảnh P và ảnh gương đến một số điểm ảnh P được bố trí ở mép của vùng hiển thị DA, do đó làm cho một số điểm ảnh P không phát sáng, và xảy ra khi không có lỗ 72h. Trên Fig.2, hình dạng của lỗ 72h có thể là hình chữ nhật có chiều rộng và chiều cao bằng khoảng 12 μm , nhưng không bị giới hạn ở đó. Kích thước và hình dạng của lỗ 72h có thể thay đổi.

Một phần (sau đây, được gọi là phần thứ nhất) của lớp điện cực cấp nguồn 72 có thể chồng lên dây cấp nguồn 71, và một phần khác (sau đây, được gọi là phần thứ hai) của lớp điện cực cấp nguồn 72 có thể chồng lên điện cực đối diện 230 của phần tử hiển thị.

Lớp điện cực cấp nguồn 72 có thể nối điện dây cấp nguồn 71 với điện cực đối diện 230 của phần tử hiển thị. Ví dụ, ít nhất một phần trong phần thứ nhất của lớp điện cực cấp nguồn 72 có thể tiếp xúc trực tiếp với dây cấp nguồn 71, và ít nhất một phần của phần thứ hai có thể tiếp xúc trực tiếp với điện cực đối diện 230 của phần tử hiển thị để nối dây cấp nguồn 71 với điện cực đối diện 230 của phần tử hiển thị.

Lớp điện cực cấp nguồn 72 có thể được đặt cách vùng hiển thị DA một khoảng cách thứ nhất d1. Để ngăn một cách hiệu quả khí giải phóng ra bên ngoài thông qua lỗ 72h di chuyển đến vùng hiển thị DA, khoảng cách thứ nhất d1 có thể bằng hoặc lớn hơn khoảng 85 μm . Ví dụ, mép thứ nhất 72a của lớp điện cực cấp nguồn 72 có thể được đặt cách điện cực điểm ảnh 210 của điểm ảnh P được bố trí ở ngoài cùng của vùng hiển thị DA, từ khoảng 85 μm đến 100 μm .

Dây điện áp khởi động 80 có thể được bố trí bên trong lớp điện cực cấp nguồn 72. Dây điện áp khởi động 80 có thể nhận điện áp nhất định thông qua đầu mút 43 như được thể hiện trên Fig.1, và điện áp khởi động có thể được cung cấp cho mỗi điểm ảnh P thông qua đường điện áp khởi động VL. Dây điện áp khởi động 80 có thể được bố trí trên cả hai phía của bộ hiển thị 10. Ví dụ, dây điện áp khởi động 80 có thể được bố trí giữa phía thứ nhất của bộ hiển thị 10 và lớp điện cực cấp nguồn 72 và giữa phía thứ hai của bộ hiển thị 10 và lớp điện cực cấp nguồn 72.

Vùng ngoại vi PA có thể bao gồm vùng uốn cong BA. Vùng uốn cong BA có thể được bố trí giữa cụm đầu mút 40 và bộ hiển thị 10. Vùng uốn cong BA có thể kéo

dài dọc theo hướng mà giao với hướng kéo dài của các dây dẫn 21, 31, 51, 61, 81, và dây cấp nguồn 71. Ví dụ, vùng uốn cong BA có thể có chiều rộng nhất định dọc theo hướng x và kéo dài theo hướng y, và vùng uốn cong BA có thể phân chia nền 100 thành vùng thứ nhất 1A mà chứa vùng hiển thị DA và vùng thứ hai 2A đối diện với vùng thứ nhất 1A. Nói cách khác, vùng uốn cong BA được bố trí giữa các vùng thứ nhất và thứ hai 1A và 2A. Vùng thứ nhất 1A có thể bao gồm vùng hiển thị DA và một phần của vùng ngoại vi PA, và vùng thứ hai 2A có thể chỉ bao gồm một phần của vùng ngoại vi PA.

Thiết bị hiển thị 1 có thể được uốn (cong) quanh vùng uốn cong BA. Như được thể hiện trên Fig.3, một phần của nền 100 của thiết bị hiển thị 1 có thể được uốn cong. Ví dụ, nền 100 có thể uốn quanh trục uốn BAX mà kéo dài dọc theo hướng y, và theo đó, thiết bị hiển thị 1 cũng có thể có hình dạng được uốn cong giống với nền 100. Nền 100 này có thể bao gồm một vật liệu bất kỳ trong số nhiều vật liệu (ví dụ, nhựa polyme) có tính chất mềm dẻo hoặc uốn cong được. Để thuận tiện mô tả, Fig.2 minh họa cấu trúc uốn cong của nền 100 thay vì thiết bị hiển thị 1.

Fig.4 là sơ đồ mạch tương đương của một điểm ảnh P của thiết bị hiển thị, theo một phương án làm ví dụ.

Dựa vào Fig.4, điểm ảnh P bao gồm các đường tín hiệu, nhiều tranzito màng mỏng (TFT) được nối với các đường tín hiệu, tụ dự trữ Cst, đường điện áp khởi động VL, đường điện áp điều khiển PL và thiết bị phát quang hữu cơ OLED.

Trên Fig.4, một điểm ảnh P có thể bao gồm các đường tín hiệu, đường điện áp khởi động VL, và điện áp điều khiển, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ khác, ít nhất một trong số các đường tín hiệu và/hoặc đường điện áp khởi động VL có thể được dùng chung giữa các điểm ảnh P lân cận.

Nhiều TFT có thể bao gồm TFT điều khiển T1, TFT chuyển mạch T2, TFT bù T3, TFT khởi động thứ nhất T4, TFT điều khiển hoạt động T5, TFT điều khiển phát sáng T6, và TFT khởi động thứ hai T7.

Các đường tín hiệu có thể bao gồm đường quét SLn truyền tín hiệu quét Sn, đường quét trước đó SLn-1 truyền tín hiệu quét trước đó Sn-1 đến các TFT khởi động thứ nhất và thứ hai T4 và T7, đường điều khiển phát sáng EL truyền tín hiệu điều khiển phát sáng En đến TFT điều khiển hoạt động T5 và TFT điều khiển phát sáng T6,

và đường dữ liệu DL truyền tín hiệu dữ liệu Dm và giao với đường quét SLn.

Đường điện áp điều khiển PL có thể truyền nguồn điều khiển ELVDD đến TFT điều khiển T1, và đường điện áp khởi động VL có thể truyền điện áp khởi động Vint khởi động TFT điều khiển T1 và điện cực điểm ảnh.

Điện cực cổng điều khiển G1 của TFT điều khiển T1 có thể được nối với tấm tụ dự trữ thứ nhất Cst1 của tụ dự trữ Cst, điện cực nguồn điều khiển S1 của TFT điều khiển T1 có thể được nối với đường điện áp điều khiển PL thông qua TFT điều khiển hoạt động T5, và điện cực máng điều khiển D1 của TFT điều khiển T1 có thể được nối điện với điện cực điểm ảnh của thiết bị phát quang hữu cơ OLED thông qua TFT điều khiển phát sáng T6. TFT điều khiển T1 có thể cung cấp dòng điện điều khiển IOLED tới thiết bị phát quang hữu cơ OLED khi nhận tín hiệu dữ liệu Dm theo hoạt động chuyển mạch của TFT chuyển mạch T2.

Điện cực cổng chuyển mạch G2 của TFT chuyển mạch T2 có thể được nối với đường quét SLn, điện cực nguồn chuyển mạch S2 của TFT chuyển mạch T2 có thể được nối với đường dữ liệu DL, và điện cực máng chuyển mạch D2 của TFT chuyển mạch T2 có thể được nối với điện cực nguồn điều khiển S1 của TFT điều khiển T1 và được nối với đường điện áp điều khiển PL thông qua TFT điều khiển hoạt động T5. TFT chuyển mạch T2 có thể được bật theo tín hiệu quét Sn nhận được thông qua đường quét SLn và thực hiện hoạt động chuyển mạch để truyền tín hiệu dữ liệu Dm nhận được từ đường dữ liệu DL tới điện cực nguồn điều khiển S1 của TFT điều khiển T1.

Điện cực cổng bù G3 của TFT bù T3 có thể được nối với đường quét SLn, điện cực nguồn bù S3 của TFT bù T3 có thể được nối với điện cực máng điều khiển D1 của TFT điều khiển T1 và được nối với điện cực điểm ảnh của thiết bị phát quang hữu cơ OLED thông qua TFT điều khiển phát sáng T6, và điện cực máng bù D3 của TFT bù T3 có thể được nối với tấm tụ dự trữ thứ nhất Cst1 của tụ dự trữ Cst, điện cực máng khởi động thứ nhất D4 của TFT khởi động thứ nhất T4, và điện cực cổng điều khiển G1 của TFT điều khiển T1. TFT bù T3 có thể được bật theo tín hiệu quét Sn nhận được thông qua đường quét SLn, và nối điện điện cực cổng điều khiển G1 và điện cực máng điều khiển D1 của TFT điều khiển T1 để nối điốt TFT điều khiển T1.

Điện cực cổng khởi động thứ nhất G4 của TFT khởi động thứ nhất T4 có thể

được nối với đường quét trước đó S_{Ln-1}, điện cực nguồn khởi động thứ nhất S₄ của TFT khởi động thứ nhất T₄ có thể được nối với điện cực máng khởi động thứ hai D₇ của TFT khởi động thứ hai T₇ và đường điện áp khởi động VL, và điện cực máng khởi động thứ nhất D₄ của TFT khởi động thứ nhất T₄ có thể được nối với tấm tụ dự trữ thứ nhất C_{st1} của tụ dự trữ C_{st}, điện cực máng bù D₃ của TFT bù T₃, và điện cực cổng điều khiển G₁ của TFT điều khiển T₁. TFT khởi động thứ nhất T₄ có thể được bật theo tín hiệu quét trước đó S_{n-1} nhận được thông qua đường quét trước đó S_{Ln-1}, và truyền điện áp khởi động V_{int} đến điện cực cổng điều khiển G₁ của TFT điều khiển T₁ để thực hiện hoạt động khởi động của điện áp khởi động của điện cực cổng điều khiển G₁ của TFT điều khiển T₁.

Điện cực cổng điều khiển hoạt động G₅ của TFT điều khiển hoạt động T₅ có thể được nối với đường điều khiển phát sáng EL, điện cực nguồn điều khiển hoạt động S₅ của TFT điều khiển hoạt động T₅ có thể được nối với đường điện áp điều khiển PL, và điện cực máng điều khiển hoạt động D₅ của TFT điều khiển hoạt động T₅ có thể được nối với điện cực nguồn điều khiển S₁ của TFT điều khiển T₁ và điện cực máng chuyển mạch D₂ của TFT chuyển mạch T₂.

Điện cực cổng điều khiển phát sáng G₆ của TFT điều khiển phát sáng T₆ có thể được nối với đường điều khiển phát sáng EL, điện cực nguồn điều khiển phát sáng S₆ của TFT điều khiển phát sáng T₆ có thể được nối với điện cực máng điều khiển D₁ của TFT điều khiển T₁ và điện cực nguồn bù S₃ của TFT bù T₃, và điện cực máng điều khiển phát sáng D₆ của TFT điều khiển phát sáng T₆ có thể được nối điện với điện cực nguồn khởi động thứ hai S₇ của TFT khởi động thứ hai T₇ và điện cực điểm ảnh của thiết bị phát quang hữu cơ OLED.

TFT điều khiển hoạt động T₅ và TFT điều khiển phát sáng T₆ có thể được bật cùng lúc theo tín hiệu điều khiển phát sáng E_n nhận được thông qua đường điều khiển phát sáng EL, và do đó nguồn điều khiển ELVDD có thể được truyền đến thiết bị phát quang hữu cơ OLED sao cho dòng điện điều khiển I_{OLED} chạy qua thiết bị phát quang hữu cơ OLED.

Điện cực cổng khởi động thứ hai G₇ của TFT khởi động thứ hai T₇ có thể được nối với đường quét trước đó S_{Ln-1}, điện cực nguồn khởi động thứ hai S₇ của TFT khởi động thứ hai T₇ có thể được nối với điện cực máng điều khiển phát sáng D₆ của

TFT điều khiển phát sáng T6 và điện cực điểm ảnh của thiết bị phát quang hữu cơ OLED, và điện cực máng khởi động thứ hai D7 của TFT khởi động thứ hai T7 có thể được nối với điện cực nguồn khởi động thứ nhất S4 của TFT khởi động thứ nhất T4 và đường điện áp khởi động VL. TFT khởi động thứ hai T7 có thể được bật theo tín hiệu quét trước đó Sn-1 mà nhận được thông qua đường quét trước đó S_{Ln}-1 để khởi động điện cực điểm ảnh của thiết bị phát quang hữu cơ OLED.

Trên Fig.4, các TFT khởi động thứ nhất và thứ hai T4 và T7 được nối với đường quét trước đó S_{Ln}-1, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ khác, TFT khởi động thứ nhất T4 có thể được nối với đường quét trước đó S_{Ln}-1 và được điều khiển theo tín hiệu quét trước đó Sn-1, và TFT khởi động thứ hai T7 có thể được nối với đường tín hiệu riêng biệt (ví dụ, đường quét tiếp theo) và được điều khiển theo tín hiệu nhận được từ đường tín hiệu riêng biệt.

Tấm tụ dự trữ thứ hai Cst2 của tụ dự trữ Cst có thể được nối với đường điện áp điều khiển PL và điện cực đối diện của thiết bị phát quang hữu cơ OLED được nối với nguồn chung ELVSS. Theo đó, thiết bị phát quang hữu cơ OLED có thể hiển thị hình ảnh bằng cách phát quang khi nhận được dòng điện điều khiển I_{OLED} từ TFT điều khiển T1.

Trên Fig.4, TFT bù T3 và TFT khởi động thứ nhất T4 bao gồm điện cực cổng kép, nhưng sáng chế không bị giới hạn ở đó. Ví dụ, TFT bù T3 và TFT khởi động thứ nhất T4 có thể bao gồm một điện cực cổng. Theo cách khác, ít nhất một trong số TFT điều khiển T1, TFT chuyển mạch T2, TFT điều khiển hoạt động T5, TFT điều khiển phát sáng T6, và TFT khởi động thứ hai T7, nhưng không phải TFT bù T3 hoặc TFT khởi động thứ nhất T4, có thể bao gồm điện cực cổng kép.

Fig.5 là hình vẽ mặt cắt một phần của thiết bị hiển thị, theo một phương án làm ví dụ, và Fig.7 là hình chiếu bằng một phần của thiết bị hiển thị, theo một phương án làm ví dụ. Fig.5 có thể tương ứng với hình vẽ mặt cắt được cắt dọc theo đường V-V' của Fig.2, và Fig.6 có thể tương ứng với hình chiếu bằng của Fig.5 được quan sát theo hướng được chỉ báo bởi mũi tên K.

Vùng hiển thị DA sẽ được mô tả trước tiên dựa vào các hình vẽ Fig.5 và Fig.6, và sau đó vùng ngoại vi PA sẽ được mô tả.

Dựa vào Fig.6, lớp đệm 101 có thể được tạo ra trên nền 100. Nền 100 có thể

bao gồm chất dẻo, như polyetylen terephthalat (PET), polyetylen naphthalat (PEN), hoặc polyimit. Mặc dù không được minh họa, nền 100 có thể bao gồm nhiều lớp bao gồm lớp chặn được tạo ra từ vật liệu vô cơ giữa các lớp chất dẻo chứa polyimit.

Lớp đệm 101 có thể chặn tạp chất hoặc hơi ẩm xâm nhập qua nền 100. Ví dụ, lớp đệm 101 có thể bao gồm vật liệu vô cơ, như silic oxit (SiOx), silic nitrua (SiNx), và/hoặc silic oxynitrua (SiON), và có thể được tạo thành ở dạng một lớp hoặc nhiều lớp.

Các TFT và tụ dự trữ Cst được bố trí ở các vị trí tương ứng với vùng hiển thị DA, và OLED 200 là phần tử hiển thị được nối điện với các TFT và tụ dự trữ Cst, có thể được bố trí trên nền 100. Trên Fig.5, TFT điều khiển T1 và TFT điều khiển phát sáng T6 trong số các TFT được mô tả ở trên dựa vào Fig.4 được minh họa.

TFT điều khiển T1 có thể bao gồm lớp bán dẫn điều khiển A1 và điện cực cổng điều khiển G1. Lớp bán dẫn điều khiển A1 có thể bao gồm, ví dụ, silic đa tinh thể. Lớp bán dẫn điều khiển A1 có thể bao gồm vùng kênh điều khiển C1 chồng lấp điện cực cổng điều khiển G1, và vùng nguồn điều khiển S1 và vùng máng điều khiển D1 lần lượt được bố trí ở hai mặt của vùng kênh điều khiển C1 và bao gồm các tạp chất có nồng độ cao hơn tạp chất trong vùng kênh điều khiển C1. Ở đây, các tạp chất có thể bao gồm các tạp chất loại N hoặc loại P. Vùng nguồn điều khiển S1 và vùng máng điều khiển D1 có vùng máng điều khiển D1 có thể lần lượt tương ứng với điện cực nguồn điều khiển và điện cực máng điều khiển của TFT điều khiển T1 trên Fig.4.

Lớp cách điện cổng 103 có thể được bố trí giữa lớp bán dẫn điều khiển A1 và điện cực cổng điều khiển G1 để cách điện chúng. Lớp cách điện cổng 103 có thể là lớp vật liệu vô cơ bao gồm SiON, SiOx, và/hoặc SiNx, trong đó lớp vật liệu vô cơ có thể là một lớp hoặc nhiều lớp.

Tụ dự trữ Cst có thể bao gồm các tấm tụ dự trữ thứ nhất và thứ hai Cst1 và Cst2 chồng lên nhau. Lớp cách điện liên lớp thứ nhất 105 có thể được bố trí giữa các tấm tụ dự trữ thứ nhất và thứ hai Cst1 và Cst2, trong đó lớp cách điện liên lớp thứ nhất 105 có thể có hằng số điện môi nhất định, có thể là lớp vật liệu vô cơ bao gồm SiON, SiOx, và/hoặc SiNx, và có thể là một lớp hoặc nhiều lớp. Trên Fig.5, tấm tụ dự trữ thứ nhất Cst1 có thể là điện cực cổng điều khiển G1 của TFT điều khiển T1, nhưng sáng chế không bị giới hạn ở đó. Tụ dự trữ Cst có thể được che phủ bởi lớp cách điện liên lớp

thứ hai 107. Lớp cách điện liên lớp thứ hai 107 có thể là lớp vật liệu vô cơ bao gồm SiON, SiOx, và/hoặc SiNx, và có thể là một lớp hoặc nhiều lớp.

Đường điện áp điều khiển PL có thể bao gồm đường điện áp điều khiển thứ nhất PL1 và đường điện áp điều khiển thứ hai PL2. Đường điện áp điều khiển thứ nhất PL1 có thể bao gồm vật liệu giống với đường dữ liệu DL. Ví dụ, đường điện áp điều khiển thứ nhất PL1 và đường dữ liệu DL có thể bao gồm nhôm (Al), đồng (Cu), và titan (Ti), và có thể bao gồm một lớp hoặc nhiều lớp. Theo một phương án làm ví dụ, đường điện áp điều khiển thứ nhất PL1 và đường dữ liệu DL có thể có cấu trúc nhiều lớp từ Ti/Al/Ti.

Đường điện áp điều khiển thứ hai PL2 có thể được bố trí trên đường điện áp điều khiển thứ nhất PL1, trong đó lớp cách điện hữu cơ thứ nhất 111 được bố trí ở giữa, và đường điện áp điều khiển thứ hai PL2 có thể được nối điện với đường điện áp điều khiển thứ nhất PL1 thông qua lỗ tiếp xúc được tạo ra trong lớp cách điện hữu cơ thứ nhất 111. Đường điện áp điều khiển thứ hai PL2 có thể bao gồm Al, Cu, hoặc Ti, và có thể là một lớp hoặc nhiều lớp. Theo một phương án làm ví dụ, đường điện áp điều khiển thứ hai PL2 có thể có cấu trúc nhiều lớp Ti/Al/Ti. Lớp cách điện hữu cơ thứ nhất 111 có thể bao gồm vật liệu cách điện hữu cơ, và ví dụ về vật liệu cách điện hữu cơ bao gồm các polyme gốc imit, polyme đa dụng, chẳng hạn như polymethylmetacrylat (PMMA) và polystylen (PS), dẫn xuất polyme có nhóm gốc phenol, polyme gốc acryl, polyme gốc arylete, polyme gốc amit, polyme gốc florua, polyme gốc p-xylen, polyme gốc rượu vinyl, và các pha trộn của chúng. Theo một phương án làm ví dụ, lớp cách điện hữu cơ thứ nhất 111 có thể bao gồm polyimit.

Đường điện áp điều khiển PL có thể cấp tín hiệu điện đồng nhất, nghĩa là nguồn điều khiển ELVDD, là điện áp không đổi, đến các điểm ảnh. Để trang bị cho thiết bị hiển thị mà tạo ra hình ảnh chất lượng cao, cần ngăn sự sụt áp xảy ra trong đường điện áp điều khiển PL. Theo một hoặc nhiều phương án làm ví dụ, vì đường điện áp điều khiển PL bao gồm các đường điện áp điều khiển thứ nhất và thứ hai PL1 và PL2 mà được nối điện để tự giảm điện trở, nên sự sụt áp gây ra bởi điện trở của đường điện áp điều khiển PL có thể được ngăn hoặc làm giảm ngay cả khi điện tích của điểm ảnh được giảm xuống để thu được thiết bị có độ phân giải cao. Đường điện áp điều khiển PL có thể được che bởi lớp cách điện hữu cơ thứ hai 113, lớp cách điện hữu cơ thứ hai 113 này có thể bao gồm polyme gốc imit, các polyme đa dụng, chẳng hạn như PMMA

hoặc PS, các dẫn xuất polyme có nhóm gốc phenol, các polyme gốc acryl, các polyme gốc arylete, các polyme gốc amit, các polyme gốc florua, các polyme gốc p-xylen, các polyme gốc rượu vinyl, và pha trộn của chúng. Theo một phương án làm ví dụ, lớp cách điện hữu cơ thứ hai 113 có thể bao gồm polyimit.

Điện cực điểm ảnh 210 có thể được bố trí trên lớp cách điện hữu cơ thứ hai 113. Trên Fig.5, điện cực điểm ảnh 210 được nối điện với TFT điều khiển phát sáng T6.

Lớp xác định điểm ảnh 120 có thể được bố trí trên điện cực điểm ảnh 210, và có thể có khoảng hở tương ứng với mỗi điểm ảnh con, nghĩa là khoảng hở 120H làm lộ ra ít nhất vùng trung tâm của điện cực điểm ảnh 210 để xác định điểm ảnh. Ngoài ra, lớp xác định điểm ảnh 120 có thể làm tăng khoảng cách giữa mép của điện cực điểm ảnh 210 và điện cực đối diện 230, nhờ đó ngăn hồ quang được tạo ra giữa chúng. Lớp xác định điểm ảnh 120 có thể được tạo ra từ vật liệu hữu cơ như polyimit hoặc hexametyldisiloxan (HMDSO).

Lớp trung gian 220 có thể bao gồm vật liệu có trọng lượng phân tử thấp hoặc vật liệu polyme. Khi lớp trung gian 220 bao gồm vật liệu có trọng lượng thấp, lớp trung gian 220 có thể có cấu trúc trong đó lớp phun lỗ trống (HIL), lớp vận chuyển lỗ trống (HTL), lớp phát xạ (EML), lớp vận chuyển điện tử (ETL), lớp phun điện tử (EIL) được xếp chồng lên nhau thành cấu trúc một lớp hoặc nhiều lớp. Lớp trung gian 220 có thể bao gồm vật liệu hữu cơ bất kỳ, như đồng phtaloxyanin (CuPc), N,N'-di(naphtalen-1-yl)-N,N'-diphenyl-benzidin (NPB), và nhôm tris-8-hydroxyquinolin (Alq3). Lớp trung gian 220 có thể được tạo ra thông qua phương pháp lắng đọng chân không.

Khi lớp trung gian 220 bao gồm vật liệu polyme, lớp trung gian 220 có thể chủ yếu bao gồm HLT và EML. Ở đây, HTL có thể bao gồm PEDOT, EML có thể bao gồm vật liệu polyme gốc poly-phenylenvinylen (PPV) hoặc vật liệu polyme gốc polyfluoren. Tuy nhiên, cấu trúc của lớp trung gian 220 không bị giới hạn ở đó. Ví dụ, lớp trung gian 220 có thể được tạo thành liên khối trong nhiều điện cực điểm ảnh 210. Lớp trung gian 220 có thể bao gồm lớp được tạo hình mẫu tương ứng với mỗi điện cực điểm ảnh 210.

Điện cực đối diện 230 có thể được bố trí trên vùng hiển thị DA và có thể được bố trí để che phủ vùng hiển thị DA. Nói cách khác, điện cực đối diện 230 có thể được

tạo thành liên khối để che phủ nhiều điểm ảnh.

Lớp bọc 400 có thể che phủ OLED 200, và có thể ngăn OLED 200 khỏi bị hư hại do hơi ẩm hoặc oxy từ bên ngoài. Lớp bọc 400 có thể che phủ vùng hiển thị DA và mở rộng ra vùng bên ngoài vùng hiển thị DA. Lớp bọc 400 này có thể bao gồm ít nhất một lớp bọc vô cơ và ít nhất một lớp bọc hữu cơ. Trên Fig.5, lớp bọc 400 có thể bao gồm lớp bọc vô cơ thứ nhất 410, lớp bọc hữu cơ 420, và lớp bọc vô cơ thứ hai 430.

Lớp bọc vô cơ thứ nhất 410 có thể che phủ điện cực đối diện 230 và có thể bao gồm SiOx, SiNx, và/hoặc SiON. Nếu cần thiết, nhiều lớp bao gồm lớp chụp 290 có thể được bố trí giữa lớp bọc vô cơ thứ nhất 410 và điện cực đối diện 230. Vì lớp bọc vô cơ thứ nhất 410 có thể được tạo ra bên trên một cấu trúc khác bên dưới, nên bề mặt trên cùng của lớp bọc vô cơ 410 có thể không phẳng. Lớp bọc hữu cơ 420 có thể che phủ lớp cách điện vô cơ thứ nhất 410, và không giống với lớp bọc vô cơ thứ nhất 410, bề mặt trên cùng của lớp bọc hữu cơ 420 có thể gần như là phẳng. Ví dụ, bề mặt trên cùng của lớp bọc hữu cơ 420 có thể gần như là phẳng ở vùng tương ứng với vùng hiển thị DA. Lớp bọc hữu cơ 420 có thể bao gồm một hoặc nhiều vật liệu được chọn từ PET, PEN, polycarbonat, polyimide, polyetylen sulfonat, polyoxymetylen, polyarylat, và HMDSO. Lớp bọc vô cơ thứ hai 430 có thể che phủ lớp bọc hữu cơ 420 và có thể bao gồm SiOx, SiNx, và/hoặc SiON.

Dựa vào vùng ngoại vi PA trên Fig.5, lớp cách điện vô cơ 110 được bố trí trên nền 100, trong đó lớp cách điện vô cơ 110 có thể bao gồm lớp đệm 101, lớp cách điện cổng 103, và các lớp cách điện liên lớp thứ nhất và thứ hai 105 và 107 như được mô tả ở trên. Dây cấp nguồn 71 có thể được bố trí trên lớp cách điện vô cơ 110.

Dây cấp nguồn 71 có thể bao gồm lớp dây cấp nguồn thứ nhất 71A và lớp dây cấp nguồn thứ hai 71B. Lớp dây cấp nguồn thứ nhất 71A có thể bao gồm vật liệu giống với đường dữ liệu DL và đường điện áp điều khiển thứ nhất PL1 được mô tả ở trên, và lớp dây cấp nguồn thứ hai 71B có thể bao gồm vật liệu giống với đường điện áp điều khiển thứ hai PL2.

Lớp dây cấp nguồn thứ nhất 71A có thể được lộ ra bên ngoài bởi khoảng hở thứ nhất 111H của lớp cách điện hữu cơ thứ nhất 111 được bố trí trên lớp dây cấp nguồn thứ nhất 71A. Bề mặt trên cùng của lớp dây cấp nguồn thứ nhất 71A được lộ thông qua khoảng hở thứ nhất 111H có thể tiếp xúc trực tiếp với lớp dây cấp nguồn thứ hai

71B được bố trí trên lớp cách điện hữu cơ thứ nhất 111. Lớp dây cấp nguồn thứ hai 71B có thể tiếp xúc trực tiếp với lớp dây cấp nguồn thứ nhất 71A thông qua khoảng hở thứ nhất 111H. Vì các lớp dây cấp nguồn thứ nhất và thứ hai 71A và 71B được nối điện với nhau, nên một vùng của vùng ngoại vi PA có thể được làm giảm mà không làm tăng điện trở của dây cấp nguồn 71.

Bề mặt bên của lớp dây cấp nguồn thứ nhất 71A có thể được che phủ bởi lớp bảo vệ 109. Lớp bảo vệ 109 có thể ngăn lớp dây cấp nguồn thứ nhất 71A bao gồm kim loại, như Al, mà có thể bị hư hại bởi chất ăn mòn trong quy trình sản xuất thiết bị hiển thị, không bị lộ ra với môi trường ăn mòn. Lớp dây cấp nguồn thứ nhất 71A có thể được lộ ra mà không được che phủ bởi lớp cách điện hữu cơ thứ nhất 111 trên vùng ngoại vi PA mà không được minh họa trên Fig.5, và lớp dây cấp nguồn thứ nhất bị lộ ra 71A có thể bị hư hại ở bề mặt bên của nó bởi chất ăn mòn được sử dụng trong quy trình được thực hiện sau khi lớp dây cấp nguồn thứ nhất 71A được tạo ra. Về vấn đề này, lớp bảo vệ 109 có thể che phủ và bảo vệ bề mặt bên của lớp dây cấp nguồn thứ nhất 71A.

Lớp bảo vệ 109 có thể che phủ các TFT (ví dụ, TFT điều khiển T1 và TFT điều khiển phát sáng T6) trong vùng hiển thị DA. Lớp bảo vệ 109 có thể bao gồm, ví dụ, SiNx. Trong một phương án ví dụ, hydro (ion) của lớp bảo vệ 109 có thể làm tăng tính chất của các TFT bằng cách kết hợp liên kết hở của lớp bán dẫn của TFT để loại bỏ vị trí lỗi trong lớp bán dẫn, nhưng sáng chế không bị giới hạn ở đó.

Dây cấp nguồn 71 có thể được che bởi lớp cách điện hữu cơ thứ hai 113, và có thể được lộ ra bên ngoài thông qua khoảng hở thứ hai 113H của lớp cách điện hữu cơ thứ hai 113. Trên Fig.5, bề mặt trên cùng của dây cấp nguồn 71 được bố trí trên cả hai mặt của phần chặn thứ nhất 340 quanh phần chặn thứ nhất 340 được làm lộ ra. Bề mặt trên cùng được làm lộ ra của dây cấp nguồn 71 có thể tiếp xúc và được nối điện với lớp điện cực cấp nguồn 72.

Lớp điện cực cấp nguồn 72 có thể được bố trí trên lớp cách điện hữu cơ thứ hai 113, và có thể tiếp xúc trực tiếp với bề mặt phía trên của dây cấp nguồn 71 thông qua khoảng hở thứ hai 113H. Lớp điện cực cấp nguồn 72 có thể bao gồm nhiều lỗ 72h. Ví dụ, một vùng của lớp điện cực cấp nguồn 72 chồng lên lớp cách điện hữu cơ thứ hai 113 có thể bao gồm nhiều lỗ 72h, và một vùng của lớp điện cực cấp nguồn 72 tiếp xúc

trực tiếp với dây cấp nguồn 71 có thể không bao gồm lỗ 72h để tăng diện tích tiếp xúc giữa dây cấp nguồn 71 và lớp điện cực cấp nguồn 72.

Các lỗ 72h của lớp điện cực cấp nguồn 72 có thể cung cấp đường dẫn để vật liệu nằm trong lớp cách điện bên dưới lớp điện cực cấp nguồn 72 được bay hơi và giải phóng ra bên ngoài. Quá trình nhiệt (ví dụ, quy trình làm rắn) có thể được thực hiện sau khi lớp xác định điểm ảnh 120 được tạo ra trên điện cực điểm ảnh 210, một số vật liệu trong lớp cách điện hữu cơ thứ nhất và thứ hai 111 hoặc 113 bên dưới lớp điện cực cấp nguồn 72 có thể được bay hơi bởi nhiệt được tác dụng vào trong quá trình cuối cùng và giải phóng ra ngoài thông qua các lỗ 72h. Theo đó, có thể ngăn hiện tượng mà khí được tạo ra trong lớp cách điện hữu cơ di chuyển về phía điểm ảnh và ảnh hưởng đến OLED 200 bao gồm một số điểm ảnh được bố trí ở mép của vùng hiển thị DA, do đó làm cho OLED 200 không phát ánh sáng, xảy ra khi không có lỗ 72h. Lớp điện cực cấp nguồn 72 có thể được tạo thành từ cùng vật liệu với điện cực điểm ảnh 210. Ví dụ, lớp điện cực cấp nguồn 72 có thể bao gồm ba lớp bao gồm indi thiếc oxit (ITO), Ag, và ITO.

Mép của lớp điện cực cấp nguồn 72 có thể được che phủ bởi lớp cách điện. Ví dụ, mép thứ nhất 72a của lớp điện cực cấp nguồn 72 hướng vào vùng hiển thị DA, mép thứ hai 72b đối diện với mép thứ nhất 72a và hướng vào mép của nền 100, mỗi mép có thể được che phủ bởi lớp cách điện. Trên Fig.5, các mép thứ nhất và thứ hai 72a và 72b của lớp điện cực cấp nguồn 72 được che phủ bởi lớp cách điện bao gồm cùng vật liệu với lớp xác định điểm ảnh 120.

Mép bên trong của lớp điện cực cấp nguồn 72, nghĩa là mép lỗ 72he bao quanh lỗ 72h, cũng có thể được che phủ bởi lớp cách điện. Như được thể hiện trên các hình vẽ Fig.5 và Fig.6, một số lỗ 72h của lớp điện cực cấp nguồn 72 có thể được che phủ bởi lớp xác định điểm ảnh 120 mở rộng tới vùng ngoại vi PA, và mỗi trong số các lỗ còn lại 72h có thể được che phủ bởi phần nhô 125. Phần nhô 125 có thể bao gồm vật liệu cách điện. Ví dụ, phần nhô 125 có thể bao gồm vật liệu giống với lớp xác định điểm ảnh 120 và có thể được tạo ra trong quy trình phủ giống với lớp xác định điểm ảnh 120.

Như được thể hiện trên Fig.6, các phần nhô 125 có dạng đứng tách biệt và cách đều nhau. Các phần nhô 125 có thể có kích thước lớn hơn các lỗ tương ứng 72h, và

như được thể hiện trên Fig.5, có thể che phủ các mép lỗ 72he bao quanh các lỗ tương ứng 72h.

Như các mép thứ nhất và thứ hai 72a và 72b của lớp điện cực cấp nguồn 72, và mép lỗ 72he bao quanh lỗ 72h tất cả được che phủ bởi một vật liệu cách điện, có thể ngăn hiện tượng trong đó một số vật liệu tạo ra lớp điện cực cấp nguồn 72, ví dụ, bạc (Ag), bị kết tủa dưới dạng bạc bằng cách nhận điện tử trong quy trình sản xuất thiết bị hiển thị. Theo đó, hiện tượng trong đó bạc bị kết tủa trong quy trình sản xuất khi các mép thứ nhất và thứ hai 72a và 72b của lớp điện cực cấp nguồn và mép lỗ 72he bao quanh lỗ 72h được làm hở ra, và có thể ngăn hiện tượng bạc kết tủa tạo ra điểm mù.

Các lỗ 72h có thể được bố trí lệch nhau và hoặc có thể được bố trí theo hình chữ chi. Ví dụ, như được thể hiện trên hình phóng đại của Fig.6, các lỗ 72h có thể bao gồm các lỗ thứ nhất và thứ hai 72h-1 và 72h-2 được đặt cách nhau dọc theo hướng thứ nhất (hoặc hướng y song song với vùng hiển thị DA), và lỗ thứ ba 72h-3 được đặt cách các lỗ thứ nhất và thứ hai 72h-1 và 72h-2 dọc theo hướng thứ hai (hoặc hướng x hướng vào mép của nền 100 từ vùng hiển thị DA) giao với hướng thứ nhất và được bố trí giữa các lỗ thứ nhất và lỗ thứ hai 72h-1 và 72h-2.

Theo cách bố trí của các lỗ 72h, các phần nhô 125 chồng lên các lỗ 72h cũng có thể được đặt lệch nhau. Ví dụ, như được thể hiện trong hình phóng đại của Fig.6, các phần nhô 125 có thể bao gồm các phần nhô thứ nhất và thứ hai 125-1 và 125-2 được đặt cách nhau dọc theo hướng thứ nhất, và phần nhô thứ ba 125-3 được đặt cách các phần nhô thứ nhất và thứ hai 125-1 và 125-2 dọc theo hướng thứ hai và được bố trí giữa các phần nhô thứ nhất và thứ hai 125-1 và 125-2.

Các phần nhô 125 có thể điều khiển dòng chảy của lớp bọc hữu cơ 420 của lớp bọc 400 được mô tả ở trên. Trong khi tạo ra lớp bọc hữu cơ 420, vật liệu hữu cơ tạo ra lớp bọc hữu cơ 420 chảy về phía mép của nền 100, nghĩa là, dọc theo hướng x. Ở đây, như được minh họa trên Fig.6, các phần nhô 125 được bố trí theo kiểu hình chữ chi phân tách dòng chảy vật liệu hữu cơ, và do đó có thể điều khiển vị trí của một phần đầu của vật liệu hữu cơ trong thiết bị hiển thị, nghĩa là vị trí của một phần đầu của lớp bọc hữu cơ 420.

Lớp bọc hữu cơ 420 được tạo ra trong khi dòng chảy vật liệu hữu cơ được điều khiển bởi phần nhô 125 có thể che phủ ít nhất một số phần nhô 125. Ví dụ, phần đầu

của lớp bọc hữu cơ 420 có thể được bố trí trên một số phần nhô 125 như được thể hiện trên Fig.5. Vị trí của phần đầu của lớp bọc hữu cơ 420 có thể khác với phân tương ứng được thể hiện ở Fig.5 dựa vào kiểu vật liệu hữu cơ, hoặc cách bố trí hoặc mật độ của các phần nhô 125. Theo một phương án làm ví dụ khác, phần đầu của lớp bọc hữu cơ 420 có thể được bố trí tương ứng với thành bên trong của phần chặn thứ nhất 340 được mô tả sau đây. Mật độ của các phần nhô 125 có thể phụ thuộc vào mật độ của các lỗ 72h. Diện tích của lỗ 72h trên vùng đơn vị ($1 \mu\text{m}^2$) có thể nằm trong khoảng từ 0,07 μm^2 đến khoảng 0,19 μm^2 , ví dụ, khoảng 0,14 μm^2 . Khi mật độ của các lỗ 72h vượt quá khoảng này, khí có thể thoát ra thông qua các lỗ 72h, nhưng điện trở của lớp điện cực cấp nguồn 72 có thể tăng lên.

Phần chặn thứ nhất 340 và phần chặn thứ hai 350 còn có thể được bố trí bên ngoài các phần nhô 125, nghĩa là mép của nền 100. Các phần chặn thứ nhất và thứ hai 340 và 350 có thể ngăn vật liệu hữu cơ đi vào mép của nền 100 trong khi tạo ra lớp bọc hữu cơ 420 được mô tả ở trên, nhờ đó ngăn cản việc tạo ra phần đuôi mép của lớp bọc hữu cơ 420. Trên các hình vẽ Fig.5 và Fig.6, phần chặn thứ nhất 340 có thể được bố trí trên dây cấp nguồn 71, và phần chặn thứ hai 350 có thể được bố trí gần bên ngoài hơn so với phần chặn thứ nhất 340.

Như được thể hiện trên Fig.5, phần chặn thứ nhất 340 có thể bao gồm lớp thứ nhất 341 và lớp thứ hai 342. Lớp thứ nhất 341 có thể bao gồm vật liệu giống với lớp cách điện hữu cơ thứ hai 113, và lớp thứ hai 342 có thể cấu tạo từ vật liệu giống với lớp xác định điểm ảnh 120. Phần chặn thứ hai 350 có thể bao gồm lớp thứ nhất 351 bao gồm vật liệu giống với vật liệu của lớp cách điện hữu cơ thứ nhất 111, lớp thứ hai 352 cấu tạo từ vật liệu giống với vật liệu của lớp cách điện thứ hai 113, và lớp thứ ba 353 bao gồm vật liệu giống với vật liệu của lớp xác định điểm ảnh 120. Trên Fig.5, các phần chặn thứ nhất và thứ hai 340 và 350 có thể lần lượt bao gồm hai lớp và ba lớp, nhưng sáng chế không bị giới hạn ở đó.

Các phần chặn thứ nhất và thứ hai 340 và 350 có thể được bố trí để bao quanh toàn bộ vùng hiển thị DA để ngăn việc tạo thành đuôi mép của lớp bọc hữu cơ 420. Theo đó, không giống như các phần nhô 125, các phần chặn thứ nhất và thứ hai 340 và 350 có thể có dạng vòng liên tục bao quanh vùng hiển thị DA, và các lỗ 72h của lớp điện cực cấp nguồn 72 chồng lên phần chặn thứ nhất 340 có thể không được che phủ bởi các phần nhô 125 được đặt cách nhau, nhưng có thể được che phủ bởi lớp thứ hai

liên tục 342 của phần chặn thứ nhất 340.

Dựa vào Fig.5, một phần của lớp điện cực cấp nguồn 72 có thể tiếp xúc với lớp vô cơ. Ví dụ, lỗ khe VH xuyên qua lớp cách điện hữu cơ được bố trí bên dưới lớp điện cực cấp nguồn 72, nghĩa là, các lớp cách điện hữu cơ thứ nhất và thứ hai 111 và 113 có thể được tạo ra và một phần của lớp điện cực cấp nguồn 72 có thể tiếp xúc lớp cách điện vô cơ.

Do các lớp cách điện hữu cơ thứ nhất và thứ hai 111 và 113 có thể được cắt bởi lỗ khe VH, nên đường để tạp chất đi qua phần lớn các lớp cách điện hữu cơ thứ nhất và thứ hai 111 và 113 cũng có thể được cắt. Ví dụ, tạp chất được tạo ra trong quy trình sản xuất thiết bị hiển thị hoặc tạp chất xâm nhập sau quá trình sản xuất có thể làm hư hại các điểm ảnh của vùng hiển thị DA bằng cách tiến về phía vùng hiển thị DA qua phần lớn các lớp cách điện hữu cơ thứ nhất và thứ hai 111 và 113. Tuy nhiên, theo một phương án làm ví dụ, do đường đi của các tạp chất bị cắt bởi lỗ khe VH, nên OLED 200 chứa các điểm ảnh có thể được bảo vệ khỏi các tạp chất này.

Mạch tạo ra bộ điều khiển quét thứ nhất 20 có thể được bố trí giữa lỗ khe VH và vùng tiếp xúc của dây cấp nguồn 71 và lớp điện cực cấp nguồn 72. Mạch tạo ra bộ điều khiển quét thứ nhất 20 có thể được tạo ra trong các quy trình tạo TFT điều khiển T1, tụ dự trữ Cst, và nhiều dây để nối các mạch nêu trên.

Do lớp cách điện vô cơ 110, lớp bảo vệ 109 bảo vệ vật liệu vô cơ, và các lớp bọc vô cơ thứ nhất và thứ hai 410 và 430 của lớp bọc 400 được xếp chồng ở một phần đầu của nền 100, nên có thể ngăn các tạp chất hoặc hơi ẩm xâm nhập vào mép của nền 100.

Theo một hoặc nhiều phương án làm ví dụ, thiết bị hiển thị mà ngăn các điểm ảnh ở vùng nhất định của vùng hiển thị bị hư hại và có hiệu suất phát sáng cao và tuổi thọ cao có thể được đề xuất.

Cần hiểu rằng các phương án làm ví dụ được mô tả ở đây chỉ được xem xét theo nghĩa mô tả và không nhằm giới hạn. Phần mô tả các dấu hiệu hoặc các khía cạnh trong mỗi phương án ví dụ thường được xem là khả dụng cho các dấu hiệu hoặc khía cạnh tương tự theo các phương án làm ví dụ khác.

Mặc dù các phương án làm ví dụ và phương án triển khai nhất định đã được mô

tả ở đây, các phương án và các cải biến khác sẽ là rõ ràng từ phần mô tả này. Do đó, sáng chế không bị giới hạn bởi các phương án này, mà nằm ở phạm vi rộng hơn của bộ yêu cầu bảo hộ được trình bày và các cải biến và bố trí tương đương rõ ràng khác.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

nền;

nhiều phần tử hiển thị xác định vùng hiển thị trên nền và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh, điện cực đối diện, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện;

dây cấp nguồn được bố trí bên ngoài vùng hiển thị;

lớp cách điện hữu cơ trên dây cấp nguồn và có khoảng hở làm lộ ra dây cấp nguồn;

lớp điện cực cấp nguồn được bố trí một phần trên lớp cách điện hữu cơ và bao gồm nhiều lỗ trên lớp cách điện hữu cơ, trong đó phần thứ nhất của lớp điện cực cấp nguồn chồng lên dây cấp nguồn và phần thứ hai của lớp điện cực cấp nguồn chồng lên điện cực đối diện;

nhiều phần nhô được đặt cách nhau và lần lượt che phủ ít nhất một số trong số nhiều lỗ; và

lớp bọc che phủ nhiều phần tử hiển thị,

trong đó nhiều phần nhô bao gồm:

phần nhô thứ nhất;

phần nhô thứ hai được bố trí liền kề với phần nhô thứ nhất dọc theo hướng thứ nhất song song với một bề mặt của nền; và

phần nhô thứ ba được đặt cách các phần nhô thứ nhất và thứ hai dọc theo hướng thứ hai giao với hướng thứ nhất và được bố trí giữa các phần nhô thứ nhất và thứ hai,

trong đó, khi được quan sát theo hướng vuông góc với một bề mặt của nền, phần nhô thứ nhất, phần nhô thứ hai, và phần nhô thứ ba lần lượt nằm ở các đỉnh của tam giác nhọn ảo.

2. Thiết bị hiển thị theo điểm 1, trong đó nhiều phần nhô bao gồm vật liệu cách điện hữu cơ.

3. Thiết bị hiển thị theo điểm 1, trong đó lớp bọc bao gồm ít nhất một lớp bọc vô cơ và ít nhất một lớp bọc hữu cơ.

4. Thiết bị hiển thị theo điểm 3, trong đó phần đầu của ít nhất một lớp bọc hữu cơ che phủ ít nhất một số trong số nhiều phần nhỏ.

5. Thiết bị hiển thị theo điểm 1, trong đó dây cấp nguồn bao gồm lớp dây cấp nguồn thứ nhất và lớp dây cấp nguồn thứ hai được bố trí trên lớp dây cấp nguồn thứ nhất và tiếp xúc trực tiếp với lớp dây cấp nguồn thứ nhất.

6. Thiết bị hiển thị theo điểm 1, trong đó lớp điện cực cấp nguồn được đặt cách điện cực điểm ảnh của phần tử hiển thị được bố trí bên ngoài cùng của vùng hiển thị trong số nhiều phần tử hiển thị, bằng 85 μm hoặc lớn hơn.

7. Thiết bị hiển thị bao gồm:

nền;

nhiều phần tử hiển thị xác định vùng hiển thị trên nền và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh, điện cực đối diện, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện;

dây cấp nguồn được bố trí bên ngoài vùng hiển thị;

lớp cách điện hữu cơ trên dây cấp nguồn và có khoảng hở làm lộ ra dây cấp nguồn;

lớp điện cực cấp nguồn được bố trí một phần trên lớp cách điện hữu cơ và bao gồm nhiều lỗ trên lớp cách điện hữu cơ, trong đó phần thứ nhất của lớp điện cực cấp nguồn chồng lên dây cấp nguồn và phần thứ hai của lớp điện cực cấp nguồn chồng lên điện cực đối diện;

nhiều phần nhỏ được đặt cách nhau và lần lượt che phủ ít nhất một số trong số nhiều lỗ; và

lớp bọc che phủ nhiều phần tử hiển thị,

trong đó lớp cách điện hữu cơ còn bao gồm lỗ khe xuyên qua lớp cách điện hữu cơ, trong đó một phần của lớp điện cực cấp nguồn được bố trí ở lỗ khe.

8. Thiết bị hiển thị theo điểm 7, thiết bị này còn bao gồm lớp vô cơ tiếp xúc trực tiếp với

một phần của lớp điện cực cấp nguồn thông qua lỗ khe.

9. Thiết bị hiển thị theo điểm 1, thiết bị này còn bao gồm phần chặn được bố trí trên dây cấp nguồn và được đặt cách bề mặt phía bên trong của lớp cách điện hữu cơ liền kề với khoảng hở.

10. Thiết bị hiển thị bao gồm:

nền;

tranzito màng mỏng (TFT) được bố trí trên nền và bao gồm lớp bán dẫn và điện cực công;

lớp cách điện hữu cơ che phủ TFT;

nhiều phần tử hiển thị được nối điện với TFT và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh được bố trí trên lớp cách điện hữu cơ, điện cực đối diện trên điện cực điểm ảnh, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện;

dây cấp nguồn bao quanh một phần các phần tử hiển thị;

lớp điện cực cấp nguồn được bố trí trên lớp cách điện hữu cơ, nối điện dây cấp nguồn với điện cực đối diện, và bao gồm nhiều lỗ trong đó;

nhiều phần nhô được đặt cách nhau trên lớp điện cực cấp nguồn; và

lớp bọc che phủ nhiều phần tử hiển thị và bao gồm ít nhất một lớp bọc vô cơ và ít nhất một lớp bọc hữu cơ,

trong đó nhiều phần nhô bao gồm:

phần nhô thứ nhất;

phần nhô thứ hai được bố trí liền kề với phần nhô thứ nhất dọc theo hướng thứ nhất song song với một bề mặt của nền; và

phần nhô thứ ba được đặt cách các phần nhô thứ nhất và thứ hai dọc theo hướng thứ hai giao với hướng thứ nhất và được bố trí giữa các phần nhô thứ nhất và thứ hai,

trong đó, khi được quan sát theo hướng vuông góc với một bề mặt của nền, phần nhô thứ nhất, phần nhô thứ hai, và phần nhô thứ ba lần lượt nằm ở các đỉnh của tam giác

nhọn ảo.

11. Thiết bị hiển thị theo điểm 10, trong đó dây cấp nguồn được bố trí bên dưới lớp cách điện hữu cơ và tiếp xúc với lớp điện cực cấp nguồn thông qua khoảng hở của lớp cách điện hữu cơ.

12. Thiết bị hiển thị theo điểm 11, trong đó dây cấp nguồn bao gồm:

lớp dây cấp nguồn thứ nhất;

lớp cách điện được bố trí trên lớp dây cấp nguồn thứ nhất và có khoảng hở làm lộ ra bề mặt phía trên của lớp dây cấp nguồn thứ nhất; và

lớp dây cấp nguồn thứ hai được bố trí trên lớp cách điện và tiếp xúc với lớp dây cấp nguồn thứ nhất thông qua khoảng hở.

13. Thiết bị hiển thị theo điểm 12, trong đó bề mặt bên của lớp dây cấp nguồn thứ nhất được che phủ bởi lớp bảo vệ bao gồm vật liệu cách điện khác với vật liệu cách điện của lớp cách điện.

14. Thiết bị hiển thị theo điểm 10, trong đó ít nhất một số trong số nhiều lỗ được lần lượt che phủ bởi nhiều phần nhô.

15. Thiết bị hiển thị theo điểm 10 hoặc 14, trong đó nhiều phần nhô bao gồm vật liệu cách điện hữu cơ.

16. Thiết bị hiển thị theo điểm 10, trong đó phần đầu của ít nhất một lớp bọc hữu cơ che phủ ít nhất một số trong số nhiều phần nhô.

17. Thiết bị hiển thị bao gồm:

tranzito màng mỏng (TFT) bao gồm lớp bán dẫn và điện cực cổng;

lớp cách điện hữu cơ che phủ TFT;

nhiều phần tử hiển thị được nối điện với TFT và mỗi phần tử hiển thị bao gồm điện cực điểm ảnh được bố trí trên lớp cách điện hữu cơ, điện cực đối diện trên điện cực điểm ảnh, và lớp trung gian ở giữa điện cực điểm ảnh và điện cực đối diện;

dây cấp nguồn bao quanh một phần nhiều phần tử hiển thị;

lớp điện cực cấp nguồn được bố trí trên lớp cách điện hữu cơ, nối điện dây cấp nguồn với điện cực đối diện, và bao gồm nhiều lỗ trong đó;

nhiều phần nhô được đặt cách nhau trên lớp điện cực cấp nguồn; và

lớp bọc che phủ nhiều phần tử hiển thị và bao gồm ít nhất một lớp bọc vô cơ và ít nhất một lớp bọc hữu cơ,

trong đó lớp cách điện hữu cơ còn bao gồm lỗ khe được bố trí giữa dây cấp nguồn và nhiều phần tử hiển thị.

18. Thiết bị hiển thị theo điểm 17, trong đó lớp điện cực cấp nguồn tiếp xúc trực tiếp với lớp cách điện vô cơ bên dưới lớp cách điện hữu cơ thông qua lỗ khe.

FIG. 1

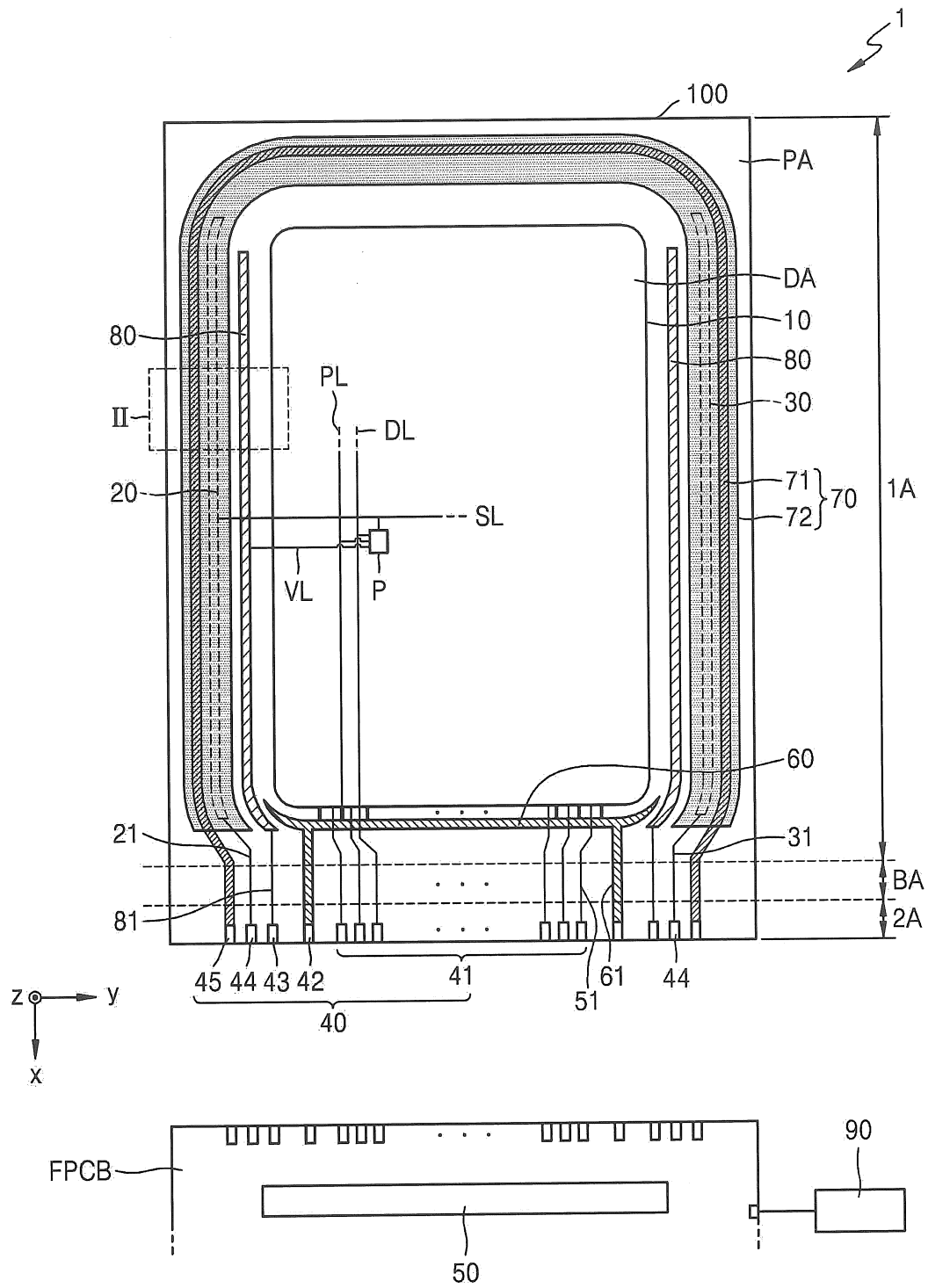


FIG. 2

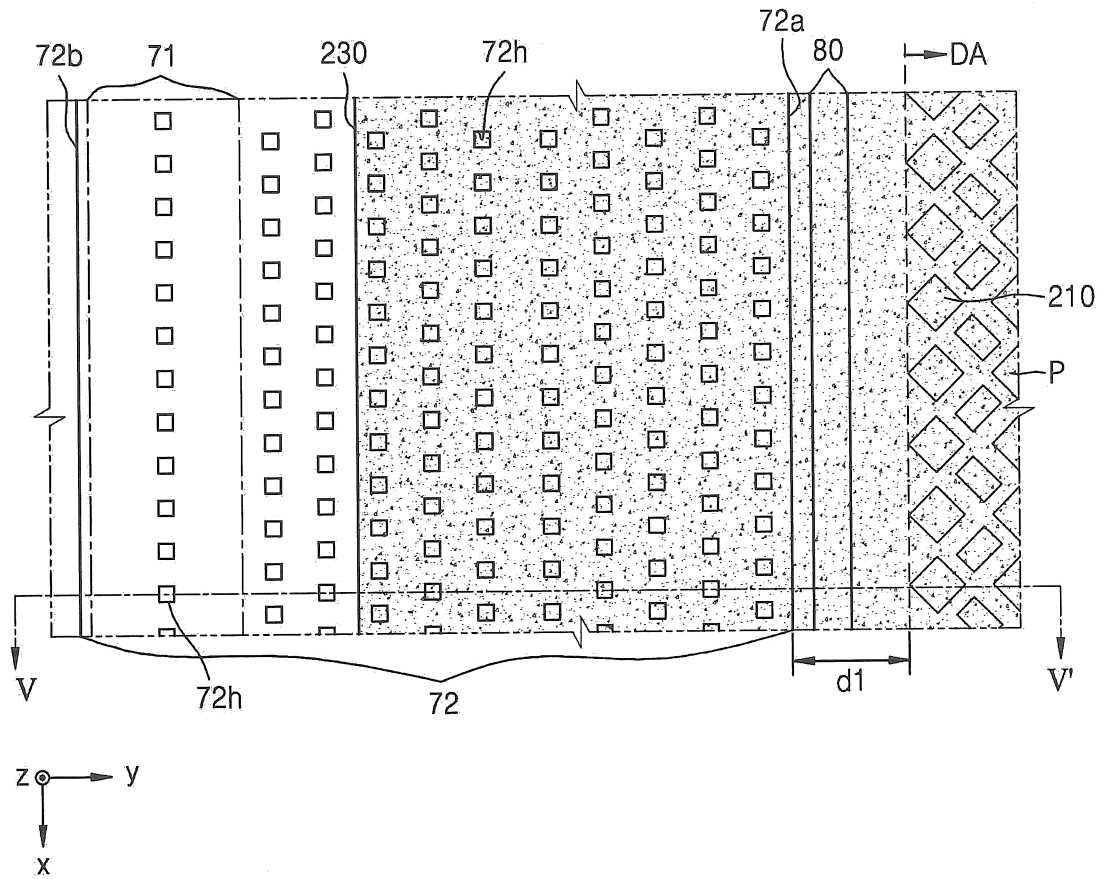


FIG. 3

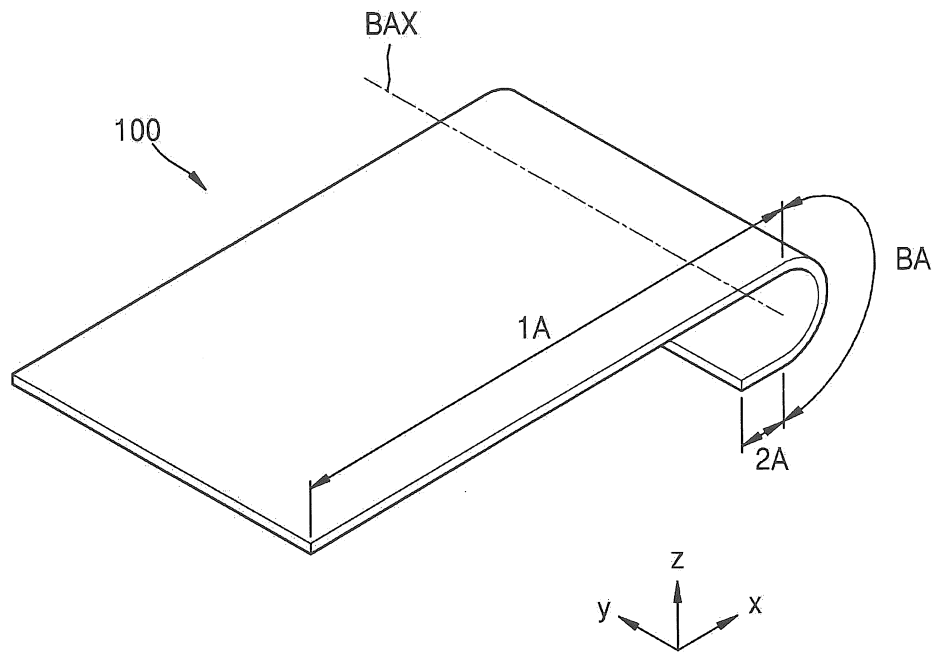


FIG. 4

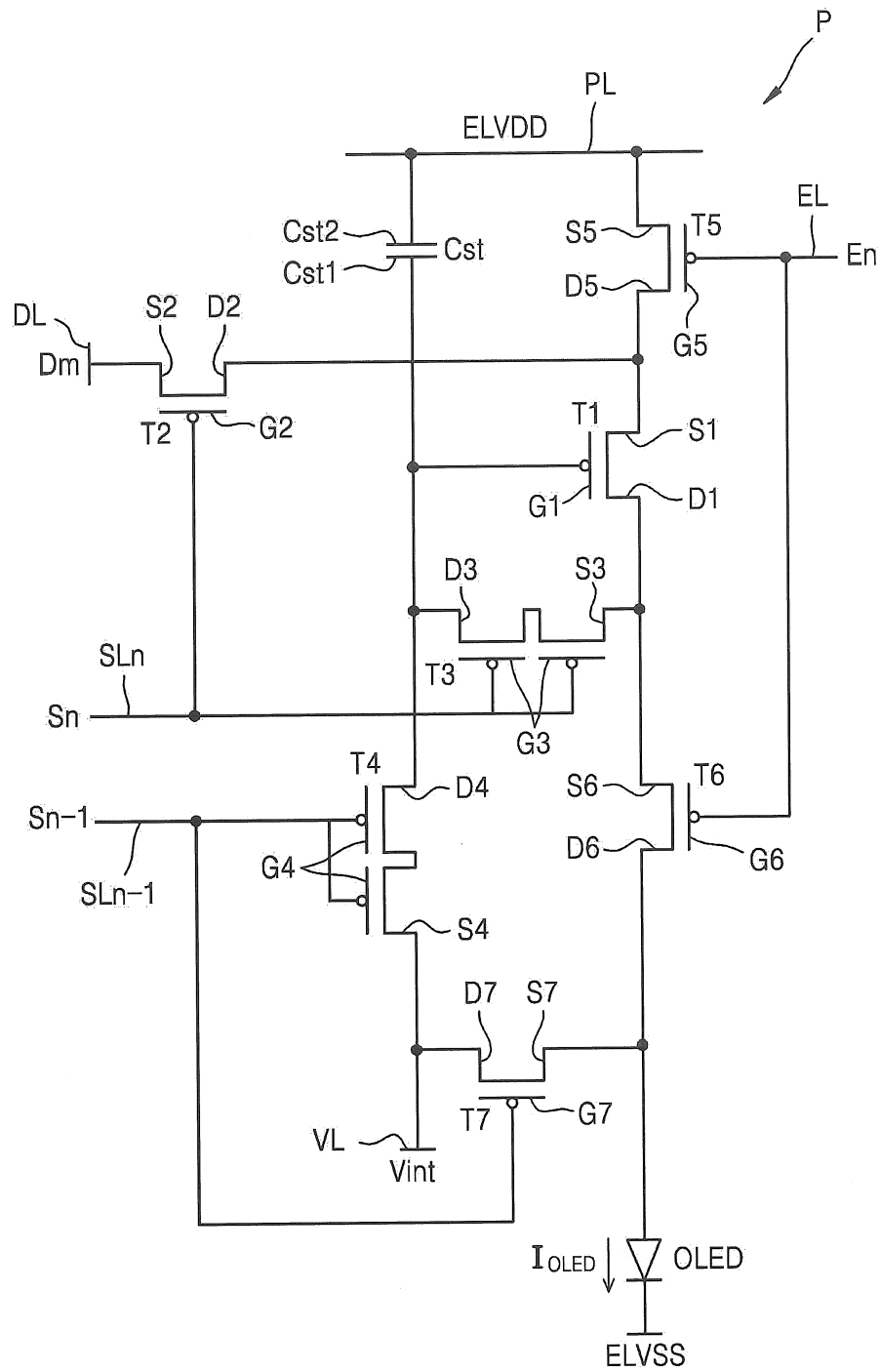


FIG. 6

