



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0035328

(51)⁷ H01L 27/32; H05B 33/24; H01L 51/52 (13) B

(21) 1-2018-05820

(22) 21/12/2018

(30) 10-2017-0182067 28/12/2017 KR

(45) 25/04/2023 421

(43) 25/07/2019 376A

(73) LG Display Co., Ltd. (KR)

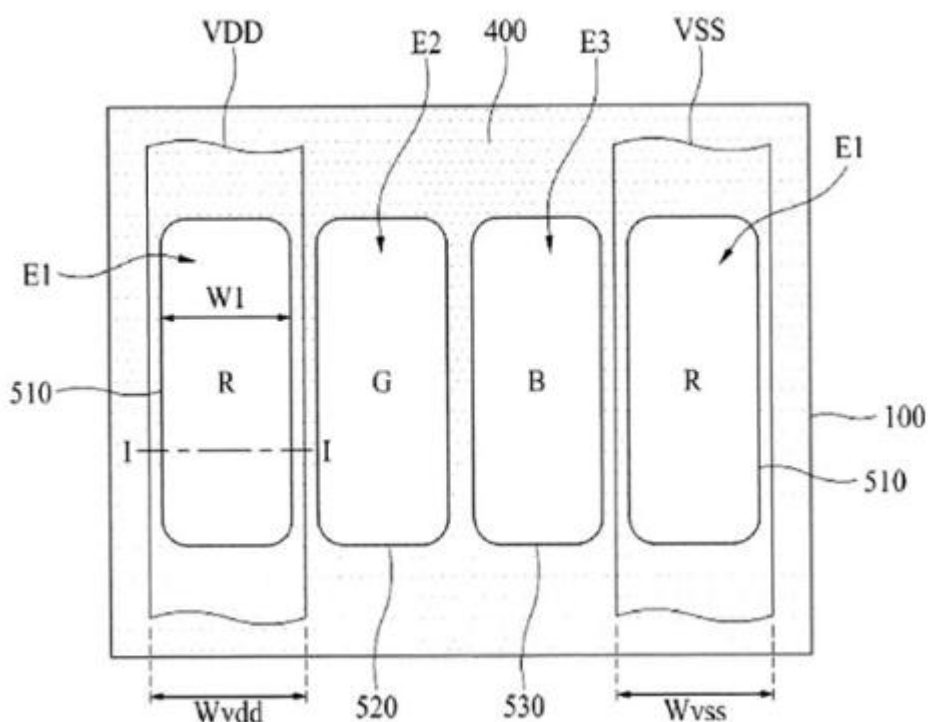
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) EunJi Park (KR); Sungman Han (KR); Kihyung Lee (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ HIỂN THỊ ĐIỆN PHÁT QUANG

(57) Sáng chế đề xuất thiết bị hiển thị điện phát quang bao gồm đế, lớp cơ cấu mạch điện bao gồm đường tín hiệu trên đế này, bờ xác định vùng phát xạ thứ nhất và vùng phát xạ thứ hai trên lớp cơ cấu mạch điện này, và lớp phát xạ thứ nhất ở vùng phát xạ thứ nhất, và lớp phát xạ thứ hai ở vùng phát xạ thứ hai, trong đó vùng phát xạ thứ nhất là chồng với đường tín hiệu, và chiều rộng của vùng phát xạ thứ nhất là bằng hoặc nhỏ hơn chiều rộng của đường tín hiệu.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị điện phát quang, cụ thể hơn, đến thiết bị hiển thị điện phát quang có lớp phát xạ được tạo ra bằng quy trình xử lý bằng dung dịch.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị điện phát quang được tạo ra theo cách mà lớp phát xạ được tạo ra giữa hai điện cực. Nếu lớp phát xạ phát ra hoặc bức xạ ánh sáng bởi điện trường giữa hai điện cực này, thì hình ảnh sẽ được hiển thị trên thiết bị hiển thị điện phát quang này.

Lớp phát xạ này có thể được tạo ra từ chất hữu cơ mà phát ra ánh sáng khi exciton được tạo ra bởi sự kết hợp của electron và lỗ trống, và exciton này trở về trạng thái cơ bản từ trạng thái được kích thích. Theo cách khác, lớp phát xạ này có thể được tạo ra từ chất vô cơ, chẳng hạn chấm lượng tử.

Sau đây, thiết bị hiển thị điện phát quang theo giải pháp kỹ thuật đã biết sẽ được mô tả dựa vào các hình vẽ kèm theo.

Fig.1 là hình vẽ thể hiện mặt cắt của thiết bị hiển thị điện phát quang theo giải pháp kỹ thuật đã biết.

Như được thể hiện trên Fig.1, thiết bị hiển thị điện phát quang theo giải pháp kỹ thuật đã biết này có thể bao gồm đế 10, lớp cơ cấu mạch điện 20, điện cực thứ nhất 30, bờ 40, và lớp phát xạ 50.

Lớp cơ cấu mạch điện 20 được tạo ra trên đế thứ nhất 10. Ở đây, các đường tín hiệu khác nhau, tranzito màng mỏng, và tụ điện, là được tạo ra ở lớp cơ cấu mạch điện 20.

Điện cực thứ nhất 30 được tạo ra trên lớp cơ cấu mạch điện 20. Điện cực thứ nhất 30 được tạo mẫu bởi mỗi điểm ảnh, trong đó điện cực thứ nhất 30 có chức năng như anốt của thiết bị hiển thị điện phát quang này.

Bờ 40 được tạo ra thành kết cấu ma trận, để nhờ đó xác định các vùng phát xạ E.

Lớp phát xạ 50 được tạo ra ở mỗi trong số các vùng phát xạ E mà được xác định bởi bờ 40. Cụ thể là, lớp phát xạ 50 là được tạo ra trên điện cực thứ nhất 30 mà được làm lộ ra ở vùng phát xạ E bằng quy trình xử lý bằng dung dịch nhờ sử dụng thiết bị phun mực.

Như được thể hiện ở phần được phóng to của Fig.1, mà được đánh dấu bằng hình mũi tên và được thể hiện trong đường tròn chấm chấm, thì lớp cơ cấu mạch điện 20 sẽ có những sự chênh lệch thành bậc tại nhiều vị trí do các đường tín hiệu khác nhau và tranzito màng mỏng ở đó. Khi vùng phát xạ E được đặt bên trên một hoặc nhiều phần bậc của lớp cơ cấu mạch điện 20, thì sự chênh lệch thành bậc cũng sẽ xuất hiện trên bề mặt trên của điện cực thứ nhất 30 mà được để lộ ra ở vùng phát xạ E. Một ví dụ về sự chênh lệch thành bậc này được thể hiện ở phần được phóng to, nhưng có thể sẽ có nhiều sự chênh lệch thành bậc khác tại các vị trí khác nhau và có các chiều cao bậc khác nhau trên khắp lớp cơ cấu mạch điện 20.

Ở các vị trí mà ở đó lớp phát xạ 50 được tạo ra trên điện cực thứ nhất 30 với phần bậc bằng quy trình xử lý bằng dung dịch, thì lớp phát xạ 50 không có chiều dày đồng đều ở vùng phát xạ E đơn, từ đó gây ra sự phát sáng không đồng đều ở vùng phát xạ E đó.

Bản chất kỹ thuật của sáng chế

Sáng chế nhằm khắc phục các vấn đề nêu trên, và mục đích của sáng chế là đề xuất thiết bị hiển thị điện phát quang mà có khả năng tạo ra lớp phát xạ đồng đều ở vùng phát xạ bằng cách giảm thiểu sự chênh lệch thành bậc ở đó, và thực hiện sự phát sáng đồng đều ở vùng phát xạ đó.

Theo một khía cạnh của sáng chế, thì các mục đích nêu trên và các mục đích khác là có thể được thực hiện bằng cách tạo ra thiết bị hiển thị điện phát quang bao gồm đế, lớp cơ cấu mạch điện được bố trí trên đế và được tạo kết cấu để bao gồm đường tín hiệu, bờ được bố trí trên lớp cơ cấu mạch điện và được tạo kết cấu để xác định vùng phát xạ thứ nhất và vùng phát xạ thứ hai, và lớp phát xạ thứ nhất được bố trí ở vùng phát xạ thứ nhất, và lớp phát xạ thứ hai được bố trí ở vùng phát xạ thứ hai, trong đó vùng phát xạ thứ nhất là chồng với đường tín hiệu, và chiều rộng của vùng phát xạ thứ nhất là bằng hoặc nhỏ hơn chiều rộng của đường tín hiệu.

Theo khía cạnh khác, sáng chế đề xuất thiết bị hiển thị điện phát quang bao gồm đế, đường công suất cao và đường công suất thấp được sắp xếp theo chiều thứ nhất trên đế, các cột cơ cấu mạch điện được bố trí giữa đường công suất cao và đường công suất thấp trên đế, và được tạo kết cấu để bao gồm các tranzito màng mỏng để điều khiển sự phát sáng, bờ được bố trí trên đường công suất cao, đường công suất thấp, và các cột cơ cấu mạch điện, và được tạo kết cấu để xác định các vùng phát xạ, và lớp phát xạ được bố trí ở mỗi trong số các vùng phát xạ này, trong đó các vùng phát xạ này bao gồm vùng phát xạ thứ nhất chồng với đường công suất cao hoặc đường công suất thấp, và được tạo kết cấu để có chiều rộng bằng hoặc nhỏ hơn chiều rộng của đường công suất cao hoặc chiều rộng của đường công suất thấp.

Theo khía cạnh nữa, sáng chế đề xuất thiết bị hiển thị điện phát quang bao gồm đế, lớp cơ cấu mạch điện được bố trí trên đế và được tạo kết cấu để bao gồm cột cơ cấu mạch điện thứ nhất, cột cơ cấu mạch điện thứ hai, và cột cơ cấu mạch điện thứ ba, bờ được bố trí trên lớp cơ cấu mạch điện và được tạo kết cấu để xác định vùng phát xạ thứ nhất, vùng phát xạ thứ hai, và vùng phát xạ thứ ba, và điện cực thứ nhất chồng riêng rẽ với vùng phát xạ thứ nhất, vùng phát xạ thứ hai, và vùng phát xạ thứ ba này, trong đó mỗi trong số các cột cơ cấu mạch điện từ thứ nhất đến thứ ba đều bao gồm tranzito màng mỏng chuyển mạch và tranzito màng mỏng điều khiển để điều khiển sự phát sáng, điện cực thứ nhất mà chồng với vùng phát xạ thứ nhất là được nối với một cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ nhất hoặc cột cơ cấu mạch điện thứ ba, và vùng phát xạ thứ nhất là không chồng với cột cơ cấu mạch điện thứ nhất và cột cơ cấu mạch điện thứ ba.

Mô tả vắn tắt các hình vẽ

Các mục đích, dấu hiệu, ưu điểm nêu trên và các mục đích, dấu hiệu, ưu điểm khác của sáng chế sẽ được làm rõ hơn trong phần mô tả chi tiết sau đây dựa vào các hình vẽ kèm theo, trong đó:

Fig.1 là hình vẽ thể hiện mặt cắt của thiết bị hiển thị điện phát quang theo giải pháp kỹ thuật đã biết;

Fig.2 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế;

Fig.3 là hình vẽ thể hiện mặt cắt của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, mà tương ứng với mặt cắt theo đường I-I trên Fig.2;

Fig.4 là hình vẽ thể hiện mặt cắt của thiết bị hiển thị điện phát quang theo phương án khác của sáng chế, mà tương ứng với mặt cắt theo đường I-I trên Fig.2;

Fig.5 là hình vẽ thể hiện sơ đồ mạch điện của thiết bị hiển thị điện phát quang theo một phương án của sáng chế;

Fig.6 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.5;

Fig.7 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo phương án khác của sáng chế, hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.5;

Fig.8 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, mà có cấu trúc mạch điện trên Fig.5;

Fig.9 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.8;

Fig.10 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo phương án khác của sáng chế, hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.8;

Fig.11 là hình vẽ thể hiện mặt cắt theo đường A-B trên Fig.9 và Fig.10;

Fig.12 là hình vẽ thể hiện mặt cắt theo đường C-D trên Fig.9 và Fig.10;

Fig.13 là hình vẽ thể hiện mặt cắt theo đường E-F trên Fig.9 và Fig.10; và

Fig.14 là hình vẽ thể hiện hình phẳng của đường công suất mức cao và đường công suất mức thấp được sắp xếp trong vùng hiển thị và vùng không hiển thị của thiết bị hiển thị điện phát quang theo một phương án của sáng chế.

Mô tả chi tiết các phương án thực hiện sáng chế

Các ưu điểm và các dấu hiệu của sáng chế, và những phương pháp thực hiện chúng, sẽ được làm rõ qua các phương án được mô tả sau đây, dựa vào các hình vẽ kèm theo. Tuy nhiên, sáng chế có thể được thực hiện theo những dạng khác nhau

chứ không được hiểu là bị giới hạn ở các phương án được nêu ở đây. Thay vào đó, các phương án này được mô tả để sáng chế trở nên rõ ràng và đầy đủ, và sẽ chuyển tải hết phạm vi của sáng chế đến những người có kiến thức trung bình trong lĩnh vực. Ngoài ra, sáng chế chỉ được xác định bởi phạm vi của các điểm yêu cầu bảo hộ kèm theo.

Hình dạng, kích thước, tỷ số, góc, và số lượng được bộc lộ trên các hình vẽ, để mô tả các phương án của sáng chế, là chỉ được nêu làm ví dụ, do đó, sáng chế không chỉ giới hạn ở những chi tiết được thể hiện này. Các số chỉ dẫn giống nhau được dùng để chỉ các phần tử giống nhau trong suốt bản mô tả này. Trong phần mô tả sau đây, nếu phần mô tả chi tiết của chức năng hoặc kết cấu liên quan đã biết là không cần thiết để cho phép hiểu về sáng chế, thì phần mô tả đó sẽ được lược bỏ.

Trong trường hợp mà từ ngữ “bao gồm”, “có”, và “gồm có” được sử dụng trong bản mô tả này, thì bộ phận khác cũng có thể hiện diện, trừ khi có từ ngữ “duy nhất” được sử dụng. Các từ ngữ ở dạng số ít có thể bao gồm dạng số nhiều, trừ khi được nói ngược lại.

Khi phân tích một phần tử, thì phần tử đó được hiểu là có bao gồm khoảng sai số, mặc dù không có phần mô tả rõ ràng nào về khoảng đó.

Khi mô tả mối quan hệ vị trí, ví dụ, khi thứ tự về vị trí được mô tả là “trên”, “bên trên”, “bên dưới”, và “kế tiếp”, thì trường hợp không có sự tiếp xúc nào giữa chúng cũng có thể được bao gồm, trừ khi có từ ngữ “ngay” hoặc “trực tiếp” được sử dụng. Nếu phần tử thứ nhất được nêu là được đặt “trên” phần tử thứ hai, thì điều này không có nghĩa là phần tử thứ nhất cần phải được đặt bên trên phần tử thứ hai trên hình vẽ. Phần trên và phần dưới của vật thể đang xét có thể được thay đổi tùy theo hướng của vật thể đó. Do đó, trường hợp mà phần tử thứ nhất được đặt “trên” phần tử thứ hai bao gồm trường hợp mà phần tử thứ nhất được đặt “bên dưới” phần tử thứ hai, cũng như trường hợp mà phần tử thứ nhất được đặt “bên trên” phần tử thứ hai, trên hình vẽ hoặc trong cấu hình thực tế.

Thuật ngữ “được chồng” bao gồm các lớp đặt chồng lên nhau. Sự chồng nhau có thể xảy ra với lớp nằm trên hoặc nằm dưới lớp cụ thể đang được nói đến. Lớp được chồng có thể là lớp chồng nhau hoàn toàn mà trong đó toàn bộ chiều rộng của lớp này chồng hoàn toàn với toàn bộ chiều rộng của lớp khác, và do đó có chiều rộng

bằng nhau hoặc chiều rộng lớn hơn. Hoặc nó có thể là sự chồng nhau một phần mà trong đó một số bộ phận của lớp này trực tiếp chồng lên (hoặc được chồng lên bởi) lớp trên và một số bộ phận của lớp này thì không chồng lên (hoặc được chồng lên bởi) lớp còn lại. Khi mô tả mối quan hệ về thời gian, ví dụ, khi thứ tự thời gian được mô tả là “sau khi”, “sau đó”, “tiếp theo”, và “trước khi”, thì trường hợp không liên tục cũng có thể được bao gồm, trừ khi có từ ngữ “vừa mới” hoặc “ngay” được sử dụng.

Cần hiểu rằng mặc dù các từ ngữ “thứ nhất”, “thứ hai”, v.v., có thể được dùng ở đây để mô tả các phần tử khác nhau, nhưng các phần tử này không bị giới hạn bởi các từ ngữ này. Các từ ngữ này chỉ được dùng để phân biệt phần tử này với phần tử khác. Ví dụ, phần tử thứ nhất có thể được gọi là phần tử thứ hai, tương tự, phần tử thứ hai có thể được gọi là phần tử thứ nhất, mà không nằm ngoài phạm vi của sáng chế.

Các thuật ngữ như “chiều trục ngang thứ nhất”, “chiều trục ngang thứ hai”, và “chiều trục đứng” không nên chỉ được hiểu dựa trên mối quan hệ hình học mà trong đó các chiều tương ứng này vuông góc với nhau, mà có thể có nghĩa là các chiều mà có những tính định hướng rộng hơn, trong phạm vi mà trong đó các thành phần của sáng chế có thể hoạt động đúng chức năng.

Cần hiểu rằng từ ngữ “ít nhất một” là bao gồm tất cả các tổ hợp liên quan mà có một mục bất kỳ. Ví dụ, “ít nhất một trong số phần tử thứ nhất, phần tử thứ hai và phần tử thứ ba” có thể bao gồm tất cả các tổ hợp của hai hoặc nhiều phần tử được chọn từ phần tử thứ nhất, phần tử thứ hai và phần tử thứ ba này, cũng như mỗi phần tử trong số các phần tử thứ nhất, thứ hai và thứ ba này.

Các dấu hiệu của các phương án khác nhau của sáng chế có thể được ghép nối hoặc được kết hợp một phần hoặc hoàn toàn với nhau, và có thể được phối hợp hoạt động với nhau theo những cách khác nhau và được điều khiển về mặt kỹ thuật như những người có kiến thức trung bình trong lĩnh vực có thể đủ hiểu. Những phương án của sáng chế có thể được thực hiện một cách độc lập với nhau, hoặc có thể được thực hiện cùng nhau theo mỗi quan hệ phụ thuộc nhau.

Sau đây, thiết bị hiển thị điện phát quang theo sáng chế sẽ được mô tả chi tiết dựa vào các hình vẽ kèm theo.

Fig.2 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế.

Như được thể hiện trên Fig.2, thiết bị hiển thị điện phát quang theo một phương án của sáng chế có thể bao gồm đế 100, đường công suất mức cao VDD, đường công suất mức thấp VSS, bờ 400, và lớp phát xạ 510, 520 và 530.

Đế 100 có thể được tạo ra từ thủy tinh hoặc vật liệu nhựa, nhưng không chỉ giới hạn ở vật liệu này. Đế 100 có thể được tạo ra từ vật liệu trong suốt hoặc vật liệu đục. Khi thiết bị hiển thị điện phát quang theo một phương án của sáng chế là được tạo ra theo kiểu phát xạ đỉnh, mà trong đó ánh sáng được phát ra là bức xạ về phía mặt trên, thì đế 100 có thể được tạo ra từ vật liệu đục cũng như vật liệu trong suốt.

Đường công suất mức cao VDD được tạo ra theo chiều thứ nhất trên đế 100, ví dụ, chiều đứng trên đế 100. Đường công suất mức cao VDD này có thể cung cấp điện năng mức cao vào cực của tranzito màng mỏng điều khiển để điều khiển thiết bị phát sáng hữu cơ.

Đường công suất mức thấp VSS được tạo ra theo chiều thứ nhất trên đế 100. Tức là, đường công suất mức thấp VSS là song song với đường công suất mức cao VDD. Đường công suất mức thấp VSS cấp điện năng mức thấp vào catôt của thiết bị phát sáng hữu cơ.

Thiết bị phát sáng hữu cơ này có thể bao gồm các lớp phát xạ 510, 520 và 530. Ngoài ra, thiết bị phát sáng hữu cơ này có thể bao gồm anôt và catôt lần lượt được bố trí bên trên và bên dưới các lớp phát xạ 510, 520 và 530. Trong trường hợp này, thì anôt là được nối với cực nguồn của tranzito màng mỏng điều khiển, và catôt là được nối với đường công suất mức thấp VSS. Ngoài ra, cực máng của tranzito màng mỏng điều khiển có thể được nối với đường công suất mức cao VDD. Đường công suất mức thấp VSS tương ứng với đường để cấp điện năng mức tương đối thấp, và đường công suất mức cao VDD tương ứng với đường cấp điện năng mức tương đối cao.

Ngoài đường công suất mức cao VDD và đường công suất mức thấp VSS ra, thì các đường tín hiệu chẳng hạn đường nối cổng, đường dữ liệu, đường tham chiếu, và đường điều khiển cảm biến, cũng có thể được bố trí trên đế 100. Cấu trúc chi tiết của các đường tín hiệu chẳng hạn như đường công suất mức cao VDD, đường công

suất mức thấp VSS, đường nối cổng, đường dữ liệu, đường tham chiếu, và đường điều khiển cảm biến, là có thể được hiểu rõ dựa vào phương án trên Fig.5.

Bờ 400 được tạo ra thành kết cấu ma trận trên để 100, để nhờ đó xác định các vùng phát xạ E1, E2 và E3. Tức là, phần bờ mà ở đó bờ 400 không được tạo ra sẽ trở thành vùng phát xạ. Vùng phát xạ có thể bao gồm các vùng phát xạ thứ nhất, thứ hai, và thứ ba, lần lượt được ký hiệu là E1, E2 và E3. Các vùng phát xạ tương ứng E1, E2 và E3 này có thể phát xạ ánh sáng có màu khác nhau.

Vùng phát xạ thứ nhất E1 chồng với đường công suất mức cao VDD hoặc đường công suất mức thấp VSS. Cụ thể là, toàn bộ các phần của vùng phát xạ thứ nhất E1 là chồng với đường công suất mức cao VDD hoặc đường công suất mức thấp VSS. Do đó, chiều rộng $W1$ của vùng phát xạ thứ nhất E1 có thể nhỏ hơn hoặc bằng chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS. Theo sáng chế, thì các chiều rộng $W1$, $W2$ và $W3$ của các vùng phát xạ E1, E2 và E3 là biểu thị các chiều rộng theo chiều dài và chiều vuông góc của đường công suất mức cao VDD hoặc đường công suất mức thấp VSS.

Đường công suất mức cao VDD và đường công suất mức thấp VSS có thể được tạo ra một cách định kỳ bởi mỗi chu kỳ tương ứng với các điểm ảnh, thay vì được tạo ra bởi mỗi điểm ảnh riêng lẻ. Khi đường công suất mức cao VDD và đường công suất mức thấp VSS được tạo ra một cách định kỳ bởi mỗi chu kỳ gồm các điểm ảnh, thì mỗi trong số chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS được ưu tiên là lớn hơn chiều rộng của đường dữ liệu mà được tạo ra bởi mỗi điểm ảnh riêng lẻ.

Do đó, theo một phương án của sáng chế, thì đường công suất mức cao VDD và đường công suất mức thấp VSS là được tạo ra một cách định kỳ bởi mỗi chu kỳ tương ứng với các điểm ảnh, mỗi trong số chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS là bằng hoặc lớn hơn chiều rộng $W1$ của vùng phát xạ thứ nhất E1. Vùng phát xạ thứ nhất E1 là chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS để có thể ngăn không cho những sự chênh lệch thành bậc xuất hiện ở vùng phát xạ thứ nhất E1 bởi đường công suất mức cao VDD và đường công suất mức thấp VSS. Theo đó, khi lớp phát xạ thứ nhất 510 được tạo ra ở vùng phát xạ thứ nhất E1 bằng

quy trình xử lý bằng dung dịch, thì lớp phát xạ thứ nhất 510 có thể có biên dạng đồng đều ở vùng phát xạ thứ nhất E1, để nhờ đó cho phép sự phát sáng đồng đều ở vùng phát xạ thứ nhất E1.

Như được thể hiện trên các hình vẽ, vùng phát xạ thứ nhất E1 là chồng với mỗi trong số đường công suất mức cao VDD và đường công suất mức thấp VSS, còn vùng phát xạ thứ hai E2 và vùng phát xạ thứ ba E3 không chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS, nhưng sáng chế không chỉ giới hạn ở cấu trúc này. Ít nhất một trong số vùng phát xạ thứ nhất E1, vùng phát xạ thứ hai E2 và vùng phát xạ thứ ba E3 có thể chồng với ít nhất một trong số đường công suất mức cao VDD và đường công suất mức thấp VSS.

Các lớp phát xạ 510, 520 và 530 lần lượt được tạo ra ở các vùng phát xạ E1, E2 và E3 mà được xác định bởi bờ 400. Các lớp phát xạ 510, 520 và 530 có thể bao gồm lớp phát xạ thứ nhất 510 được bố trí ở vùng phát xạ thứ nhất E1, lớp phát xạ thứ hai 520 được bố trí ở vùng phát xạ thứ hai E2, và lớp phát xạ thứ ba 530 được bố trí ở vùng phát xạ thứ ba E3. Lớp phát xạ thứ nhất 510 được tạo ra từ lớp phát xạ đỏ (Red - R), lớp phát xạ thứ hai 520 được tạo ra từ lớp phát xạ xanh lục (Green - G), và lớp phát xạ thứ ba 530 được tạo ra từ lớp phát xạ xanh lam (Blue - B). Tức là, các lớp phát xạ 510, 520 và 530 tương ứng có thể được tạo ra từ các lớp phát xạ để bức xạ ánh sáng có màu khác nhau.

Nói chung, hiệu quả của lớp phát xạ xanh lam (B) là thấp hơn hiệu quả của lớp phát xạ đỏ (R) và hiệu quả của lớp phát xạ xanh lục (G), nên diện tích của lớp phát xạ xanh lam (B) có thể lớn hơn tương đối so với diện tích của lớp phát xạ đỏ (R) và diện tích của lớp phát xạ xanh lục (G). Ngoài ra, hiệu quả của lớp phát xạ xanh lục (G) có thể thấp hơn hiệu quả của lớp phát xạ đỏ (R). Trong trường hợp này, thì diện tích của lớp phát xạ xanh lục (G) có thể lớn hơn diện tích của lớp phát xạ đỏ (R). Cuối cùng, diện tích của lớp phát xạ đỏ (R) có thể nhỏ hơn diện tích của lớp phát xạ xanh lam (B) và diện tích của lớp phát xạ xanh lục (G).

Khi chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS là quá lớn, thì chiều rộng của đường tín hiệu khác phải được giảm, tính đến kích thước được thiết đặt trước của để 100. Tuy nhiên, điều này là không được ưu tiên, xét về khía cạnh cấp công suất tín hiệu ổn

đỉnh và quá trình sản xuất để tạo thành đường tín hiệu khác. Do đó, khó có thể giảm được chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS quá lượng nhất định, để bảo đảm sự hoạt động đúng của mạch điện.

Theo một phương án của sáng chế, thì lớp phát xạ thứ nhất 510 có lớp phát xạ đỏ (R) mà có diện tích nhỏ nhất là có thể chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS sao cho chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS được làm nhỏ hơn mức định trước, để ngăn ngừa vấn đề bất kỳ cho quá trình tạo ra đường tín hiệu khác. Tuy nhiên, diện tích của lớp phát xạ xanh lục (G) có thể bằng diện tích của lớp phát xạ đỏ (R). Trong trường hợp này, thì lớp phát xạ thứ hai 520 mà có lớp phát xạ xanh lục (G) là có thể chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS. Ngoài ra, trong một số trường hợp, thì lớp phát xạ đỏ (R), lớp phát xạ xanh lục (G), và lớp phát xạ xanh lam (B) có thể có diện tích với kích thước bằng nhau. Trong trường hợp đó, thì lớp phát xạ thứ ba 530 mà có lớp phát xạ xanh lam (B) là có thể chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS.

Fig.3 là hình vẽ thể hiện mặt cắt của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, mà tương ứng với mặt cắt theo đường I-I trên Fig.2.

Như được thể hiện trên Fig.3, đường công suất mức cao VDD được tạo mẫu trên đế 100. Sau đó, lớp cách ly dưới 201 được tạo ra bên dưới đường công suất mức cao VDD, và lớp cách ly trên 202 được tạo ra bên trên đường công suất mức cao VDD. Lớp cách ly dưới 201 có thể được tạo ra từ ít nhất một trong số lớp đệm, lớp cách ly cổng, và lớp cách ly xen giữa, và lớp cách ly trên 202 có thể được tạo ra từ ít nhất một trong số lớp thụ động hoá và lớp làm phẳng.

Sau đó, điện cực thứ nhất 310 được tạo ra trên lớp cách ly trên 202. Diện tích của điện cực thứ nhất 310 là lớn hơn vùng phát xạ thứ nhất E1. Điện cực thứ nhất 310 có thể có chức năng như anốt của thiết bị hiển thị điện phát quang này. Khi thiết bị hiển thị điện phát quang theo một phương án của sáng chế được tạo ra theo kiểu phát xạ đỉnh, thì điện cực thứ nhất 310 có thể bao gồm chất phản xạ để phản xạ lên trên đối với ánh sáng được phát xạ từ lớp phát xạ thứ nhất 510. Trong trường hợp

này, thì điện cực thứ nhất 310 có thể được tạo ra theo kết cấu xếp chồng gồm chất dẫn điện trong suốt và chất phản xạ này.

Bờ 400 được tạo ra trên điện cực thứ nhất 310. Bờ 400 này bao trùm cả hai đầu của điện cực thứ nhất 310, và xác định vùng phát xạ thứ nhất E1. Phần được để lộ của điện cực thứ nhất 310, mà được để lộ ra mà không bị bao phủ bởi bờ 400, là tương ứng với vùng phát xạ thứ nhất E1.

Bờ 400 có thể được tạo ra từ chất cách điện hữu cơ có thuộc tính ưa nước. Trong trường hợp này, thì lớp phát xạ 510 trải nhãn đến bề mặt sườn của bờ 400 sao cho lớp phát xạ thứ nhất 510 được tạo ra đồng đều ở vùng phát xạ thứ nhất E1. Trong khi đó, khi toàn bộ diện tích của bờ 400 có thuộc tính ưa nước, thì lớp phát xạ thứ nhất 510 mà được tạo ra ở vùng phát xạ thứ nhất E1 sẽ chảy tràn vào vùng phát xạ E2 hoặc E3 lân cận qua bề mặt trên của bờ 400, từ đó lớp phát xạ thứ nhất 510 mà được tạo ra ở vùng phát xạ thứ nhất E1 có thể bị trộn lẫn với lớp phát xạ 520 hoặc 530 mà được tạo ra ở vùng phát xạ E2 hoặc E3 lân cận. Do đó, bề mặt trên của bờ 400 được ưu tiên có thuộc tính kỵ nước để ngăn chặn sự trộn lẫn của các lớp phát xạ 510, 520 và 530 lân cận. Nhằm mục đích này, thì bờ 400 có thể được tạo ra bằng cách phủ dung dịch hỗn hợp gồm chất cách điện hữu cơ có thuộc tính ưa nước và chất kỵ nước, chẳng hạn flo, và tạo mẫu cho dung dịch hỗn hợp được phủ này nhờ sử dụng quy trình in ảnh litô. Nhờ ánh sáng được rọi của quy trình in ảnh litô, thì chất kỵ nước, chẳng hạn flo, có thể di chuyển đến phần trên của bờ 400, nhờ đó mà phần trên của bờ 400 có thể có thuộc tính kỵ nước, và các phần còn lại của bờ 400 có thể có thuộc tính ưa nước. Trong trường hợp này, bề mặt trên của bờ 400 có thuộc tính kỵ nước nên có thể giảm sự lan của các lớp phát xạ 510, 520 và 530 lân cận vào bề mặt trên của bờ 400 đến mức độ nhất định, nhờ đó giảm vấn đề liên quan đến sự trộn lẫn của các lớp phát xạ 510, 520 và 530 lân cận.

Lớp phát xạ thứ nhất 510 mà có lớp phát xạ đỏ (R) là được tạo ra ở vùng phát xạ thứ nhất E1 mà được xác định bởi bờ 400. Lớp phát xạ thứ nhất 510 này được tạo ra trên phần được để lộ của điện cực thứ nhất 310. Lớp phát xạ thứ nhất 510 có thể bao gồm ít nhất một lớp hữu cơ trong số lớp tiêm lỗ trống (Hole Injecting Layer - HIL), lớp vận chuyển lỗ trống (Hole Transporting Layer - HTL), lớp chất phát xạ (Emitting Material Layer - EML), và lớp vận chuyển electron (Electron Transporting

Layer - ETL). Các lớp phát xạ 520 và 530 còn lại có thể có kết cấu giống nhau như đã mô tả trên đây.

Lớp phát xạ thứ nhất 510 được tạo ra ở vùng phát xạ thứ nhất E1 bằng quy trình phun mực mà không dùng mặt nạ. Trong trường hợp này, thì chiều cao h_1 của bề mặt trên của lớp phát xạ thứ nhất 510 tại phần tâm của vùng phát xạ thứ nhất E1, sau quy trình làm khô dung dịch để tạo ra lớp phát xạ thứ nhất 510, là thấp hơn chiều cao h_2 của bề mặt trên của lớp phát xạ thứ nhất 510 tại phần sườn của vùng phát xạ thứ nhất E1, cụ thể hơn, là tại phần sườn của vùng phát xạ thứ nhất E1 mà tiếp xúc với bờ 400. Cụ thể là, như được thể hiện trên các hình vẽ, nếu chiều cao của lớp phát xạ thứ nhất 510 được làm thấp dần từ phần sườn của vùng phát xạ thứ nhất E1, mà tiếp xúc với bờ 400, đến phần tâm của vùng phát xạ thứ nhất E1, thì có thể thực hiện hình dạng có biên dạng được làm thấp dần. Theo đó, phần của điện cực thứ hai 600 mà được tạo ra trên lớp phát xạ thứ nhất 510 là có thể có biên dạng giống như thế mà tương ứng với biên dạng của lớp phát xạ thứ nhất 510.

Điện cực thứ hai 600 là được tạo ra trên lớp phát xạ thứ nhất 510. Điện cực thứ hai 600 có thể có chức năng như catốt của thiết bị hiển thị điện phát quang này. Nếu điện cực thứ hai 600 được tạo ra trên bờ 400 và lớp phát xạ thứ nhất 510, thì điện cực thứ hai 600 là được tạo ra trên nhiều điểm ảnh, và cũng được tạo ra trên các vùng biên giữa mỗi trong số các điểm ảnh này. Do đó, điện cực thứ hai 600 có thể có chức năng như điện cực chung để cấp điện áp chung vào các điểm ảnh này.

Khi thiết bị hiển thị điện phát quang theo một phương án của sáng chế là được tạo ra theo kiểu phát xạ đỉnh, thì điện cực thứ hai 600 có thể được tạo ra từ chất dẫn điện trong suốt để dẫn lên trên đối với ánh sáng được phát xạ từ lớp phát xạ thứ nhất 510, hoặc có thể được tạo ra với chiều dày nhỏ để cải thiện độ truyền sáng.

Tuy không được thể hiện chi tiết, nhưng lớp bao bọc cũng có thể được tạo ra trên điện cực thứ hai 600. Lớp bao bọc này ngăn không cho hơi ẩm bên ngoài thấm vào lớp phát xạ thứ nhất 510. Lớp bao bọc này có thể được tạo ra từ chất cách điện vô cơ, hoặc có thể được tạo ra theo cấu trúc lằng mà thu được bằng cách làm lằng luân phiên chất cách điện vô cơ và chất cách điện hữu cơ, nhưng sáng chế không chỉ giới hạn ở các cấu trúc này.

Theo một phương án của sáng chế, có thể có sự chênh lệch thành bậc giữa vùng có đường công suất mức cao VDD và vùng còn lại mà ở đó đường công suất mức cao VDD không được tạo ra, từ đó sự chênh lệch thành bậc này có thể bị làm xuất hiện lại tại lớp cách ly trên 202 mà trùm lên đường công suất mức cao VDD. Khi lớp cách ly trên 202 bao gồm lớp làm phẳng mà có chiều dày tương đối lớn, thì có thể che bớt sự chênh lệch thành bậc này ở mức độ nhất định. Tuy nhiên, sự chênh lệch thành bậc này không bị loại bỏ hoặc bị che khuất hoàn toàn. Do đó, sự chênh lệch thành bậc này cũng có thể bị làm xuất hiện lại ở điện cực thứ nhất 310 mà được tạo ra trên lớp cách ly trên 202.

Tuy nhiên, chiều rộng $W1$ của vùng phát xạ thứ nhất E1 là được làm bằng hoặc nhỏ hơn chiều rộng W_{vdd} của đường công suất mức cao VDD, và toàn bộ các phần của vùng phát xạ thứ nhất E1 là chồng với đường công suất mức cao VDD. Do đó, sự chênh lệch thành bậc, mà bị làm xuất hiện lại tại bề mặt của điện cực thứ nhất 310 do đường công suất mức cao VDD, là không bị lộ ra ở vùng phát xạ thứ nhất E1. Kết quả là, khi lớp phát xạ thứ nhất 510 được tạo ra ở vùng phát xạ thứ nhất E1 bằng quy trình xử lý bằng dung dịch, thì lớp phát xạ thứ nhất 510 có thể có biên dạng đồng đều ở vùng phát xạ thứ nhất E1, để nhờ đó cho phép sự phát sáng đồng đều ở vùng phát xạ thứ nhất E1.

Trong trường hợp này, chiều rộng W_e của lớp phát xạ thứ nhất 510 có thể được làm bằng hoặc nhỏ hơn chiều rộng W_{vdd} của đường công suất mức cao VDD, nhưng sáng chế không chỉ giới hạn ở cấu trúc này. Khi lớp phát xạ thứ nhất 510 chảy qua bề mặt trên của bờ 400, thì chiều rộng W_e của lớp phát xạ thứ nhất 510 có thể được làm lớn hơn chiều rộng W_{vdd} của đường công suất mức cao VDD.

Theo một số phương án, thì chiều rộng W_e của lớp phát xạ thứ nhất sẽ gần như bằng chiều rộng $W1$ của vùng phát xạ thứ nhất. Nếu bờ 400 có các vách sườn thẳng đứng, hoặc gần như thẳng đứng, dành cho phần hở của vùng phát xạ, thì chiều rộng $W1$ tại đáy, mà ở đó vùng phát xạ được đo, sẽ gần như bằng chiều rộng W_e tại đỉnh của bờ mà ở đó chiều rộng của lớp phát xạ được đo. Theo các phương án khác, thì các vách của bờ này có thể được làm dốc, trong một số trường hợp là với độ dốc lớn, làm cho chiều rộng tại đỉnh, tức W_e , lớn hơn một chút so với chiều rộng tại đáy, tức $W1$. Theo một số phương án, độ dốc này có thể đủ lớn để chiều rộng W_e tại đỉnh

là rộng hơn so với chiều rộng đường tín hiệu tương ứng, theo ví dụ được thể hiện này, là Vdd mà có chiều rộng Wvdd.

Fig.4 là hình vẽ thể hiện mặt cắt của thiết bị hiển thị điện phát quang theo phương án khác của sáng chế, mà tương ứng với mặt cắt theo đường I-I trên Fig.2. Ngoài cấu trúc của bờ 400, thì thiết bị hiển thị điện phát quang trên Fig.4 là có cấu trúc giống như thiết bị hiển thị điện phát quang trên Fig.3, do đó, các số chỉ dẫn giống nhau sẽ được sử dụng trên khắp các hình vẽ để chỉ các bộ phận giống nhau. Sau đây, chỉ các cấu trúc khác nhau là sẽ được mô tả chi tiết.

Như được thể hiện trên Fig.4, bờ 400 bao gồm bờ thứ nhất 410 và bờ thứ hai 420.

Bờ thứ nhất 410 bao trùm một đầu của điện cực thứ nhất 310, và bờ thứ nhất 410 này là được tạo ra trên lớp cách ly trên 202. Chiều dày của bờ thứ nhất 410 là nhỏ hơn (hay mỏng hơn) tương đối so với chiều dày của bờ thứ hai 420, và chiều rộng của bờ thứ nhất 410 là lớn hơn (hay rộng hơn) tương đối so với chiều rộng của bờ thứ hai 420. Với cấu trúc nêu trên, thì bờ thứ nhất 410 có thuộc tính ưa nước giống như lớp phát xạ thứ nhất 510. Bờ thứ nhất 410 mà có thuộc tính ưa nước này là có thể được tạo ra từ chất cách ly vô cơ, chẳng hạn silic oxit. Do đó, khi lớp phát xạ thứ nhất 510 được tạo ra bằng quy trình xử lý bằng dung dịch, thì dung dịch để tạo ra lớp phát xạ thứ nhất 510 có thể dễ dàng lan ra trên bờ thứ nhất 410.

Bờ thứ hai 420 được tạo ra trên bờ thứ nhất 410. Chiều rộng của bờ thứ hai 420 là lớn hơn tương đối so với chiều rộng của bờ thứ nhất 410. Bờ thứ hai 420 có thể được tạo ra bằng cách phủ dung dịch hỗn hợp gồm chất cách điện hữu cơ có thuộc tính ưa nước và chất kỵ nước, chẳng hạn flo, và tạo mẫu cho dung dịch hỗn hợp được phủ này nhờ sử dụng quy trình in ảnh litô. Nhờ ánh sáng rọi cho quy trình in ảnh litô, thì chất kỵ nước, chẳng hạn flo, có thể di chuyển đến phần trên của bờ thứ hai 420, nhờ đó mà phần trên của bờ thứ hai 420 có thuộc tính kỵ nước, và các phần còn lại của bờ thứ hai 420 có thuộc tính ưa nước. Tức là, phần dưới của bờ thứ hai 420, mà tiếp xúc với bờ thứ nhất 410, là có thuộc tính ưa nước, và phần trên của bờ thứ hai 420 là có thuộc tính kỵ nước. Tuy nhiên, sáng chế không chỉ giới hạn ở cấu trúc này. Ví dụ, toàn bộ các phần của bờ thứ hai 420 có thể có thuộc tính kỵ nước.

Ở đây, khả năng lan ra của dung dịch để tạo ra lớp phát xạ thứ nhất 510 là có thể được cải thiện nhờ việc bờ thứ nhất 410 có thuộc tính ưa nước và phần dưới của bờ thứ hai 420 có thuộc tính ưa nước. Cụ thể là, do bờ thứ nhất 410 có chiều dày nhỏ hơn tương đối và chiều rộng lớn hơn tương đối so với bờ thứ hai 420, nên có thể tạo ra cấu trúc 2 bậc có thuộc tính ưa nước, bằng cách kết hợp bờ thứ nhất 410 và bờ thứ hai 420, nhờ đó mà dung dịch để tạo ra lớp phát xạ thứ nhất 510 có thể dễ dàng lan ra các sườn chu vi của vùng phát xạ thứ nhất E1.

Ngoài ra, phần trên của bờ thứ hai 420, mà có thuộc tính kỵ nước, sẽ ngăn không cho dung dịch để tạo ra lớp phát xạ thứ nhất 510 lan ra hoặc tràn đến vùng phát xạ E2 hoặc E3 lân cận khác, nên có thể ngăn không cho lớp phát xạ thứ nhất 510 bị trộn lẫn với lớp phát xạ 520 hoặc 530 của vùng phát xạ E2 hoặc E3 lân cận khác.

Fig.5 là hình vẽ thể hiện sơ đồ mạch điện của thiết bị hiển thị điện phát quang theo một phương án của sáng chế. Các hình vẽ Fig.6 và Fig.7 là các hình vẽ thể hiện hình phẳng của các thiết bị hiển thị điện phát quang theo các phương án khác nhau của sáng chế, các hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.5.

Như được thể hiện trên Fig.5, thiết bị hiển thị điện phát quang theo một phương án của sáng chế bao gồm đường nối cổng GL, đường điều khiển cảm biến SCL, đường công suất mức cao VDD, đường công suất mức thấp VSS, các đường dữ liệu DL1, DL2, DL3, DL4, DL5 và DL6, các đường tham chiếu Ref1 và Ref2, tranzito màng mỏng chuyển mạch T1, tranzito màng mỏng điều khiển T2, tranzito màng mỏng cảm biến T3, tụ điện C, và điôt phát sáng hữu cơ OLED.

Đường nối cổng GL được sắp xếp theo chiều ngang. Đường nối cổng GL cấp tín hiệu cổng vào điện cực cổng của tranzito màng mỏng chuyển mạch T1 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Đường điều khiển cảm biến SCL được bố trí cách đường nối cổng GL một khoảng cách định trước, và được sắp xếp theo chiều ngang song song với đường nối cổng GL. Đường điều khiển cảm biến SCL cấp tín hiệu điều khiển cảm biến đến điện cực cổng của tranzito màng mỏng cảm biến T3 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Đường công suất mức cao VDD được sắp xếp theo chiều đứng vuông góc với đường nối công GL và đường điều khiển cảm biến SCL. Đường công suất mức cao VDD cấp điện năng mức cao vào điện cực máng của tranzito màng mỏng điều khiển T2 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Theo một phương án của sáng chế, thì một đường công suất mức cao VDD là được tạo kết cấu để cùng một lúc cấp điện năng mức cao vào điện cực máng của tranzito màng mỏng điều khiển T2 mà được bố trí ở mỗi trong số sáu cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6. Do đó, đường nối thứ nhất CL1 được bố trí để nối một đường công suất mức cao VDD với điện cực máng của mỗi tranzito màng mỏng điều khiển T2. Đường nối thứ nhất CL1 kéo dài theo chiều ngang từ một đường công suất mức cao VDD đến cột cơ cấu mạch điện thứ sáu C6 và lần lượt đi qua các cột cơ cấu mạch điện từ thứ nhất đến thứ ba là C1, C2 và C3, đường công suất mức thấp VSS, và các cột cơ cấu mạch điện thứ tư và thứ năm là C4 và C5. Đường nối thứ nhất CL1 được nối với đường công suất mức cao VDD, và cũng được nối với các điện cực máng của các tranzito màng mỏng điều khiển T2 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Đường công suất mức thấp VSS được sắp xếp theo chiều đứng song song với đường công suất mức cao VDD. Đường công suất mức thấp VSS cấp điện năng mức thấp vào catôt của thiết bị phát sáng hữu cơ OLED. Do catôt được tạo ra trên toàn bộ bề mặt của đế, nên không cần đường nối nào, chẳng hạn đường nối thứ nhất CL1 nêu trên, để nối đường công suất mức thấp VSS với catôt của thiết bị phát sáng hữu cơ OLED riêng lẻ. Cụ thể là, catôt mà được tạo ra trên toàn bộ bề mặt của đế là được nối với đường công suất mức thấp VSS qua lỗ tiếp xúc định trước. Do đó, đường kéo dài từ thiết bị phát sáng hữu cơ OLED riêng lẻ đến đường công suất thấp VSS, mà được thể hiện trên các hình vẽ, là được bố trí chỉ để thể hiện sự nối điện giữa catôt của thiết bị phát sáng hữu cơ OLED và đường công suất mức thấp VSS. Gần như không có nhu cầu nào về đường kéo dài này từ thiết bị phát sáng hữu cơ OLED riêng lẻ đến đường công suất mức thấp VSS.

Chiều rộng của đường công suất mức cao VDD và chiều rộng của đường công suất mức thấp VSS là lớn hơn chiều rộng của các đường dữ liệu DL1, DL2, DL3, DL4, DL5 và DL6 và chiều rộng của các đường tham chiếu Ref1 và Ref2.

Các đường dữ liệu DL1, DL2, DL3, DL4, DL5 và DL6 là được sắp xếp theo chiều đứng. Các đường dữ liệu DL1, DL2, DL3, DL4, DL5 và DL6 được tạo ra giữa đường công suất mức cao VDD và đường công suất mức thấp VSS.

Các đường dữ liệu DL1, DL2, DL3, DL4, DL5 và DL6 này có thể bao gồm đường dữ liệu thứ nhất DL1, đường dữ liệu thứ hai DL2, đường dữ liệu thứ ba DL3, đường dữ liệu thứ tư DL4, đường dữ liệu thứ năm DL5, và đường dữ liệu thứ sáu DL6.

Đường dữ liệu thứ nhất DL1 đối diện với đường công suất mức cao VDD ở bên trái của nó, và cũng đối diện với đường dữ liệu thứ hai DL2 ở bên phải của nó. Trong trường hợp này, đường dữ liệu thứ nhất DL1 và đường công suất mức cao VDD được bố trí cách nhau một khoảng cách định trước. Tuy nhiên, đường dữ liệu thứ nhất DL1 và đường dữ liệu thứ hai DL2 là được đặt kề nhau. Cụ thể là, cột cơ cấu mạch điện thứ nhất C1, mà có các cơ cấu mạch điện chẳng hạn như tranzito màng mỏng chuyên mạch T1, tranzito màng mỏng điều khiển T2, tranzito màng mỏng cảm biến T3, và tụ điện, là được tạo ra giữa đường dữ liệu thứ nhất DL1 và đường công suất mức cao VDD. Tuy nhiên, cột bất kỳ trong số các cột cơ cấu mạch điện mà có cơ cấu mạch điện nêu trên là không được tạo ra giữa đường dữ liệu thứ nhất DL1 và đường dữ liệu thứ hai DL2. Theo sáng chế, khi một đường bất kỳ được bố trí kề với đường khác, thì điều này có thể biểu thị rằng cơ cấu mạch điện là không được tạo ra giữa hai đường kề nhau này.

Đường dữ liệu thứ hai DL2 được bố trí kề với đường dữ liệu thứ nhất DL1 ở bên trái của nó. Ngoài ra, đường dữ liệu thứ hai DL2 được bố trí cách một khoảng cách định trước khỏi đường tham chiếu thứ nhất Ref1 ở bên phải của nó trong trường hợp mà cột cơ cấu mạch điện thứ hai C2 được đặt giữa chúng. Đường dữ liệu thứ ba DL3 được bố trí cách một khoảng cách định trước khỏi đường tham chiếu thứ nhất Ref1 ở bên trái của nó trong trường hợp mà cột cơ cấu mạch điện thứ ba C3 được đặt giữa chúng. Ngoài ra, đường dữ liệu thứ ba DL3 được bố trí kề với đường công suất mức thấp VSS ở bên phải của nó. Đường dữ liệu thứ tư DL4 được bố trí cách một khoảng cách định trước khỏi đường công suất mức thấp VSS ở bên trái của nó trong trường hợp mà cột cơ cấu mạch điện thứ tư C4 được đặt giữa chúng. Đường dữ liệu thứ tư DL4 được bố trí kề với đường dữ liệu thứ năm DL5 ở bên phải của nó. Đường

dữ liệu thứ năm DL5 được bố trí kề với đường dữ liệu thứ tư DL4 ở bên trái của nó, và được bố trí cách một khoảng cách định trước khỏi đường tham chiếu thứ hai Ref2 trong trường hợp mà cột cơ cấu mạch điện thứ năm C5 được đặt giữa chúng. Đường dữ liệu thứ sáu DL6 được bố trí cách một khoảng cách định trước khỏi đường tham chiếu thứ hai Ref2 ở bên trái của nó trong trường hợp mà cột cơ cấu mạch điện thứ sáu C6 được đặt giữa chúng. Đường dữ liệu thứ sáu DL6 được bố trí cách một khoảng cách định trước khỏi đường công suất cao VDD khác ở bên phải của nó.

Các đường dữ liệu DL1, DL2, DL3, DL4, DL5 và DL6 cấp điện áp dữ liệu vào các điện cực nguồn của các tranzito màng mỏng chuyển mạch T1 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Các đường tham chiếu Ref1 và Ref2 được sắp xếp theo chiều đứng giữa đường công suất mức cao VDD và đường công suất mức thấp VSS. Các đường tham chiếu Ref1 và Ref2 này có thể bao gồm đường tham chiếu thứ nhất Ref1 và đường tham chiếu thứ hai Ref2.

Đường tham chiếu thứ nhất Ref1 được bố trí cách một khoảng cách định trước khỏi đường dữ liệu thứ hai DL2 ở bên trái của nó trong trường hợp mà cột cơ cấu mạch điện thứ hai C2 được đặt giữa chúng. Đường tham chiếu thứ nhất Ref1 được bố trí cách một khoảng cách định trước khỏi đường dữ liệu thứ ba DL3 ở bên phải của nó trong trường hợp mà cột cơ cấu mạch điện thứ ba C3 được đặt giữa chúng.

Đường tham chiếu thứ hai Ref2 được bố trí cách một khoảng cách định trước khỏi đường dữ liệu thứ năm DL5 ở bên trái của nó trong trường hợp mà cột cơ cấu mạch điện thứ năm C5 được đặt giữa chúng. Đường tham chiếu thứ hai Ref2 được bố trí cách một khoảng cách định trước khỏi đường dữ liệu thứ sáu DL6 ở bên phải của nó trong trường hợp mà cột cơ cấu mạch điện thứ sáu C6 được đặt giữa chúng.

Các đường tham chiếu Ref1 và Ref2 được nối với các điện cực máng của các tranzito màng mỏng cảm biến T3 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Theo một phương án của sáng chế, thì đường tham chiếu thứ nhất Ref1 là được nối với các điện cực máng của các tranzito màng mỏng cảm biến T3 mà được bố trí ở mỗi trong số ba cột cơ cấu mạch điện C1, C2 và C3. Do đó, đường nối thứ

hai CL2 được tạo ra để nối đường tham chiếu thứ nhất Ref1 đến các điện cực máng ở mỗi tranzito màng mỏng cảm biến T3. Đường nối thứ hai CL2 này kéo dài đến cột cơ cấu mạch điện thứ nhất C1 theo chiều sang trái so với đường tham chiếu thứ nhất Ref1 qua cột cơ cấu mạch điện thứ hai C2, và cũng kéo dài đến cột cơ cấu mạch điện thứ ba C3 theo chiều sang phải. Do đó, đường nối thứ hai CL2 là được nối với đường tham chiếu thứ nhất Ref1, và cũng được nối với các điện cực máng của các tranzito màng mỏng cảm biến T3 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2 và C3.

Tương tự, đường tham chiếu thứ hai Ref2 được nối với các điện cực máng của các tranzito màng mỏng cảm biến T3 mà được bố trí ở mỗi trong số ba cột cơ cấu mạch điện C4, C5 và C6. Do đó, đường nối thứ ba CL3 được tạo ra để nối đường tham chiếu thứ hai Ref2 đến các điện cực máng ở mỗi tranzito màng mỏng cảm biến T3. Đường nối thứ ba CL3 kéo dài đến cột cơ cấu mạch điện thứ tư C4 theo chiều sang trái so với đường tham chiếu thứ hai Ref2 qua cột cơ cấu mạch điện thứ năm C5, và cũng kéo dài đến cột cơ cấu mạch điện thứ sáu C6 theo chiều sang phải. Do đó, đường nối thứ ba (CL3) là được nối với đường tham chiếu thứ hai Ref2, và cũng được nối với các điện cực máng của các tranzito màng mỏng cảm biến T3 mà được bố trí ở mỗi cột cơ cấu mạch điện C4, C5 và C6.

Tranzito màng mỏng chuyển mạch T1, tranzito màng mỏng điều khiển T2, tranzito màng mỏng cảm biến T3, và tụ điện C, là được bố trí ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6.

Nếu tranzito màng mỏng chuyển mạch T1 được chuyển mạch theo tín hiệu cổng mà được cấp vào đường nối cổng GL, thì điện áp dữ liệu mà được cung cấp từ đường dữ liệu D1, D2, D3, D4, D5 hoặc D6 là được cấp vào tranzito màng mỏng điều khiển T2 nhờ sử dụng tranzito màng mỏng chuyển mạch.

Nếu tranzito màng mỏng điều khiển T2 được chuyển mạch theo điện áp dữ liệu mà được cấp từ tranzito màng mỏng chuyển mạch T1, thì dòng điện dữ liệu sẽ được sinh ra bởi công suất được cấp từ đường công suất mức cao VDD, sau đó, dòng điện dữ liệu được sinh ra này được cấp vào thiết bị phát sáng hữu cơ OLED.

Tranzito màng mỏng cảm biến T3 cảm biến độ lệch điện áp ngưỡng của tranzito màng mỏng điều khiển T2, vốn làm giảm chất lượng hình ảnh. Độ lệch điện áp ngưỡng này có thể được cảm biến trong chế độ cảm biến. Tranzito màng mỏng

cảm biến T3 cấp điện áp của tranzito màng mỏng điều khiển T2 vào đường tham chiếu Ref1 hoặc Ref2 đáp lại tín hiệu điều khiển cảm biến được cấp từ đường điều khiển cảm biến SCL.

Tụ điện C duy trì điện áp dữ liệu được cấp vào tranzito màng mỏng điều khiển T2 này trong một chu kỳ khung. Tụ điện C được nối với mỗi trong số cực cổng và cực nguồn của tranzito màng mỏng điều khiển T2.

Thiết bị phát sáng hữu cơ OLED phát ra lượng ánh sáng định trước theo dòng điện dữ liệu được cấp từ tranzito màng mỏng điều khiển T2. Thiết bị phát sáng hữu cơ OLED này bao gồm anôt, catôt, và lớp phát xạ được bố trí giữa anôt và catôt. Anôt của thiết bị phát sáng hữu cơ OLED được nối với cực nguồn của tranzito màng mỏng điều khiển T2, và catôt của thiết bị phát sáng hữu cơ OLED được nối với đường công suất mức thấp VSS.

Trên các hình vẽ, để thuận tiện cho việc mô tả, thì thiết bị phát sáng hữu cơ OLED được thể hiện ở mỗi cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6. Tuy nhiên, một số trong số các thiết bị phát sáng hữu cơ OLED này có thể được chồng với đường công suất mức cao VDD hoặc đường công suất mức thấp VSS. Ngoài ra, một số trong số các thiết bị phát sáng hữu cơ OLED này có thể cùng lúc được chồng với các cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6 lân cận. Điều này có thể dễ dàng được thấy dựa vào các hình vẽ Fig.6 và Fig.7 mà sẽ được mô tả sau.

Cấu trúc của cột cơ cấu mạch điện thứ nhất C1 có thể giống với cấu trúc của cột cơ cấu mạch điện thứ tư C4. Tức là, cấu trúc sắp xếp của các tranzito màng mỏng T1, T2 và T3 và tụ điện C, mà được bao gồm ở cột cơ cấu mạch điện thứ nhất C1, là có thể giống với cấu trúc sắp xếp của các tranzito màng mỏng T1, T2 và T3 và tụ điện C mà được bao gồm ở cột cơ cấu mạch điện thứ tư C4. Ngoài ra, cấu trúc của cột cơ cấu mạch điện thứ hai C2 có thể giống cấu trúc của cột cơ cấu mạch điện thứ năm C5. Ngoài ra, cấu trúc của cột cơ cấu mạch điện thứ ba C3 có thể giống cấu trúc của cột cơ cấu mạch điện thứ sáu C6.

Theo một phương án của sáng chế, thì cấu trúc được thể hiện trên Fig.5 có thể là một đơn vị, và cấu trúc được thể hiện trên Fig.5 này có thể được bố trí lặp đi lặp lại trên đế. Tức là, tổng số sáu cột cơ cấu mạch điện C1, C2, C3, C4, C5 và C6 là có thể được tạo ra nhờ việc sử dụng một đường công suất mức cao VDD và một đường

công suất mức thấp VSS. Trong trường hợp này, thì chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS có thể bằng hoặc lớn hơn chiều rộng của vùng phát xạ đỏ vốn có kích thước tương đối nhỏ, nhưng sáng chế không chỉ giới hạn ở cấu trúc này. Có thể tạo ra nhiều hơn sáu hoặc ít hơn sáu cột cơ cấu mạch điện này nhờ việc sử dụng một đường công suất mức cao VDD và một đường công suất mức thấp VSS.

Như đã mô tả trên đây, tính đến việc cấu trúc của cột cơ cấu mạch điện thứ nhất C1 là giống với cấu trúc của cột cơ cấu mạch điện thứ tư C4, thì tốt hơn nếu chiều rộng W_{vdd} của đường công suất mức cao VDD, mà kề với bên trái của cột cơ cấu mạch điện thứ nhất C1, là bằng chiều rộng W_{vss} của đường công suất mức thấp VSS mà kề với bên trái của cột cơ cấu mạch điện thứ tư C4. Khi chiều rộng W_{vdd} của đường công suất mức cao VDD là khác với chiều rộng W_{vss} của đường công suất mức thấp VSS, thì điện dung giữa đường công suất mức cao VDD và cơ cấu mạch điện bên trong cột cơ cấu mạch điện thứ nhất C1 là khác với điện dung giữa đường công suất mức thấp VSS và cơ cấu mạch điện bên trong cột cơ cấu mạch điện thứ tư C4, từ đó thuộc tính của cơ cấu mạch điện bên trong cột cơ cấu mạch điện thứ nhất C1 và thuộc tính của cơ cấu mạch điện bên trong cột cơ cấu mạch điện thứ tư C4 có thể không đồng đều.

Như được thể hiện trên Fig.6, theo một phương án của sáng chế, thì vùng phát xạ thứ nhất E1 để phát xạ ánh sáng đỏ (R), vùng phát xạ thứ hai E2 để phát xạ ánh sáng xanh lục (G), và vùng phát xạ thứ ba E3 để phát xạ ánh sáng xanh lam (B), là được tạo ra trên cấu trúc mạch điện trên Fig.5.

Vùng phát xạ thứ nhất E1 là được chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS tại các vị trí tương ứng khác nhau. Chiều rộng W_1 của vùng phát xạ thứ nhất E1 được tạo ra bằng hoặc nhỏ hơn chiều rộng W_{vdd} của đường công suất mức cao VDD và chiều rộng W_{vss} của đường công suất mức thấp VSS. (Trong một số trường hợp, thì chiều rộng W_{vss} của đường VSS có thể lớn hơn một chút so với chiều rộng W_{vdd} của đường VDD, nhưng điều này là chấp nhận được) Ngay cả trong các trường hợp đó, thì chiều rộng của đường cấp công suất cụ thể, dù là VSS hay VDD, sẽ bằng hoặc rộng hơn so với chiều rộng của vùng phát xạ cụ thể mà nó chồng với.

Vùng phát xạ thứ hai E2 được tạo ra kế tiếp vùng phát xạ thứ nhất E1. Chiều rộng W2 của vùng phát xạ thứ hai E2 là lớn hơn chiều rộng W1 của vùng phát xạ thứ nhất E1. Vùng phát xạ thứ hai E2 được chồng với cột cơ cấu mạch điện thứ nhất C1, và được chồng một phần với cột cơ cấu mạch điện thứ hai C2. Cụ thể là, vùng phát xạ thứ hai E2 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, và có thể được chồng với đường dẫn liệu thứ nhất DL1 và đường dẫn liệu thứ hai DL2 mà được bố trí giữa cột cơ cấu mạch điện thứ nhất C1 và cột cơ cấu mạch điện thứ hai C2. Trong một số trường hợp, thì vùng phát xạ thứ hai E2 có thể được chồng với một số trong số các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ hai C2. Theo đó, chiều rộng W2 của vùng phát xạ thứ hai E2 là lớn hơn chiều rộng của đường dẫn liệu thứ nhất DL1 và chiều rộng của đường dẫn liệu thứ hai DL2.

Ngoài ra, vùng phát xạ thứ hai E2 là được chồng với cột cơ cấu mạch điện thứ tư C4, và có thể được chồng một phần với cột cơ cấu mạch điện thứ năm C5. Cụ thể là, vùng phát xạ thứ hai E2 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ tư C4, và có thể được chồng với đường dẫn liệu thứ tư DL4 và đường dẫn liệu thứ năm DL5 mà được bố trí giữa cột cơ cấu mạch điện thứ tư C4 và cột cơ cấu mạch điện thứ năm C5. Trong một số trường hợp, thì vùng phát xạ thứ hai E2 có thể được chồng với một số trong số các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ năm C5. Theo đó, chiều rộng W2 của vùng phát xạ thứ hai E2 là lớn hơn chiều rộng của đường dẫn liệu thứ tư DL4 và chiều rộng của đường dẫn liệu thứ năm DL5.

Vùng phát xạ thứ ba E3 được tạo ra kế tiếp vùng phát xạ thứ hai E2. Chiều rộng W3 của vùng phát xạ thứ ba E3 có thể lớn hơn chiều rộng W2 của vùng phát xạ thứ hai E2. Vùng phát xạ thứ ba E3 được chồng một phần với cột cơ cấu mạch điện thứ hai C2, và có thể được chồng với cột cơ cấu mạch điện thứ ba C3. Cụ thể là, vùng phát xạ thứ ba E3 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, được chồng với đường tham chiếu thứ nhất Ref1 mà được bố trí giữa cột cơ cấu mạch điện thứ hai C2 và cột cơ cấu mạch điện thứ ba C3, và có thể được chồng với một số trong số các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ hai C2. Theo đó, chiều rộng

W3 của vùng phát xạ thứ ba E3 là lớn hơn chiều rộng của đường tham chiếu thứ nhất Ref1. Trong trường hợp này, thì chiều rộng W3 của vùng phát xạ thứ ba E3 là lớn hơn chiều rộng W2 của vùng phát xạ thứ hai E2, nhờ đó diện tích chồng nhau giữa cột cơ cấu mạch điện thứ hai C2 và vùng phát xạ thứ ba E3 có thể lớn hơn diện tích chồng nhau giữa cột cơ cấu mạch điện thứ hai C2 và vùng phát xạ thứ hai E2. Trong khi đó, vùng phát xạ thứ ba E3 có thể được chồng với đường dữ liệu thứ ba DL3.

Ngoài ra, vùng phát xạ thứ ba E3 là được chồng một phần với cột cơ cấu mạch điện thứ năm C5, và có thể được chồng với cột cơ cấu mạch điện thứ sáu C6. Cụ thể là, vùng phát xạ thứ ba E3 là được chồng với một số trong số các tranzito màng mỏng (T1, T2 và T3) mà được bố trí ở cột cơ cấu mạch điện thứ sáu C6, được chồng với đường tham chiếu thứ hai Ref2 mà được bố trí giữa cột cơ cấu mạch điện thứ năm C5 và cột cơ cấu mạch điện thứ sáu C6, và có thể được chồng với một số trong số các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ năm C5. Theo đó, chiều rộng W3 của vùng phát xạ thứ ba E3 là lớn hơn chiều rộng của đường tham chiếu thứ hai Ref2. Trong trường hợp này, thì chiều rộng W3 của vùng phát xạ thứ ba E3 là lớn hơn chiều rộng W2 của vùng phát xạ thứ hai E2, nhờ đó diện tích chồng nhau giữa cột cơ cấu mạch điện thứ năm C5 và vùng phát xạ thứ ba E3 có thể lớn hơn diện tích chồng nhau giữa cột cơ cấu mạch điện thứ năm C5 và vùng phát xạ thứ hai E2. Trong khi đó, vùng phát xạ thứ ba E3 có thể được chồng với đường dữ liệu thứ sáu DL6.

Như được thể hiện trên Fig.7, theo phương án khác của sáng chế, thì vùng phát xạ thứ nhất E1 để phát xạ ánh sáng đỏ (R), vùng phát xạ thứ hai E2 để phát xạ ánh sáng xanh lục (G), và vùng phát xạ thứ ba E3 để phát xạ ánh sáng xanh lam (B), là được tạo ra trên cấu trúc mạch điện trên Fig.5.

Theo cách giống như trên Fig.6 nêu trên, vùng phát xạ thứ nhất E1 là được chồng với đường công suất mức cao VDD và đường công suất mức thấp VSS. Chiều rộng W1 của vùng phát xạ thứ nhất E1 được tạo ra bằng hoặc nhỏ hơn chiều rộng Wvdd của đường công suất mức cao VDD và chiều rộng Wvss của đường công suất mức thấp VSS.

Vùng phát xạ thứ hai E2 được tạo ra kế tiếp vùng phát xạ thứ nhất E1. Chiều rộng W2 của vùng phát xạ thứ hai E2 là bằng chiều rộng W1 của vùng phát xạ thứ

nhất E1. Vùng phát xạ thứ hai E2 có thể được chồng với cột cơ cấu mạch điện thứ nhất C1. Do đó, vùng phát xạ thứ hai E2 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1. Trong một số trường hợp, thì vùng phát xạ thứ hai E2 có thể được chồng với ít nhất một trong số đường dữ liệu thứ nhất DL1 và đường dữ liệu thứ hai DL2 mà được bố trí giữa cột cơ cấu mạch điện thứ nhất C1 và cột cơ cấu mạch điện thứ hai C2.

Ngoài ra, vùng phát xạ thứ hai E2 có thể được chồng với cột cơ cấu mạch điện thứ tư C4. Do đó, vùng phát xạ thứ hai E2 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ tư C4. Trong một số trường hợp, thì vùng phát xạ thứ hai E2 có thể được chồng với ít nhất một trong số đường dữ liệu thứ tư DL4 và đường dữ liệu thứ năm DL5 mà được bố trí giữa cột cơ cấu mạch điện thứ tư C4 và cột cơ cấu mạch điện thứ năm C5.

Vùng phát xạ thứ ba E3 được tạo ra kế tiếp vùng phát xạ thứ hai E2. Chiều rộng W3 của vùng phát xạ thứ ba E3 là lớn hơn chiều rộng W1 của vùng phát xạ thứ nhất E1 và chiều rộng W2 của vùng phát xạ thứ hai E2. Vùng phát xạ thứ ba E3 có thể được chồng với cột cơ cấu mạch điện thứ hai C2 và cột cơ cấu mạch điện thứ ba C3. Do đó, vùng phát xạ thứ ba E3 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, được chồng với đường tham chiếu thứ nhất Ref1 mà được bố trí giữa cột cơ cấu mạch điện thứ hai C2 và cột cơ cấu mạch điện thứ ba C3, và có thể được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ ba C3. Trong một số trường hợp, thì vùng phát xạ thứ ba E3 có thể được chồng với ít nhất một trong số đường dữ liệu thứ nhất DL1 và đường dữ liệu thứ hai DL2 mà được bố trí giữa cột cơ cấu mạch điện thứ nhất C1 và cột cơ cấu mạch điện thứ hai C2. Ngoài ra, vùng phát xạ thứ ba E3 có thể được chồng với đường dữ liệu thứ ba DL3.

Ngoài ra, vùng phát xạ thứ ba E3 có thể được chồng với cột cơ cấu mạch điện thứ năm C5 và cột cơ cấu mạch điện thứ sáu C6. Do đó, vùng phát xạ thứ ba E3 là được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ cấu mạch điện thứ năm C5, được chồng với đường tham chiếu thứ hai Ref2 mà được bố trí giữa cột cơ cấu mạch điện thứ năm C5 và cột cơ cấu mạch điện thứ sáu C6, và có thể được chồng với các tranzito màng mỏng T1, T2 và T3 mà được bố trí ở cột cơ

cấu mạch điện thứ sáu C6. Trong một số trường hợp, thì vùng phát xạ thứ ba E3 có thể được chồng với ít nhất một trong số đường dữ liệu thứ tư DL4 và đường dữ liệu thứ năm DL5 mà được bố trí giữa cột cơ cấu mạch điện thứ tư C4 và cột cơ cấu mạch điện thứ năm C5. Ngoài ra, vùng phát xạ thứ ba E3 có thể được chồng với đường dữ liệu thứ sáu DL6.

Fig.8 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, mà có cấu trúc mạch điện trên Fig.5. Trên Fig.8, thì cấu trúc của các cột cơ cấu mạch điện từ thứ tư đến thứ sáu là C4, C5 và C6, mà được thể hiện trên Fig.5, sẽ được lược bỏ.

Như được thể hiện trên Fig.8, đường nối cổng GL và đường điều khiển cảm biến SCL là được sắp xếp theo chiều ngang, và đường công suất mức cao VDD, đường công suất mức thấp VSS, các đường dữ liệu DL1, DL2 và DL3, và đường tham chiếu thứ nhất Ref1, là được sắp xếp theo chiều đứng.

Đường nối cổng GL và đường điều khiển cảm biến SCL được đặt ở cùng lớp, và được tạo ra từ cùng vật liệu. Đường công suất mức cao VDD, đường công suất mức thấp VSS, các đường dữ liệu DL1, DL2 và DL3, và đường tham chiếu thứ nhất Ref1, là được đặt ở cùng lớp, và được tạo ra từ cùng vật liệu. Cấu trúc chi tiết của mỗi đường là giống như cấu trúc chi tiết trên Fig.5, do đó, phần mô tả chi tiết của các bộ phận giống nhau sẽ được lược bỏ.

Cột cơ cấu mạch điện thứ nhất C1 được tạo ra giữa đường công suất mức cao VDD và đường dữ liệu thứ nhất DL1. Ở cột cơ cấu mạch điện thứ nhất C1 thì có tranzito màng mỏng chuyển mạch T1, tranzito màng mỏng điều khiển T2, và tranzito màng mỏng cảm biến T3.

Tranzito màng mỏng chuyển mạch T1 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1 có thể bao gồm điện cực cổng thứ nhất G1, điện cực nguồn thứ nhất S1, điện cực máng thứ nhất D1, và lớp chủ động thứ nhất A1.

Điện cực cổng thứ nhất G1 có thể được tạo ra từ một phần của đường nối cổng GL, nhưng sáng chế không chỉ giới hạn ở cấu trúc này. Ví dụ, điện cực cổng thứ nhất G1 có thể được tạo ra ở cấu trúc riêng biệt khỏi đường nối cổng GL.

Điện cực nguồn thứ nhất S1 có thể được tạo ra ở cấu trúc riêng biệt khỏi đường dữ liệu thứ nhất DL1.

Điện cực máng thứ nhất D1 và điện cực nguồn thứ nhất S1, mà đối diện nhau, là được tạo ra ở cùng lớp. Điện cực máng thứ nhất D1 là được nối với điện cực cổng thứ hai G2 của tranzito màng mỏng điều khiển T2 qua các điện cực nối CE1 và CE2.

Điện cực nối CE1 và CE2 có thể bao gồm điện cực nối thứ nhất CE1 và điện cực nối thứ hai CE2. Điện cực nối thứ nhất CE1 được nối với điện cực máng thứ nhất D1 qua một lỗ tiếp xúc, và được nối với điện cực nối thứ hai CE2 qua lỗ tiếp xúc còn lại. Điện cực nối thứ nhất CE1 có kích thước tương đối lớn để có thể cải thiện điện dung của tụ điện C. Điện cực nối thứ hai CE2 được nối với mỗi trong số điện cực nối thứ nhất CE1 và điện cực cổng thứ hai G2 của tranzito màng mỏng điều khiển T2 qua các lỗ tiếp xúc riêng lẻ. Điện cực nối thứ nhất CE1 được tạo ra ở cùng lớp với lớp chủ động thứ nhất A1, và điện cực nối thứ hai CE2 được tạo ra ở cùng lớp với điện cực nguồn thứ nhất S1 và điện cực máng thứ nhất D1.

Lớp chủ động thứ nhất A1 được nối với mỗi trong số điện cực nguồn thứ nhất S1 và điện cực máng thứ nhất D1 qua các lỗ tiếp xúc riêng lẻ, nhờ đó lớp chủ động thứ nhất A1 có chức năng như kênh chuyển dịch electron.

Tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, có thể bao gồm điện cực cổng thứ hai G2, điện cực nguồn thứ hai S2, điện cực máng thứ hai D2, và lớp chủ động thứ hai A2.

Như đã mô tả trên đây, điện cực cổng thứ hai G2 có thể được nối với điện cực máng thứ nhất D1 của tranzito màng mỏng chuyển mạch T1 qua các điện cực nối CE1 và CE2. Điện cực cổng thứ hai G2 và điện cực cổng thứ nhất G1 có thể được tạo ra ở cùng lớp.

Điện cực nguồn thứ hai S2 đối diện với điện cực máng thứ hai D2, và điện cực nguồn thứ hai S2 kéo dài theo chiều đứng. Điện cực nguồn thứ hai S2 có kích thước tương đối lớn để có thể bảo đảm đủ điện dung của tụ điện C. Phần trên của điện cực nguồn thứ hai S2 được nối với anốt của thiết bị phát sáng hữu cơ ở điểm ảnh thứ nhất, qua lỗ tiếp xúc thứ nhất CH1. Phần dưới của điện cực nguồn thứ hai S2 được nối với điện cực nguồn thứ ba S3 của tranzito màng mỏng cảm biến T3. Điện cực nguồn thứ hai S2 và điện cực nguồn thứ ba S3 có thể được tạo ra thành một thân.

Điện cực máng thứ hai D2 được nối với đường công suất mức cao VDD qua đường nối thứ nhất CL1. Đường nối thứ nhất CL1 được nối với mỗi trong số đường

công suất mức cao VDD và điện cực máng thứ hai D2 qua các lỗ tiếp xúc riêng lẻ. Đường nối thứ nhất CL1 có thể được tạo ra ở lớp dưới cùng của đế, tức là, có thể được tạo ra ngay trên bề mặt trên của đế. Điện cực nguồn thứ hai S2 và điện cực máng thứ hai D2 có thể được đặt ở cùng lớp với điện cực nguồn thứ nhất S1 và điện cực máng thứ nhất D1, và có thể được tạo ra từ vật liệu giống như của điện cực nguồn thứ nhất S1 và điện cực máng thứ nhất D1.

Lớp chủ động thứ hai A2 được nối với mỗi trong số điện cực nguồn thứ hai S2 và điện cực máng thứ hai D2 qua các lỗ tiếp xúc riêng lẻ, nhờ đó lớp chủ động thứ hai A2 có chức năng như kênh chuyển dịch electron. Lớp chủ động thứ hai A2 và lớp chủ động thứ nhất A1 được đặt tại cùng lớp, và được tạo ra từ cùng vật liệu.

Tranzito màng mỏng cảm biến T3, mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, có thể bao gồm điện cực cổng thứ ba G3, điện cực nguồn thứ ba S3, điện cực máng thứ ba D3, và lớp chủ động thứ ba A3.

Điện cực cổng thứ ba G3 có thể được tạo ra từ một phần của đường điều khiển cảm biến SCL, nhưng sáng chế không chỉ giới hạn ở cấu trúc này. Ví dụ, điện cực cổng thứ ba G3 có thể được tạo ra ở cấu trúc riêng biệt khỏi đường điều khiển cảm biến SCL.

Như đã mô tả trên đây, điện cực nguồn thứ ba S3 có thể được tạo ra thành một thân với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2.

Điện cực máng thứ ba D3 và điện cực nguồn thứ ba S3, mà đối diện nhau, là có thể được tạo ra ở cùng lớp. Điện cực máng thứ ba D3 được nối với đường tham chiếu thứ nhất Ref1 qua đường nối thứ hai CL2. Đường nối thứ hai CL2 được nối với mỗi trong số điện cực máng thứ ba D3 và đường tham chiếu thứ nhất Ref1 qua các lỗ tiếp xúc riêng lẻ. Đường nối thứ hai CL2 có thể được đặt ở cùng lớp với đường nối thứ nhất CL1, và có thể được tạo ra từ vật liệu giống như của đường nối thứ nhất CL1.

Lớp chủ động thứ ba A3 được nối với mỗi trong số điện cực nguồn thứ ba S3 và điện cực máng thứ ba D3 qua các lỗ tiếp xúc riêng lẻ, nhờ đó lớp chủ động thứ ba A3 có chức năng như kênh chuyển dịch electron. Lớp chủ động thứ ba A3 có thể được đặt ở cùng lớp với lớp chủ động thứ nhất A1, và có thể được tạo ra từ vật liệu giống như của lớp chủ động thứ nhất A1.

Ngoài ra, lớp chắn sáng LS được tạo ra ở cột cơ cấu mạch điện thứ nhất C1. Lớp chắn sáng LS này ngăn không cho ánh sáng tới lớp chủ động thứ hai A2 của tranzito màng mỏng điều khiển T2. Theo đó, lớp chắn sáng LS này có diện tích tương đối lớn so với lớp chủ động thứ hai A2, và lớp chắn sáng LS này được chồng với lớp chủ động thứ hai A2. Lớp chắn sáng LS này kéo dài đến vùng nằm dưới điện cực nguồn thứ hai S2, và lớp chắn sáng (LS) này được chồng với các điện cực nối CE1 và CE2, để nhờ đó bảo đảm đủ điện dung của tụ điện C. Trong trường hợp này, thì lớp chắn sáng LS là được tạo ra từ chất dẫn điện, và có thể được nối với điện cực nguồn thứ hai S2 qua lỗ tiếp xúc. Lớp chắn sáng LS này có thể được đặt tại cùng lớp với đường nối thứ nhất CL1 và đường nối thứ hai CL2, và có thể được tạo ra từ vật liệu giống như của đường nối thứ nhất CL1 và đường nối thứ hai CL2.

Cột cơ cấu mạch điện thứ hai C2 được tạo ra giữa đường dữ liệu thứ hai DL2 và đường tham chiếu thứ nhất Ref1. Ở cột cơ cấu mạch điện thứ hai C2 thì có tranzito màng mỏng chuyển mạch T1, tranzito màng mỏng điều khiển T2, và tranzito màng mỏng cảm biến T3.

Ngoại trừ việc điện cực nguồn thứ nhất S1 là được rẽ ra từ đường dữ liệu thứ hai DL2, thì tranzito màng mỏng chuyển mạch T1, mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, là giống, về cấu trúc nối điện, như tranzito màng mỏng chuyển mạch T1 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1.

Ngoại trừ việc điện cực nguồn thứ hai S2 được nối với anốt của thiết bị phát sáng hữu cơ ở điểm ảnh thứ hai qua lỗ tiếp xúc thứ hai CH2, thì tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, là giống, về cấu trúc nối điện, như tranzito màng mỏng điều khiển T2 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1.

Tranzito màng mỏng cảm biến T3, mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, là giống về cấu trúc nối điện như tranzito màng mỏng cảm biến T3 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1.

Ngoài ra, lớp chắn sáng LS, mà giống như lớp chắn sáng của cột cơ cấu mạch điện thứ nhất C1, là được tạo ra ở cột cơ cấu mạch điện thứ hai C2.

Cột cơ cấu mạch điện thứ ba C3 được tạo ra giữa đường tham chiếu thứ nhất Ref1 và đường dữ liệu thứ ba DL3. Ở cột cơ cấu mạch điện thứ ba C3 thì có tranzito

màng mỏng chuyển mạch T1, tranzito màng mỏng điều khiển T2, và tranzito màng mỏng cảm biến T3.

Ngoại trừ việc điện cực nguồn thứ nhất S1 là được rẽ ra từ đường dữ liệu thứ ba DL3, thì tranzito màng mỏng chuyển mạch T1, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, là giống, về cấu trúc nối điện, như tranzito màng mỏng chuyển mạch T1 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1.

Ngoại trừ việc điện cực nguồn thứ hai S2 được nối với anôt của thiết bị phát sáng hữu cơ ở điểm ảnh thứ ba qua lỗ tiếp xúc thứ ba CH3, thì tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, là giống, về cấu trúc nối điện, như tranzito màng mỏng điều khiển T2 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1.

Tranzito màng mỏng cảm biến T3, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, là giống, về cấu trúc nối điện, như tranzito màng mỏng cảm biến T3 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1.

Ngoài ra, lớp chắn sáng LS, mà giống như lớp chắn sáng của cột cơ cấu mạch điện thứ nhất C1, là được tạo ra ở cột cơ cấu mạch điện thứ ba C3.

Trong khi đó, đường công suất mức cao VDD và đường công suất mức thấp VSS có thể lần lượt được chồng với các điện cực phụ AE1 và AE2. Điện cực phụ thứ nhất AE1 là được nối với đường công suất mức cao VDD qua lỗ tiếp xúc, và điện cực phụ thứ hai AE2 là được nối với đường công suất mức thấp VSS qua lỗ tiếp xúc. Điện cực phụ thứ nhất AE1 kéo dài dọc theo chiều dài của đường công suất mức cao VDD bên dưới đường công suất mức cao VDD, và điện cực phụ thứ nhất AE1 có thể được chồng với đường công suất mức cao VDD. Điện cực phụ thứ hai AE2 kéo dài dọc theo chiều dài của đường công suất mức thấp VSS bên dưới đường công suất mức thấp VSS, và điện cực phụ thứ hai AE2 có thể được chồng với đường công suất mức thấp VSS. Điện cực phụ thứ nhất AE1 và điện cực phụ thứ hai AE2 có thể được đặt tại cùng lớp với đường nối thứ nhất CL1, đường nối thứ hai CL2 và lớp chắn sáng LS, và có thể được tạo ra từ cùng vật liệu với đường nối thứ nhất CL1, đường nối thứ hai CL2 và lớp chắn sáng LS. Để ngăn chặn sự chập mạch điện, thì mỗi trong số điện cực phụ thứ nhất AE1 và điện cực phụ thứ hai AE2 là được bố trí cách một khoảng cách định trước khỏi đường nối thứ nhất CL1.

Ngoài ra, đường công suất mức thấp VSS cũng có thể được chồng với điện cực phụ thứ ba AE3. Điện cực phụ thứ ba AE3 được tạo ra giữa đường công suất mức thấp VSS và catôt của thiết bị phát sáng hữu cơ, để đường công suất mức thấp VSS và catôt của thiết bị phát sáng hữu cơ được nối với nhau bằng điện cực phụ thứ ba AE3 này. Điện cực phụ thứ ba AE3 được nối với đường công suất mức thấp VSS qua lỗ tiếp xúc thứ tư CH4, và cũng được nối với catôt của thiết bị phát sáng hữu cơ qua lỗ tiếp xúc thứ năm CH5. Điện cực phụ thứ ba AE3 được đặt ở cùng lớp với anôt của thiết bị phát sáng hữu cơ, và được tạo ra từ vật liệu giống như của anôt của thiết bị phát sáng hữu cơ.

Fig.9 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo một phương án của sáng chế, hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.8. Fig.9 là hình vẽ thể hiện rằng chiều rộng của vùng phát xạ thứ hai E2 là lớn hơn chiều rộng của vùng phát xạ thứ nhất E1, và chiều rộng của vùng phát xạ thứ ba E3 là lớn hơn chiều rộng của vùng phát xạ thứ hai E2, như được thể hiện trên Fig.6.

Như được thể hiện trên Fig.9, vùng phát xạ thứ nhất E1 là được chồng với đường công suất mức cao VDD. Ngoài ra, vùng phát xạ thứ nhất E1 này được chồng với điện cực thứ nhất 310 mà có chức năng như anôt của thiết bị phát sáng hữu cơ. Diện tích của điện cực thứ nhất 310 là lớn hơn tương đối so với vùng phát xạ thứ nhất E1. Điện cực thứ nhất 310, mà được chồng với vùng phát xạ thứ nhất E1, kéo dài đến lỗ tiếp xúc thứ nhất CH1, và sau đó được nối với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, qua lỗ tiếp xúc thứ nhất CH1 này.

Theo đó, mỗi trong số vùng phát xạ thứ nhất E1 và điện cực thứ nhất 310, mà được chồng với vùng phát xạ thứ nhất E1, là được chồng với đường công suất mức cao VDD, nhưng không được chồng với cột cơ cấu mạch điện thứ nhất C1 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng phát xạ thứ nhất E1.

Vùng phát xạ thứ hai E2 là được chồng với cột cơ cấu mạch điện thứ nhất C1, và đường dữ liệu thứ nhất DL1 và đường dữ liệu thứ hai DL2, và có thể được chồng một phần với cột cơ cấu mạch điện thứ hai C2. Như được thể hiện trên Fig.7, khi chiều rộng của vùng phát xạ thứ hai E2 là bằng chiều rộng của vùng phát xạ thứ nhất

E1, thì vùng phát xạ thứ hai E2 có thể không được chồng với cột cơ cấu mạch điện thứ hai C2.

Vùng phát xạ thứ hai E2 này được chồng với điện cực thứ nhất 320 mà có chức năng như anôt của thiết bị phát sáng hữu cơ. Diện tích của điện cực thứ nhất 320 là lớn hơn tương đối so với vùng phát xạ thứ hai E2. Điện cực thứ nhất 320, mà được chồng với vùng phát xạ thứ hai E2, kéo dài đến lỗ tiếp xúc thứ hai CH2, và sau đó được nối với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, qua lỗ tiếp xúc thứ hai CH2.

Mỗi trong số vùng phát xạ thứ hai E2 và điện cực thứ nhất 320, mà được chồng với vùng phát xạ thứ hai E2, là được chồng với cột cơ cấu mạch điện thứ nhất C1. Trong một số trường hợp, thì mỗi trong số vùng phát xạ thứ hai E2 và điện cực thứ nhất 320, mà được chồng với vùng phát xạ thứ hai E2, là có thể được chồng một phần với cột cơ cấu mạch điện thứ hai C2 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng phát xạ thứ hai E2.

Vùng phát xạ thứ ba E3 có thể được chồng với cột cơ cấu mạch điện thứ hai C2, đường tham chiếu thứ nhất Ref1, và cột cơ cấu mạch điện thứ ba C3. Vùng phát xạ thứ ba E3 này được chồng với điện cực thứ nhất 330 mà có chức năng như anôt của thiết bị phát sáng hữu cơ. Diện tích của điện cực thứ nhất 330 là lớn hơn tương đối so với vùng phát xạ thứ ba E3. Điện cực thứ nhất 330, mà được chồng với vùng phát xạ thứ ba E3, kéo dài đến lỗ tiếp xúc thứ ba CH3, và sau đó được nối với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, qua lỗ tiếp xúc thứ ba CH3 này.

Mỗi trong số vùng phát xạ thứ ba E3 và điện cực thứ nhất 330, mà được chồng với vùng phát xạ thứ ba E3, là có thể được chồng với cột cơ cấu mạch điện thứ ba C3 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng phát xạ thứ ba E3.

Sự phát sáng của các vùng phát xạ E1, E2, E3 là được điều khiển bởi cơ cấu mạch điện mà được bố trí ở các cột cơ cấu mạch điện C1, C2 và C3. Lúc này, đối với vùng phát xạ thứ ba E3, thì nó được chồng với cột cơ cấu mạch điện thứ ba C3 để điều khiển sự phát sáng. Đối với vùng phát xạ thứ nhất E1, thì nó không được chồng với cột cơ cấu mạch điện thứ nhất C1 để điều khiển sự phát sáng. Ngoài ra, đối với

vùng phát xạ thứ hai E2, thì nó có thể được chồng với cột cơ cấu mạch điện thứ hai C2 để điều khiển sự phát sáng, hoặc không được chồng.

Fig.10 là hình vẽ thể hiện hình phẳng của thiết bị hiển thị điện phát quang theo phương án khác của sáng chế, hình vẽ này thể hiện các vùng phát xạ được sắp xếp ở cấu trúc mạch điện trên Fig.8. Ngoại trừ cấu trúc của các cột cơ cấu mạch điện C1, C2 và C3 mà được nối với các điện cực thứ nhất 310, 320 và 330, thì cấu trúc trên Fig.10 là giống với cấu trúc trên Fig.9, nên chỉ có các cấu trúc khác nhau là sẽ được mô tả chi tiết dưới đây.

Như được thể hiện trên Fig.10, điện cực thứ nhất 310, mà được chồng với vùng phát xạ thứ nhất E1, kéo dài đến lỗ tiếp xúc thứ ba CH3, và sau đó được nối với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, qua lỗ tiếp xúc thứ ba CH3 này.

Theo đó, mỗi trong số vùng phát xạ thứ nhất E1 và điện cực thứ nhất 310, mà được chồng với vùng phát xạ thứ nhất E1, là được chồng với đường công suất mức thấp VSS, và không được chồng với cột cơ cấu mạch điện thứ ba C3 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng phát xạ thứ nhất E1.

Điện cực thứ nhất 320, mà được chồng với vùng phát xạ thứ hai E2, kéo dài đến lỗ tiếp xúc thứ nhất CH1, và được nối với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, qua lỗ tiếp xúc thứ nhất CH1 này.

Theo đó, vùng phát xạ thứ hai E2 và điện cực thứ nhất 320, mà được chồng với vùng phát xạ thứ hai E2, là có thể được chồng với cột cơ cấu mạch điện thứ nhất C1 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng phát xạ thứ hai E2.

Điện cực thứ nhất 330, mà được chồng với vùng phát xạ thứ ba E3, kéo dài đến lỗ tiếp xúc thứ hai CH2, và sau đó được nối với điện cực nguồn thứ hai S2 của tranzito màng mỏng điều khiển T2, mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, qua lỗ tiếp xúc thứ hai CH2 này.

Theo đó, mỗi trong số vùng phát xạ thứ ba E3 và điện cực thứ nhất 330, mà được chồng với vùng phát xạ thứ ba E3, là được chồng với cột cơ cấu mạch điện thứ hai C2 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng

phát xạ thứ ba E3, và cũng được chồng với cột cơ cấu mạch điện thứ ba C3 mà được tạo ra với cơ cấu mạch điện để điều khiển sự phát sáng của vùng phát xạ thứ nhất E1.

Do đó, như được thể hiện trên Fig.10, vùng phát xạ thứ hai E2 và vùng phát xạ thứ ba E3 là lần lượt được chồng với cột cơ cấu mạch điện thứ nhất C1 và cột cơ cấu mạch điện thứ hai C2 để điều khiển sự phát sáng. Tuy nhiên, vùng phát xạ thứ nhất E1 là không được chồng với cột cơ cấu mạch điện thứ ba C3 để điều khiển sự phát sáng.

Sau đây, kết cấu mặt cắt của thiết bị hiển thị điện phát quang theo sáng chế sẽ được mô tả chi tiết.

Fig.11 là hình vẽ thể hiện mặt cắt theo đường A-B trên Fig.9. Tức là, Fig.11 là tương ứng với mặt cắt của vùng mà ở đó tranzito màng mỏng điều khiển T2 được tạo ra cho mỗi cột cơ cấu mạch điện C1, C2 và C3 riêng lẻ.

Như được thể hiện trên Fig.11, lớp cơ cấu mạch điện 200, các điện cực thứ nhất 310, 320 và 330, bờ 400, các lớp phát xạ 510, 520 và 530, và điện cực thứ hai 600, là được tạo ra trên đế 100.

Lớp cơ cấu mạch điện 200 bao gồm các điện cực phụ AE1 và AE2, lớp chắn sáng LS, đường công suất mức cao VDD, đường công suất mức thấp VSS, tranzito màng mỏng điều khiển T2, các đường dữ liệu DL1, DL2 và DL3, đường tham chiếu thứ nhất Ref1, lớp đệm 210, lớp cách ly xen giữa 220, lớp thụ động hoá 230, và lớp làm phẳng 240.

Các điện cực phụ AE1 và AE2 có thể bao gồm điện cực phụ thứ nhất AE1 và điện cực phụ thứ hai AE2 được tạo ra trên đế 100. Điện cực phụ thứ nhất AE1 được bố trí bên dưới đường công suất mức cao VDD, và điện cực phụ thứ hai AE2 được bố trí bên dưới đường công suất mức thấp VSS.

Lớp chắn sáng LS được tạo ra ở mỗi trong số các cột cơ cấu mạch điện từ thứ nhất đến thứ ba là C1, C2 và C3 trên đế 100. Lớp chắn sáng LS có thể được đặt ở cùng lớp với các điện cực phụ AE1 và AE2, và có thể được tạo ra từ vật liệu giống như của các điện cực phụ AE1 và AE2.

Đường công suất mức cao VDD được bố trí trên điện cực phụ thứ nhất AE1. Cụ thể hơn, lớp đệm 210 và lớp cách ly xen giữa 220 là được tạo ra tuần tự trên điện cực phụ thứ nhất AE1, và đường công suất mức cao VDD là được tạo ra trên lớp

cách ly xen giữa 220 này. Đường công suất mức cao VDD được nối với điện cực phụ thứ nhất AE1 qua lỗ tiếp xúc mà được bố trí ở lớp đệm 210 và lớp cách ly xen giữa 220.

Đường công suất mức thấp VSS được bố trí trên điện cực phụ thứ hai AE2. Cụ thể hơn, lớp đệm 210 và lớp cách ly xen giữa 220 là được tạo ra tuần tự trên điện cực phụ thứ hai AE2, và đường công suất mức thấp VSS là được tạo ra trên lớp cách ly xen giữa 220 này. Đường công suất mức thấp VSS được nối với điện cực phụ thứ hai AE2 qua lỗ tiếp xúc mà được bố trí ở lớp đệm 210 và lớp cách ly xen giữa 220.

Tranzito màng mỏng điều khiển T2 được bố trí ở mỗi trong số các cột cơ cấu mạch điện từ thứ nhất đến thứ ba là C1, C2 và C3. Tranzito màng mỏng điều khiển T2 có thể bao gồm lớp chủ động thứ hai A2 được bố trí trên lớp đệm 210, lớp cách ly cổng GI được bố trí trên lớp chủ động thứ hai A2, điện cực cổng thứ hai (G2) được bố trí trên lớp cách ly cổng (GI), và điện cực nguồn và điện cực máng thứ hai (S2, D2) được bố trí trên lớp cách ly xen giữa 220 và lần lượt được nối với lớp chủ động thứ hai (A2) qua các lỗ tiếp xúc được bố trí ở lớp cách ly xen giữa 220. Chiều rộng của lớp chủ động thứ hai (A2) có thể nhỏ hơn chiều rộng của lớp chắn sáng (LS).

Đường dữ liệu được bố trí trên lớp cách ly xen giữa 220. Đường dữ liệu này có thể bao gồm đường dữ liệu thứ nhất DL1 và đường dữ liệu thứ hai DL2 được bố trí giữa cột cơ cấu mạch điện thứ nhất C1 và cột cơ cấu mạch điện thứ hai C2. Ngoài ra, đường dữ liệu này có thể bao gồm đường dữ liệu thứ ba DL3 được bố trí giữa cột cơ cấu mạch điện thứ ba C3 và đường công suất mức thấp VSS.

Đường tham chiếu thứ nhất Ref1 được tạo ra trên lớp cách ly xen giữa 220. Đường tham chiếu thứ nhất Ref1 được bố trí giữa cột cơ cấu mạch điện thứ hai C2 và cột cơ cấu mạch điện thứ ba C3.

Đường công suất mức cao VDD, đường công suất mức thấp VSS, điện cực nguồn thứ hai S2, điện cực máng thứ hai D2, các đường dữ liệu DL1, DL2 và DL3, và đường tham chiếu thứ nhất Ref1, mà được bố trí trên lớp cách ly xen giữa 220, là có thể được tạo ra từ cùng vật liệu.

Lớp thụ động hoá 230 được tạo ra trên đường công suất mức cao VDD, đường công suất mức thấp VSS, điện cực nguồn thứ hai S2, điện cực máng thứ hai D2, đường dữ liệu DL1, DL2 và DL3, và đường tham chiếu thứ nhất Ref1.

Lớp làm phẳng 240 được tạo ra trên lớp thụ động hoá 230 này.

Điện cực thứ nhất 310, 320 và 330 được tạo ra trên lớp làm phẳng 240 này. Điện cực thứ nhất 310, 320 và 330 là được tạo mẫu bởi mỗi vùng tương ứng với các vùng phát xạ E1, E2 và E3.

Bờ 400 được tạo kết cấu để bao trùm cả hai đầu của các điện cực thứ nhất 310, 320 và 330, và được bố trí trên lớp làm phẳng 240. Các vùng phát xạ E1, E2 và E3 là được xác định bởi bờ 400. Vị trí của các vùng phát xạ E1, E2 và E3, nói cách khác, là diện tích chồng nhau giữa các vùng phát xạ E1, E2 và E3 và các cột cơ cấu mạch điện C1, C2 và C3, và diện tích chồng nhau giữa các vùng phát xạ E1, E2 và E3 và các đường công suất VDD và VSS, là có thể giống như đã nêu trên, nên phần mô tả chi tiết về vị trí của các vùng phát xạ E1, E2 và E3 sẽ được lược bỏ.

Các vùng phát xạ 510, 520 và 530 được tạo ra riêng rẽ trên các điện cực thứ nhất 310, 320 và 330. Các lớp phát xạ 510, 520 và 530 có thể bao gồm lớp phát xạ thứ nhất 510 có lớp phát xạ đỏ (R) được bố trí ở vùng phát xạ thứ nhất E1, lớp phát xạ thứ hai 520 có lớp phát xạ xanh lục (G) được bố trí ở vùng phát xạ thứ hai E2, và lớp phát xạ thứ ba 530 có lớp phát xạ xanh lam (B) được bố trí ở vùng phát xạ thứ ba E3.

Điện cực thứ hai 600 được tạo ra trên các lớp phát xạ 510, 520 và 530. Điện cực thứ hai 600 được tạo ra trên bờ 400, nhờ đó điện cực thứ hai 600 có thể được tạo ra ở nhiều điểm ảnh, và cũng được tạo ra ở vùng biên giữa mỗi trong số các điểm ảnh này.

Fig.12 là hình vẽ thể hiện mặt cắt theo đường C-D trên Fig.9. Tức là, Fig.12 là hình vẽ tương ứng với mặt cắt của vùng chồng nhau giữa điện cực nối thứ nhất CE1 và điện cực nguồn thứ hai S2 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2 và C3 riêng lẻ.

Như được thể hiện trên Fig.12, lớp cơ cấu mạch điện 200, các điện cực thứ nhất 310, 320 và 330, bờ 400, các lớp phát xạ 510, 520 và 530, và điện cực thứ hai 600, là được tạo ra trên đế 100.

Lớp cơ cấu mạch điện 200 bao gồm các điện cực phụ AE1 và AE2, lớp chắn sáng LS, đường công suất mức cao VDD, đường công suất mức thấp VSS, điện cực nối thứ nhất CE1, điện cực nguồn thứ hai S2, các đường dữ liệu DL1, DL2 và DL3,

đường tham chiếu thứ nhất Ref1, lớp đệm 210, lớp cách ly xen giữa 220, lớp thụ động hoá 230, và lớp làm phẳng 240.

Các điện cực phụ AE1 và AE2, lớp chắn sáng LS, đường công suất mức cao VDD, đường công suất mức thấp VSS, các đường dữ liệu DL1, DL2 và DL3, đường tham chiếu thứ nhất Ref1, lớp đệm 210, lớp cách ly xen giữa 220, lớp thụ động hoá 230, và lớp làm phẳng 240, là giống như trên Fig.11, nên phần mô tả chi tiết của các phần tử này sẽ được lược bỏ.

Điện cực nổi thứ nhất CE1 và điện cực nguồn thứ hai S2 được tạo ra ở mỗi trong số các cột cơ cấu mạch điện từ thứ nhất đến thứ ba là C1, C2 và C3. Điện cực nổi thứ nhất CE1 được tạo ra giữa lớp đệm 210 và lớp cách ly xen giữa 220, và điện cực nguồn thứ hai S2 được tạo ra giữa lớp cách ly xen giữa 220 và lớp thụ động hoá 230. Do đó, điện cực nổi thứ nhất CE1 được bố trí cách một khoảng cách định trước khỏi lớp chắn sáng LS trong trường hợp mà lớp đệm 210 được bố trí ở giữa, và cũng được bố trí cách một khoảng cách định trước khỏi điện cực nguồn thứ hai S2 trong trường hợp mà lớp cách ly xen giữa 220 được bố trí ở giữa. Điện cực nổi thứ nhất CE1, lớp chắn sáng LS, và điện cực nguồn thứ hai S2 là được chồng nhau, để nhờ đó tạo thành điện dung. Điện cực nổi thứ nhất CE1 được bố trí ở cùng lớp với các lớp chủ động A1, A2 và A3. Các lớp chủ động A1, A2 và A3 có thể được tạo ra từ oxit bán dẫn, và điện cực nổi thứ nhất CE1 có thể được tạo ra từ chất dẫn điện mà thu được bằng cách thực hiện quá trình dẫn để tác dụng nhiệt vào oxit bán dẫn này.

Các điện cực thứ nhất 310, 320 và 330, bờ 400, các lớp phát xạ 510, 520 và 530, và điện cực thứ hai 600, là giống như trên Fig.11, nên phần mô tả chi tiết của các phần tử này sẽ được lược bỏ.

Fig.13 là hình vẽ thể hiện mặt cắt theo đường E-F trên Fig.9. Tức là, Fig.13 là tương ứng với mặt cắt của các lỗ tiếp xúc CH1, CH2, CH3, CH4 và CH5 mà được bố trí ở mỗi cột cơ cấu mạch điện C1, C2 và C3 riêng lẻ.

Như được thể hiện trên Fig.13, lớp cơ cấu mạch điện 200, các điện cực thứ nhất 310, 320 và 330, điện cực phụ thứ ba AE3, bờ 400, và điện cực thứ hai 600, là được tạo ra trên đế 100.

Lớp cơ cấu mạch điện 200 có thể bao gồm đường nổi thứ nhất CL1, đường công suất mức cao VDD, đường công suất mức thấp VSS, điện cực nguồn thứ hai

S2, các đường dữ liệu DL1, DL2 và DL3, đường tham chiếu thứ nhất Ref1, lớp đệm 210, lớp cách ly xen giữa 220, lớp thụ động hoá 230, và lớp làm phẳng 240.

Đường nối thứ nhất CL1 là được tạo ra trên đế 100. Đường nối thứ nhất CL1 được bố trí bên dưới đường công suất mức cao VDD. Đường nối thứ nhất CL1 được đặt ở cùng lớp với điện cực phụ thứ nhất AE1 và điện cực phụ thứ hai AE2 và lớp chắn sáng LS nêu trên, và được tạo ra từ vật liệu giống như của điện cực phụ thứ nhất AE1 và điện cực phụ thứ hai AE2 và lớp chắn sáng LS.

Đường công suất mức cao VDD được bố trí bên trên đường nối thứ nhất CL1. Cụ thể hơn, lớp đệm 210 và lớp cách ly xen giữa 220 là được tạo ra tuần tự trên đường nối thứ nhất CL1, và đường công suất mức cao VDD là được tạo ra trên lớp cách ly xen giữa 220 này. Đường công suất mức cao VDD được nối với đường nối thứ nhất CL1 qua lỗ tiếp xúc mà được bố trí ở lớp đệm 210 và lớp cách ly xen giữa 220.

Đường công suất mức thấp VSS được tạo ra trên lớp cách ly xen giữa 220.

Điện cực nguồn thứ hai S2 được tạo ra ở mỗi trong số các cột cơ cấu mạch điện từ thứ nhất đến thứ ba là C1, C2 và C3. Cụ thể là, điện cực nguồn thứ hai S2 là được tạo ra trên lớp cách ly xen giữa 220.

Các đường dữ liệu DL1, DL2 và DL3, đường tham chiếu thứ nhất Ref1, lớp đệm 210, lớp cách ly xen giữa 220, lớp thụ động hoá 230, và lớp làm phẳng 240, là giống như trên Fig.11.

Điện cực thứ nhất 310, 320 và 330 được tạo ra trên lớp làm phẳng 240 này. Điện cực thứ nhất 310, mà kéo dài đến vùng tương ứng với vùng phát xạ thứ nhất E1, là được nối với điện cực nguồn thứ hai S2, mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, qua lỗ tiếp xúc thứ nhất CH1 mà được bố trí ở lớp thụ động hoá 230 và lớp làm phẳng 240. Điện cực thứ nhất 320, mà kéo dài đến vùng tương ứng với vùng phát xạ thứ hai E2, là được nối với điện cực nguồn thứ hai S2, mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, qua lỗ tiếp xúc thứ hai CH2 mà được bố trí ở lớp thụ động hoá 230 và lớp làm phẳng 240. Điện cực thứ nhất 330, mà kéo dài đến vùng tương ứng với vùng phát xạ thứ ba E3, là được nối với điện cực nguồn thứ hai S2, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, qua lỗ tiếp xúc thứ ba CH3 mà được bố trí ở lớp thụ động hoá 230 và lớp làm phẳng 240.

Tuy nhiên, với cấu trúc được thể hiện trên Fig.10, thì điện cực thứ nhất 310, mà kéo dài đến vùng tương ứng với vùng phát xạ thứ nhất E1, là được nối với điện cực nguồn thứ hai S2, mà được bố trí ở cột cơ cấu mạch điện thứ ba C3, qua lỗ tiếp xúc thứ ba CH3. Điện cực thứ nhất 320, mà kéo dài đến vùng tương ứng với vùng phát xạ thứ hai E2, là được nối với điện cực nguồn thứ hai S2 mà được bố trí ở cột cơ cấu mạch điện thứ nhất C1, qua lỗ tiếp xúc thứ nhất CH1. Điện cực thứ nhất 330, mà kéo dài đến vùng tương ứng với vùng phát xạ thứ ba E3, là được nối với điện cực nguồn thứ hai S2 mà được bố trí ở cột cơ cấu mạch điện thứ hai C2, qua lỗ tiếp xúc thứ hai CH2.

Điện cực phụ thứ ba AE3 được tạo ra trên lớp làm phẳng 240. Điện cực phụ thứ ba AE3 này được nối với đường công suất mức thấp VSS qua lỗ tiếp xúc thứ tư CH4 mà được bố trí ở lớp thụ động hoá 230 và lớp làm phẳng 240. Điện cực phụ thứ ba AE3 này được tạo ra từ vật liệu giống như của các điện cực thứ nhất 310, 320 và 330.

Bờ 400 được tạo ra trên các điện cực thứ nhất 310, 320 và 330 và điện cực phụ thứ ba AE3. Fig.13 là hình vẽ thể hiện vùng tương ứng với vùng biên giữa mỗi trong số các điểm ảnh, trong đó bờ 400 là được tạo ra trên toàn bộ diện tích của đế 100.

Điện cực thứ hai 600 được tạo ra trên bờ 400. Điện cực thứ hai 600 được nối với điện cực phụ thứ ba AE3 qua lỗ tiếp xúc thứ năm CH5 mà được tạo ra ở bờ 400. Do đó, điện cực thứ hai 600 là được nối với đường công suất mức thấp VSS qua điện cực phụ thứ ba AE3.

Phần mô tả nêu trên cho thấy rằng vùng phát xạ thứ nhất E1 là được chồng với các đường công suất VDD và VSS, và chiều rộng W1 của vùng phát xạ thứ nhất E1 là bằng hoặc nhỏ hơn các chiều rộng Wvdd và Wvss của các đường công suất VDD và VSS, nhưng sáng chế không chỉ giới hạn ở cấu trúc này. Ví dụ, chiều rộng của đường khác, thay vì các đường công suất VDD và VSS, được thiết đặt cho bằng hoặc lớn hơn chiều rộng W1 của vùng phát xạ thứ nhất E1, và vùng phát xạ thứ nhất E1 là được chồng với đường tín hiệu khác.

Fig.14 là hình vẽ thể hiện hình phẳng của đường công suất cao và đường công suất thấp được sắp xếp trong vùng hiển thị và vùng không hiển thị của thiết bị hiển thị điện phát quang theo một phương án của sáng chế.

Như được thể hiện trên Fig.14, vùng hiển thị DA được tạo ra ở giữa để 100, và vùng không hiển thị NDA được tạo ra ở vùng ngoại biên của vùng hiển thị DA. Vùng hiển thị DA là tương ứng với vùng để hiển thị hình ảnh nhờ sự phát sáng, và vùng không hiển thị NDA là tương ứng với vùng mà ở đó không có sự phát sáng, do đó, hình ảnh không được hiển thị. Cấu trúc điểm ảnh theo các phương án khác nhau nêu trên của sáng chế là được tạo ra ở vùng hiển thị DA này.

Các điểm ảnh giả có thể được tạo ra ở vùng không hiển thị NDA. Các điểm ảnh giả này có thể được bố trí bao quanh các điểm ảnh mà được tạo ra ở vùng hiển thị DA. Các điểm ảnh giả này có thể bao gồm lớp phát xạ giả được tạo ra ở mỗi trong số các vùng phát xạ giả mà được tạo ra bởi lớp bờ. Ở đây, do hình ảnh không được hiển thị trên điểm ảnh giả, nên không có sự phát sáng ở lớp phát xạ giả. Lớp phát xạ giả này được bố trí để làm đồng đều biên dạng giữa lớp phát xạ ở tâm của vùng hiển thị DA và lớp phát xạ ở mép của vùng hiển thị DA.

Khi lớp phát xạ ở vùng hiển thị DA được tạo ra bằng quy trình xử lý bằng dung dịch, thì tốc độ khô của lớp phát xạ ở tâm của vùng hiển thị DA có thể khác với tốc độ khô của lớp phát xạ ở mép của vùng hiển thị DA, từ đó biên dạng của lớp phát xạ ở tâm của vùng hiển thị DA và biên dạng của lớp phát xạ ở mép của vùng hiển thị DA có thể không đồng đều. Do đó, khó làm đồng đều được sự phát sáng ở vùng hiển thị DA. Vì lý do này, nên điểm ảnh giả được tạo ra ở vùng không hiển thị NDA, và lớp phát xạ giả cũng được tạo ra ở vùng không hiển thị NDA khi lớp phát xạ được tạo ra ở vùng hiển thị DA. Tức là, mặc dù biên dạng là không đồng đều ở lớp phát xạ giả và lớp phát xạ, nhưng vẫn có thể làm đồng đều biên dạng của lớp phát xạ ở toàn bộ vùng hiển thị DA.

Các đường công suất mức cao VDD và các đường công suất mức thấp VSS được sắp xếp luân phiên theo chiều thứ nhất, ví dụ, chiều đứng ở vùng hiển thị DA. Các đường công suất mức cao VDD và các đường công suất mức thấp VSS này kéo dài đến vùng không hiển thị NDA.

Các đầu dưới tương ứng của các đường công suất mức thấp VSS có thể được nối với nhau bằng thanh nối tắt thứ nhất SB1, và các đầu trên tương ứng của các đường công suất mức thấp VSS có thể được nối với nhau bằng thanh nối tắt thứ hai SB2, nhờ đó các đường công suất mức thấp VSS có thể được nối điện với nhau. Mỗi trong số thanh nối tắt thứ nhất SB1 và thanh nối tắt thứ hai SB2 là được tạo ra ở vùng không hiển thị NDA. Thanh nối tắt thứ nhất SB1 và thanh nối tắt thứ hai SB2 có thể được đặt ở cùng lớp với các điện cực thứ nhất 310, 320 và 330 nêu trên, và có thể được tạo ra từ vật liệu giống như của các điện cực thứ nhất 310, 320 và 330 nêu trên. Thanh nối tắt thứ hai SB2 có thể được nối với phần mạch điều khiển DC, mà được bố trí ở vùng không hiển thị NDA, qua dây tiếp xúc CW. Do đó, điện năng mức thấp, mà được cấp qua phần mạch điều khiển DC này, là có thể được truyền đến các đường công suất mức thấp VSS qua dây tiếp xúc CW và thanh nối tắt thứ hai SB2.

Các đầu dưới tương ứng của các đường công suất mức cao VDD có thể được nối với nhau bằng thanh nối tắt thứ ba SB3. Do đó, các đường công suất mức cao VDD có thể được nối điện với nhau. Ngoài ra, các đầu trên tương ứng của các đường công suất mức cao VDD có thể được nối với phần mạch điều khiển DC. Do đó, điện năng mức cao có thể được cấp đến các đường công suất mức cao VDD qua phần mạch điều khiển DC này.

Theo một phương án của sáng chế, thì chiều rộng của các đường công suất VDD và VSS là được làm cho bằng hoặc lớn hơn chiều rộng của vùng phát xạ thứ nhất, và vùng phát xạ thứ nhất là được chồng với các đường công suất VDD và VSS này để có thể ngăn chặn sự chênh lệch thành bậc ở vùng phát xạ thứ nhất này, vốn bị gây ra bởi các đường công suất VDD và VSS này. Theo đó, khi lớp phát xạ thứ nhất được tạo ra ở vùng phát xạ thứ nhất bằng quy trình xử lý bằng dung dịch, thì có thể làm đồng đều biên dạng của lớp phát xạ thứ nhất ở vùng phát xạ thứ nhất, để nhờ đó thực hiện sự phát sáng đồng đều ở vùng phát xạ thứ nhất.

Những người có kiến thức trung bình trong lĩnh vực có thể thấy rõ rằng sáng chế không chỉ giới hạn ở các phương án nêu trên và các hình vẽ kèm theo, và rằng các phương án thay thế, cải biến, và biến thể khác nhau có thể được tạo ra mà không nằm ngoài nguyên lý hoặc phạm vi của sáng chế. Do đó, phạm vi của sáng chế là

được xác định bởi các điểm yêu cầu bảo hộ kèm theo, và tất cả những phương án biến thể hoặc cải biến mà được tạo ra trong phạm vi hoặc theo phương án tương đương của các điểm yêu cầu bảo hộ này thì cũng nằm trong phạm vi của sáng chế.

Các phương án khác nhau nêu trên cũng có thể được kết hợp để tạo ra những phương án nữa. Các khía cạnh của các phương án này có thể được cải biến, nếu cần, để áp dụng các khái niệm của các patent, các đơn và các tài liệu công bố khác nhau, để tạo ra các phương án khác nữa.

Những phương án thay đổi này và những phương án thay đổi khác có thể được tạo ra đối với các phương án nêu trên dựa vào phần mô tả chi tiết nêu trên. Nói chung, ở các điểm yêu cầu bảo hộ sau đây, thì các thuật ngữ được sử dụng không được coi là để giới hạn các điểm yêu cầu bảo hộ đó vào các phương án cụ thể được bộc lộ trong phần mô tả và trong các điểm yêu cầu bảo hộ, mà cần được hiểu là bao trùm tất cả các phương án khả thi với đầy đủ phạm vi của những phương án tương đương của các điểm yêu cầu bảo hộ đó. Theo đó, những điểm yêu cầu bảo hộ này không bị giới hạn bởi phần bộc lộ.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị điện phát quang, trong đó thiết bị này bao gồm:

để;

đường công suất có mức điện áp cao và đường công suất có mức điện áp thấp được sắp xếp theo chiều thứ nhất trên đế này;

các cột cơ cấu mạch điện bao gồm các tranzito màng mỏng, để điều khiển sự phát sáng, được đặt giữa đường công suất có mức điện áp cao và đường công suất có mức điện áp thấp này trên đế;

bờ xác định các vùng phát xạ mà chồng lên đường công suất cao, đường công suất thấp, và các cột cơ cấu mạch điện; và

lớp phát xạ tương ứng được bố trí ở mỗi trong số các vùng phát xạ này,

trong đó các vùng phát xạ này bao gồm vùng phát xạ thứ nhất được chồng với ít nhất một trong số đường công suất mức cao hoặc đường công suất mức thấp,

trong đó vùng phát xạ thứ nhất có chiều rộng nhỏ hơn ít nhất một trong số chiều rộng của đường công suất mức cao hoặc chiều rộng của đường công suất thấp, và

trong đó toàn bộ vùng phát xạ thứ nhất chồng với ít nhất một trong số đường công suất mức cao hoặc đường công suất mức thấp.

2. Thiết bị hiển thị điện phát quang theo điểm 1, trong đó các vùng phát xạ bao gồm vùng phát xạ thứ hai được chồng với ít nhất một cột trong số các cột cơ cấu mạch điện.

3. Thiết bị hiển thị điện phát quang theo điểm 2, trong đó các vùng phát xạ bao gồm vùng phát xạ thứ ba được chồng với hai cột trong số các cột cơ cấu mạch điện, và

trong đó chiều rộng của vùng phát xạ thứ ba là lớn hơn chiều rộng của vùng phát xạ thứ nhất và chiều rộng của vùng phát xạ thứ hai.

4. Thiết bị hiển thị điện phát quang theo điểm 1, trong đó thiết bị này còn bao gồm:

đường tham chiếu và các đường dữ liệu từ thứ nhất đến thứ ba giữa mỗi trong số các cột cơ cấu mạch điện trên đế,

trong đó các cột cơ cấu mạch điện này bao gồm:

cột cơ cấu mạch điện thứ nhất được bố trí giữa đường công suất mức cao và đường dữ liệu thứ nhất;

cột cơ cấu mạch điện thứ hai được bố trí giữa đường dữ liệu thứ hai và đường tham chiếu; và

cột cơ cấu mạch điện thứ ba được bố trí giữa đường tham chiếu và đường dữ liệu thứ ba.

5. Thiết bị hiển thị điện phát quang theo điểm 4, trong đó thiết bị này còn bao gồm:

điện cực anôt thứ nhất được nối với điện cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ nhất và được chồng với đường công suất mức cao;

điện cực anôt thứ hai được nối với điện cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ hai và được chồng với cột cơ cấu mạch điện thứ nhất; và

điện cực anôt thứ ba được nối với điện cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ ba và được chồng với cột cơ cấu mạch điện thứ ba.

6. Thiết bị hiển thị điện phát quang theo điểm 4, trong đó thiết bị này còn bao gồm:

điện cực anôt thứ nhất được nối với điện cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ ba và được chồng với đường công suất mức thấp;

điện cực anôt thứ hai được nối với điện cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ nhất và được chồng với cột cơ cấu mạch điện thứ nhất; và

điện cực anôt thứ ba được nối với điện cực của tranzito màng mỏng điều khiển mà được bố trí ở cột cơ cấu mạch điện thứ hai và được chồng với cột cơ cấu mạch điện thứ ba.

7. Thiết bị hiển thị điện phát quang theo điểm 4, trong đó thiết bị này còn bao gồm:

đường nối thứ nhất kéo dài từ đường công suất mức cao đến cột cơ cấu mạch điện thứ nhất, cột cơ cấu mạch điện thứ hai, cột cơ cấu mạch điện thứ ba, và đường công suất mức thấp,

trong đó đường nối thứ nhất này nối đường công suất mức cao vào mỗi điện cực của các tranzito màng mỏng điều khiển mà được bố trí ở các cột cơ cấu mạch điện từ thứ nhất đến thứ ba.

8. Thiết bị hiển thị điện phát quang theo điểm 4, trong đó thiết bị này còn bao gồm:

đường nối thứ hai kéo dài từ đường tham chiếu đến cột cơ cấu mạch điện thứ nhất, cột cơ cấu mạch điện thứ hai, và cột cơ cấu mạch điện thứ ba,

trong đó đường nối thứ hai này nối đường tham chiếu đến mỗi điện cực của các tranzito màng mỏng cảm biến mà được bố trí ở các cột cơ cấu mạch điện từ thứ nhất đến thứ ba.

9. Thiết bị hiển thị điện phát quang theo điểm 1,

trong đó chiều rộng của đường công suất mức cao là bằng chiều rộng của đường công suất mức thấp, và

trong đó vùng phát xạ thứ nhất là được bố trí trên mỗi trong số đường công suất mức cao và đường công suất mức thấp, và được chồng với mỗi trong số đường công suất mức cao và đường công suất mức thấp, và

trong đó chiều rộng của vùng phát xạ thứ nhất là nhỏ hơn chiều rộng của đường công suất mức cao và chiều rộng của đường công suất mức thấp.

10. Thiết bị hiển thị điện phát quang, trong đó thiết bị này bao gồm:

đế;

lớp cơ cấu mạch điện trên đế này;

đường tín hiệu trong lớp cơ cấu mạch điện này;

bờ xác định vùng phát xạ thứ nhất và vùng phát xạ thứ hai trên lớp cơ cấu mạch điện này; và

lớp phát xạ thứ nhất ở vùng phát xạ thứ nhất và lớp phát xạ thứ hai ở vùng phát xạ thứ hai,

trong đó đường tín hiệu có chiều rộng lớn hơn chiều rộng của vùng phát xạ thứ nhất, và

trong đó toàn bộ vùng phát xạ thứ nhất chồng với đường tín hiệu.

11. Thiết bị hiển thị điện phát quang theo điểm 10, trong đó đường tín hiệu là tương ứng với đường công suất.

12. Thiết bị hiển thị điện phát quang theo điểm 11,

trong đó lớp cơ cấu mạch điện bao gồm ít nhất một trong số đường dữ liệu hoặc đường tham chiếu được sắp xếp theo cùng chiều với đường công suất, và

vùng phát xạ thứ hai được chồng với ít nhất một trong số đường dữ liệu hoặc đường tham chiếu, và vùng phát xạ thứ hai có chiều rộng lớn hơn ít nhất một trong số chiều rộng của đường dữ liệu hoặc chiều rộng của đường tham chiếu.

13. Thiết bị hiển thị điện phát quang theo điểm 12, trong đó chiều rộng của vùng phát xạ thứ hai là lớn hơn chiều rộng của vùng phát xạ thứ nhất.

14. Thiết bị hiển thị điện phát quang theo điểm 10, trong đó chiều dày của lớp cơ cấu mạch điện là gần như đồng đều theo chiều rộng của vùng phát xạ thứ nhất.

15. Thiết bị hiển thị điện phát quang, trong đó thiết bị này bao gồm:

đế;

lớp cơ cấu mạch điện được bố trí trên đế này;

đường công suất trong lớp cơ cấu mạch điện này, đường công suất này có chiều rộng thứ nhất;

điện cực thứ nhất trên lớp cơ cấu mạch điện, điện cực thứ nhất này có sự chênh lệch thành bậc thứ nhất kể với đầu thứ nhất của điện cực thứ nhất và sự chênh lệch thành bậc thứ hai kể với đầu thứ hai của điện cực thứ nhất này;

bờ xác định vùng phát xạ thứ nhất và vùng phát xạ thứ hai trên lớp cơ cấu mạch điện, vùng phát xạ thứ nhất này có chiều rộng thứ hai và vùng phát xạ thứ hai này có chiều rộng thứ ba; và

lớp phát xạ thứ nhất ở vùng phát xạ thứ nhất và lớp phát xạ thứ hai ở vùng phát xạ thứ hai,

trong đó vùng phát xạ thứ nhất được chồng với đường công suất mà không chồng với sự chênh lệch thành bậc thứ nhất của điện cực thứ nhất hoặc sự chênh lệch thành bậc thứ hai của điện cực thứ nhất, chiều rộng thứ nhất của đường công suất kéo dài từ đầu thứ nhất nằm dưới phần thứ nhất của bờ này tại cạnh thứ nhất của vùng phát xạ thứ nhất đến đầu thứ hai nằm dưới phần thứ hai của bờ này tại cạnh thứ hai của vùng phát xạ thứ nhất, và chiều rộng thứ hai là bằng hoặc nhỏ hơn chiều rộng thứ nhất.

16. Thiết bị hiển thị điện phát quang theo điểm 15,

trong đó lớp cơ cấu mạch điện bao gồm ít nhất một trong số đường dữ liệu hoặc đường tham chiếu được sắp xếp theo cùng chiều với đường công suất, và

vùng phát xạ thứ hai được chồng với ít nhất một trong số đường dữ liệu hoặc đường tham chiếu, và chiều rộng thứ ba là lớn hơn ít nhất một trong số chiều rộng của đường dữ liệu hoặc chiều rộng của đường tham chiếu.

17. Thiết bị hiển thị điện phát quang theo điểm 16, trong đó chiều rộng thứ ba là lớn hơn chiều rộng thứ hai.

18. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó chiều rộng của lớp phát xạ thứ nhất là bằng hoặc nhỏ hơn chiều rộng thứ nhất.

19. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó bờ bao gồm chất cách ly hữu cơ.

20. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó phần trên của bờ bao gồm chất kỵ nước.

21. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó phần trên của bờ bao gồm flo.
22. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó nồng độ chất kỵ nước ở phần dưới của bờ là thấp hơn nồng độ chất kỵ nước ở phần trên của bờ.
23. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó chiều dày thứ nhất tại phần tâm của vùng phát xạ thứ nhất là nhỏ hơn chiều dày thứ hai tại phần sườn của vùng phát xạ thứ nhất.
24. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó thiết bị này còn bao gồm điện cực thứ hai được bố trí trên bờ và lớp phát xạ thứ nhất.
25. Thiết bị hiển thị điện phát quang theo điểm 15, trong đó thiết bị này còn bao gồm ít nhất một trong số lớp cách ly dưới hoặc lớp cách ly trên.
26. Thiết bị hiển thị điện phát quang theo điểm 25,
trong đó thiết bị hiển thị điện phát quang này bao gồm lớp cách ly dưới, và lớp cách ly dưới này bao gồm ít nhất một trong số lớp đệm, lớp cách ly công, hoặc lớp cách ly xen giữa.
27. Thiết bị hiển thị điện phát quang theo điểm 25,
trong đó thiết bị hiển thị điện phát quang này bao gồm lớp cách ly trên, và lớp cách ly trên này bao gồm ít nhất một trong số lớp thụ động hoá hoặc lớp làm phẳng.
28. Thiết bị hiển thị điện phát quang theo điểm 25, trong đó điện cực thứ nhất được bố trí trên lớp cách ly trên.
29. Thiết bị hiển thị điện phát quang, trong đó thiết bị này bao gồm:

để;

lớp cơ cấu mạch điện trên đế này;

đường công suất trong lớp cơ cấu mạch điện này;

điện cực thứ nhất trên lớp cơ cấu mạch điện, điện cực thứ nhất này có sự chênh lệch thành bậc thứ nhất kể với đầu thứ nhất của điện cực thứ nhất và sự chênh lệch thành bậc thứ hai kể với đầu thứ hai của điện cực thứ nhất này;

bờ xác định vùng phát xạ thứ nhất và vùng phát xạ thứ hai trên lớp cơ cấu mạch điện này; và

lớp phát xạ thứ nhất ở vùng phát xạ thứ nhất và lớp phát xạ thứ hai ở vùng phát xạ thứ hai,

trong đó đường công suất có chiều rộng kéo dài hoàn toàn theo chiều rộng của vùng phát xạ thứ nhất,

trong đó điện cực thứ nhất có chiều rộng kéo dài theo chiều rộng của vùng phát xạ thứ nhất và chiều rộng của đường công suất,

trong đó vùng phát xạ thứ nhất, điện cực thứ nhất, và đường công suất được chồng nhau, và

trong đó vùng phát xạ thứ nhất và đường công suất được bố trí mà không chồng với sự chênh lệch thành bậc thứ nhất của điện cực thứ nhất hoặc sự chênh lệch thành bậc thứ hai của điện cực thứ nhất.

30. Thiết bị hiển thị điện phát quang theo điểm 29,

trong đó lớp cơ cấu mạch điện bao gồm ít nhất một trong số đường dữ liệu hoặc đường tham chiếu được sắp xếp theo cùng chiều với đường công suất, và

vùng phát xạ thứ hai được chồng với ít nhất một trong số đường dữ liệu hoặc đường tham chiếu, và vùng phát xạ thứ hai có chiều rộng lớn hơn ít nhất một trong số chiều rộng của đường dữ liệu hoặc chiều rộng của đường tham chiếu.

31. Thiết bị hiển thị điện phát quang theo điểm 30, trong đó chiều rộng của vùng phát xạ thứ hai là lớn hơn chiều rộng của vùng phát xạ thứ nhất.

32. Thiết bị hiển thị điện phát quang theo điểm 29, trong đó chiều dày của lớp cơ cấu mạch điện là gần như đồng đều theo chiều rộng của vùng phát xạ thứ nhất.

Fig.1
Giải pháp kỹ thuật đã biết

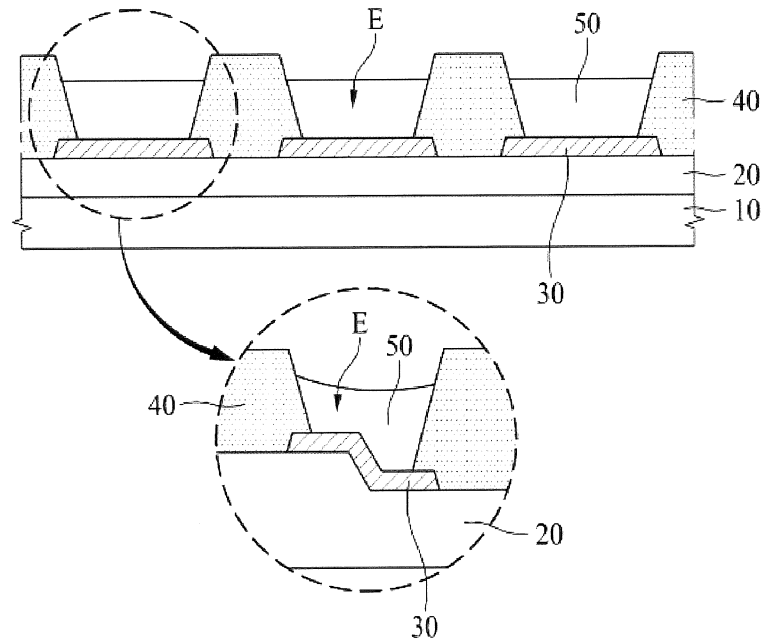


Fig.2

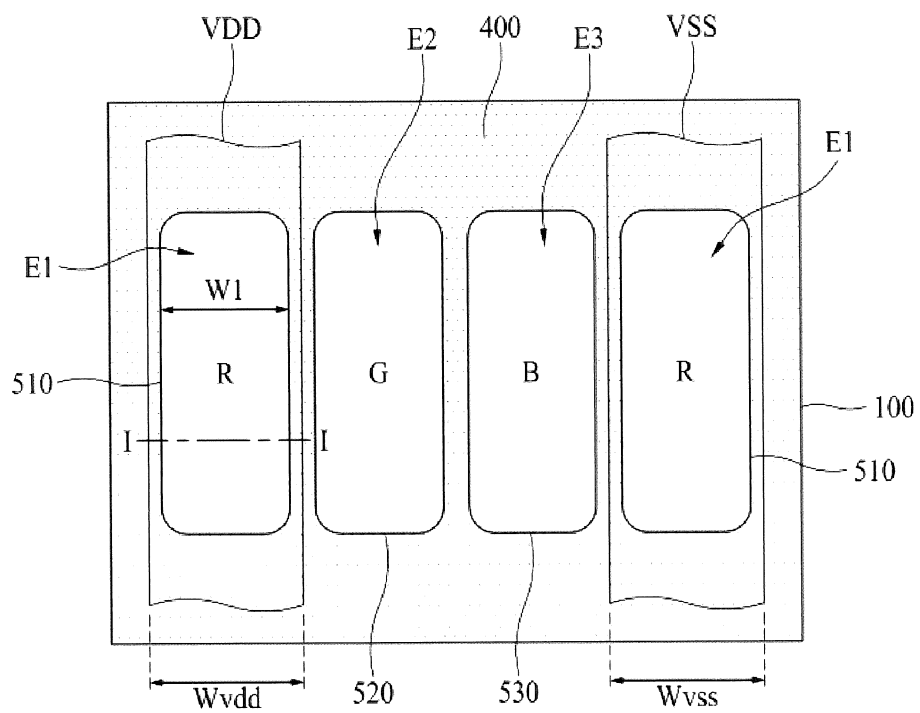


Fig.3

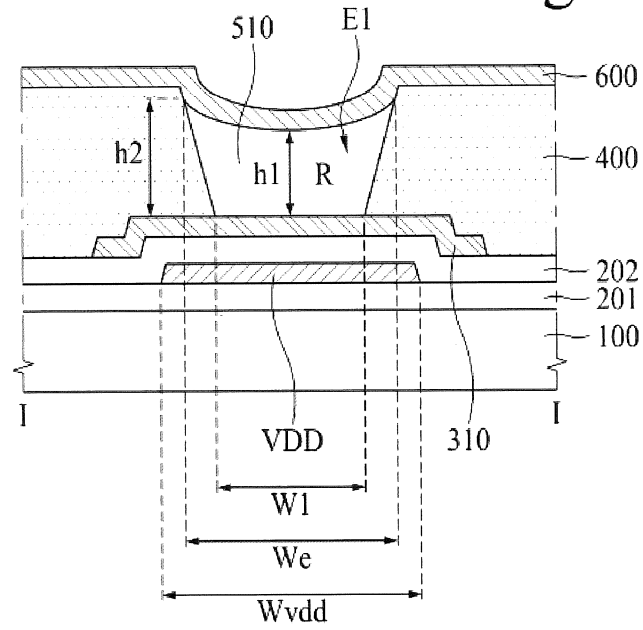


Fig.4

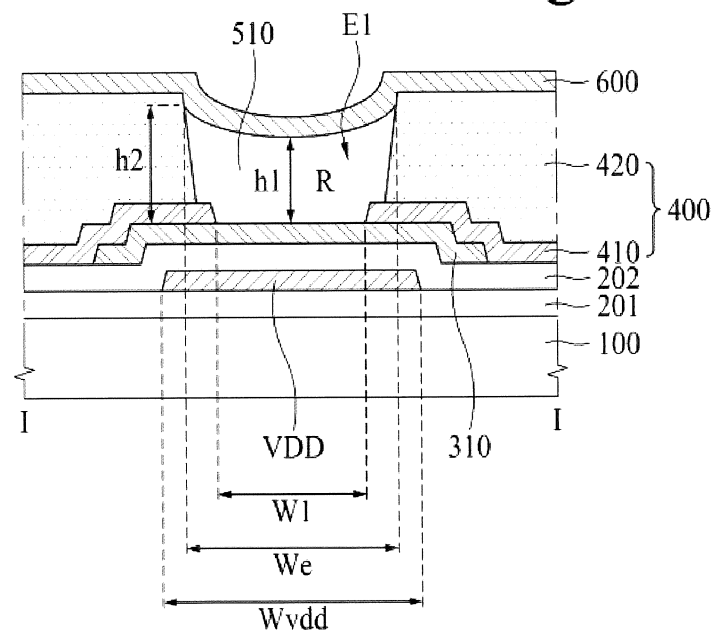


Fig.5

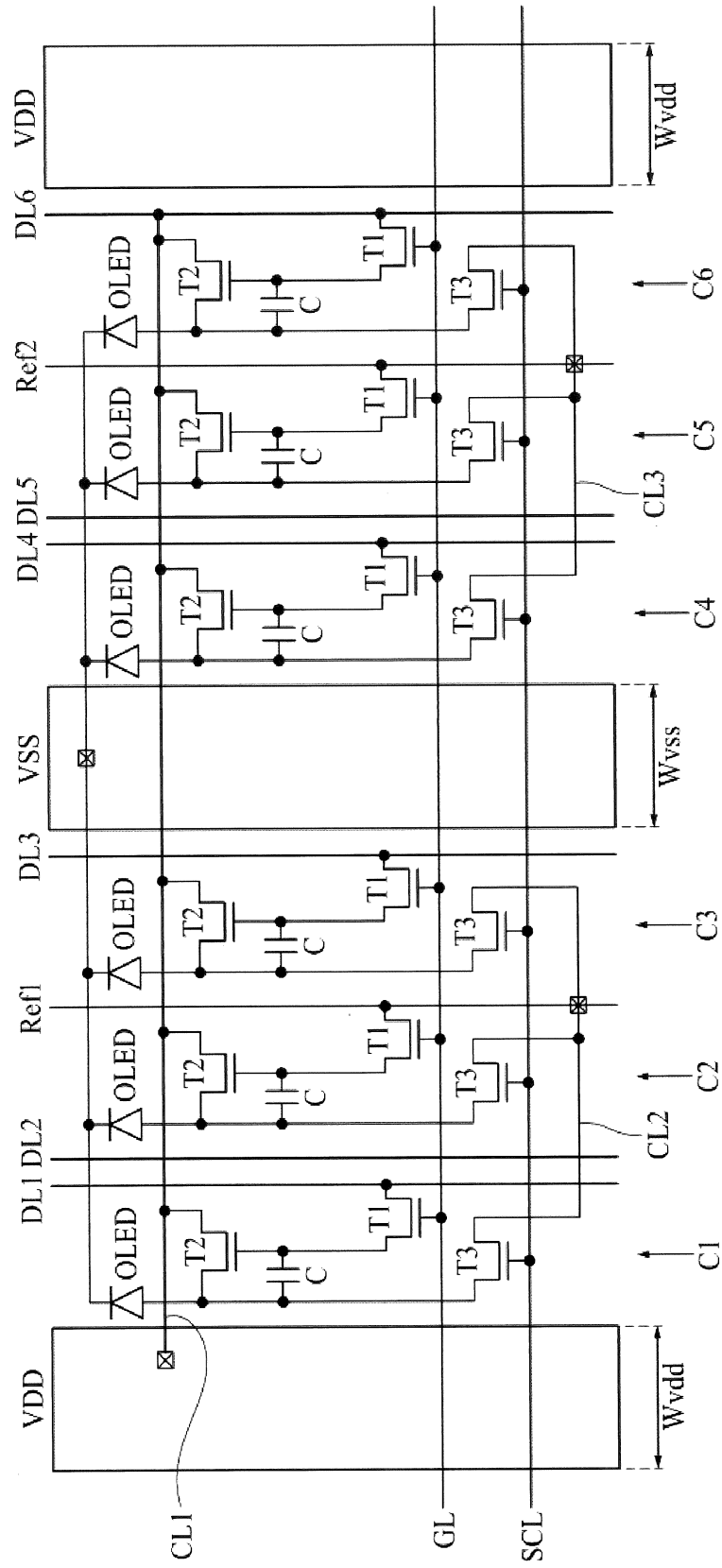


Fig. 6

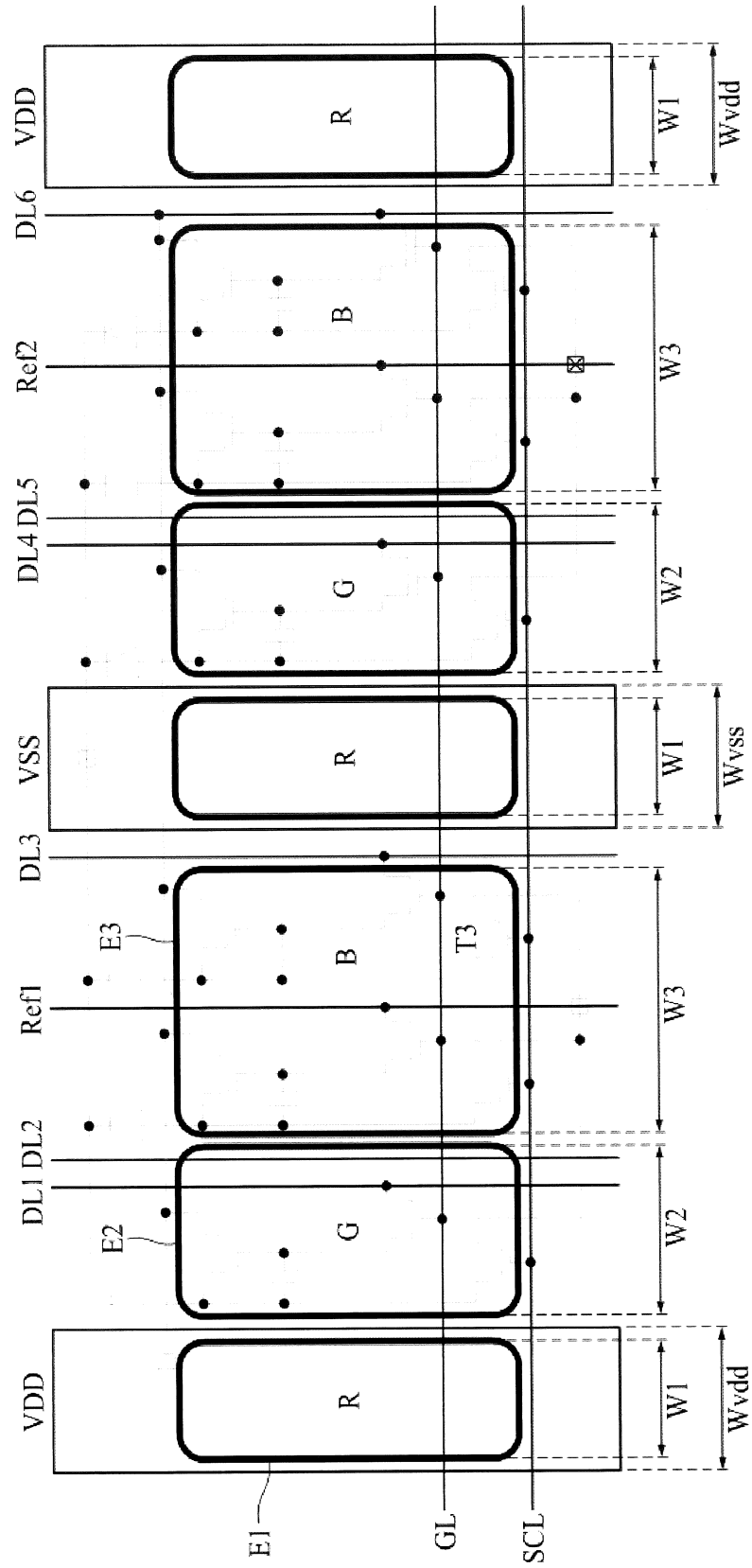


Fig.7

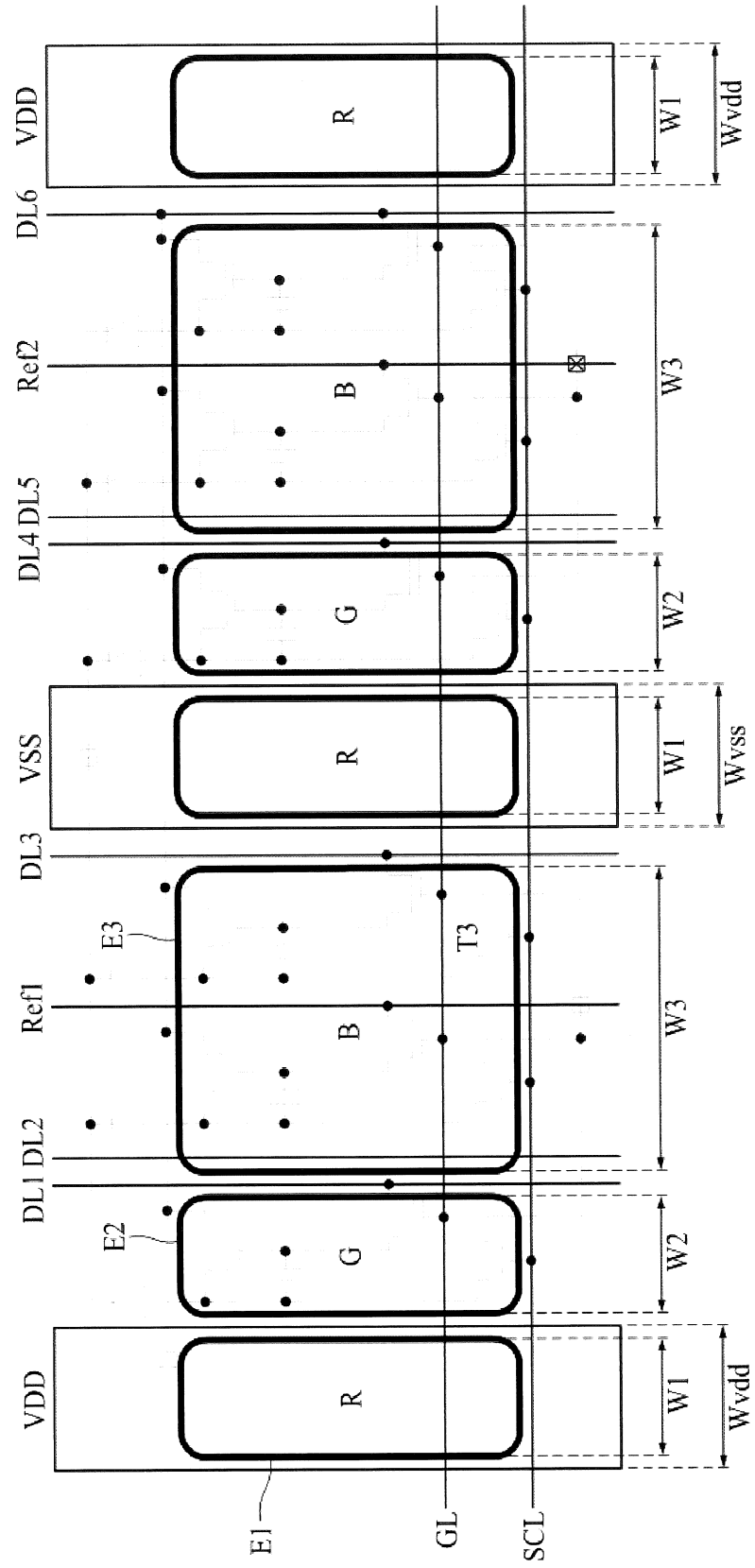


Fig.8

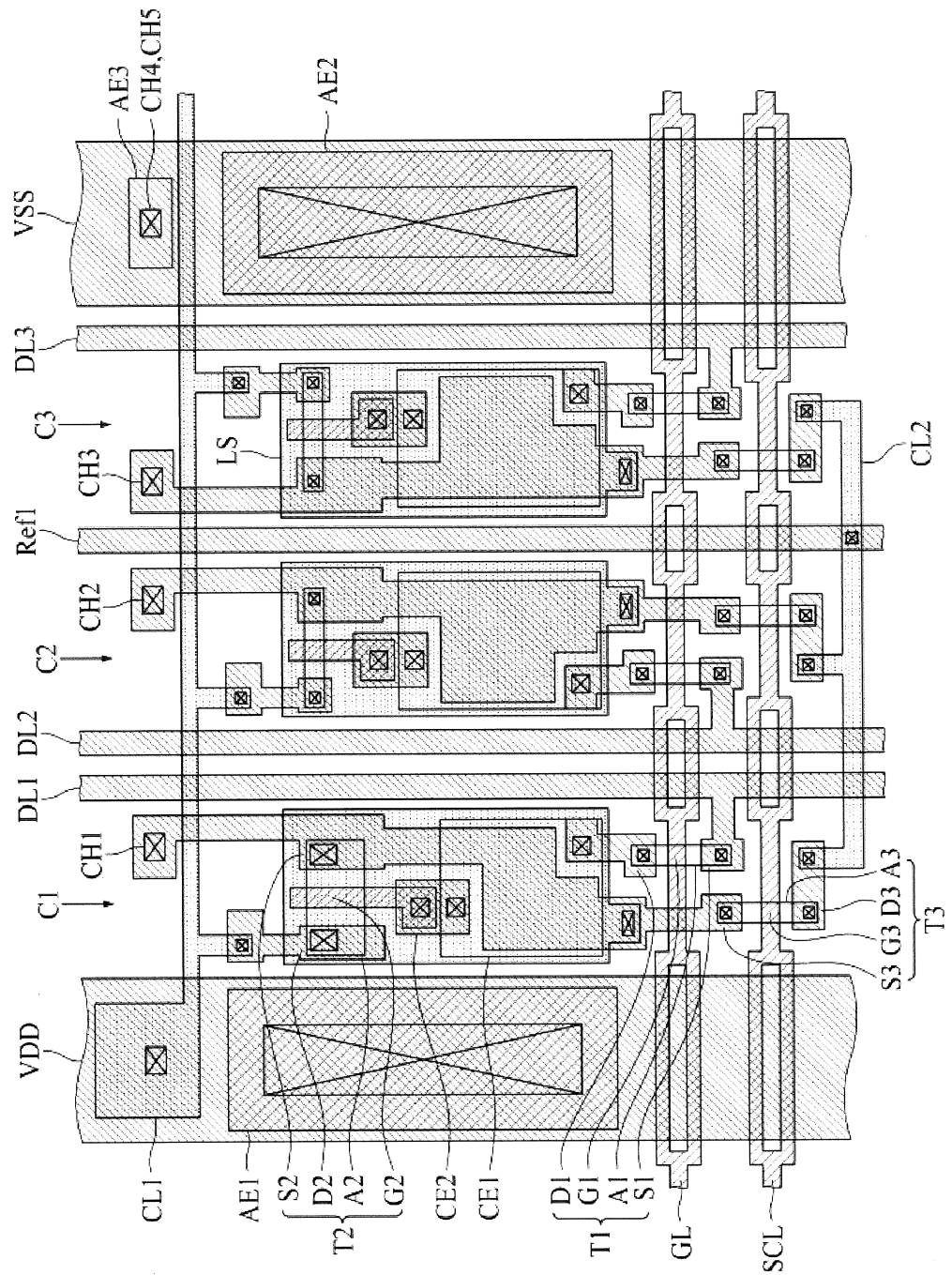


Fig.9

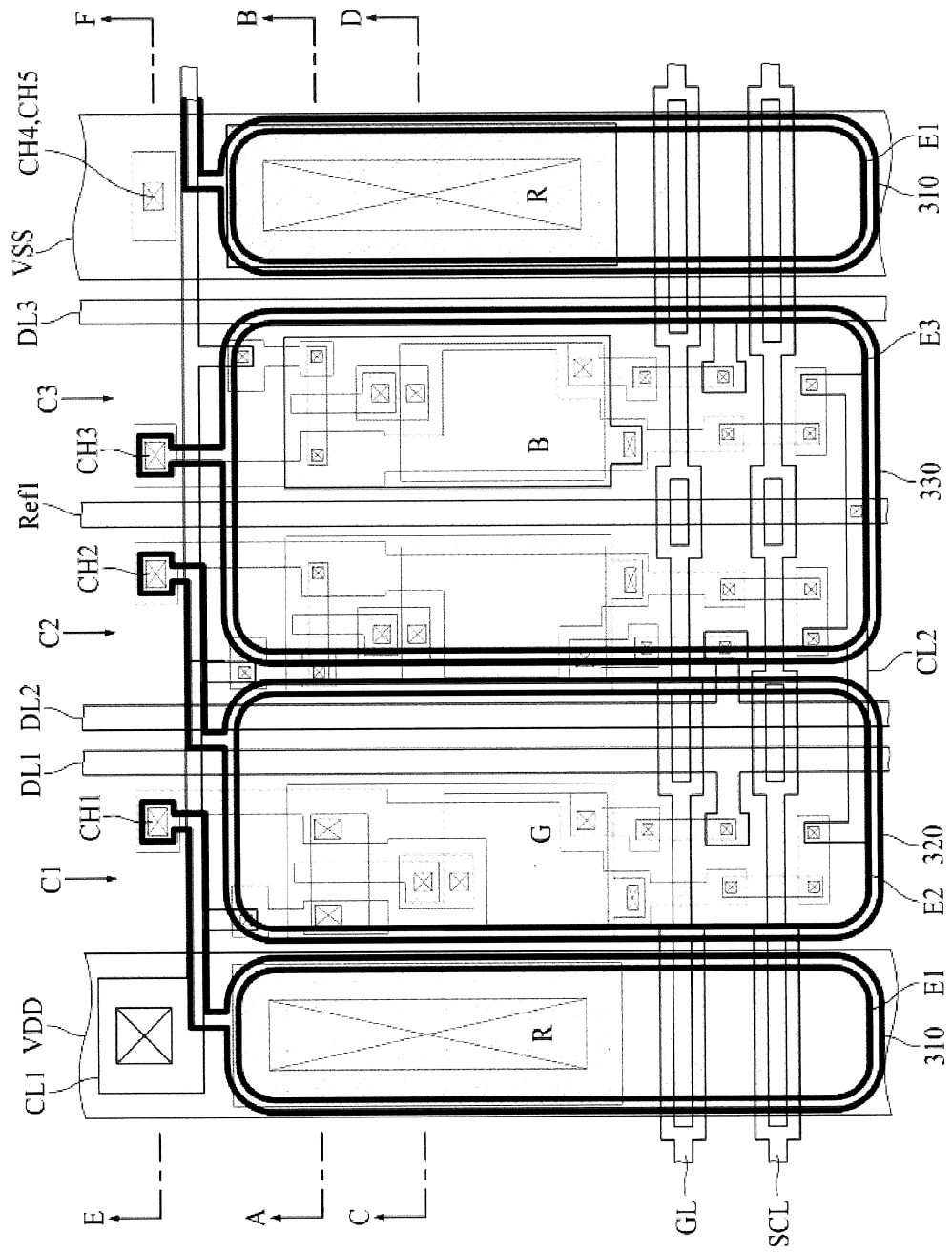
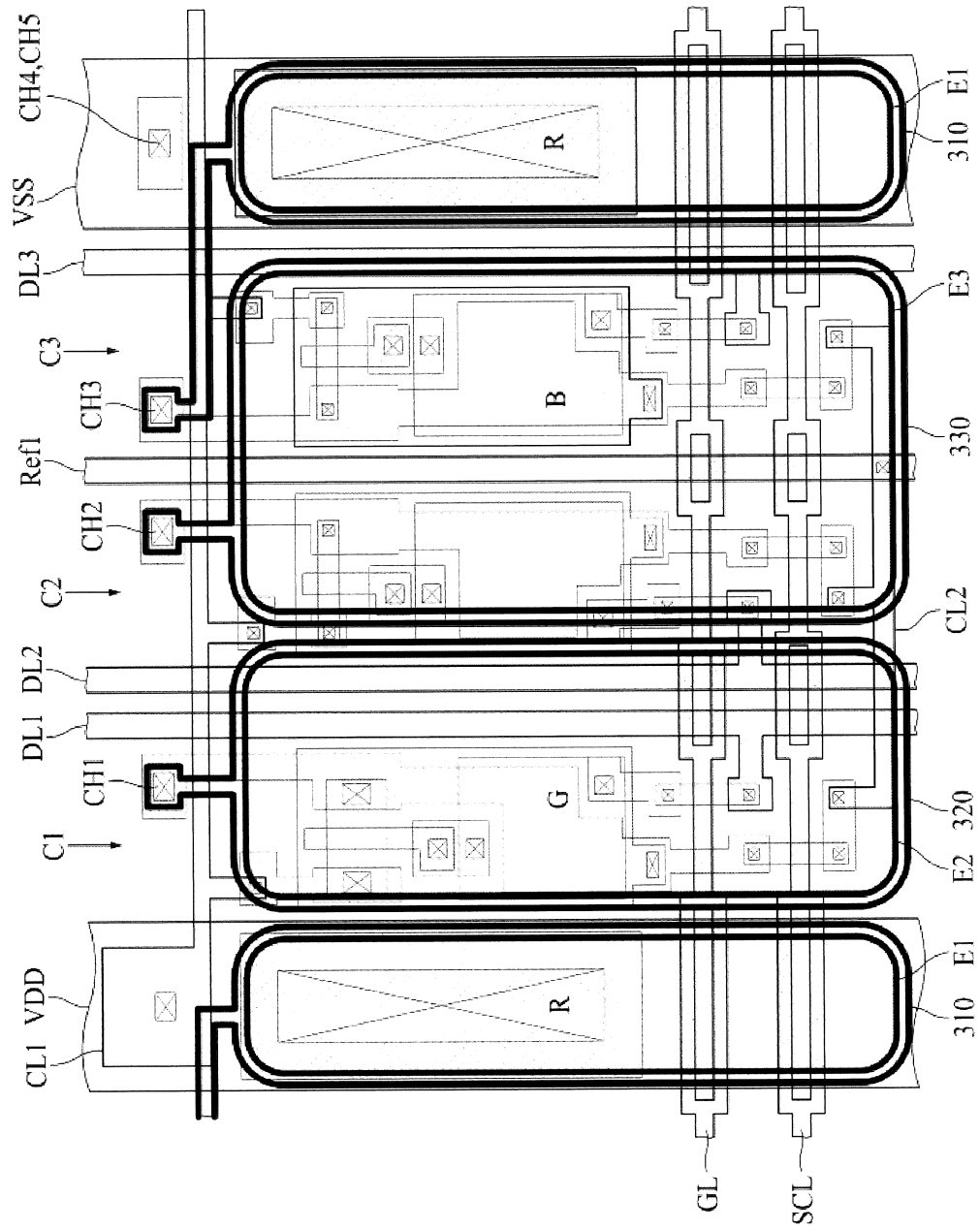
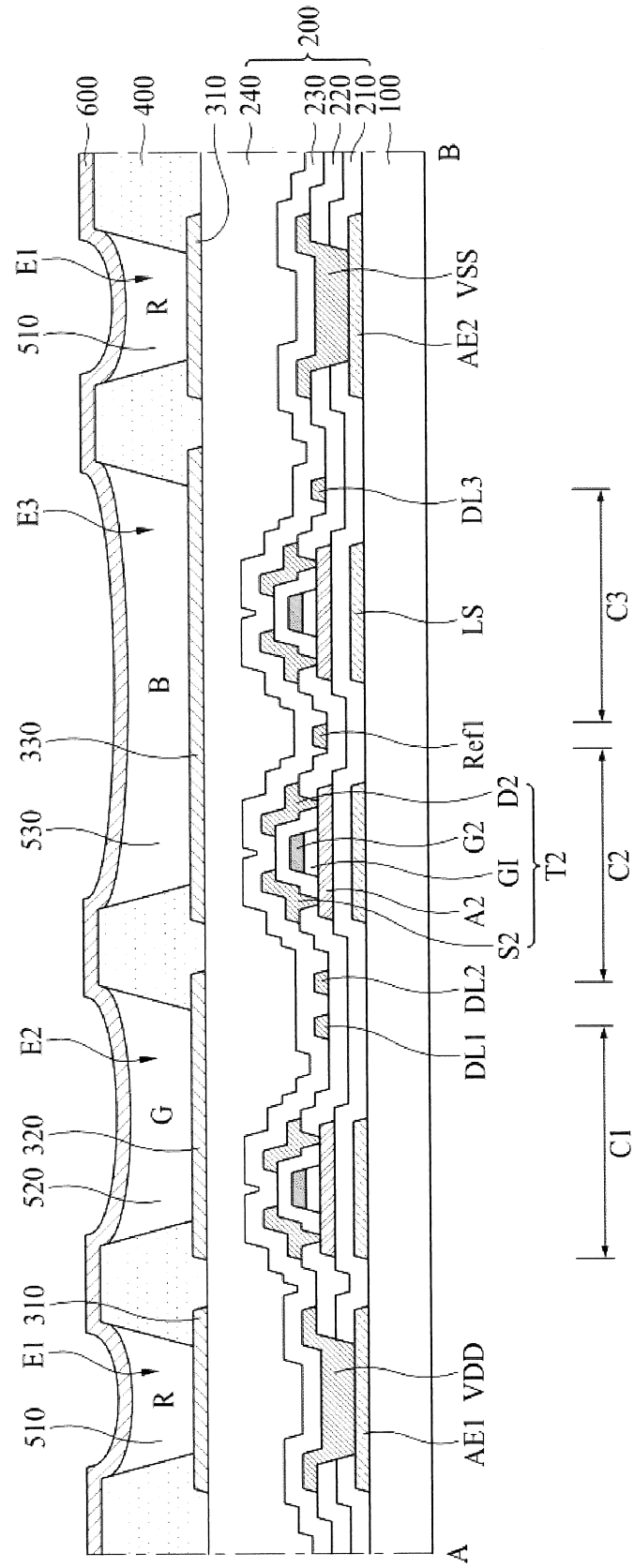


Fig.10



9/12

Fig. 11



10/12

Fig.12

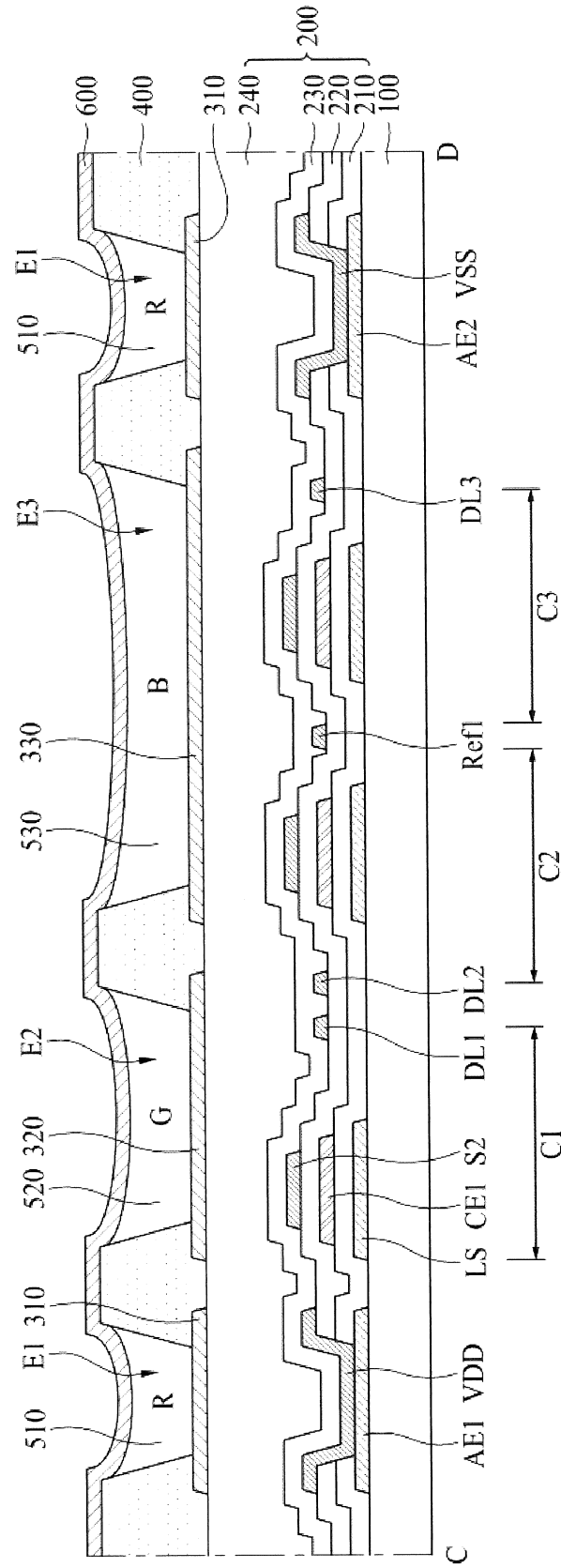


Fig.13

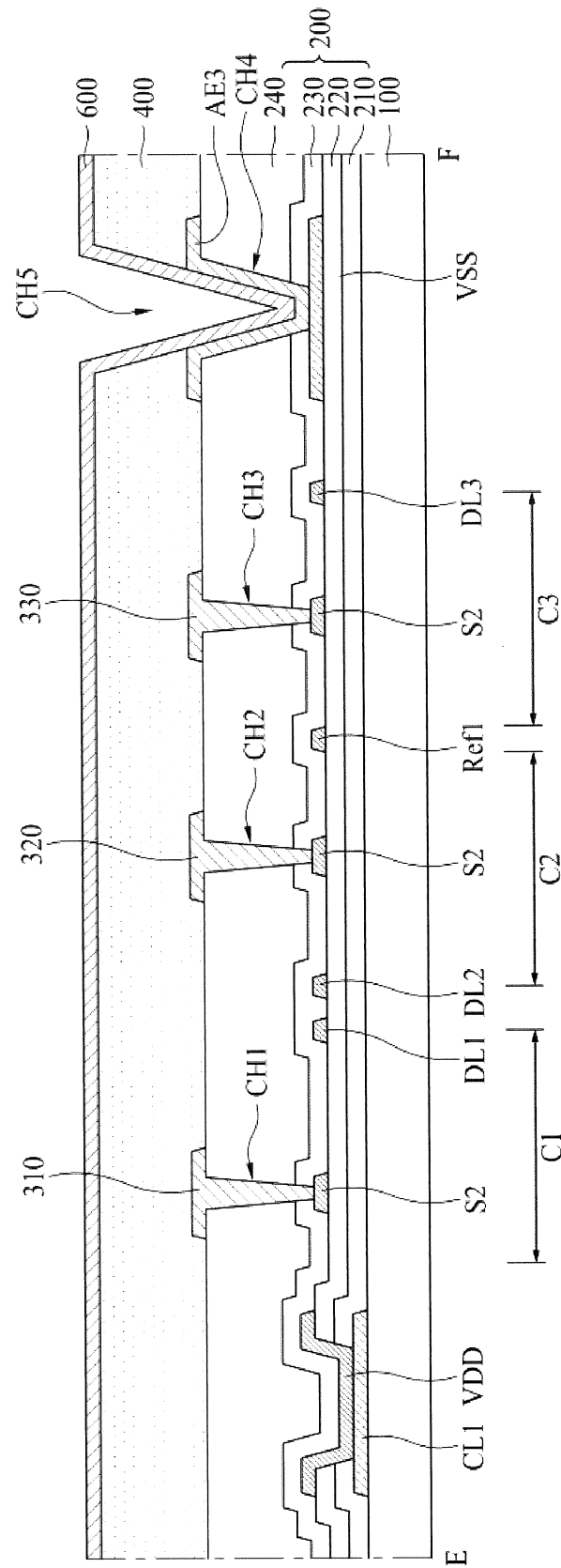


Fig.14

