



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0034780

(51)⁸ H01L 051/52; G02F 01/1339; H01L
051/50

(13) B

(21) 1-2017-03862

(22) 29/09/2017

(30) 10-2016-0127047 30/09/2016 KR

(45) 25/01/2023 418

(43) 26/04/2018 361A

(73) SAMSUNG DISPLAY CO., LTD. (KR)

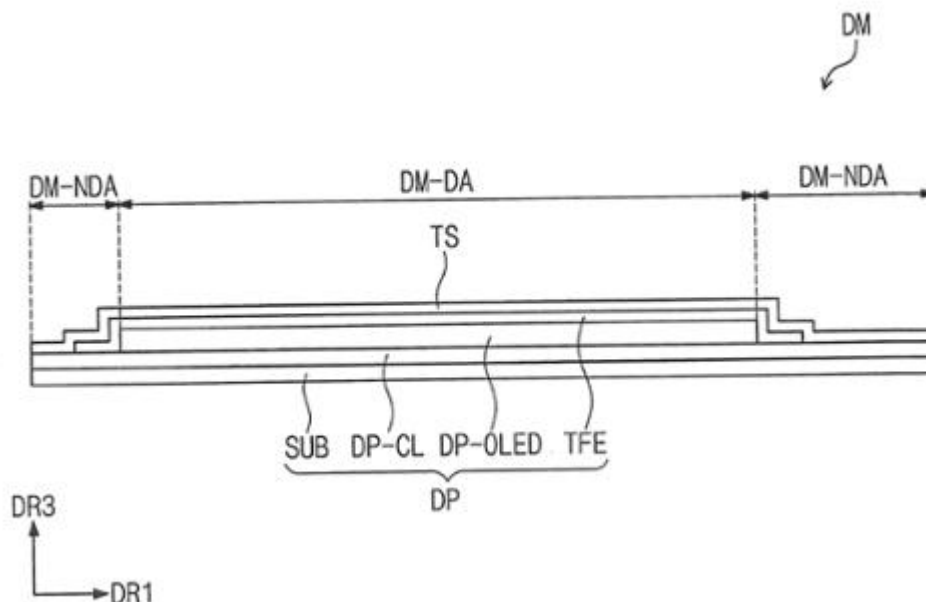
1, Samsung-ro, Giheung-gu, Yongin-si, Gyeonggi-do, Republic of Korea

(72) Yong-hwan PARK (KR); Miyoung KIM (KR); Nayun KWAK (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) MÔ ĐUN HIỂN THỊ

(57) Sáng chế đề cập đến mô đun hiển thị bao gồm vùng hiển thị và vùng không hiển thị được bố trí bên ngoài vùng hiển thị trên mặt phẳng. Mô đun hiển thị này bao gồm lớp đế, lớp bộ phận mạch, lớp bộ phận hiển thị, lớp bao màng mỏng, và lớp cảm biến chạm. Lớp vô cơ của lớp cảm biến chạm tiếp xúc với lớp vô cơ của lớp bộ phận mạch được làm lộ ra bởi lớp hữu cơ của lớp bộ phận mạch. Lớp vô cơ của lớp bao màng mỏng được bố trí giữa lớp vô cơ của lớp cảm biến chạm và lớp vô cơ của lớp bộ phận mạch để chặn đường thâm nhập của hơi ẩm mà gây ra sự phân lớp của lớp bao màng mỏng.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến mô đun hiển thị. Cụ thể hơn, các phương án làm ví dụ đề cập đến bảng hiển thị có bộ phận cảm biến chạm được tích hợp trong đó.

Tình trạng kỹ thuật của sáng chế

Các thiết bị hiển thị khác nhau được sử dụng trong các thiết bị đa phương tiện chẳng hạn như vô tuyến truyền hình, điện thoại di động, máy tính để bàn, thiết bị dẫn đường, và máy chơi trò chơi tay cầm đang được phát triển. Thiết bị hiển thị như vậy có thể bao gồm bàn phím hoặc chuột làm bộ phận nhập liệu. Ngoài ra, trong những năm gần đây, các thiết bị hiển thị đã bắt đầu bao gồm màn hình cảm ứng làm bộ phận nhập liệu.

Thông tin nêu trên được bộc lộ trong phần tình trạng kỹ thuật này chỉ nhằm nâng cao sự hiểu biết về tình trạng kỹ thuật của sáng chế, và, do đó, có thể chứa thông tin không cấu thành tình trạng kỹ thuật của sáng chế mà đã được biết trong quốc gia này đối với người có hiểu biết trung bình trong lĩnh vực kỹ thuật.

Bản chất kỹ thuật của sáng chế

Các phương án làm ví dụ đề xuất mô đun hiển thị trong đó số lượng các khuyết tật được giảm bớt.

Các khía cạnh bổ sung sẽ được nêu trong phần mô tả chi tiết sau đây, và sẽ rõ ràng một phần từ nội dung bộc lộ này, hoặc có thể biết được bằng cách thực hành sáng chế.

Phương án làm ví dụ theo sáng chế đề xuất mô đun hiển thị bao gồm lớp đế, lớp bộ phận mạch được bố trí trên lớp đế, lớp bộ phận hiển thị được bố trí trên lớp bộ phận mạch, lớp bao màng mỏng, và lớp cảm biến chạm. Lớp đế bao gồm vùng hiển thị và vùng không hiển thị được bố trí bên ngoài vùng hiển thị. Lớp bộ phận mạch bao gồm lớp vô cơ trung gian chồng lên vùng hiển thị và vùng không hiển thị, lớp hữu cơ

trung gian được bố trí trên lớp vô cơ trung gian để làm lộ ra một phần lớp vô cơ trung gian ở trong vùng không hiển thị, và bộ phận mạch. Lớp bộ phận hiển thị bao gồm các bộ phận hiển thị được bố trí trên vùng hiển thị. Lớp bao màng mỏng bao gồm lớp bao vô cơ thứ nhất bao gồm khu vực thứ nhất chồng lên vùng hiển thị và khu vực thứ hai chồng lên vùng không hiển thị và có độ dày nhỏ hơn độ dày của khu vực thứ nhất. Lớp cảm biến chạm bao gồm các điện cực cảm ứng và lớp cảm ứng vô cơ chồng lên vùng hiển thị và vùng không hiển thị và tiếp xúc với lớp vô cơ trung gian được làm lộ ra bởi lớp hữu cơ trung gian.

Theo một phương án, mép của lớp hữu cơ trung gian có thể được bố trí phía trong mép của lớp vô cơ trung gian trên bề mặt trên cùng của lớp đế.

Theo một phương án, độ dày của khu vực thứ hai có thể trở nên nhỏ hơn khi khoảng cách tới khu vực thứ nhất tăng lên.

Theo một phương án, mô đun hiển thị còn có thể bao gồm phần nhô thứ nhất được bố trí bên ngoài mép của lớp hữu cơ trung gian và kéo dài dọc theo mép của lớp hữu cơ trung gian. Phần nhô thứ nhất có thể bao quanh mép của lớp hữu cơ trung gian.

Theo một phương án, bộ phận mạch có thể bao gồm các đường tín hiệu được nối điện với các bộ phận hiển thị và các đế hàn tín hiệu được nối với các đầu của các đường tín hiệu. Các đế hàn tín hiệu được căn thẳng trong vùng không hiển thị.

Theo một phương án, một phần của phần nhô thứ nhất có thể song song với các đế hàn tín hiệu được căn thẳng.

Theo một phương án, mô đun hiển thị còn có thể bao gồm phần nhô thứ hai được bố trí giữa một phần của phần nhô thứ nhất và các đế hàn tín hiệu được căn thẳng và song song với một phần của phần nhô thứ nhất.

Theo một phương án, phần nhô thứ nhất và phần nhô thứ hai có thể được bố trí trên lớp vô cơ trung gian, và phần nhô thứ hai có thể có chiều cao lớn hơn chiều cao của phần nhô thứ nhất. Lớp bao vô cơ thứ nhất có thể chồng lên phần nhô thứ nhất và phần nhô thứ hai.

Theo một phương án, mô đun hiển thị còn có thể bao gồm lớp hữu cơ ngoài được nối với phần nhô thứ hai, được đặt cách xa lớp hữu cơ trung gian, và được bố trí giữa vùng hiển thị và các đế hàn tín hiệu được căn thẳng.

Theo một phương án, mép của lớp hữu cơ ngoài có thể được bố trí phía trong mép của lớp cảm ứng vô cơ, và mép của lớp cảm ứng vô cơ có thể được bố trí phía trong mép của lớp vô cơ trung gian.

Theo một phương án, một phần của lớp bao vô cơ thứ nhất, mà không chồng lên lớp hữu cơ ngoài, có thể được bố trí giữa lớp vô cơ trung gian và lớp cảm ứng vô cơ để tiếp xúc với lớp vô cơ trung gian và lớp cảm ứng vô cơ.

Theo một phương án, vùng không hiển thị có thể bao gồm vùng không uốn thứ nhất, vùng không uốn thứ hai được đặt cách xa với vùng không uốn thứ nhất theo hướng thứ nhất, và vùng uốn được xác định giữa vùng không uốn thứ nhất và vùng không uốn thứ hai.

Theo một phương án, vùng uốn có thể được uốn sao cho đường tâm uốn được xác định theo hướng thứ hai vuông góc với hướng thứ nhất.

Theo một phương án, lớp vô cơ trung gian có thể có rãnh qua đó một phần của vùng không hiển thị của lớp để được làm lộ ra, và hình mẫu hữu cơ giả có thể được bố trí bên trong rãnh.

Theo một phương án, mô đun hiển thị còn có thể bao gồm các đường bằng vật liệu vô cơ được bố trí bên ngoài mép của lớp vô cơ trung gian để kéo dài dọc theo mép của lớp vô cơ trung gian. Lớp cảm ứng vô cơ có thể được đặt cách xa với các đường bằng vật liệu vô cơ.

Theo một phương án, lớp cảm biến chạm còn có thể bao gồm lớp cảm ứng hữu cơ được bố trí trên lớp cảm ứng vô cơ để che phủ các điện cực cảm ứng. Lớp cảm ứng hữu cơ có thể chồng lên các đường bằng vật liệu vô cơ.

Theo một phương án, lớp bao màng mỏng còn có thể bao gồm: lớp bao vô cơ thứ hai được bố trí giữa lớp bộ phận hiển thị và lớp bao vô cơ thứ nhất; và lớp bao hữu cơ được bố trí giữa lớp bao vô cơ thứ nhất và lớp bao vô cơ thứ hai.

Phương án làm ví dụ theo sáng chế cũng đề xuất mô đun hiển thị bao gồm: lớp để có vùng hiển thị và vùng không hiển thị được bố trí bên ngoài vùng hiển thị, và bộ phận mạch bao gồm lớp vô cơ trung gian chồng lên vùng hiển thị và vùng không hiển thị và lớp hữu cơ trung gian được bố trí trên lớp vô cơ trung gian để làm lộ ra một phần lớp vô cơ trung gian ở trong vùng không hiển thị. Mô đun hiển thị còn bao gồm các điôt phát sáng hữu cơ được bố trí trên lớp hữu cơ trung gian để chồng lên vùng hiển thị, lớp bao vô cơ được bố trí trên lớp hữu cơ trung gian để che phủ các điôt phát sáng hữu cơ, và lớp cảm biến chạm bao gồm các điện cực cảm ứng và lớp cảm ứng vô cơ chồng lên vùng hiển thị và vùng không hiển thị và tiếp xúc với lớp vô cơ trung gian được làm lộ ra bởi lớp hữu cơ trung gian, với lớp cảm biến chạm được bố trí trên lớp bao vô cơ.

Phần mô tả tổng quát nêu trên và phần mô tả chi tiết sau đây mang tính ví dụ và diễn giải và nhằm cung cấp sự diễn giải rõ hơn về đối tượng được yêu cầu bảo hộ.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, được bao gồm để giúp hiểu rõ hơn sáng chế, và được kết hợp và cấu thành một phần của bản mô tả này, minh họa các phương án làm ví dụ của sáng chế, và, cùng với phần mô tả, dùng để diễn giải các nguyên lý của sáng chế.

FIG.1 là hình vẽ phối cảnh của mô đun hiển thị theo phương án làm ví dụ.

FIG.2 là hình vẽ mặt cắt ngang của mô đun hiển thị theo phương án làm ví dụ.

FIG.3 là hình chiếu bằng của bảng hiển thị theo phương án làm ví dụ.

FIG.4 là hình vẽ sơ đồ mạch tương đương của điểm ảnh theo phương án làm ví dụ.

FIG.5 là hình vẽ mặt cắt ngang phóng to của bảng hiển thị theo phương án làm ví dụ.

FIG.6A là hình vẽ mặt cắt ngang của bộ phận cảm biến chạm theo phương án làm ví dụ.

FIG.6B là hình chiếu bằng của bộ phận cảm biến chạm theo phương án làm ví dụ.

FIG.7A là hình vẽ mặt cắt ngang của bộ phận cảm biến chạm theo phương án làm ví dụ.

FIG.7B là hình chiếu bằng của bộ phận cảm biến chạm theo phương án làm ví dụ.

FIG.8A, FIG.8B, và FIG.8C là các hình vẽ mặt cắt ngang phóng to của mô đun hiển thị theo phương án làm ví dụ.

FIG.9A và FIG.9B là các hình chiếu bằng minh họa quy trình chế tạo mô đun hiển thị theo phương án làm ví dụ.

FIG.10A, FIG.10B, và FIG.10C là các hình vẽ minh họa quy trình tạo thành lớp bao màng mỏng trên các hình vẽ từ FIG.8A đến FIG.9B.

FIG.11A và FIG.11B là các hình chiếu bằng so sánh mô đun hiển thị theo phương án làm ví dụ với mô đun hiển thị theo Ví dụ so sánh.

FIG.12A và FIG.12B là các hình vẽ phối cảnh của mô đun hiển thị theo phương án làm ví dụ.

FIG.13 là hình chiếu bằng của mô đun hiển thị theo phương án làm ví dụ.

FIG.14 là hình vẽ mặt cắt ngang của mô đun hiển thị theo phương án làm ví dụ.

FIG.15 là hình vẽ phối cảnh của bộ phận hiển thị theo phương án làm ví dụ.

FIG.16 là hình chiếu bằng của mô đun hiển thị theo phương án làm ví dụ.

FIG.17 là hình vẽ mặt cắt ngang của mô đun hiển thị theo phương án làm ví dụ.

Mô tả chi tiết sáng chế

Trong phần mô tả sau đây, nhằm mục đích diễn giải, nhiều chi tiết cụ thể được nêu ra để giúp hiểu thấu đáo các phương án làm ví dụ khác nhau. Tuy nhiên, rõ ràng là các phương án làm ví dụ khác nhau có thể được thực hiện mà không có các chi tiết cụ thể này hoặc có một hoặc nhiều cách bố trí tương đương. Theo các ví dụ khác, các kết cấu và thiết bị đã biết được thể hiện dưới dạng sơ đồ khối để tránh làm khó hiểu các phương án làm ví dụ khác nhau một cách không cần thiết.

Trên các hình vẽ kèm theo, kích thước và các kích thước tương đối của các lớp, màng, băng, khu vực v.v. có thể được phóng đại nhằm mục đích mô tả và rõ ràng. Ngoài ra, các số chỉ dẫn giống nhau biểu thị các phần tử giống nhau.

Khi phần tử hoặc lớp được gọi là “ở trên”, “được nối với” hoặc “được ghép nối với” phần tử hoặc lớp khác, thì nó có thể nằm trên, được nối với hoặc được ghép nối với phần tử hoặc lớp khác này một cách trực tiếp hoặc các phần tử hoặc lớp xen giữa có thể có mặt. Tuy nhiên, khi phần tử hoặc lớp được gọi là “nằm trực tiếp trên”, “được nối trực tiếp với”, hoặc “được ghép nối trực tiếp với” phần tử hoặc lớp khác, thì không có mặt phần tử hoặc lớp xen giữa. Đối với mục đích của phân bổ cục này, “ít nhất một trong số X, Y, và Z” và “ít nhất một được chọn từ nhóm bao gồm X, Y, và Z” có thể được hiểu là duy nhất X, duy nhất Y, duy nhất Z, hoặc kết hợp bất kỳ của hai hoặc nhiều hơn hai trong số X, Y, và Z, ví dụ như XYZ, XYY, YZ, và ZZ, chẳng hạn. Các số chỉ dẫn giống nhau dùng để chỉ các thành phần giống nhau từ đầu đến cuối. Khi được sử dụng trong bản mô tả này, thuật ngữ “và/hoặc” bao gồm kết hợp bất kỳ và tất cả các kết hợp của một hoặc nhiều hơn một trong số các mục được liệt kê có liên quan.

Mặc dù các thuật ngữ thứ nhất, thứ hai, v.v., có thể được sử dụng trong bản mô tả này để mô tả các phần tử, thành phần, khu vực, lớp và/hoặc đoạn khác nhau, nhưng các phần tử, thành phần, khu vực, lớp và/hoặc đoạn này không bị giới hạn bởi các thuật ngữ này. Các thuật ngữ này được sử dụng để phân biệt một phần tử, thành phần, khu vực, lớp và/hoặc đoạn với phần tử, thành phần, khu vực, lớp và/hoặc đoạn khác.

Do đó, phần tử, thành phần, khu vực, lớp và/hoặc đoạn thứ nhất được thảo luận dưới đây có thể được gọi là phần tử, thành phần, khu vực, lớp và/hoặc đoạn thứ hai, mà không vượt ra ngoài nội dung của sáng chế.

Các thuật ngữ liên quan đến không gian, chẳng hạn như “dưới”, “ở dưới”, “nằm dưới”, “trên”, “ở trên” và thuật ngữ tương tự, có thể được sử dụng ở đây nhằm mục đích mô tả, và do đó, để mô tả mối tương quan của phần tử hoặc dấu hiệu này với (các) phần tử hoặc dấu hiệu khác như được minh họa trên các hình vẽ. Các thuật ngữ liên quan đến không gian nhằm bao hàm các hướng khác nhau của thiết bị trong khi sử dụng, vận hành và/hoặc chế tạo ngoài hướng được thể hiện trên các hình vẽ. Ví dụ, nếu thiết bị trên các hình vẽ được quay ngược, thì các phần tử được mô tả “ở dưới” hoặc “nằm dưới” các phần tử hoặc dấu hiệu khác sẽ được định hướng là “ở trên” các phần tử hoặc dấu hiệu khác. Do đó, thuật ngữ làm ví dụ “ở dưới” có thể bao hàm cả hướng ở trên và ở dưới. Ngoài ra, thiết bị có thể có hướng khác (ví dụ, quay 90 độ hoặc theo các hướng khác) và như thế, các thuật ngữ mô tả không gian tương đối được sử dụng trong bản mô tả này được hiểu tương ứng.

Trong bản mô tả này, thuật ngữ học được sử dụng nhằm mục đích mô tả các phương án cụ thể và không nhằm giới hạn. Khi được sử dụng trong bản mô tả này, danh từ dạng số ít cũng bao gồm cả dạng số nhiều, trừ khi ngữ cảnh chỉ ra rõ ràng là khác. Ngoài ra, các thuật ngữ “bao gồm” và “gồm”, “gồm có”, và/hoặc “có”, khi được sử dụng trong bản mô tả này, chỉ rõ sự có mặt của các dấu hiệu, tổng thể, bước, công đoạn, phần tử, thành phần và/hoặc nhóm của chúng nhưng không loại trừ sự có mặt hoặc bổ sung một hoặc nhiều hơn một dấu hiệu, tổng thể, bước, công đoạn, phần tử, thành phần và/hoặc nhóm của chúng.

Các phương án làm ví dụ khác nhau được mô tả ở đây dựa vào các hình vẽ minh họa cục bộ là các hình vẽ minh họa sơ bộ của các phương án làm ví dụ lý tưởng hóa và/hoặc các kết cấu trung gian. Như vậy, các biến thể từ các hình dạng trên các hình vẽ minh họa là kết quả của các kỹ thuật chế tạo và/hoặc dung sai chẳng hạn, là đã được liệu trước. Do đó, các phương án làm ví dụ được bộc lộ ở đây không nên được hiểu là bị giới hạn ở các hình dạng khu vực được minh họa cụ thể, mà có thể bao gồm

các sai lệch về hình dạng do chế tạo, chẳng hạn. Như thế, các khu vực được minh họa trên các hình vẽ có tính chất sơ lược và các hình dạng của các khu vực này không nhằm minh họa hình dạng thực tế của một khu vực của thiết bị và không nhằm để giới hạn.

Trừ khi được quy định khác, tất cả các thuật ngữ (bao gồm các thuật ngữ kỹ thuật và khoa học) được sử dụng trong bản mô tả này có ý nghĩa giống như thường được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sáng chế đề cập đến. Các thuật ngữ chẳng hạn như các thuật ngữ được định nghĩa trong các từ điển thông dụng cần hiểu là có ý nghĩa giống với ý nghĩa của chúng trong ngữ cảnh của kỹ thuật có liên quan và sẽ không được hiểu theo nghĩa lý tưởng hóa hoặc quá hình thức, trừ khi được quy định rõ ràng như vậy trong bản mô tả này.

FIG.1 là hình vẽ phối cảnh của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.2 là hình vẽ mặt cắt ngang của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế.

Như được minh họa trên FIG.1, bề mặt hiển thị IS trên đó hình ảnh IM được hiển thị song song với bề mặt được xác định bởi trục theo hướng thứ nhất DR1 và trục theo hướng thứ hai DR2. Hướng pháp tuyến của bề mặt hiển thị IS, tức là, hướng độ dày của mô đun hiển thị DM được biểu thị là trục theo hướng thứ ba DR3. Bề mặt trước (hoặc bề mặt trên cùng) và bề mặt sau (hoặc bề mặt dưới cùng) của mỗi trong số các chi tiết được phân biệt nhờ trục theo hướng thứ ba DR3. Tuy nhiên, các hướng được biểu thị là các trục theo hướng thứ nhất đến thứ ba DR1, DR2, và DR3 có thể là khái niệm tương đối và do đó, được thay đổi thành các hướng khác. Sau đây, các hướng thứ nhất đến thứ ba có thể là các hướng được biểu thị bằng các trục theo hướng thứ nhất đến thứ ba DR1, DR2, và DR3 và lần lượt được gán cùng các số chỉ dẫn.

Mô đun hiển thị DM theo phương án hiện tại có thể là mô đun hiển thị rắn phẳng. Tuy nhiên, các phương án theo sáng chế không bị giới hạn ở đó. Ví dụ, mô đun hiển thị theo phương án làm ví dụ của sáng chế có thể là mô đun hiển thị mềm dẻo DM. Mô đun hiển thị DM theo phương án làm ví dụ của sáng chế có thể được áp dụng cho các thiết bị điện tử cỡ lớn chẳng hạn như vô tuyến truyền hình và màn hình và các

thiết bị điện tử cỡ vừa và nhỏ chẳng hạn như điện thoại di động, máy tính bảng, bộ phận điều hướng dùng cho xe cộ, bàn giao tiếp trò chơi, và đồng hồ thông minh.

Như được minh họa trên FIG.1, mô đun hiển thị DM bao gồm vùng hiển thị DM-DA trên đó hình ảnh IM được hiển thị và vùng không hiển thị DM-NDA liền kề với vùng hiển thị DM-DA. Vùng không hiển thị DM-NDA có thể là vùng trên đó hình ảnh không được hiển thị. FIG.1 minh họa lọ hoa làm ví dụ của hình ảnh IM. Ví dụ, vùng hiển thị DM-DA có thể có dạng hình chữ nhật. Vùng không hiển thị DM-NDA có thể bao quanh vùng hiển thị DM-DA. Tuy nhiên, các phương án làm ví dụ của sáng chế không bị giới hạn ở đó. Ví dụ, vùng hiển thị DM-DA và vùng không hiển thị DM-NDA có thể được tạo dáng tương đối về mặt hình dạng.

FIG.2 là hình vẽ mặt cắt ngang của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.2 là hình vẽ minh họa mặt cắt ngang được xác định bởi trục theo hướng thứ nhất DR1 và trục theo hướng thứ ba DR3.

Như được minh họa trên FIG.2, mô đun hiển thị DM bao gồm bảng hiển thị DP và bộ phận cảm biến chạm TS (hoặc lớp cảm biến chạm). Mặc dù không được thể hiện riêng, nhưng mô đun hiển thị DM theo phương án làm ví dụ của sáng chế còn có thể bao gồm chi tiết bảo vệ được bố trí trên bề mặt dưới cùng của bảng hiển thị DP và chi tiết chống phản xạ và/hoặc chi tiết cửa sổ được bố trí trên bề mặt trên cùng của bộ phận cảm biến chạm TS.

Bảng hiển thị DP có thể là bảng hiển thị loại phát sáng. Tức là, các phương án làm ví dụ của sáng chế không bị giới hạn ở loại bảng hiển thị. Ví dụ, bảng hiển thị DP có thể là bảng hiển thị phát sáng hữu cơ và bảng hiển thị phát sáng chấm lượng tử. Trong bảng hiển thị phát sáng hữu cơ, lớp phát sáng chứa vật liệu phát sáng hữu cơ. Trong bảng hiển thị phát sáng chấm lượng tử, lớp phát sáng bao gồm chấm lượng tử và thanh lượng tử. Sau đây, bảng hiển thị phát sáng hữu cơ sẽ được mô tả làm ví dụ của bảng hiển thị DP.

Bảng hiển thị DP bao gồm lớp đế SUB, lớp bộ phận mạch DP-CL được bố trí trên lớp đế SUB, lớp bộ phận hiển thị DP-OLED, và lớp bao màng mỏng TFE. Mặc

dù không được thể hiện riêng, bảng hiển thị DP còn có thể bao gồm các lớp chức năng chẳng hạn như lớp chống phản xạ, lớp điều chỉnh hệ số phản xạ, và lớp tương tự.

Lớp đế SUB có thể bao gồm ít nhất một màng chất dẻo. Lớp đế SUB có thể bao gồm lớp nền chất dẻo, lớp nền thủy tinh, lớp nền kim loại, hoặc lớp nền composit hữu cơ/vô cơ làm lớp nền mềm dẻo. Vùng hiển thị DM-DA và vùng không hiển thị DM-NDA, được mô tả dựa vào FIG.1, có thể được xác định theo cùng cách thức trên lớp đế SUB.

Lớp bộ phận mạch DP-CL bao gồm ít nhất một lớp cách điện trung gian và bộ phận mạch. Lớp cách điện trung gian bao gồm ít nhất một lớp vô cơ trung gian và ít nhất một lớp hữu cơ trung gian. Bộ phận mạch bao gồm các đường tín hiệu, mạch điều khiển của điểm ảnh, và dạng tương tự. Điều này sẽ được mô tả chi tiết sau.

Lớp bộ phận hiển thị DP-OLED có thể bao gồm các điôt phát sáng hữu cơ. Lớp bộ phận hiển thị DP-OLED còn có thể bao gồm lớp hữu cơ chẳng hạn như lớp xác định điểm ảnh.

Lớp bao màng mỏng TFE bao kín lớp bộ phận hiển thị DP-OLED. Lớp bao màng mỏng TFE bao gồm ít nhất một lớp vô cơ (sau đây, được gọi là lớp bao vô cơ). Lớp bao màng mỏng TFE còn có thể bao gồm ít nhất một lớp hữu cơ (sau đây, được gọi là lớp bao hữu cơ). Lớp bao vô cơ bảo vệ lớp bộ phận hiển thị DP-OLED chống lại hơi ẩm/oxy, và lớp bao hữu cơ bảo vệ lớp bộ phận hiển thị DP-OLED chống lại các tạp chất chẳng hạn như các hạt bụi. Lớp bao vô cơ có thể bao gồm lớp silic nitrua, lớp silic oxynitrua, lớp silic oxit, lớp titan oxit, hoặc lớp nhôm oxit. Lớp bao hữu cơ có thể bao gồm lớp hữu cơ gốc acrylic, nhưng các phương án làm ví dụ của sáng chế không bị giới hạn ở đó.

Bộ phận cảm biến chạm TS thu nhận thông tin tọa độ của đầu vào bên ngoài. Bộ phận cảm biến chạm TS có thể được bố trí trực tiếp trên bảng hiển thị phát sáng hữu cơ DP. Trong bản mô tả này, thuật ngữ “được bố trí trực tiếp” có nghĩa là thành phần được tạo thành thông qua quy trình liên tục ngoại trừ là thành phần kết dính bằng cách sử dụng lớp kết dính riêng biệt.

Bộ phận cảm biến chạm TS có thể có cấu trúc đa lớp. Bộ phận cảm biến chạm TS có thể bao gồm lớp dẫn điện có cấu trúc đơn lớp hoặc đa lớp. Bộ phận cảm biến chạm TS có thể bao gồm lớp cách điện có cấu trúc đơn lớp hoặc đa lớp.

Ví dụ, bộ phận cảm biến chạm TS có thể nhận biết đầu vào bên ngoài theo kiểu điện dung. Phương án làm ví dụ của sáng chế không bị giới hạn cụ thể ở cách thức hoạt động của bộ phận cảm biến chạm TS. Theo phương án làm ví dụ của sáng chế, bộ phận cảm biến chạm TS có thể nhận biết đầu vào bên ngoài theo kiểu ghép cảm ứng điện từ hoặc nhạy áp.

FIG.3 là hình chiếu bằng của bảng hiển thị DP theo phương án làm ví dụ của sáng chế. FIG.4 là sơ đồ mạch tương đương của điểm ảnh PX theo phương án làm ví dụ của sáng chế. FIG.5 là hình vẽ mặt cắt ngang phóng to của bảng hiển thị DP theo phương án làm ví dụ của sáng chế.

Như được minh họa trên FIG.3, bảng hiển thị DP bao gồm vùng hiển thị DA và vùng không hiển thị NDA trên mặt phẳng. Theo phương án làm ví dụ này, vùng không hiển thị NDA có thể được xác định dọc theo mép của vùng hiển thị DA. Vùng hiển thị DA và vùng không hiển thị NDA của bảng hiển thị DP có thể lần lượt tương ứng với vùng hiển thị DD-DA và vùng không hiển thị DD-NDA của mô đun hiển thị DM trên FIG.1. Không nhất thiết là vùng hiển thị DA và vùng không hiển thị NDA của bảng hiển thị DP phải lần lượt tương ứng với vùng hiển thị DD-DA và vùng không hiển thị DD-NDA của mô đun hiển thị DM. Ví dụ, vùng hiển thị DA và vùng không hiển thị NDA của bảng hiển thị DP có thể được thay đổi theo cấu trúc/thiết kế của bảng hiển thị DP.

Bảng hiển thị DP có thể bao gồm mạch điều khiển GDC, các đường tín hiệu SGL, và các điểm ảnh PX. Các điểm ảnh PX được bố trí trên vùng hiển thị DA. Mỗi điểm ảnh trong số các điểm ảnh PX bao gồm điôt phát sáng hữu cơ và mạch điều khiển điểm ảnh được nối với điôt phát sáng hữu cơ này. Mạch điều khiển GDC, các đường tín hiệu SGL, và mạch điều khiển điểm ảnh có thể được bố trí trong lớp bộ phận mạch DP-CL trên FIG.2.

Mạch điều khiển GDC có thể bao gồm mạch điều khiển quét. Mạch điều khiển quét GDC tạo ra các tín hiệu quét, và các tín hiệu quét này được kết xuất liên tiếp đến các đường quét GL. Mạch điều khiển quét GDC còn có thể kết xuất các tín hiệu điều khiển khác đến mạch điều khiển của mỗi điểm ảnh trong số các điểm ảnh PX.

Mạch điều khiển quét GDC có thể bao gồm các tranzito màng mỏng được chế tạo thông qua cùng quy trình với mạch điều khiển của điểm ảnh PX, ví dụ, quy trình silic đa tinh thể nhiệt độ thấp (LTPS) hoặc quy trình oxit đa tinh thể nhiệt độ thấp (LTPO).

Các đường tín hiệu SGL bao gồm các đường quét GL, các đường dữ liệu DL, đường điện PL, và đường tín hiệu điều khiển CSL. Các đường quét GL lần lượt được nối với các điểm ảnh PX tương ứng trong số các điểm ảnh PX, và các đường dữ liệu DL lần lượt được nối với các điểm ảnh PX tương ứng trong số các điểm ảnh PX. Đường điện PL được nối với các điểm ảnh PX. Đường tín hiệu điều khiển CSL có thể cấp các tín hiệu điều khiển đến mạch điều khiển quét GDC.

Bảng hiển thị DP bao gồm các đế hàn tín hiệu DP-PD được nối với các đầu của các đường tín hiệu SGL. Các đế hàn tín hiệu DP-PD có thể là một loại bộ phận mạch. Diện tích của vùng không hiển thị NDA, trên đó các đế hàn tín hiệu DP-PD được bố trí, được xác định là vùng đế hàn NDA-PD. Các đế cảm ứng TS-PD được nối với các đường tín hiệu cảm ứng mà sẽ được mô tả sau đây cũng có thể được bố trí trên vùng đế hàn NDA-PD.

Bảng hiển thị DP có thể bao gồm phần nhô thứ nhất DMP. Phần nhô thứ nhất DMP có thể kéo dài dọc theo mép của vùng hiển thị DA. Phần nhô thứ nhất DMP có thể bao quanh vùng hiển thị DA. Một phần của phần nhô thứ nhất DMP có thể song song với vùng đế hàn NDA-PD.

Bảng hiển thị DP có thể bao gồm phần nhô thứ hai BNP. Phần nhô thứ hai BNP có thể được bố trí giữa vùng hiển thị DA và vùng đế hàn NDA-PD. Phần nhô thứ hai BNP có thể song song với một phần của phần nhô thứ nhất DMP và vùng đế hàn

NDA-PD. Theo phương án làm ví dụ của sáng chế, ít nhất một trong số phần nhô thứ nhất DMP hoặc phần nhô thứ hai BNP có thể được lược bỏ.

FIG.4 minh họa ví dụ của điểm ảnh PX được nối với một đường quét GL, một đường dữ liệu DL, và đường điện PL. Tuy nhiên, các phương án làm ví dụ của sáng chế không bị giới hạn ở kết cấu được mô tả ở trên của điểm ảnh PX. Ví dụ, điểm ảnh PX có thể biến dạng khác nhau về mặt kết cấu.

Điốt phát sáng hữu cơ OLED có thể là điốt kiểu phát sáng đỉnh hoặc điốt kiểu phát sáng đáy. Điểm ảnh PX bao gồm tranzito thứ nhất T1 (hoặc tranzito chuyển mạch), tranzito thứ hai T2 (hoặc tranzito điều khiển), và tụ điện Cst làm mạch điều khiển điểm ảnh điều khiển điốt phát sáng hữu cơ OLED. Điện áp thứ nhất ELVDD được cấp cho tranzito thứ hai T2, và điện áp thứ hai ELVSS được cấp cho điốt phát sáng hữu cơ OLED. Điện áp thứ hai ELVSS có thể nhỏ hơn điện áp thứ nhất ELVDD.

Tranzito thứ nhất T1 kết xuất tín hiệu dữ liệu được tác dụng vào đường dữ liệu DL để đáp ứng lại tín hiệu quét được tác dụng vào đường quét GL. Tụ điện Cst nạp điện áp sao cho tương ứng với tín hiệu dữ liệu thu được từ tranzito thứ nhất T1.

Tranzito thứ hai T2 được nối với điốt phát sáng hữu cơ OLED. Tranzito thứ hai T2 kiểm soát dòng điều khiển chạy qua điốt phát sáng hữu cơ OLED sao cho tương ứng với lượng điện tích được tích trữ trong tụ điện Cst. Điốt phát sáng hữu cơ OLED phát sáng trong khoảng thời gian bật của tranzito thứ hai T2.

FIG.5 minh họa hình vẽ mặt cắt riêng phần của bảng hiển thị DP tương ứng với mạch tương đương trên FIG.4. Lớp bộ phận mạch DP-CL, lớp bộ phận hiển thị DP-OLED, và lớp bao màng mỏng TFE được bố trí một cách liên tiếp trên lớp đế SUB.

Lớp bộ phận mạch DP-CL bao gồm ít nhất một lớp vô cơ, ít nhất một lớp hữu cơ, và bộ phận mạch. Lớp bộ phận mạch DP-CL có thể bao gồm lớp đệm BFL, lớp vô cơ trung gian thứ nhất 10, và lớp vô cơ trung gian thứ hai 20, các lớp này là các lớp vô cơ, và lớp hữu cơ trung gian 30 là lớp hữu cơ.

Các lớp vô cơ có thể bao gồm silic nitrua, silic oxynitrua, silic oxit, và dạng tương tự. Lớp hữu cơ có thể bao gồm ít nhất một chất trong số nhựa gốc acrylic, nhựa gốc metacrylic, nhựa gốc polyisopren, nhựa gốc vinyl, nhựa gốc epoxy, nhựa gốc uretan, nhựa gốc xenluloza, nhựa gốc siloxan, nhựa gốc polyimit, nhựa gốc polyamit, hoặc nhựa gốc perylen. Bộ phận mạch bao gồm các hình mẫu dẫn điện và/hoặc các hình mẫu bán dẫn.

Lớp đệm BFL cải thiện lực ghép nối giữa các hình mẫu dẫn điện hoặc các hình mẫu bán dẫn. Mặc dù không được thể hiện riêng, lớp chắn để ngăn không cho các tạp chất thâm nhập có thể còn được bố trí trên bề mặt trên cùng của lớp đế SUB. Lớp đệm BFL và lớp chắn có thể được bố trí/được lược bỏ theo cách có lựa chọn.

Hình mẫu bán dẫn OSP1 (sau đây, được gọi là hình mẫu bán dẫn thứ nhất) của tranzito thứ nhất T1 và hình mẫu bán dẫn OSP2 (sau đây, được gọi là hình mẫu bán dẫn thứ hai) của tranzito thứ hai T2 được bố trí trên lớp đệm BFL. Mỗi trong số các hình mẫu bán dẫn thứ nhất OSP1 và thứ hai OSP2 có thể được lựa chọn từ silic vô định hình, polysilic, và chất bán dẫn oxit kim loại.

Lớp vô cơ trung gian

thứ nhất 10 được bố trí trên hình mẫu bán dẫn thứ nhất OSP1 và hình mẫu bán dẫn thứ hai OSP2. Cực điều khiển GE1 (sau đây, được gọi là cực điều khiển thứ nhất) của tranzito thứ nhất T1 và cực điều khiển GE2 (sau đây, được gọi là cực điều khiển thứ hai) của tranzito thứ hai T2 được bố trí trên lớp vô cơ trung gian thứ nhất 10. Các cực điều khiển thứ nhất GE1 và thứ hai GE2 có thể được chế tạo bằng cùng quy trình in ảnh litô như các đường quét GL (xem FIG.5A).

Lớp vô cơ trung gian thứ hai 20 che phủ các cực điều khiển thứ nhất GE1 và thứ hai GE2 được bố trí trên lớp vô cơ trung gian thứ nhất 10. Cực vào DE1 (sau đây, được gọi là cực vào thứ nhất) và cực ra SE1 (sau đây, được gọi là cực ra thứ nhất) của tranzito thứ nhất T1 và cực vào DE2 (sau đây, được gọi là cực vào thứ hai), và cực ra SE2 (sau đây, được gọi là cực ra thứ hai) của tranzito thứ hai T2 được bố trí trên lớp vô cơ trung gian thứ hai 20.

Cực vào thứ nhất DE1 và cực ra thứ nhất SE1 được nối với hình mẫu bán dẫn thứ nhất OSP1 qua các lỗ xuyên thứ nhất CH1 và thứ hai CH2, các lỗ này lần lượt xuyên qua các lớp vô cơ trung gian thứ nhất 10 và thứ hai 20. Cực vào thứ hai DE2 và cực ra thứ hai SE2 được nối với hình mẫu bán dẫn thứ hai OSP2 thông qua các lỗ xuyên thứ ba CH3 và thứ tư CH4, các lỗ này lần lượt xuyên qua các lớp vô cơ trung gian thứ nhất 10 và thứ hai 20. Theo phương án làm ví dụ khác của sáng chế, các phần của tranzito thứ nhất T1 và thứ hai T2 có thể được biến dạng thành cấu trúc cổng đáy.

Lớp hữu cơ trung gian 30 che phủ cực vào thứ nhất DE1, cực vào thứ hai DE2, cực ra thứ nhất SE1, và cực ra thứ hai SE2 được bố trí trên lớp vô cơ trung gian thứ hai 20. Lớp hữu cơ trung gian có thể tạo ra bề mặt phẳng.

Lớp bộ phận hiển thị DP-OLED được bố trí trên lớp hữu cơ trung gian 30. Lớp bộ phận hiển thị DP-OLED có thể bao gồm lớp xác định điểm ảnh PDL và điôt phát sáng hữu cơ OLED. Lớp xác định điểm ảnh PDL có thể chứa vật liệu hữu cơ, giống như lớp hữu cơ trung gian 30. Điện cực thứ nhất AE được bố trí trên lớp hữu cơ trung gian 30. Điện cực thứ nhất AE được nối với cực ra thứ hai SE2 thông qua lỗ xuyên thứ năm CH5 xuyên qua lớp hữu cơ trung gian 30. Khoảng hở OP được tạo ra trong lớp xác định điểm ảnh PDL. Khoảng hở OP của lớp xác định điểm ảnh PDL làm lộ ra ít nhất một phần của điện cực thứ nhất AE.

Điểm ảnh PX có thể được bố trí trên vùng điểm ảnh trên mặt phẳng. Vùng điểm ảnh có thể bao gồm vùng phát sáng PXA và vùng không phát sáng NPXA liền kề với vùng phát sáng PXA. Vùng không phát sáng NPXA có thể bao quanh vùng phát sáng PXA. Theo phương án làm ví dụ này, vùng phát sáng PXA có thể được tạo ra sao cho tương ứng với một phần của điện cực thứ nhất AE được làm lộ ra bởi khoảng hở OP.

Thông thường, lớp điều khiển lỗ trống HCL có thể được bố trí trên vùng phát sáng PXA và vùng không phát sáng NPXA. Mặc dù không được thể hiện riêng, thông thường, lớp chung chẳng hạn như lớp điều khiển lỗ trống HCL có thể được bố trí trên các điểm ảnh PX (xem FIG.3).

Lớp phát sáng EML được bố trí trên lớp điều khiển lỗ trống HCL. Lớp phát sáng EML có thể được bố trí trên vùng tương ứng với khoảng hở OP. Tức là, lớp phát sáng EML có thể được tạo thành tách biệt với nhau là các điểm ảnh PX. Ngoài ra, lớp phát sáng EML có thể chứa vật liệu hữu cơ và/hoặc vật liệu vô cơ. Mặc dù lớp phát sáng được tạo hình mẫu EML được minh họa làm ví dụ trong phương án làm ví dụ này, thông thường, lớp phát sáng EML có thể được bố trí trên các điểm ảnh PX. Ở đây, lớp phát sáng EML có thể phát ra ánh sáng trắng. Ngoài ra, lớp phát sáng EML có thể có cấu trúc đa lớp.

Lớp điều khiển điện tử ECL được bố trí trên lớp phát sáng EML. Mặc dù không được thể hiện riêng, thông thường, lớp điều khiển điện tử ECL có thể được bố trí trên các điểm ảnh PX (xem FIG.3).

Điện cực thứ hai CE được bố trí trên lớp điều khiển điện tử ECL. Thông thường, điện cực thứ hai CE được bố trí trên các điểm ảnh PX.

Lớp bao màng mỏng TFE được bố trí trên điện cực thứ hai CE. Thông thường, lớp bao màng mỏng TFE được bố trí trên các điểm ảnh PX. Theo phương án làm ví dụ này, lớp bao màng mỏng TFE che phủ trực tiếp điện cực thứ hai CE. Theo phương án làm ví dụ của sáng chế, lớp chụp che phủ điện cực thứ hai CE có thể còn được bố trí giữa lớp bao màng mỏng TFE và điện cực thứ hai CE. Ở đây, lớp bao màng mỏng TFE có thể che phủ trực tiếp lớp chụp.

FIG.6A là hình vẽ mặt cắt ngang của bộ phận cảm biến chạm TS theo phương án làm ví dụ của sáng chế. FIG.6B là hình chiếu bằng của bộ phận cảm biến chạm theo phương án làm ví dụ của sáng chế. FIG.7A là hình vẽ mặt cắt ngang của bộ phận cảm biến chạm TS theo phương án làm ví dụ của sáng chế. FIG.7B là hình chiếu bằng của bộ phận cảm biến chạm theo phương án làm ví dụ của sáng chế.

Như được minh họa trên FIG.6A, lớp cảm biến chạm TS bao gồm lớp dẫn điện thứ nhất TS-CL1, lớp cách điện thứ nhất TS-IL1 (sau đây, được gọi là lớp cách điện cảm ứng hoặc lớp cảm ứng vô cơ thứ nhất), lớp dẫn điện thứ hai TS-CL2, và lớp cách điện thứ hai TS-IL2 (sau đây, được gọi là lớp cách điện cảm ứng hoặc lớp cảm ứng

hữu cơ thứ hai). Lớp dẫn điện thứ nhất TS-CL1 có thể được bố trí trực tiếp trên lớp bao màng mỏng TFE. Các phương án làm ví dụ của sáng chế không bị giới hạn ở đó. Ví dụ, lớp vô cơ hoặc lớp hữu cơ khác có thể còn được bố trí giữa lớp dẫn điện thứ nhất TS-CL1 và lớp bao màng mỏng TFE.

Mỗi trong số lớp dẫn điện thứ nhất TS-CL1 và lớp dẫn điện thứ hai TS-CL2 có thể có cấu trúc đơn lớp hoặc cấu trúc đa lớp trong đó các lớp được cán theo trục theo hướng thứ ba DR3. Lớp dẫn điện có cấu trúc đa lớp có thể bao gồm lớp dẫn điện trong suốt và ít nhất hai lớp kim loại. Lớp dẫn điện có cấu trúc đa lớp có thể bao gồm các lớp kim loại chứa các kim loại khác nhau. Lớp dẫn điện trong suốt có thể bao gồm indi thiếc oxit (ITO), indi kẽm oxit (IZO), kẽm oxit (ZnO), hoặc indi thiếc kẽm oxit (ITZO), PEDOT (Poly(3,4-etylendioxythiophen)), dây nano kim loại, và graphen. Lớp kim loại có thể bao gồm molybden, bạc, titan, đồng, nhôm, và hợp kim của chúng. Ví dụ, mỗi lớp trong số lớp dẫn điện thứ nhất TS-CL1 và thứ hai TS-CL2 có thể có cấu trúc ba lớp là titan/nhôm/titan.

Mỗi lớp trong số lớp dẫn điện thứ nhất TS-CL1 và thứ hai TS-CL2 có thể bao gồm các hình mẫu. Sau đây, ví dụ trong đó lớp dẫn điện thứ nhất TS-CL1 bao gồm các hình mẫu dẫn điện thứ nhất, và lớp dẫn điện thứ hai TS-CL2 bao gồm các hình mẫu dẫn điện thứ hai sẽ được mô tả. Mỗi hình mẫu trong số các hình mẫu dẫn điện thứ nhất và thứ hai có thể bao gồm các điện cực cảm ứng và các đường tín hiệu cảm ứng.

Mỗi lớp trong số lớp cách điện cảm ứng thứ nhất TS-IL1 và thứ hai TS-IL2 có thể chứa vật liệu vô cơ hoặc hữu cơ. Ít nhất một trong số lớp cách điện cảm ứng thứ nhất TS-IL1 và thứ hai TS-IL2 có thể bao gồm lớp vô cơ. Lớp vô cơ có thể bao gồm ít nhất một chất trong số nhôm oxit, titan oxit, silic oxit, silic oxynitrua, zirconi oxit, hoặc hafni oxit.

Ít nhất một trong số lớp cách điện cảm ứng thứ nhất TS-IL1 và thứ hai TS-IL2 có thể bao gồm lớp hữu cơ. Lớp hữu cơ này có thể chứa ít nhất một chất trong số nhựa gốc acrylic, nhựa gốc metacrylic, nhựa gốc polyisopren, nhựa gốc vinyl, nhựa gốc epoxy, nhựa gốc uretan, nhựa gốc xenluloza, nhựa gốc siloxan, nhựa gốc polyimit, nhựa gốc polyamit, hoặc nhựa gốc perylen. Theo phương án làm ví dụ này, lớp cách

điện cảm ứng thứ nhất TS-IL1 được mô tả là lớp cảm ứng vô cơ, và lớp cách điện cảm ứng thứ hai TS-IL2 được mô tả là lớp cảm ứng hữu cơ. Như được minh họa trên FIG.6B, bộ phận cảm biến chạm TS có thể bao gồm các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5, các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5 được nối với các điện cực cảm ứng thứ nhất TE1-1 đến TE1-1, các điện cực cảm ứng thứ hai TE2-1 đến TE2-4, các đường tín hiệu cảm ứng thứ hai SL2-1 đến SL2-4 được nối với các điện cực cảm ứng thứ hai TE2-1 đến TE2-4, và các đế cảm ứng TS-PD nối các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5 với các đường tín hiệu cảm ứng thứ hai SL2-1 đến SL2-4. Các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5 lần lượt được nối với các đầu của các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5. Các đường tín hiệu cảm ứng thứ hai SL2-1 đến SL2-4 lần lượt được nối với cả hai đầu của các điện cực cảm ứng thứ hai TE2-1 đến TE2-4. Theo phương án làm ví dụ của sáng chế, các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5 cũng có thể được nối với cả hai đầu của các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5, hoặc các đường tín hiệu cảm ứng thứ hai SL2-1 đến SL2-4 có thể lần lượt được nối với các đầu của các điện cực cảm ứng thứ hai TE2-1 đến TE2-4. Phần nhô thứ nhất DMP và phần nhô thứ hai BNP được bố trí trong bảng hiển thị DP được minh họa bổ sung trên FIG.6B để thể hiện vị trí tương quan so với bộ phận cảm biến chạm TS.

Mỗi điện cực trong số các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5 có thể có dạng lưới trong đó các khoảng hở cảm ứng được tạo ra. Mỗi điện cực trong số các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5 bao gồm các phần cảm biến chạm thứ nhất SP1 và các phần nối thứ nhất CP1. Các phần cảm biến chạm thứ nhất SP1 được bố trí theo hướng thứ hai DR2. Mỗi phần trong số các phần nối thứ nhất CP1 nối hai phần cảm biến chạm thứ nhất SP1 liền kề với nhau của các phần cảm biến chạm thứ nhất SP1. Mặc dù không được thể hiện riêng, các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5 cũng có thể có dạng lưới.

Điện cực cảm ứng thứ hai TE2-1 và TE2-4 được cách điện với các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5 và bắt chéo các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5. Mỗi điện cực trong số các điện cực cảm ứng thứ hai TE2-1 đến TE2-4 có thể có dạng lưới trong đó các khoảng hở cảm ứng được tạo ra. Mỗi điện cực trong số các

điện cực cảm ứng thứ hai TE2-1 đến TE2-4 bao gồm các phần cảm biến chạm thứ hai SP2 và các phần nổi thứ hai CP2. Các phần cảm biến chạm thứ hai SP2 được bố trí theo hướng thứ nhất DR1. Mỗi phần trong số các phần nổi thứ hai CP2 nổi hai phần cảm biến chạm thứ hai SP2 liền kề với nhau của các phần cảm biến chạm thứ hai SP2. Các đường tín hiệu cảm ứng thứ hai SL2-1 hoặc SL2-4 cũng có thể có dạng lưới.

Điện cực cảm ứng thứ nhất TE1-1 đến TE1-5 và điện cực cảm ứng thứ hai TE2-1 đến TE2-4 được ghép điện dung với nhau. Do các tín hiệu phát hiện chạm được tác dụng vào các điện cực cảm ứng thứ nhất TE1-1 đến TE1-5, nên các tụ điện được bố trí giữa các phần cảm biến chạm thứ nhất SP1 và các phần cảm biến chạm thứ hai SP2.

Các phần của các phần cảm biến chạm thứ nhất SP1, các phần nổi thứ nhất CP1, và các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5 và các phần của các phần cảm biến chạm thứ hai SP2, các phần nổi thứ hai CP2, và các đường tín hiệu cảm ứng thứ hai SL2-1 đến SL2-4 có thể được tạo thành bằng cách tạo hình mẫu lớp dẫn điện thứ nhất TS-CL1 trên FIG.6A, và các phần còn lại có thể được tạo thành bằng cách tạo hình mẫu lớp dẫn điện thứ hai TS-CL2 trên FIG.6A. Theo phương án làm ví dụ này, các phần nổi thứ nhất CP1 có thể được tạo thành từ lớp dẫn điện thứ nhất TS-CL1, và các phần cảm biến chạm thứ nhất SP1, các đường tín hiệu cảm ứng thứ nhất SL1-1 đến SL1-5, các phần cảm biến chạm thứ hai SP2, các phần nổi thứ hai CP2, và các đường tín hiệu cảm ứng thứ hai SL2-1 đến SL2-4 có thể được tạo thành từ lớp dẫn điện thứ hai TS-CL2.

Mặc dù bộ phận cảm biến chạm TS trong đó các phần nổi thứ nhất CP1 và các phần nổi thứ hai CP2 cắt nhau được minh họa làm ví dụ, nhưng các phương án làm ví dụ của sáng chế không bị giới hạn ở đó. Ví dụ, mỗi phần trong số các phần nổi thứ hai CP2 có thể biến dạng thành hình chữ V sao cho các phần nổi thứ hai CP2 không chồng lên các phần nổi thứ nhất CP1. Các phần nổi thứ hai hình chữ V CP2 có thể chồng lên các phần cảm biến chạm thứ nhất SP1. Mặc dù các phần cảm biến chạm thứ nhất SP1 và thứ hai SP2, mỗi phần trong số chúng có dạng hình thoi hoặc tam giác, được minh họa theo phương án làm ví dụ này, các phương án làm ví dụ của sáng chế không bị giới hạn ở đó.

Như được minh họa trên FIG.7A, bộ phận cảm biến chạm TS theo phương án làm ví dụ của sáng chế có thể là bộ phận cảm biến chạm đơn lớp bao gồm lớp dẫn điện TS-CL và lớp cách điện TS-IL (lớp cách điện cảm ứng). Bộ phận cảm biến chạm đơn lớp có thể thu nhận thông tin tọa độ theo kiểu điện dung riêng.

Lớp dẫn điện TS-CL có thể có cấu trúc đơn lớp hoặc cấu trúc đa lớp trong đó các lớp được cán theo trục theo hướng thứ ba DR3. Lớp dẫn điện có cấu trúc đa lớp có thể bao gồm ít nhất hai lớp trong số các lớp dẫn điện trong suốt và các lớp kim loại. Lớp dẫn điện TS-CL bao gồm các hình mẫu chẳng hạn như điện cực cảm ứng và các đường tín hiệu cảm ứng. Lớp cách điện cảm ứng TS-IL bao gồm ít nhất lớp vô cơ. Lớp cách điện cảm ứng TS-IL còn có thể bao gồm lớp hữu cơ.

Bộ phận cảm biến chạm TS bao gồm các điện cực cảm ứng TE được bố trí cách xa nhau và các đường tín hiệu cảm ứng SL. Các điện cực cảm ứng TE có thể được bố trí dưới dạng ma trận, và các đường tín hiệu cảm ứng SL có thể lần lượt được nối với các điện cực cảm ứng TE. Các phương án làm ví dụ của sáng chế không bị giới hạn cụ thể ở hình dạng và cách bố trí của các điện cực cảm ứng TE. Một phần của các đường tín hiệu cảm ứng SL có thể được bố trí trên vùng hiển thị DA, và một phần của các đường tín hiệu cảm ứng SL có thể được bố trí trên vùng không hiển thị NDA.

FIG.8A và FIG.8B là các hình vẽ mặt cắt ngang phóng to của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.8A là hình vẽ mặt cắt ngang được cắt dọc theo đường I-I' trên FIG.6B, và FIG.8B là hình vẽ mặt cắt ngang được cắt dọc theo đường II-II' trên FIG.6B. FIG.8C là hình vẽ mặt cắt ngang được cắt dọc theo đường III-III' trên FIG.6B. FIG.8B minh họa hình vẽ mặt cắt ngang chồng lên đường dữ liệu DL, và FIG.8C minh họa hình vẽ mặt cắt ngang chồng lên đường tín hiệu cảm ứng SL.

Lớp bộ phận mạch DP-CL, lớp bộ phận hiển thị DP-OLED, và lớp bao màng mỏng TFE, được bố trí trên vùng hiển thị DA, có cùng cấu trúc phân lớp như các thành phần được mô tả dựa vào FIG.5, và do đó, các phần mô tả chi tiết của chúng sẽ được lược bỏ. Tuy nhiên, lớp điều khiển lỗ trống HCL và lớp điều khiển electron ECL không được minh họa trên FIG.8A và FIG.8B. Bộ phận cảm biến chạm TS có cùng

cấu trúc phân lớp như cấu trúc được mô tả dựa vào FIG.6A và FIG.6B, và do đó, phần mô tả chi tiết của nó sẽ được lược bỏ. Lớp bao màng mỏng TFE bao gồm lớp bao vô cơ thứ nhất IOL1, lớp bao vô cơ thứ hai IOL2, và lớp bao hữu cơ OL được bố trí giữa lớp bao vô cơ thứ nhất IOL1 và lớp bao vô cơ thứ hai IOL2 sẽ được mô tả làm ví dụ.

Như được minh họa trên FIG.8A và FIG.8B, mạch điều khiển quét GDC cấu thành lớp bộ phận mạch DP-CL được bố trí trên vùng không hiển thị NDA. Mạch điều khiển quét GDC bao gồm ít nhất một tranzito GDC-T được chế tạo thông qua cùng quy trình với tranzito điểm ảnh T2. Mạch điều khiển quét GDC có thể bao gồm các đường tín hiệu GSC-SL được bố trí trên cùng lớp với cực vào của tranzito điểm ảnh T2. Mặc dù không được thể hiện riêng, mạch điều khiển quét GDC còn có thể bao gồm các đường tín hiệu được bố trí trên cùng lớp với cực điều khiển của tranzito điểm ảnh T2.

Cực cấp điện PWE cấp điện áp thứ hai ELVSS được bố trí bên ngoài mạch điều khiển quét GDC. Cực cấp điện PWE có thể tiếp nhận điện áp thứ hai từ bên ngoài. Điện cực nối E-CNT được bố trí trên lớp hữu cơ trung gian 30. Điện cực nối E-CNT nối cực cấp điện PWE với điện cực thứ hai CE. Do điện cực nối E-CNT được chế tạo thông qua cùng quy trình với điện cực thứ nhất AE, điện cực nối E-CNT có thể có cùng cấu trúc lớp và cùng vật liệu như điện cực thứ nhất AE. Điện cực nối E-CNT có thể có cùng độ dày như điện cực thứ nhất AE.

Một đường dữ liệu DL được bố trí trên lớp vô cơ trung gian thứ hai 20 được minh họa làm ví dụ. Để hàn tín hiệu DP-PD được nối với một đầu của đường dữ liệu DL.

Như được minh họa trên các hình vẽ từ FIG.8A đến FIG.8C, phần nhô thứ nhất DMP có thể có cấu trúc đa lớp. Phần dưới DM1 có thể được tạo thành cùng lúc với lớp hữu cơ trung gian 30, và phần trên DM2 có thể được tạo thành cùng lúc với lớp xác định điểm ảnh PDL. Phần nhô thứ nhất DMP có thể ngăn không cho vật liệu hữu cơ lỏng lan rộng ra bên ngoài mỗi lớp trong số các lớp vô cơ trung gian 10 và 20 trong khi lớp bao hữu cơ OL được tạo thành. Vật liệu hữu cơ lỏng của lớp bao hữu cơ OL có thể được tạo thành trên lớp bao vô cơ thứ nhất IOL1 theo phương thức phun mực.

Ở đây, phần nhô thứ nhất DMP có thể thiết lập biên của vùng trên đó vật liệu hữu cơ lỏng được bố trí.

Phần nhô thứ hai BNP có thể có cấu trúc đa lớp. Phần dưới BN1 có thể được tạo thành cùng lúc với lớp hữu cơ trung gian 30, và phần trên BN2 có thể được tạo thành cùng lúc với lớp xác định điểm ảnh PDL. Phần trên BN2 có phần có bậc và bao gồm phần thứ nhất BN2-1 và phần thứ hai BN2-2, được tích hợp với nhau. Phần nhô thứ hai BNP có chiều cao lớn hơn chiều cao của phần nhô thứ nhất DMP bằng chiều cao của phần thứ hai BN2-2. Phần nhô thứ hai BNP đỡ mặt nạ được sử dụng trong khi các lớp bao vô cơ IOL1 và IOL2 được tạo thành.

Lớp bộ phận mạch DP-CL còn có thể bao gồm lớp hữu cơ ngoài 30-O được nối với phần nhô thứ hai BNP. Lớp hữu cơ ngoài 30-O có thể có cấu trúc đa lớp. Lớp hữu cơ ngoài 30-O có thể bao gồm phần dưới được tạo thành cùng lúc với lớp hữu cơ trung gian 30 và phần trên được tạo thành cùng lúc với lớp xác định điểm ảnh PDL. Lớp hữu cơ ngoài 30-O được đặt cách xa với lớp hữu cơ trung gian 30 và được bố trí giữa vùng hiển thị DA và vùng đế hàn NDA-PD.

Lớp bao vô cơ thứ nhất IOL1 và lớp bao vô cơ thứ hai IOL2 chồng lên phần nhô thứ nhất DMP. Lớp bao vô cơ thứ nhất IOL1 và lớp bao vô cơ thứ hai IOL2 cũng có thể chồng lên phần nhô thứ hai BNP. Lớp hữu cơ trung gian 30 và phần nhô thứ nhất DMP được đặt cách xa nhau, và phần nhô thứ nhất DMP và phần nhô thứ hai BNP được đặt cách xa nhau. Do đó, vật liệu hữu cơ không được bố trí giữa lớp hữu cơ trung gian 30 và phần nhô thứ nhất DMP và giữa phần nhô thứ nhất DMP và phần nhô thứ hai BNP. Lớp bao vô cơ thứ nhất IOL1 có thể tiếp xúc với lớp vô cơ trung gian thứ hai 20 ở các vùng cách nhau được mô tả ở trên. Mặc dù một phần của đường dẫn liệu DL được bố trí giữa lớp vô cơ trung gian thứ hai 20 và lớp bao vô cơ thứ nhất IOL1 trên FIG.8B, nhưng lớp bao vô cơ thứ nhất IOL1 và lớp vô cơ trung gian thứ hai 20 có thể tiếp xúc với nhau ở vùng khác trên đó đường dẫn liệu DL không được bố trí, như được minh họa trên FIG.8C.

Lớp cảm ứng vô cơ TS-IL1 chồng lên phần nhô thứ nhất DMP và phần nhô thứ hai BNP. Lớp cảm ứng vô cơ TS-IL1 tiếp xúc với lớp vô cơ trung gian thứ hai 20, mà

được làm lộ ra từ lớp hữu cơ trung gian 30, phần nhô thứ nhất DMP, phần nhô thứ hai BNP, và lớp hữu cơ ngoài 30-O. Mặc dù đường dữ liệu DL được bố trí giữa lớp cảm ứng vô cơ TS-IL1 và lớp vô cơ trung gian thứ hai 20 trên FIG.8B, lớp cảm ứng vô cơ TS-IL1 và lớp vô cơ trung gian thứ hai 20 có thể tiếp xúc với nhau ở vùng khác trên đó đường dữ liệu DL không được bố trí, như được minh họa trên FIG.8C.

FIG.9A và FIG.9B là các hình chiếu bằng minh họa quy trình chế tạo mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. Các hình vẽ từ FIG.10A đến FIG.10C là các hình vẽ minh họa quy trình tạo thành lớp bao màng mỏng TFE trên FIG.8A và FIG.9B.

FIG.9A là hình chiếu bằng minh họa các mép của lớp vô cơ trung gian thứ hai 20, lớp hữu cơ trung gian 30, lớp hữu cơ ngoài 30-O, và lớp bao vô cơ thứ hai IOL2, các lớp này được mô tả dựa vào các hình vẽ từ FIG.8A đến FIG.8C. Mặc dù không được thể hiện riêng, lớp vô cơ trung gian thứ nhất 10 có thể về cơ bản có cùng hình dạng với lớp vô cơ trung gian thứ hai 20 trên mặt phẳng. Lớp bao vô cơ thứ nhất IOL1 và lớp bao vô cơ thứ hai IOL2 có thể về cơ bản có cùng hình dạng trên mặt phẳng. Mép của lớp bao hữu cơ OL có thể có hình dạng tương ứng với hình dạng của phần nhô thứ nhất DMP. Lớp đệm BFL có thể có cùng hình dạng với lớp đế SUB.

Lớp vô cơ trung gian thứ hai 20 chồng lên vùng hiển thị DA và vùng không hiển thị NDA. Mép của lớp vô cơ trung gian thứ hai 20 có thể có hình dạng tương tự với hình dạng của lớp đế SUB. Lớp vô cơ trung gian thứ hai 20 được bố trí phía trong mép của lớp đế SUB và cũng được bố trí liền kề với mép của lớp đế SUB.

Lớp hữu cơ trung gian 30 chồng lên vùng hiển thị DA và vùng không hiển thị NDA. Lớp hữu cơ trung gian 30 được bố trí bên trong lớp vô cơ trung gian thứ hai 20. Tức là, mép của lớp hữu cơ trung gian 30 được bố trí phía trong mép của lớp vô cơ trung gian thứ hai 20. Mép của lớp hữu cơ trung gian 30 được bố trí liền kề với biên giữa vùng hiển thị DA và vùng không hiển thị NDA. Do đó, lớp hữu cơ trung gian 30 làm lộ ra một phần của lớp vô cơ trung gian thứ hai 20 ở trong vùng không hiển thị NDA. Lớp hữu cơ trung gian 30 có thể làm lộ ra phần mép của lớp vô cơ trung gian thứ hai 20 ở trong vùng không hiển thị NDA.

Lớp hữu cơ ngoài 30-O được nối với phần nhô thứ hai BNP, được đặt cách xa với lớp hữu cơ trung gian 30, và được bố trí giữa vùng hiển thị DA và vùng để hàn NDA-PD. Lớp hữu cơ ngoài 30-O làm lộ ra một phần của lớp vô cơ trung gian thứ hai 20 ở trong vùng không hiển thị NDA.

Lớp bao vô cơ thứ hai IOL2 chồng lên vùng hiển thị DA và vùng không hiển thị NDA. Như được minh họa trên FIG.9B, lớp bao vô cơ thứ hai IOL2 có thể bao gồm khu vực thứ nhất IOL2-1 chồng lên vùng hiển thị DA và khu vực thứ hai IOL2-2 chồng lên vùng không hiển thị NDA. Khu vực thứ nhất IOL2-1 còn có thể chồng lên vùng không hiển thị NDA, và khu vực thứ hai IOL2-2 có thể không chồng lên vùng hiển thị DA.

Khu vực thứ hai IOL2-2 mỏng hơn khu vực thứ nhất IOL2-1. Ngoài ra, khu vực thứ hai IOL2-2 có độ chặt của màng thấp hơn độ chặt của màng của khu vực thứ nhất IOL2-1. Như được mô tả dưới đây, điều này thực hiện được vì lớp bao vô cơ thứ hai IOL2 được lắng đọng bằng cách sử dụng mặt nạ kiểu mở. Mặc dù không được thể hiện riêng, lớp bao vô cơ thứ nhất IOL1 cũng có thể có khu vực thứ nhất và khu vực thứ hai có độ dày nhỏ hơn độ dày của khu vực thứ nhất. Điều này thực hiện được vì các lớp bao vô cơ thứ nhất IOL1 và thứ hai IOL2 được tạo thành bằng cách sử dụng cùng mặt nạ.

Các hình vẽ từ FIG.10A đến FIG.10C là các hình vẽ minh họa quy trình tạo thành lớp bao màng mỏng TFE trên FIG.8A và FIG.8B.

Như được minh họa trên FIG.10A, quy trình giống nhau được thực hiện trên các vùng ô C-SUB được tạo ra trên lớp nền chủ MS, và mô đun hiển thị DM được tạo thành trên mỗi vùng trong số các vùng ô C-SUB. Sau khi quy trình chế tạo được hoàn thành, lớp nền chủ MS được cắt để chia tách các mô đun hiển thị DM với nhau.

Lớp bao vô cơ thứ nhất IOL1, lớp bao hữu cơ OL, và lớp bao vô cơ thứ hai IOL2, mà được minh họa trên FIG.8A và FIG.8C, được tạo thành một cách liên tiếp. Ở đây, lớp bao hữu cơ OL được tạo thành bằng phương thức phun được mô tả ở trên. Lớp bao vô cơ thứ nhất IOL1 và lớp bao vô cơ thứ hai IOL2 được tạo thành thông qua

quy trình lắng đọng sẽ được mô tả dưới đây. Lớp bao vô cơ thứ hai IOL2 sẽ chủ yếu được mô tả dưới đây.

Như được minh họa trên FIG.10A và FIG.10B, mặt nạ MSK trong đó các khoảng hở M-OP được tạo ra được căn thẳng với lớp nền chủ MS. Mỗi trong số các khoảng hở M-OP có thể tương ứng với vùng hiển thị DA được minh họa trên FIG.9A và FIG.9B. Lớp nền chủ MS mà mặt nạ MSK được căn thẳng với lớp nền này được bố trí trong bể lắng, và sau đó, vật liệu vô cơ được lắng trên lớp nền chủ MS.

Mô đun hiển thị DP-1 trên FIG.10B có kết cấu được tạo thành phụ thuộc vào lớp bộ phận hiển thị DP-OLED của bảng hiển thị DP trên FIG.2. Mặt nạ MSK được đỡ bởi phần nhô thứ hai BNP. Do khe hở được duy trì giữa mặt nạ MSK và mô đun hiển thị DP-1, nên vật liệu vô cơ được lắng đọng trên diện tích lớn hơn diện tích của khoảng hở M-OP. Tức là, vật liệu vô cơ được lắng đọng trên vùng không hiển thị NDA cũng như vùng hiển thị DA. Do đó, lớp bao vô cơ thứ hai IOL2 có kết cấu được minh họa trên FIG.9B được tạo thành.

Như được minh họa trên FIG.10C, do khu vực thứ hai IOL2-2 của lớp bao vô cơ thứ hai IOL2 chồng lên mặt nạ MSK, nên lượng vật liệu vô cơ có thể thấp hơn tương đối. Do đó, khu vực thứ hai IOL2-2 có độ dày TH2 nhỏ hơn độ dày TH1 của khu vực thứ nhất IOL2-1. Độ dày thứ hai TH2 của khu vực thứ hai IOL2-2 có thể giảm dần theo hướng ra xa khỏi khu vực thứ nhất IOL2-1. Tức là, độ dày thứ hai TH2 của khu vực thứ hai IOL2-2 trở nên nhỏ hơn khi khoảng cách tới khu vực thứ nhất IOL2-1 tăng lên. Ngoài ra, khu vực thứ hai IOL2-2 có độ chặt thấp hơn độ chặt của khu vực thứ nhất IOL2-1. Điều này thực hiện được vì các khí hóa tro được sử dụng để loại bỏ các phần dư hữu cơ trước khi lớp bao vô cơ được lắng đọng tồn tại xung quanh mặt nạ MSK để hạn chế sự lắng đọng.

Khu vực thứ hai IOL2-2 có độ dày mỏng và độ chặt của màng nhỏ hơn có thể có lực ghép nối tương đối yếu đối với lớp dưới khi so với khu vực thứ nhất IOL2-1. Cụ thể, khi lớp dưới là lớp hữu cơ, thì hơi ẩm có thể được thâm nhập thông qua mặt phân cách giữa lớp vô cơ và lớp hữu cơ, và do đó, lớp vô cơ có thể bị phân lớp. Do lớp hữu cơ trung gian 30 hoặc lớp xác định điểm ảnh PDL, lớp này là lớp vô cơ, được bố trí

trên phần dưới của lớp bao vô cơ thứ nhất IOL1, nên lớp bao vô cơ thứ hai IOL2 có thể bị phân lớp dễ dàng hơn.

Theo phương án làm ví dụ của sáng chế, để ngăn lớp vô cơ từ không bị phân lớp, lớp cảm ứng vô cơ tiếp xúc với lớp vô cơ trung gian thứ hai 20 được làm lộ ra bởi lớp hữu cơ trung gian 30 ở trong vùng không hiển thị NDA. Sau đây, điều này sẽ được mô tả chi tiết hơn dựa vào FIG.11A và FIG.11B.

FIG.11A và FIG.11B là các hình chiếu bằng so sánh mô đun hiển thị DM theo phương án làm ví dụ của sáng chế với mô đun hiển thị DM-S theo ví dụ so sánh.

Theo phương án làm ví dụ trên FIG.11A, lớp cảm ứng vô cơ TS-IL1 tiếp xúc với lớp vô cơ trung gian thứ hai 20 được làm lộ ra bởi lớp hữu cơ trung gian 30 ở trong vùng không hiển thị NDA. Vùng góc AA của lớp bao vô cơ thứ hai IOL2 được thể hiện bằng cách đường nét đứt. Lớp bao vô cơ thứ hai IOL2 tiếp xúc với lớp cảm ứng vô cơ TS-IL1 ở vùng góc AA. Do lớp cảm ứng vô cơ TS-IL1 tiếp xúc với lớp vô cơ trung gian thứ hai 20 ở vùng góc AA, nên lớp bao vô cơ thứ hai IOL2 được bố trí giữa lớp cảm ứng vô cơ TS-IL1 và lớp vô cơ trung gian thứ hai 20 có thể được bao kín để chặn đường thâm nhập của hơi ẩm được thể hiện bằng mũi tên.

Ngoài ra, lớp cảm ứng vô cơ TS-IL1 tiếp xúc với lớp vô cơ trung gian thứ hai 20 dọc theo mép của vùng hiển thị DA. Lớp bao vô cơ thứ hai IOL2 được bao kín dọc theo mép của vùng hiển thị DA. Lớp cảm ứng vô cơ TS-IL1 và lớp vô cơ trung gian thứ hai 20 tiếp xúc với nhau ở trong vùng đế hàn NDA-PD.

Mép của lớp cảm ứng vô cơ TS-IL1 có thể được bố trí phía trong mép của lớp vô cơ trung gian thứ hai 20. Mép của lớp hữu cơ ngoài 30-O được bố trí phía trong mép của lớp cảm ứng vô cơ TS-IL1. Lớp cảm ứng vô cơ TS-IL1 có thể tiếp xúc với một phần của lớp vô cơ trung gian thứ hai 20 được làm lộ ra từ lớp hữu cơ ngoài 30-O ở trong vùng không hiển thị NDA. Lớp vô cơ trung gian thứ hai 20 và lớp cảm ứng vô cơ TS-IL1 có thể tiếp xúc với nhau trên vùng đế hàn NDA-PD.

Theo ví dụ so sánh trên FIG.11B, lớp hữu cơ trung gian 30 về cơ bản có cùng hình dạng với lớp vô cơ trung gian thứ hai 20 trên hình chiếu bằng. Do lớp cảm ứng

vô cơ TS-IL1 được bố trí trên lớp hữu cơ trung gian 30, nên lớp cảm ứng vô cơ TS-IL1 không tiếp xúc với lớp vô cơ trung gian thứ hai 20. Hơi ẩm được thâm nhập theo hướng mũi tên làm phân lớp lớp bao vô cơ. Cụ thể, khu vực thứ hai của lớp bao vô cơ có độ chặt của màng nhỏ hơn có thể bị phân lớp.

Theo phương án làm ví dụ, các khuyết tật do hơi ẩm có thể được giảm xuống khi so với mô đun hiển thị DM-S theo ví dụ so sánh. Như được mô tả ở trên, điều này thực hiện được vì bảng hiển thị DP bao gồm lớp hữu cơ được tạo hình mẫu, và lớp vô cơ của lớp cảm biến chạm TS tiếp xúc với phần lộ ra của lớp vô cơ của bảng hiển thị DP.

FIG.12A và FIG.12B là các hình vẽ phối cảnh của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.13 là hình chiếu bằng của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.14 là hình vẽ mặt cắt ngang của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế được cắt dọc theo đường VI-VI' trên FIG.13. Sau đây, các phần mô tả chi tiết về thành phần giống như được mô tả với tham chiếu đến các hình vẽ từ FIG.1 đến FIG.11B sẽ được lược bỏ.

Như được minh họa trên FIG.12A và FIG.12B, mô đun hiển thị DM bao gồm vùng không uốn thứ nhất NBA1, vùng không uốn thứ hai NBA2 được đặt cách xa với vùng không uốn thứ nhất NBA1 theo hướng thứ nhất DR1, và vùng uốn BA được tạo ra giữa vùng không uốn thứ nhất NBA1 và vùng không uốn thứ hai NBA2. Vùng hiển thị DA có thể được bao gồm trong vùng không uốn thứ nhất NBA1. Các phần của vùng không hiển thị NDA lần lượt tương ứng với vùng không uốn thứ hai NBA2 và vùng uốn BA, và một phần của vùng không hiển thị NDA, mà liền kề với vùng hiển thị DA, được bao gồm trong vùng không uốn thứ nhất NBA1.

Vùng uốn BA có thể được uốn sao cho đường tâm uốn BX được xác định dọc theo hướng thứ hai DR2 vuông góc với hướng thứ nhất DR1. Vùng không uốn thứ hai NBA2 hướng về phía vùng không uốn thứ nhất NBA1. Mỗi vùng trong số vùng uốn BA và vùng không uốn thứ hai NBA2 có thể có chiều rộng theo hướng thứ hai DR2 nhỏ hơn chiều rộng của vùng không uốn thứ nhất NBA1. Mặc dù không được thể hiện

riêng, mô đun hiển thị DM trên FIG.1 cũng có thể bao gồm vùng uốn tương ứng với vùng uốn BA.

Như được minh họa trên FIG.13, mặc dù vùng uốn BA được tạo ra, nhưng cấu trúc phẳng giống như cấu trúc trên FIG.11A có thể được tạo ra. Do đó, đường thâm nhập của hơi ẩm như được thể hiện bằng mũi tên trên FIG.11A có thể bị chặn. Điều này thực hiện được vì lớp cảm ứng vô cơ TS-IL1 tiếp xúc với một phần của lớp vô cơ trung gian thứ hai 20 được làm lộ ra từ lớp hữu cơ của bảng hiển thị DP ở trong vùng không hiển thị NDA.

Như được minh họa trên FIG.14, rãnh GRV qua đó vùng không hiển thị NDA của lớp đế SUB được uốn có thể được tạo ra trong mỗi lớp trong số lớp đệm BFL và các lớp vô cơ trung gian 10 và 20. Hình mẫu hữu cơ giả DOP có thể được bố trí bên trong rãnh GRV. Do lớp vô cơ được loại bỏ khỏi vùng uốn BA, ứng suất của vùng uốn BA có thể được giảm xuống, và do đó các vết nứt của các lớp vô cơ trung gian 10 và 20 có thể được ngăn không xảy ra.

FIG.15 là hình vẽ phối cảnh của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.16 là hình chiếu bằng của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế. FIG.17 là hình vẽ mặt cắt ngang của mô đun hiển thị DM theo phương án làm ví dụ của sáng chế được cắt dọc theo đường VII-VII' trên FIG.16. Sau đây, các phần mô tả chi tiết về thành phần giống như thành phần được mô tả với tham chiếu đến các hình vẽ từ FIG.1 đến FIG.13 sẽ được lược bỏ.

Như được minh họa trên FIG.15 và FIG.16, mô đun hiển thị DM có thể bao gồm vùng không uốn thứ nhất NBA1, vùng không uốn thứ hai NBA2, vùng uốn thứ nhất BA1, vùng uốn thứ hai BA2, và vùng uốn thứ ba BA3. Mô đun hiển thị DM còn có thể bao gồm vùng uốn thứ hai BA2 và vùng uốn thứ ba BA3 khi so với mô đun hiển thị DM trên FIG.12A và FIG.12B.

Vùng uốn thứ hai BA2 và vùng uốn thứ ba BA3 được đặt cách xa nhau theo hướng thứ hai DR2 với vùng không uốn thứ nhất NBA1 ở giữa. Mỗi vùng trong số vùng uốn thứ hai BA2 và vùng uốn thứ ba BA3 có thể có bán kính cong lớn hơn bán

kính cong của vùng uốn thứ nhất BA1. Điểm ảnh PX (xem FIG.3) có thể được bố trí trên một phần của mỗi vùng trong số vùng uốn thứ hai BA2 và thứ ba BA3.

Như được minh họa trên FIG.16 và FIG.17, các đường bằng vật liệu vô cơ DM-CP được bố trí bên ngoài mép của lớp hữu cơ trung gian 30 và kéo dài dọc theo mép của lớp hữu cơ trung gian 30 có thể được bố trí trên vùng uốn thứ hai BA2 và thứ ba BA3.

Các đường bằng vật liệu vô cơ DM-CP có thể được đặt cách xa nhau theo hướng thứ hai DR2 và kéo dài theo hướng thứ nhất DR1. Mỗi đường trong số các đường bằng vật liệu vô cơ DM-CP có thể bao gồm lớp thứ nhất DM-C1 và lớp thứ hai DM-C2. Lớp thứ hai DM-C2 có thể có cùng độ dày với lớp vô cơ trung gian thứ nhất 10 và chứa cùng vật liệu với lớp vô cơ trung gian thứ nhất 10. Lớp thứ nhất DM-C1 có thể có cùng độ dày với lớp vô cơ trung gian thứ hai 20 và chứa cùng vật liệu với lớp vô cơ trung gian thứ hai 20.

Lớp cảm ứng vô cơ TS-IL1 có thể được đặt cách xa các đường bằng vật liệu vô cơ DM-CP. Lớp cảm ứng hữu cơ TS-IL2 có thể chồng lên các đường bằng vật liệu vô cơ DM-CP. Lớp cảm ứng hữu cơ TS-IL2 có thể tiếp xúc với các đường bằng vật liệu vô cơ DM-CP. Lớp cảm ứng hữu cơ TS-IL2 có thể tiếp xúc với lớp đệm BFL được bố trí dưới các đường bằng vật liệu vô cơ DM-CP.

Khi va chạm bên ngoài được tác động lên mép của mô đun hiển thị DM, thì các đường bằng vật liệu vô cơ DM-CP có thể bị gãy để hấp thụ va chạm. Lớp cảm ứng hữu cơ TS-IL2 có thể ngăn sự phát sinh của các vết nứt trên các đường bằng vật liệu vô cơ DM-CP và ngăn không cho các vết nứt bị lan rộng dẫn đến sự phát sinh các vết nứt trên các thành phần khác.

Như được mô tả ở trên, mặc dù lớp bao bao vô cơ gồm khu vực thứ hai có độ chặt của màng thấp, nhưng lớp bao vô cơ có thể không bị phân lớp. Điều này thực hiện được vì lớp vô cơ của lớp cảm biến chạm được lắng đọng trực tiếp trên lớp vô cơ của bảng hiển thị để ép lớp bao vô cơ giữa các lớp vô cơ. Ngoài ra, lớp vô cơ của lớp

cảm biến chạm có thể được lắng đọng trực tiếp trên lớp vô cơ của bảng hiển thị để chặn đường thấm thấu hơi ẩm.

Mặc dù các phương án làm ví dụ và các phương án thực hiện nhất định đã được mô tả trong bản mô tả này, các phương án và các cải biến khác sẽ rõ ràng nhờ phần mô tả này. Theo đó, sáng chế không bị giới hạn ở các phương án này, mà ở phạm vi rộng hơn của bộ yêu cầu bảo hộ được trình bày và các cải biến rõ ràng khác và các cải tiến tương đương.

YÊU CẦU BẢO HỘ

1. Mô đun hiển thị bao gồm:

lớp đế bao gồm vùng hiển thị và vùng không hiển thị được bố trí bên ngoài vùng hiển thị;

lớp bộ phận mạch bao gồm lớp vô cơ trung gian chồng lên vùng hiển thị và vùng không hiển thị, lớp hữu cơ trung gian được bố trí trên lớp vô cơ trung gian để làm lộ ra một phần lớp vô cơ trung gian ở trong vùng không hiển thị trong hình chiếu bằng, và bộ phận mạch, lớp bộ phận mạch này được bố trí trên lớp đế;

lớp bộ phận hiển thị được bố trí trên lớp bộ phận mạch và bao gồm các bộ phận hiển thị được bố trí trên vùng hiển thị;

lớp bao màng mỏng được bố trí trên lớp bộ phận hiển thị và bao gồm lớp bao vô cơ thứ nhất, lớp bao hữu cơ trên lớp bao vô cơ thứ nhất, và lớp bao vô cơ thứ hai trên lớp bao hữu cơ, ít nhất một trong số lớp bao vô cơ thứ nhất và lớp bao vô cơ thứ hai bao gồm khu vực thứ nhất chồng lên vùng hiển thị và khu vực thứ hai chồng lên vùng không hiển thị và có độ dày nhỏ hơn độ dày của khu vực thứ nhất; và độ chặt của màng thấp hơn độ chặt của màng của khu vực thứ nhất; và

lớp cảm biến chạm bao gồm các điện cực cảm ứng và lớp cảm ứng vô cơ chồng lên vùng hiển thị và vùng không hiển thị và tiếp xúc với một phần lớp vô cơ trung gian được làm lộ ra bởi lớp hữu cơ trung gian, lớp cảm biến chạm được bố trí trên lớp bao màng mỏng.

2. Mô đun hiển thị theo điểm 1, trong đó mép của lớp hữu cơ trung gian được bố trí phía trong mép của lớp vô cơ trung gian trên bề mặt trên cùng của lớp đế.

3. Mô đun hiển thị theo điểm 1, trong đó độ dày của khu vực thứ hai trở nên nhỏ hơn khi khoảng cách tới khu vực thứ nhất tăng lên.

4. Mô đun hiển thị theo điểm 1, mô đun hiển thị này còn bao gồm phần nhô thứ nhất được bố trí bên ngoài mép của lớp hữu cơ trung gian và kéo dài dọc theo mép của lớp hữu cơ trung gian.

5. Mô đun hiển thị theo điểm 4, trong đó phần nhô thứ nhất bao quanh mép của lớp hữu cơ trung gian.

6. Mô đun hiển thị theo điểm 4, trong đó bộ phận mạch bao gồm các đường tín hiệu được nối điện với các bộ phận hiển thị và các đế hàn tín hiệu được nối với các đầu của các đường tín hiệu, và

các đế hàn tín hiệu được căn thẳng trong vùng không hiển thị.

7. Mô đun hiển thị theo điểm 6, trong đó một phần của phần nhô thứ nhất song song với các đế hàn tín hiệu được căn thẳng, và

mô đun hiển thị còn bao gồm phần nhô thứ hai được bố trí giữa một phần của phần nhô thứ nhất và các đế hàn tín hiệu và song song với một phần của phần nhô thứ nhất.

8. Mô đun hiển thị theo điểm 7, trong đó phần nhô thứ nhất và phần nhô thứ hai được bố trí trên lớp vô cơ trung gian, và phần nhô thứ hai có chiều cao lớn hơn chiều cao của phần nhô thứ nhất.

9. Mô đun hiển thị theo điểm 7, trong đó lớp bao vô cơ thứ nhất chồng lên phần nhô thứ nhất và phần nhô thứ hai.

10. Mô đun hiển thị theo điểm 7, mô đun hiển thị này còn bao gồm lớp hữu cơ ngoài được nối với phần nhô thứ hai, được đặt cách xa với lớp hữu cơ trung gian, và được bố trí giữa vùng hiển thị và các đế hàn tín hiệu được căn thẳng.

11. Mô đun hiển thị theo điểm 10, trong đó mép của lớp hữu cơ ngoài được bố trí phía trong mép của lớp cảm ứng vô cơ, và

mép của lớp cảm ứng vô cơ được bố trí phía trong mép của lớp vô cơ trung gian.

12. Mô đun hiển thị theo điểm 10, trong đó một phần của lớp bao vô cơ thứ nhất, mà không chồng lên lớp hữu cơ ngoài, được bố trí giữa lớp vô cơ trung gian và lớp cảm ứng vô cơ, và

phần của lớp bao vô cơ thứ nhất, không chồng lên lớp hữu cơ ngoài, tiếp xúc với lớp vô cơ trung gian và lớp cảm ứng vô cơ.

13. Mô đun hiển thị theo điểm 1, trong đó vùng không hiển thị bao gồm vùng không uốn thứ nhất, vùng không uốn thứ hai được đặt cách xa với vùng không uốn thứ nhất theo hướng thứ nhất, và vùng uốn được tạo ra giữa vùng không uốn thứ nhất và vùng không uốn thứ hai, và

vùng uốn này được uốn sao cho đường tâm uốn được xác định theo hướng thứ hai vuông góc với hướng thứ nhất.

14. Mô đun hiển thị theo điểm 1, trong đó lớp vô cơ trung gian có rãnh qua đó một phần của vùng không hiển thị của lớp để được làm lộ ra, và

hình mẫu hữu cơ giả được bố trí bên trong rãnh.

15. Mô đun hiển thị theo điểm 1, mô đun hiển thị này còn bao gồm các đường bằng vật liệu vô cơ được bố trí bên ngoài mép của lớp vô cơ trung gian để kéo dài dọc theo mép của lớp vô cơ trung gian.

16. Mô đun hiển thị theo điểm 15, trong đó lớp cảm ứng vô cơ được đặt cách xa với các đường bằng vật liệu vô cơ.

17. Mô đun hiển thị theo điểm 15, trong đó lớp cảm biến chạm còn bao gồm lớp cảm ứng hữu cơ được bố trí trên lớp cảm ứng vô cơ để che phủ các điện cực cảm ứng.

18. Mô đun hiển thị theo điểm 17, trong đó lớp cảm ứng hữu cơ chồng lên các đường bằng vật liệu vô cơ.

FIG. 1

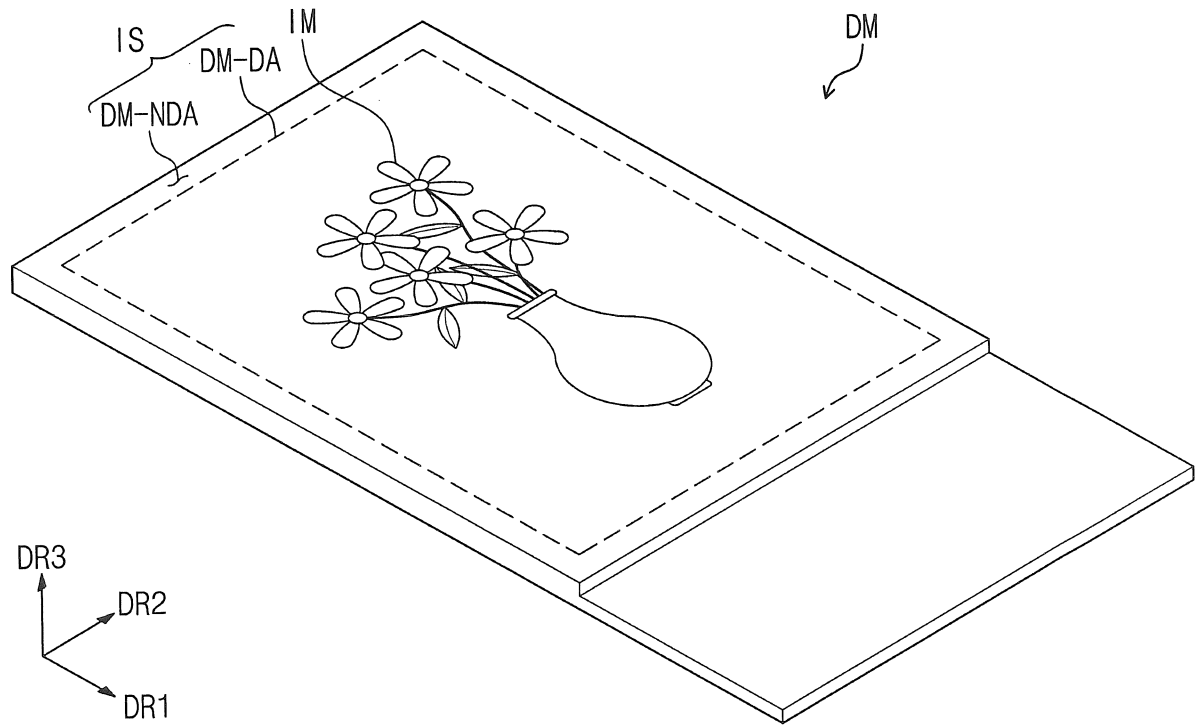


FIG. 2

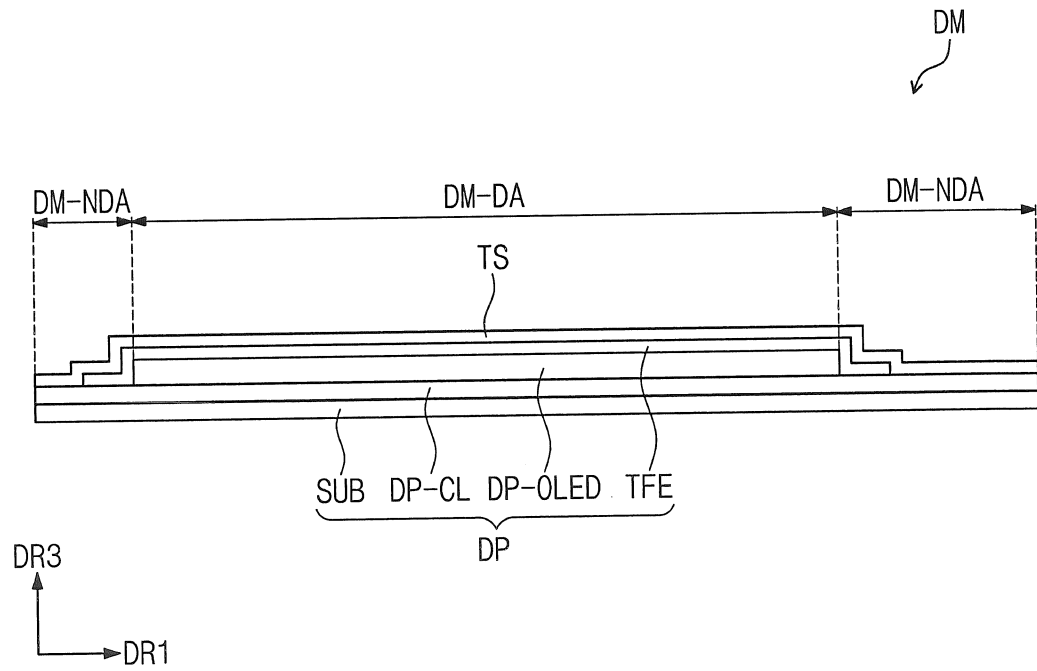


FIG. 3

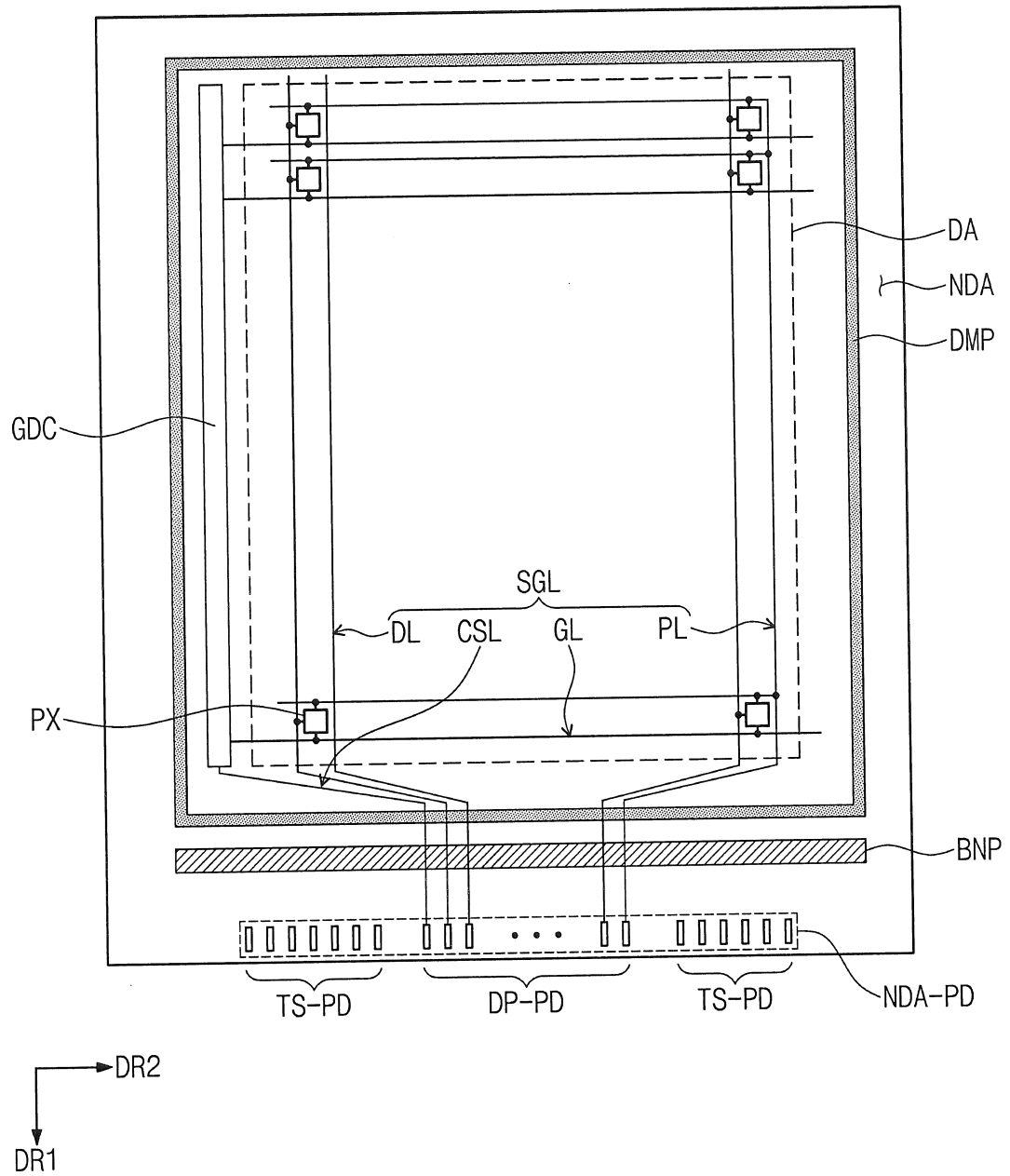


FIG. 4

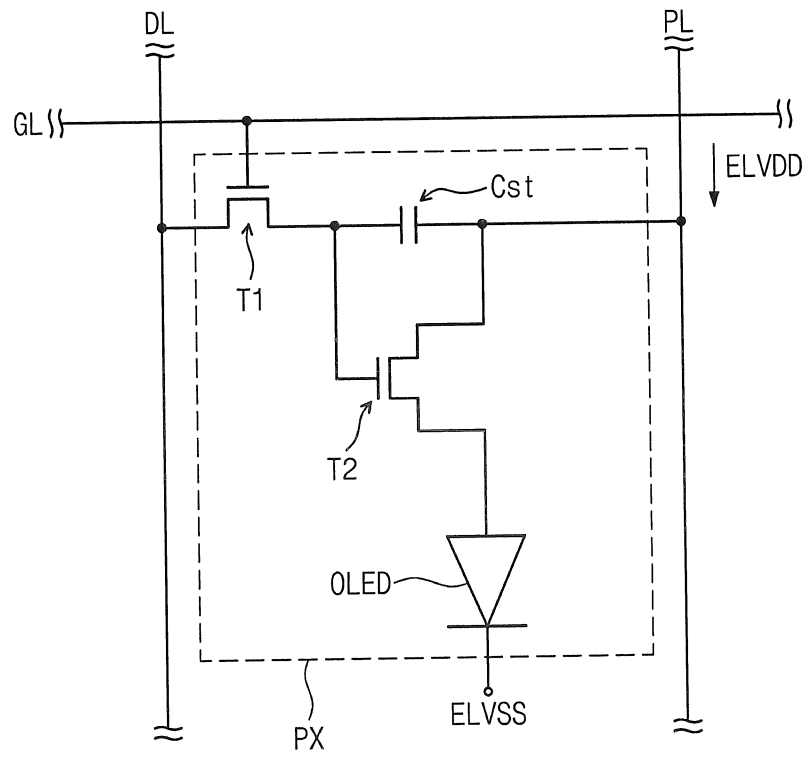


FIG. 5

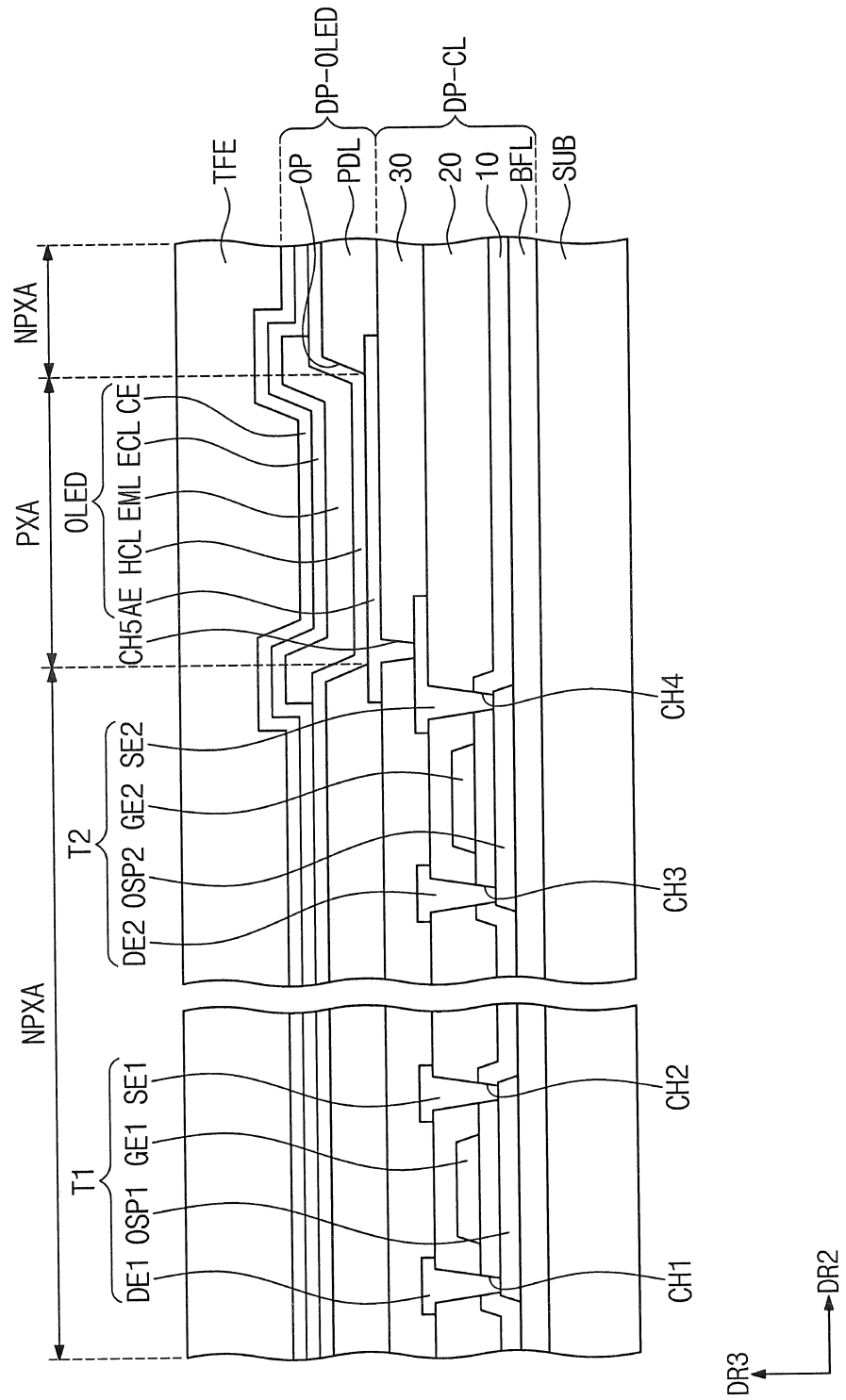


FIG. 6A

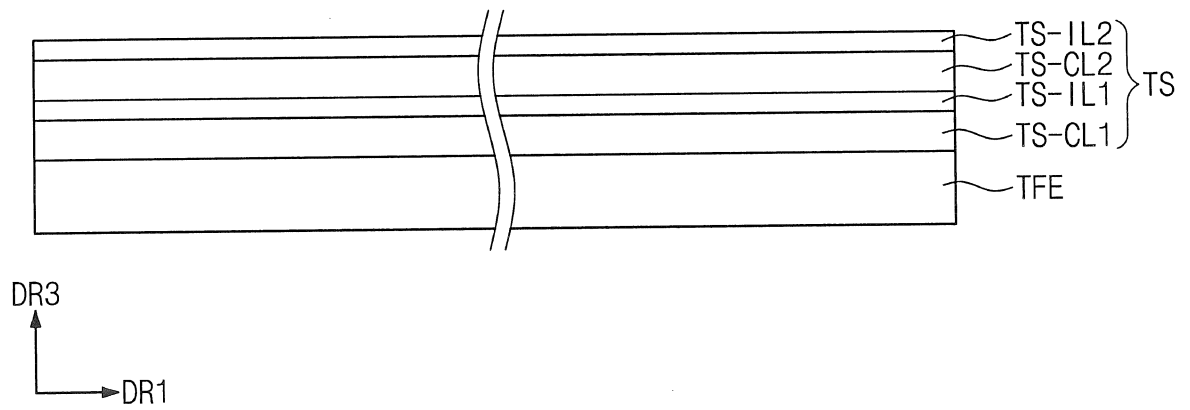


FIG. 6B

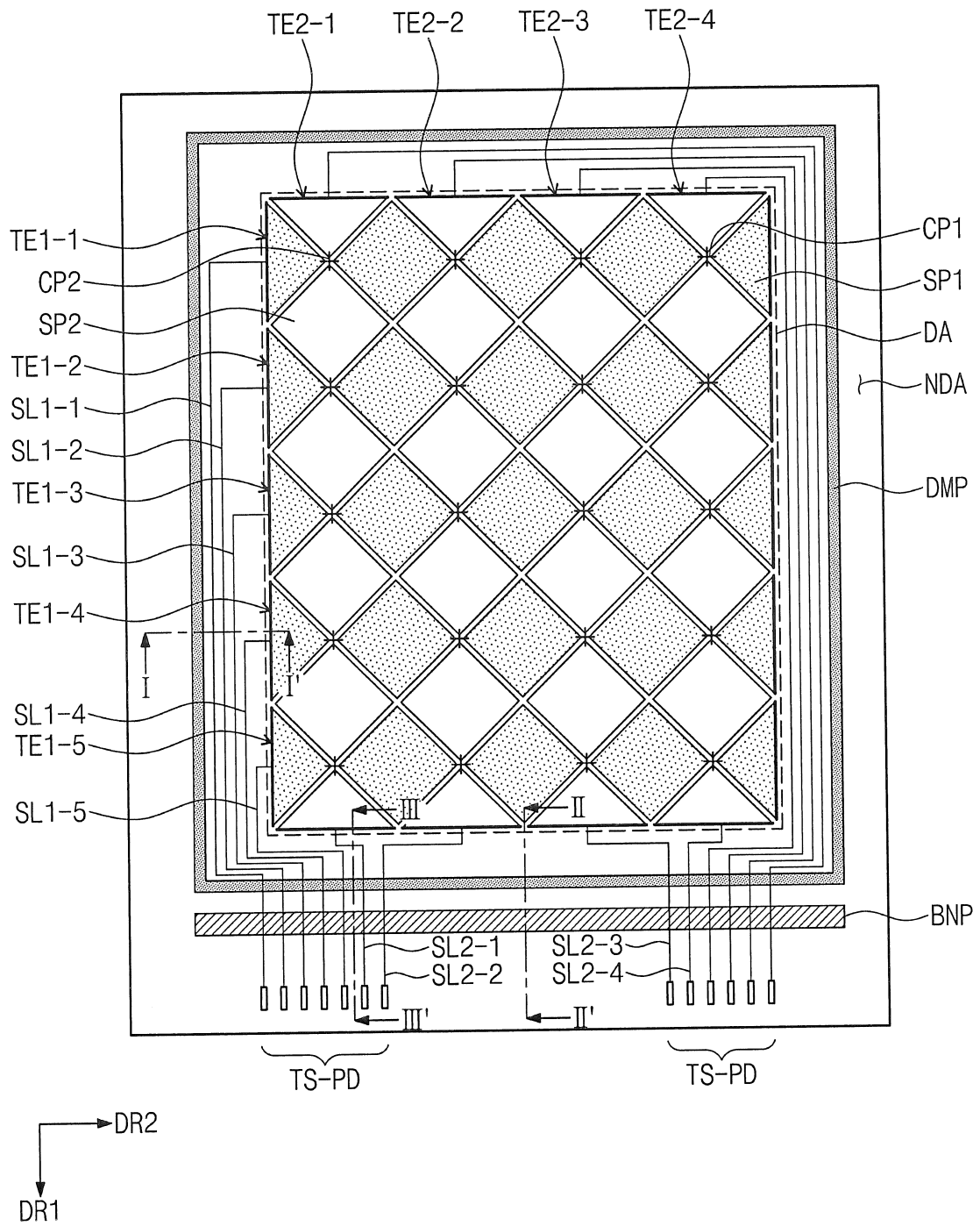


FIG. 7A

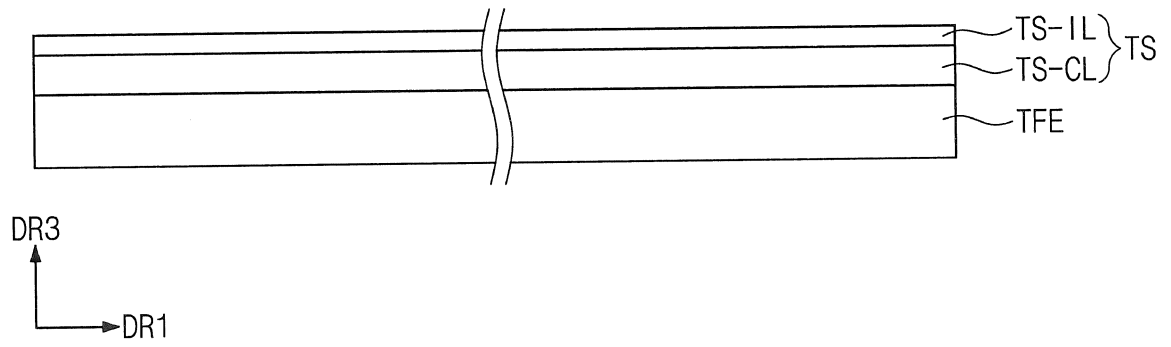


FIG. 7B

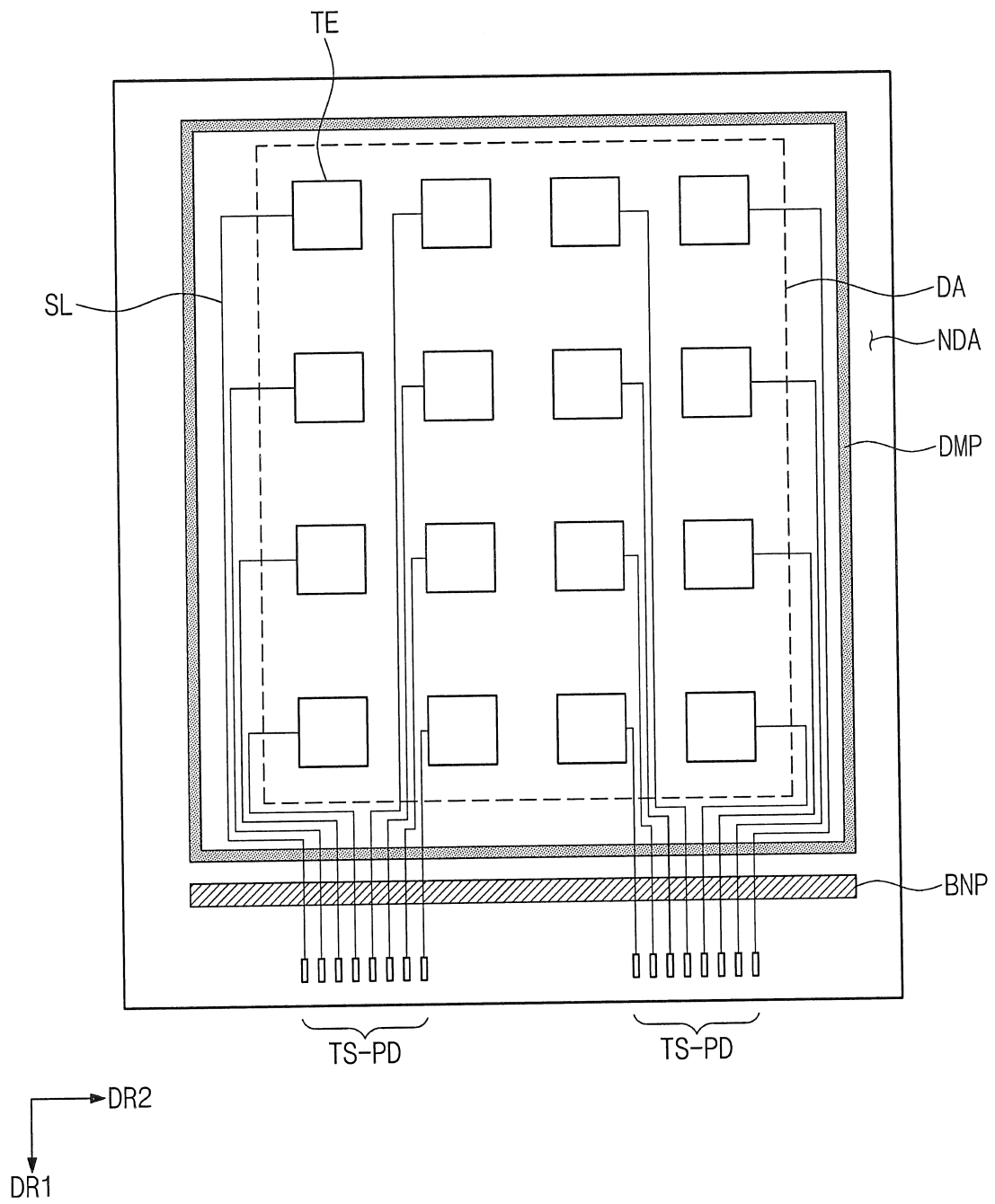


FIG. 8A

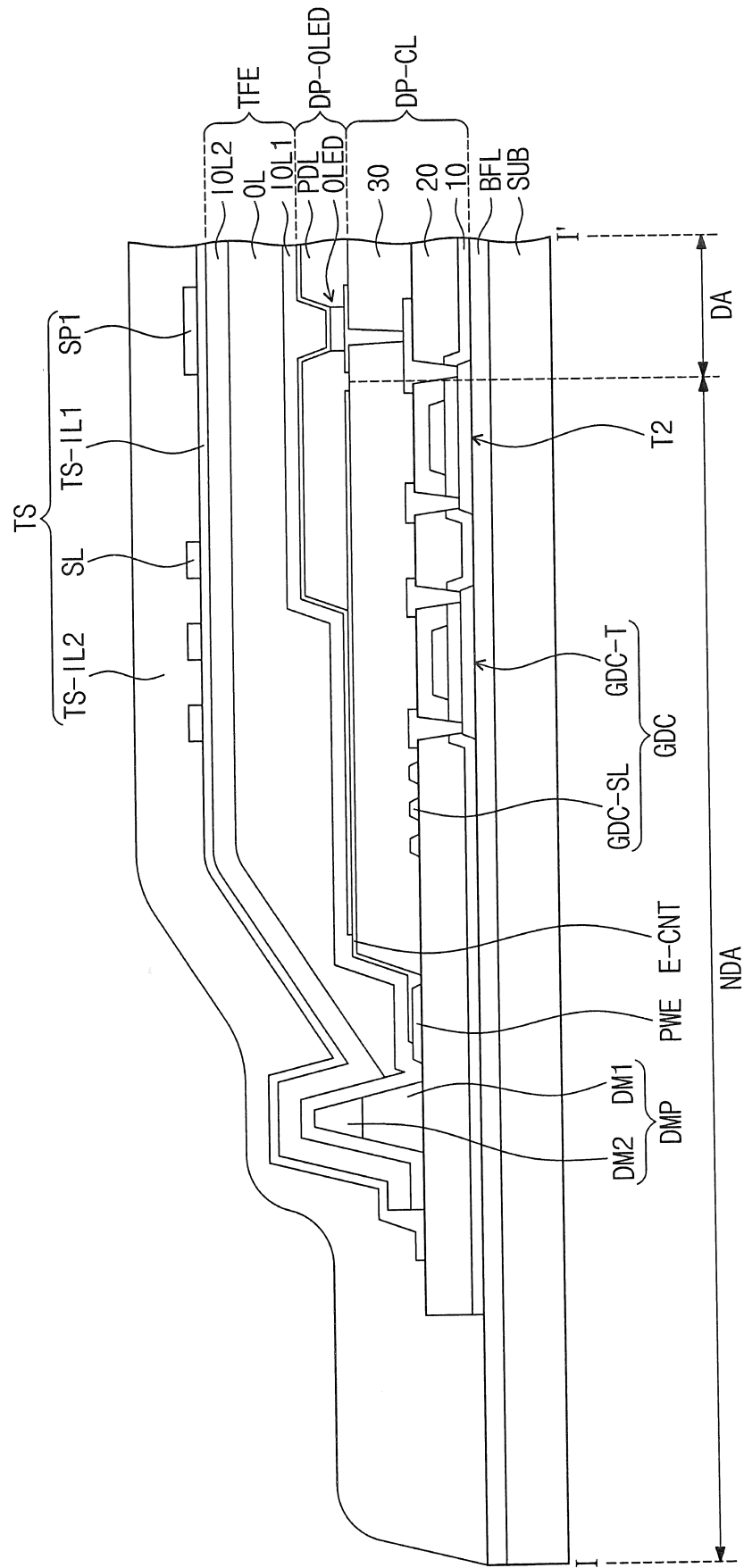


FIG. 8B

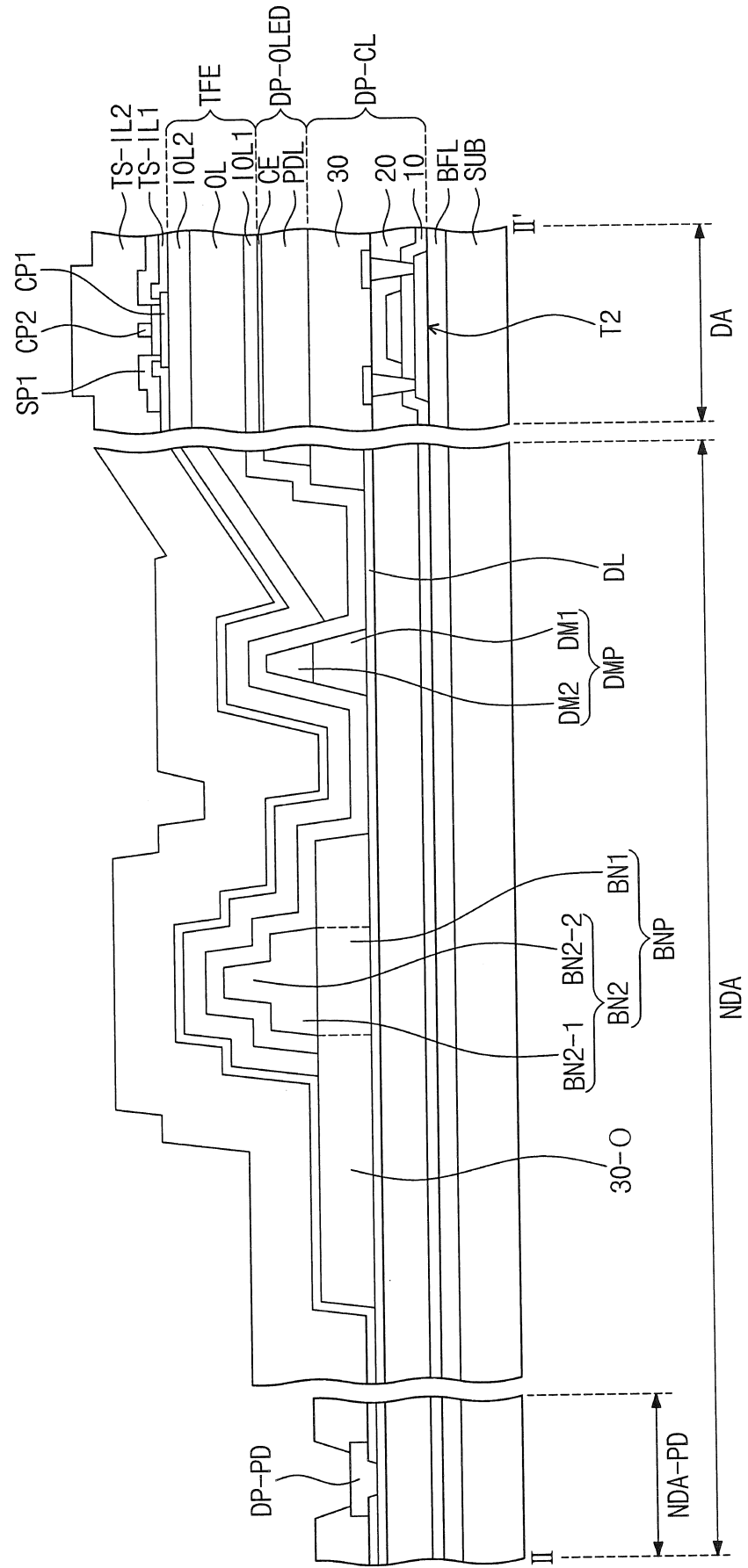


FIG. 8C

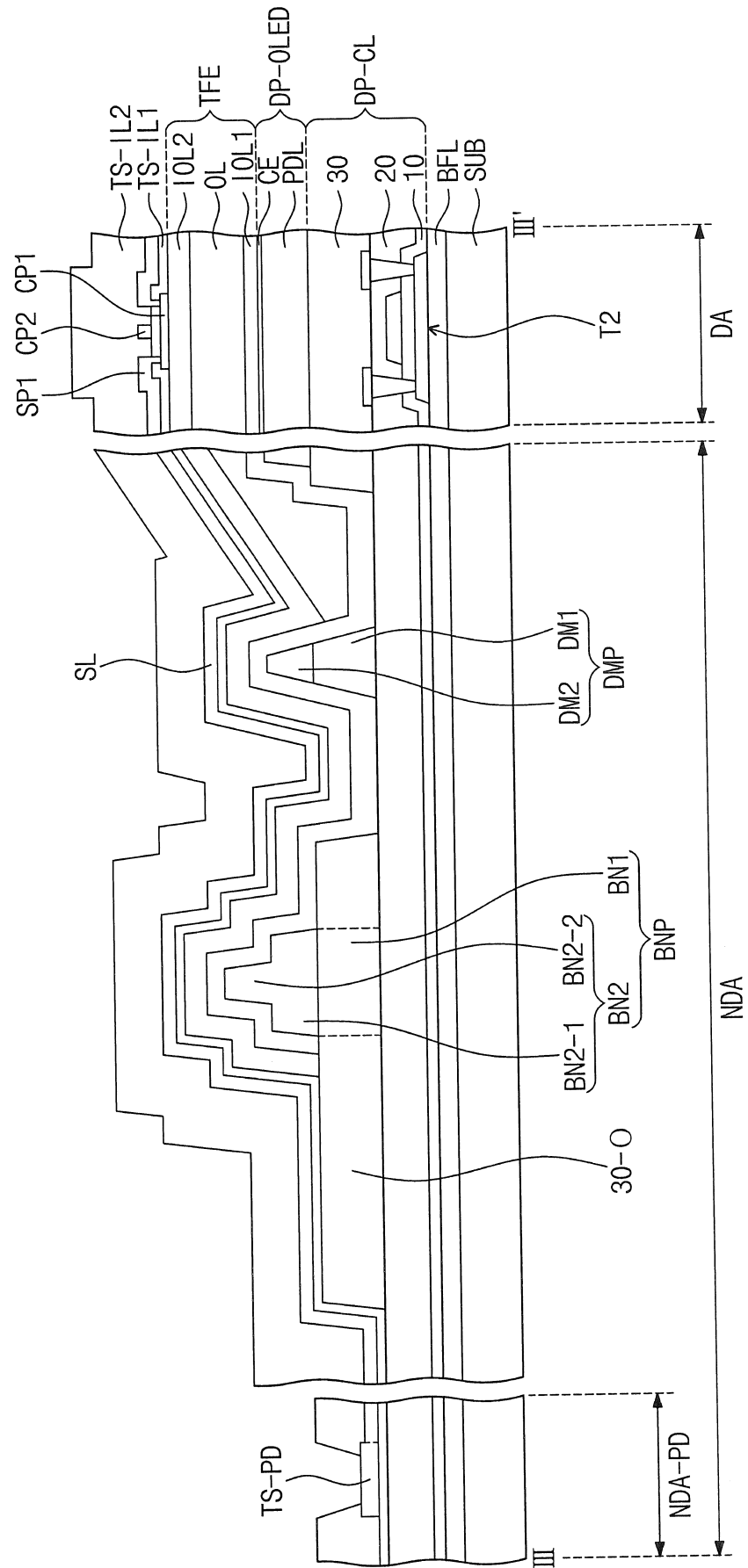


FIG. 9A

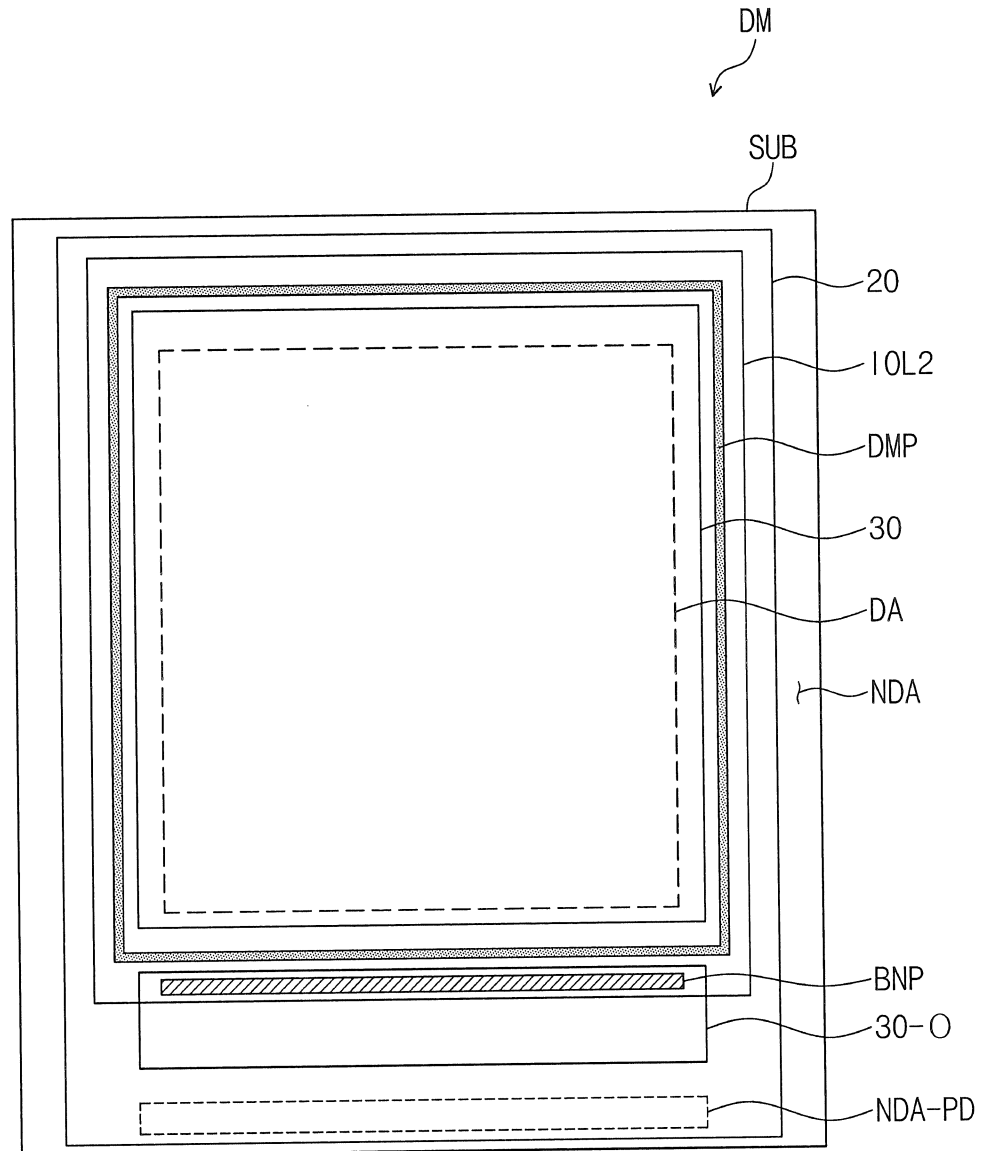


FIG. 9B

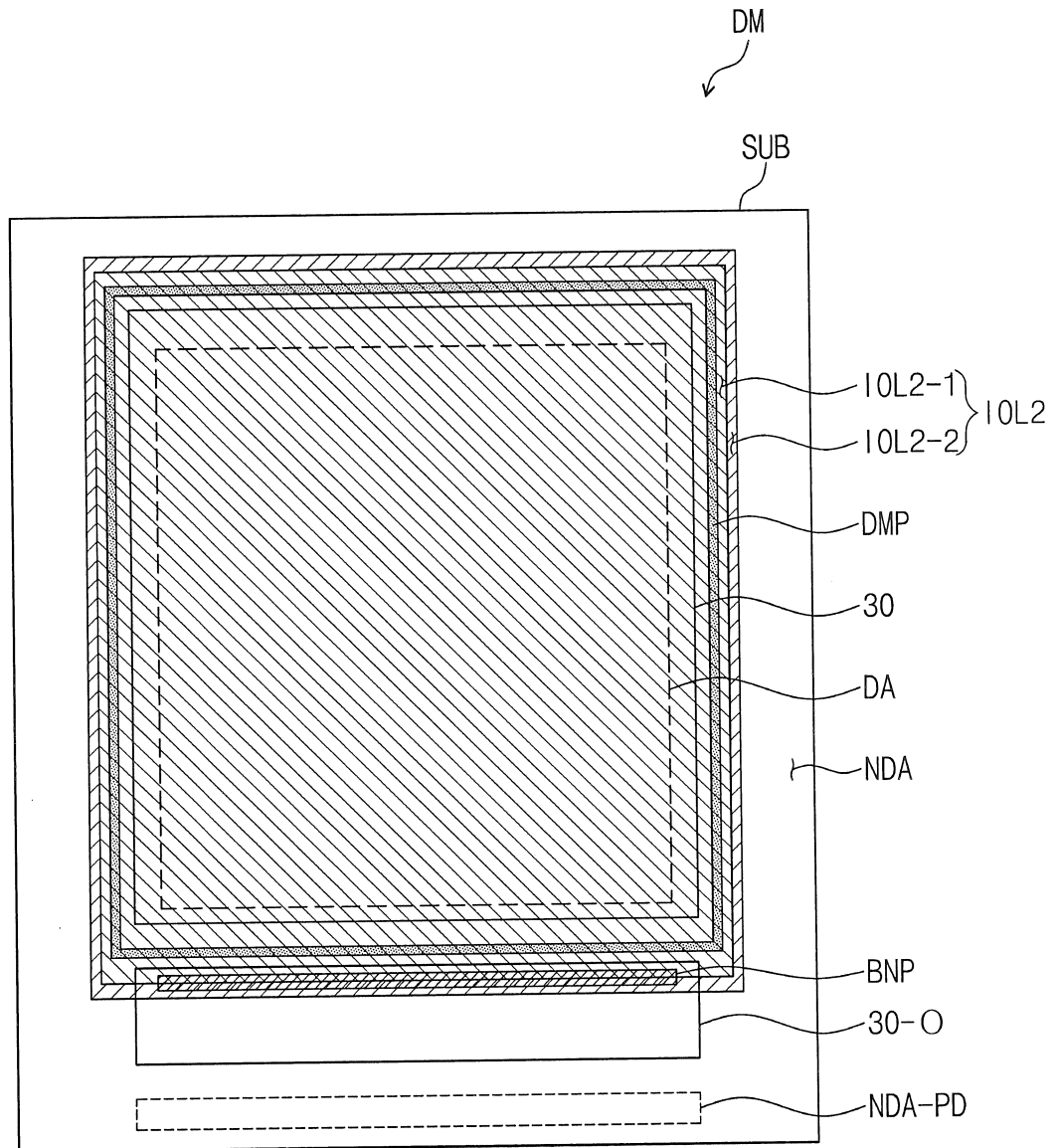


FIG. 10A

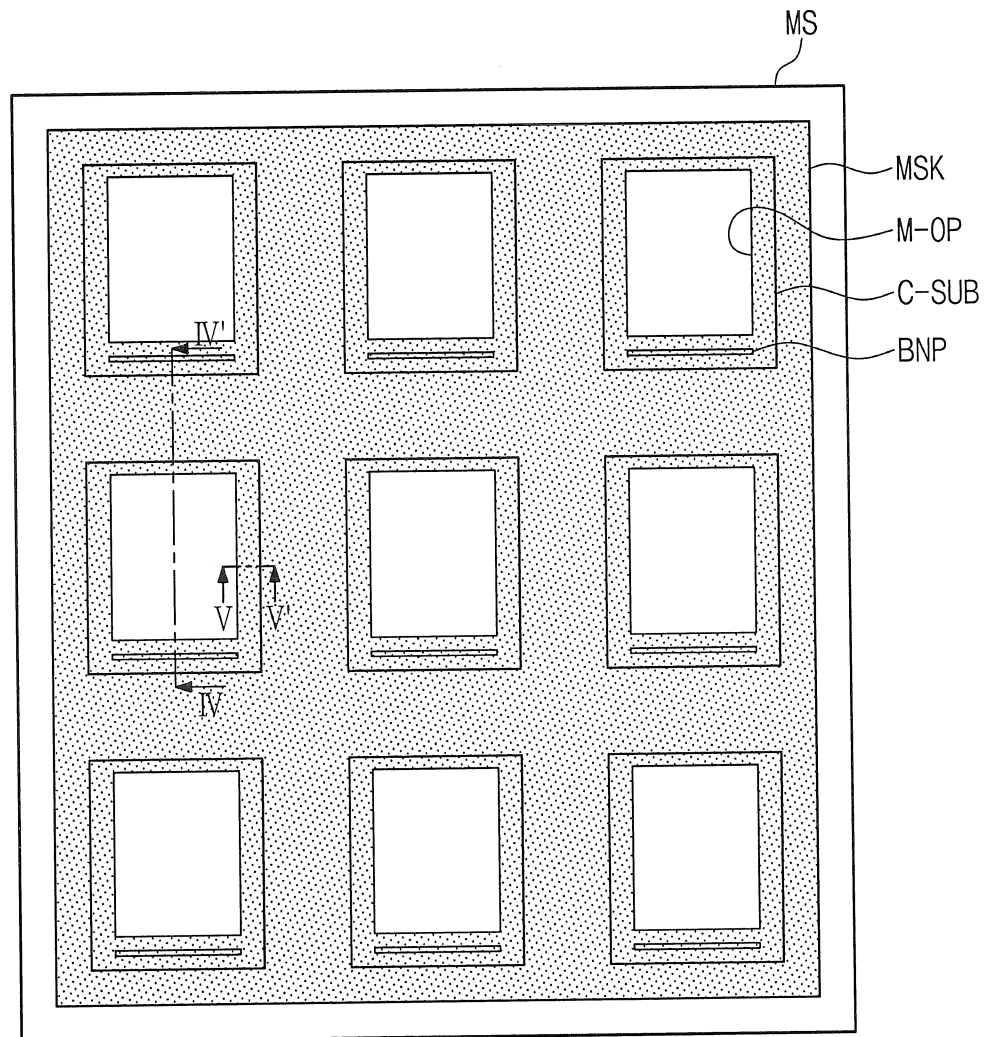


FIG. 10B

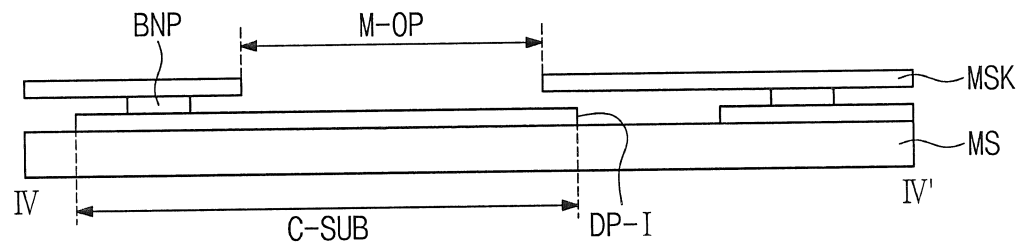


FIG. 10C

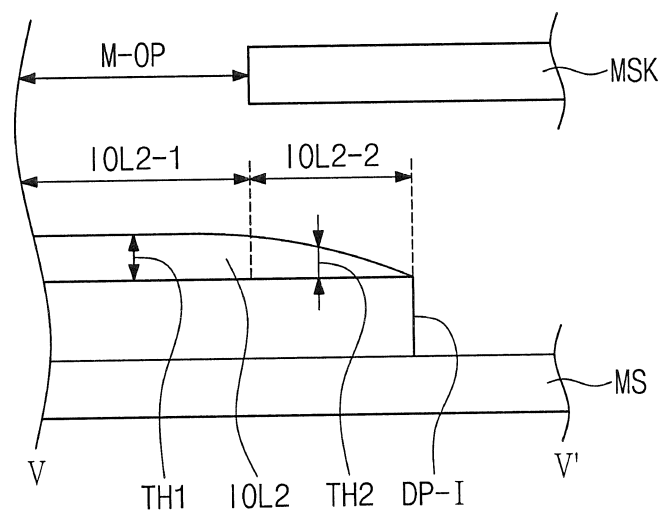


FIG. 11A

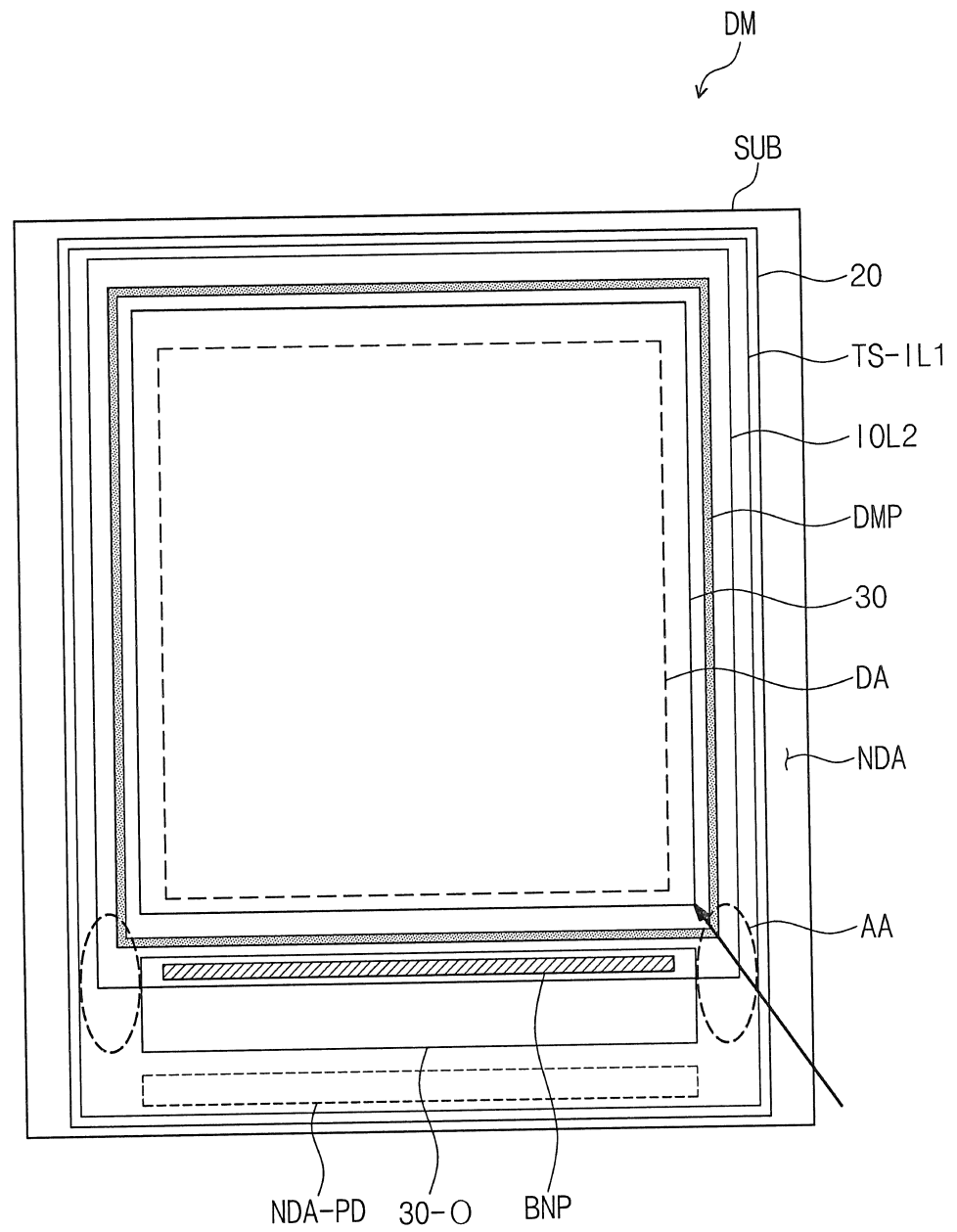


FIG. 11B

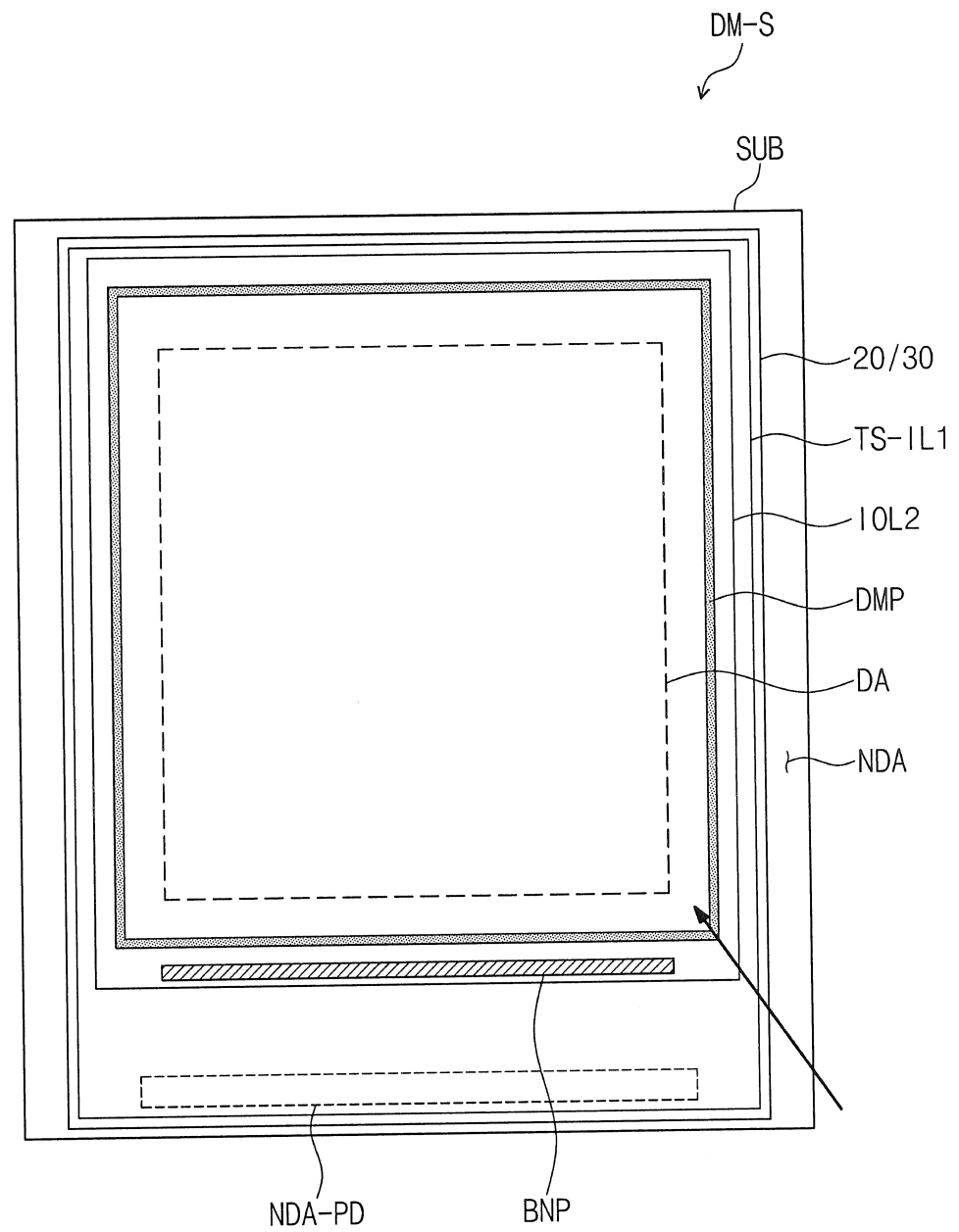


FIG. 12A

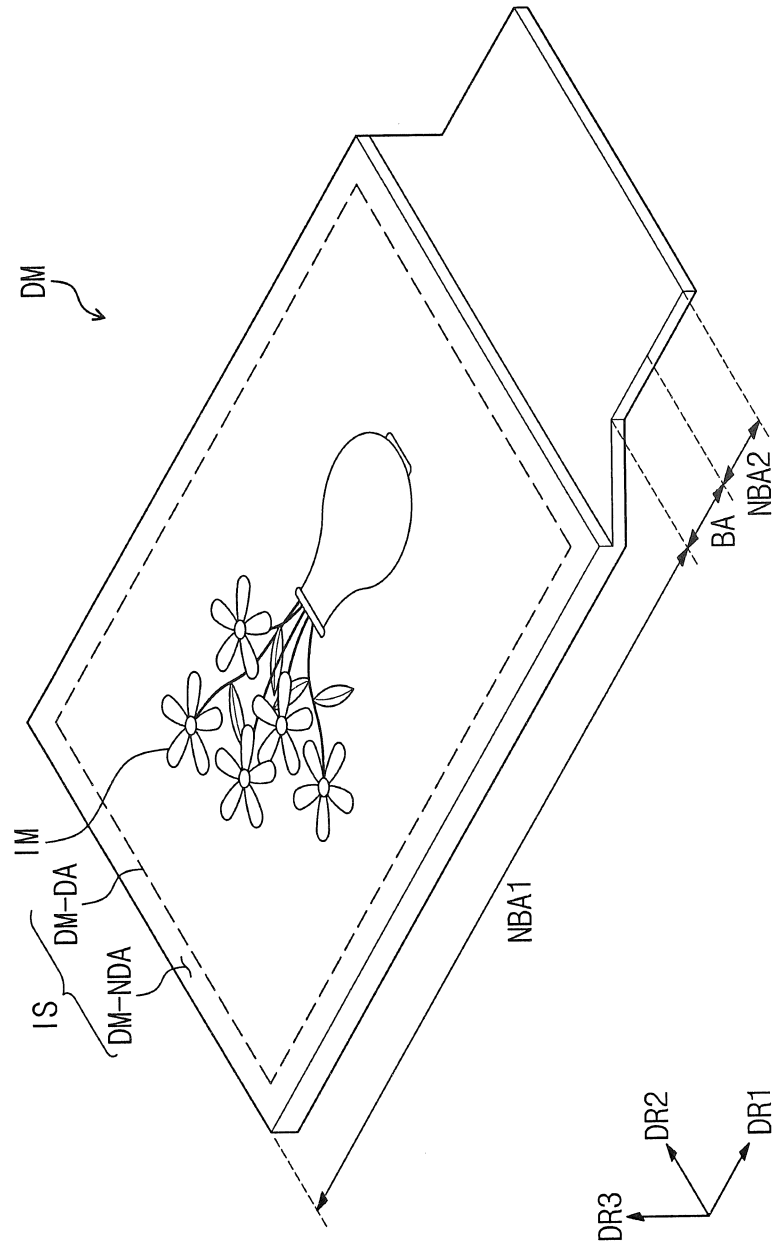


FIG. 12B

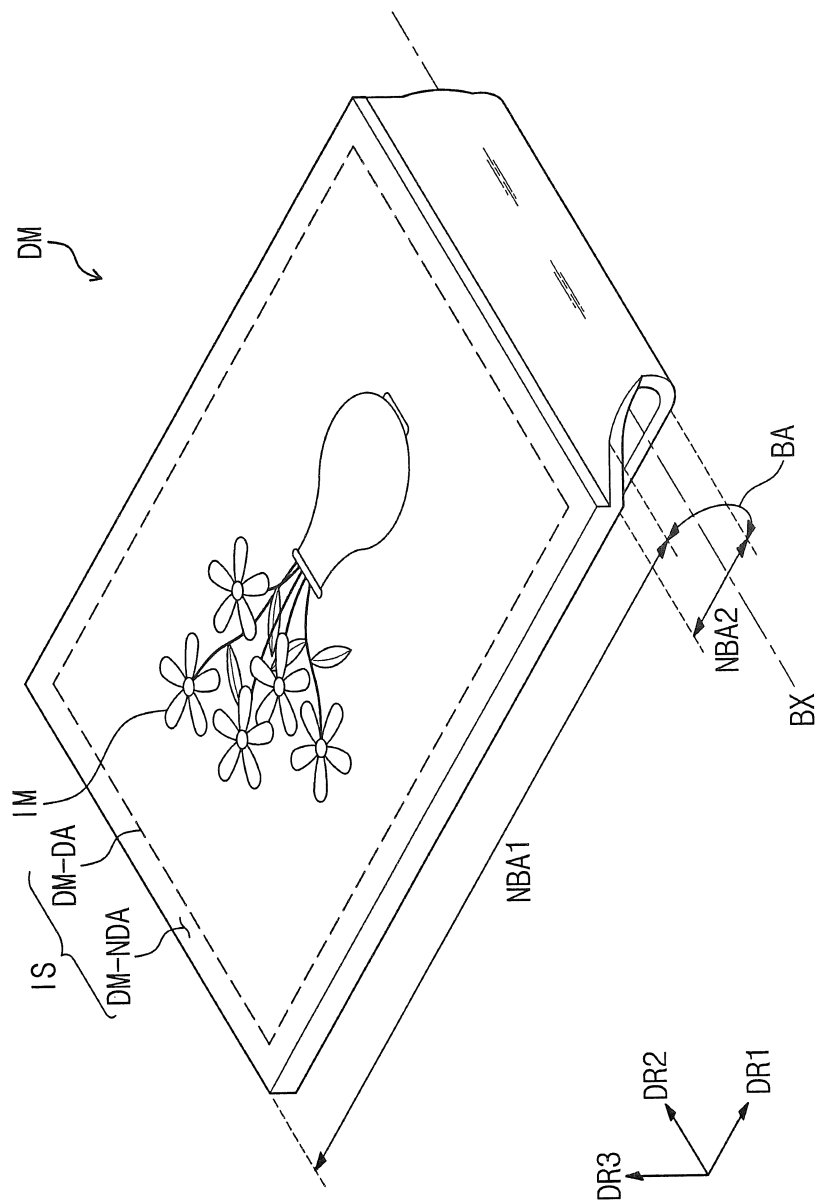


FIG. 13

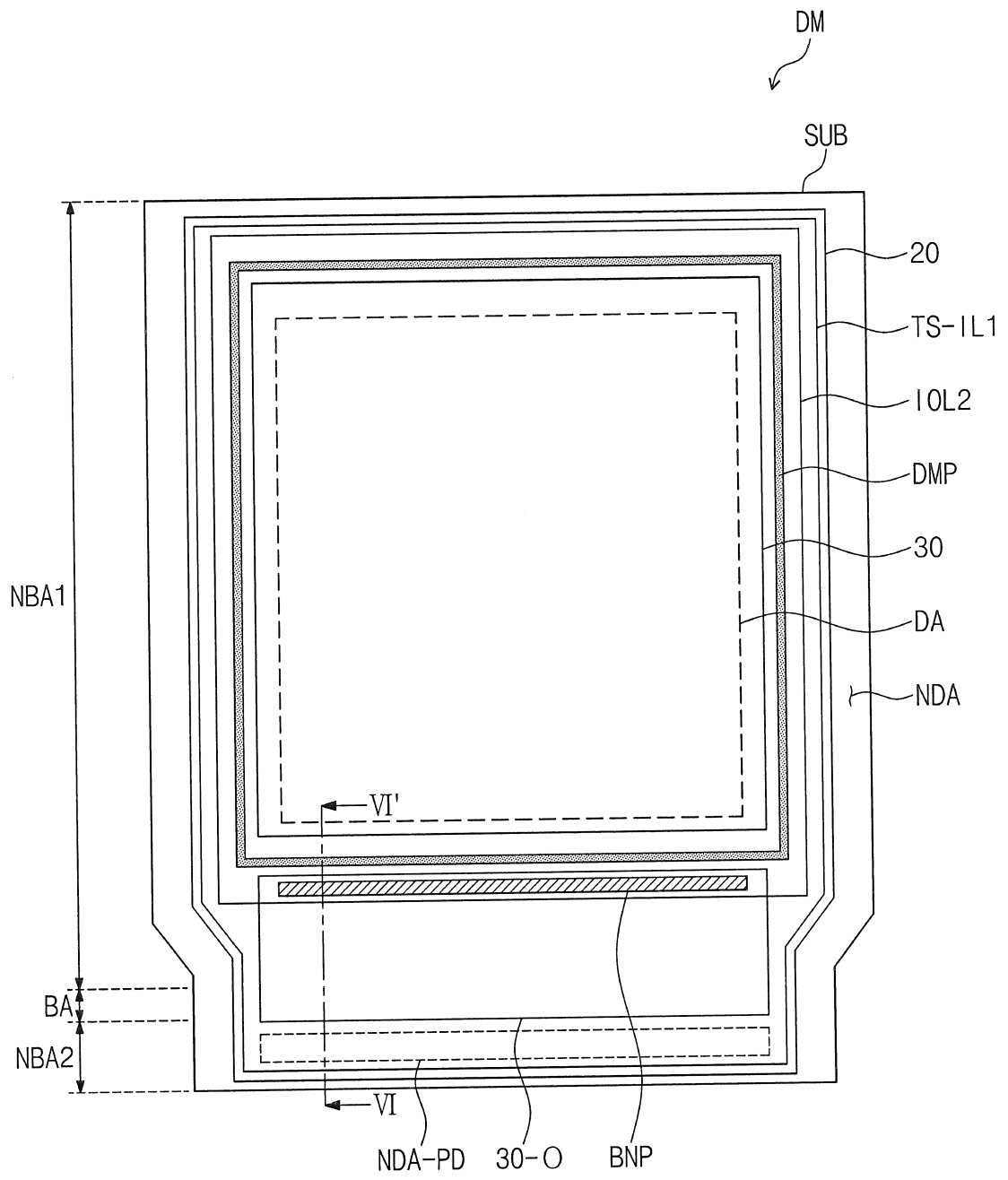


FIG. 14

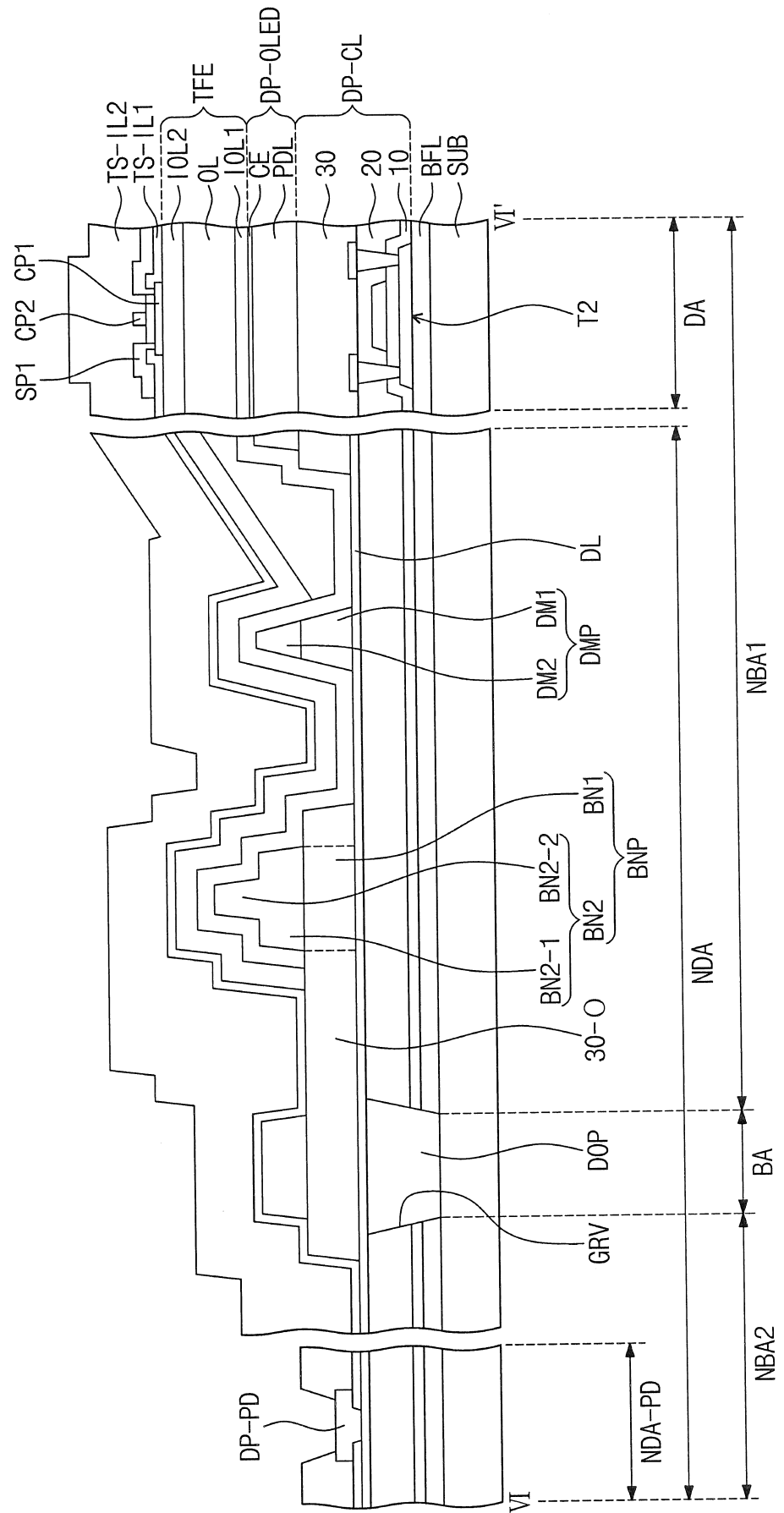


FIG. 15

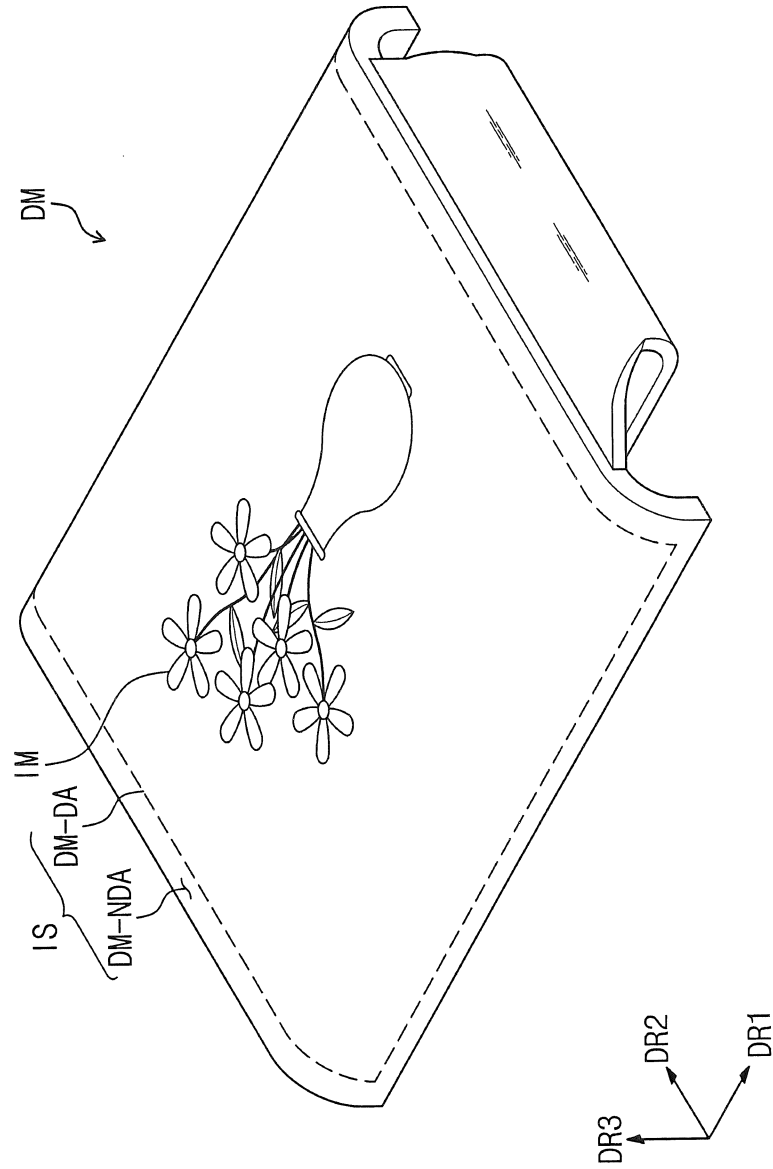


FIG. 16

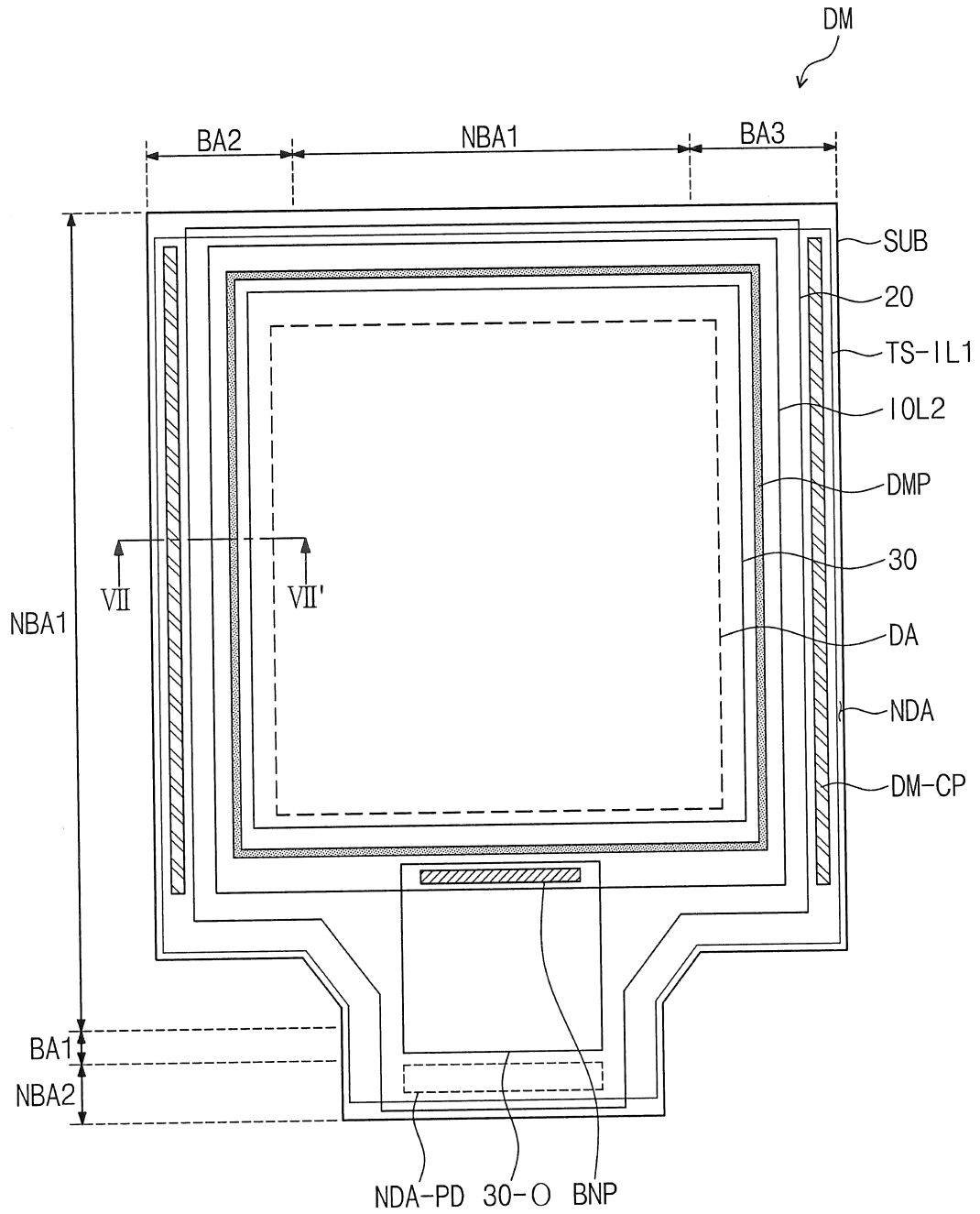


FIG. 17

