

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến panen hiển thị, cụ thể là panen hiển thị có lỗ.

Tình trạng kỹ thuật của sáng chế

Với sự phát triển của công nghệ màn hình, bên cạnh việc cải thiện chất lượng hiển thị, ứng dụng đa dạng của panen hiển thị cũng được bắt đầu. Thiết kế panen hiển thị có thể được áp dụng cho các trường hợp sử dụng khác nhau đã trở thành tình hình phát triển chung cho các nhà sản xuất có liên quan. Trong những năm gần đây, ví dụ, đồng hồ thông minh, vòng đeo tay thể thao hoặc các thiết bị điện tử có thể đeo khác đã cho thấy tiềm năng vô hạn cho các panen hiển thị được sử dụng trong cuộc sống hàng ngày. Do đó, thiết kế bên ngoài liên quan đến thị hiếu về các panen hiển thị được dùng bởi các thiết bị điện tử như vậy đã trở thành một phần quan trọng trong việc phát triển sản phẩm bên cạnh các yêu cầu cao về đặc điểm kỹ thuật liên quan đến khả năng chống chịu với môi trường. Để đạt được các thiết kế bên ngoài khác nhau, công nghệ cắt biểu mẫu dạng tự do của các panen hiển thị đã dần trở thành một công nghệ cần thiết cho các nhà sản xuất liên quan.

Khi bắt đầu thiết kế sản phẩm, để tối ưu hóa sự tương thích giữa panen hiển thị và các bộ phận khác, các khe hở tương ứng với hình dạng của các bộ phận khác có thể được thiết kế ở rìa ngoài của vùng hiển thị hoặc bên trong vùng hiển thị. Ví dụ, panen hiển thị được áp dụng cho đồng hồ thông minh cần có một lỗ được bao quanh bởi vùng hiển thị để kim trỏ của nhân đồng hồ có thể xuyên qua bảng hiển thị. Tuy nhiên, để đảm bảo năng suất đóng gói, dấu vết bảng mạch điều khiển liền kề với chu vi của lỗ cần phải được thiết kế để cách xa vùng đóng gói. Theo cách này, vùng hiển thị của panen hiển thị có xu hướng giảm dần. Do đó, làm thế nào để tăng phạm vi của vùng hiển thị và cải thiện đường viền thiết kế bên ngoài của vùng hiển thị trong điều kiện đảm bảo năng suất đóng gói của panen hiển thị là trọng tâm phát triển của các nhà sản xuất có liên quan.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất panen hiển thị và không gian bố trí các đường tín hiệu của panen hiển thị là rộng.

Sáng chế đề xuất panen hiển thị với năng suất đóng gói cao và độ ổn định trong khi vận hành tốt.

Panen hiển thị của sáng chế bao gồm một tấm nền, nhiều cấu trúc điểm ảnh, nhiều đường tín hiệu thứ nhất, nhiều đường tín hiệu thứ hai, nhiều đường truyền tín hiệu, một lớp cách điện và lớp keo gắn kín. Tấm nền bao gồm vùng đóng gói, vùng hiển thị xung quanh vùng đóng gói và vùng chuyển đổi được định vị giữa vùng đóng gói và vùng hiển thị. Các cấu trúc điểm ảnh, các đường tín hiệu thứ nhất và các đường tín hiệu thứ hai được đặt trong vùng hiển thị và mỗi cấu trúc điểm ảnh được kết nối điện với một đường tín hiệu thứ nhất tương ứng và một đường tín hiệu thứ hai tương ứng. Các đường truyền tín hiệu và lớp keo gắn kín được đặt trong vùng đóng gói, và lớp keo gắn kín được chồng lên các đường truyền tín hiệu. Hệ số giãn nở nhiệt của các đường truyền tín hiệu nhỏ hơn hệ số giãn nở nhiệt của các đường tín hiệu thứ nhất. Lớp cách điện được đặt giữa các đường tín hiệu thứ nhất và các đường tín hiệu thứ hai. Lớp cách điện được tạo ra với nhiều lỗ thông (sự truy cập liên kết theo chiều dọc) tiếp xúc bằng cách xếp chồng lên khu vực chuyển đổi, và các đường tín hiệu thứ nhất được kết nối điện với các đường truyền tín hiệu thông qua nhiều lỗ thông tiếp xúc.

Panen hiển thị của sáng chế bao gồm một chất nền, nhiều cấu trúc điểm ảnh, đường tín hiệu thứ nhất, nhiều các đường tín hiệu thứ hai, đường truyền tín hiệu và lớp keo gắn kín. Tấm nền bao gồm vùng đóng gói và vùng hiển thị xung quanh vùng đóng gói. Các cấu trúc điểm ảnh, đường tín hiệu thứ nhất và các đường tín hiệu thứ hai được đặt trong vùng hiển thị và mỗi cấu trúc điểm ảnh được kết nối điện với một đường tín hiệu thứ nhất và một đường tín hiệu thứ hai tương ứng. Đường truyền tín hiệu được đặt trong vùng đóng gói và được kết nối điện với đường tín hiệu thứ nhất. Hệ số giãn nở nhiệt của đường truyền tín hiệu nằm trong khoảng từ 4,8 ($10^{-6}/K$) đến 14,2 ($10^{-6}/K$). Lớp keo gắn kín được xử lý trong vùng đóng gói và được xếp chồng lên đường truyền tín hiệu.

Dựa trên những nội dung trên, trong panen hiển thị theo một phương án của sáng chế, vùng đóng gói được tạo ra với đường truyền tín hiệu chồng lên lớp keo gắn kín, và đường tín hiệu thứ nhất để điều khiển các cấu trúc điểm ảnh được kết nối bằng điện đến đường

truyền tín hiệu. Theo đó, panen hiển thị có thể truyền tín hiệu điều khiển từ đường tín hiệu thứ nhất của vùng hiển thị đến đường truyền tín hiệu nằm trong vùng đóng gói hoặc truyền tín hiệu điều khiển từ đường truyền tín hiệu của vùng đóng gói đến đường tín hiệu thứ nhất nằm ở vùng hiển thị để đảm bảo rằng vùng hiển thị của panen hiển thị được tối đa hóa. Ngoài ra, trong panen hiển thị theo một phương án khác của sáng chế, thông qua thực tế là hệ số giãn nở nhiệt của đường truyền tín hiệu nằm trong khoảng $4,8 (10^{-6}/K)$ đến $14,2 (10^{-6}/K)$, đường truyền tín hiệu có thể được ngăn chặn khỏi việc bị bong ra do nhiệt độ cao trong quy trình đóng gói và do các lỗi đóng gói, năng suất đóng gói và độ ổn định trong khi vận hành của panen hiển thị có thể được cải thiện.

Để đạt được các mục tiêu nói trên và các mục tiêu và ưu điểm khác của sáng chế, các phương án đi kèm với các số liệu được mô tả chi tiết dưới đây.

Mô tả vắn tắt các hình vẽ

Fig.1 là hình sơ đồ nhìn từ phía trên của panen hiển thị theo phương án của sáng chế.

Fig.2 là hình sơ đồ mặt cắt ngang của panen hiển thị của Fig.1.

Fig.3 và Fig.4 là hình sơ đồ mở rộng của hai khu vực theo phần của panen hiển thị của Fig.1, tương ứng.

Fig.5 là một sơ đồ bảng mạch tương đương của cấu trúc điểm ảnh theo một phương án khác của sáng chế.

Fig.6 là sơ đồ mặt cắt ngang của panen hiển thị theo một phương án khác của sáng chế.

Fig.7 là sơ đồ mặt cắt ngang của khu vực riêng phần của panen hiển thị theo một phương án khác của sáng chế.

Mô tả chi tiết sáng chế

Như được sử dụng ở đây, "khoảng", "xấp xỉ" hoặc "đáng kể" bao gồm giá trị đã nêu và có nghĩa là trong phạm vi sai lệch chấp nhận được đối với giá trị cụ thể được xác định bởi một trong những người có trình độ trong lĩnh vực kỹ thuật tương ứng, xem xét đo lường trong câu hỏi và lỗi liên quan đến đo lường số lượng cụ thể (nghĩa là những hạn chế của hệ thống đo lường). Ví dụ, về khoảng cách có thể có nghĩa là trong phạm vi một

hoặc nhiều độ lệch chuẩn hoặc trong phạm vi $\pm 30\%$, $\pm 20\%$, $\pm 10\%$, $\pm 5\%$ của giá trị đã nêu. Hơn nữa, như được sử dụng ở đây, "khoảng", "xấp xỉ" hoặc "đáng kể" có thể phụ thuộc vào dấu hiệu kỹ thuật về đo lường, dấu hiệu kỹ thuật cắt hoặc các dấu hiệu kỹ thuật khác để chọn phạm vi sai lệch hoặc độ lệch chuẩn để chấp nhận hơn mà không có độ lệch chuẩn cho tất cả các dấu hiệu kỹ thuật.

Trong các hình vẽ đi kèm, độ dày của các lớp, phim, panen, khu vực và bộ phận tương tự được phóng to cho rõ ràng. Cần hiểu rằng khi một bộ phận như lớp, màng, vùng hoặc tấm nền được gọi là "đã bật" hoặc "đã được kết nối" với bộ phận khác, nó có thể trực tiếp vận hành hoặc kết nối với các bộ phận khác, hoặc các bộ phận xen giữa khác cũng có thể kết nối cùng lúc. Ngược lại, khi một bộ phận được nhắc đến như "trực tiếp sử dụng" hoặc "kết nối trực tiếp với" với một bộ phận khác, không có bộ phận xen giữa nào được kết nối cùng. Như được sử dụng ở đây, "kết nối" có thể đề cập đến sự kết nối vật lý và/hoặc kết nối điện. Ngoài ra, "kết nối điện" đề cập đến việc các bộ phận khác cũng có thể tham gia xuất hiện giữa hai bộ phận.

Ngoài ra, các thuật ngữ tương đối về không gian như "phía dưới", "bên dưới", "trên" hoặc "trên cùng" được sử dụng trong bản mô tả này để mô tả mối quan hệ giữa chi tiết này và một chi tiết khác, như thể hiện trong các hình vẽ. Cần hiểu rằng các thuật ngữ tương đối về không gian như vậy nhằm mục đích bao gồm các hướng khác nhau của thiết bị bên cạnh các hướng được chỉ rõ trong các hình vẽ. Ví dụ: nếu thiết bị trong các hình được lật ngược lại, các chi tiết được mô tả là "ở trên" hoặc "trên" so với phần tử khác sau đó sẽ trở thành các chi tiết "bên dưới" hoặc "thấp hơn" so với các chi tiết khác. Do đó, thuật ngữ "ở trên" bao gồm cả các định hướng trên và dưới tùy thuộc vào hướng không gian của thiết bị. Thiết bị cũng có thể được định hướng theo các cách khác (ví dụ, xoay 90 độ hoặc theo các hướng khác) và các thuật ngữ tương đối về không gian được sử dụng ở đây sẽ được giải thích tương ứng.

Các phương án cụ thể của sáng chế được mô tả chi tiết và các ví dụ về các phương án cụ thể này được thể hiện trong các bản vẽ kèm theo. Bất cứ khi nào có thể, các ký hiệu thành phần tương tự được sử dụng trong các hình vẽ và bản mô tả để chỉ ra các phần giống nhau hoặc tương tự.

Fig.1 là sơ đồ nhìn từ phía trên của panen hiển thị theo phương án của sáng chế. Fig.2 là sơ đồ mặt cắt ngang của panen hiển thị của Fig.1. Fig.3 và Fig.4 là các hình sơ đồ mở

rộng của khu vực riêng phần của panen hiển thị của Fig.1, tương ứng. Cụ thể, Fig.3 và Fig.4 tương ứng với khu vực I và khu vực II của Fig.1, và để rõ ràng về cách trình bày, Fig.1 bỏ qua mô tả đến tấm nền 102, các đường tín hiệu thứ ba SL3, lớp cách điện cổng 110, phần tử hoạt động T, lớp cách điện ở cổng 120, lớp cách điện 130, lớp phẳng 140, lớp cấu trúc cách điện 150, cấu trúc phát sáng ES, một miếng đệm PS và một điện cực chung CE của Fig.2, và Fig.4 bỏ qua mô tả của lớp keo gắn kín 200 của Fig.1.

Theo Fig.1 và Fig.2, panen hiển thị 10 bao gồm hai tấm nền 101 và 102 cũng như lớp điều khiển điểm ảnh 100. Lớp điều khiển điểm ảnh 100 được đặt giữa tấm nền 101 và tấm nền 102, và tấm nền 101 bao gồm vùng đóng gói SR và vùng hiển thị DR bao quanh vùng đóng gói SR. Trong phương án hiện tại, panen hiển thị 10 có thể bao gồm thêm lỗ 10a xuyên qua hai tấm nền 101 và 102 và lớp điều khiển điểm ảnh 100, trong đó vùng hiển thị DR có thể bao quanh lỗ 10a và vùng đóng gói SR nằm giữa lỗ 10a và vùng hiển thị DR. Ví dụ, cấu hình của hình chiếu theo chiều dọc của lỗ 10a trên tấm nền 101 có thể là hình tròn. Tuy nhiên, sáng chế này không bị giới hạn ở đó và trong các phương án khác, cấu hình của hình chiếu theo chiều dọc của lỗ trên tấm nền 101 có thể là hình đa giác hoặc các hình dạng phù hợp khác. Cần lưu ý rằng số lượng lỗ 10a của phương án hiện tại được mô tả một cách cụ thể bằng cách nêu ra ví dụ và những người có trình độ trong lĩnh vực kỹ thuật tương ứng sẽ đánh giá rằng số lượng, hình dạng và cách sắp xếp các lỗ của panen hiển thị có thể được điều chỉnh theo yêu cầu thực tế.

Ngoài ra, panen hiển thị 10 cũng bao gồm lớp keo gắn kín 200. Lớp keo gắn kín 200 được đặt trong vùng đóng gói SR và được kẹp giữa lớp điều khiển điểm ảnh 100 và tấm nền 102. Trong phương án hiện tại, lớp keo gắn kín 200 bao quanh lỗ 10a của panen hiển thị 10, hình chiếu theo chiều dọc của lớp keo gắn kín 200 trên tấm nền 101 có thể có dạng hình vòng tròn, nghĩa là, cấu hình của hình chiếu theo chiều dọc (cụ thể là cấu hình mặt bên trong) của tường bên, liền kề với lỗ 10a, của lớp keo gắn kín 200 trên tấm nền 101 có thể phù hợp với cấu hình của hình chiếu theo chiều dọc của lỗ 10a trên tấm nền 101, nhưng sáng chế không bị giới hạn ở đó. Trong các phương án khác, cấu hình của hình chiếu theo chiều dọc (ví dụ: cấu hình bên trong hoặc cấu hình bên ngoài) của lớp keo gắn kín 200 trên tấm nền 101 có thể không phù hợp với cấu hình của hình chiếu theo chiều dọc của lỗ 10a trên tấm nền 101.

Cụ thể, lớp keo gắn kín 200 được cấu hình để liên kết với lớp điều khiển điểm ảnh 100 với tấm nền 102. Trong phương án hiện tại, phương pháp hình thành lớp keo gắn kín 200 (cụ thể là quy trình đóng gói) có thể bao gồm các bước phủ lớp vật liệu keo gắn kín (ví dụ, lớp nguyên liệu thủy tinh (frit)) và thiêu kết ở nhiệt độ cao trong vùng đóng gói SR để tạo lớp keo gắn kín 200, trong đó bước thiêu kết ở nhiệt độ cao sẽ xử lý lớp nguyên liệu thủy tinh (frit) (cụ thể là lớp vật liệu keo gắn kín) vào lớp keo gắn kín 200 bằng cách chiếu xạ lớp liệu thủy tinh (frit) bằng ánh sáng laze và nhiệt độ trong quá trình thiêu kết có thể bằng hoặc lớn hơn 400°C . Trong phương án hiện tại, vật liệu của lớp keo gắn kín 200, ví dụ, thủy tinh (frit) và vật liệu của thủy tinh (frit) có thể bao gồm oxit mangan (MnOx), oxit kẽm (ZnO) và oxit magiê (MgO). Tuy nhiên, sáng chế không bị giới hạn ở đó và trong các phương án khác, vật liệu của lớp keo gắn kín 200 cũng có thể bao gồm nhựa acrylic, nhựa epoxy, vật liệu polyme nhạy quang hoặc các vật liệu keo gắn phù hợp khác.

Mặt khác, lớp điều khiển điểm ảnh 100 bao gồm nhiều dòng tín hiệu thứ nhất SL1, nhiều dòng tín hiệu thứ hai SL2 và nhiều cấu trúc điểm ảnh PX và được đặt trong vùng hiển thị DR. Mỗi cấu trúc điểm ảnh PX được kết nối điện với một đường tín hiệu thứ nhất SL1 tương ứng và một đường tín hiệu thứ hai tương ứng SL2. Trong phương án hiện tại, các đường tín hiệu thứ nhất SL1 có thể được đặt trên tấm nền 101 theo hướng D1 và mở rộng theo hướng D2. Các đường tín hiệu thứ hai SL2 có thể được đặt trên tấm nền 101 theo hướng D2 và mở rộng theo hướng D1. Nghĩa là, các đường tín hiệu thứ nhất SL1 có thể giao nhau với các đường tín hiệu thứ hai SL2. Mặt khác, cấu trúc điểm ảnh PX có thể bao quanh lỗ 10a. Tuy nhiên, sáng chế không bị giới hạn ở đó và theo các phương án khác, panen hiển thị có thể được cung cấp với các cấu trúc điểm ảnh PX chỉ trong vùng lân cận của ngoại vi một phần của lỗ. Đó là, một số lượng lớn các cấu trúc điểm ảnh PX có thể không bao quanh lỗ 10a.

Trong phương án hiện tại, các đường tín hiệu thứ nhất SL1, ví dụ, các đường dữ liệu, các đường tín hiệu thứ hai SL2, ví dụ, các dòng quét và vật liệu của các đường tín hiệu (ví dụ: các đường tín hiệu thứ nhất SL1 và các đường tín hiệu thứ hai SL2) nói chung là một vật liệu kim loại dựa trên những xem xét về độ dẫn điện. Tuy nhiên, sáng chế này không bị giới hạn ở đó và theo các phương án khác, các vật liệu dẫn điện khác có thể được sử dụng cho các đường tín hiệu thứ nhất SL1 và các đường tín hiệu thứ hai SL2, như hợp

kim, nitrua của vật liệu kim loại, oxit của vật liệu kim loại, oxynitrit bằng vật liệu kim loại, hoặc các vật liệu phù hợp khác, hoặc một lớp xếp chồng của các lớp vật liệu kim loại và các vật liệu dẫn điện khác.

Hơn nữa, lớp điều khiển điểm ảnh 100 còn bao gồm nhiều dòng truyền tín hiệu TL và lớp cách điện 120. Các đường truyền tín hiệu TL được đặt trong vùng đóng gói SR và được phủ chồng lên lớp keo gắn kín 200 theo hướng thông thường của tấm nền 101. Lớp cách điện 120 được đặt giữa các đường tín hiệu thứ nhất SL1 và các đường truyền tín hiệu TL. Trong phương án hiện tại, mỗi đường truyền tín hiệu TL có thể có hai phần phân đoạn thẳng TLa và một phần phân đoạn cong TLb. Phần phân đoạn cong TLb được kết nối giữa hai phần phân đoạn thẳng TLa, và phần hình chiếu theo chiều dọc của phần phân đoạn cong TLb trên tấm nền 101 có thể phù hợp với cấu hình của hình theo chiều dọc của lỗ 10a (hoặc lớp keo gắn kín 200) trên tấm nền 101, nhưng sáng chế này không bị giới hạn ở đó. Trong các phương án khác, đường truyền tín hiệu TL cũng có thể có một đường dẫn mở rộng biên độ phù hợp khác và hình chiếu theo chiều dọc của đường mở rộng trên tấm nền 101 có thể không phù hợp với cấu hình của hình chiếu theo chiều dọc của lỗ 10a (hoặc lớp keo gắn kín 200) trên tấm nền 101.

Theo Fig.2 và Fig.3, tấm nền 101 cũng có thể có vùng chuyển TR giữa vùng hiển thị DR và vùng đóng gói SR. Lớp cách điện 120 được cung cấp với nhiều lỗ thông tiếp xúc 120a nằm trong vùng truyền TR và một số đường tín hiệu thứ nhất SL1 có thể kéo dài từ vùng hiển thị DR đến vùng truyền TR và được kết nối điện với đường truyền tín hiệu TL qua nhiều lỗ thông tiếp xúc 120a. Nói cách khác, một số đường tín hiệu thứ nhất SL1 kéo dài từ vùng hiển thị DR đến một phía của vùng truyền TR có thể được kết nối điện với các đường tín hiệu thứ nhất khác SL1 kéo dài từ vùng hiển thị DR sang phía bên kia của vùng truyền TR thông qua các đường truyền tín hiệu TL nằm trong vùng đóng gói SR. Theo đó, có thể tránh được trường hợp một số dòng tín hiệu thứ nhất SL1 chiếm không gian cấu hình bổ sung để tránh xa lỗ 10a để việc giảm vùng hiển thị của vùng hiển thị DR có thể tránh được, nghĩa là việc tối đa hóa vùng hiển thị của panen hiển thị có thể được đảm bảo.

Trong phương án hiện tại, các vật liệu của các đường truyền tín hiệu TL và các đường tín hiệu thứ hai SL2 có thể giống nhau; nghĩa là, các đường truyền tín hiệu TL và các đường tín hiệu thứ hai SL2 có thể được hình thành trên cùng một lớp màng, nhưng sáng

chế này không bị giới hạn ở đó. Cần lưu ý rằng, trong phương án hiện tại, số lượng nhiều lỗ thông tiếp xúc 120a để kết nối điện với đường tín hiệu thứ nhất SL1 với một đường truyền tín hiệu tương ứng TL được minh họa bằng ba ví dụ, nhưng nó không thể hiện rằng sáng chế này bị hạn chế bởi các nội dung được minh họa trong các hình vẽ.

Cần lưu ý rằng hệ số giãn nở nhiệt (CTE) của các đường truyền tín hiệu TL xếp chồng lên với lớp keo gắn kín 200 nhỏ hơn hệ số giãn nở nhiệt của các đường tín hiệu thứ nhất SL1. Ví dụ, vật liệu của các đường truyền tín hiệu TL có thể bao gồm molypden, nhưng vật liệu của các đường tín hiệu thứ nhất SL1 có thể bao gồm nhôm. Hơn nữa, hệ số giãn nở nhiệt của các đường truyền tín hiệu TL có thể nằm trong khoảng từ 4,8 ($10^{-6}/K$) đến 14,2 ($10^{-6}/K$). Theo đó, việc bóc tách các đường truyền tín hiệu TL do nhiệt độ cao (ví dụ, nhiệt độ bằng hoặc lớn hơn 400°C) trong quá trình gói đã nói ở trên và những lỗi xảy ra khi đóng gói có thể tránh được một cách hiệu quả, và do đó, năng suất đóng gói và độ ổn định của panen hiển thị 10 được cải thiện.

Có thể nhìn được từ Fig.4 rằng các đường truyền tín hiệu TL có chiều rộng W theo hướng D1, bất kỳ hai đường truyền tín hiệu liền kề TL nào được đặt cách nhau một khoảng cách S theo hướng D1, trong đó chiều rộng W của các đường truyền tín hiệu TL có thể nằm giữa 3 μm và 25 μm , và khoảng cách S giữa bất kỳ hai đường truyền tín hiệu liền kề TL nào có thể nằm giữa 1 μm và 50 μm . Trong phương án hiện tại, tỷ lệ chiều rộng W của các đường truyền tín hiệu TL với khoảng cách S giữa hai đường truyền tín hiệu liền kề TL có thể nằm trong khoảng 0,5 đến 3. Trong một khía cạnh khác, một khoảng cách TLs được hình thành giữa hai đường tín hiệu liền kề TL, và tỷ lệ phần trăm của diện tích vùng hình chiếu theo chiều dọc của vùng bị chiếm chỗ bởi các khoảng trống TLs trên tấm nền 101 so với tổng diện tích vùng hình chiếu theo chiều dọc của vùng bị chiếm chỗ bởi các khoảng trống TLs và các đường truyền tín hiệu TL xác định các khoảng trống TLs trên tấm nền 101 có thể từ 25% đến 60%. Do đó, hiệu ứng tản nhiệt của các đường truyền tín hiệu TL trong bước nung kết ở nhiệt độ cao có thể được cải thiện, tốc độ chuyển đổi của lớp keo gắn kín 200 được tăng lên, và năng suất đóng gói và độ ổn định của panen hiển thị 10 có thể còn cải thiện hơn.

Đề cập đến Fig.2, mỗi cấu trúc điểm ảnh PX có thể bao gồm một chi tiết hoạt động T và một điện cực điểm ảnh PE được kết nối điện với chi tiết hoạt động T. Chi tiết hoạt động T bao gồm một điện cực nguồn SE, một điện cực đầu ra DE, một cổng G và một lớp

bán dẫn SC, trong đó lớp bán dẫn SC được kết nối điện ở giữa điện cực nguồn SE và điện cực đầu ra DE, và điện cực nguồn SE và điện cực đầu ra DE có thể được kết nối điện tương ứng với đường tín hiệu thứ nhất SL1 và điện cực điểm ảnh PE. Trong phương án hiện tại, điện cực điểm ảnh PE có thể là điện cực phản xạ bao gồm kim loại, hợp kim, nitrit của vật liệu kim loại, oxit của vật liệu kim loại, oxynitrit của vật liệu kim loại hoặc vật liệu phù hợp khác hoặc lớp xếp chồng của vật liệu kim loại và vật liệu dẫn điện khác. Tuy nhiên, sáng chế này không bị giới hạn ở đó. Trong các phương án khác, điện cực điểm ảnh PE có thể là điện cực truyền ánh sáng và vật liệu của điện cực truyền ánh sáng bao gồm oxit kim loại, ví dụ: oxit thiếc indi, oxit kẽm indi, oxit thiếc nhôm, oxit kẽm nhôm hoặc oxit phù hợp khác, hoặc một lớp xếp chồng của ít nhất hai trong số các thành phần đã nói ở trên.

Trong phương án hiện tại, cổng G của chi tiết hoạt động T được đặt một cách chọn lọc bên trên lớp bán dẫn SC, nghĩa là, chi tiết hoạt động T là một bóng bán dẫn dạng phim mỏng cổng trên (TFT cổng trên). Tuy nhiên, sáng chế này không bị giới hạn ở đó. Trong các phương án khác, cổng G của chi tiết hoạt động T cũng có thể được đặt bên dưới lớp bán dẫn SC, nghĩa là, chi tiết hoạt động T cũng có thể là một bóng bán dẫn dạng phim mỏng cổng dưới (TFT cổng dưới). Mặt khác, trong phương án hiện tại, chi tiết hoạt động T có thể là một bóng bán dẫn dạng phim mỏng poly-silicon nhiệt độ thấp (LTPS TFT). Tuy nhiên, sáng chế này không bị giới hạn ở đó và trong các phương án khác, chi tiết hoạt động T cũng có thể là một bóng bán dẫn dạng phim mỏng silic vô định hình (a-Si TFT), một bóng bán dẫn dạng phim mỏng silicon siêu nhỏ (micro-Si TFT) hoặc một bóng bán dẫn oxit kim loại.

Ví dụ, phương pháp sản xuất chi tiết hoạt động T có thể bao gồm các bước sau: lớp bán dẫn SC, lớp cách điện cổng 110, cổng G, lớp cách điện 120, điện cực nguồn SE và điện cực đầu ra DE là được đặt lần lượt trên tấm nền 101, trong đó điện cực nguồn SE được kết nối điện với lớp bán dẫn SC thông qua lỗ thông tiếp xúc 115a được tạo ra trong lớp cách điện cổng 110 và lớp cách điện 120, và điện cực đầu ra DE được kết nối điện với lớp bán dẫn SC thông qua nhiều lỗ thông tiếp xúc 115b được hình thành trong lớp cách điện cổng 110 và lớp cách điện 120, nhưng sáng chế này không bị giới hạn ở đó. Trong phương án hiện tại, các vật liệu của cổng G, các đường truyền tín hiệu TL và các đường tín hiệu thứ hai SL2 (thể hiện trong Fig.3) có thể giống nhau và các vật liệu của điện cực

nguồn SE, điện cực đầu ra DE và các đường tín hiệu thứ nhất SL1 có thể được chọn lọc giống nhau; đó là cổng G, các đường truyền tín hiệu TL và các đường tín hiệu thứ hai SL2 có thể được tạo ra trên cùng một lớp dạng phim và điện cực nguồn SE, điện cực đầu ra DE và các đường tín hiệu thứ nhất SL1 có thể được hình thành trên cùng một lớp dạng phim giống nhau.

Trong phương án hiện tại, lớp điều khiển điểm ảnh 100 có thể bao gồm thêm lớp cách điện 130 và lớp phẳng 140 được xếp chồng lên nhau bên trên lớp cách điện 120. Lớp cách điện 130 có thể bao phủ một số bề mặt của điện cực nguồn SE và điện cực đầu ra DE của chi tiết hoạt động T và lớp cách điện 120. Cụ thể, lớp điều khiển điểm ảnh 100 được kết nối với lớp keo gắn kín 200 thông qua bề mặt trên 130s của lớp cách điện 130. Mặt khác, điện cực điểm ảnh PE được đặt trên lớp phẳng 140 và xuyên qua lớp phẳng 140 và lớp cách điện 130 được kết nối điện với điện cực đầu ra DE của chi tiết hoạt động T. Trong phương án hiện tại, các vật liệu của lớp cách điện cổng 110, lớp cách điện lớp 120 và lớp cách điện 130 có thể bao gồm các vật liệu vô cơ (ví dụ: silicon oxit, silicon nitrit, silicon oxynitrit, các vật liệu phù hợp khác hoặc các lớp xếp chồng của ít nhất hai trong số các vật liệu đã nói ở trên), vật liệu hữu cơ hoặc vật liệu phù hợp khác hoặc kết hợp các vật liệu đã nói ở trên. Ngoài ra, vật liệu của lớp phẳng 140, ví dụ, là vật liệu cách điện hữu cơ có thể bao gồm polyimide, polyester, benzocyclobuten (BCB), polymethylmethacrylate (PMMA), poly (4-vinylphenol) (PVP), rượu polyvinyl (PVP), polytetrafluoroethene (PTFE) và hexamethyldisiloxane (HMDSO).

Ngoài ra, panen hiển thị 10 có thể bao gồm thêm cấu trúc phát sáng ES, lớp cấu trúc cách điện 150 và điện cực chung CE được đặt trên lớp điều khiển điểm ảnh 100. Lớp cấu trúc cách điện 150 bao phủ một phần bề mặt của lớp phẳng 140 và một phần bề mặt của điện cực điểm ảnh PE, và được tạo ra một khe nhỏ 150a xếp chồng lên với điện cực điểm ảnh PE, trong đó cấu trúc phát sáng ES có thể được đặt trong khe nhỏ 150a. Mặt khác, panen hiển thị 10 cũng có thể tùy chọn bao gồm số lượng lớn các miếng đệm PS. Các miếng đệm PS được đặt trên lớp cấu trúc cách điện 150 và được cấu hình để hỗ trợ tấm nền 102. Trong phương án hiện tại, vật liệu của lớp cấu trúc cách điện 150 bao gồm một vật liệu vô cơ (ví dụ: oxit silic, silicon nitrit, silicon oxynitrit, các vật liệu phù hợp khác, hoặc các lớp xếp chồng của ít nhất hai trong số các vật liệu đã nói ở trên), một vật liệu hữu cơ (ví dụ: polyester (PET), polyen, polypropionyl, polycarbonate, polyalkylene oxit,

polyphenylen, polyether, polyketon, polyol, polyaldehyt, hoặc các vật liệu thích hợp khác hoặc sự kết hợp của các thành phần đã nói ở trên), hoặc các vật liệu phù hợp khác, hoặc sự kết hợp của các vật liệu đã nói ở trên.

Trong phương án hiện tại, cấu trúc phát sáng ES có thể bao gồm lớp phun lỗ trống điện tử HIL, lớp chuyển tải lỗ điện tử HTL, lớp phát sáng EML và lớp chuyển tải điện tử ETL được xếp chồng lên nhau trên điện cực điểm ảnh PE. Điện cực chung CE bao phủ một phần bề mặt của lớp cấu trúc cách điện 150 và các miếng đệm PS, và kéo dài đến khe nhỏ 150a để bao phủ lớp chuyển tải điện tử ETL. Khi panen hiển thị 10 được bật, một dòng điện được tạo ra do điện áp cao và điện áp mặt đất giữa điện cực điểm ảnh PE và điện cực chung CE, tương ứng, để cấu trúc phát sáng ES phát ra chùm ánh sáng để hiển thị hình ảnh. Theo đó, trong phương án hiện tại, panen hiển thị 10 có thể là bảng đi-ốt phát sáng hữu cơ (OLED), bảng đi-ốt phát sáng vi mô (Micro LED) hoặc bảng đi-ốt phát sáng nhỏ (Mini LED), nhưng sáng chế này không bị giới hạn ở đó. Trong các phương án khác, panen hiển thị cũng có thể là panen hiển thị tinh thể lỏng (panen LCD).

Liên quan đến Fig.1 và Fig.3, trong phương án hiện tại, để không chiếm không gian cấu hình bổ sung, một số đường tín hiệu thứ hai SL2 (cụ thể là đường tín hiệu thứ hai SL2 với các đường dẫn mở rộng đi qua vùng đóng gói SR) không được thiết kế cách xa vùng đóng gói SR (hoặc lỗ 10a). Theo đó, panen hiển thị 10 có thể bao gồm thêm bảng mạch điều khiển cổng thứ nhất 181 và bảng mạch điều khiển cổng thứ hai 182, trong đó một số đường tín hiệu thứ hai SL2 có thể được kết nối điện với bảng mạch điều khiển cổng thứ nhất 181 và các đường tín hiệu thứ hai khác SL2 có thể được kết nối điện với bảng mạch điều khiển cổng thứ hai 182. Đặc biệt, theo hướng mở rộng (cụ thể là hướng D1) của đường tín hiệu thứ hai SL2, đường dẫn mở rộng được kết nối điện với bảng mạch điều khiển cổng thứ nhất 181 qua một số đường tín hiệu thứ hai SL2 của vùng đóng gói SR (ví dụ: đường tín hiệu thứ hai SL2 nằm ở bên cạnh, gần với bảng mạch điều khiển cổng thứ nhất 181, của vùng đóng gói SR), đường dẫn mở rộng được kết nối điện với bảng mạch điều khiển cổng thứ hai 182 qua các đường tín hiệu thứ hai khác SL2 của vùng đóng gói SR (ví dụ: các đường tín hiệu thứ hai SL2 ở bên cạnh, gần với bảng mạch điều khiển cổng thứ hai 182, của vùng đóng gói SR). Đó là, trong phương án hiện tại, panen hiển thị 10 có thể được vận hành theo cách điều khiển hai cổng để ngăn một số đường tín hiệu thứ hai SL chiếm không gian cấu hình bổ sung do đường dẫn mở rộng của đường tín hiệu thứ hai

SL cần phải cách xa khu vực đóng gói SR (hoặc lỗ 10a) để giảm vùng hiển thị của vùng hiển thị DR, nghĩa là có thể đảm bảo sự tối đa hóa vùng hiển thị của panen hiển thị.

Trong phần sau, một phương án khác sẽ được đặt ra để giải thích chi tiết về sáng chế này, trong đó các số tham chiếu tương tự được sử dụng để chỉ định các chi tiết giống nhau, các mô tả của cùng một nội dung kỹ thuật sẽ được bỏ qua, tham chiếu sẽ được chỉ dẫn đến các phương án trong các phần bị bỏ qua và các mô tả về chúng được bỏ qua bên dưới.

Fig.5 là một sơ đồ bảng mạch tương đương của cấu trúc điểm ảnh theo một phương án khác của sáng chế này. Fig.6 là sơ đồ mặt cắt ngang của panen hiển thị theo phương án khác của sáng chế này. Fig.7 là sơ đồ phía trên của một phần của panen hiển thị theo phương án khác của sáng chế này. Cần lưu ý rằng, để rõ ràng về cách trình bày, Fig.7 chỉ mô tả một đường truyền tín hiệu TL-A và lớp khuôn kim loại 170 của lớp điều khiển điểm ảnh 100A của Fig.6.

Liên quan đến Fig.5 và Fig.6, sự khác biệt chính giữa panen hiển thị 11 của phương án hiện tại và panen hiển thị 10 của phương án đã nêu ở trên như sau: cấu trúc điểm ảnh, đường tín hiệu và đường truyền tín hiệu được cấu hình khác nhau. Trong phương án hiện tại, cấu trúc điểm ảnh PX-A có thể tùy ý bao gồm ba chi tiết hoạt động T và tụ điện C, nghĩa là cấu trúc điểm ảnh PX-A của phương án hiện tại được minh họa bằng kiến trúc 3T1C, nhưng sáng chế này không bị giới hạn ở đó. Trong các phương án khác, cấu trúc điểm ảnh cũng có thể là kiến trúc 1T1C, kiến trúc 2T1C, kiến trúc 3T2C, kiến trúc 4T1C, kiến trúc 4T2C, kiến trúc 5T1C, kiến trúc 5T2C, kiến trúc 6T1C, kiến trúc 6T1C hoặc bất kỳ kiến trúc nào có thể.

Trong phương án hiện tại, lớp điều khiển điểm ảnh 100A còn có thể bao gồm thêm đường tín hiệu thứ ba SL3, đường tín hiệu thứ tư SL4 và đường dây điện PL và ba chi tiết hoạt động T của cấu trúc điểm ảnh PX-A là chi tiết hoạt động thứ nhất T1, chi tiết hoạt động thứ hai T2 và chi tiết hoạt động thứ ba T3, tương ứng. Ví dụ, chi tiết hoạt động thứ nhất T1, ví dụ, chi tiết hoạt động chuyển mạch (bộ chuyển mạch TFT), chi tiết hoạt động thứ hai T2, ví dụ, chi tiết hoạt động điều khiển (TFT điều khiển) và chi tiết hoạt động thứ ba T3 là, ví dụ, chi tiết hoạt động cảm biến (TFT cảm biến). Mặt khác, đường tín hiệu thứ ba SL3, ví dụ, dòng quét và đường tín hiệu thứ tư SL4, ví dụ, là đường cảm biến.

Cụ thể, chi tiết hoạt động thứ nhất T1 có thể được kết nối điện với đường tín hiệu thứ nhất SL1, đường tín hiệu thứ hai SL2, tụ điện C và chi tiết hoạt động thứ hai T2. Chi tiết

hoạt động thứ hai T2 có thể được kết nối điện với tụ điện C, chi tiết hoạt động thứ ba T3 và cấu trúc phát sáng ES và có thể được kết nối điện với nguồn điện áp cao (không thể hiện) thông qua đường dây điện PL. Chi tiết hoạt động thứ ba T3 có thể được kết nối điện với đường tín hiệu thứ ba SL3, đường tín hiệu thứ tư SL4, cấu trúc phát sáng ES và tụ điện C. Trong phương án hiện tại, các vật liệu của đường tín hiệu thứ ba SL3, đường tín hiệu thứ tư SL4 và đường dây điện PL nói chung là các vật liệu kim loại dựa trên các cân nhắc về độ dẫn điện. Tuy nhiên, sáng chế này không bị giới hạn ở đó và theo các phương án khác, các vật liệu dẫn điện khác có thể được sử dụng cho đường tín hiệu thứ ba SL3, đường tín hiệu thứ tư SL4 và đường dây điện PL, ví dụ: hợp kim, nitrit của vật liệu kim loại, oxit của vật liệu kim loại, các oxynitrit của vật liệu kim loại, hoặc vật liệu phù hợp khác, hoặc các lớp xếp chồng của các vật liệu kim loại và vật liệu dẫn điện khác.

Hơn nữa, như thể hiện trong Fig.6, lớp cách điện 120 của lớp điều khiển điểm ảnh 100A có thể là lớp xếp chồng của lớp cách điện phụ thứ nhất 121 và lớp cách điện phụ thứ hai 122, và dòng tín hiệu thứ ba SL3 được đặt giữa lớp cách điện phụ thứ nhất 121 và lớp cách điện phụ thứ hai 122. Trong phương án hiện tại, các vật liệu của đường truyền tín hiệu TL-A và đường tín hiệu thứ ba SL3 có thể được chọn lọc giống nhau; nghĩa là, đường truyền tín hiệu TL-A và đường tín hiệu thứ ba SL3 có thể được hình thành trên cùng một lớp dạng phim và đường tín hiệu thứ nhất SL1 có thể được kết nối điện với đường truyền tín hiệu TL-A qua lỗ thông tiếp xúc 122a của lớp cách điện phụ thứ hai 122. Cần lưu ý rằng trong phương án hiện tại, vật liệu của đường tín hiệu thứ ba SL3 có thể bao gồm molypden.

Theo Fig.6 và Fig.7, trong phương án này, lớp điều khiển điểm ảnh 100A có thể còn bao gồm một lớp khuôn kim loại 170 được đặt trong vùng đóng gói SR và lớp khuôn kim loại 170 và cổng G có thể được tạo ra trên cùng một lớp dạng phim. Nói cách khác, lớp khuôn kim loại 170 và đường truyền tín hiệu TL-A là các lớp dạng phim khác nhau. Trong phương án hiện tại, lớp khuôn kim loại 170 có thể là nhiều đường kim loại 175 được đặt theo hướng D1 và các đường kim loại 175 không bị chồng chéo với các đường truyền tín hiệu TL-A theo hướng thông thường của tấm nền 101. Tuy nhiên, sáng chế này không bị giới hạn ở đó và theo các phương án khác, lớp khuôn kim loại cũng có thể bị chồng chéo một phần với các đường truyền tín hiệu theo hướng thông thường của tấm nền 101.

Có thể nhìn thấy từ Fig.7 rằng các đường truyền tín hiệu TL-A và các đường kim loại 175 có thể được đặt xen kẽ theo hướng D1. Các đường truyền tín hiệu TL-A và các đường kim loại 175 có chiều rộng thứ nhất W1 và chiều rộng thứ hai W2 tương ứng theo hướng D1, khoảng cách thứ nhất S1 tồn tại giữa các đường truyền tín hiệu liền kề TL-A và các đường kim loại 175 theo hướng D1, trong đó chiều rộng thứ nhất W1 và chiều rộng thứ hai W2 có thể ở giữa 3 μm và 25 μm , và khoảng cách thứ nhất S1 có thể ở giữa 1 μm và 50 μm . Trong phương án hiện tại, chiều rộng thứ nhất W1 của các đường truyền tín hiệu TL-A có thể bằng với chiều rộng thứ hai W2 của các đường kim loại 175 và tỷ lệ của chiều rộng thứ nhất W1 (hoặc chiều rộng thứ hai W2) khoảng cách S1 có thể nằm trong khoảng 0,5 đến 3.

Từ góc nhìn khác, do các khoảng trống 175s được hình thành giữa bất kỳ đường truyền tín hiệu liền kề TL-A và các đường kim loại 175, và tỷ lệ phần trăm của diện tích hình chiếu theo chiều dọc của vùng bị chiếm chỗ bởi khoảng trống 175s trên tấm nền 101 so với tổng diện tích của hình chiếu theo chiều dọc của vùng bị chiếm chỗ bởi các đường truyền tín hiệu TL-A, các đường kim loại 175 và các khoảng trống 175s trên tấm nền 101 có thể nằm trong khoảng từ 25% đến 60%. Theo đó, hiệu ứng tản nhiệt của đường truyền tín hiệu TL-A trong bước nung kết ở nhiệt độ cao có thể được cải thiện, và tốc độ chuyển đổi của lớp keo gắn kín 200 có thể tăng lên, do đó, năng suất đóng gói và độ ổn định của panen hiển thị 11 được cải thiện. Cần lưu ý rằng thông qua cấu hình của lớp khuôn kim loại 170, có thể thêm khoảng cách S theo hướng D1 giữa hai đường truyền tín hiệu liền kề TL-A để giảm rủi ro ngắn mạch điện (hoặc thiệt hại do nổ tĩnh điện) giữa bất kỳ hai đường truyền tín hiệu liền kề TL-A.

Dựa trên những nội dung trên, trong panen hiển thị theo một phương án của sáng chế này, vùng đóng gói được tạo ra với đường truyền tín hiệu bị xếp chồng với lớp keo gắn kín và đường tín hiệu thứ nhất để điều khiển cấu trúc điểm ảnh được kết nối điện đến đường truyền tín hiệu. Theo đó, panen hiển thị có thể truyền tín hiệu điều khiển từ đường tín hiệu thứ nhất của vùng hiển thị đến đường truyền tín hiệu nằm trong vùng đóng gói hoặc truyền tín hiệu điều khiển từ đường truyền tín hiệu của vùng đóng gói đến đường tín hiệu thứ nhất nằm trong vùng hiển thị để đảm bảo rằng vùng hiển thị của panen hiển thị được tối đa hóa. Ngoài ra, trong panen hiển thị theo một phương án khác của sáng chế này, thông qua thực tế là hệ số giãn nở nhiệt của đường truyền tín hiệu nằm trong khoảng

4,8 ($10^{-6}/K$) đến 14,2 ($10^{-6}/K$), đường truyền tín hiệu có thể được ngăn cản việc bị bóc ra do nhiệt độ cao trong quy trình đóng gói và các lỗi có thể xảy ra do quy trình đóng gói, năng suất đóng gói và độ ổn định trong khi vận hành của panen hiển thị có thể được cải thiện.

Mặc dù sáng chế này được mô tả với tham chiếu đến các phương án trên, các phương án không nhằm hạn chế sáng chế này. Một người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng có thể thực hiện các biến thể và sửa đổi mà không nằm ngoài phạm vi bộc lộ của sáng chế này. Do đó, phạm vi bảo hộ của sáng chế này phải tuân theo các yêu cầu bảo hộ dưới đây.

YÊU CẦU BẢO HỘ

1. Panen hiển thị, bao gồm:

một tấm nền, có vùng đóng gói, vùng hiển thị bao quanh vùng đóng gói và vùng chuyển đổi được định vị giữa vùng đóng gói và vùng hiển thị;

nhiều cấu trúc điểm ảnh, được sắp xếp trong vùng hiển thị;

nhiều đường tín hiệu thứ nhất và nhiều đường tín hiệu thứ hai, được đặt trong vùng hiển thị, trong đó mỗi cấu trúc điểm ảnh được kết nối điện với một đường tín hiệu thứ nhất tương ứng và một đường tín hiệu thứ hai tương ứng;

nhiều đường truyền tín hiệu và lớp keo gắn kín, được xử lý trong vùng đóng gói, lớp keo gắn kín được xếp chồng với các đường truyền tín hiệu, trong đó hệ số giãn nở nhiệt của các đường truyền tín hiệu nhỏ hơn hệ số giãn nở nhiệt của đường tín hiệu thứ nhất; và

một lớp cách điện, được đặt giữa các đường tín hiệu thứ nhất và các đường tín hiệu thứ hai, trong đó lớp cách điện được tạo ra với nhiều lỗ thông (sự truy cập liên kết theo chiều dọc) tiếp xúc được xếp chồng với vùng chuyển đổi và các đường tín hiệu thứ nhất được kết nối điện với các đường truyền tín hiệu qua các lỗ thông tiếp xúc, các lỗ thông tiếp xúc gần với cấu trúc điểm ảnh hơn là vùng đóng gói.

2. Panen hiển thị theo điểm 1, còn bao gồm một lỗ, trong đó vùng hiển thị bao quanh lỗ này và vùng đóng gói được đặt giữa lỗ và vùng hiển thị.

3. Panen hiển thị theo điểm 1, trong đó các đường truyền tín hiệu và các đường tín hiệu thứ hai thuộc cùng một lớp dạng phim.

4. Panen hiển thị theo điểm 1, bao gồm nhiều dòng tín hiệu thứ ba được đặt trong vùng hiển thị, lớp cách điện bao gồm lớp cách điện phụ thứ nhất và lớp cách điện phụ thứ hai, trong đó các đường tín hiệu thứ ba được đặt ở giữa lớp cách điện phụ thứ nhất và lớp cách điện phụ thứ hai, và các đường truyền tín hiệu và các đường tín hiệu thứ ba thuộc về cùng một lớp dạng phim.

5. Panen hiển thị theo điểm 4, bao gồm thêm một lớp khuôn kim loại, được đặt trong vùng đóng gói, lớp khuôn kim loại được đặt giữa lớp cách điện và tấm nền, trong đó các đường truyền tín hiệu không được xếp chồng lên lớp khuôn kim loại.

6. Panen hiển thị theo điểm 5, trong đó lớp khuôn kim loại và các đường tín hiệu thứ hai thuộc cùng một lớp dạng phim.

7. Panen hiển thị theo điểm 1, bao gồm thêm bảng mạch điều khiển cổng thứ nhất và bảng mạch điều khiển cổng thứ hai, trong đó một phần của các đường tín hiệu thứ hai được kết nối điện với bảng mạch điều khiển cổng thứ nhất và phần còn lại của các đường tín hiệu thứ hai được kết nối điện với bảng mạch điều khiển cổng thứ hai.

8. Panen hiển thị theo điểm 1, trong đó khoảng cách được hình thành giữa hai đường truyền tín hiệu liên kề và tỷ lệ phần trăm của diện tích vùng hình chiếu theo chiều dọc của vùng bị chiếm chỗ bởi khoảng trống trên tấm nền so với diện tích vùng hình chiếu theo chiều dọc của vùng bị chiếm chỗ bởi các đường truyền tín hiệu và các khoảng trống trên tấm nền là từ 25% đến 60%.

9. Panen hiển thị theo điểm 1, trong đó khoảng cách tồn tại giữa hai đường truyền tín hiệu liên kề theo hướng thứ nhất, mỗi đường truyền tín hiệu có chiều rộng theo hướng thứ nhất và tỷ lệ chiều rộng của mỗi đường truyền tín hiệu liên quan đến khoảng cách giữa hai đường truyền tín hiệu liên kề nằm trong khoảng 0,5 đến 3.

10. Panen hiển thị theo điểm 1, trong đó các vật liệu của các đường truyền tín hiệu bao gồm molybden.

11. Panen hiển thị theo điểm 1, trong đó hệ số giãn nở nhiệt của các đường truyền tín hiệu nằm trong khoảng $4,8 (10^{-6}/K)$ đến $14,2 (10^{-6}/K)$.

12. Panen hiển thị theo điểm 1, bao gồm nhiều cấu trúc phát sáng, trong đó nhiều cấu trúc phát sáng được kết nối điện với các cấu trúc điểm ảnh tương ứng và mỗi cấu trúc phát sáng bao gồm một lớp phun lỗ trống điện tử, một lớp chuyển tải lỗ điện tử, một lớp phát sáng và một lớp chuyển tải điện tử được xếp chồng lên nhau.

13. Panen hiển thị theo điểm 1, trong đó một vật liệu của lớp keo gắn kín bao gồm thủy tinh (frit) có nhiệt độ nung kết lớn hơn 400°C .

14. Panen hiển thị, bao gồm:

một tấm nền, có một vùng đóng gói và một vùng hiển thị xung quanh vùng đóng gói và vùng chuyển đổi được định vị giữa vùng đóng gói và vùng hiển thị;

nhiều cấu trúc điểm ảnh, được sắp xếp trong vùng hiển thị;

một đường tín hiệu thứ nhất và nhiều đường tín hiệu thứ hai, được đặt trong vùng hiển thị, trong đó mỗi cấu trúc điểm ảnh được kết nối điện với đường tín hiệu thứ nhất và một đường tín hiệu thứ hai tương ứng;

một đường truyền tín hiệu, được đặt trong vùng đóng gói, trong đó đường truyền tín hiệu được kết nối điện với đường tín hiệu thứ nhất và hệ số giãn nở nhiệt của đường truyền tín hiệu nằm trong khoảng $4,8 (10^{-6}/K)$ đến $14,2 (10^{-6}/K)$; và

mẫu keo gắn kín, được đặt trong vùng đóng gói, trong đó mẫu keo gắn kín được xếp chồng lên đường truyền tín hiệu và

một lớp cách điện được bố trí giữa đường tín hiệu thứ nhất và các đường tín hiệu thứ hai, trong đó lớp cách điện được tạo ra với ít nhất một lỗ thông tiếp xúc chồng lên vùng chuyển đổi, đường tín hiệu thứ nhất được kết nối điện với đường truyền tín hiệu qua ít nhất một lỗ thông tiếp xúc và ít nhất một lỗ thông tiếp xúc gần với cấu trúc điểm ảnh hơn là vùng đóng gói.

15. Panen hiển thị theo điểm 14, còn bao gồm một lỗ, trong đó vùng hiển thị bao quanh lỗ và vùng đóng gói được đặt giữa lỗ và vùng hiển thị.

16. Panen hiển thị theo điểm 14, trong đó một vật liệu của đường truyền tín hiệu bao gồm molypden.

17. Panen hiển thị theo điểm 14, trong đó đường truyền tín hiệu và đường tín hiệu thứ hai thuộc cùng một lớp dạng phim.

18. Panen hiển thị theo điểm 14, bao gồm một đường tín hiệu thứ ba được đặt trong vùng hiển thị, lớp cách điện bao gồm lớp cách điện phụ thứ nhất và lớp cách điện phụ thứ hai, trong đó đường tín hiệu thứ ba được đặt giữa lớp cách điện phụ thứ nhất và lớp cách điện phụ thứ hai, và đường truyền tín hiệu và đường tín hiệu thứ ba thuộc về cùng một lớp dạng phim.

19. Panen hiển thị theo điểm 18, còn bao gồm một lớp khuôn kim loại, được đặt trong vùng đóng gói, lớp khuôn kim loại được đặt giữa lớp cách điện và tấm nền, trong đó đường truyền tín hiệu không bị xếp chồng với lớp khuôn kim loại và lớp khuôn kim loại và các đường tín hiệu thứ hai thuộc về cùng một lớp dạng phim.

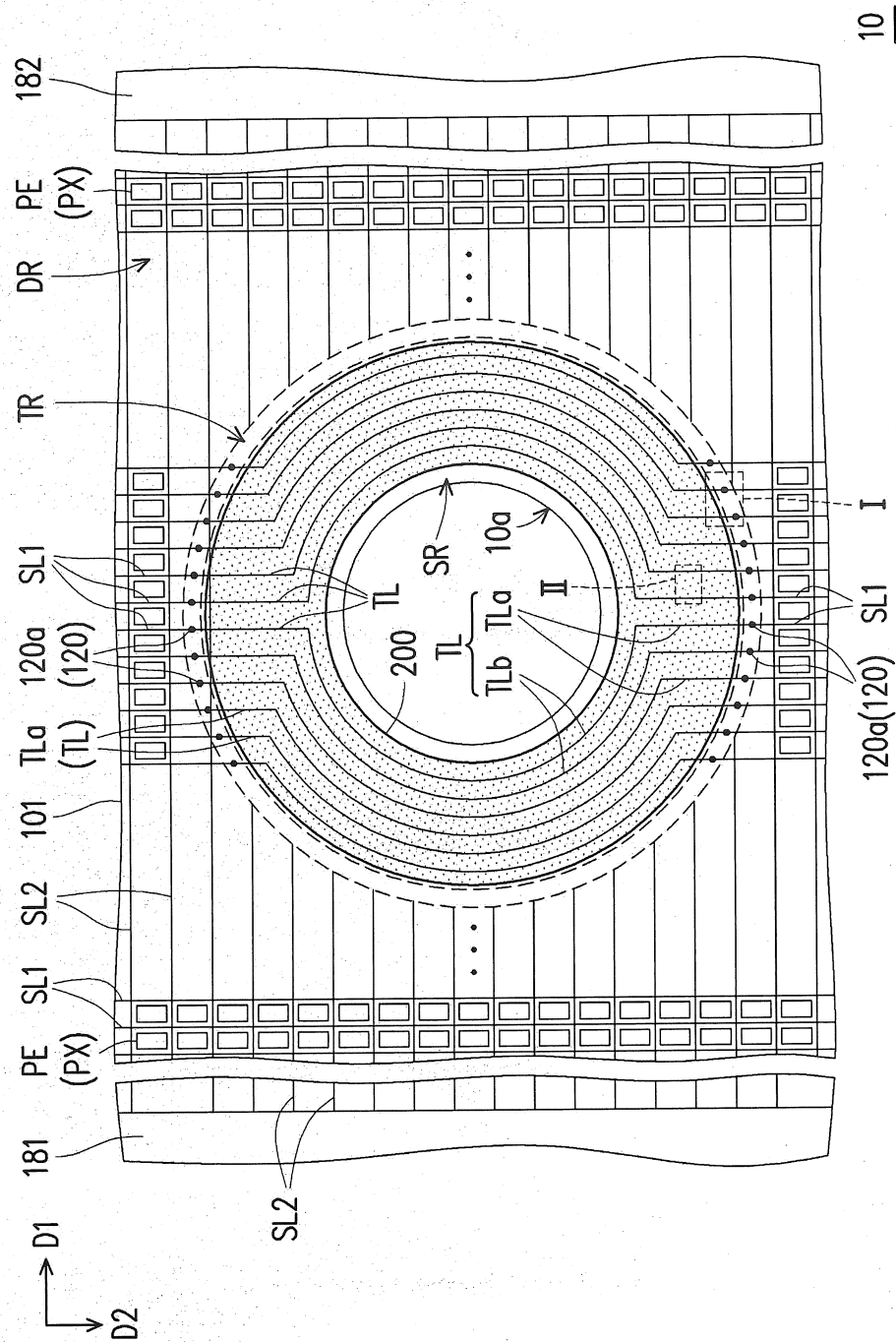


FIG. 1

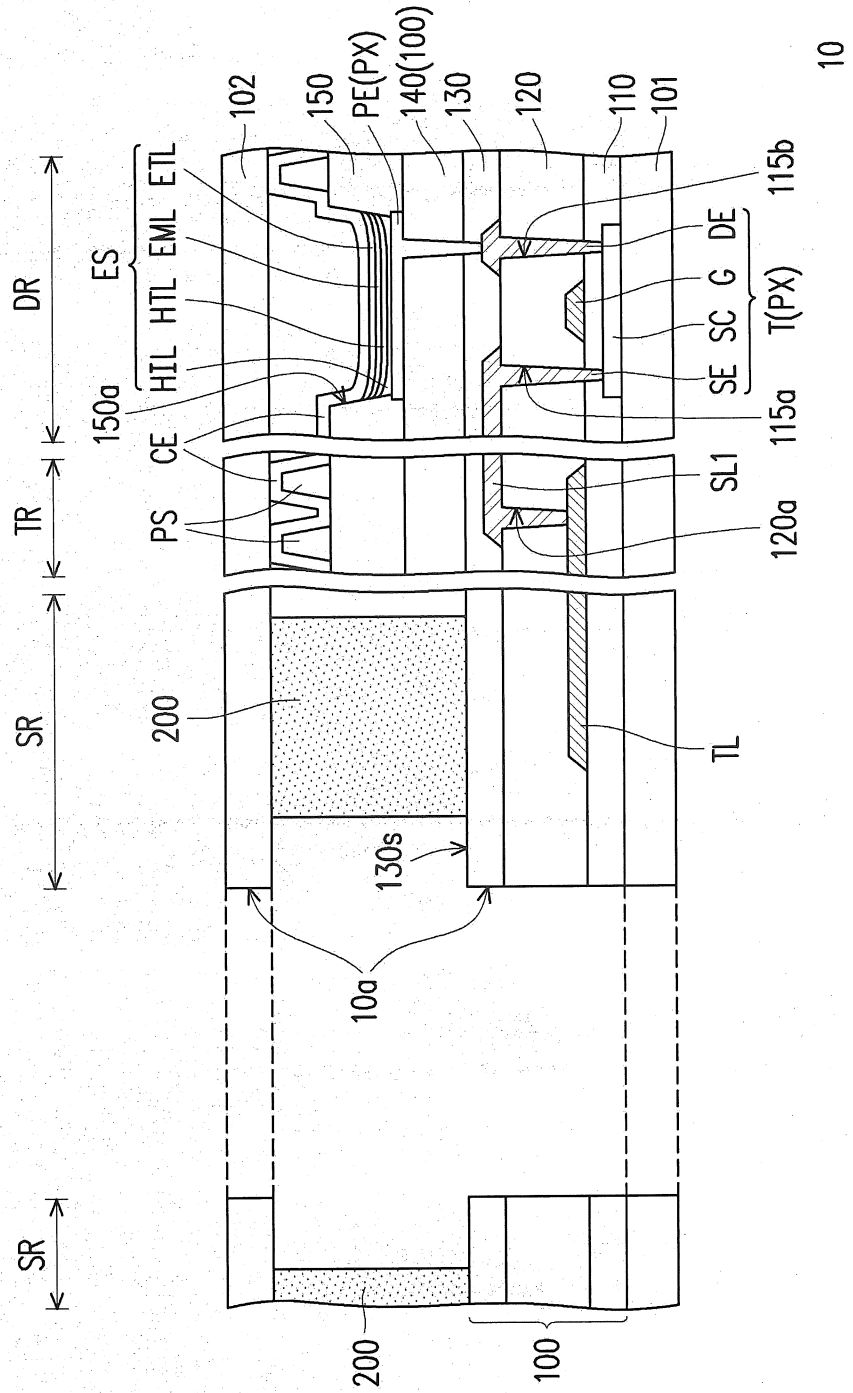


FIG. 2

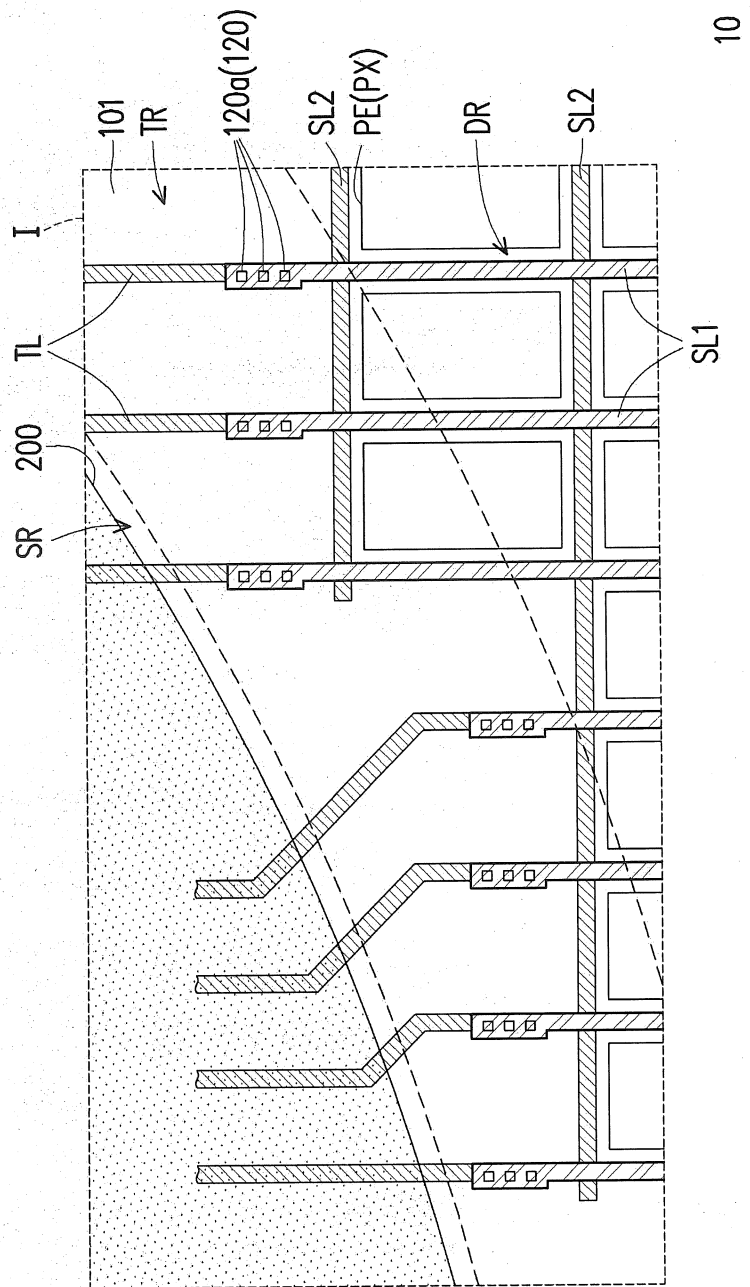


FIG. 3

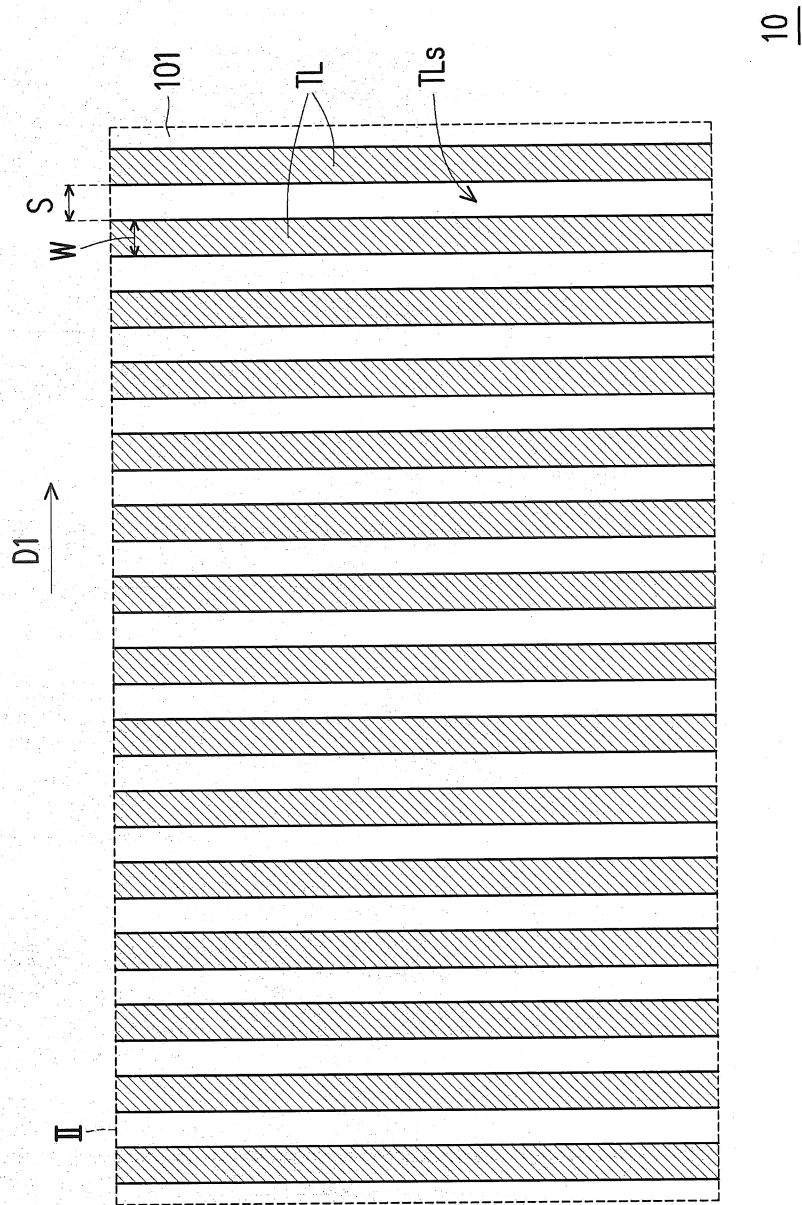


FIG. 4

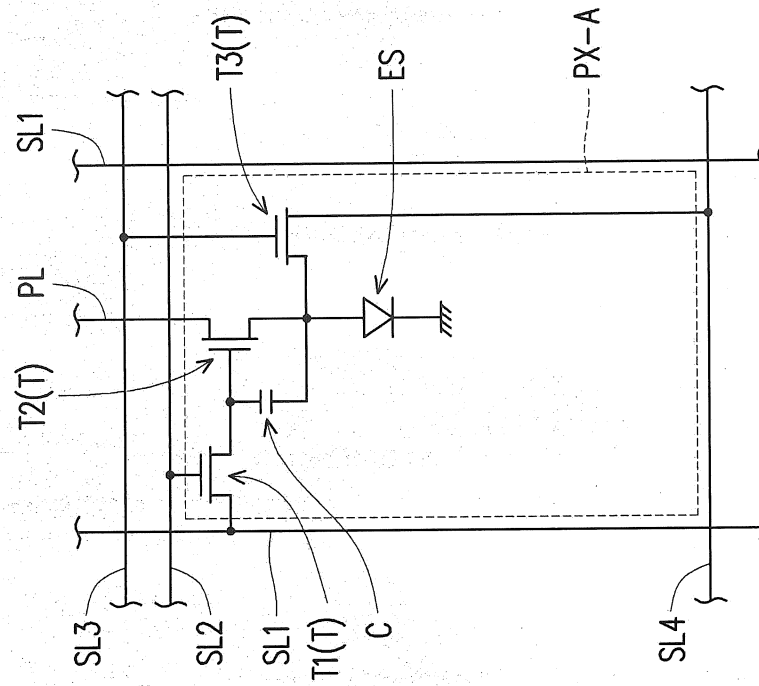


FIG. 5

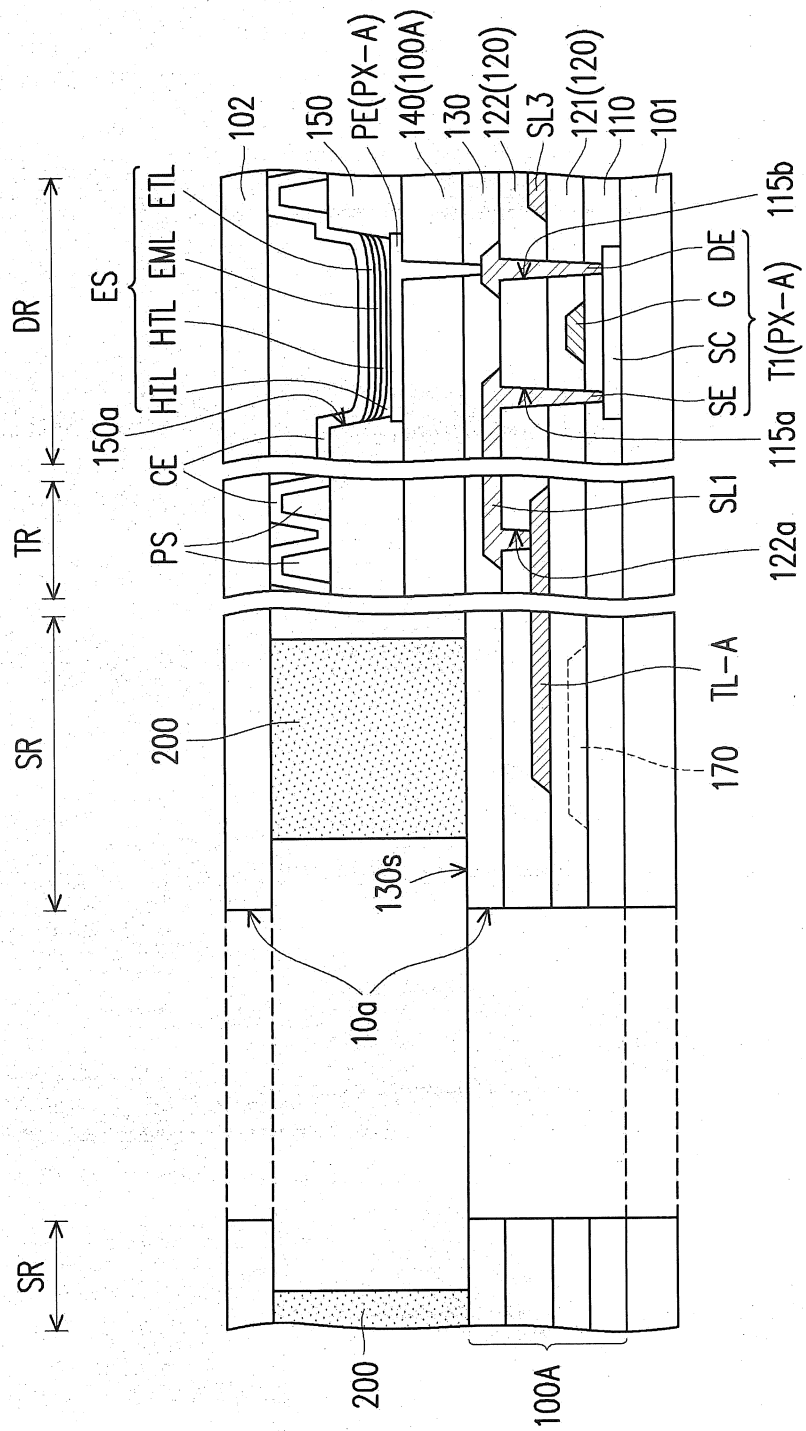


FIG. 6

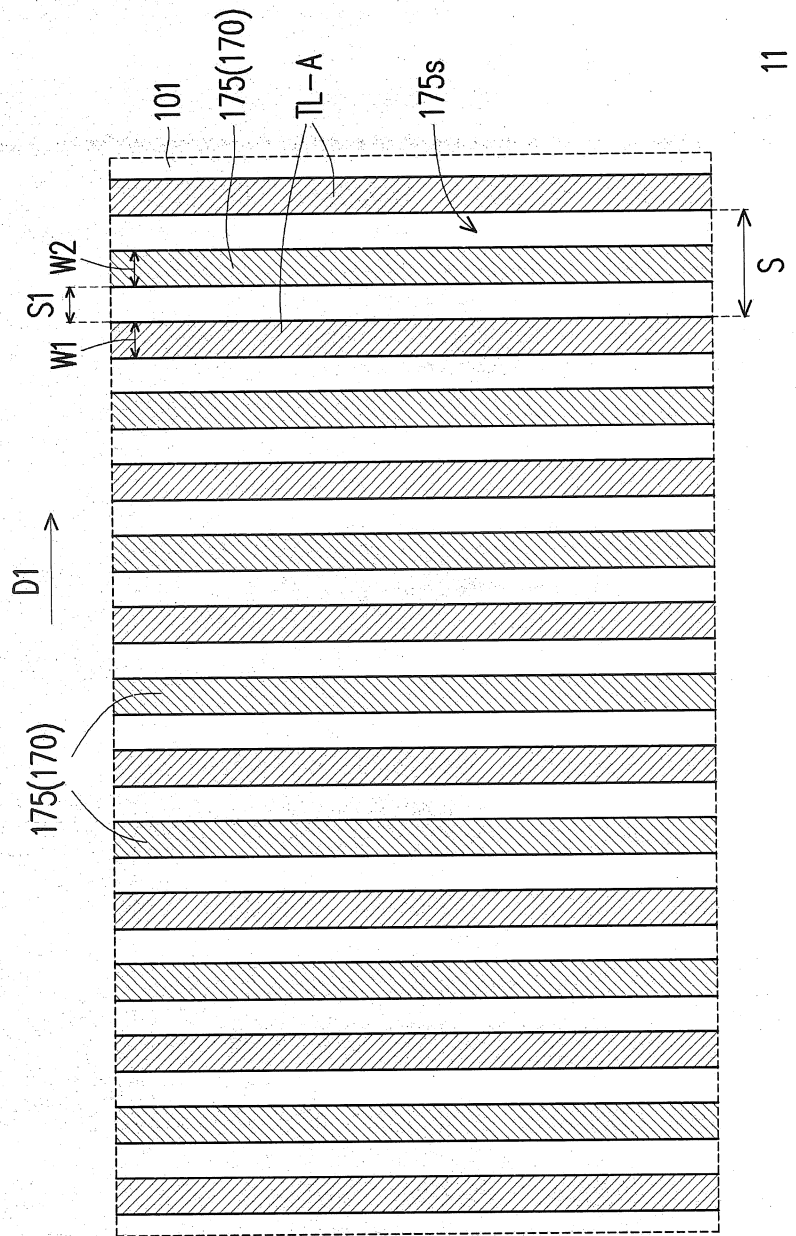


FIG. 7