



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0032999

(51)^{2020.01} G06F 17/15

(13) B

(21) 1-2020-05617

(22) 30/09/2020

(45) 25/08/2022 413

(43) 25/01/2021 394

(73) TẬP ĐOÀN CÔNG NGHIỆP - VIỄN THÔNG QUÂN ĐỘI (VN)

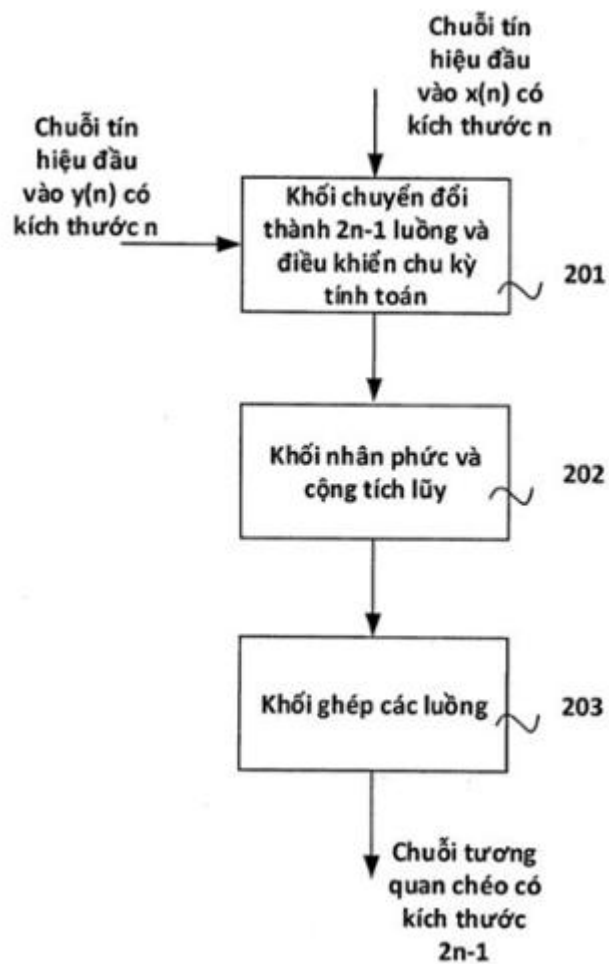
Lô D26 khu đô thị mới Cầu Giấy, phường Yên Hoà, quận Cầu Giấy, thành phố Hà Nội

(72) Nguyễn Văn Huynh (VN); Lê Thanh Bằng (VN); Phạm Anh Tuấn (VN); Nguyễn Hoàng Thủ Khoa (VN).

(74) Công ty TNHH Tư vấn Quốc Dân (NACILAW)

(54) HỆ THỐNG VÀ PHƯƠNG PHÁP TÍNH TOÁN SONG SONG CHO HỆ THỐNG TƯƠNG QUAN CHÉO

(57) Sáng chế đề xuất hệ thống và phương pháp tính toán song song cho hệ thống tương quan chéo cho kỹ thuật giải mã tín hiệu trong hệ thống thông tin di động thế hệ năm. Hệ thống được đề xuất bao gồm: khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán; khối nhân phức và cộng tích lũy; khối ghép các luồng. Phương pháp được đề xuất bao gồm: bước 1: tăng luồng đầu vào thành $2n-1$ luồng song song, các luồng liên tiếp trở với nhau một chu kỳ xung nhịp; bước 2: nhân phức và cộng tích lũy; bước 3: ghép các luồng lại với nhau.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề xuất đến hệ thống và phương pháp tính toán song song cho hệ thống tương quan chéo. Cụ thể, hệ thống và phương pháp này được thực hiện để triển khai kỹ thuật giải mã tín hiệu cho các hệ thống thông tin di động thế hệ năm.

Tình trạng kỹ thuật của sáng chế

Trong hệ thống thông tin vô tuyến, các kỹ thuật giải mã tín hiệu có vai trò quan trọng trong tốc độ, độ chính xác và tính ổn định ở phía thu. Các kỹ thuật giải mã tín hiệu nói chung được xây dựng và cải tiến nhằm mục đích giải quyết vấn đề về tối ưu thuật toán để tăng khả năng giải mã tín hiệu nhận được từ trạm thu phát băng gốc hoặc vấn đề xây dựng kỹ thuật giải mã tín hiệu có khả năng sửa lỗi với độ phức tạp thuật toán và thời gian tính toán nằm trong phạm vi có thể chấp nhận được.

Trong các kỹ thuật giải mã tín hiệu cho hệ thống thông tin di động thế hệ năm, kỹ thuật giải mã tín hiệu sử dụng tương quan chéo giữa tín hiệu nhận được và tín hiệu tham chiếu được sử dụng cho kênh mang dữ liệu điều khiển đường xuống định dạng 0 (Physical Uplink Control Channel – PUCCH – format 0). Việc xây dựng kiến trúc kỹ thuật giải mã tín hiệu phụ thuộc vào các yếu tố như mức độ tin cậy của kênh truyền tương ứng chiều dài chuỗi dữ liệu và tỷ số tín hiệu trên nhiễu của kênh truyền vô tuyến.

Về nguyên lý, kỹ thuật giải mã tín hiệu cho kênh điều khiển đường xuống định dạng 0 bao gồm ba khối. Khối thứ nhất là khối tạo tín hiệu tham chiếu. Khối thứ hai là khối tính tương quan chéo giữa tín hiệu tham chiếu và tín hiệu nhận được từ phía thu. Cuối cùng là khối giải mã tín hiệu.

Trong thực tế, việc tính toán tương quan chéo được thực hiện theo phương pháp tuần tự và nối tiếp. Điều này có nghĩa là mỗi phần tử của chuỗi tín hiệu từ phía thu nhân tuần tự với tất cả phần tử tín hiệu tham chiếu. Tuy nhiên, việc tính toán theo phương pháp tuần tự này là nguyên nhân chính làm cho thời gian thực hiện thuật toán tăng lên. Điều này gây ra trễ xử lý lớn, ảnh hưởng đến chất lượng dịch vụ của người dùng. Hơn nữa, trong trường hợp các mô hình dữ liệu khác nhau, số lượng chuỗi đầu vào tăng lên dẫn đến chu kỳ nhân từng phần tử của chuỗi tín hiệu từ phía thu với chuỗi

tín tham chiếu tăng lên làm cho độ phức tạp tính toán tăng lên theo chiều tăng của số lượng đầu vào của hai tín hiệu.

Công thức $r[n] = \sum_{k=-\infty}^{\infty} x[k]h[k-n]$ mô tả cách thức thực hiện của tương quan chéo theo phương pháp đã biết trong lĩnh vực kỹ thuật này. Trong phương pháp này, phép nhân chuỗi thứ hai tương ứng tín hiệu từ phía thu với chuỗi thứ nhất tương ứng với tín hiệu tham chiếu được thực hiện nối tiếp và tuần tự. Theo phương pháp này, các phần tử chuỗi thứ nhất được lưu vào các bộ nhớ chỉ đọc (Read-Only Memory - ROM). Ở chỉ số n đầu tiên, chuỗi thứ hai đầu vào được nhân một cách tuần tự với phần tử chuỗi thứ nhất và được cộng tuyến tính giữa các kết quả này với nhau, sau đó quá trình lặp lại ở các chỉ số n tiếp theo.

Nhược điểm của phương pháp nối tiếp và tuần tự là tốc độ xử lý chậm và thời gian tính toán lớn. Theo đó, đối với phép nhân tuần tự với chuỗi thứ nhất đầu vào có kích thước n với chuỗi thứ hai có kích thước n , cần tối thiểu $n*n$ bộ nhân để có được chuỗi có kích thước $2n-1$ đầu ra sau tính tương quan chéo. Như vậy, đối với phương pháp tính toán tuần tự, giá trị n càng lớn dẫn tới thời gian tính toán phép nhân càng tăng lên và tốc độ xử lý càng giảm đi cũng như tăng tài nguyên của khối xử lý.

Bản chất kỹ thuật của sáng chế

Mục đích thứ nhất của sáng chế là đề xuất hệ thống tính toán song song cho hệ thống tương quan chéo để nâng cao tốc độ cho kỹ thuật giải mã tín hiệu trong các hệ thống di động thế hệ năm. Để đạt được mục đích trên, hệ thống được đề xuất bao gồm:

Khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán: mục đích khối này là chuyển đổi từ một luồng tín hiệu thành $2n-1$ luồng tín hiệu và điều khiển chu kỳ tính toán tương ứng của từng luồng. Chu kỳ tính toán của các luồng dựa vào quá trình trượt của hai tín hiệu trong việc tính toán tương quan chéo và chu kỳ tính toán cũng chính là bộ điều khiển khối nhân phức và cộng tích lũy.

Khối nhân phức và cộng tích lũy: nhiệm vụ của khối nhân phức và cộng tích lũy là nhân phức giữa hai tín hiệu đầu vào và cộng tích lũy theo độ dài chu kỳ của tín hiệu điều khiển khối. Theo đó, có $2n-1$ khối nhân phức và cộng tích lũy với sự khác nhau bởi tín hiệu điều khiển chu kỳ tính toán.

Khối ghép các luồng: nhiệm vụ của khối ghép các luồng là dựa vào các tín hiệu điều khiển ngõ ra của khối nhân phức và cộng tích lũy để thực hiện ghép $2n-1$ luồng thành một luồng ngõ ra, đây chính là kết quả của tính tương quan chéo mong muốn.

Mục đích thứ hai của sáng chế là đề xuất phương pháp tính toán song song cho hệ thống tương quan chéo, cụ thể, phương pháp hiệu quả bằng việc cải thiện tốc độ xử lý tính toán cũng như giảm thiểu thời gian tính toán bởi vì việc chia thành $2n-1$ luồng tính toán song song và chỉ cần một bộ nhân ở mỗi luồng tương ứng với việc sử dụng $2n-1$ bộ nhân cho hệ thống tính toán tương quan theo đề xuất so với việc sử dụng $n*n$ bộ nhân ở phương pháp tuần tự, đặc biệt hiệu quả đối với các mô hình dữ liệu đầu vào lớn tương ứng với n lớn. Phương pháp này cũng đảm bảo tính đơn giản và linh hoạt trong quá trình thiết kế.

Để đạt được mục đích trên, phương pháp tính toán song song cho hệ thống tương quan chéo gồm các bước:

Bước 1: tăng luồng đầu vào thành $2n-1$ luồng song song, các luồng liên tiếp trễ với nhau một chu kỳ xung nhịp. Ở bước này, từ hai tín hiệu đầu vào với n phân tử ở mỗi tín hiệu sẽ được chia thành $2n-1$ luồng song song. Khi đó, các luồng tương ứng với các độ trễ ở hai tín hiệu sẽ thực hiện tính toán với nhau.

Bước 2: nhân phức và cộng tích lũy: nhiệm vụ của bước này là thực hiện phép nhân phức và cộng tích lũy các phép nhân này ở các luồng song song. Do có $2n-1$ luồng song song cho nên sẽ có $2n-1$ khối nhân phức và cộng tích lũy ở bước này.

Bước 3: ghép các luồng lại với nhau. Ở bước này, các giá trị sau khi tính toán ở bước 2 ở $2n-1$ luồng được ghép nối với nhau thành một luồng với $2n-1$ giá trị tương ứng với kết quả tương quan hai tín hiệu có kích n phân tử.

Mô tả vắn tắt các hình vẽ

Hình 1 là hình vẽ mô tả phương pháp tính toán song song cho hệ thống tương quan chéo.

Hình 2 là hình vẽ mô tả sơ đồ khối hệ thống tính toán song song cho hệ thống tương quan chéo.

Hình 3 là hình vẽ mô tả thiết kế phần cứng của khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán.

Hình 4 là hình vẽ mô tả thiết kế phần cứng của khối nhân phức và cộng tích lũy.

Hình 5 là hình vẽ mô tả thiết kế phần cứng của khối ghép các luồng.

Hình 6 là hình vẽ mô tả thiết kế phần cứng của khối phát hiện xung cuối cùng.

Hình 7 là hình vẽ mô tả sơ đồ thử nghiệm tương quan chéo theo phương pháp đề xuất của sáng chế.

Mô tả chi tiết sáng chế

Theo phương án thực hiện, sáng chế đề xuất phương pháp tính toán song song cho hệ thống tương quan chéo bao gồm ba khối chính: khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán 201, khối nhân phức và cộng tích lũy 202 và khối ghép các luồng 203 theo tham chiếu tại Hình 2. Trong đó, kỹ thuật tính toán song song cho tương quan chéo (Parallel Computation for Cross-correlation - PCC) được tích hợp cho việc tính toán tương quan chéo. Cụ thể:

Khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán 20: mục đích khối này là chuyển đổi từ một luồng tín hiệu thành $2n-1$ luồng tín hiệu và điều khiển chu kỳ tính toán tương ứng của từng luồng. Chu kỳ tính toán của các luồng dựa vào quá trình trượt của hai tín hiệu trong việc tính toán tương quan chéo và chu kỳ tính toán cũng chính là bộ điều khiển khối nhân phức và cộng tích lũy 202.

Khối nhân phức và cộng tích lũy 202: nhiệm vụ của khối nhân phức và cộng tích lũy 202 là nhân phức giữa hai tín hiệu đầu vào và cộng tích lũy theo độ dài chu kỳ của tín hiệu điều khiển khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán 201. Theo đó, có $2n-1$ khối nhân phức và cộng tích lũy với sự khác nhau bởi tín hiệu điều khiển chu kỳ tính toán.

Khối ghép các luồng 203: nhiệm vụ của khối ghép các luồng 203 là dựa vào các tín hiệu điều khiển ngõ ra của khối nhân phức và cộng tích lũy 202 để thực hiện ghép $2n-1$ luồng thành một luồng ngõ ra, đây chính là kết quả của tính tương quan chéo mong muốn.

Hình 3 mô tả thiết kế phần cứng của khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán 201. Ở khối này, từ hai tín hiệu đầu vào với n phân tử ở mỗi tín hiệu sẽ được chia thành $2n-1$ luồng song song. Khi đó, các luồng ứng với các độ trễ ở hai tín hiệu sẽ thực hiện tính toán cùng với đó là một tín hiệu điều khiển chu kỳ tính toán cho mỗi luồng. Cụ thể, tín hiệu điều khiển ngõ vào sẽ qua các bộ trễ một xung nhịp 301 với tổng cộng $2n-1$ bộ trễ một xung nhịp nối tiếp nhau. Ngõ ra của các bộ trễ

một xung nhịp 301 được thực hiện phép logic AND tại khối logic AND 302 với ngõ ra của bộ trễ n xung nhịp 303, các ngõ ra của khối logic AND 302 chính là tương ứng với ngõ vào điều khiển tính toán khối nhân phức và cộng tích lũy 202. Tương tự như luồng điều khiển, hai ngõ vào của tín hiệu cần tính toán tương quan chéo được chuyển đổi thành $2n-1$ luồng song song bằng việc qua bộ trễ một xung nhịp 301 với tổng cộng $2n-1$ bộ trễ một xung nhịp nối tiếp nhau. Trong đó:

- Bộ trễ một xung nhịp 301 là: bộ có nhiệm vụ làm một tín hiệu khi qua nó sẽ trễ đi một xung nhịp.

- Khối logic AND 302 là: khối có nhiệm vụ so sánh logic giữa hai tín hiệu ngõ vào, cụ thể nếu có một trong hai tín hiệu là không thì ngõ ra sẽ là không, ngõ ra chỉ là một trong trường hợp hai tín hiệu ngõ vào là một.

- Bộ trễ n xung nhịp 303 là: bộ có nhiệm vụ làm một tín hiệu khi qua nó sẽ trễ đi n xung nhịp với n là một hằng số có thể lựa chọn được.

Hình 4 mô tả thiết kế của khối nhân phức và cộng tích lũy 202. Ứng với mỗi tín hiệu điều khiển, khối nhân phức và cộng tích lũy 202 sẽ thực hiện số lần tính toán theo độ dài của xung nhịp điều khiển. Trong khối này, bộ nhân phức 401 thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp đầu tiên. Ở chu kỳ xung nhịp tiếp theo, bộ nhân phức 401 thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp thứ hai, trong khi đó bộ cộng tích lũy 405 sử dụng giá trị nhân phức đầu tiên để cộng với chính nó. Quá trình cứ lặp lại và số lần cộng tích lũy dựa vào độ rộng của các xung điều khiển của mỗi luồng. Quá trình này dựa vào: bộ lựa chọn 402 có chức năng lựa chọn kết quả khối nhân phức cần thực hiện cộng tích lũy, có nghĩa là khi có tín hiệu điều khiển từ khối nhân phức 401 thì giá trị nhân mới thực hiện cộng tích lũy. Tương tự, bộ lựa chọn 403 có chức năng lựa chọn cho tín hiệu phản hồi của bộ cộng. Bộ trễ một xung nhịp 406 có nhiệm vụ làm trễ kết quả tính toán đi một xung nhịp bởi vì quá trình cộng tích lũy thì giá trị ngõ ra của bộ cộng tích lũy 405 ở xung nhịp thứ $k-1$ sẽ được cộng với ngõ ra của khối nhân phức 401 ở xung nhịp thứ k . Bộ phát hiện xung cuối cùng 404 có chức năng tìm ra chu kỳ cuối cùng của quá trình tính toán và đây cũng chính là ngõ ra tín hiệu điều khiển $R(i)$ của luồng thứ i ứng với giá trị cộng tích lũy cần tìm hay giá trị tương quan chéo $R(i)$ của luồng thứ i .

Hình 6 mô tả thiết kế của khối phát hiện xung cuối cùng 404. Khối phát hiện xung cuối cùng 404 nhận tín hiệu điều khiển ngõ ra của bộ nhân phức 401, tín hiệu

qua khối logic NOT 601 để tìm giá trị nghịch đảo cũng như qua một bộ trễ một xung nhịp 602. Sau đó hai ngõ ra của hai bộ này được đưa vào khối logic AND 603 để tìm giá trị xung nhịp ở vị trí cuối cùng của một tín hiệu điều khiển ngõ vào có độ dài nhiều xung nhịp.

Hình 5 mô tả thiết kế khối ghép các luồng 203. Ứng với giá trị tương quan chéo ở mỗi luồng là một tín hiệu điều khiển. Khi đó hai tín hiệu đi qua bộ lựa chọn 501 để đảm bảo ngõ vào khối logic OR 502 chỉ có giá trị tương quan chéo ở luồng tính toán đó hoặc là giá trị 0. Do sự không trùng lặp cũng như nối tiếp ở các luồng tính toán liên tiếp nhau, các luồng tính toán được đưa vào khối logic OR 502 để tạo ra một chuỗi giá trị các kích thước $2n-1$. Kết quả đầu ra của khối logic OR 502 thu được chuỗi tín hiệu sau tương quan chéo.

Theo phương án thực hiện sáng chế, tham chiếu hình 1, phương pháp tính toán song song cho hệ thống tương quan chéo để nâng cao tốc độ cho kỹ thuật giải mã tín hiệu trong các hệ thống di động thế hệ năm được thực hiện tuần tự như sau:

Bước 1: tăng luồng đầu vào thành $2n-1$ luồng song song, các luồng liên tiếp trễ với nhau một chu kỳ xung nhịp. Tại bước này, hai tín hiệu mong muốn tính toán tương quan chéo được tăng thành $2n-1$ luồng song song với nhau bằng cách cho qua các bộ trễ một xung nhịp 301 liên tiếp. Cùng với đó, tín hiệu điều khiển của hai tín hiệu này cũng thực hiện tăng thành $2n-1$ luồng nhưng cần được tính toán độ rộng của các xung nhịp bằng cách các luồng tín hiệu điều khiển ở các luồng thực hiện phép logic AND 302 với tín hiệu khiên qua trễ n xung nhịp 303. Ngõ ra của các phép logic AND này chính là số chu kỳ xung nhịp cho khối nhân phức và cộng tích lũy ứng với mỗi luồng.

Bước 2: nhân phức và cộng tích lũy. Tại bước này, sẽ có tổng cộng $2n-1$ khối nhân phức và cộng tích lũy thực hiện song song quá trình tính toán. Ứng với mỗi tín hiệu điều khiển, khối nhân phức và cộng tích lũy 202 sẽ thực hiện số lần tính toán theo độ dài của xung nhịp điều khiển. Khối nhân phức 401 thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp đầu tiên. Ở chu kỳ xung nhịp tiếp theo, khối nhân phức 401 thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp thứ hai, trong khi đó bộ cộng tích lũy sử dụng giá trị nhân phức đầu tiên để cộng với chính nó. Quá trình cứ lặp lại và số lần cộng tích lũy dựa vào độ rộng của các xung điều khiển của mỗi bộ. Khối phát hiện xung cuối cùng có chức năng tìm ra chu kỳ cuối

cùng của quá trình tính toán và đây cũng chính là tín hiệu điều khiển ứng với giá trị cộng tích lũy hay giá trị tương quan cần tìm tại các luồng.

Bước 3: ghép các luồng lại với nhau; tại bước này, ứng với giá trị tương quan chéo ở mỗi luồng là một tín hiệu điều khiển. Khi đó hai tín hiệu đi qua bộ lựa chọn để đảm bảo ngõ vào khối logic OR chỉ có giá trị tương quan chéo ở luồng tính toán đó hoặc là giá trị 0. Do sự không trùng lặp cũng như nối tiếp ở các luồng tính toán liên tiếp nhau, các luồng tính toán được đưa vào khối logic OR để tạo ra một chuỗi giá trị các kích thước $2n-1$. Kết quả đầu ra của khối logic OR thu được chuỗi tín hiệu sau tương quan chéo.

Một cách tổng quát, giải pháp theo sáng chế đề xuất khác biệt với các giải pháp đã biết ở chỗ:

Với việc sử dụng phương pháp tính toán song song cho hệ thống tương quan chéo, cụ thể, việc sử dụng khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán được sử dụng hiệu quả bằng việc cải thiện tốc độ xử lý tính toán cũng như giảm thiểu thời gian tính toán bởi vì việc chia thành $2n-1$ luồng tính toán song song và chỉ cần một bộ nhân ở mỗi luồng tương ứng, với việc sử dụng $2n-1$ bộ nhân cho hệ thống tính toán tương quan đề xuất so với việc sử dụng $n*n$ bộ nhân ở phương pháp tuần tự. Đặc biệt phương pháp hiệu quả đối với các mô hình dữ liệu đầu vào lớn tương ứng với n đầu vào. Phương pháp này cũng đảm bảo tính đơn giản và linh hoạt trong quá trình thiết kế.

Ví dụ thực hiện sáng chế

Xét trường hợp chuỗi dữ liệu đầu vào có hai tín hiệu được ký hiệu là $x(n)=\{x_1, x_2, x_3\}$ và $y(n)=\{y_1, y_2, y_3\}$. Kết quả phép tính tương quan giữa hai chuỗi tín hiệu thực thi theo phương pháp song song được trình bày như sau:

Bước 1: hai chuỗi giá trị được chia thành $2n-1$ luồng tương ứng với năm luồng song song với nhau. Tiếp theo là việc tìm xung điều khiển cho các luồng, tham chiếu hình 7, ta có các vị trí của các xung điều khiển.

Bước 2: các luồng được xử lý độc lập, có tổng cộng năm khối nhân phức và cộng tích lũy thực hiện song song và được điều khiển bởi các xung điều khiển. Tham chiếu hình 7, ở luồng tính toán thứ nhất chỉ việc tính nhân phức và cộng tích lũy chỉ xảy ra ở một chu kỳ xung nhịp. Tương tự, với các luồng còn lại chỉ khác nhau ở việc

thực thi trên nhiều chu kỳ xung nhịp. Một điểm mấu chốt ở phương pháp tính toán tương quan chéo song song đó là thời điểm tính toán xong của các kết quả, giá trị tính toán ở các luồng là liên tiếp nhau theo các xung nhịp. Do đó năm luồng có thể ghép thành một duy nhất sau tính toán.

Bước 3: Các luồng được ghép nối thành một luồng bởi vì ngõ ra của các luồng đang không chồng lậ với nhau và liên tiếp theo các xung nhịp.

Hiệu quả đạt được của sáng chế

Phương pháp theo sáng chế là khả thi, dễ áp dụng và đảm bảo các yêu cầu về hiệu năng của hệ thống. Thay vì tính toán nhân hai chuỗi tín hiệu đầu vào tuần tự và nối tiếp, kỹ thuật tính toán song song cho hệ thống tương quan chéo (Parallel Computation for Cross-correlation - PCC) thực hiện tương quan chéo theo phương pháp song song, chia chuỗi tín hiệu đầu vào thành các luồng song song và thực hiện tính toán đồng thời trên các luồng song song này. Điều này vừa đảm bảo giảm thời gian xử lý giải mã tín hiệu, làm tăng tốc độ xử lý thông tin, vừa đảm bảo sử dụng hiệu quả tài nguyên lưu trữ.

Yêu cầu bảo hộ

1. Hệ thống tính toán song song cho hệ thống tương quan chéo bao gồm các khối sau:

khối chuyển đổi thành $2n-1$ luồng và điều khiển chu kỳ tính toán: mục đích khối này là chuyển đổi từ một luồng tín hiệu thành $2n-1$ luồng tín hiệu và điều khiển chu kỳ tính toán tương ứng của từng luồng; trong đó, ở khối này, các luồng ứng với các độ trễ ở hai tín hiệu sẽ thực hiện tính toán cùng với đó là một tín hiệu điều khiển chu kỳ tính toán cho mỗi luồng; cụ thể, tín hiệu điều khiển ngõ vào sẽ qua các bộ trễ một xung nhịp với tổng cộng $2n-1$ bộ trễ một xung nhịp nối tiếp nhau; ngõ ra của các bộ trễ một xung nhịp được thực hiện phép logic AND tại khối logic AND với ngõ ra của bộ trễ n xung nhịp, các ngõ ra của khối logic AND chính là tương ứng với ngõ vào điều khiển tính toán khối nhân phức và cộng tích lũy; tương tự như luồng điều khiển, hai ngõ vào của tín hiệu cần tính toán tương quan chéo được chuyển đổi thành $2n-1$ luồng song song bằng việc qua bộ trễ một xung nhịp với tổng cộng $2n-1$ bộ trễ một xung nhịp nối tiếp nhau; trong đó:

bộ trễ một xung nhịp là: bộ có nhiệm vụ làm một tín hiệu khi qua nó sẽ trễ đi một xung nhịp;

khối logic AND là: khối có nhiệm vụ so sánh logic giữa hai tín hiệu ngõ vào cụ thể, nếu có một trong hai tín hiệu là không thì ngõ ra sẽ là không, ngõ ra chỉ là một trong trường hợp hai tín hiệu ngõ vào là một;

bộ trễ n xung nhịp là: bộ có nhiệm vụ làm một tín hiệu khi qua nó sẽ trễ đi n xung nhịp với n là một hằng số có thể lựa chọn được;

khối nhân phức và cộng tích lũy: nhiệm vụ của khối nhân phức và cộng tích lũy là nhân phức giữa hai tín hiệu vào và cộng tích lũy theo độ dài chu kỳ của tín hiệu điều khiển khối; theo đó, có $2n-1$ khối nhân phức và cộng tích lũy với sự khác nhau bởi tín hiệu điều khiển chu kỳ tính toán; ứng với mỗi tín hiệu điều khiển, khối nhân phức và cộng tích lũy sẽ thực hiện số lần tính toán theo độ dài của xung nhịp điều khiển; trong khối này, bộ nhân phức thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp đầu tiên; ở chu kỳ xung nhịp tiếp theo, bộ nhân phức thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp thứ hai, trong khi đó bộ cộng tích lũy sử dụng giá trị nhân phức đầu tiên để cộng với chính nó; quá trình cứ lặp lại và số lần cộng tích lũy dựa vào độ rộng của các xung điều khiển của mỗi luồng; quá trình này dựa vào bộ lựa chọn chức năng lựa chọn kết quả bộ nhân phức cần thực hiện cộng tích

lũy, có nghĩa là khi có tín hiệu điều khiển từ bộ nhân phức thì giá trị nhân mới thực hiện cộng tích lũy; tương tự, bộ lựa chọn có chức năng lựa chọn cho tín hiệu phản hồi của bộ cộng; bộ trễ một xung nhịp có nhiệm vụ làm trễ kết quả tính toán đi một xung nhịp bởi vì quá trình cộng tích lũy thì giá trị ngõ ra của bộ cộng tích lũy ở xung nhịp thứ $k-1$ sẽ được cộng với ngõ ra của khối nhân phức ở xung nhịp thứ k ; khối phát hiện xung cuối cùng có chức năng tìm ra chu kỳ cuối cùng của quá trình tính toán và đây cũng chính là ngõ ra tín hiệu điều khiển $R(i)$ của luồng thứ i ứng với giá trị cộng tích lũy cần tìm hay giá trị tương quan chéo $R(i)$ của luồng thứ i ;

khối ghép các luồng: dựa vào tín hiệu điều khiển ngõ ra của khối để thực hiện ghép $2n-1$ luồng thành một luồng ngõ ra là kết quả của việc tính tương quan chéo mong muốn; trong đó, ứng với giá trị tương quan chéo ở mỗi luồng là một tín hiệu điều khiển, khi đó hai tín hiệu đi qua bộ lựa chọn để đảm bảo ngõ vào khối logic OR chỉ có giá trị tương quan chéo ở luồng tính toán đó hoặc là giá trị 0; do sự không trùng lặp cũng như nối tiếp ở các luồng tính toán liên tiếp nhau, các luồng tính toán được đưa vào khối logic OR để tạo ra một chuỗi giá trị các kích thước $2n-1$; kết quả đầu ra của khối logic OR thu được chuỗi tín hiệu sau tương quan chéo.

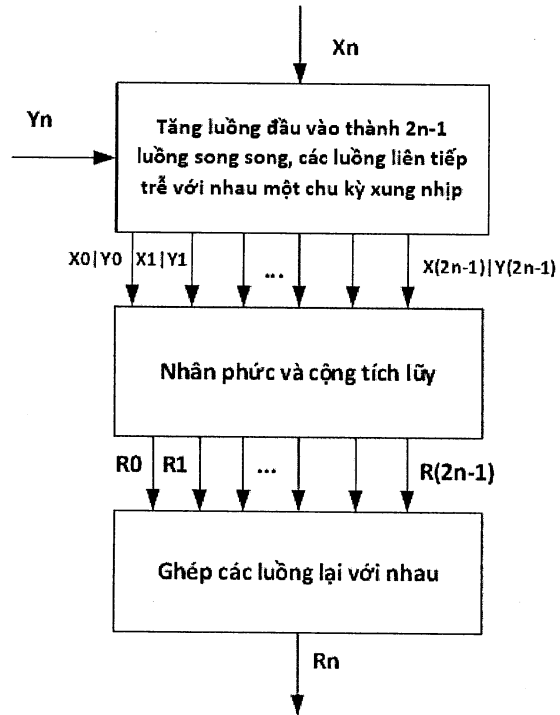
2. Phương pháp tính toán song song cho hệ thống tương quan chéo bao gồm:

bước 1: tăng luồng đầu vào thành $2n-1$ luồng song song, các luồng liên tiếp trễ với nhau một chu kỳ xung nhịp; tại bước này, hai tín hiệu mong muốn tính toán tương quan chéo được tăng thành $2n-1$ luồng song song với nhau bằng cách cho qua các bộ trễ một xung nhịp liên tiếp; cùng với đó, tín hiệu điều khiển của hai tín hiệu này cũng thực hiện tăng thành $2n-1$ luồng nhưng cần được tính toán độ rộng của các xung nhịp bằng cách các luồng tín hiệu điều khiển ở các luồng thực hiện phép logic AND với tín hiệu điều khiển qua trễ n xung nhịp; ngõ ra của các phép logic AND này chính là số chu kỳ xung nhịp cho khối nhân phức và cộng tích lũy ứng với mỗi luồng;

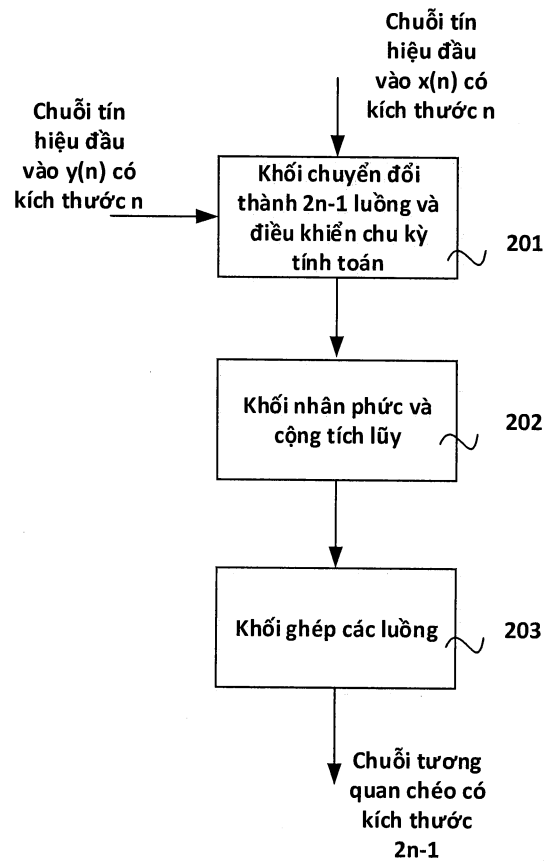
bước 2: nhân phức và cộng tích lũy; tại bước này, sẽ có tổng cộng $2n-1$ khối nhân phức và cộng tích lũy thực hiện song song quá trình tính toán; ứng với mỗi tín hiệu điều khiển khối nhân phức và cộng tích lũy sẽ thực hiện số lần tính toán theo độ dài của xung nhịp điều khiển; bộ nhân phức thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp đầu tiên; ở chu kỳ xung nhịp tiếp theo, bộ nhân phức thực hiện tính toán nhân phức giữa hai tín hiệu ở chu kỳ xung nhịp thứ hai, trong khi đó bộ cộng tích lũy sử dụng giá trị nhân phức đầu tiên để cộng với chính nó; quá trình cứ lặp

lại và số lần cộng tích lũy dựa vào độ rộng của các xung điều khiển của mỗi bộ; khối phát hiện xung cuối cùng có chức năng tìm ra chu kỳ cuối cùng của quá trình tính toán và đây cũng chính là tín hiệu điều khiển ứng với giá trị cộng tích lũy hay giá trị tương quan cần tìm tại các luồng;

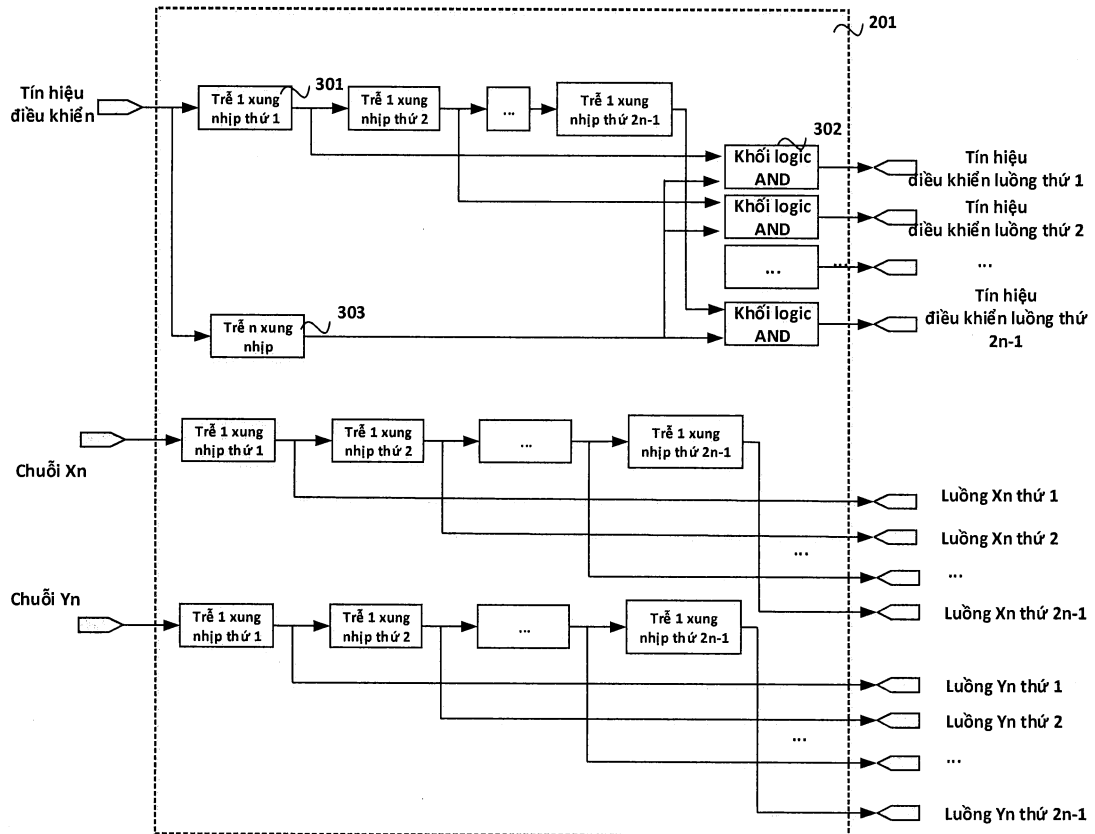
bước 3: ghép các luồng lại với nhau; tại bước này, ứng với giá trị tương quan chéo ở mỗi luồng là một tín hiệu điều khiển; khi đó hai tín hiệu đi qua bộ lựa chọn để đảm bảo ngõ vào khối logic OR chỉ có giá trị tương quan chéo ở luồng tính toán đó hoặc là giá trị 0; do sự không trùng lặp cũng như nối tiếp ở các luồng tính toán liên tiếp nhau, các luồng tính toán được đưa vào khối logic OR để tạo ra một chuỗi giá trị các kích thước $2n-1$; kết quả đầu ra của khối logic OR thu được chuỗi tín hiệu sau tương quan chéo.



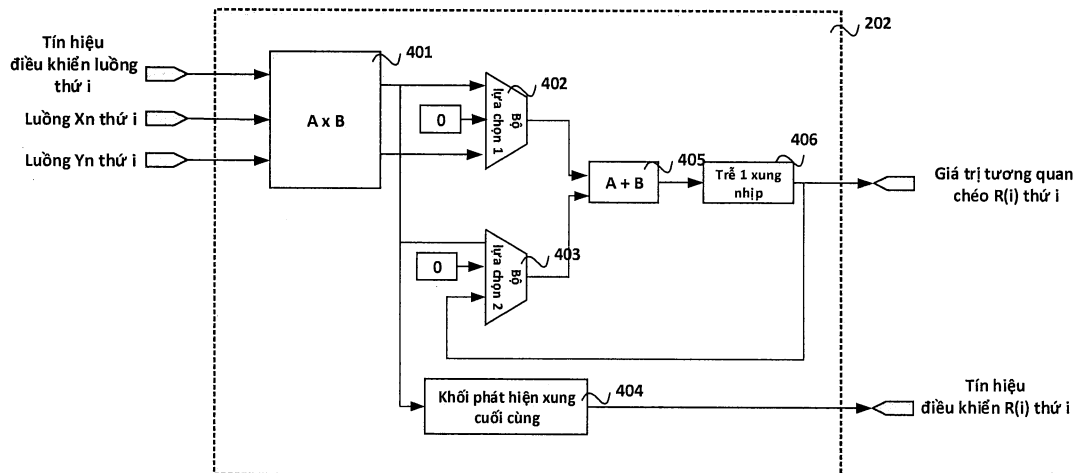
Hình 1



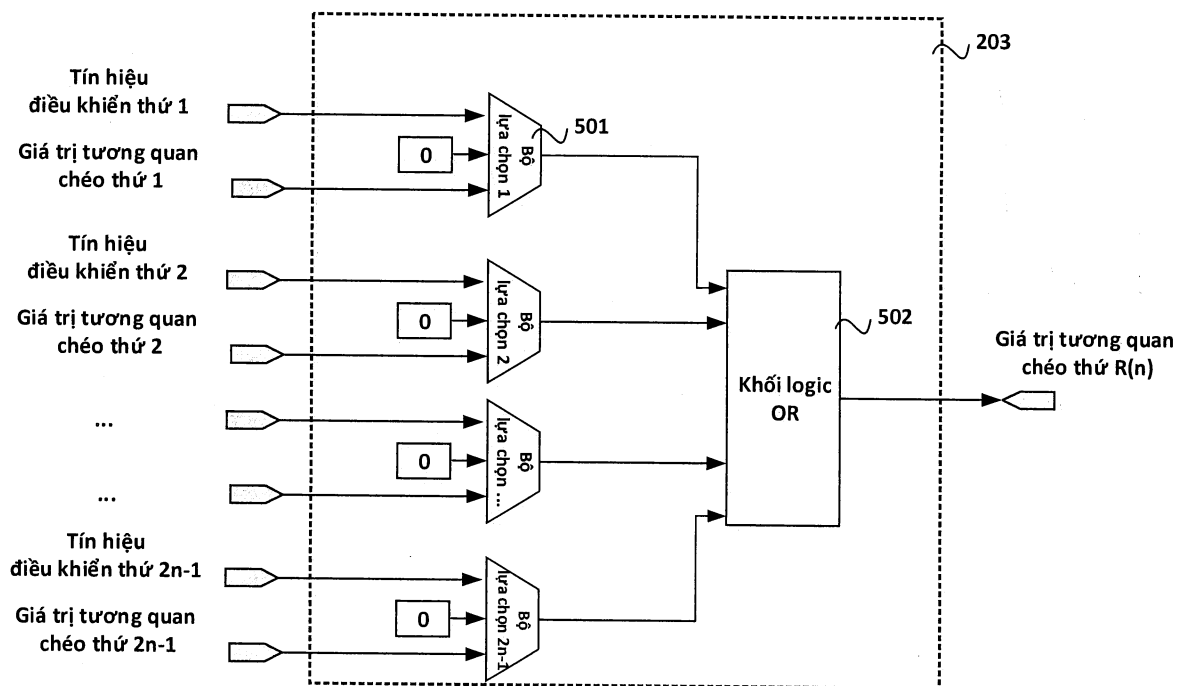
Hình 2



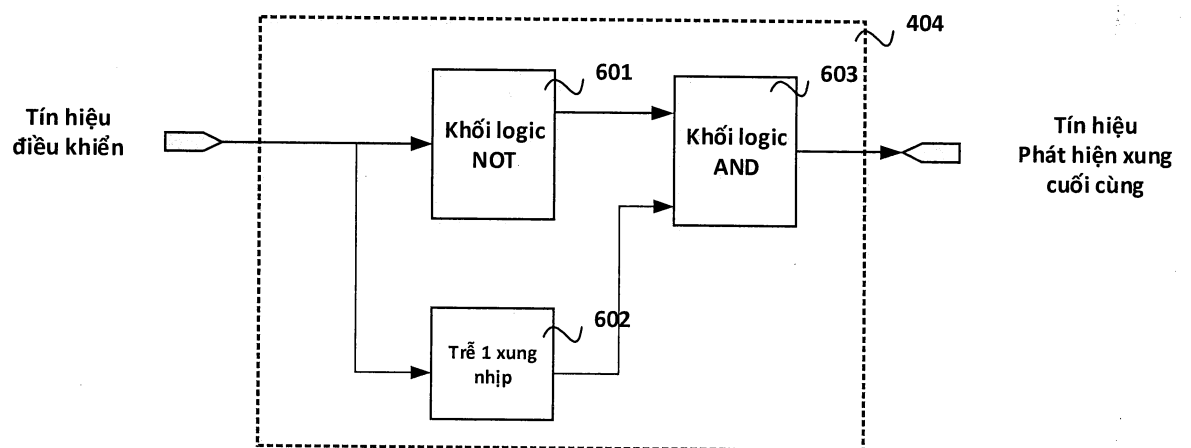
Hình 3



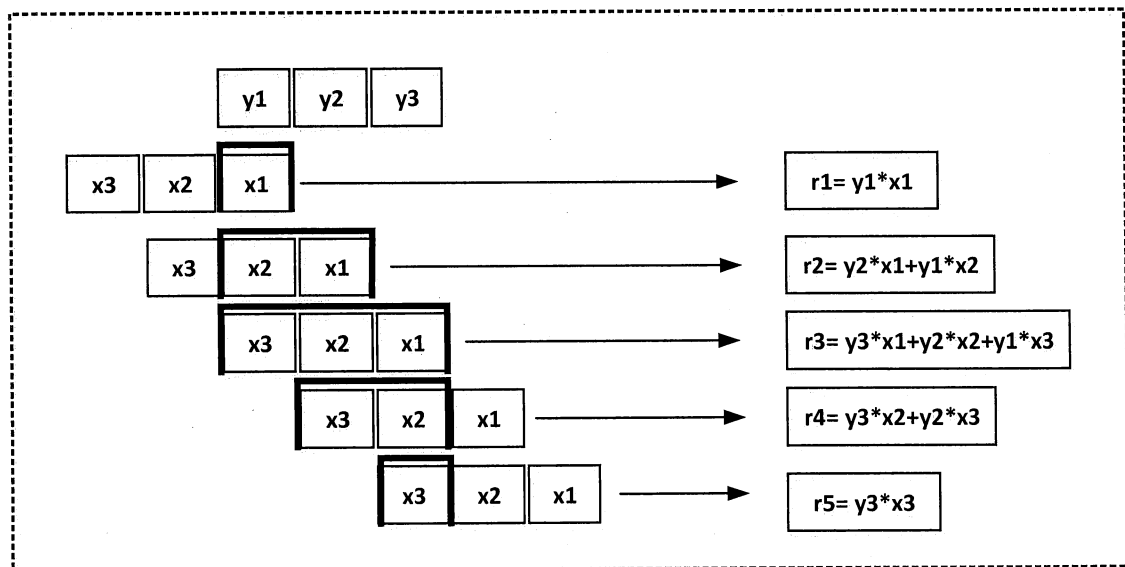
Hình 4



Hình 5



Hình 6



Hình 7