



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0032889

(51)<sup>8</sup> G09G 3/36

(13) B

(21) 1-2018-04325

(22) 08/11/2017

(86) PCT/CN2017/109965 08/11/2017

(87) WO2018/126785 12/07/2018

(30) 201720002380.1 03/01/2017 CN

(45) 25/08/2022 413

(43) 25/09/2019 378A

(73) BOE TECHNOLOGY GROUP CO., LTD. (CN)

No.10 Jiuxianqiao Rd., Chaoyang District, Beijing 100015, China

(72) Hongfei CHENG (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) MẠCH KHỬ ĐIỆN TÍCH, NỀN HIỂN THỊ, THIẾT BỊ HIỂN THỊ, VÀ PHƯƠNG PHÁP KHỬ ĐIỆN TÍCH

(57) Sáng chế đề cập tới mạch khử điện tích (0), nền hiển thị, tấm hiển thị, và thiết bị hiển thị. Mạch khử điện tích (0) bao gồm: bộ điều khiển (01), mạch phụ khử điện tích (02), và vật dẫn thứ nhất (03). Mạch phụ khử điện tích (02) được nối riêng biệt với bộ điều khiển (01), vật dẫn thứ nhất (03), và vật dẫn thứ hai (A) trong vùng hiển thị hiệu dụng của nền mảng (1). Mạch phụ khử điện tích (02) được tạo kết cấu để dẫn điện vật dẫn thứ nhất (03) và vật dẫn thứ hai (A) dưới sự điều khiển của bộ điều khiển (01), sao cho điện tích trong vật dẫn thứ hai (A) di chuyển về phía vật dẫn thứ nhất (03). Mạch khử điện tích (0) có thể giải quyết vấn đề hiển thị các điểm sáng bởi tấm hiển thị trong trạng thái màn hình đen, bằng cách đó giảm số lượng các điểm sáng trên tấm hiển thị trong trạng thái màn hình đen.



### **Lĩnh vực kỹ thuật được đề cập**

Các ví dụ của sáng chế đề cập tới mạch khử điện tích, nền hiển thị, thiết bị hiển thị và phương pháp khử điện tích.

### **Tình trạng kỹ thuật của sáng chế**

Màn hình tinh thể lỏng (LCD) bao gồm nền bộ lọc màu (CF), nền mảng, và các tinh thể lỏng bố trí giữa nền CF và nền mảng, nền bộ lọc màu (CF) và nền mảng được bố trí đối diện.

Ví dụ, điện cực chung được tạo trên nền đế của nền CF, các đường cổng bố trí theo phương ngang và các đường dữ liệu bố trí theo chiều dọc được tạo trên nền đế của nền mảng, các đường cổng và các đường dữ liệu giao cắt với nhau để tạo thành các vùng điểm ảnh, và tranzito màng mỏng (TFT) và điện cực điểm ảnh được tạo trong mỗi một trong số các vùng điểm ảnh. Ví dụ, TFT bao gồm điện cực cổng nối với đường cổng, điện cực nguồn nối với đường dữ liệu, và điện cực xả nối với điện cực điểm ảnh. Khi tấm hiển thị được điều khiển để hiển thị ảnh, TFT có thể được đóng bằng cách tác dụng điện áp vào điện cực cổng qua đường cổng, điện áp điểm ảnh được tác động vào điện cực điểm ảnh qua đường dữ liệu, điện cực nguồn và điện cực xả, và điện áp chung được tác động vào điện cực chung. Các tinh thể lỏng được quay dưới tác động của điện áp điểm ảnh và điện áp chung, khiến cho tấm hiển thị có thể hiển thị ảnh. Khi tấm hiển thị không được yêu cầu điều khiển để hiển thị ảnh, các tinh thể lỏng không được quay bằng cách dừng tác dụng các điện áp vào điện cực điểm ảnh và điện cực chung, khiến cho tấm hiển thị có thể ở trong trạng thái màn hình đen.

### **Bản chất kỹ thuật của sáng chế**

Các ví dụ của sáng chế đề xuất mạch khử điện tích, nền hiển thị, thiết bị hiển thị và phương pháp khử điện tích.

Ít nhất một ví dụ thực hiện sáng chế đề xuất mạch khử điện tích, bao gồm: bộ điều khiển, mạch phụ khử điện tích và vật dẫn thứ nhất, trong đó mạch phụ khử điện tích lần lượt được nối với bộ điều khiển, vật dẫn thứ nhất và vật dẫn thứ hai trong vùng hoạt động của nền mỏng, và mạch phụ khử điện tích được tạo kết cấu để dẫn điện vật dẫn thứ nhất và vật dẫn thứ hai dưới sự điều khiển của bộ điều khiển, để cho phép các điện tích trên vật dẫn thứ hai di chuyển tới vật dẫn thứ nhất.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn thứ hai bao gồm ít nhất một đường cổng, bộ điều khiển bao gồm đường điều khiển thứ nhất, và mạch phụ khử điện tích bao gồm cụm khử điện tích thứ nhất, và trong đó cụm khử điện tích thứ nhất lần lượt được nối với ít nhất một đường cổng, đường điều khiển thứ nhất và vật dẫn thứ nhất, và cụm khử điện tích thứ nhất được tạo kết cấu để dẫn điện vật dẫn thứ nhất và ít nhất một đường cổng theo tín hiệu điều khiển trên đường điều khiển thứ nhất.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn thứ hai bao gồm các đường cổng, cụm khử điện tích thứ nhất bao gồm các tranzito thứ nhất, đường điều khiển thứ nhất vuông góc với đường cổng, và các tranzito thứ nhất lần lượt tương ứng với các đường cổng; điện cực cổng của mỗi một trong số các tranzito thứ nhất được nối với đường điều khiển thứ nhất, điện cực thứ nhất của mỗi một trong số các tranzito thứ nhất được nối với một đường cổng trong các đường cổng, và điện cực thứ hai của mỗi một trong số các tranzito thứ nhất được nối với vật dẫn thứ nhất.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn thứ hai bao gồm ít nhất một đường dữ liệu, bộ điều khiển bao gồm đường điều khiển thứ hai, và mạch phụ khử điện tích bao gồm cụm khử điện tích thứ hai; và cụm khử điện tích thứ hai lần lượt được nối với ít nhất một đường dữ liệu, đường điều khiển thứ hai và vật dẫn thứ nhất, và cụm khử điện tích thứ hai được tạo kết cấu để dẫn điện vật dẫn thứ nhất và ít nhất một đường dữ liệu theo tín hiệu điều khiển trên đường điều khiển thứ hai.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn

thứ hai bao gồm các đường dữ liệu, cụm khử điện tích thứ hai bao gồm các tranzito thứ hai, đường điều khiển thứ hai vuông góc với đường dữ liệu, và các tranzito thứ hai lần lượt tương ứng với các đường dữ liệu; và điện cực cổng của mỗi một trong số các tranzito thứ hai được nối với đường điều khiển thứ hai, điện cực thứ nhất của mỗi một trong số các tranzito thứ hai được nối với một đường dữ liệu trong số các đường dữ liệu, và điện cực thứ hai của mỗi một trong số các tranzito thứ hai được nối với vật dẫn thứ nhất.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn thứ hai còn bao gồm ít nhất một điện cực điểm ảnh, bộ điều khiển còn bao gồm đường điều khiển thứ ba, và mạch phụ khử điện tích còn bao gồm cụm khử điện tích thứ ba, và cụm khử điện tích thứ ba lần lượt được nối với đường cổng và đường điều khiển thứ ba trong nền mỏng, và cụm khử điện tích thứ ba được tạo kết cấu để nhập tín hiệu điều khiển trên đường điều khiển thứ ba vào trong đường cổng để dẫn điện mỗi điện cực điểm ảnh và đường dữ liệu nối với điện cực điểm ảnh.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, cụm khử điện tích thứ ba bao gồm các tranzito thứ ba, các tranzito thứ ba lần lượt tương ứng với các đường cổng trong nền mỏng, và vật dẫn thứ hai bao gồm các điện cực điểm ảnh nối với mỗi đường cổng, và đường điều khiển thứ ba vuông góc với đường cổng, và cả hai điện cực cổng và điện cực thứ nhất của mỗi một trong số các tranzito thứ ba được nối với đường điều khiển thứ ba, và điện cực thứ hai của mỗi một trong số các tranzito thứ ba được nối với một đường cổng trong các đường cổng.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, thể tích của vật dẫn thứ nhất lớn hơn thể tích của vật dẫn thứ hai.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn thứ nhất là đường điện cực chung hoặc đường điện cực lưu.

Ít nhất một ví dụ thực hiện sáng chế đề xuất nền hiển thị, bao gồm mạch bất kỳ trong số các mạch khử điện tích mô tả trên đây.

Ít nhất một ví dụ thực hiện sáng chế đề xuất thiết bị hiển thị, bao gồm tấm

hiển thị, trong đó tám hiển thị bao gồm nền hiển thị bất kỳ trong số các nền hiển thị mô tả trên đây.

Ít nhất một ví dụ thực hiện sáng chế đề xuất phương pháp khử điện tích cho thiết bị hiển thị theo điểm 11, phương pháp này bao gồm các bước: cấp tín hiệu điều khiển tới bộ điều khiển khi tám hiển thị ở trạng thái màn hình đen, dẫn điện vật dẫn thứ nhất và vật dẫn thứ hai nhờ sự điều khiển của bộ điều khiển, và cho phép các điện tích trên vật dẫn thứ hai di chuyển tới vật dẫn thứ nhất.

Theo phương pháp đề xuất bởi một ví dụ thực hiện sáng chế, vật dẫn thứ nhất là đường điện cực chung hoặc đường điện cực lưu, và vật dẫn thứ hai là ít nhất một trong số đường công, đường dữ liệu hoặc điện cực điểm ảnh.

Theo mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế, thể tích của vật dẫn thứ nhất lớn hơn thể tích của vật dẫn thứ hai.

### **Mô tả vắn tắt các hình vẽ**

Để minh họa một cách rõ ràng giải pháp kỹ thuật của các ví dụ thực hiện sáng chế, các hình vẽ của các ví dụ này sẽ được mô tả vắn tắt dưới đây; rõ ràng rằng các hình vẽ đã mô tả chỉ liên quan tới một vài ví dụ thực hiện sáng chế. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này cũng có thể thu được các hình vẽ khác dựa trên các hình vẽ này mà không cần sự sáng tạo bất kỳ.

Fig.1 là hình vẽ dạng sơ đồ của kết cấu minh họa mạch khử điện tích đề xuất bởi một ví dụ thực hiện sáng chế;

Fig.2A là hình vẽ dạng sơ đồ minh họa kết cấu của nền mỏng;

Fig.2B là hình vẽ dạng sơ đồ minh họa kết cấu của nền mỏng khác;

Fig.3 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác đề xuất bởi một ví dụ thực hiện sáng chế;

Fig.4 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác nữa đề xuất bởi một ví dụ thực hiện sáng chế;

Fig.5 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác nữa đề xuất bởi một ví dụ thực hiện sáng chế;

Fig.6 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích đề xuất

bởi một ví dụ thực hiện sáng chế khác; và

Fig.7 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác đề xuất bởi một ví dụ thực hiện sáng chế khác.

### **Mô tả chi tiết các phương án thực hiện sáng chế**

Để làm cho các mục đích, các chi tiết kỹ thuật và các ưu điểm của các ví dụ thực hiện sáng chế trở nên rõ ràng, các giải pháp kỹ thuật của các ví dụ thực hiện sẽ được mô tả theo cách có thể hiểu được một cách rõ ràng và đầy đủ dựa vào các hình vẽ liên quan tới các ví dụ thực hiện sáng chế. Rõ ràng rằng, các ví dụ được mô tả chỉ là một phần chứ không phải là tất cả các ví dụ thực hiện sáng chế. Dựa trên các ví dụ mô tả trong bản mô tả này, người có hiểu biết trung bình trong lĩnh vực kỹ thuật này có thể thu được (các) ví dụ khác, không cần có hoạt động sáng tạo bất kỳ, mà sẽ nằm trong phạm vi của sáng chế.

Trừ khi được chỉ rõ theo cách khác, tất cả các thuật ngữ kỹ thuật và khoa học sử dụng trong bản mô tả này có cùng ý nghĩa như được hiểu chung bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật này. Các thuật ngữ “thứ nhất,” “thứ hai,” v.v., mà được sử dụng trong bản mô tả sáng chế này, không được dự tính để biểu thị trình tự, số lượng hoặc sự quan trọng bất kỳ, mà chỉ để phân biệt các bộ phận cấu thành khác nhau. Hơn nữa, các thuật ngữ như “một,” “một,” v.v., không được dự định để giới hạn số lượng, mà chỉ biểu thị sự tồn tại của ít nhất một. Các thuật ngữ “bao gồm,” “bao gồm,” “bao gồm,” “bao gồm,” v.v., được dự tính để chỉ rõ rằng các chi tiết hoặc các đối tượng được nêu trước các thuật ngữ này bao gồm các chi tiết hoặc các đối tượng và các đương lượng của nó liệt kê sau các thuật ngữ này, nhưng không loại trừ các chi tiết hoặc các đối tượng khác. Các cụm từ “ghép,” “được ghép,” v.v., không được dự tính để xác định sự kết nối vật lý hoặc sự kết nối cơ học, mà có thể bao gồm mối nối điện, trực tiếp hoặc gián tiếp. “Trên,” “dưới,” “trái,” “phải,” hoặc các thuật ngữ tương tự chỉ được sử dụng để biểu thị mối tương quan vị trí tương đối, và khi vị trí của đối tượng đã mô tả được thay đổi, mối tương quan vị trí tương đối cũng có thể được thay đổi theo đó.

Khi tấm hiển thị không được yêu cầu điều khiển hiển thị ảnh, vì một vài điện tích sẽ được để lại trên các dây dẫn cục bộ (chẳng hạn, các đường cổng và các đường dữ liệu) trong vùng hoạt động của nền mảng khi điện áp được tác động ở thời điểm trước, các tinh thể lỏng cục bộ vẫn sẽ được quay, khiến cho tấm hiển thị ở trạng thái màn hình đen sẽ hiển thị các vật sáng.

Các tranzito sử dụng trong tất cả các ví dụ thực hiện sáng chế có thể là tất cả các TFT, các tranzito hiệu ứng trường (các FET) hoặc các chi tiết khác có cùng đặc tính. Khi xét tới chức năng trong mạch, các tranzito sử dụng trong các ví dụ thực hiện sáng chế chủ yếu là các tranzito chuyển mạch. Khi điện cực nguồn và điện cực xả của tranzito chuyển mạch sử dụng trong bản mô tả này là đối xứng, điện cực nguồn và điện cực xả có thể được hoán đổi. Trong các ví dụ thực hiện sáng chế, để phân biệt hai điện cực của tranzito ngoại trừ điện cực cổng, điện cực nguồn được xem như điện cực thứ nhất và điện cực xả được xem như điện cực thứ hai. Dựa vào các hình vẽ, điện cực cổng được bố trí ở phần giữa của tranzito, điện cực nguồn được bố trí ở đầu tín hiệu vào, và điện cực xả được bố trí ở đầu tín hiệu ra. Ngoài ra, tranzito chuyển mạch sử dụng trong các ví dụ thực hiện sáng chế bao gồm ít nhất một trong số tranzito chuyển mạch loại P hoặc tranzito chuyển mạch loại N. Tranzito chuyển mạch loại P được đóng khi điện cực cổng ở mức thấp và được ngắt khi điện cực cổng ở mức cao. Tranzito chuyển mạch loại N được đóng khi điện cực cổng ở mức cao và được ngắt khi điện cực cổng ở mức thấp.

Fig.1 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích 0 để xuất bởi một ví dụ thực hiện sáng chế. Như được minh họa trên Fig.1, mạch khử điện tích 0 có thể bao gồm: bộ điều khiển 01, mạch phụ khử điện tích 02 và vật dẫn thứ nhất 03. Mạch phụ khử điện tích 02 lần lượt được nối với bộ điều khiển 01, vật dẫn thứ nhất 03 và vật dẫn thứ hai A trong vùng hoạt động của nền mảng. Bộ điều khiển 01 có thể là môđun điều khiển. Mạch phụ khử điện tích 02 có thể là môđun khử điện tích.

Mạch phụ khử điện tích 02 được tạo kết cấu để dẫn điện vật dẫn thứ nhất 03 và vật dẫn thứ hai A dưới sự điều khiển của bộ điều khiển 01 để cho phép các

điện tích trên vật dẫn thứ hai A di chuyển tới vật dẫn thứ nhất 03. Ví dụ, vật dẫn thứ nhất 03 có thể được nối đất.

Ví dụ, trong mạch khử điện tích đề xuất bởi ví dụ thực hiện sáng chế, mạch phụ khử điện tích 02 lần lượt được nối với bộ điều khiển 01 và vật dẫn thứ nhất 03, và mạch phụ khử điện tích 02 được tạo kết cấu để dẫn điện vật dẫn thứ nhất 03 và vật dẫn thứ hai A trong vùng hoạt động của nền mỏng nhờ chức năng của bộ điều khiển 01, sao cho điện tích trên vật dẫn thứ hai A có thể được di chuyển tới vật dẫn thứ nhất 03, bằng cách đó giảm lượng điện tích trên vật dẫn thứ hai A trong vùng hoạt động của nền mỏng, nhờ đó giảm khả năng quay của các tinh thể lỏng khi tắt hiển thị ở trạng thái màn hình đen, và giảm số lượng vết sáng trên tấm hiển thị trong trạng thái màn hình đen.

Fig.2A là hình vẽ dạng sơ đồ minh họa kết cấu của nền mỏng 1. Như được minh họa trên Fig.2A, nền mỏng 1 có thể bao gồm nền đế 100, các đường cổng A1 và các đường dữ liệu A2 được tạo trong vùng hoạt động Y của nền đế 100 và được cách điện với nhau và giao cắt với nhau để tạo thành các vùng điểm ảnh. Tranzito A4 và điện cực điểm ảnh A3 được tạo trong mỗi một trong số các vùng điểm ảnh, điện cực cổng của tranzito A4 được nối với đường cổng A1 mà vùng điểm ảnh được tạo qua đó, điện cực nguồn của tranzito A4 được nối với đường dữ liệu A2 mà vùng điểm ảnh được tạo qua đó, và điện cực xả của tranzito A4 được nối với điện cực điểm ảnh A3 trong vùng điểm ảnh. Ví dụ, đường điện cực chung thứ nhất 031 và đường điện cực chung thứ hai 032 được tạo trong vùng không hoạt động (cụ thể là vùng mép) của nền đế 100. Ví dụ, đường điện cực chung thứ nhất 031 vuông góc với đường cổng A1, và đường điện cực chung thứ hai 032 vuông góc với đường dữ liệu A2. Ví dụ, đường điện cực chung thứ nhất 031 được cách điện với đường cổng A1, và đường điện cực chung thứ hai 032 được cách điện với đường dữ liệu A2. Ví dụ, đường dữ liệu được tạo kết cấu để nhập tín hiệu dữ liệu vào trong điểm ảnh, và tín hiệu dữ liệu, ví dụ, bao gồm điện áp thang đo xám. Ví dụ, đường cổng được tạo kết cấu để nhập tín hiệu cổng vào trong tranzito, và tín hiệu cổng, ví dụ, bao gồm điện áp cổng.

Như được minh họa trên Fig.2, các đường điện cực nhớ A0 có thể còn được

tạo trong vùng hoạt động Y của nền đế 100, và mỗi một trong số các đường điện cực nhớ A0 có thể chạy qua hàng các vùng điểm ảnh và song song với đường cổng A1.

Ví dụ, như được minh họa trên Fig.2A và Fig.2B, các tranzito A4 được bố trí thành mảng, mỗi một trong số các đường cổng được nối với hàng các tranzito A4, mỗi một trong số đường dữ liệu được nối với cột các tranzito A4, và mỗi điện cực điểm ảnh được nối với một tranzito A4. Điện cực điểm ảnh tương ứng với mỗi đường cổng là: điện cực điểm ảnh nối với đường cổng qua tranzito A4. Đường dữ liệu tương ứng với mỗi điện cực điểm ảnh là: đường dữ liệu nối với điện cực điểm ảnh qua tranzito A4.

Ví dụ, thể tích của vật dẫn thứ nhất 03 có thể lớn hơn thể tích của vật dẫn thứ hai A. Tại thời điểm này, khi thể tích của vật dẫn thứ nhất 03 là lớn, lượng điện tích mà có thể được mang bởi vật dẫn thứ nhất 03 cũng lớn, khiến cho vật dẫn thứ nhất 03 có thể mang nhiều điện tích hơn cho vật dẫn thứ hai A. Ví dụ, chiều rộng dây của vật dẫn thứ nhất 03 có thể lớn hơn chiều rộng dây của vật dẫn thứ hai A, khiến cho lượng điện tích mà có thể được mang bởi vật dẫn thứ nhất 03 là lớn. Để minh họa, nền mảng có thể bao gồm nền đế, và các dây dẫn có thể được tạo trên nền đế này, đường điện cực chung và đường điện cực lưu là rộng và các dây dẫn khác (chẳng hạn, đường cổng và đường dữ liệu) là hẹp, vật dẫn thứ nhất 03 có thể là đường điện cực chung hoặc đường điện cực lưu trên nền mảng, và vật dẫn thứ hai A có thể là dây dẫn bất kỳ trong vùng hoạt động của nền mảng, ví dụ, vật dẫn thứ hai A có thể là đường cổng, đường dữ liệu hoặc điện cực điểm ảnh.

Phần mô tả sẽ được đưa ra bên dưới với mạch khử điện tích đề xuất bởi các ví dụ thực hiện sáng chế bằng cách lấy trường hợp mà vật dẫn thứ nhất là đường điện cực chung trên nền mảng và vật dẫn thứ hai lần lượt là đường cổng, đường dữ liệu hoặc điện cực điểm ảnh trên nền mảng làm ví dụ.

Theo khía cạnh thứ nhất, vật dẫn thứ hai có thể bao gồm ít nhất một đường cổng, bộ điều khiển có thể bao gồm đường điều khiển thứ nhất, mạch phụ khử điện tích có thể bao gồm cụm khử điện tích thứ nhất, và cụm khử điện tích thứ

nhất lần lượt được nối với ít nhất một đường công, đường điều khiển thứ nhất và vật dẫn thứ nhất, và cụm khử điện tích thứ nhất được tạo kết cấu để dẫn điện vật dẫn thứ nhất và ít nhất một đường công theo tín hiệu điều khiển trên đường điều khiển thứ nhất.

Fig.3 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích 0 để xuất bởi một ví dụ thực hiện sáng chế. Như được minh họa trên Fig.3, vật dẫn thứ hai có thể bao gồm các đường công A1, cụm khử điện tích thứ nhất 021 có thể bao gồm các tranzito thứ nhất 0211, và các tranzito thứ nhất 0211 lần lượt tương ứng với các đường công A1. Điện cực cổng G của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường điều khiển thứ nhất 011, điện cực thứ nhất J1 của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường công A1 tương ứng với tranzito thứ nhất, điện cực thứ hai J2 của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường điện cực chung thứ nhất 031 vuông góc với đường công A1, và đường điều khiển thứ nhất 011 vuông góc với đường công A1. Ví dụ, đường điều khiển thứ nhất 011 được cách điện với đường công A1.

Khi tấm hiển thị được yêu cầu được điều khiển sang trạng thái màn hình đen, tín hiệu điều khiển có thể được nhập vào trong đường điều khiển thứ nhất 011, sao cho mỗi một trong số các tranzito thứ nhất 0211 trong các tranzito thứ nhất 0211 có thể ở trong trạng thái đóng (cụ thể là điện cực thứ nhất J1 và điện cực thứ hai J2 của mỗi một trong số các tranzito thứ nhất 0211 ở trong trạng thái đóng), và sau đó mỗi một trong số các tranzito thứ nhất 0211 dẫn điện đường công A1 và đường điện cực chung thứ nhất 031 mà được nối bởi tranzito thứ nhất. Tại thời điểm này, nếu có các điện tích dư trên đường công A1, các điện tích dư này có thể chảy về phía đường điện cực chung thứ nhất 031, khiến cho lượng điện tích trên đường công A1 có thể được giảm. Tại thời điểm này, vật dẫn thứ nhất để mang các điện tích trên vật dẫn thứ hai là đường điện cực chung thứ nhất 031. Sau khi tấm hiển thị ở trong trạng thái màn hình đen, lượng điện tích trên đường công là nhỏ, bằng cách đó ngăn không cho các tinh thể lỏng bị quay dưới tác động của điện áp, nhờ đó ngăn không cho các vết sáng bị hiển thị

trên tấm hiển thị, và giải quyết được vấn đề về các vết sáng bị hiển thị bởi tấm hiển thị trong trạng thái màn hình đen.

Theo khía cạnh thứ hai, vật dẫn thứ hai có thể bao gồm ít nhất một đường dẫn liệu, bộ điều khiển có thể bao gồm đường điều khiển thứ hai, mạch phụ khử điện tích có thể bao gồm cụm khử điện tích thứ hai, và cụm khử điện tích thứ hai có thể lần lượt được nối với ít nhất một đường dẫn liệu, đường điều khiển thứ hai và vật dẫn thứ nhất, và cụm khử điện tích thứ hai được tạo kết cấu để dẫn điện vật dẫn thứ nhất và ít nhất một đường dẫn liệu theo tín hiệu điều khiển trên đường điều khiển thứ hai.

Fig.4 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác nữa 0 đề xuất bởi ví dụ thực hiện sáng chế. Như được minh họa trên Fig.4, ít nhất một đường dẫn liệu trong vật dẫn thứ hai có thể bao gồm các đường dẫn liệu A2, cụm khử điện tích thứ hai 022 có thể bao gồm các tranzito thứ hai 0221, và các tranzito thứ hai 0221 có thể lần lượt tương ứng với các đường dẫn liệu A2. Điện cực cổng G của mỗi một trong số các tranzito thứ hai 0221 được nối với đường điều khiển thứ hai 012, điện cực thứ nhất J1 của mỗi một trong số các tranzito thứ hai 0221 được nối với đường dẫn liệu A2 tương ứng với tranzito thứ hai, và điện cực thứ hai J2 của mỗi một trong số các tranzito thứ hai 0221 được nối với đường điện cực chung thứ hai 032 vuông góc với đường dẫn liệu A2. Ví dụ, đường điều khiển thứ hai 012 có thể vuông góc với đường dẫn liệu A2.

Khi tấm hiển thị được yêu cầu để được điều khiển vào trạng thái màn hình đen, tín hiệu điều khiển có thể được nhập vào trong đường điều khiển thứ hai 012, sao cho mỗi một trong số các tranzito thứ hai 0221 có thể ở trong trạng thái đóng để dẫn điện đường dẫn liệu A2 và đường điện cực chung thứ hai 032 mà được nối bởi tranzito thứ hai. Tại thời điểm này, nếu có các điện tích dư trên đường dẫn liệu A2, các điện tích dư có thể chảy về phía đường điện cực chung thứ hai 032, khiến cho lượng điện tích trên đường dẫn liệu A2 có thể được giảm. Tại thời điểm này, vật dẫn thứ nhất để mang các điện tích trên vật dẫn thứ hai là đường điện cực chung thứ hai 032. Sau khi tấm hiển thị ở trạng thái màn hình đen, lượng điện tích trên đường dẫn liệu là nhỏ, bằng cách đó ngăn không cho các

tinh thể lỏng bị quay dưới tác động của điện áp nhằm ngăn không cho các vết sáng bị hiển thị trên tấm hiển thị.

Theo khía cạnh thứ ba, dựa trên khía cạnh thứ hai, vật dẫn thứ hai có thể còn bao gồm ít nhất một điện cực điểm ảnh, bộ điều khiển có thể còn bao gồm đường điều khiển thứ ba, mạch phụ khử điện tích có thể còn bao gồm cụm khử điện tích thứ ba, và cụm khử điện tích thứ ba có thể lần lượt được nối với đường cổng và đường điều khiển thứ ba trong nền mỏng, và cụm khử điện tích thứ ba được tạo kết cấu để nhập tín hiệu điều khiển trên đường điều khiển thứ ba vào trong đường cổng nhằm dẫn điện cực điểm ảnh và đường dữ liệu tương ứng với điện cực điểm ảnh.

Fig.5 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác nữa 0 đề xuất bởi ví dụ thực hiện sáng chế. Như được minh họa trên Fig.5, dựa trên Fig.4, mạch phụ khử điện tích có thể còn bao gồm cụm khử điện tích thứ ba 023, cụm khử điện tích thứ ba 023 có thể bao gồm các tranzito thứ ba 0231 mà lần lượt tương ứng với các đường cổng A1 trong nền mỏng, ít nhất một điện cực điểm ảnh trong vật dẫn thứ hai có thể bao gồm các điện cực điểm ảnh A3 tương ứng với mỗi đường cổng A1, cả điện cực cổng G và điện cực thứ nhất J1 của mỗi một trong số các tranzito thứ ba 0231 được nối với đường điều khiển thứ ba 013, điện cực thứ hai J2 của mỗi một trong số các tranzito thứ ba 0231 được nối với đường cổng A1 tương ứng với tranzito thứ ba 0231, và đường điều khiển thứ ba 013 có thể vuông góc với đường cổng A1.

Khi tấm hiển thị được yêu cầu để được điều khiển sang trạng thái màn hình đen, tín hiệu điều khiển cũng có thể được nhập vào trong đường điều khiển thứ ba 013, khiến cho mỗi một trong số các tranzito thứ ba 0231 có thể ở trong trạng thái đóng. Nhờ đó, tín hiệu điều khiển trên đường điều khiển thứ ba 013 có thể được nhập vào trong đường cổng A1 tương ứng với tranzito thứ ba 0231 dọc theo điện cực thứ nhất và điện cực thứ hai của tranzito thứ ba 0231, và các tranzito trong các vùng điểm ảnh nối với đường cổng A1 được đóng, và do đó điện cực điểm ảnh A3 tương ứng với đường cổng A1 và đường dữ liệu A2 tương ứng với điện cực điểm ảnh A3 có thể được dẫn điện với nhau. Ví dụ, tín hiệu

điều khiển cũng có thể được nhập vào trong đường điều khiển thứ hai 012, sao cho mỗi một trong số các tranzito thứ hai 0221 có thể ở trong trạng thái đóng để dẫn điện đường dữ liệu A2 và đường điện cực chung thứ hai 032 mà được nối bởi tranzito thứ hai. Tại thời điểm này, nếu có các điện tích dư trên điện cực điểm ảnh A3, các điện tích dư này có thể chảy tới đường dữ liệu A2 và sau đó chảy về phía đường điện cực chung thứ hai 032, khiến cho lượng điện tích trên đường dữ liệu A2 và điện cực điểm ảnh A3 có thể được giảm. Tại thời điểm này, vật dẫn thứ nhất để mang các điện tích trên vật dẫn thứ hai là đường điện cực chung thứ hai 032. Sau khi tấm hiển thị ở trạng thái màn hình đen, lượng điện tích trên đường dữ liệu và điện cực điểm ảnh là nhỏ, bằng cách đó ngăn không cho các tinh thể lỏng bị quay dưới tác động của điện áp để ngăn không cho các vết sáng bị hiển thị trên tấm hiển thị.

Theo khía cạnh thứ tư, Fig.6 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích 0 đề xuất bởi một ví dụ thực hiện sáng chế khác. Như được minh họa trên Fig.6, vật dẫn thứ hai bao gồm các đường cổng A1 và các đường dữ liệu A2 trên nền mỏng, và mạch khử điện tích 0 có thể bao gồm các tranzito thứ nhất 0211, các tranzito thứ hai 0221, đường điều khiển thứ nhất 011, đường điều khiển thứ hai 012, đường điện cực chung thứ nhất 031 và đường điện cực chung thứ hai 032.

Ví dụ, đường điện cực chung thứ nhất 031 vuông góc với đường cổng A1 và song song với đường dữ liệu A2, đường điều khiển thứ nhất 011 song song với đường điện cực chung thứ nhất 031, đường điện cực chung thứ hai 032 vuông góc với đường dữ liệu A2 và song song với đường cổng A1, đường điều khiển thứ hai 012 song song với đường điện cực chung thứ hai 032, các tranzito thứ nhất 211 lần lượt tương ứng với các đường cổng A1, và các tranzito thứ hai 0221 lần lượt tương ứng với các đường dữ liệu A2. Điện cực cổng của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường điều khiển thứ nhất 011, điện cực thứ nhất của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường cổng A1 tương ứng với tranzito thứ nhất, và điện cực thứ hai của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường điện cực chung thứ nhất

031. Điện cực cổng của mỗi một trong số các tranzito thứ hai 0221 được nối với đường điều khiển thứ hai 012, điện cực thứ nhất của mỗi một trong số các tranzito thứ hai 0221 được nối với đường dữ liệu A2 tương ứng với tranzito thứ hai, và điện cực thứ hai của mỗi một trong số các tranzito thứ hai 0221 được nối với đường điện cực chung thứ hai 032.

Khi tấm hiển thị được yêu cầu để được điều khiển vào trong trạng thái màn hình đen, tín hiệu điều khiển có thể được nhập vào trong đường điều khiển thứ nhất 011, sao cho mỗi một trong số các tranzito thứ nhất 0211 có thể ở trong trạng thái đóng để dẫn điện đường cổng A1 và đường điện cực chung thứ nhất 031 mà được nối bởi tranzito thứ nhất. Tại thời điểm này, nếu có các điện tích dư trên đường cổng A1, các điện tích dư này có thể chảy về phía đường điện cực chung thứ nhất 031, khiến cho lượng điện tích trên đường cổng A1 có thể được giảm. Tín hiệu điều khiển cũng có thể được nhập vào trong đường điều khiển thứ hai 012, sao cho mỗi một trong số các tranzito thứ hai 0221 có thể ở trong trạng thái đóng để dẫn điện đường dữ liệu A2 và đường điện cực chung thứ hai 032 mà được nối bởi tranzito thứ hai. Tại thời điểm này, nếu có các điện tích dư trên đường dữ liệu A2, các điện tích dư có thể chảy về phía đường điện cực chung thứ hai 032, khiến cho lượng điện tích trên đường dữ liệu A2 có thể được giảm. Tại thời điểm này, vật dẫn thứ nhất để mang các điện tích trên vật dẫn thứ hai là đường điện cực chung thứ nhất 031 và đường điện cực chung thứ hai 032. Sau khi tấm hiển thị ở trạng thái màn hình đen, lượng điện tích trên đường dữ liệu là nhỏ.

Theo khía cạnh thứ năm, Fig.7 là hình vẽ dạng sơ đồ minh họa kết cấu của mạch khử điện tích khác 0 đề xuất bởi ví dụ thực hiện sáng chế khác. Như được minh họa trên Fig.7, vật dẫn thứ hai bao gồm các đường cổng A1, các đường dữ liệu A2 và các điện cực điểm ảnh A3 trên nền mỏng, và mạch khử điện tích 0 có thể bao gồm các tranzito thứ nhất 0211, các tranzito thứ hai 0221, các tranzito thứ ba 0231, đường điều khiển thứ nhất 011, đường điều khiển thứ hai 012, đường điều khiển thứ ba 013, đường điện cực chung thứ nhất 031 và đường điện cực chung thứ hai 032.

Ví dụ, đường điện cực chung thứ nhất 031 vuông góc với đường cổng A1 và song song với đường dữ liệu A2, cả đường điều khiển thứ nhất 011 và đường điều khiển thứ ba 013 song song với đường điện cực chung thứ nhất 031 và được đặt gần đường điện cực chung thứ nhất 031. Ví dụ, đường điều khiển thứ nhất 011 được bố trí trên phía đường điện cực chung thứ nhất 031 sát với vùng hoạt động, và đường điều khiển thứ ba 013 được bố trí trên phía đường điện cực chung thứ nhất 031 nằm cách xa với vùng hoạt động. Đường điện cực chung thứ hai 032 vuông góc với đường dữ liệu A2 và song song với đường cổng A1. Đường điều khiển thứ hai 012 song song với đường điện cực chung thứ hai 032 và được bố trí gần đường điện cực chung thứ hai 032, ví dụ, bố trí trên phía đường điện cực chung thứ hai 032 gần với vùng hoạt động.

Các tranzito thứ nhất 0211 lần lượt tương ứng với các đường cổng A1, các tranzito thứ hai 221 lần lượt tương ứng với các đường dữ liệu A2, và các tranzito thứ ba 0231 lần lượt tương ứng với các đường cổng A1. Điện cực cổng của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường điều khiển thứ nhất 011, điện cực thứ nhất của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường cổng A1 tương ứng với tranzito thứ nhất, và điện cực thứ hai của mỗi một trong số các tranzito thứ nhất 0211 được nối với đường điện cực chung thứ nhất 031. Điện cực cổng của mỗi một trong số các tranzito thứ hai 0221 được nối với đường điều khiển thứ hai 012, điện cực thứ nhất của mỗi một trong số các tranzito thứ hai 0221 được nối với đường dữ liệu A2 tương ứng với tranzito thứ hai, và điện cực thứ hai của mỗi một trong số các tranzito thứ hai 0221 được nối với đường điện cực chung thứ hai 032. Cả điện cực cổng và điện cực thứ nhất của mỗi một trong số các tranzito thứ ba 0231 được nối với đường điều khiển thứ ba 013, và điện cực thứ hai của mỗi một trong số các tranzito thứ ba 0231 được nối với đường cổng A1 tương ứng với tranzito thứ ba.

Khi tám hiển thị được yêu cầu để được điều khiển vào trong trạng thái màn hình đen, tín hiệu điều khiển có thể được nhập vào trong đường điều khiển thứ nhất 011, sao cho mỗi một trong số các tranzito thứ nhất 0211 có thể ở trong trạng thái đóng để dẫn điện đường cổng A1 và đường điện cực chung thứ nhất

031 mà được nối bởi tranzito thứ nhất. Tại thời điểm này, nếu có các điện tích dư trên đường cổng A1, các điện tích dư này có thể chảy về phía đường điện cực chung thứ nhất 031, khiến cho lượng điện tích trên đường cổng A1 có thể được giảm.

Ví dụ, tín hiệu điều khiển cũng có thể được nhập vào trong đường điều khiển thứ hai 012, khiến cho mỗi một trong số nhiều của các tranzito thứ hai 0221 có thể ở trong trạng thái đóng để dẫn điện đường dữ liệu A2 và đường điện cực chung thứ hai 032 mà được nối bởi tranzito thứ hai. Tại thời điểm này, nếu có các điện tích dư trên đường dữ liệu A2, các điện tích dư có thể chảy về phía đường điện cực chung thứ hai 032, khiến cho lượng điện tích trên đường dữ liệu A2 có thể được giảm. Sau khi tắt hiển thị ở trạng thái màn hình đen, lượng điện tích trên đường dữ liệu là nhỏ.

Hơn nữa, tín hiệu điều khiển cũng có thể được nhập vào trong đường điều khiển thứ ba 013, sao cho mỗi một trong số các tranzito thứ ba 0231 có thể ở trong trạng thái đóng. Nhờ đó, tín hiệu điều khiển trên đường điều khiển thứ ba 013 có thể được nhập vào trong đường cổng A1 tương ứng với tranzito thứ ba 0231 dọc theo điện cực thứ nhất và điện cực thứ hai của tranzito thứ ba 0231, và điện cực điểm ảnh A3 tương ứng với đường cổng A1 và đường dữ liệu A2 tương ứng với điện cực điểm ảnh A3 có thể được dẫn điện với nhau. Tại thời điểm này, nếu có các điện tích dư trên điện cực điểm ảnh A3, các điện tích dư này có thể chảy tới đường dữ liệu A2 và sau đó chảy về phía đường điện cực chung thứ hai 032, khiến cho lượng điện tích trên đường dữ liệu A2 và điện cực điểm ảnh A3 có thể được giảm.

Tại thời điểm này, vật dẫn thứ nhất để mang các điện tích trên vật dẫn thứ hai là đường điện cực chung thứ nhất 031 và đường điện cực chung thứ hai 032. Sau khi tắt hiển thị ở trong trạng thái màn hình đen, lượng điện tích trên dây dẫn (chẳng hạn, đường cổng, đường dữ liệu và điện cực điểm ảnh) trong vùng hoạt động của nền mảng là nhỏ, bằng cách đó ngăn không cho các tinh thể lỏng bị quay dưới tác động của điện áp để ngăn không cho các vết sáng bị hiển thị trên tắt hiển thị.

Ví dụ, theo ví dụ thực hiện sáng chế, các chi tiết cấu thành có cùng hướng kéo dài có thể được tạo trong cùng lớp. Ví dụ, ít nhất hai trong số đường dữ liệu A2, đường điện cực chung thứ nhất 031, đường điều khiển thứ nhất 011 và đường điều khiển thứ ba 013 có thể được tạo trong cùng lớp, ví dụ, nằm trong lớp thứ nhất. Ít nhất hai trong số đường công A1, đường điều khiển thứ hai 012 và đường điện cực chung thứ hai 032 có thể được tạo trong cùng lớp, ví dụ, nằm trong lớp thứ hai. Ví dụ, lớp cách điện có thể được bố trí giữa lớp thứ nhất và lớp thứ hai, sao cho hai đường không được nối điện ở điểm giao cắt.

Ví dụ, theo các ví dụ thực hiện sáng chế, hai chi tiết cấu thành có thể được nối với nhau qua tranzito. Ví dụ, các chấm đen trên các hình vẽ có thể xem như điểm nối điện. Ví dụ, trên các hình vẽ kèm theo, hai đường giao cắt được cách điện với nhau ở điểm giao cắt.

Tóm lại, trong mạch khử điện tích đề xuất bởi ví dụ thực hiện sáng chế, mạch phụ khử điện tích lần lượt được nối với bộ điều khiển và vật dẫn thứ nhất, và mạch phụ khử điện tích được tạo kết cấu để dẫn điện vật dẫn thứ nhất và vật dẫn thứ hai trong vùng hoạt động của nền mỏng dưới tác động của bộ điều khiển, khiến cho các điện tích trên vật dẫn thứ hai có thể được di chuyển tới vật dẫn thứ nhất, bằng cách đó giảm lượng điện tích trên vật dẫn thứ hai trong vùng hoạt động của nền mỏng, nhờ đó giảm khả năng quay của các tinh thể lỏng khi tắt hiển thị ở trạng thái màn hình đen, và giảm số lượng vết sáng trên tấm hiển thị trong trạng thái màn hình đen.

Ví dụ thực hiện sáng chế này còn đề xuất nền hiển thị, mà có thể bao gồm mạch khử điện tích bất kỳ như được minh họa trên Fig.1, Fig.3, Fig.4, Fig.5, Fig.6 hoặc Fig.7.

Hơn nữa, một ví dụ thực hiện sáng chế còn đề xuất tấm hiển thị, mà có thể bao gồm nền hiển thị được tạo có mạch khử điện tích bất kỳ như được minh họa trên Fig.1, Fig.3, Fig.4, Fig.5, Fig.6 hoặc Fig.7. Ví dụ, nền hiển thị có thể là nền mỏng. Ví dụ, tấm hiển thị có thể còn bao gồm nền đối diện bố trí đối diện với nền mỏng. Ví dụ, nền đối diện có thể là nền CF, nhưng không bị giới hạn ở đó. Trên ứng dụng thực tế, nền hiển thị cũng có thể là nền đối diện. Không có sự

giới hạn được đưa ra trong các ví dụ thực hiện sáng chế.

Hơn nữa, một ví dụ thực hiện sáng chế còn đề xuất thiết bị hiển thị, mà bao gồm tấm hiển thị. Nền hiển thị trong tấm hiển thị có thể bao gồm mạch khử điện tích bất kỳ như được minh họa trên Fig.1, Fig.3, Fig.4, Fig.5, Fig.6 hoặc Fig.7. Thiết bị hiển thị có thể là sản phẩm hoặc bộ phận cấu thành bất kỳ có chức năng hiển thị như màn hình LCD, giấy điện tử, màn hình đi-ốt phát quang hữu cơ (OLED), màn hình đi-ốt phát quang hữu cơ ma trận hoạt động (AMOLED), điện thoại di động, máy tính bảng PC, TV, màn hình, máy tính notebook, khung ảnh số hoặc bộ điều hướng.

Ít nhất một ví dụ thực hiện sáng chế còn đề xuất phương pháp khử điện tích cho thiết bị hiển thị, mà bao gồm bước giải phóng các điện tích bằng cách sử dụng mạch khử điện tích bất kỳ đã nói trên đây. Phương pháp này bao gồm các bước: cấp tín hiệu điều khiển tới bộ điều khiển khi tấm hiển thị ở trạng thái màn hình đen, dẫn điện vật dẫn thứ nhất và vật dẫn thứ hai nhờ sự điều khiển của bộ điều khiển, và cho phép các điện tích trên vật dẫn thứ hai di chuyển tới vật dẫn thứ nhất.

Ví dụ, khi tấm hiển thị ở trạng thái màn hình đen, thiết bị hiển thị ở trạng thái chờ.

Những gì đã được mô tả bên trên chỉ là các phương án cụ thể của sáng chế, phạm vi bảo hộ của sáng chế không bị giới hạn ở đó. Các thay đổi hoặc các biến đổi dễ dàng xuất hiện với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này trong phạm vi kỹ thuật của sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế phải dựa vào phạm vi bảo hộ của các điểm yêu cầu bảo hộ.

### Yêu cầu bảo hộ

1. Mạch khử điện tích, bao gồm: bộ điều khiển, mạch phụ khử điện tích và vật dẫn thứ nhất, trong đó mạch phụ khử điện tích lần lượt được nối với bộ điều khiển, vật dẫn thứ nhất và vật dẫn thứ hai, một cách lần lượt, vật dẫn thứ hai được đặt trong vùng hoạt động của nền màng, và

mạch phụ khử điện tích được tạo kết cấu để dẫn điện vật dẫn thứ nhất và vật dẫn thứ hai dưới sự điều khiển của bộ điều khiển, để cho phép các điện tích trên vật dẫn thứ hai di chuyển tới vật dẫn thứ nhất;

trong đó vật dẫn thứ hai bao gồm ít nhất một đường công, bộ điều khiển bao gồm đường điều khiển thứ nhất, và mạch phụ khử điện tích bao gồm cụm khử điện tích thứ nhất,

trong đó vật dẫn thứ hai bao gồm ít nhất một đường công, bộ điều khiển bao gồm đường điều khiển thứ nhất, và mạch phụ khử điện tích bao gồm cụm khử điện tích thứ hai,

trong đó cụm khử điện tích thứ hai lần lượt được nối với ít nhất một đường dữ liệu, đường điều khiển thứ hai và vật dẫn thứ nhất, và cụm khử điện tích thứ hai được tạo kết cấu để dẫn vật dẫn thứ nhất và ít nhất một đường dữ liệu theo tín hiệu điều khiển trên đường điều khiển thứ hai,

trong đó vật dẫn thứ hai còn bao gồm ít nhất một điện cực pixel, bộ điều khiển còn bao gồm đường điều khiển thứ ba, và mạch phụ khử điện tích còn bao gồm cụm khử điện tích thứ ba,

trong đó cụm khử điện tích thứ ba lần lượt được nối với đường công và đường điều khiển thứ hai trong nền màng, và cụm khử điện tích thứ ba được tạo kết cấu để ghi tín hiệu điều khiển trên đường điều khiển thứ ba vào đường công để dẫn mỗi điện cực pixel và đường dữ liệu được nối với điện cực pixel, và

trong đó đường điều khiển thứ hai bị cách ly khỏi đường điều khiển thứ ba.

2. Mạch khử điện tích theo điểm 1,

trong đó cụm khử điện tích thứ nhất lần lượt được nối với ít nhất một đường công, đường điều khiển thứ nhất và vật dẫn thứ nhất, và cụm khử điện tích thứ

nhất được tạo kết cấu để dẫn điện vật dẫn thứ nhất và ít nhất một đường công theo tín hiệu điều khiển trên đường điều khiển thứ nhất.

3. Mạch khử điện tích theo điểm 2, trong đó vật dẫn thứ hai bao gồm các đường công, cụm khử điện tích thứ nhất bao gồm các tranzito thứ nhất, đường điều khiển thứ nhất vuông góc với đường công, và các tranzito thứ nhất lần lượt tương ứng với các đường công;

trong đó điện cực công của mỗi một trong số các tranzito thứ nhất được nối với đường điều khiển thứ nhất, điện cực thứ nhất của mỗi một trong số các tranzito thứ nhất được nối với một đường công trong các đường công, và điện cực thứ hai của mỗi một trong số các tranzito thứ nhất được nối với vật dẫn thứ nhất.

4. Mạch khử điện tích theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó vật dẫn thứ hai bao gồm các đường dữ liệu, cụm khử điện tích thứ hai bao gồm các tranzito thứ hai, đường điều khiển thứ hai vuông góc với đường dữ liệu, và các tranzito thứ hai lần lượt tương ứng với các đường dữ liệu; và

trong đó điện cực công của mỗi một trong số các tranzito thứ hai được nối với đường điều khiển thứ hai, điện cực thứ nhất của mỗi một trong số các tranzito thứ hai được nối với một đường dữ liệu trong các đường dữ liệu, và điện cực thứ hai của mỗi một trong số các tranzito thứ hai được nối với vật dẫn thứ nhất.

5. Mạch khử điện tích theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó cụm khử điện tích thứ ba bao gồm các tranzito thứ ba, các tranzito thứ ba lần lượt tương ứng với các đường công trong nền mỏng, và vật dẫn thứ hai bao gồm các điện cực điểm ảnh nối với mỗi đường công, và đường điều khiển thứ ba vuông góc với đường công, và

trong đó cả điện cực công và điện cực thứ nhất của mỗi một trong số các tranzito thứ ba được nối với đường điều khiển thứ ba, và điện cực thứ hai của

mỗi một trong số các tranzito thứ ba được nối với một đường công trong số các đường công.

6. Mạch khử điện tích theo điểm bất kỳ trong số các điểm từ 1 tới 3, trong đó thể tích của vật dẫn thứ nhất lớn hơn thể tích của vật dẫn thứ hai.

7. Mạch khử điện tích theo điểm bất kỳ trong số các điểm từ 1 tới 3, trong đó vật dẫn thứ nhất là đường điện cực chung hoặc đường điện cực lưu.

8. Nền hiển thị, bao gồm mạch khử điện tích theo điểm bất kỳ trong số các điểm từ 1 tới 3.

9. Thiết bị hiển thị, bao gồm tấm hiển thị, trong đó tấm hiển thị bao gồm nền hiển thị theo điểm 8.

10. Phương pháp khử điện tích cho thiết bị hiển thị theo điểm 9, trong đó phương pháp bao gồm các bước:

cấp tín hiệu điều khiển tới bộ điều khiển khi tấm hiển thị ở trạng thái màn hình đen, dẫn điện vật dẫn thứ nhất và vật dẫn thứ hai nhờ sự điều khiển của bộ điều khiển, và cho phép các điện tích trên vật dẫn thứ hai di chuyển tới vật dẫn thứ nhất,

trong đó bước dẫn vật dẫn thứ nhất và vật dẫn thứ hai theo điều khiển của bộ điều khiển bao gồm:

đưa tín hiệu điều khiển vào đường điều khiển thứ hai, và cho phép điện tích trên đường dữ liệu di chuyển đến vật dẫn thứ nhất; và

đưa tín hiệu điều khiển vào đường điều khiển thứ ba, và cho phép điện tích trên điện cực pixel di chuyển đến vật dẫn thứ nhất.

11. Phương pháp theo điểm 10, trong đó vật dẫn thứ nhất là đường điện cực chung hoặc đường điện cực lưu, và vật dẫn thứ hai là ít nhất một trong số đường

cổng, đường dữ liệu hoặc điện cực điểm ảnh.

12. Phương pháp theo điểm 10 hoặc 11, trong đó thể tích của vật dẫn thứ nhất lớn hơn thể tích của vật dẫn thứ hai.

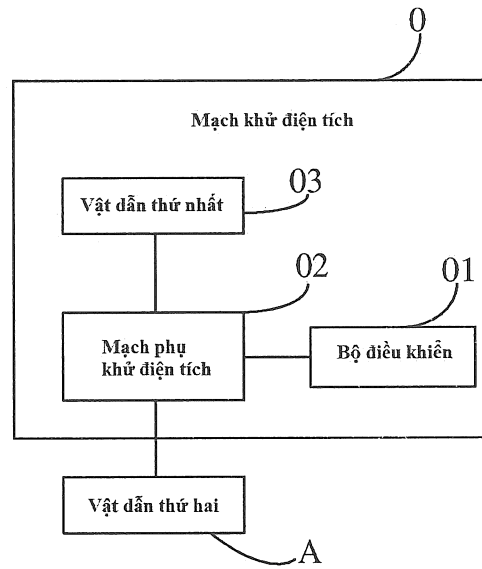


FIG.1

1

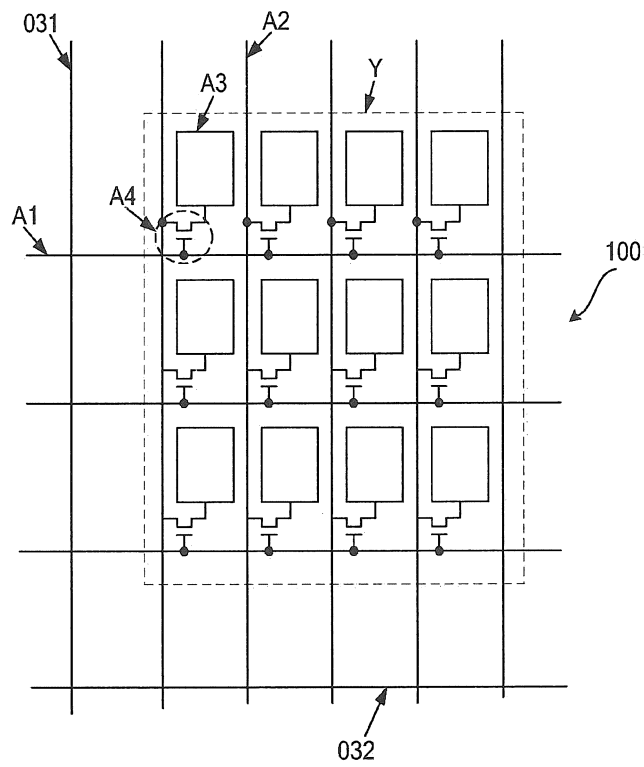


FIG.2A

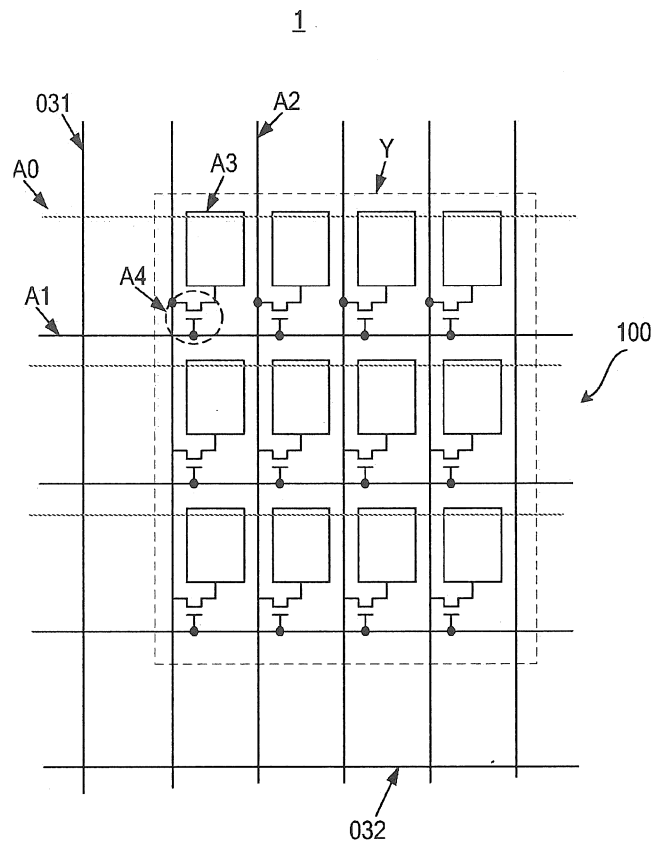


FIG.2B

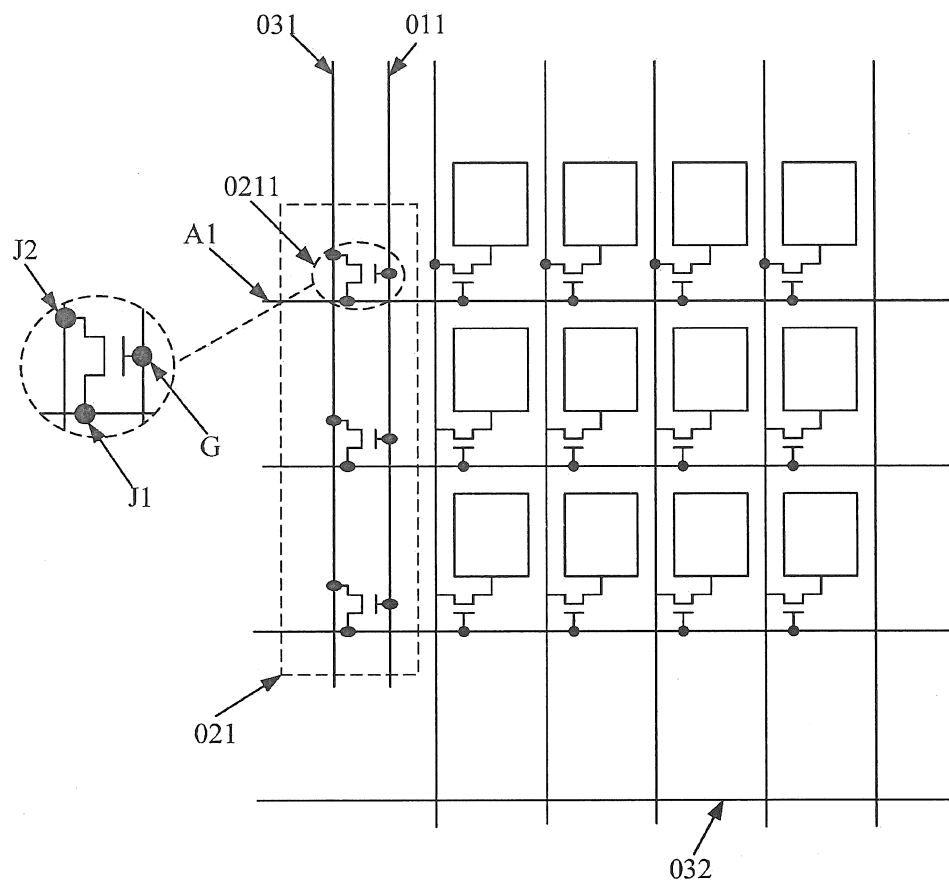
O

FIG.3

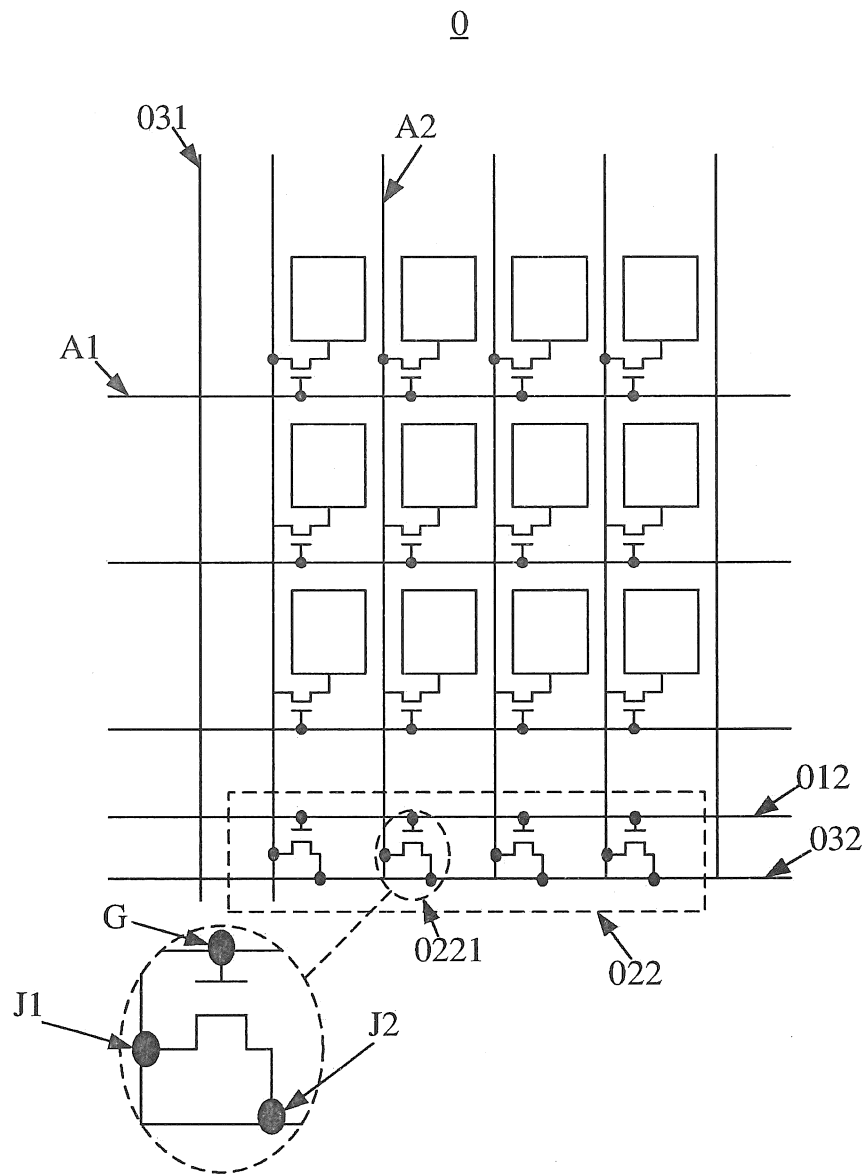


FIG.4

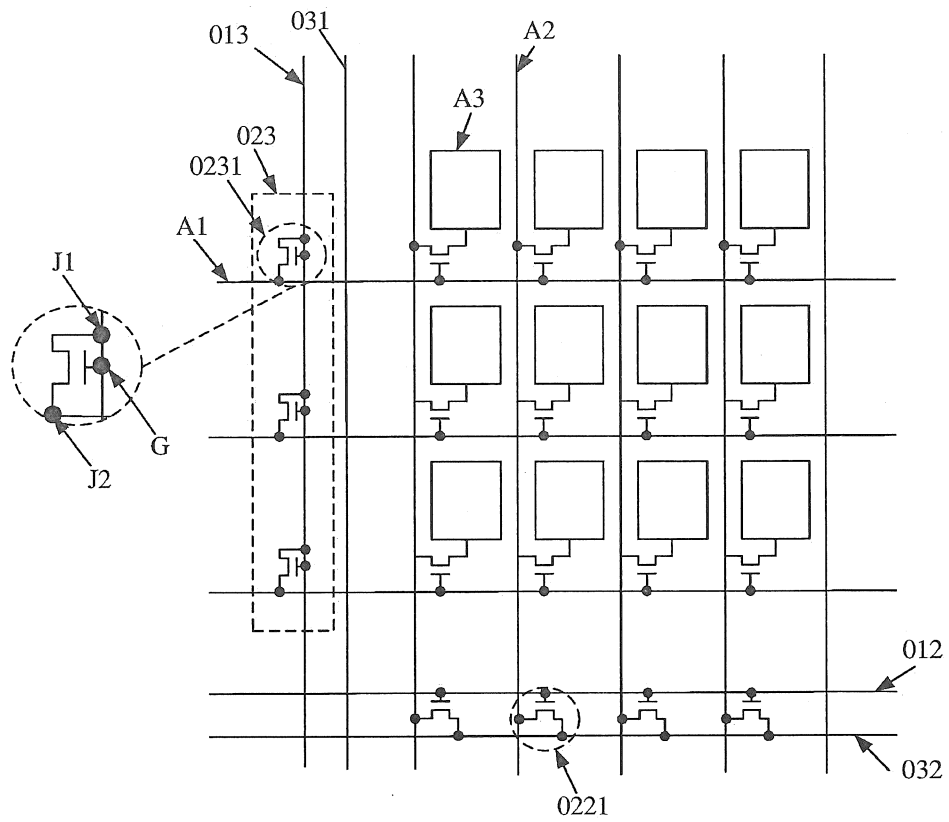
0

FIG.5

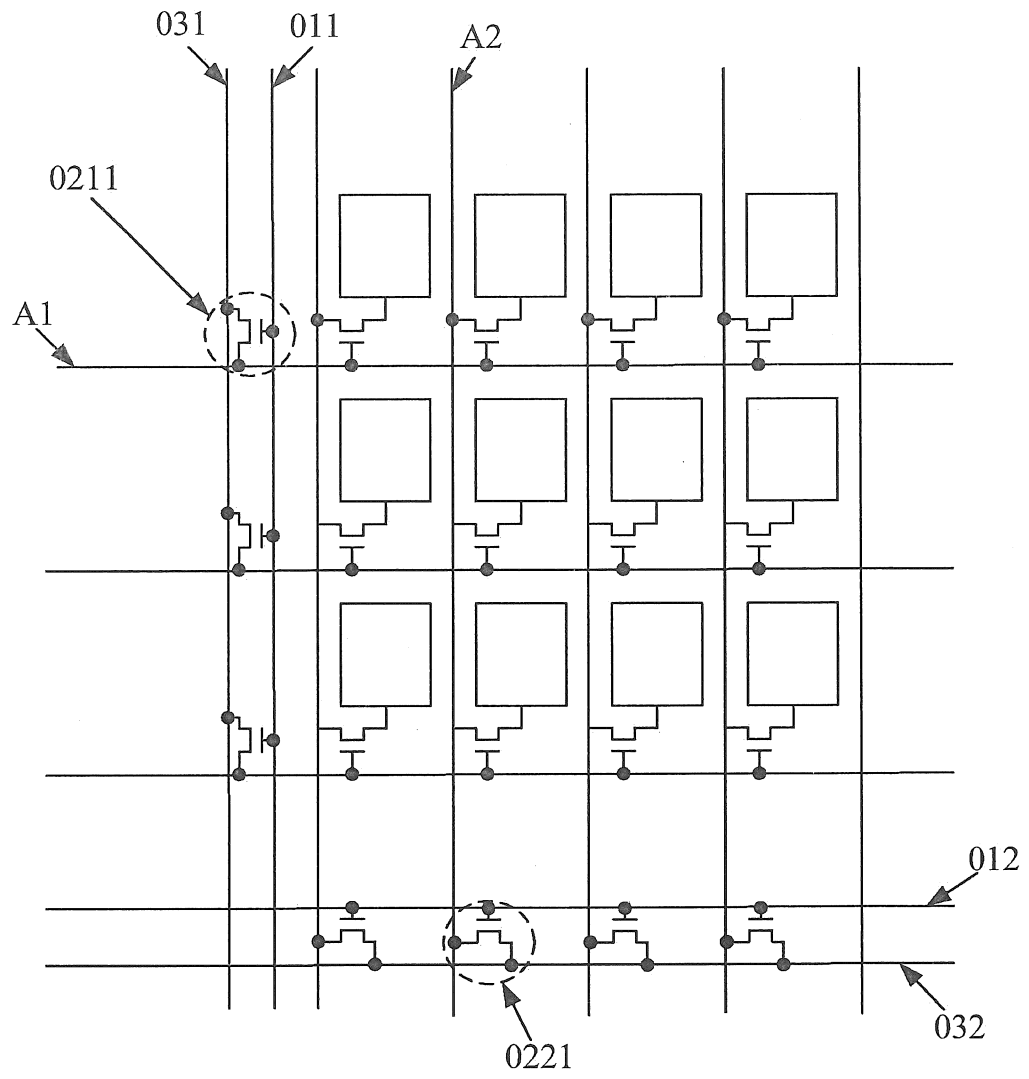
0

FIG.6

O

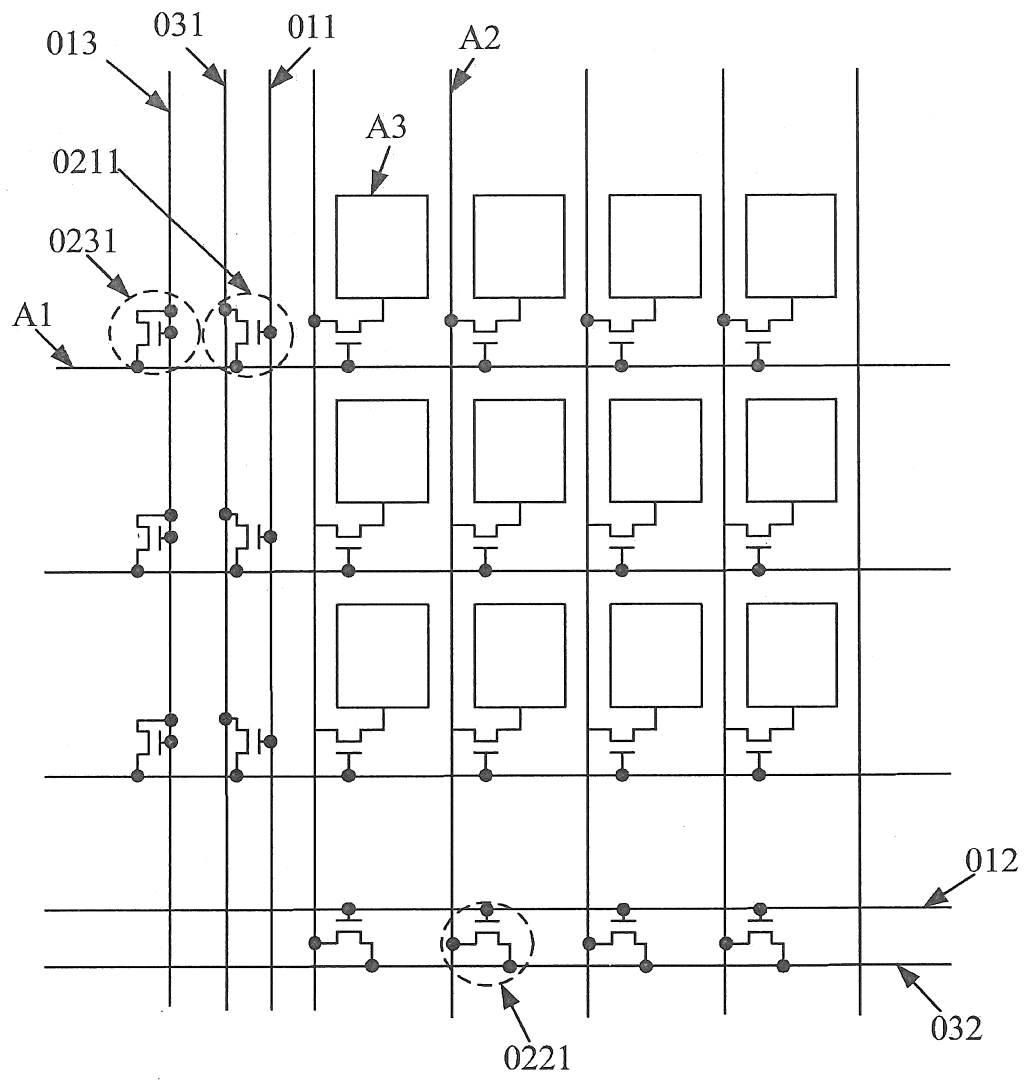


FIG.7