



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0032442

(51)⁷ H01L 27/32; H01L 27/12

(13) B

(21) 1-2017-05006

(22) 11/12/2017

(30) 10-2016-0168459 12/12/2016 KR

(45) 25/07/2022 412

(43) 25/06/2018 363A

(73) Samsung Display Co., Ltd. (KR)

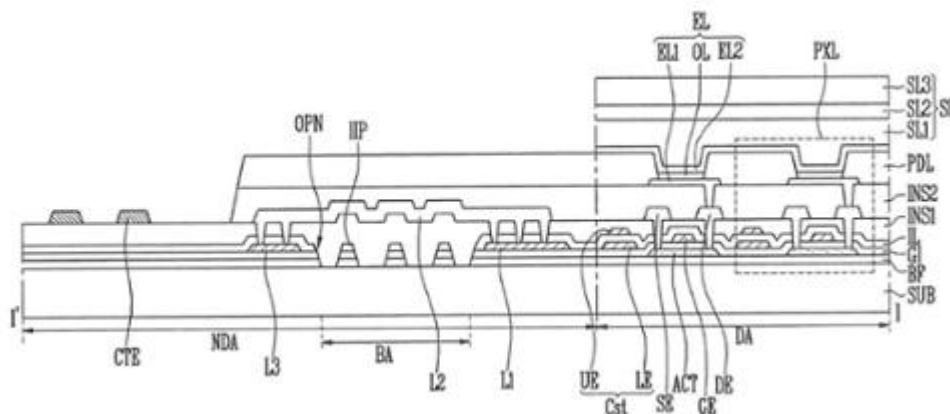
1, Samsung-Ro, Giheung-Gu, Yongin-Si, Gyeonggi-Do, Republic of Korea

(72) Hae Yeon LEE (KR); Won Kyu KWAK (KR); Joong Soo MOON (KR); Chang Kyu JIN (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) BỘ HIỂN THỊ

(57) Sáng chế đề cập đến bộ hiển thị. Bộ hiển thị này bao gồm lớp nền bao gồm vùng uốn cong, và vùng phẳng chứa các điểm ảnh, các mô hình cách điện vô cơ dạng cô lập được bố trí trên lớp nền trong vùng uốn cong sao cho tách rời nhau, lớp cách điện hữu cơ bao gồm bề mặt lõm-lồi che phủ các mô hình cách điện vô cơ trong vùng uốn cong, và các đường dây dẫn được bố trí trên lớp cách điện hữu cơ và xếp chồng lên các mô hình cách điện vô cơ.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến bộ hiển thị.

Tình trạng kỹ thuật của sáng chế

Gần đây, các bộ hiển thị mềm dẻo có thể uốn cong hoặc gấp được khi người sử dụng muốn uốn hoặc gấp các bộ hiển thị này đang được phát triển.

Khi các bộ hiển thị được uốn cong hoặc được gấp, thì các vùng uốn cong hoặc được gấp của các bộ hiển thị này dễ bị tổn hại do ứng suất theo đó các bộ hiển thị có thể bị biến dạng hoặc hư hỏng. Cụ thể là, khi ứng suất cùng với biến dạng tác động vào các đường dây dẫn của các vùng uốn cong hoặc được gấp, thì các đường dây dẫn có thể bị đứt.

Do đó, các đặc tính và độ tin cậy của các bộ hiển thị có thể suy giảm.

Bản chất kỹ thuật của sáng chế

Theo khía cạnh của các phương án của sáng chế, bộ hiển thị có khả năng ngăn ngừa hoặc về cơ bản ngăn ngừa các đường dây dẫn không bị đứt khi các đường dây dẫn bị uốn cong và ngăn ngừa hoặc về cơ bản ngăn ngừa đặc tính và độ tin cậy của bộ hiển thị không suy giảm.

Bộ hiển thị theo một hoặc nhiều phương án của sáng chế bao gồm: lớp nền bao gồm vùng uốn cong, và vùng phẳng chứa các điểm ảnh; các mô hình cách điện vô cơ dạng cô lập được bố trí trên lớp nền trong vùng uốn cong sao cho tách rời nhau; lớp cách điện hữu cơ bao gồm bề mặt lõm-lồi che phủ các mô hình cách điện vô cơ trong vùng uốn cong; và các đường dây dẫn được bố trí trên lớp cách điện hữu cơ và xếp chồng lên các mô hình cách điện vô cơ.

Các đường dây dẫn có thể bao gồm phần lõm-lồi trên bề mặt lõm-lồi của lớp cách điện hữu cơ.

Các mô hình cách điện vô cơ có thể bao gồm ít nhất hai lớp cách điện vô cơ được xếp chồng liên tiếp.

Mỗi điểm ảnh trong số các điểm ảnh có thể bao gồm tranzito được bố trí trên lớp nền và phần tử phát sáng được nối với tranzito. Tranzito này có thể bao gồm lớp đệm được bố trí trên lớp nền, mô hình hoạt động được bố trí trên lớp đệm, cực cổng được bố trí trên lớp cách điện cổng ở trên mô hình hoạt động, lớp cách điện giữa các lớp được bố trí trên cực cổng, lớp cách điện được bố trí trên lớp cách điện giữa các lớp, và cực nguồn và cực máng được bố trí trên lớp cách điện. Lớp đệm, lớp cách điện cổng, và lớp cách điện giữa các lớp có thể bao gồm các khoảng hở để làm lộ ra lớp nền trong vùng uốn cong.

Các mô hình cách điện vô cơ được bố trí trong các khoảng hở có thể bao gồm lớp cách điện vô cơ thứ nhất được bố trí trên lớp nền và lớp cách điện vô cơ thứ hai được bố trí trên lớp cách điện vô cơ thứ nhất.

Lớp cách điện vô cơ thứ nhất có thể chứa vật liệu giống với lớp đệm. Lớp cách điện vô cơ thứ hai có thể chứa vật liệu giống với lớp cách điện cổng.

Các mô hình cách điện vô cơ có thể còn bao gồm lớp cách điện vô cơ thứ ba được bố trí trên lớp cách điện vô cơ thứ hai.

Lớp cách điện vô cơ thứ ba có thể chứa vật liệu giống với lớp cách điện giữa các lớp.

Lớp cách điện hữu cơ có thể kéo dài từ lớp cách điện và điền đầy các khoảng hở.

Lớp cách điện có thể chứa vật liệu vô cơ và làm lộ ra lớp nền tương ứng với các khoảng hở.

Lớp cách điện hữu cơ có thể là lớp cách điện điền đầy chứa vật liệu hữu cơ, mà điền đầy các khoảng hở.

Các mô hình cách điện vô cơ có thể còn bao gồm lớp cách điện vô cơ thứ tư được bố trí trên lớp cách điện vô cơ thứ ba.

Lớp cách điện vô cơ thứ tư có thể chứa vật liệu giống với lớp cách điện.

Theo hướng vuông góc với hướng mà các đường dây dẫn kéo dài, chiều rộng của các mô hình cách điện vô cơ có thể không lớn hơn chiều rộng của các đường dây dẫn.

Theo hướng mà các đường dây dẫn kéo dài, khoảng cách thứ nhất giữa các mô hình cách điện vô cơ liền kề có thể không lớn hơn 50% tổng chiều rộng của các đường dây dẫn theo hướng vuông góc với hướng mà các đường dây dẫn kéo dài và chiều rộng của các mô hình cách điện vô cơ.

Theo hướng vuông góc với hướng mà các đường dây dẫn kéo dài, khoảng cách thứ hai giữa các mô hình cách điện vô cơ liền kề có thể gần như bằng khoảng cách thứ nhất.

Độ dày của lớp cách điện hữu cơ có thể không lớn hơn 1,5 lần độ dày của các mô hình cách điện vô cơ.

Độ dày của các mô hình cách điện vô cơ có thể không nhỏ hơn 10% chiều rộng của các đường dây dẫn và chiều rộng của các mô hình cách điện vô cơ.

Độ dày của các mô hình cách điện vô cơ có thể không nhỏ hơn 8.000 Å.

Theo hướng mà các đường dây dẫn kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ có thể xếp chồng lên một trong số các đường dây dẫn.

Theo hướng vuông góc với hướng các đường dây dẫn kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ có thể xếp chồng lên một trong số các đường dây dẫn.

Theo hướng vuông góc với hướng các đường dây dẫn kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ có thể xếp chồng lên các đường dây dẫn.

Các mô hình cách điện vô cơ có thể bao gồm mô hình cách điện vô cơ thứ nhất được bố trí trên lớp nền và ít nhất một mô hình cách điện vô cơ thứ hai được bố trí trên mô hình cách điện vô cơ thứ nhất.

Ít nhất một mô hình cách điện vô cơ có thể bao gồm ít nhất hai mô hình cách điện vô cơ thứ hai. Theo hướng mà các đường dây dẫn kéo dài, ít nhất hai mô hình cách điện vô cơ thứ hai có thể tách rời nhau.

Ít nhất một mô hình cách điện vô cơ thứ hai có thể bao gồm ít nhất hai lớp cách điện vô cơ.

Bộ hiển thị theo một hoặc nhiều phương án của sáng chế bao gồm: lớp nền bao gồm vùng uốn cong và vùng phẳng; lớp đệm được bố trí trên lớp nền; mô hình hoạt động được bố trí trên lớp đệm trong vùng phẳng; lớp cách điện công được bố trí trên mô hình hoạt động; cực công được bố trí trên lớp cách điện công trong vùng phẳng; lớp cách điện giữa các lớp được bố trí trên cực công; lớp cách điện thứ nhất được bố trí trên lớp cách điện giữa các lớp; cực nguồn và cực máng được bố trí trên lớp cách điện thứ nhất sao cho tách rời nhau và được nối với mô hình hoạt động trong vùng phẳng; lớp cách điện thứ hai được bố trí trên cực máng và chứa vật liệu hữu cơ; phần tử phát sáng được bố trí trên lớp cách điện thứ hai và được nối với cực máng trong vùng phẳng; khoảng hở xuyên qua các vùng của lớp đệm, lớp cách điện công, và lớp cách điện giữa các lớp, tương ứng với vùng uốn cong; các mô hình cách điện vô cơ dạng cô lập được bố trí trong khoảng hở sao cho tách rời nhau; lớp cách điện hữu cơ được tạo kết cấu để điền đầy khoảng hở và che phủ các mô hình cách điện vô cơ; và các đường dây dẫn được bố trí trên lớp cách điện hữu cơ, lớp cách điện hữu cơ bao gồm bề mặt lõm-lồi do các mô hình cách điện vô cơ, và các đường dây dẫn bao gồm phần lõm-lồi trên bề mặt lõm-lồi của lớp cách điện hữu cơ.

Với bộ hiển thị theo các khía cạnh của sáng chế, các đường dây dẫn có thể được ngăn ngừa không bị đứt khi các đường dây dẫn bị uốn cong, và, do đó, đặc tính và độ tin cậy của bộ hiển thị có thể được ngăn ngừa không suy giảm.

Mô tả vắn tắt các hình vẽ

Một số phương án ví dụ sẽ được mô tả đầy đủ hơn ở đây dựa vào các hình vẽ kèm theo; tuy nhiên, các phương án này có thể được thể hiện theo các hình thức khác nhau và không nên được hiểu là bị giới hạn với các phương án được nêu ra ở đây.

Đúng hơn, các phương án này được đưa ra để phần bộc lộ này sẽ đầy đủ và hoàn chỉnh, và sẽ chuyển tải đầy đủ phạm vi của các phương án ví dụ đến người có hiểu biết trung bình trong lĩnh vực kỹ thuật này.

Trên các hình vẽ, các kích thước có thể được phóng đại để minh họa rõ ràng. Các số chỉ dẫn giống nhau chỉ các phần tử giống nhau trong toàn bộ bản mô tả.

FIG.1 là hình vẽ phối cảnh minh họa bộ hiển thị theo phương án của sáng chế;

FIG.2 là hình chiếu bằng minh họa bộ hiển thị trên FIG.1, được thể hiện ở trạng thái không được uốn cong;

FIG.3 là hình vẽ sơ đồ mạch tương đương minh họa rằng điểm ảnh là phần tử phát sáng theo phương án của sáng chế;

FIG.4 là hình vẽ mặt cắt được cắt dọc theo đường I-I' trên FIG.2;

FIG.5 là hình vẽ phóng to của khu vực "EA1" trên FIG.2;

FIG.6 là hình vẽ mặt cắt được cắt dọc theo đường II-II' trên FIG.5;

FIG.7 là hình vẽ mặt cắt được cắt dọc theo đường III-III' trên FIG.5;

FIG.8 và FIG.9 là các hình vẽ mặt cắt minh họa bộ hiển thị theo phương án khác của sáng chế, được cắt dọc theo các đường lần lượt tương ứng với các đường II-II' và III-III' trên FIG.5;

Các hình vẽ từ FIG.10 đến FIG.12 là các hình vẽ minh họa bộ hiển thị theo phương án khác của sáng chế;

Các hình vẽ từ FIG.13 đến FIG.15 là các hình vẽ minh họa bộ hiển thị theo phương án khác của sáng chế; và

FIG.16 và FIG.17 là các hình vẽ mặt cắt minh họa bộ hiển thị theo các phương án khác của sáng chế, được cắt dọc theo đường tương ứng với đường I-I' trên FIG.2.

Mô tả chi tiết sáng chế

Sáng chế có thể được cải biến theo nhiều cách khác nhau và có thể có nhiều phương án khác nhau, một số ví dụ cụ thể của các phương án này được minh họa trên các hình vẽ và được mô tả chi tiết hơn ở đây. Tuy nhiên, cần hiểu rằng sáng chế không bị giới hạn ở dạng được bộc lộ cụ thể, mà bao gồm tất cả các phương án cải biến, tương đương, và thay thế mà không lệch khỏi phạm vi và nguyên lý của sáng chế.

Trên các hình vẽ mô tả, các số giống nhau chỉ các phần tử giống nhau. Trên các hình vẽ kèm theo, các kích thước của các kết cấu có thể được phóng đại để làm rõ sáng chế. Trong khi các thuật ngữ chẳng hạn như "thứ nhất" và "thứ hai," v.v., có thể được sử dụng để mô tả các phần tử khác nhau, các phần tử này không nên được hiểu là bị giới hạn ở các thuật ngữ nêu trên. Các thuật ngữ nêu trên chỉ được sử dụng để phân biệt một thành phần này với thành phần khác. Ví dụ, thành phần thứ nhất có thể được gọi là thành phần thứ hai mà không lệch khỏi phạm vi của sáng chế, và, tương tự, thành phần thứ hai có thể được gọi là thành phần thứ nhất. Như được sử dụng ở đây, các dạng số ít ("a", "an", và the) cũng nhằm bao gồm cả các dạng số nhiều, trừ khi ngữ cảnh chỉ ra rõ ràng khác.

Trong bản mô tả này, cần hiểu rằng các thuật ngữ chẳng hạn như "bao gồm" hoặc "có" v.v., nhằm biểu thị sự có mặt của các dấu hiệu, số lượng, công đoạn, hoạt động, phần tử, bộ phận, hoặc các kết hợp của chúng được bộc lộ trong bản mô tả, và không nhằm loại trừ khả năng một hoặc nhiều dấu hiệu, số lượng, công đoạn, hoạt động, phần tử, bộ phận khác hoặc các kết hợp của chúng có thể có mặt hoặc có thể được bổ sung. Cần hiểu rằng khi phần tử được đề cập là ở "giữa" hai phần tử, nó có thể là phần tử duy nhất giữa hai phần tử, hoặc một hoặc nhiều phần tử xen giữa cũng có thể có mặt. Ngoài ra, cần hiểu rằng khi phần tử, như lớp, màng, vùng, hoặc lớp nền, được mô tả là ở "trên" phần tử khác, nó có thể trực tiếp ở trên phần tử khác này, hoặc cũng có thể có một hoặc nhiều phần tử xen giữa. Ngoài ra, cần hiểu rằng khi phần tử, như lớp, màng, vùng, hoặc lớp nền, được mô tả là ở "dưới" phần tử khác, nó có thể trực tiếp ở trên hoặc ở dưới phần tử khác, hoặc cũng có thể có các phần tử xen giữa.

Ở đây, một số phương án của sáng chế sẽ được mô tả chi tiết hơn dựa vào các hình vẽ kèm theo.

FIG.1 là hình vẽ phối cảnh minh họa bộ hiển thị theo phương án của sáng chế.

Dựa vào FIG.1 và FIG.2, bộ hiển thị theo phương án của sáng chế bao gồm lớp nền SUB, các điểm ảnh PXL được bố trí trên lớp nền SUB, và bộ phận đường dây dẫn bao gồm các đường dây dẫn LP được nối với các điểm ảnh PXL.

Lớp nền SUB có thể bao gồm vùng hiển thị DA và vùng không hiển thị DNA được bố trí ít nhất ở một phía của vùng hiển thị DA.

Lớp nền SUB có thể có dạng gần như hình chữ nhật (ví dụ, hình vuông). Theo phương án của sáng chế, lớp nền SUB có thể bao gồm cặp cạnh ngắn kéo dài song song với nhau theo hướng thứ nhất DR1 và cặp cạnh dài kéo dài song song với nhau theo hướng thứ hai DR2. Theo phương án này, để thuận tiện, bốn cạnh của lớp nền SUB mà được nối liên tiếp, bắt đầu từ một cạnh trong số cặp cạnh ngắn, được gọi là các cạnh từ thứ nhất S1 đến thứ tư S4.

Tuy nhiên, hình dạng của lớp nền SUB không bị giới hạn ở đó, và lớp nền SUB có thể có hình dạng bất kỳ trong số các hình dạng khác nhau. Ví dụ, lớp nền SUB có thể có hình đa giác đóng bao gồm các cạnh thẳng, hình tròn hoặc hình elip có cạnh cong, hoặc hình nửa tròn hoặc hình nửa elip có cạnh thẳng và cạnh cong. Theo phương án của sáng chế, khi lớp nền SUB có các cạnh thẳng, ít nhất các phần của các mép của các hình dạng tương ứng có thể được tạo ra bằng các đường cong. Ví dụ, khi lớp nền SUB là hình chữ nhật, mỗi phần tại đó các cạnh thẳng liền kề giao nhau có thể được thay thế bằng đường cong có độ cong (ví dụ, độ cong định trước). Ví dụ, mỗi đỉnh của hình chữ nhật có thể được tạo ra bằng cạnh cong có độ cong (ví dụ, độ cong định trước), trong đó cả hai đầu liền kề với nhau được nối với hai cạnh thẳng liền kề. Độ cong có thể được thiết lập để thay đổi theo vị trí. Ví dụ, độ cong có thể thay đổi theo vị trí tại đó đường cong bắt đầu và chiều dài của đường cong.

Trong vùng hiển thị DA, các điểm ảnh PXL được bố trí, và hình ảnh có thể được hiển thị. Vùng hiển thị DA có thể có hình dạng tương ứng với hình dạng của lớp nền SUB. Ví dụ, vùng hiển thị DA có thể là hình đa giác đóng có các cạnh thẳng, hình tròn hoặc hình elip có cạnh cong, hoặc hình nửa tròn hoặc hình nửa elip có cạnh thẳng và

cạnh cong, giống như lớp nền SUB. Theo phương án của sáng chế, khi vùng hiển thị DA có các cạnh thẳng, ít nhất các phần của các mép của các hình dạng tương ứng có thể được tạo ra bằng các đường cong.

Các điểm ảnh PXL được bố trí trên vùng hiển thị DA của lớp nền SUB. Các điểm ảnh PXL có thể được bố trí làm các đơn vị (ví dụ, đơn vị nhỏ nhất) để hiển thị hình ảnh. Các điểm ảnh PXL có thể phát ra các thành phần ánh sáng trắng và/hoặc các thành phần ánh sáng màu. Mỗi điểm ảnh trong số các điểm ảnh PXL có thể phát ra một trong số ánh sáng đỏ, ánh sáng xanh lục, ánh sáng xanh lam, và ánh sáng trắng. Tuy nhiên, sáng chế không bị giới hạn ở đó. Ví dụ, điểm ảnh PXL có thể phát ra một trong số ánh sáng lục lam, ánh sáng hồng đậm, và ánh sáng vàng.

Các điểm ảnh PXL có thể là các phần tử phát sáng bao gồm các lớp phát sáng hữu cơ. Tuy nhiên, sáng chế không bị giới hạn ở đó. Các điểm ảnh PXL có thể được thực hiện bởi phần tử bất kỳ trong số nhiều phần tử khác nhau, chẳng hạn như phần tử bất kỳ trong số các phần tử tinh thể lỏng, các phần tử điện di, và các phần tử điện ướt.

FIG.3 là sơ đồ mạch tương đương minh họa điểm ảnh là phần tử phát sáng theo phương án của sáng chế.

Dựa vào FIG.3, mỗi điểm ảnh trong số các điểm ảnh (tham chiếu đến “PXL” trên FIG.2) có thể bao gồm tranzito màng mỏng (TFT) được nối với các đường dây dẫn (tham chiếu đến “LP” trên FIG.2) của bộ phận đường dây dẫn, phần tử phát sáng EL được nối với TFT, và tụ điện Cst.

TFT có thể bao gồm TFT điều khiển TR2 để điều khiển phần tử phát sáng EL và TFT chuyển mạch TR1 để chuyển mạch TFT điều khiển TR2. Theo phương án của sáng chế, điều được minh họa là một điểm ảnh PXL bao gồm hai TFT TR1 và TR2. Tuy nhiên, sáng chế không bị giới hạn ở đó. Ví dụ, một điểm ảnh PXL có thể bao gồm một TFT và tụ điện hoặc không ít hơn ba TFT và không ít hơn hai tụ điện. Ví dụ, một điểm ảnh PXL có thể bao gồm bảy TFT, phần tử phát sáng, và tụ dự trữ.

TFT chuyển mạch TR1 có thể bao gồm cực cổng, cực nguồn, và cực máng. Trong TFT chuyển mạch TR1, cực cổng được nối với đường dây dẫn cổng GL và cực

nguồn có thể được nối với đường dây dẫn dữ liệu DL. Cực máng có thể được nối với cực cổng của TFT điều khiển TR2. TFT chuyển mạch TR1 có thể truyền dẫn tín hiệu dữ liệu được áp dụng cho đường dây dẫn dữ liệu DL đến TFT điều khiển TR2 theo tín hiệu quét được áp dụng cho đường dây dẫn cổng GL.

TFT điều khiển TR2 có thể bao gồm cực cổng, cực nguồn, và cực máng. Trong TFT điều khiển TR2, cực cổng được nối với TFT chuyển mạch TR1, cực nguồn được nối với đường dây dẫn nguồn điện thứ nhất ELVDD, và cực máng có thể được nối với phân tử phát sáng EL.

Phân tử phát sáng EL có thể bao gồm lớp phát sáng và điện cực thứ nhất và điện cực thứ hai đối diện nhau với lớp phát sáng được bố trí xen giữa đó. Điện cực thứ nhất có thể được nối với cực máng của TFT điều khiển TR2. Điện cực thứ hai được nối với đường dây dẫn nguồn điện thứ hai ELVSS sao cho điện áp chung có thể được đặt vào điện cực thứ hai của phân tử phát sáng EL. Lớp phát sáng phát ra ánh sáng hoặc không phát ra ánh sáng tương ứng với tín hiệu đầu ra của TFT điều khiển TR2 và có thể hiển thị hình ảnh. Ở đây, ánh sáng được phát ra từ lớp phát sáng có thể thay đổi theo vật liệu của lớp phát sáng và có thể là ánh sáng màu hoặc ánh sáng trắng.

Tụ điện Cst được nối giữa cực cổng và cực nguồn của TFT điều khiển TR2 và có thể nạp và duy trì đầu vào tín hiệu dữ liệu cho cực cổng của TFT điều khiển TR2.

Dựa vào các hình vẽ từ FIG.1 đến FIG.3, theo phương án của sáng chế, các điểm ảnh PXL có thể được bố trí theo hàng kéo dài theo hướng thứ nhất DR1 và theo cột kéo dài theo hướng thứ hai DR2. Tuy nhiên, cách bố trí của các điểm ảnh PXL không bị giới hạn ở đó và các điểm ảnh PXL có thể được bố trí theo dạng bất kỳ trong số nhiều dạng khác nhau. Ví dụ, các điểm ảnh PXL có thể được bố trí theo hướng hàng hoặc theo hướng chéo với hướng hàng.

Trong vùng không hiển thị NDA, các điểm ảnh PXL không được bố trí, và hình ảnh có thể không được hiển thị.

Trong vùng không hiển thị NDA, các đường dây dẫn LP được nối với các điểm ảnh PXL, và bộ điều khiển (không được thể hiện trên hình vẽ) được nối với các đường dây dẫn LP để điều khiển các điểm ảnh PXL có thể được bố trí.

Các đường dây dẫn LP có thể được nối với các điểm ảnh PXL. Các đường dây dẫn LP có thể cấp các tín hiệu đến các điểm ảnh PXL. Các đường dây dẫn LP có thể là đường dây dẫn cổng GL, đường dây dẫn dữ liệu DL, đường dây dẫn nguồn điện thứ nhất ELVDD, và đường dây dẫn nguồn điện thứ hai ELVSS.

Các đường dây dẫn LP có thể được bố trí trong vùng hiển thị DA và vùng không hiển thị NDA.

Các đường dây dẫn LP có thể được nối với bộ điều khiển. Bộ điều khiển này cấp các tín hiệu đến các điểm ảnh PXL thông qua các đường dây dẫn LP và có thể kiểm soát việc điều khiển các điểm ảnh PXL.

Bộ điều khiển có thể bao gồm bộ điều khiển quét (không được thể hiện trên hình vẽ) để cấp các tín hiệu quét đến các điểm ảnh PXL dọc theo đường dây dẫn cổng GL, bộ điều khiển dữ liệu (không được thể hiện trên hình vẽ) để cấp các tín hiệu dữ liệu đến các điểm ảnh PXL dọc theo đường dây dẫn dữ liệu DL, và bộ điều khiển định thời (không được thể hiện trên hình vẽ) để điều khiển bộ điều khiển quét và bộ điều khiển dữ liệu.

Theo phương án của sáng chế, bộ điều khiển quét có thể được gắn trực tiếp trên lớp nền SUB. Khi bộ điều khiển quét được gắn trực tiếp trên lớp nền SUB, thì bộ điều khiển quét có thể được tạo ra trong quy trình tạo ra các điểm ảnh PXL. Tuy nhiên, vị trí của bộ điều khiển quét và phương pháp tạo ra bộ điều khiển quét không bị giới hạn ở đó. Theo phương án, bộ điều khiển quét được tạo ra trong chip riêng biệt và có thể được bố trí trên lớp nền SUB dưới dạng chip trên kính hoặc được gắn trên lớp nền SUB và có thể được nối với lớp nền SUB thông qua bộ phận nối.

Theo phương án của sáng chế, bộ điều khiển dữ liệu có thể được gắn trực tiếp trên lớp nền SUB. Tuy nhiên, sáng chế không bị giới hạn ở đó. Theo phương án, bộ điều khiển dữ liệu được tạo ra trong chip riêng biệt và có thể được nối lên trên lớp nền

SUB. Theo phương án của sáng chế, khi bộ điều khiển dữ liệu được tạo ra trong chip riêng biệt và được nối lên trên lớp nền SUB, thì bộ điều khiển dữ liệu có thể được bố trí dưới dạng chip trên kính hoặc chip trên chất dẻo hoặc được gắn trên lớp nền SUB và có thể được nối với lớp nền SUB thông qua bộ phận nối. Theo phương án của sáng chế, bộ điều khiển dữ liệu có dạng chip trên màng (chip on film - COF) và có thể được nối với lớp nền SUB.

Theo phương án của sáng chế, vùng không hiển thị NDA có thể còn bao gồm vùng bổ sung ADA nhô ra từ một phần của vùng này. Vùng bổ sung ADA có thể nhô ra từ các phía tạo ra vùng không hiển thị NDA. Theo phương án của sáng chế, vùng bổ sung ADA được minh họa là nhô ra từ một trong số các cạnh ngắn của lớp nền SUB. Tuy nhiên, vùng bổ sung ADA có thể nhô ra từ một trong số các cạnh dài hoặc không ít hơn hai cạnh trong số bốn cạnh. Theo phương án của sáng chế, bộ điều khiển dữ liệu có thể được bố trí trong hoặc được nối với vùng bổ sung ADA. Tuy nhiên, sáng chế không bị giới hạn ở đó, và phần tử bất kỳ trong số nhiều phần tử khác nhau có thể được bố trí trong vùng bổ sung ADA.

Theo phương án của sáng chế, ít nhất một phần của bộ hiển thị có thể mềm dẻo và phần mềm dẻo này có thể được gấp hoặc được uốn cong. Tức là, bộ hiển thị có thể bao gồm vùng uốn cong BA có độ mềm dẻo và được gấp hoặc được uốn cong theo một hướng và vùng phẳng được bố trí ít nhất ở một phía của vùng uốn cong BA và không được gấp và phẳng. Vùng phẳng có thể có độ mềm dẻo hoặc có thể không có độ mềm dẻo.

Theo phương án của sáng chế, vùng uốn cong BA được minh họa là được bố trí trong vùng bổ sung ADA. Theo phương án của sáng chế, vùng phẳng thứ nhất FA1 và vùng phẳng thứ hai FA2 tách rời nhau có vùng uốn cong BA được bố trí xen giữa đó có thể được bố trí, và vùng phẳng thứ nhất FA1 có thể bao gồm vùng hiển thị DA. Theo phương án của sáng chế, vùng uốn cong BA có thể tách rời khỏi vùng hiển thị DA.

Trong vùng uốn cong BA, khi đường theo đó bộ hiển thị được gấp được gọi là đường gấp, đường gấp này có thể được bố trí trong vùng uốn cong BA. Ở đây, thuật

ngữ “được gấp” có nghĩa là bộ hiển thị không được cố định ở một dạng mà có thể biến dạng từ dạng này sang dạng khác. Bộ hiển thị có thể được gấp, uốn cong, hoặc cuộn dọc theo không ít hơn một đường cụ thể, tức là, đường gấp. Theo phương án của sáng chế, điều được minh họa là bộ hiển thị được gấp sao cho các bề mặt của hai vùng phẳng FA1 và FA2 được bố trí để kéo dài song song với nhau và đối diện nhau. Tuy nhiên, sáng chế không bị giới hạn ở đó. Bộ hiển thị có thể được gấp sao cho các bề mặt của hai vùng phẳng FA1 và FA2 tạo ra một góc (ví dụ, góc định trước, ví dụ, góc nhọn, góc vuông, hoặc góc tù) có vùng uốn cong BA được bố trí xen giữa đó.

Theo phương án của sáng chế, vùng bổ sung ADA có thể được uốn cong dọc theo đường gấp. Trong trường hợp này, do vùng bổ sung ADA được uốn cong, nên chiều rộng của khung lắp có thể được giảm.

FIG.4 là hình vẽ mặt cắt được cắt theo đường I-I' trên FIG.2 và minh họa một số điểm ảnh của vùng hiển thị và vùng không hiển thị. FIG.4 minh họa về mặt ý tưởng bộ hiển thị theo phương án của sáng chế. Để thuận tiện, một số phần tử có thể được phóng đại hoặc thu nhỏ.

Một phần của bộ hiển thị theo phương án của sáng chế được uốn cong như được minh họa trên FIG.1. Tuy nhiên, trên FIG.4, để thuận tiện, bộ hiển thị được minh họa là không được uốn cong. Để tham khảo, trên các hình vẽ mặt cắt hoặc hình chiếu bằng theo các phương án ở đây, bộ hiển thị được minh họa là không được uốn cong để cho thuận tiện.

Sau đây, dựa vào các hình vẽ từ FIG.1 đến FIG.4, bộ hiển thị theo phương án của sáng chế sẽ được mô tả chi tiết hơn.

Trước tiên, vùng hiển thị DA sẽ được mô tả. Sau đó, vùng không hiển thị NDA sẽ được mô tả.

Theo phương án của sáng chế, các điểm ảnh PXL có thể được bố trí trong vùng hiển thị DA. Mỗi điểm ảnh trong số các điểm ảnh PXL bao gồm tranzito được nối với đường dây dẫn LP tương ứng trong số các đường dây dẫn LP, phần tử phát sáng EL được nối với tranzito, và tụ điện Cst. Tranzito có thể bao gồm tranzito điều khiển TR2

để điều khiển phần tử phát sáng EL và tranzito chuyển mạch TR1 để chuyển mạch tranzito điều khiển TR2.

Trên FIG.3, để thuận tiện, điều được minh họa là một điểm ảnh PXL bao gồm hai tranzito và một tụ điện. Tuy nhiên, sáng chế không bị giới hạn ở đó. Một điểm ảnh PXL có thể bao gồm không ít hơn hai tranzito và ít nhất một tụ điện hoặc không ít hơn ba tranzito và không ít hơn hai tụ điện.

Các điểm ảnh PXL theo phương án của sáng chế có thể được bố trí trên lớp nền SUB.

Lớp nền SUB có thể chứa vật liệu cách điện chẳng hạn như thủy tinh hoặc nhựa. Ngoài ra, lớp nền SUB có thể chứa vật liệu mềm dẻo để được uốn cong hoặc được gấp và có thể có kết cấu đơn lớp hoặc kết cấu đa lớp.

Ví dụ, lớp nền SUB có thể bao gồm ít nhất một chất trong số polystyren, rượu polyvinyl, polymetyl metacrylat, polyetesulfon, polyacrylat, polyeteimit, polyetylen naphtalat, polyetylen tereptalat, polyphenylen sulfua, polyarylat, polyimit, polycacbonat, triaxetat xenluloza, và xenluloza axetat propionat. Vật liệu tạo ra lớp nền SUB có thể là vật liệu bất kỳ trong số các vật liệu khác nhau và có thể bao gồm chất dẻo có sợi gia cường (fiber reinforced plastic - FRP).

Lớp đệm BF có thể được bố trí trên lớp nền SUB. Lớp đệm BF có thể ngăn ngừa hoặc về cơ bản ngăn ngừa các tạp chất không khuếch tán vào các tranzito điều khiển và chuyển mạch. Lớp đệm BF có thể được tạo ra dưới dạng đơn lớp hoặc đa lớp được tạo ra bằng không ít hơn hai lớp.

Lớp đệm BF có thể là lớp cách điện vô cơ chứa vật liệu vô cơ. Ví dụ, lớp đệm BF có thể được tạo ra bằng silic nitrua, silic oxit, hoặc silic oxynitrua. Khi lớp đệm BF được tạo ra dưới dạng đa lớp, các lớp tương ứng có thể được tạo ra từ cùng vật liệu hoặc từ các vật liệu khác nhau. Lớp đệm BF có thể được lược bỏ tùy theo vật liệu và điều kiện xử lý lớp nền SUB.

Mô hình hoạt động ACT có thể được bố trí trên lớp đệm BF. Mô hình hoạt động ACT có thể được tạo ra bằng vật liệu bán dẫn. Mô hình hoạt động ACT có thể bao gồm vùng nguồn, vùng máng, và vùng kênh được bố trí giữa vùng nguồn và vùng máng. Mô hình hoạt động ACT có thể là mô hình bán dẫn được tạo ra bằng polysilic, silic vô định hình, và chất bán dẫn oxit. Vùng kênh là mô hình bán dẫn không pha các tạp chất có thể là chất bán dẫn thuần. Vùng nguồn và vùng máng có thể là các mô hình bán dẫn pha các tạp chất. Các tạp chất này có thể là các tạp chất loại n, các tạp chất loại p, hoặc các kim loại khác.

Lớp cách điện cổng GI có thể được bố trí trên lớp đệm BF được bố trí với mô hình hoạt động ACT. Lớp cách điện cổng GI có thể là lớp cách điện vô cơ chứa vật liệu vô cơ hoặc lớp cách điện hữu cơ chứa vật liệu hữu cơ. Vật liệu vô cơ có thể là vật liệu cách điện vô cơ, chẳng hạn như polysiloxan, silic nitrua, silic oxit, hoặc silic oxynitrua. Vật liệu hữu cơ có thể là vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxyclobuten.

Cực cổng GE và điện cực dưới của tụ điện LE có thể được bố trí trên lớp cách điện cổng GI. Cực cổng GE có thể che phủ vùng tương ứng với vùng kênh của mô hình hoạt động ACT.

Cực cổng GE và điện cực dưới của tụ điện LE có thể được tạo ra từ kim loại. Ví dụ, cực cổng GE có thể được tạo ra từ ít nhất một kim loại trong số vàng (Au), bạc (Ag), nhôm (Al), molypden (Mo), crom (Cr), titan (Ti), niken (Ni), neodim (Nd), và đồng (Cu), hoặc hợp kim của các kim loại trên. Ngoài ra, cực cổng GE có thể được tạo ra gồm một lớp. Tuy nhiên, sáng chế không bị giới hạn ở đó. Cực cổng GE có thể được tạo ra từ nhiều lớp thu được bằng cách xếp chồng không ít hơn hai vật liệu trong số các kim loại và các hợp kim nêu trên.

Theo phương án của sáng chế, mặc dù không được thể hiện, trong cùng lớp, các đường dây dẫn khác bao gồm các đường dây dẫn cổng có thể được tạo ra từ vật liệu giống như cực cổng GE và điện cực dưới của tụ điện LE. Ở đây, các đường dây dẫn

khác chẳng hạn như các đường dây dẫn công có thể được nối trực tiếp hoặc gián tiếp với một phần của tranzito trong mỗi điểm ảnh trong số các điểm ảnh PXL.

Lớp cách điện giữa các lớp IL có thể được bố trí trên lớp cách điện cổng GI trên đó cực cổng GE và điện cực dưới của tụ điện LE được bố trí. Lớp cách điện giữa các lớp IL có thể là lớp cách điện vô cơ chứa vật liệu vô cơ. Vật liệu vô cơ có thể là polysiloxan, silic nitrua, silic oxit, hoặc silic oxynitrua.

Điện cực trên của tụ điện UE có thể được bố trí trên lớp cách điện giữa các lớp IL. Điện cực trên của tụ điện UE có thể được tạo ra từ kim loại. Ví dụ, điện cực trên của tụ điện UE có thể được tạo ra từ ít nhất một kim loại trong số Au, Ag, Al, Mo, Cr, Ti, Ni, Nd, và Cu, hoặc hợp kim của các kim loại trên. Ngoài ra, điện cực trên của tụ điện UE có thể được tạo ra từ một lớp. Tuy nhiên, sáng chế không bị giới hạn ở đó. Điện cực trên của tụ điện UE có thể được tạo ra gồm nhiều lớp thu được bằng cách xếp chồng không ít hơn hai vật liệu trong số các kim loại và các hợp kim nêu trên.

Điện cực dưới của tụ điện LE và điện cực trên của tụ điện UE có thể tạo ra tụ điện Cst với lớp cách điện giữa các lớp IL được bố trí xen giữa đó. Theo phương án của sáng chế, điều được minh họa là tụ điện Cst được tạo ra từ điện cực dưới của tụ điện LE và điện cực trên của tụ điện UE. Tuy nhiên, sáng chế không bị giới hạn ở đó. Tụ điện Cst có thể được thực thi theo phương pháp bất kỳ trong số nhiều phương pháp khác nhau.

Lớp cách điện thứ nhất INS1 có thể được bố trí trên lớp cách điện giữa các lớp IL trên đó điện cực trên của tụ điện UE được bố trí. Lớp cách điện thứ nhất INS1 có thể là lớp cách điện hữu cơ bao gồm vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxyclobuten.

Cực nguồn SE và cực máng DE có thể được bố trí trên lớp cách điện thứ nhất INS1. Cực nguồn SE và cực máng DE có thể lần lượt tiếp xúc với vùng nguồn và vùng máng của mô hình hoạt động ACT thông qua các lỗ tiếp xúc được tạo ra trong lớp cách điện thứ nhất INS1, lớp cách điện giữa các lớp IL, và lớp cách điện cổng GI.

Cực nguồn SE và cực máng DE có thể được tạo ra bằng kim loại. Ví dụ, cực nguồn SE và cực máng DE có thể được tạo ra bằng ít nhất một kim loại trong số Au, Ag, Al, Mo, Cr, Ti, Ni, Nd, và Cu, hoặc hợp kim của các kim loại trên. Ngoài ra, cực nguồn SE và cực máng DE có thể được tạo ra từ một lớp. Tuy nhiên, sáng chế không bị giới hạn ở đó. Cực nguồn SE và cực máng DE có thể được tạo ra từ nhiều lớp thu được bằng cách xếp chồng không ít hơn hai vật liệu trong số các kim loại và các hợp kim nêu trên.

Theo phương án của sáng chế, mặc dù không được thể hiện, trong cùng lớp, các đường dây dẫn dữ liệu hoặc các đường dây dẫn nguồn điện thứ nhất có thể được tạo ra từ vật liệu giống như cực nguồn SE và cực máng DE. Ở đây, các đường dây dẫn dữ liệu hoặc các đường dây dẫn nguồn điện thứ nhất có thể được nối trực tiếp hoặc gián tiếp với một phần, ví dụ, cực nguồn SE và/hoặc cực máng DE của tranzito trong mỗi điểm ảnh trong số các điểm ảnh PXL.

Lớp cách điện thứ hai INS2 có thể được bố trí trên lớp cách điện thứ nhất INS1 trên đó cực nguồn SE và cực máng DE được bố trí. Tức là, lớp cách điện thứ hai INS2 có thể che phủ tranzito.

Lớp cách điện thứ hai INS2 có thể là lớp cách điện hữu cơ bao gồm vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxycyclobuten.

Phản tử phát sáng EL có thể được bố trí trên lớp cách điện thứ hai INS2. Phản tử phát sáng EL có thể bao gồm điện cực thứ nhất EL1, lớp phát sáng hữu cơ OL, và điện cực thứ hai EL2.

Điện cực thứ nhất EL1 có thể được bố trí trên lớp cách điện thứ hai INS2. Điện cực thứ nhất EL1 có thể được nối với cực máng DE thông qua lỗ tiếp xúc xuyên qua lớp cách điện thứ hai INS2.

Lớp xác định điểm ảnh PDL phân chia ra vùng phát sáng tương ứng với mỗi điểm ảnh trong số các điểm ảnh PXL có thể được bố trí trên lớp cách điện thứ hai INS2 trên đó điện cực thứ nhất EL1 được bố trí. Lớp xác định điểm ảnh PDL làm lộ ra

bề mặt trên của điện cực thứ nhất EL1 và có thể nhô ra từ lớp cách điện thứ hai INS2 dọc theo chu vi của điểm ảnh PXL.

Lớp phát sáng hữu cơ OL được bố trí trên điện cực thứ nhất EL1 được lộ ra nhờ lớp xác định điểm ảnh PDL, và điện cực thứ hai EL2 có thể được bố trí trên lớp phát sáng hữu cơ OL.

Một điện cực trong số điện cực thứ nhất EL1 và điện cực thứ hai EL2 có thể là cực anốt, và cực còn lại trong số điện cực thứ nhất EL1 và điện cực thứ hai EL2 có thể là cực catốt. Ví dụ, điện cực thứ nhất EL1 có thể là cực anốt, và điện cực thứ hai EL2 có thể là cực catốt.

Ngoài ra, ít nhất một trong số điện cực thứ nhất EL1 và điện cực thứ hai EL2 có thể là điện cực truyền sáng. Ví dụ, khi phần tử phát sáng EL là phần tử phát sáng kiểu phát sáng mặt sau, thì điện cực thứ nhất EL1 là điện cực truyền sáng và điện cực thứ hai EL2 có thể là điện cực phản xạ. Khi phần tử phát sáng EL là phần tử phát sáng kiểu phát sáng mặt trước, thì điện cực thứ nhất EL1 là điện cực phản xạ và điện cực thứ hai EL2 có thể là điện cực truyền sáng. Khi phần tử phát sáng EL là phần tử phát sáng kiểu phát sáng hai mặt, thì cả hai điện cực thứ nhất EL1 và điện cực thứ hai EL2 có thể là các điện cực truyền sáng. Theo phương án này, điều được minh họa là phần tử phát sáng EL là phần tử phát sáng kiểu phát sáng mặt trước và điện cực thứ nhất EL1 là cực anốt.

Điện cực thứ nhất EL1 có thể bao gồm lớp phản xạ (không được thể hiện trên hình vẽ) có khả năng phản xạ ánh sáng và lớp dẫn điện trong suốt (không được thể hiện trên hình vẽ) được bố trí trên hoặc dưới lớp phản xạ. Ít nhất một lớp trong số lớp dẫn điện trong suốt và lớp phản xạ có thể được nối với cực máng DE.

Lớp phản xạ có thể chứa vật liệu có khả năng phản xạ ánh sáng. Ví dụ, lớp phản xạ có thể bao gồm ít nhất một kim loại trong số Al, Ag, Cr, Mo, bạch kim (Pt), Ni, và hợp kim của các kim loại trên.

Lớp dẫn điện trong suốt có thể bao gồm oxit dẫn điện trong suốt. Ví dụ, lớp dẫn điện trong suốt có thể bao gồm ít nhất một oxit dẫn điện trong suốt trong số oxit indi

thiếc (ITO), oxit indi kẽm (IZO), oxit nhôm kẽm (AZO), oxit kẽm pha gali (GZO), oxit kẽm thiếc (ZTO), oxit gali thiếc (GTO), và oxit thiếc pha flo (FTO).

Lớp xác định điểm ảnh PDL có thể bao gồm vật liệu cách điện hữu cơ. Ví dụ, lớp xác định điểm ảnh PDL có thể bao gồm ít nhất một chất trong số polystyren, polymethylmetacrylat (PMMA), polyacrylonitril (PAN), polyamit (PA), polyimide (PI), polyarylate (PAE), polyme dị vòng, parylen, epoxy, benzoxyclobuten (BCB), nhựa gốc siloxan, và nhựa gốc silan.

Lớp phát sáng hữu cơ OL có thể được bố trí trên bề mặt lộ ra của điện cực thứ nhất EL1. Lớp phát sáng hữu cơ OL có thể có kết cấu màng mỏng đa lớp bao gồm ít nhất lớp tạo ánh sáng LGL. Ví dụ, lớp phát sáng hữu cơ OL có thể bao gồm lớp phun lỗ trống HIL để phun các lỗ trống, lớp truyền lỗ trống HTL với khả năng truyền các lỗ trống cao để ngăn ngừa hoặc về cơ bản ngăn ngừa các electron mà không được kết hợp trong lớp tạo ánh sáng LGL để không dịch chuyển và gia tăng xác suất tái kết hợp của các lỗ trống và các electron, lớp tạo ánh sáng LGL để phát ra ánh sáng nhờ sự tái kết hợp của các lỗ trống và các electron được phun, lớp chặn lỗ trống HBL để ngăn ngừa hoặc về cơ bản ngăn ngừa các lỗ trống mà không được kết hợp trong lớp tạo ánh sáng LGL để không dịch chuyển, lớp truyền electron ETL để truyền các electron đến lớp tạo ánh sáng LGL một cách thuận lợi, và lớp phun electron EIL để phun các electron. Ở đây, lớp phun lỗ trống HIL, lớp truyền lỗ trống HTL, lớp chặn lỗ trống HBL, lớp truyền electron ETL, và lớp phun electron EIL có thể là các lớp chung thường được bố trí trong các điểm ảnh PXL liên kề.

Lớp tạo ánh sáng LGL có thể bao gồm vật liệu phân tử lượng thấp hoặc cao. Vật liệu phân tử lượng thấp có thể bao gồm đồng phthaloxyanin, N,N'-Di(naphtalen-1-yl)-N,N'-diphenyl-benzidin(NPB), hoặc nhôm tris-8-hydroxyquinolin (Alq3). Các vật liệu trên có thể được tạo ra bằng cách lắng chân không. Vật liệu phân tử lượng cao có thể là PEDOT, vật liệu gốc poly-phenylenvinylen (PPV), hoặc vật liệu gốc polyflo.

Màu của ánh sáng được tạo ra bởi lớp tạo ánh sáng LGL có thể là một màu trong số màu đỏ, xanh lục, xanh lam, và trắng. Tuy nhiên, sáng chế không bị giới hạn ở đó.

Ví dụ, màu của ánh sáng được tạo ra bởi lớp tạo ánh sáng LGL có thể là một màu trong số màu hồng đậm, lục lam, và vàng.

Điện cực thứ hai EL2 có thể là lớp phản xạ nửa truyền sáng. Ví dụ, điện cực thứ hai EL2 có thể là lớp kim loại mỏng có độ dày tại đó ánh sáng được phát ra từ lớp phát sáng hữu cơ OL có thể được truyền dẫn. Điện cực thứ hai EL2 truyền dẫn một phần ánh sáng được phát ra từ lớp phát sáng hữu cơ OL và có thể phản xạ ánh sáng còn lại được phát ra từ lớp phát sáng hữu cơ OL.

Điện cực thứ hai EL2 có thể chứa vật liệu có công phát xạ thấp hơn lớp dẫn điện trong suốt. Ví dụ, điện cực thứ hai EL2 có thể bao gồm ít nhất một trong số Mo, vonfram (W), Ag, magie (Mg), Al, Pt, paladi (Pd), Au, Ni, Nd, iridi (Ir), Cr, Ca, và hợp kim của các kim loại trên.

Một phần của ánh sáng được phát ra từ lớp phát sáng hữu cơ OL không đi qua điện cực thứ hai EL2 và ánh sáng được phản xạ từ điện cực thứ hai EL2 có thể lại được phản xạ từ lớp phản xạ. Tức là, ánh sáng được phát ra từ lớp phát sáng hữu cơ OL có thể cộng hưởng giữa lớp phản xạ và điện cực thứ hai EL2. Hiệu quả triết tách ánh sáng của phần tử phát sáng hữu cơ EL có thể cải thiện do sự cộng hưởng của ánh sáng.

Khoảng cách giữa lớp phản xạ và điện cực thứ hai EL2 có thể thay đổi theo màu của ánh sáng được phát ra từ lớp phát sáng hữu cơ OL. Tức là, khoảng cách giữa lớp phản xạ và điện cực thứ hai EL2 có thể được điều khiển để phù hợp với khoảng cách cộng hưởng tương ứng với màu của ánh sáng được phát ra từ lớp phát sáng hữu cơ OL.

Lớp bao SL có thể được bố trí trên điện cực thứ hai EL2. Lớp bao SL có thể được tạo ra từ một lớp hoặc nhiều lớp. Theo phương án của sáng chế, lớp bao SL có thể được tạo ra từ lớp bao thứ nhất SL1 đến thứ ba SL3. Lớp bao thứ nhất SL1 đến thứ ba SL3 có thể chứa vật liệu hữu cơ và/hoặc vật liệu vô cơ. Lớp bao thứ ba SL3 được bố trí ở phần ngoài cùng có thể chứa vật liệu vô cơ.

Theo phương án của sáng chế, lớp bao thứ nhất SL1 có thể chứa vật liệu vô cơ, lớp bao thứ hai SL2 có thể chứa vật liệu hữu cơ hoặc vật liệu vô cơ, và lớp bao thứ ba

SL3 có thể chứa vật liệu vô cơ. Vật liệu vô cơ ít bị hư hại do hơi ẩm hoặc oxy so với vật liệu hữu cơ. Tuy nhiên, do vật liệu vô cơ có độ đàn hồi hoặc độ mềm dẻo thấp, nên vật liệu vô cơ có thể dễ bị rạn nứt. Có thể ngăn ngừa vết rạn nứt không lan rộng bằng cách tạo ra lớp bao thứ nhất SL1 và lớp bao thứ ba SL3 bằng vật liệu vô cơ và bằng cách tạo ra lớp bao thứ hai SL2 bằng vật liệu hữu cơ. Ở đây, khi lớp bao thứ hai SL2 chứa vật liệu hữu cơ, đầu của lớp bao thứ hai SL2 có thể được che phủ hoàn toàn bằng lớp bao thứ ba SL3 để không lộ ra bên ngoài.

Theo phương án của sáng chế, vật liệu hữu cơ có thể là vật liệu cách điện hữu cơ chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxyclobuten. Vật liệu vô cơ có thể là polysiloxan, silic nitrua, silic oxit, hoặc silic oxynitrua. Khi lớp bao thứ hai SL2 chứa vật liệu vô cơ thay vì vật liệu hữu cơ, thì một vật liệu trong số các vật liệu cách điện gốc silic khác nhau, chẳng hạn như hexametyldisiloxan (HMDSO), octametylxycloctetrasiloxan (OMCTSO), tetrametyldisiloxan (TMDSO), và tetraethyleorthosilicat (TEOS) có thể được sử dụng làm lớp bao thứ hai SL2. Theo phương án của sáng chế, lớp phát sáng hữu cơ OL tạo ra phần tử phát sáng EL có thể dễ dàng bị hư hại bởi hơi ẩm hoặc oxy từ bên ngoài. Lớp bao SL có thể bảo vệ lớp phát sáng hữu cơ OL bằng cách che phủ lớp phát sáng hữu cơ OL. Lớp bao SL che phủ vùng hiển thị DA và có thể kéo dài ra ngoài vùng hiển thị DA.

Tiếp theo, vùng không hiển thị NDA sẽ được mô tả. Ở đây, khi mô tả vùng không hiển thị NDA, phần mô tả của các phần tử đã được mô tả có thể không được lặp lại.

Theo phương án của sáng chế, các đường dây dẫn LP được bố trí trong vùng không hiển thị NDA, và vùng uốn cong BA trong đó lớp nền SUB được gập có thể được bố trí trong vùng không hiển thị NDA.

Các đường dây dẫn LP có thể nối bộ điều khiển và các điểm ảnh PXL. Các đường dây dẫn LP có thể bao gồm các đường dây dẫn công, các đường dây dẫn dữ liệu, và các đường dây dẫn nguồn điện. Theo phương án của sáng chế, các đường dây dẫn dữ liệu có thể được bao gồm trong các đường dây dẫn LP. Tuy nhiên, các đường

dây dẫn cổng hoặc các đường dây dẫn nguồn điện cũng có thể được bao gồm trong các đường dây dẫn LP.

Các đường dây dẫn LP theo phương án của sáng chế có thể lần lượt nối các điểm ảnh PXL và bộ điều khiển và có thể kéo dài từ các điểm ảnh PXL gần như theo hướng thứ hai DR2. Các đường dây dẫn LP có thể kéo dài đến đầu của vùng bổ sung ADA theo hướng thứ hai DR2 và các điện cực tiếp xúc CTE có thể được bố trí ở đầu của vùng bổ sung ADA. Các điểm ảnh PXL có thể được nối với bộ điều khiển được triển khai ở dạng COF thông qua sự các điện cực tiếp xúc CTE được nối với các đường dây dẫn LP.

Mỗi đường trong số các đường dây dẫn LP có thể bao gồm các đường dây dẫn kết nối thứ nhất L1 đến thứ ba L3. Đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ hai L2 có thể được nối một - một, và đường dây dẫn kết nối thứ hai L2 và đường dây dẫn kết nối thứ ba L3 có thể được nối một - một. Trên FIG.4, để thuận tiện, chỉ các phần của các đường dây dẫn kết nối thứ nhất L1 đến thứ ba L3 được minh họa giản lược.

Lớp đệm BF có thể được bố trí trên vùng không hiển thị NDA của lớp nền SUB.

Lớp cách điện cổng GI có thể được bố trí trên lớp đệm BF.

Đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3 có thể được bố trí trên lớp cách điện cổng GI. Đường dây dẫn kết nối thứ nhất L1 được bố trí trong vùng phẳng thứ nhất FA1, và đường dây dẫn kết nối thứ ba L3 có thể được bố trí trong vùng phẳng thứ hai FA2. Theo phương án, đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3 có thể được tạo ra từ cùng một vật liệu trong cùng quy trình như cực cổng GE.

Lớp cách điện giữa các lớp IL có thể được bố trí trên đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3.

Các vùng của lớp đệm BF, lớp cách điện cổng GI, và lớp cách điện giữa các lớp IL, mà tương ứng với vùng uốn cong BA, có thể được loại bỏ. Tức là, lớp đệm BF, lớp

cách điện cổng GI, và lớp cách điện giữa các lớp IL có thể có các khoảng hở OPN làm lộ ra lớp nền SUB ở các vùng tương ứng với vùng uốn cong BA.

Theo phương án, ở các phần của lớp đệm BF, lớp cách điện cổng GI, và lớp cách điện giữa các lớp IL, các vùng tương ứng với vùng uốn cong BA có thể không được loại bỏ. Ví dụ, trong lớp đệm BF, vùng tương ứng với vùng uốn cong BA có thể không được loại bỏ và, ở các lớp cách điện còn lại, tức là, lớp cách điện cổng GI và lớp cách điện giữa các lớp IL, các vùng tương ứng với vùng uốn cong BA được loại bỏ và các khoảng hở có thể được tạo ra.

Các khoảng hở tương ứng với vùng uốn cong BA có nghĩa là các khoảng hở xếp chồng lên vùng uốn cong BA. Diện tích khoảng hở có thể lớn hơn diện tích của vùng uốn cong BA. Theo phương án của sáng chế, để thuận tiện, điều được minh họa là chiều rộng của khoảng hở bằng chiều rộng của vùng uốn cong BA. Tuy nhiên, chiều rộng của khoảng hở có thể lớn hơn chiều rộng của vùng uốn cong BA.

Để tham khảo, trên FIG.4, điều được minh họa là các bề mặt trong của lớp đệm BF, lớp cách điện cổng GI, và lớp cách điện giữa các lớp IL trùng khớp với nhau và được bố trí trên một đường thẳng. Tuy nhiên, sáng chế không bị giới hạn ở đó. Ví dụ, diện tích khoảng hở của lớp đệm BF có thể lớn hơn diện tích của các khoảng hở của lớp cách điện cổng GI và lớp cách điện giữa các lớp IL. Theo phương án của sáng chế, diện tích khoảng hở của lớp đệm BF có thể nhỏ hơn diện tích khoảng hở của lớp cách điện cổng GI và diện tích khoảng hở của lớp cách điện giữa các lớp IL.

Các mô hình cách điện vô cơ IIP có thể được bố trí trên lớp nền SUB trong vùng uốn cong BA. Các mô hình cách điện vô cơ IIP có thể có dạng cô lập. Các mô hình cách điện vô cơ IIP có thể bao gồm không ít hơn hai lớp cách điện vô cơ được xếp chồng liên tiếp. Ví dụ, các mô hình cách điện vô cơ IIP có thể bao gồm lớp cách điện vô cơ thứ nhất IP1 được bố trí trên lớp nền SUB, lớp cách điện vô cơ thứ hai IP2 được bố trí trên lớp cách điện vô cơ thứ nhất IP1, và lớp cách điện vô cơ thứ ba IP3 được bố trí trên lớp cách điện vô cơ thứ hai IP2, như được thể hiện trên FIG.6 và FIG.7. Lớp cách điện vô cơ thứ nhất IP1 có thể chứa vật liệu giống với lớp đệm BF. Lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với lớp cách điện cổng GI. Lớp cách điện

vô cơ thứ ba IP3 có thể chứa vật liệu giống với lớp cách điện giữa các lớp IL. Các mô hình cách điện vô cơ IIP có thể được bố trí sao cho tách rời nhau.

Lớp cách điện thứ nhất INS1 có thể được bố trí trên lớp nền SUB trên đó lớp cách điện giữa các lớp IL và các mô hình cách điện vô cơ IIP được bố trí. Tức là, lớp cách điện thứ nhất INS1 kéo dài từ vùng phẳng thứ nhất FA1 đến vùng uốn cong BA và có thể điền đầy khoảng hở. Ngoài ra, bề mặt của lớp cách điện thứ nhất INS1 có thể bao gồm phần lõm-lồi do các mô hình cách điện vô cơ IIP.

Đường dây dẫn kết nối thứ hai L2 có thể được bố trí trên lớp cách điện thứ nhất INS1. Ngoài ra, các điện cực tiếp xúc CTE có thể được bố trí trên lớp cách điện thứ nhất INS1. Theo phương án, đường dây dẫn kết nối thứ hai L2 và các điện cực tiếp xúc CTE có thể được tạo ra từ cùng một vật liệu trong cùng quy trình với cực nguồn SE và cực máng DE. Đường dây dẫn kết nối thứ hai L2 có thể kéo dài từ vùng phẳng thứ nhất FA1 đến vùng phẳng thứ hai FA2 qua vùng uốn cong BA. Đường dây dẫn kết nối thứ hai L2 có thể được nối với đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3 thông qua các lỗ tiếp xúc xuyên qua lớp cách điện giữa các lớp IL và lớp cách điện thứ nhất INS1.

Ngoài ra, đường dây dẫn kết nối thứ hai L2 có thể có phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện thứ nhất INS1. Tức là, đường dây dẫn kết nối thứ hai L2 lồi ở các vùng tương ứng với các mô hình cách điện vô cơ IIP và có thể lõm ở các vùng tách biệt hoặc cách quãng khỏi các mô hình cách điện vô cơ IIP.

Như được mô tả ở trên, trên FIG.4, điều được minh họa là bộ hiển thị không cong. Tuy nhiên, bộ hiển thị theo phương án của sáng chế có thể được uốn cong ở vùng uốn cong BA. Bộ hiển thị theo phương án của sáng chế được chế tạo phẳng và có thể được uốn cong sau khi được chế tạo.

Theo phương án của sáng chế, để thuận tiện, điều được minh họa là vùng uốn cong BA trùng khớp với phần mà các lớp cách điện vô cơ được loại bỏ ra khỏi đó. Tuy nhiên, vùng uốn cong BA và phần mà các lớp cách điện vô cơ được loại bỏ ra khỏi đó có thể không trùng khớp với nhau. Ví dụ, vùng uốn cong BA gần như tương ứng với

các phần mà các lớp cách điện vô cơ được loại bỏ ra khỏi đó. Tuy nhiên, trong trường hợp có yêu cầu, thì vùng uốn cong BA có thể rộng hơn hoặc hẹp hơn phần mà các lớp cách điện vô cơ được loại bỏ ra khỏi đó. Ngoài ra, theo phương án của sáng chế, điều được minh họa là vùng uốn cong BA chỉ được bố trí trong vùng không hiển thị NDA. Tuy nhiên, sáng chế không bị giới hạn ở đó. Ví dụ, vùng uốn cong BA có thể được bố trí trên vùng không hiển thị NDA và vùng hiển thị DA hoặc trong vùng hiển thị DA.

Lớp cách điện thứ hai INS2 có thể được bố trí trên lớp cách điện thứ nhất INS1 trên đó đường dây dẫn kết nối thứ hai L2 được bố trí. Lớp cách điện thứ hai INS2 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Vật liệu hữu cơ có thể là vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxycyclobuten.

Lớp xác định điểm ảnh PDL của vùng hiển thị DA có thể được bố trí kéo dài trên lớp cách điện thứ hai INS2. Ở đây, lớp cách điện thứ hai INS2 và lớp xác định điểm ảnh PDL có thể không che phủ và làm lộ ra các điện cực tiếp xúc CTE.

FIG.5 là hình vẽ phóng to của khu vực “EA1” trên FIG.2; FIG.6 là hình vẽ mặt cắt được cắt theo đường II-II’ trên FIG.5; và FIG.7 là hình vẽ mặt cắt được cắt theo đường III-III’ trên FIG.5.

Dựa vào các hình vẽ từ FIG.1 đến FIG.5 và FIG.7, trong vùng uốn cong BA, bộ hiển thị có thể bao gồm lớp nền SUB, các mô hình cách điện vô cơ IIP được bố trí trên lớp nền SUB và tách rời nhau, lớp cách điện thứ nhất INS1 được bố trí trên lớp nền SUB trên đó các mô hình cách điện vô cơ IIP được bố trí, các đường dây dẫn LP được bố trí trên lớp cách điện thứ nhất INS1, và lớp cách điện thứ hai INS2 được bố trí trên lớp cách điện thứ nhất INS1 trên đó các đường dây dẫn LP được bố trí.

Các mô hình cách điện vô cơ IIP có thể có dạng cô lập. Các mô hình cách điện vô cơ IIP có thể được bố trí theo ma trận. Tuy nhiên, sáng chế không bị giới hạn ở đó. Các mô hình cách điện vô cơ IIP có thể được bố trí theo dạng bất kỳ trong số các dạng khác nhau.

Các mô hình cách điện vô cơ IIP có thể bao gồm không ít hơn hai lớp cách điện vô cơ được xếp chồng liên tiếp. Ví dụ, các mô hình cách điện vô cơ IIP có thể bao gồm lớp cách điện vô cơ thứ nhất IP1 được bố trí trên lớp nền SUB, lớp cách điện vô cơ thứ hai IP2 được bố trí trên lớp cách điện vô cơ thứ nhất IP1, và lớp cách điện vô cơ thứ ba IP3 được bố trí trên lớp cách điện vô cơ thứ hai IP2. Mỗi lớp trong số lớp cách điện vô cơ thứ nhất IP1, lớp cách điện vô cơ thứ hai IP2, và lớp cách điện vô cơ thứ ba IP3 có thể chứa vật liệu giống với một lớp trong số lớp đệm BF, lớp cách điện cổng GI, và lớp cách điện giữa các lớp IL. Ví dụ, lớp cách điện vô cơ thứ nhất IP1 có thể chứa vật liệu giống với lớp đệm BF. Lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với lớp cách điện cổng GI. Lớp cách điện vô cơ thứ ba IP3 có thể chứa vật liệu giống với lớp cách điện giữa các lớp IL.

Lớp cách điện thứ nhất INS1 có thể che phủ các mô hình cách điện vô cơ IIP. Lớp cách điện thứ nhất INS1 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Ngoài ra, bề mặt của lớp cách điện thứ nhất INS1 có thể bao gồm phần lõm-lồi do các mô hình cách điện vô cơ IIP.

Các đường dây dẫn LP có thể bao gồm phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện thứ nhất INS1. Tức là, các đường dây dẫn LP lồi ở các vùng tương ứng với các mô hình cách điện vô cơ IIP và có thể lõm ở các vùng tách rời hoặc cách quãng khỏi các mô hình cách điện vô cơ IIP.

Theo phương án này, theo hướng các đường dây dẫn LP kéo dài và theo hướng vuông góc với hướng mà các đường dây dẫn LP kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ IIP có thể xếp chồng lên một đường dây dẫn LP.

Theo phương án, do lớp cách điện thứ nhất INS1 bao gồm vật liệu cách điện hữu cơ, phần lõm-lồi được tạo ra bởi độ chênh lệch bậc của kết cấu thấp hơn có thể được loại bỏ và lớp cách điện thứ nhất INS1 có thể được làm phẳng. Theo phương án này, để các mô hình cách điện vô cơ IIP tạo ra phần lõm-lồi trên bề mặt của lớp cách điện thứ nhất INS1, thì độ dày và chiều rộng của các mô hình cách điện vô cơ IIP có thể bị giới hạn và khoảng cách giữa các mô hình cách điện vô cơ liền kề IIP có thể bị giới

hạn. Ngoài ra, độ dày của lớp cách điện thứ nhất INS1 và chiều rộng của các đường dây dẫn LP có thể bị giới hạn.

Ví dụ, theo hướng vuông góc với hướng mà các đường dây dẫn LP kéo dài, chiều rộng thứ nhất W1 của các đường dây dẫn LP có thể không lớn hơn chiều rộng thứ hai W2 của các mô hình cách điện vô cơ IIP. Theo phương án, theo hướng mà các đường dây dẫn LP kéo dài, khoảng cách thứ nhất D1 giữa các mô hình cách điện vô cơ liền kề IIP có thể không lớn hơn 50% tổng chiều rộng thứ nhất W1 và chiều rộng thứ hai W2. Theo phương án, theo hướng vuông góc với hướng các đường dây dẫn LP kéo dài, khoảng cách thứ hai D2 giữa các mô hình cách điện vô cơ liền kề IIP có thể bằng khoảng cách thứ nhất D1. Theo phương án, độ dày T2 của lớp cách điện thứ nhất INS1 có thể không lớn hơn 1,5 lần độ dày T1 của các mô hình cách điện vô cơ IIP. Theo phương án, độ dày T1 của các mô hình cách điện vô cơ IIP có thể không nhỏ hơn 10% tổng chiều rộng thứ nhất W1 và chiều rộng thứ hai W2. Theo phương án, độ dày T1 của các mô hình cách điện vô cơ IIP có thể không nhỏ hơn 8.000 Å.

Khi độ dày và chiều rộng của các mô hình cách điện vô cơ IIP, khoảng cách giữa các mô hình cách điện vô cơ liền kề IIP, độ dày của lớp cách điện thứ nhất INS1, và chiều rộng của các đường dây dẫn LP lệch khỏi các phạm vi được mô tả ở trên, phần lõm-lồi có thể không được tạo ra trên bề mặt của lớp cách điện thứ nhất INS1.

Các đường dây dẫn LP có thể bao gồm phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện thứ nhất INS1. Khi các đường dây dẫn LP bao gồm phần lõm-lồi, thì diện tích tiếp xúc giữa lớp cách điện thứ nhất INS1 và các đường dây dẫn LP gia tăng và chiều dài của các đường dây dẫn LP có thể tăng lên. Các đường dây dẫn LP có thể chứa vật liệu có tính dẻo và dai. Do đó, khi diện tích tiếp xúc giữa lớp cách điện thứ nhất INS1 và các đường dây dẫn LP tăng lên và chiều dài của các đường dây dẫn LP tăng lên, thì có thể ngăn ngừa các đường dây dẫn LP không bị đứt khi bộ hiển thị được uốn cong. Ngoài ra, do có thể ngăn ngừa các đường dây dẫn LP không bị đứt khi bộ hiển thị được uốn cong, nên có thể cải thiện độ tin cậy của bộ hiển thị.

Ở đây, các bộ hiển thị theo các phương án khác của sáng chế sẽ được mô tả dựa vào các hình vẽ từ FIG.8 đến FIG.17. Trên các hình vẽ từ FIG.8 đến FIG.17, các phần

tử giống như các phần tử trên các hình vẽ từ FIG.1 đến FIG.7 được biểu thị bằng các số chỉ dẫn giống nhau và phần mô tả của các phần tử này có thể được lược bỏ. Ngoài ra, để không đưa ra phần mô tả lặp lại, trên các hình vẽ từ FIG.8 đến FIG.17, các phần tử khác với các phần tử trên các hình vẽ từ FIG.1 đến FIG.7 sẽ được mô tả chủ yếu.

FIG.8 và FIG.9 là các hình vẽ minh họa bộ hiển thị theo phương án khác của sáng chế. FIG.8 là hình vẽ mặt cắt được cắt dọc theo đường tương ứng với đường II-II' trên FIG.5; và FIG.9 là hình vẽ mặt cắt được cắt dọc theo đường tương ứng với đường III-III' trên FIG.5.

Dựa vào các hình vẽ từ FIG.1 đến FIG.5, FIG.8, và FIG.9, trong vùng uốn cong BA, bộ hiển thị có thể bao gồm lớp nền SUB, các mô hình cách điện vô cơ IIP được bố trí trên lớp nền SUB và tách rời nhau, lớp cách điện thứ nhất INS1 được bố trí trên lớp nền SUB trên đó các mô hình cách điện vô cơ IIP được bố trí, các đường dây dẫn LP được bố trí trên lớp cách điện thứ nhất INS1, và lớp cách điện thứ hai INS2 được bố trí trên lớp cách điện thứ nhất INS1 trên đó các đường dây dẫn LP được bố trí.

Các mô hình cách điện vô cơ IIP có thể được bố trí theo ma trận. Các mô hình cách điện vô cơ IIP có thể bao gồm không ít hơn hai lớp cách điện vô cơ được xếp chồng liên tiếp. Ví dụ, các mô hình cách điện vô cơ IIP có thể bao gồm lớp cách điện vô cơ thứ nhất IP1 được bố trí trên lớp nền SUB và lớp cách điện vô cơ thứ hai IP2 được bố trí trên lớp cách điện vô cơ thứ nhất IP1. Mỗi lớp trong số lớp cách điện vô cơ thứ nhất IP1 và lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với một lớp trong số lớp đệm BF, lớp cách điện cổng GI, và lớp cách điện giữa các lớp IL. Ví dụ, lớp cách điện vô cơ thứ nhất IP1 có thể chứa vật liệu giống với lớp đệm BF. Lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với một lớp trong số lớp cách điện cổng GI và lớp cách điện giữa các lớp IL, ví dụ, vật liệu giống với lớp cách điện giữa các lớp IL.

Lớp cách điện thứ nhất INS1 có thể che phủ các mô hình cách điện vô cơ IIP. Lớp cách điện thứ nhất INS1 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Ngoài ra, bề mặt của lớp cách điện thứ nhất INS1 có thể bao gồm phân lốm-lổ do các mô hình cách điện vô cơ IIP.

Các đường dây dẫn LP có thể được bố trí trên lớp cách điện thứ nhất INS1. Các đường dây dẫn LP có thể bao gồm phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện thứ nhất INS1. Khi các đường dây dẫn LP bao gồm phần lõm-lồi, diện tích tiếp xúc giữa lớp cách điện thứ nhất INS1 và các đường dây dẫn LP gia tăng và chiều dài của các đường dây dẫn LP có thể gia tăng. Do đó, có thể ngăn ngừa các đường dây dẫn LP không bị đứt khi bộ hiển thị được uốn cong và cải thiện độ tin cậy của bộ hiển thị.

Các hình vẽ từ FIG.10 đến FIG.12 là các hình vẽ minh họa bộ hiển thị theo phương án khác của sáng chế. FIG.10 là hình vẽ phóng to của khu vực tương ứng với khu vực EA1 trên FIG.2. FIG.11 là hình vẽ mặt cắt được cắt theo đường IV-IV' trên FIG.10; và FIG.12 là hình vẽ mặt cắt được cắt theo đường V-V' trên FIG.10.

Dựa vào các hình vẽ từ FIG.1 đến FIG.4 và FIG.10 đến FIG.12, trong vùng uốn cong BA, các mô hình cách điện vô cơ IIP có thể được bố trí trên lớp nền SUB. Các mô hình cách điện vô cơ IIP có thể được bố trí theo ma trận.

Các mô hình cách điện vô cơ IIP có thể bao gồm không ít hơn hai lớp cách điện vô cơ được xếp chồng liên tiếp. Ví dụ, các mô hình cách điện vô cơ IIP có thể bao gồm lớp cách điện vô cơ thứ nhất IP1 được bố trí trên lớp nền SUB và lớp cách điện vô cơ thứ hai IP2 được bố trí trên lớp cách điện vô cơ thứ nhất IP1. Mỗi lớp trong số lớp cách điện vô cơ thứ nhất IP1 và lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với một lớp trong số lớp đệm BF, lớp cách điện công GI, và lớp cách điện giữa các lớp IL. Ví dụ, lớp cách điện vô cơ thứ nhất IP1 có thể chứa vật liệu giống với lớp đệm BF. Lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với lớp cách điện công GI hoặc lớp cách điện giữa các lớp IL. Theo phương án, lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với lớp cách điện công GI, và các mô hình cách điện vô cơ IIP có thể còn bao gồm lớp cách điện vô cơ thứ ba IP3 được bố trí trên lớp cách điện vô cơ thứ hai IP2, và lớp cách điện vô cơ thứ ba IP3 có thể chứa vật liệu giống với lớp cách điện giữa các lớp IL.

Lớp cách điện thứ nhất INS1 có thể được bố trí trên lớp nền SUB trên đó các mô hình cách điện vô cơ IIP được bố trí. Lớp cách điện thứ nhất INS1 có thể che phủ các

mô hình cách điện vô cơ IIP. Ngoài ra, do các mô hình cách điện vô cơ IIP, bề mặt của lớp cách điện thứ nhất INS1 có thể bao gồm phần lõm-lồi.

Các đường dây dẫn LP có thể được bố trí trên lớp cách điện thứ nhất INS1. Các đường dây dẫn LP có thể bao gồm phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện thứ nhất INS1. Tức là, các đường dây dẫn LP lồi ở các vùng tương ứng với các mô hình cách điện vô cơ IIP và lõm ở các vùng tách biệt hoặc cách quãng khỏi các mô hình cách điện vô cơ IIP.

Khi các đường dây dẫn LP bao gồm phần lõm-lồi, diện tích tiếp xúc giữa lớp cách điện thứ nhất INS1 và các đường dây dẫn LP gia tăng và chiều dài của các đường dây dẫn LP có thể gia tăng. Do đó, có thể ngăn ngừa các đường dây dẫn LP không bị đứt khi bộ hiển thị được uốn cong và cải thiện độ tin cậy của bộ hiển thị.

Theo phương án này, trong vùng uốn cong BA, các mô hình cách điện vô cơ IIP có thể được bố trí trên lớp nền SUB. Các mô hình cách điện vô cơ IIP có thể có dạng cô lập. Các mô hình cách điện vô cơ IIP có thể được bố trí theo ma trận. Tuy nhiên, sáng chế không bị giới hạn ở đó. Các mô hình cách điện vô cơ IIP có thể được bố trí theo dạng bất kỳ trong số các dạng khác nhau.

Theo phương án này, theo hướng mà các đường dây dẫn LP kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ IIP có thể xếp chồng lên một đường dây dẫn LP. Ngoài ra, theo hướng vuông góc với hướng mà các đường dây dẫn LP kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ IIP có thể xếp chồng lên các đường dây dẫn LP. Ví dụ, theo hướng vuông góc với hướng các đường dây dẫn LP kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ IIP có thể xếp chồng lên hai đường dây dẫn LP.

Các hình vẽ từ FIG.13 đến FIG.15 là các hình vẽ minh họa bộ hiển thị theo phương án khác của sáng chế.

FIG.13 là hình vẽ phóng to của khu vực tương ứng với khu vực EA1 trên FIG.2. FIG.14 là hình vẽ mặt cắt được cắt dọc theo đường VI-VI' trên FIG.13; và FIG.15 là hình vẽ mặt cắt được cắt theo đường VII-VII' trên FIG.13.

Dựa vào các hình vẽ từ FIG.1 đến FIG.4 và FIG.13 đến FIG.15, trong vùng uốn cong BA, bộ hiển thị có thể bao gồm lớp nền SUB, các mô hình cách điện vô cơ IIP được bố trí trên lớp nền SUB và tách rời nhau, lớp cách điện thứ nhất INS1 được bố trí trên lớp nền SUB trên đó các mô hình cách điện vô cơ IIP được bố trí, các đường dây dẫn LP được bố trí trên lớp cách điện thứ nhất INS1, và lớp cách điện thứ hai INS2 được bố trí trên lớp cách điện thứ nhất INS1 trên đó các đường dây dẫn LP được bố trí.

Các mô hình cách điện vô cơ IIP có thể có dạng cô lập. Các mô hình cách điện vô cơ IIP có thể bao gồm lớp cách điện vô cơ thứ nhất IIP1 được bố trí trên lớp nền SUB và ít nhất một lớp cách điện vô cơ thứ hai IIP2 được bố trí trên lớp cách điện vô cơ thứ nhất IIP1.

Theo hướng mà các đường dây dẫn LP kéo dài và theo hướng vuông góc với hướng các đường dây dẫn LP kéo dài, mô hình cách điện vô cơ thứ nhất IIP1 có thể xếp chồng lên một đường dây dẫn LP. Mô hình cách điện vô cơ thứ nhất IIP1 có thể chứa vật liệu giống với lớp đệm BF. Diện tích của mô hình cách điện vô cơ thứ nhất IIP1 có thể lớn hơn diện tích của mô hình cách điện vô cơ thứ hai IIP2. Ví dụ, diện tích của mô hình cách điện vô cơ thứ nhất IIP1 có thể gấp đôi diện tích của mô hình cách điện vô cơ thứ hai IIP2. Do đó, không ít hơn hai mô hình cách điện vô cơ thứ hai IIP2 có thể được bố trí trên mô hình cách điện vô cơ thứ nhất IIP1.

Theo hướng mà các đường dây dẫn LP kéo dài, các mô hình cách điện vô cơ thứ hai IIP2 có thể được bố trí sao cho tách rời nhau. Các mô hình cách điện vô cơ thứ hai IIP2 có thể bao gồm không ít hơn hai lớp cách điện vô cơ được xếp chồng liên tiếp. Ví dụ, các mô hình cách điện vô cơ thứ hai IIP2 có thể bao gồm lớp cách điện vô cơ thứ nhất IP1 được bố trí trên lớp nền SUB và lớp cách điện vô cơ thứ hai IP2 được bố trí trên lớp cách điện vô cơ thứ nhất IP1. Mỗi lớp trong số lớp cách điện vô cơ thứ nhất IP1 và lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với một lớp trong số lớp cách điện cổng GI và lớp cách điện giữa các lớp IL. Ví dụ, lớp cách điện vô cơ thứ nhất IP1 có thể chứa vật liệu giống với lớp cách điện cổng GI. Lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với lớp cách điện giữa các lớp IL.

Lớp cách điện thứ nhất INS1 có thể che phủ các mô hình cách điện vô cơ IIP. Lớp cách điện thứ nhất INS1 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Ngoài ra, bề mặt của lớp cách điện thứ nhất INS1 có thể bao gồm phần lõm-lồi do các mô hình cách điện vô cơ IIP.

Các đường dây dẫn LP có thể được bố trí trên lớp cách điện thứ nhất INS1. Các đường dây dẫn LP có thể bao gồm phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện thứ nhất INS1. Khi các đường dây dẫn LP bao gồm phần lõm-lồi, diện tích tiếp xúc giữa lớp cách điện thứ nhất INS1 và các đường dây dẫn LP gia tăng và chiều dài của các đường dây dẫn LP có thể gia tăng. Do đó, có thể ngăn ngừa các đường dây dẫn LP không bị đứt khi bộ hiển thị được uốn cong và cải thiện độ tin cậy của bộ hiển thị.

FIG.16 và FIG.17 là các hình vẽ minh họa bộ hiển thị theo phương án khác của sáng chế.

Dựa vào các hình vẽ từ FIG.1 đến FIG.3, FIG.16, và FIG.17, bộ hiển thị có thể bao gồm vùng hiển thị DA và vùng không hiển thị NDA.

Ở đây, vùng hiển thị DA sẽ được mô tả trước và, sau đó, vùng không hiển thị NDA sẽ được mô tả.

Các điểm ảnh PXL có thể được bố trí trong vùng hiển thị DA. Mỗi điểm ảnh trong số các điểm ảnh PXL bao gồm tranzito được nối với đường dây dẫn tương ứng LP trong số các đường dây dẫn LP, phần tử phát sáng EL được nối với tranzito, và tụ điện Cst. Tranzito có thể bao gồm tranzito điều khiển TR2 để điều khiển phần tử phát sáng EL và tranzito chuyển mạch TR1 để chuyển mạch tranzito điều khiển TR2.

Các điểm ảnh PXL có thể được bố trí trên lớp nền SUB. Ở đây, kết cấu xếp chồng của các điểm ảnh PXL sẽ được mô tả.

Lớp đệm BF có thể được bố trí trên lớp nền SUB. Lớp đệm BF có thể ngăn ngừa hoặc về cơ bản ngăn ngừa các tạp chất không bị khuếch tán vào các tranzito điều khiển TR1 và chuyển mạch TR2.

Mô hình hoạt động ACT có thể được bố trí trên lớp đệm BF.

Lớp cách điện cổng GI có thể được bố trí trên lớp đệm BF trên đó mô hình hoạt động ACT được bố trí.

Cực cổng GE và điện cực dưới của tụ điện LE có thể được bố trí trên lớp cách điện cổng GI.

Lớp cách điện giữa các lớp IL có thể được bố trí trên lớp cách điện cổng GI trên đó cực cổng GE và điện cực dưới của tụ điện LE được bố trí.

Điện cực trên của tụ điện UE có thể được bố trí trên lớp cách điện giữa các lớp IL.

Lớp cách điện thứ nhất INS1 có thể được bố trí trên lớp cách điện giữa các lớp IL trên đó điện cực trên của tụ điện UE được bố trí.

Theo phương án này, lớp đệm BF, lớp cách điện cổng GI, lớp cách điện giữa các lớp IL, và lớp cách điện thứ nhất INS1 có thể là các lớp cách điện vô cơ chứa các vật liệu vô cơ.

Cực nguồn SE và cực máng DE có thể được bố trí trên lớp cách điện thứ nhất INS1. Cực nguồn SE và cực máng DE có thể lần lượt tiếp xúc với vùng nguồn và vùng máng của mô hình hoạt động ACT thông qua các lỗ tiếp xúc được tạo ra trong lớp cách điện thứ nhất INS1, lớp cách điện giữa các lớp IL, và lớp cách điện cổng GI.

Lớp bảo vệ PSV có thể được bố trí trên lớp cách điện thứ nhất INS1 trên đó cực nguồn SE và cực máng DE được bố trí. Lớp bảo vệ PSV có thể là lớp cách điện vô cơ chứa vật liệu vô cơ. Vật liệu vô cơ có thể là polysiloxan, silic nitrua, silic oxit, hoặc silic oxynitrua. Lớp bảo vệ PSV có thể được lược bỏ theo phương án.

Lớp cách điện thứ hai INS2 có thể được bố trí trên lớp bảo vệ PSV. Lớp cách điện thứ hai INS2 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ.

Phản tử phát sáng EL có thể được bố trí trên lớp cách điện thứ hai INS2. Phản tử phát sáng EL có thể bao gồm điện cực thứ nhất EL1, lớp phát sáng hữu cơ OL, và điện cực thứ hai EL2.

Điện cực thứ nhất EL1 có thể được bố trí trên lớp cách điện thứ hai INS2. Điện cực thứ nhất EL1 có thể được nối với cực máng DE thông qua lỗ tiếp xúc xuyên qua lớp cách điện thứ hai INS2.

Lớp xác định điểm ảnh PDL để phân chia ra vùng phát sáng tương ứng với mỗi điểm ảnh trong số các điểm ảnh PXL có thể được bố trí trên lớp cách điện thứ hai INS2 trên đó điện cực thứ nhất EL1 được bố trí. Lớp xác định điểm ảnh PDL làm lộ ra bề mặt trên của điện cực thứ nhất EL1 và có thể nhô ra từ lớp cách điện thứ hai INS2 dọc theo chu vi của điểm ảnh PXL.

Lớp phát sáng hữu cơ OL được bố trí trên điện cực thứ nhất EL1 được làm lộ ra bởi lớp xác định điểm ảnh PDL, và điện cực thứ hai EL2 có thể được bố trí trên lớp phát sáng hữu cơ OL.

Một trong số điện cực thứ nhất EL1 và điện cực thứ hai EL2 có thể là cực anôt, và điện cực còn lại trong số điện cực thứ nhất EL1 và điện cực thứ hai EL2 có thể là cực catôt. Ví dụ, điện cực thứ nhất EL1 có thể là cực anôt, và điện cực thứ hai EL2 có thể là cực catôt.

Theo phương án, như được minh họa trên FIG.17, lớp cách điện thứ ba INS3 có thể được bố trí giữa lớp cách điện thứ hai INS2 và phần tử phát sáng EL. Lớp cách điện thứ ba INS3 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Vật liệu hữu cơ có thể là vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxyclobuten.

Điện cực thứ nhất EL1 của phần tử phát sáng EL được bố trí trên lớp cách điện thứ ba INS3 và có thể được nối điện với cực máng DE thông qua mô hình kết nối CNP được bố trí trên lớp cách điện thứ hai INS2. Mô hình kết nối CNP có thể được nối với cực máng DE thông qua các lỗ tiếp xúc xuyên qua lớp cách điện thứ hai INS2 và lớp bảo vệ PSV. Mô hình kết nối CNP có thể được tạo ra từ ít nhất một kim loại trong số Au, Ag, Al, Mo, Cr, Ti, Ni, Nd, và Cu, hoặc hợp kim của các kim loại trên. Ngoài ra, mô hình kết nối CNP có thể được tạo ra từ một lớp. Tuy nhiên, sáng chế không bị giới

hạn ở đó. Mô hình kết nối CNP có thể được tạo ra từ nhiều lớp thu được bằng cách xếp chồng không ít hơn hai vật liệu trong số các kim loại và hợp kim.

Ngoài ra, điện cực thứ nhất EL1 có thể được nối với mô hình kết nối CNP thông qua lỗ tiếp xúc xuyên qua lớp cách điện thứ ba INS3. Do đó, điện cực thứ nhất EL1 có thể được nối điện với cực máng DE thông qua mô hình kết nối CNP.

Lớp bao SL có thể được bố trí trên điện cực thứ hai EL2. Lớp bao SL có thể được tạo ra từ một lớp hoặc nhiều lớp. Theo phương án của sáng chế, lớp bao SL có thể được tạo ra từ lớp bao thứ nhất SL1 đến thứ ba SL3. Lớp bao thứ nhất SL1 đến thứ ba SL3 có thể chứa vật liệu hữu cơ và/hoặc vật liệu vô cơ. Lớp bao thứ ba SL3 được bố trí ở phần ngoài cùng có thể chứa vật liệu vô cơ.

Tiếp theo, vùng không hiển thị NDA sẽ được mô tả. Trong việc mô tả vùng không hiển thị NDA, để không đưa ra phần mô tả lặp lại, phần mô tả của các phần tử đã được mô tả ở trên có thể không được lặp lại.

Theo phương án của sáng chế, các đường dây dẫn LP được bố trí trong vùng không hiển thị NDA và vùng uốn cong BA trong đó lớp nền SUB được gập có thể được bố trí trong vùng không hiển thị NDA.

Các đường dây dẫn LP có thể nối bộ điều khiển và các điểm ảnh PXL. Nhằm mục đích này, các đường dây dẫn LP có thể kéo dài gần như theo hướng thứ hai DR2.

Các đường dây dẫn LP có thể kéo dài đến đầu của vùng bổ sung ADA theo hướng thứ hai DR2 và các điện cực tiếp xúc CTE có thể được bố trí ở đầu của vùng bổ sung ADA. Các điểm ảnh PXL có thể được nối với bộ điều khiển được triển khai dưới dạng COF thông qua các điện cực tiếp xúc CTE được nối với các đường dây dẫn LP.

Mỗi đường trong số các đường dây dẫn LP có thể bao gồm các đường dây dẫn kết nối thứ nhất L1 đến thứ ba L3. Đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ hai L2 có thể được nối một - một, và đường dây dẫn kết nối thứ hai L2 và đường dây dẫn kết nối thứ ba L3 có thể được nối một - một.

Lớp đệm BF có thể được bố trí trên vùng không hiển thị NDA của lớp nền SUB.

Lớp cách điện cổng GI có thể được bố trí trên lớp đệm BF.

Đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3 có thể được bố trí trên lớp cách điện cổng GI. Đường dây dẫn kết nối thứ nhất L1 được bố trí trong vùng phẳng thứ nhất FA1, và đường dây dẫn kết nối thứ ba L3 có thể được bố trí trong vùng phẳng thứ hai FA2.

Lớp cách điện giữa các lớp IL có thể được bố trí trên đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3.

Lớp cách điện thứ nhất INS1 có thể được bố trí trên lớp cách điện giữa các lớp IL.

Các vùng của lớp đệm BF, lớp cách điện cổng GI, lớp cách điện giữa các lớp IL, và lớp cách điện thứ nhất INS1, mà tương ứng với vùng uốn cong BA, có thể được loại bỏ. Tức là, lớp đệm BF, lớp cách điện cổng GI, lớp cách điện giữa các lớp IL, và lớp cách điện thứ nhất INS1 có thể có các khoảng hở để làm lộ ra lớp nền SUB ở các vùng tương ứng với vùng uốn cong BA.

Các mô hình cách điện vô cơ IIP có thể được bố trí trên lớp nền SUB trong vùng uốn cong BA. Các mô hình cách điện vô cơ IIP có thể có dạng cô lập. Các mô hình cách điện vô cơ IIP có thể được bố trí sao cho tách rời nhau.

Các mô hình cách điện vô cơ IIP có thể bao gồm không ít hơn hai lớp cách điện vô cơ được xếp chồng liên tiếp. Ví dụ, các mô hình cách điện vô cơ IIP có thể bao gồm lớp cách điện vô cơ thứ nhất IP1 được bố trí trên lớp nền SUB, lớp cách điện vô cơ thứ hai IP2 được bố trí trên lớp cách điện vô cơ thứ nhất IP1, lớp cách điện vô cơ thứ ba IP3 được bố trí trên lớp cách điện vô cơ thứ hai IP2, và lớp cách điện vô cơ thứ tư IP4 được bố trí trên lớp cách điện vô cơ thứ ba IP3. Lớp cách điện vô cơ thứ nhất IP1 có thể chứa vật liệu giống với lớp đệm BF. Lớp cách điện vô cơ thứ hai IP2 có thể chứa vật liệu giống với lớp cách điện cổng GI. Lớp cách điện vô cơ thứ ba IP3 có thể bao gồm các vật liệu giống với lớp cách điện giữa các lớp IL. Lớp cách điện vô cơ thứ tư IP4 có thể chứa vật liệu giống với lớp cách điện thứ nhất INS1.

Lớp cách điện điền đầy INS_B có thể được bố trí trong khoảng hở. Lớp cách điện điền đầy INS_B điền đầy ít nhất một phần của khoảng hở và có thể đồng thời hoặc cùng lúc che phủ vùng liền kề với khoảng hở, ví dụ, một phần đỉnh của lớp cách điện thứ nhất INS1 tương ứng với các vùng phẳng thứ nhất FA1 và/hoặc thứ hai FA2. Lớp cách điện điền đầy INS_B có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Vật liệu hữu cơ có thể là vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxycyclobuten.

Lớp cách điện điền đầy INS_B có thể che phủ các mô hình cách điện vô cơ IIP. Ngoài ra, bề mặt của lớp cách điện điền đầy INS_B có thể bao gồm phần lõm-lồi do các mô hình cách điện vô cơ IIP.

Đường dây dẫn kết nối thứ hai L2 có thể được bố trí trên lớp cách điện điền đầy INS_B và lớp cách điện thứ nhất INS1. Ngoài ra, các điện cực tiếp xúc CTE có thể được bố trí trên lớp cách điện thứ nhất INS1. Theo phương án, đường dây dẫn kết nối thứ hai L2 và các điện cực tiếp xúc CTE có thể được tạo ra từ cùng vật liệu trong cùng quy trình như cực nguồn SE và cực máng DE.

Đường dây dẫn kết nối thứ hai L2 có thể kéo dài từ vùng phẳng thứ nhất FA1 đến vùng phẳng thứ hai FA2 qua vùng uốn cong BA. Trong vùng phẳng thứ nhất FA1 và vùng phẳng thứ hai FA2, đường dây dẫn kết nối thứ hai L2 có thể được nối với đường dây dẫn kết nối thứ nhất L1 và đường dây dẫn kết nối thứ ba L3 thông qua các lỗ tiếp xúc xuyên qua lớp cách điện giữa các lớp IL và lớp cách điện thứ nhất INS1.

Ngoài ra, đường dây dẫn kết nối thứ hai L2 có thể có phần lõm-lồi do bề mặt lõm-lồi của lớp cách điện điền đầy INS_B. Tức là, đường dây dẫn kết nối thứ hai L2 có thể lồi ở các vùng tương ứng với các mô hình cách điện vô cơ IIP và có thể lõm ở các vùng tách biệt hoặc cách quãng khỏi các mô hình cách điện vô cơ IIP.

Khi các đường dây dẫn LP bao gồm phần lõm-lồi, diện tích tiếp xúc giữa lớp cách điện điền đầy INS_B và các đường dây dẫn LP gia tăng và chiều dài của các

đường dây dẫn LP có thể gia tăng. Do đó, có thể ngăn ngừa các đường dây dẫn LP không bị đứt khi bộ hiển thị được uốn cong và cải thiện độ tin cậy của bộ hiển thị.

Lớp cách điện thứ hai INS2 có thể được bố trí trên lớp cách điện thứ nhất INS1 và lớp cách điện điền đầy INS_B trên đó đường dây dẫn kết nối thứ hai L2 được bố trí. Lớp cách điện thứ hai INS2 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ.

Lớp xác định điểm ảnh PDL của vùng hiển thị DA có thể được bố trí kéo dài trên lớp cách điện thứ hai INS2. Ở đây, lớp cách điện thứ hai INS2 và lớp xác định điểm ảnh PDL có thể không che phủ và làm lộ ra các điện cực tiếp xúc CTE.

Theo phương án, như được minh họa trên FIG.17, lớp cách điện thứ ba INS3 có thể được bố trí giữa lớp cách điện thứ hai INS2 và lớp xác định điểm ảnh PDL. Lớp cách điện thứ ba INS3 có thể là lớp cách điện hữu cơ chứa vật liệu hữu cơ. Vật liệu hữu cơ có thể là vật liệu cách điện hữu cơ, chẳng hạn như hợp chất gốc polyacryl, hợp chất gốc polyimide, hợp chất cacbon gốc flo chẳng hạn như Teflon, hoặc hợp chất benzoxyclobuten.

Khi lớp cách điện thứ ba INS3 được bố trí giữa lớp cách điện thứ hai INS2 và lớp xác định điểm ảnh PDL, thì điện cực tiếp xúc CTE có thể bao gồm điện cực tiếp xúc dưới CTEa được bố trí trên lớp cách điện thứ nhất INS1 và điện cực tiếp xúc trên CTEb được bố trí trên điện cực tiếp xúc dưới CTEa.

Theo phương án, điện cực tiếp xúc dưới CTEa có thể được tạo ra từ cùng vật liệu trong cùng quy trình với đường dây dẫn kết nối thứ hai L2 và cực nguồn SE và cực máng DE. Điện cực tiếp xúc trên CTEb có thể được tạo ra từ cùng vật liệu trong cùng quy trình với đường dây dẫn kết nối thứ hai L2.

Một số phương án ví dụ đã được bộc lộ ở đây, và mặc dù các thuật ngữ cụ thể được sử dụng, nhưng các thuật ngữ này được sử dụng và chỉ được hiểu theo nghĩa tổng quát và nghĩa mô tả và không nhằm mục đích giới hạn. Trong một số ví dụ, người có hiểu biết trung bình trong lĩnh vực kỹ thuật hiểu được rằng tính từ khi nộp đơn, các dấu hiệu, các đặc tính, và/hoặc các phần tử được mô tả liên quan đến phương án cụ thể có thể được sử dụng riêng lẻ hoặc kết hợp với các dấu hiệu, các đặc tính, và/hoặc các

phần tử được mô tả liên quan đến các phương án khác, trừ khi được diễn giải cụ thể khác. Theo đó, người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ hiểu rằng các thay đổi khác nhau về hình thức và chi tiết có thể được tạo ra mà không vượt ra ngoài nguyên lý và phạm vi bảo hộ của sáng chế như được nêu trong bộ yêu cầu bảo hộ kèm theo.

YÊU CẦU BẢO HỘ

1. Bộ hiển thị bao gồm:

lớp nền bao gồm vùng uốn cong, và vùng phẳng chứa các điểm ảnh;

các mô hình cách điện vô cơ được bố trí trên lớp nền trong vùng uốn cong;

lớp cách điện hữu cơ bao gồm bề mặt lõm-lồi che phủ các mô hình cách điện vô cơ trong vùng uốn cong; và

các đường dây dẫn được bố trí trên lớp cách điện hữu cơ và xếp chồng lên các mô hình cách điện vô cơ sao cho bề mặt lõm-lồi của lớp cách điện hữu cơ nằm giữa các mô hình cách điện vô cơ và các đường dây dẫn.

2. Bộ hiển thị theo điểm 1, trong đó các đường dây dẫn có phần lõm-lồi trên bề mặt lõm-lồi của lớp cách điện hữu cơ.

3. Bộ hiển thị theo điểm 2, trong đó các mô hình cách điện vô cơ bao gồm ít nhất hai lớp cách điện vô cơ được xếp chồng liên tiếp.

4. Bộ hiển thị theo điểm 2, trong đó, theo hướng các đường dây dẫn kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ xếp chồng lên một trong số các đường dây dẫn.

5. Bộ hiển thị theo điểm 4, trong đó, theo hướng vuông góc với hướng mà các đường dây dẫn kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ xếp chồng lên một trong số các đường dây dẫn.

6. Bộ hiển thị theo điểm 4, trong đó, theo hướng vuông góc với hướng mà các đường dây dẫn kéo dài, mỗi mô hình trong số các mô hình cách điện vô cơ xếp chồng lên các đường dây dẫn.

7. Bộ hiển thị theo điểm 4, trong đó các mô hình cách điện vô cơ bao gồm:

mô hình cách điện vô cơ thứ nhất trên lớp nền; và

ít nhất một mô hình cách điện vô cơ thứ hai trên mô hình cách điện vô cơ thứ nhất.

8. Bộ hiển thị theo điểm 7,

trong đó ít nhất một mô hình cách điện vô cơ thứ hai bao gồm ít nhất hai mô hình cách điện vô cơ thứ hai, và

trong đó, theo hướng mà các đường dây dẫn kéo dài, ít nhất hai mô hình cách điện vô cơ thứ hai này tách rời nhau.

9. Bộ hiển thị theo điểm 7, trong đó ít nhất một mô hình cách điện vô cơ thứ hai bao gồm ít nhất hai lớp cách điện vô cơ.

FIG. 1

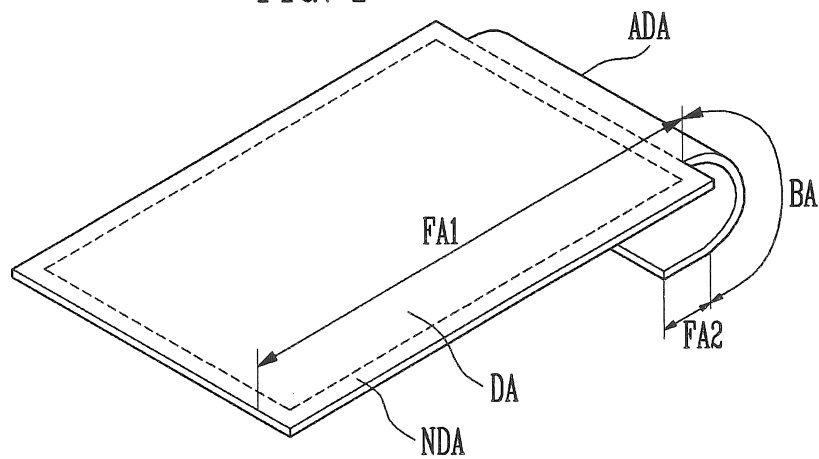


FIG. 2

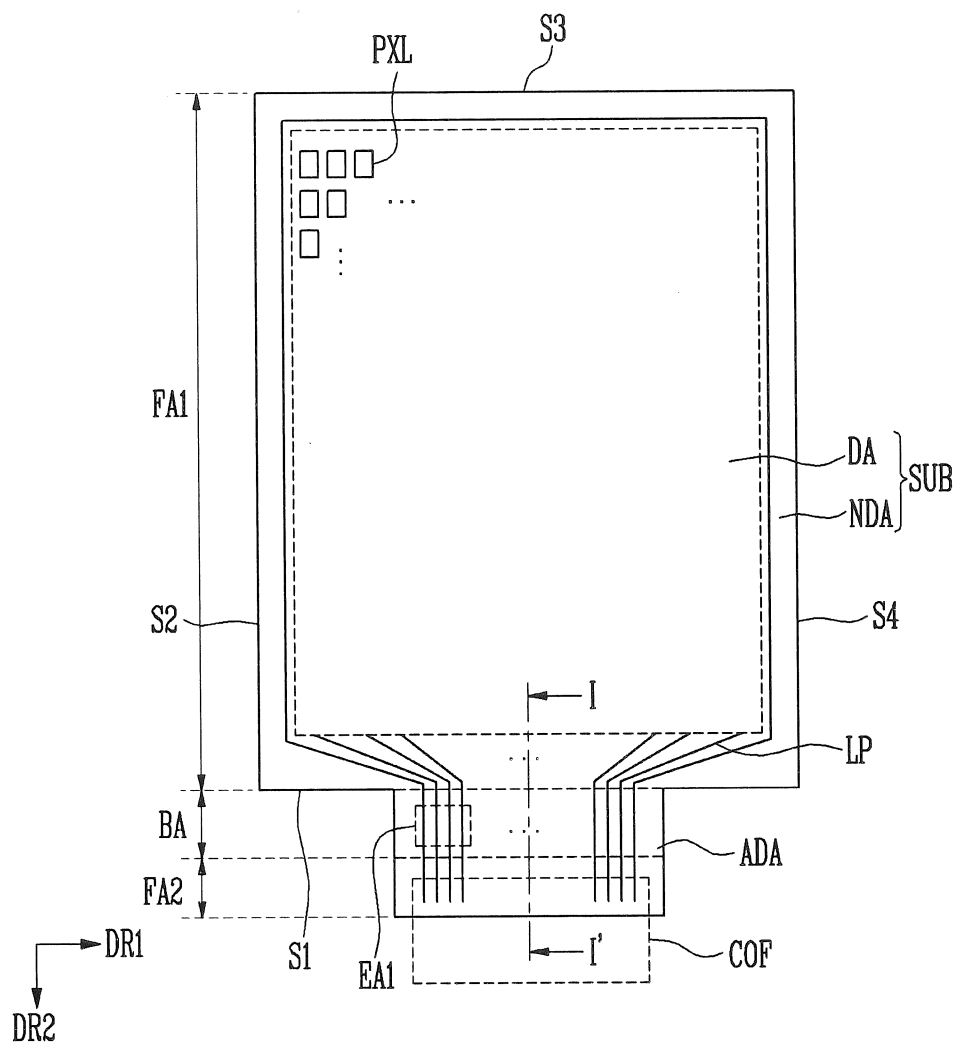


FIG. 3

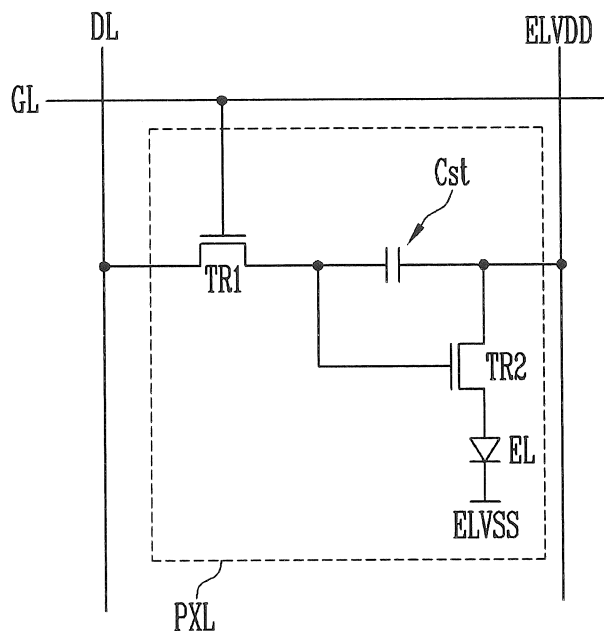


FIG. 4

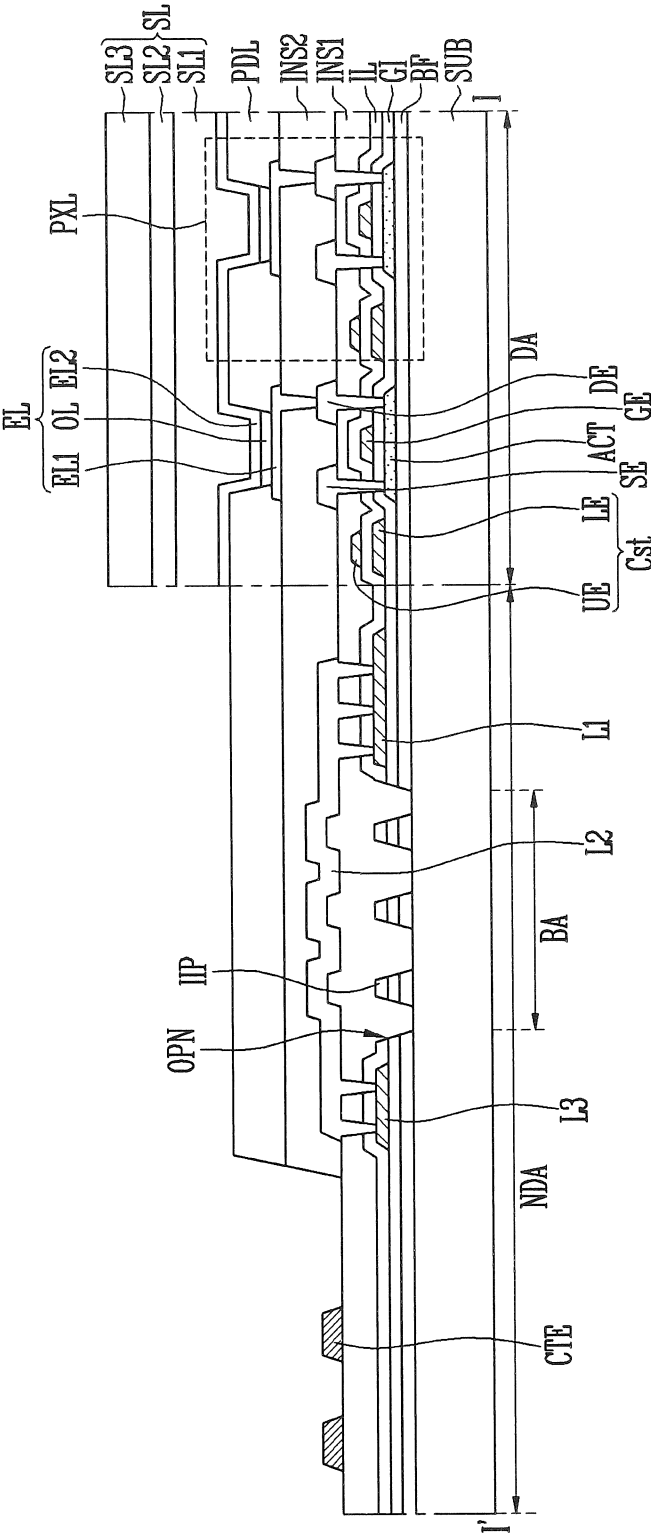


FIG. 5

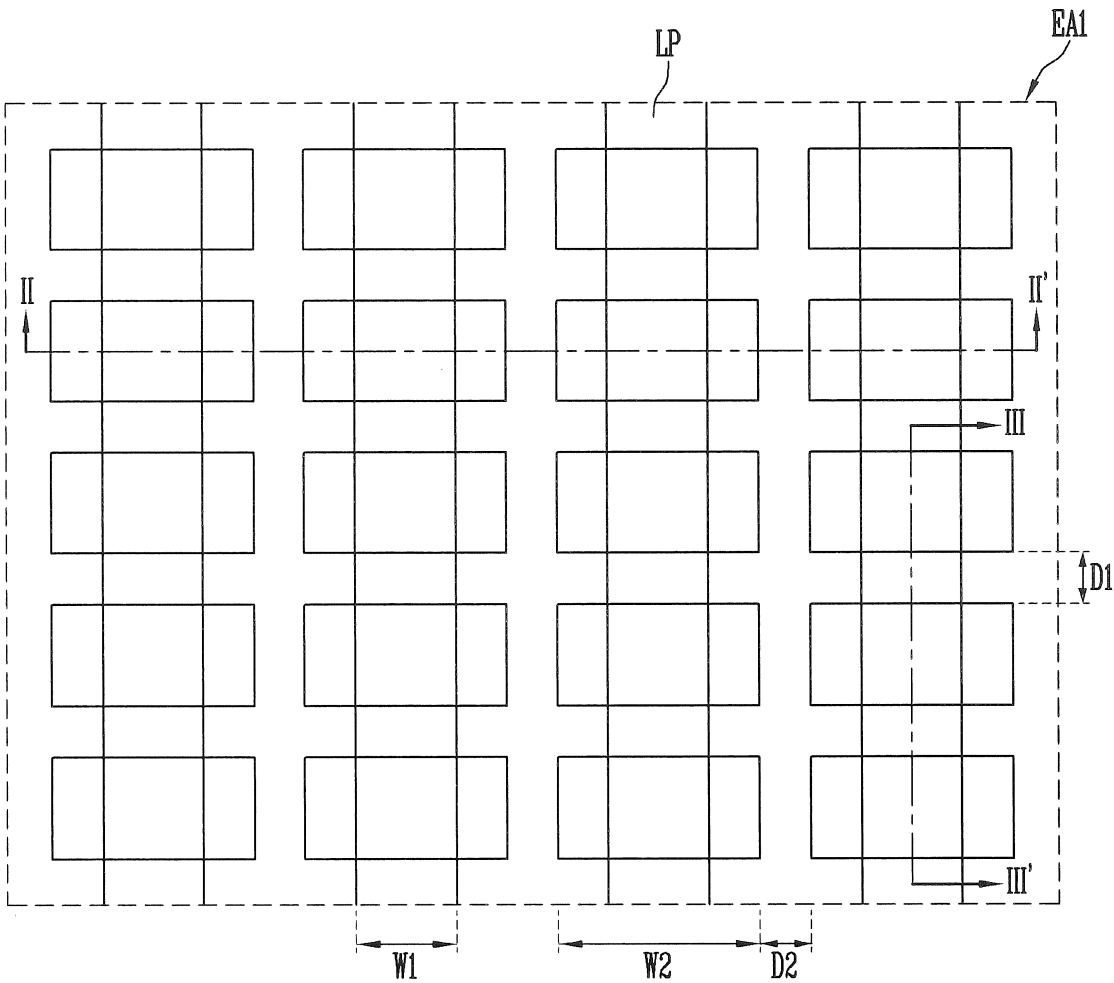


FIG. 6

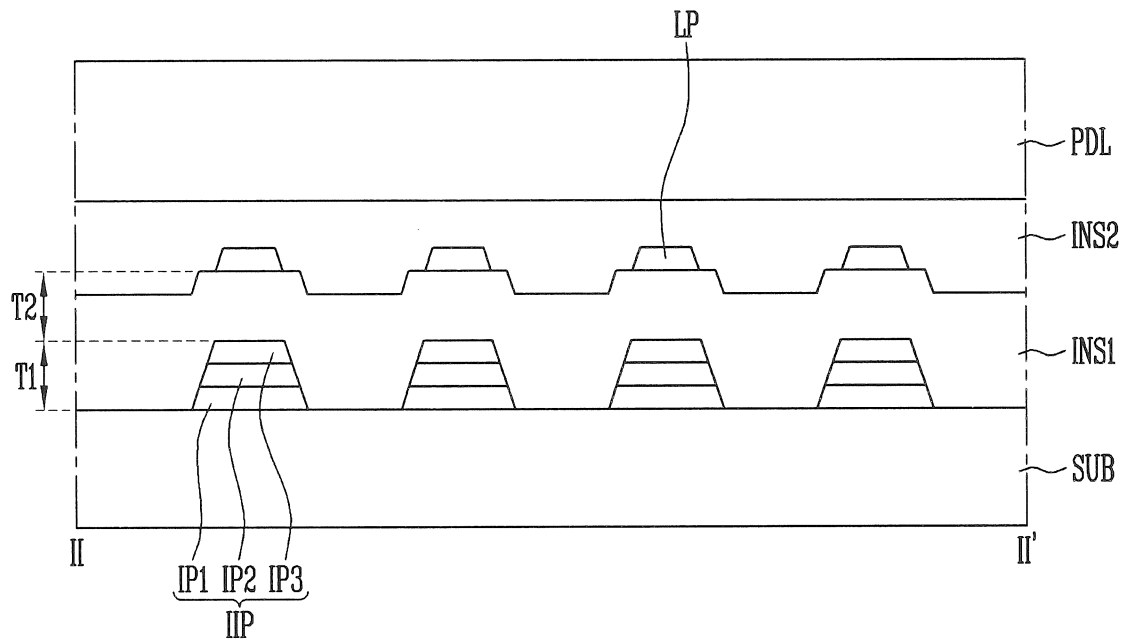


FIG. 7

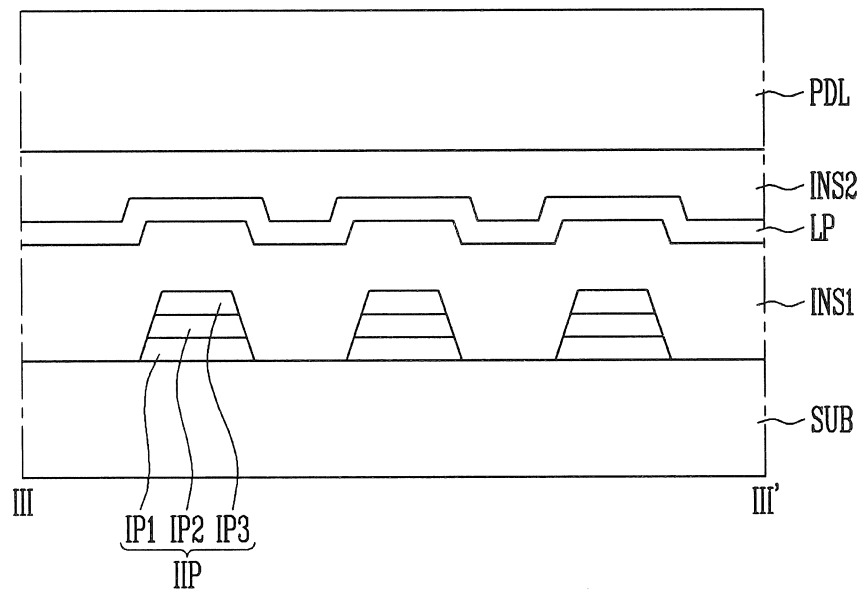


FIG. 8

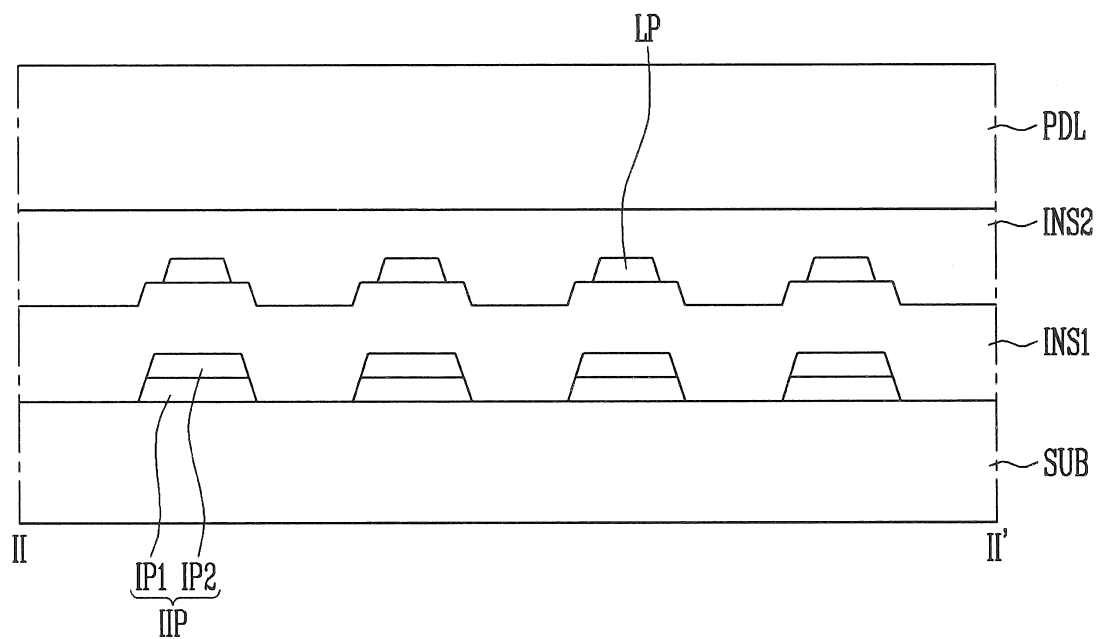


FIG. 9

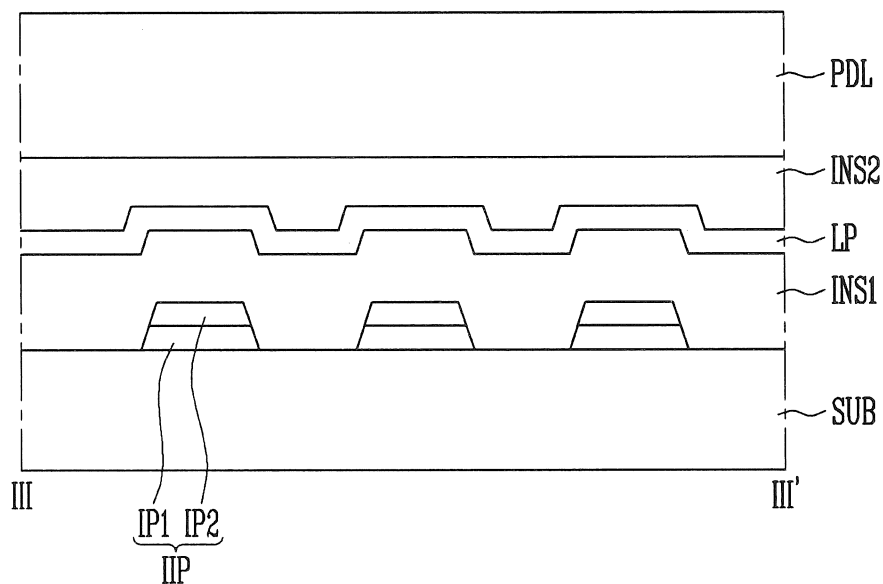


FIG. 10

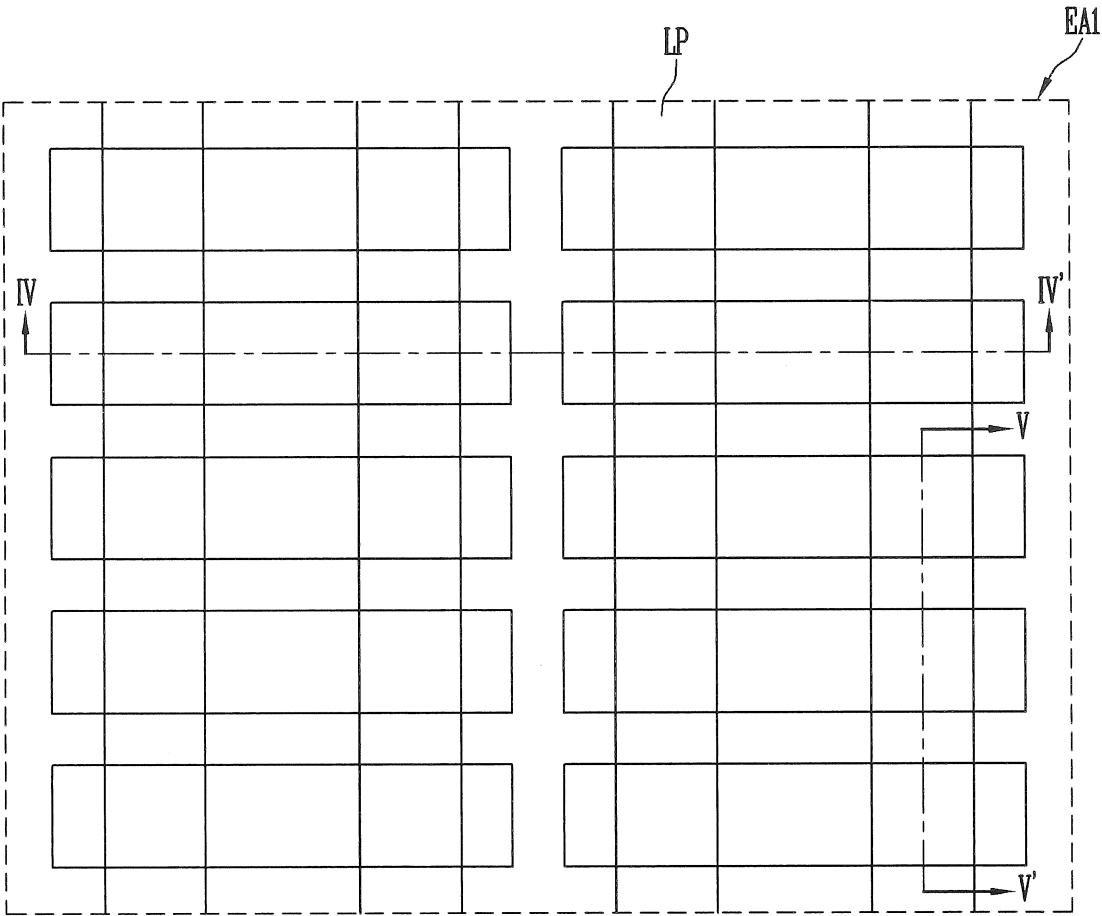


FIG. 11

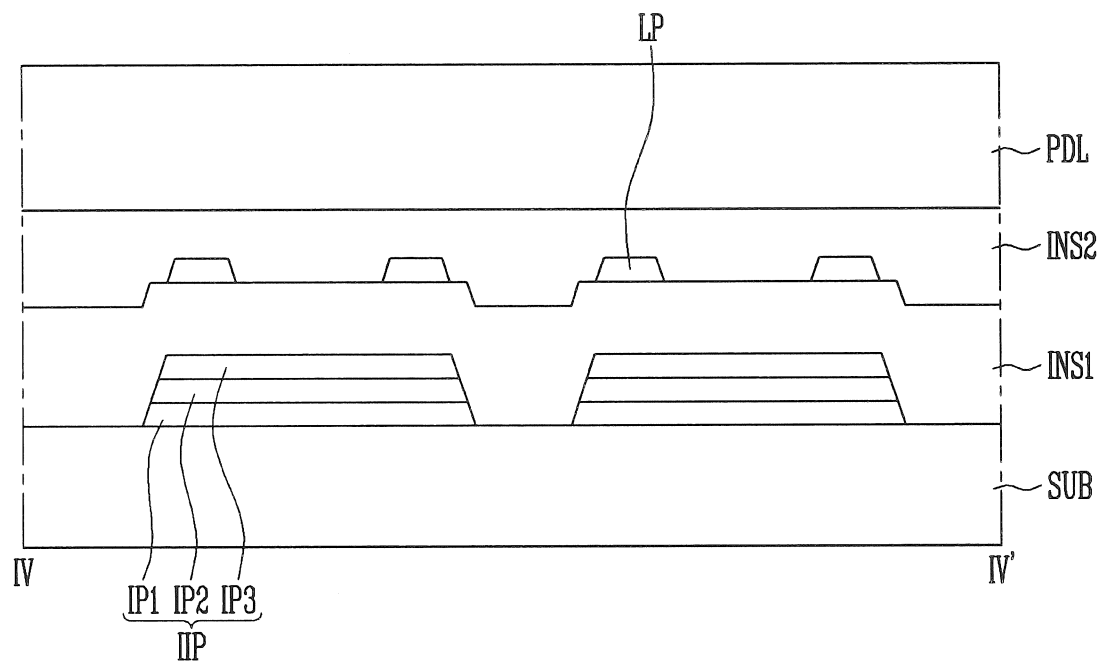


FIG. 12

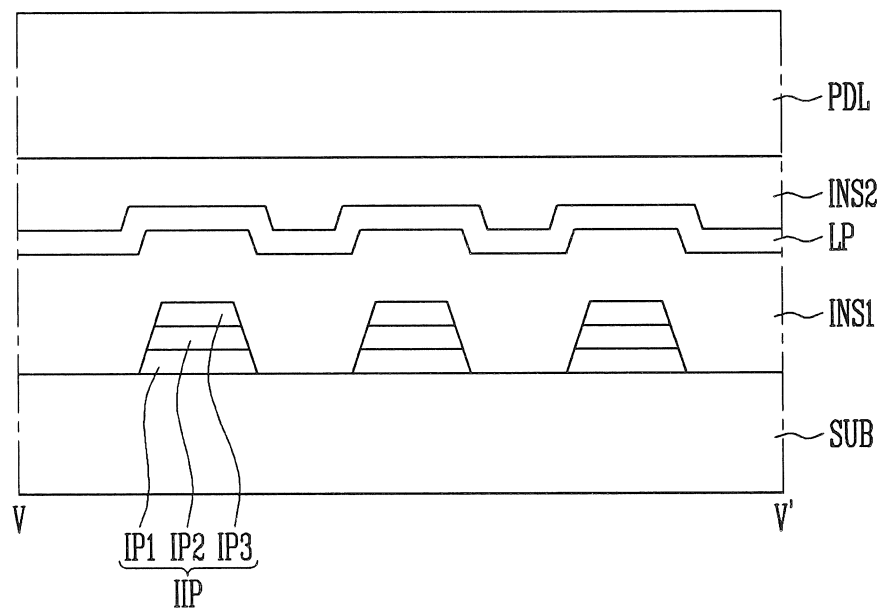


FIG. 13

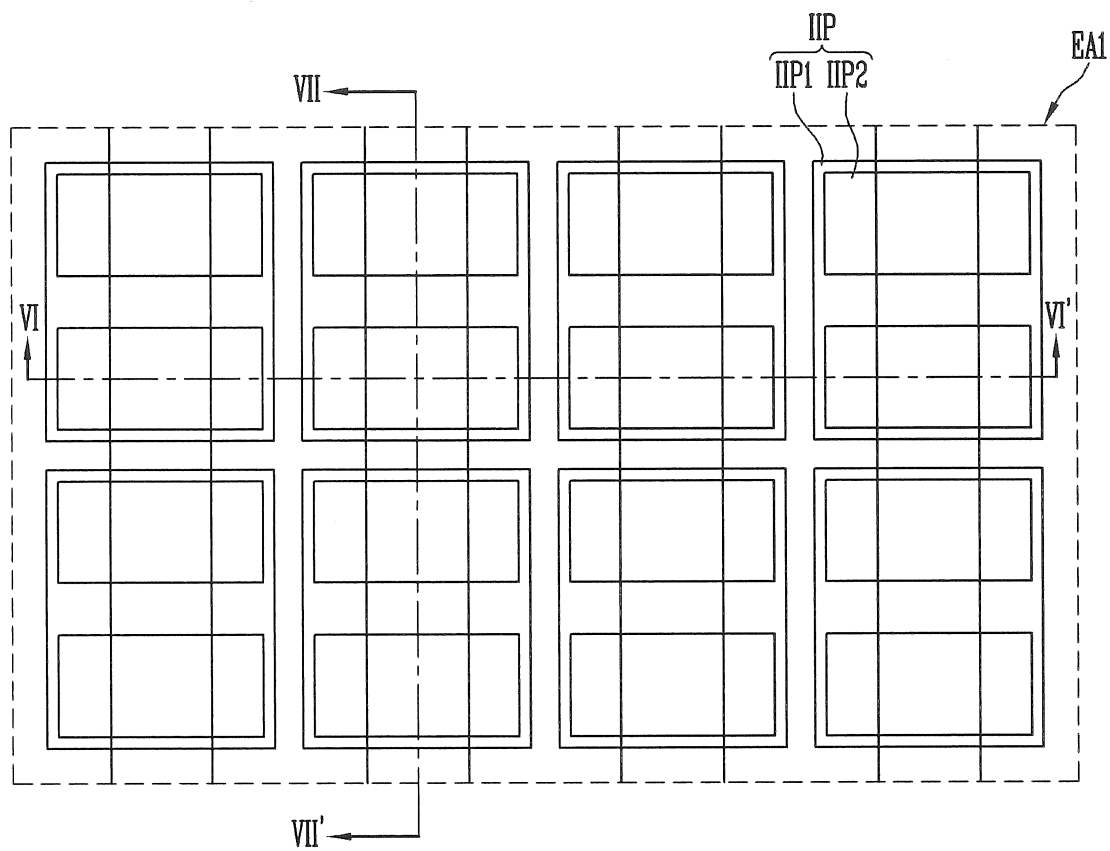


FIG. 14

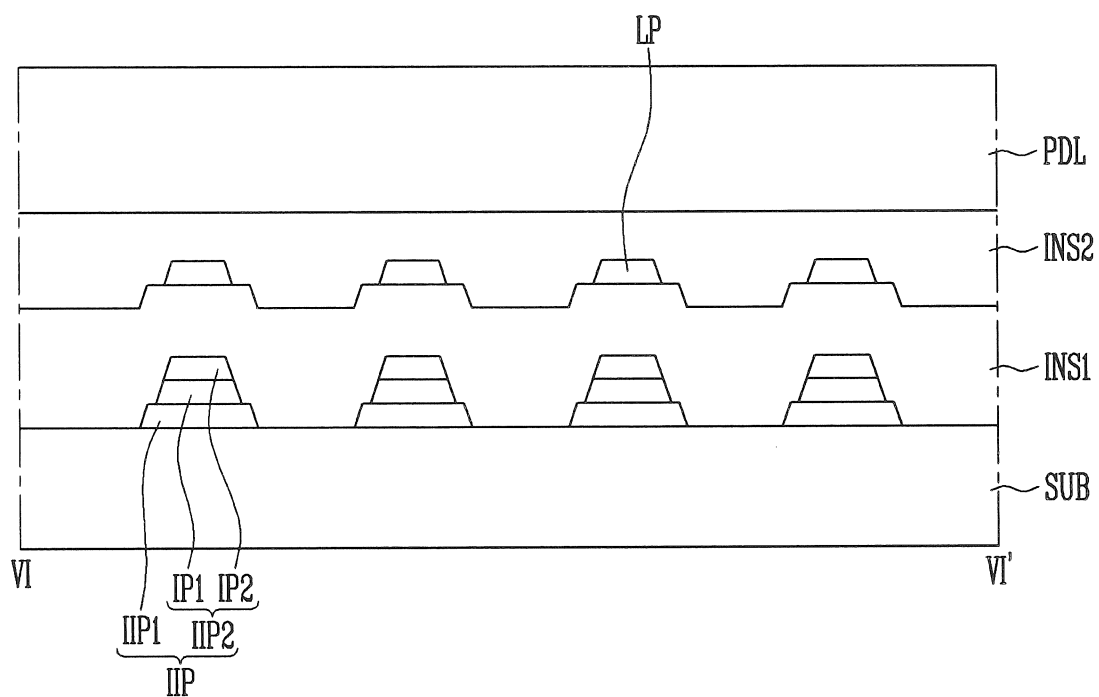


FIG. 15

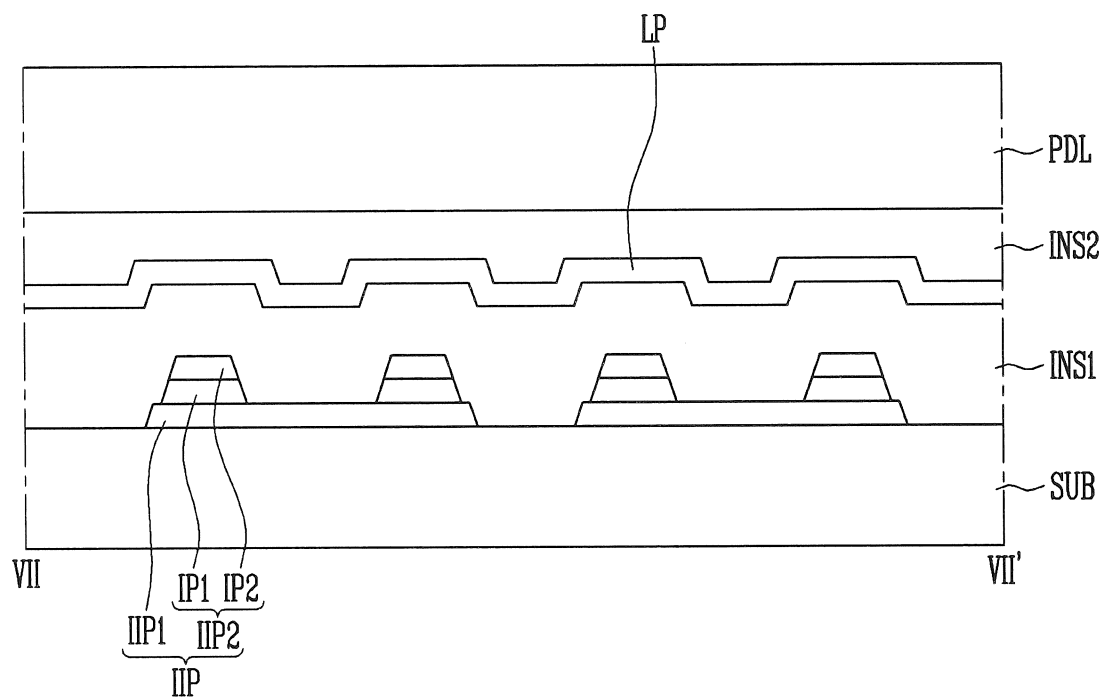


FIG. 16

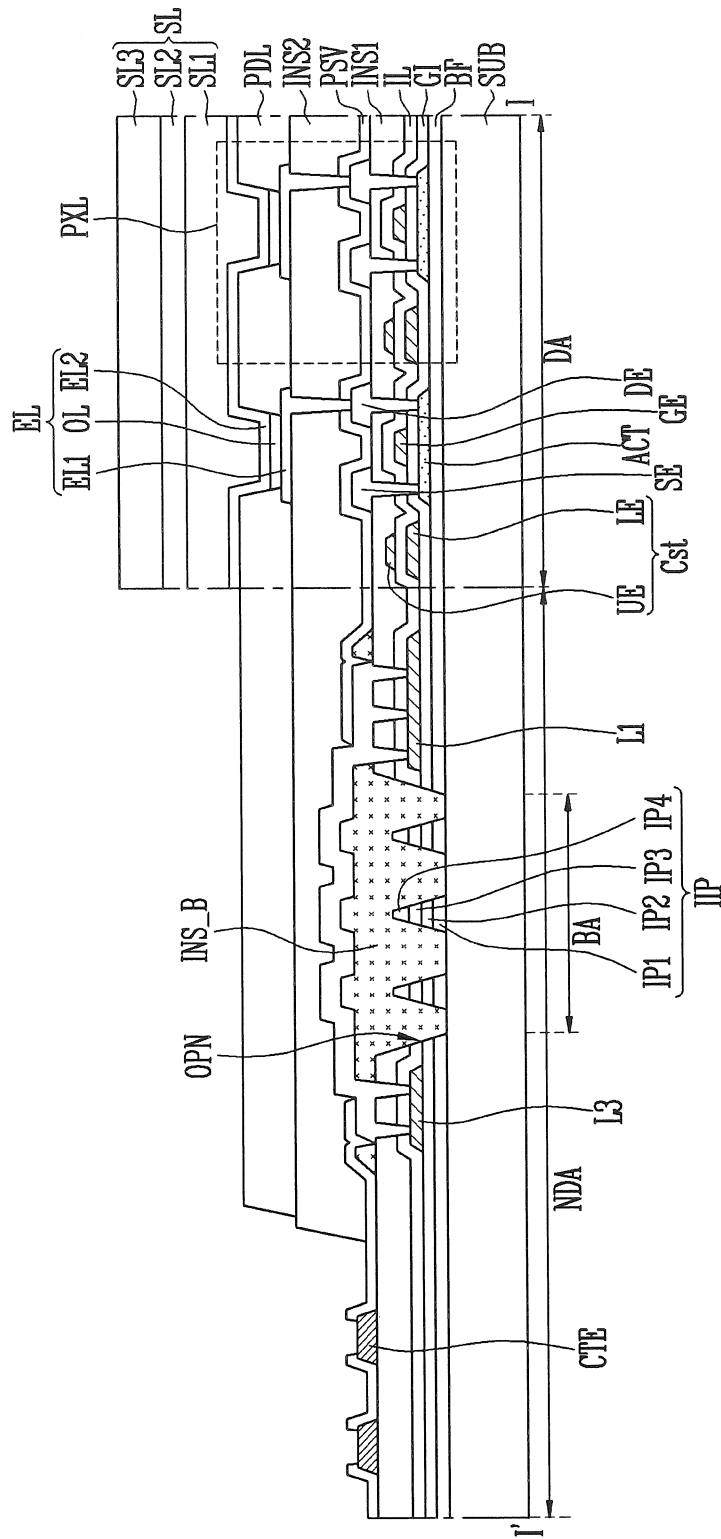


FIG. 17

