



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0032260

(51)⁷ H01L 27/32

(13) B

(21) 1-2018-01007

(22) 09/03/2018

(30) 10-2017-0030797 10/03/2017 KR

(45) 25/06/2022 411

(43) 25/09/2018 366A

(73) Samsung Display Co., LTD. (KR)

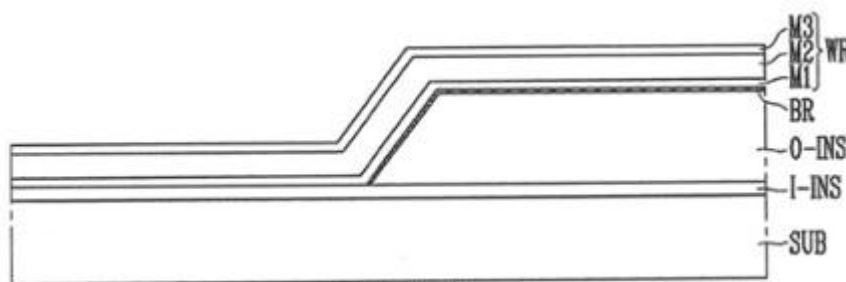
1, Samsung-ro, Giheung-gu, Yongin-si, Gyeonggi-do, Korea

(72) Ki Hyun KIM (KR); Jin Suk LEE (KR); Young Gil PARK (KR); Hyun Sang SEO (KR); Na Ri AHN (KR); Sung Chan JO (KR).

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) THIẾT BỊ HIỂN THỊ

(57) Thiết bị hiển thị bao gồm lớp nền chứa khu vực hiển thị và khu vực không hiển thị, các điểm ảnh được bố trí trong khu vực hiển thị, các đường dẫn tương ứng được nối với các điểm ảnh, các đường dẫn tác động tín hiệu đến các điểm ảnh, các đường dẫn này đều bao gồm lớp kim loại thứ nhất chứa kim loại thứ nhất và lớp kim loại thứ hai được bố trí trên lớp kim loại thứ nhất và chứa kim loại thứ hai, lớp cách điện được bố trí ít nhất một phần giữa lớp nền và các đường dẫn, lớp cách điện này bao gồm lớp cách điện vô cơ và lớp cách điện hữu cơ, và lớp chắn được bố trí giữa lớp cách điện hữu cơ và lớp kim loại thứ nhất, lớp chắn này bao gồm oxit của kim loại thứ nhất.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị phát quang hữu cơ được sử dụng để hiển thị hình ảnh sử dụng các điôt phát quang hữu cơ là các phân tử tự phát sáng, và sử dụng đèn chiếu làm thiết bị hiển thị thế hệ tiếp theo do độ sáng và độ chuẩn màu tốt. Trong thiết bị hiển thị phát quang hữu cơ này, các điểm ảnh được tạo ra sử dụng các điểm ảnh màu như các điểm ảnh màu đỏ, các điểm ảnh màu xanh lục, và các điểm ảnh màu xanh lam, và theo đó, các hình ảnh màu khác nhau được hiển thị.

Thiết bị hiển thị phát quang hữu cơ thường bao gồm các lớp cách điện đa lớp được bố trí trên lớp nền, các đường dẫn được bố trí trên các lớp cách điện đa lớp, và các điểm ảnh được nối với các đường dẫn này.

Bản chất kỹ thuật của sáng chế

Các phương án làm ví dụ đề xuất thiết bị hiển thị chất lượng cao và kết cấu đường dẫn được sử dụng trong thiết bị hiển thị.

Theo một phương án làm ví dụ của sáng chế, thiết bị hiển thị được đề xuất bao gồm lớp nền bao gồm khu vực hiển thị và khu vực không hiển thị, các điểm ảnh được bố trí trong khu vực hiển thị, các đường tương ứng được nối với các điểm ảnh, các đường dẫn tác động tín hiệu đến các điểm ảnh, các đường dẫn đều bao gồm lớp kim loại thứ nhất bao gồm kim loại thứ nhất và lớp kim loại thứ hai được bố trí trên lớp kim loại thứ nhất và bao gồm kim loại thứ hai, lớp cách điện được đặt ít nhất một phần giữa lớp nền và các đường dẫn, lớp cách điện bao gồm lớp cách điện vô cơ và lớp cách điện hữu cơ, và lớp chắn được bố trí giữa lớp cách điện hữu cơ và lớp kim loại thứ nhất, lớp chắn bao gồm oxit của kim loại thứ nhất.

Theo một phương án làm ví dụ, lớp cách điện hữu cơ, lớp chắn, và các đường dẫn có thể bao gồm các nguyên tử oxy, và các nguyên tử oxy có thể có đỉnh nồng độ cao nhất trong lớp chắn. Kim loại thứ nhất và các nguyên tử oxy có thể được chứa với tỷ lệ từ 1:1 đến 3:1 trong lớp chắn.

Theo một phương án làm ví dụ, lớp chắn có thể có độ dày từ 10 ăngstrom (Å) đến 200 Å. Lớp kim loại thứ nhất có thể có độ dày từ 250 Å đến 600 Å.

Theo một phương án làm ví dụ, lớp cách điện hữu cơ có thể bao gồm ít nhất một trong số hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc polyorganosiloxan, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, và hợp chất gốc polyphenylen sulfua.

Theo một phương án làm ví dụ, kim loại thứ nhất có thể là titan và kim loại thứ hai có thể là nhôm. Thiết bị hiển thị có thể còn bao gồm lớp kim loại thứ ba được bố trí trên kim loại thứ hai, lớp kim loại thứ ba bao gồm kim loại thứ ba. Kim loại thứ ba có thể là titan.

Theo một phương án làm ví dụ, lớp cách điện có thể được bố trí thành nhiều lớp, ít nhất một trong số các lớp cách điện có thể được bố trí là lớp cách điện hữu cơ, các đường dẫn có thể được bố trí trên ít nhất một trong số các lớp cách điện, và lớp chắn có thể được bố trí giữa lớp cách điện hữu cơ và đường dẫn này.

Theo một phương án làm ví dụ, các đường dẫn có thể bao gồm đường dẫn thứ nhất được bố trí trên một trong số các lớp cách điện và đường dẫn thứ hai được bố trí trên một trong số các lớp cách điện còn lại, và đường dẫn thứ nhất và đường dẫn thứ hai có thể được nối với nhau thông qua lỗ tiếp xúc được xác định trong lớp cách điện được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai.

Theo một phương án làm ví dụ, lỗ tiếp xúc có thể được xác định làm vách bên được tạo ra bằng cách loại bỏ lớp cách điện được bố trí giữa đường dẫn thứ

nhất và đường dẫn thứ hai, và lớp chắn có thể được bố trí trên vách bên khi lớp cách điện được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai là lớp cách điện hữu cơ.

Theo một phương án làm ví dụ, đường dẫn thứ nhất và đường dẫn thứ hai có thể tiếp xúc trực tiếp với nhau trong lỗ tiếp xúc, và lớp chắn không thể được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai.

Theo một phương án làm ví dụ, các lớp cách điện có thể bao gồm các lớp cách điện thứ nhất đến thứ tư được bố trí tuần tự trên lớp nền.

Theo một phương án làm ví dụ, khu vực không hiển thị có thể bao gồm khu vực uốn cong trong đó lớp nền được uốn cong. Khoảng hở qua đó một phần của lớp nền được để hở có thể được xác định trong các lớp cách điện thứ nhất đến thứ ba có thể trong khu vực uốn cong, và lớp cách điện có thể bao gồm lớp cách điện của phần uốn cong được bố trí là lớp cách điện hữu cơ trong khoảng hở.

Theo một phương án làm ví dụ, mỗi trong số các điểm ảnh có thể bao gồm tranzito màng mỏng (thin film transistor - TFT) được bố trí trên lớp nền, và thành phần hiển thị được nối với TFT. TFT có thể bao gồm bộ phận hoạt tính bố trí trên lớp nền, cực cổng được bố trí trên lớp cách điện thứ nhất, và các cực nguồn và cực máng được bố trí trên lớp cách điện thứ ba.

Theo một phương án làm ví dụ, các đường dẫn có thể bao gồm các đường dữ liệu được nối với các cực nguồn. Các đường dữ liệu có thể được bố trí trên lớp cách điện thứ ba, lớp cách điện thứ ba có thể được bố trí là lớp cách điện hữu cơ, và lớp chắn có thể được bố trí giữa các đường dữ liệu và lớp cách điện thứ ba.

Theo một phương án làm ví dụ, các đường có thể còn bao gồm các đường được nối với các đường dữ liệu và được bố trí trên lớp cách điện thứ tư, lớp cách điện thứ tư có thể được bố trí làm lớp cách điện hữu cơ, và lớp chắn có thể được bố trí giữa các đường nối và lớp cách điện thứ tư.

Theo một phương án làm ví dụ, khu vực không hiển thị có thể bao gồm

khu vực uốn cong trong đó lớp nền được uốn cong. Lớp cách điện có thể bao gồm lớp cách điện của phần uốn cong được bố trí là lớp cách điện hữu cơ trong khu vực uốn cong. Các đường dẫn này có thể được bố trí trên lớp cách điện của phần uốn cong trong khu vực uốn cong, và lớp chắn có thể được bố trí giữa các đường dẫn và lớp cách điện của phần uốn cong.

Theo một phương án làm ví dụ, khu vực không hiển thị có thể bao gồm khu vực uốn cong trong đó lớp nền được uốn cong. Lớp cách điện có thể bao gồm lớp cách điện của phần uốn cong được bố trí trong khu vực uốn cong và lớp cách điện thứ tư được bố trí trên lớp cách điện của phần uốn cong. Lớp cách điện của phần uốn cong và lớp cách điện thứ tư có thể được bố trí là các lớp cách điện hữu cơ, các đường dẫn này có thể được bố trí trên ít nhất một trong số lớp cách điện của phần uốn cong và lớp cách điện thứ tư, và lớp chắn có thể được bố trí giữa các đường dẫn và ít nhất một trong số lớp cách điện của phần uốn cong và lớp cách điện thứ tư.

Theo một phương án làm ví dụ, lớp cách điện hữu cơ và lớp chắn có thể tiếp xúc với nhau, và lớp chắn và lớp kim loại thứ nhất có thể tiếp xúc với nhau.

Theo một phương án làm ví dụ của sáng chế, kết cấu đường dẫn được đề xuất bao gồm lớp nền, đường dẫn được bố trí trên lớp nền, lớp cách điện hữu cơ được bố trí trong ít nhất một khu vực giữa lớp nền và đường dẫn này, và lớp chắn được bố trí giữa lớp cách điện hữu cơ và đường dẫn, trong đó đường dẫn này bao gồm lớp kim loại thứ nhất bao gồm kim loại thứ nhất và lớp kim loại thứ hai được bố trí trên lớp kim loại thứ nhất và bao gồm kim loại thứ hai, và lớp chắn bao gồm oxit của kim loại thứ nhất.

Theo một phương án làm ví dụ của sáng chế, phương pháp để tạo thành đường dẫn được đề xuất, phương pháp này bao gồm các bước tạo ra lớp cách điện hữu cơ trong ít nhất một khu vực trên lớp nền, tạo ra lớp chắn trên lớp nền mà lớp cách điện hữu cơ được bố trí trên đó, và tạo ra đường dẫn trên lớp chắn,

trong đó bước tạo thành đường dẫn bao gồm tạo ra lớp kim loại thứ nhất trên lớp chắn, tạo ra lớp kim loại thứ hai trên lớp kim loại thứ nhất, và tạo sơ đồ các lớp kim loại thứ nhất và thứ hai, trong đó lớp chắn và lớp kim loại thứ nhất được tạo ra thông qua một công đoạn.

Lớp chắn và lớp kim loại thứ nhất có thể được tạo ra thông qua việc lắng đọng pha hơi hóa học, lắng đọng pha hơi vật lý, lắng đọng lớp nguyên tử, hoặc tạo khoảng cách.

Mô tả vắn tắt các hình vẽ

Các phương án làm ví dụ, các ưu điểm và dấu hiệu của sáng chế giờ đây sẽ được mô tả đầy đủ hơn sau đây với tham chiếu đến các hình vẽ kèm theo, trong đó:

Fig.1 là hình vẽ mặt cắt minh họa kết cấu đường dẫn theo một phương án làm ví dụ của sáng chế;

Fig.2 minh họa kính hiển vi điện tử truyền-phổ tán sắc năng lượng (transmission electron microscopy-energy dispersive spectroscopy - TEM-ED) trong phần bên dưới của lớp kim loại thứ nhất, lớp chắn, và khu vực bên trên của lớp cách điện hữu cơ;

Fig.3 là hình vẽ mặt cắt minh họa kết cấu đường dẫn theo một phương án làm ví dụ của sáng chế;

Fig.4A là hình vẽ phối cảnh minh họa thiết bị hiển thị theo một phương án làm ví dụ của sáng chế;

Fig.4B là hình chiếu bằng minh họa thiết bị hiển thị trên Fig.4A;

Fig.5A là sơ đồ mạch tương đương minh họa trường hợp trong đó một điểm ảnh là thiết bị phát quang theo một phương án làm ví dụ của sáng chế;

Fig.5B là hình chiếu bằng minh họa điểm ảnh được thể hiện trên Fig.5A;

Fig.5C là hình vẽ mặt cắt theo đường II-II' trên Fig.5B;

Fig.6 là hình vẽ mặt cắt theo đường I-I' trên Fig.4B; và

Fig.7 đến Fig.9 là các hình vẽ mặt cắt của các thiết bị hiển thị theo các phương án làm ví dụ của sáng chế, minh họa các hình vẽ mặt cắt theo đường I-I' trên Fig.4B.

Mô tả chi tiết sáng chế

Sáng chế có thể áp dụng các thay đổi khác nhau và hình dạng khác nhau, do đó chỉ minh họa chi tiết với các ví dụ cụ thể. Tuy nhiên, các ví dụ này không giới hạn với các hình dạng nhất định nhưng áp dụng đối với tất cả mọi thay đổi và vật liệu tương đương và thay thế. Các hình vẽ được bao gồm được minh họa theo kiểu các hình vẽ được khai triển để dễ hiểu.

Các số tham chiếu giống nhau đề cập đến các thành phần giống nhau xuyên suốt bản mô tả. Trên các hình vẽ, độ dày của các đường dẫn, lớp, thành phần, yếu tố hoặc dấu hiệu nhất định có thể được phóng to để làm rõ. Cần hiểu rằng, mặc dù các thuật ngữ “thứ nhất”, “thứ hai”, v.v. có thể được sử dụng ở đây để mô tả các thành phần khác nhau, các thành phần này không bị giới hạn với các thuật ngữ này. Các thuật ngữ này chỉ được sử dụng để phân biệt thành phần này với thành phần khác. Do đó, thành phần “thứ nhất” được trình bày dưới đây có thể được gọi là thành phần “thứ hai” mà không làm thay đổi cách hiểu về sáng chế. Như được sử dụng ở đây, các dạng số ít nhằm để chỉ các dạng số nhiều, trừ khi ngữ cảnh được chỉ ra hoàn toàn ngược lại.

Cũng cần hiểu rằng các thuật ngữ "bao gồm" và/hoặc "gồm", khi được sử dụng trong bản mô tả này, chỉ ra sự có mặt của các dấu hiệu, số nguyên, các bước, hoạt động, yếu tố, và/hoặc các thành phần được nêu, nhưng không loại trừ sự có mặt hoặc bổ sung của một hoặc nhiều dấu hiệu, số nguyên, các bước, hoạt động, yếu tố, thành phần khác, và/hoặc nhóm của chúng. Ngoài ra, cách diễn đạt là thành phần như lớp, phạm vi, lớp nền hoặc tấm được đặt “ở trên” “bên trên” thành phần khác cho biết không những trường hợp trong đó thành phần này được đặt “ở ngay trên” hoặc “ở ngay bên trên” thành phần khác mà còn trường hợp

trong đó thành phần khác nữa được đặt giữa thành phần này và thành phần khác. Ngược lại, việc diễn đạt là thành phần như lớp, phạm vi, lớp nền hoặc tấm được đặt “ở dưới” hoặc “bên dưới” thành phần khác cho biết không những trường hợp trong đó thành phần này được đặt “ở ngay dưới” hoặc “ở ngay bên dưới” thành phần khác mà còn trường hợp trong đó thành phần khác nữa được đặt giữa thành phần này và thành phần khác.

Thuật ngữ được sử dụng ở đây để nhằm mục đích chỉ để mô tả các phương án cụ thể và không nhằm làm giới hạn. Như được sử dụng ở đây, các dạng số ít “một” nhằm để chỉ các dạng số nhiều, bao gồm “ít nhất một”, trừ khi ngữ cảnh được chỉ ra hoàn toàn ngược lại. “Hoặc” có nghĩa “và/hoặc.” Như được sử dụng ở đây, thuật ngữ “và/hoặc” bao gồm bất kỳ hoặc tất cả kết hợp của một hoặc nhiều mục được liệt kê liên quan. Cũng cần hiểu rằng các thuật ngữ “bao gồm” và/hoặc “gồm”, “gồm có” và/hoặc “có” khi được sử dụng trong bản mô tả này, chỉ ra sự có mặt của các dấu hiệu, phạm vi, số nguyên, các bước, hoạt động, yếu tố, và/hoặc các thành phần được nêu, nhưng không loại trừ sự có mặt hoặc bổ sung của một hoặc nhiều dấu hiệu, phạm vi, số nguyên, các bước, hoạt động, yếu tố, thành phần khác, và/hoặc nhóm của chúng.

“Khoảng”, “xấp xỉ” được sử dụng ở đây gồm giá trị được nêu và giá trị trung bình nằm trong miền độ lệch chấp nhận được đối với giá trị cụ thể như được xác định bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật này, xem xét trong phép đo về vấn đề và sai số liên quan đến phép đo của đại lượng cụ thể (nghĩa là, các giới hạn của hệ thống đo). Ví dụ, “khoảng” có thể có nghĩa ở trong khoảng một hoặc nhiều độ lệch chuẩn, hoặc khoảng $\pm 30\%$, 20% , 10% , 5% của giá trị được nêu.

Trừ khi được định nghĩa ngược lại, tất cả thuật ngữ (gồm các thuật ngữ kỹ thuật và khoa học) được sử dụng ở đây có cùng nghĩa như được hiểu thông thường bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật mà sáng chế đề

cập đến. Cũng cần hiểu rằng các thuật ngữ, ví dụ nghĩa của chúng được định nghĩa trong các từ điển thông dụng, cần được giải thích là có nghĩa phù hợp với nghĩa của chúng trong ngữ cảnh của lĩnh vực kỹ thuật liên quan và sáng chế, và không nên được giải thích với nghĩa lý tưởng hoặc quá trang trọng, trừ khi được định nghĩa rõ ràng ở đây.

Các phương án làm ví dụ được mô tả ở đây với tham chiếu đến các minh họa mặt cắt ngang là các minh họa dạng sơ đồ của các phương án được lý tưởng hóa. Như vậy, các biến thể từ các hình dạng minh họa làm kết quả, ví dụ, các kỹ thuật sản xuất và/hoặc các dung sai, được mong đợi. Do đó, các phương án được mô tả ở đây không nên được hiểu là bị giới hạn với các hình dạng của vùng cụ thể như được minh họa ở đây nhưng bao gồm độ lệch của hình dạng do kết quả, ví dụ, từ công đoạn sản xuất. Theo một phương án làm ví dụ, vùng được minh họa hoặc mô tả là phẳng có thể, thường, có các đặc tính mấp mô và/hoặc không phẳng. Ngoài ra, các góc nhọn được minh họa có thể là dạng tròn. Do đó, các vùng được minh họa trên các hình vẽ là giản lược về bản chất và các hình dạng của chúng không nhằm minh họa hình dạng chính xác của vùng và không nhằm để giới hạn phạm vi của các yêu cầu bảo hộ này.

Sau đây, các phương án làm ví dụ của sáng chế sẽ được mô tả chi tiết với tham chiếu đến các hình vẽ kèm theo.

Sáng chế đề cập đến kết cấu đường dẫn, và cụ thể hơn, là kết cấu đường dẫn được sử dụng trong thiết bị hiển thị. Fig.1 là hình vẽ mặt cắt minh họa kết cấu đường dẫn theo một phương án làm ví dụ của sáng chế.

Trên Fig.1, kết cấu đường dẫn theo phương án làm ví dụ của sáng chế bao gồm lớp nền SUB, lớp cách điện được bố trí trên lớp nền SUB, lớp chắn BR được bố trí trên lớp cách điện, và đường dẫn WR được bố trí trên lớp chắn BR.

Lớp nền SUB không bị giới hạn cụ thể miễn là nó cho phép đường dẫn WR được bố trí (ví dụ, được gắn) trên đó. Lớp nền SUB có thể bao gồm vật liệu

cách điện như thủy tinh hoặc nhựa. Ngoài ra, lớp nền SUB có thể bao gồm vật liệu có tính dẻo có thể uốn cong được hoặc gấp được. Lớp nền SUB có thể có kết cấu một lớp hoặc đa lớp.

Theo một phương án làm ví dụ, lớp nền SUB có thể bao gồm ít nhất một trong số polystyren, rượu polyvinyl, polymetyl metacrylat, polyetesulfon, polyacrylat, polyeteimit, polyethylen naphthalat, polyethylen terephthalat, polyphenylen sulfua, polyarylat, polyimit, polycarbonat, triaxetat xenluloza, xenluloza axetat propionat, và polyuretan. Tuy nhiên, vật liệu tạo thành lớp nền SUB có thể được thay đổi khác nhau, và lớp nền SUB có thể bao gồm chất dẻo gia cố sợi thủy tinh (fiber glass reinforced plastic - FRP), hoặc tương tự, chẳng hạn.

Ít nhất một phần của lớp cách điện được bố trí là lớp cách điện hữu cơ. Theo một phương án làm ví dụ của sáng chế, một phần của lớp cách điện có thể được bố trí là lớp cách điện hữu cơ, và phần còn lại của lớp cách điện có thể được bố trí là lớp cách điện vô cơ. Khi lớp cách điện bao gồm cả hai lớp cách điện hữu cơ và lớp cách điện vô cơ, lớp cách điện có thể được tạo ra trong đa lớp trong dạng mà bất kỳ một lớp nào được bố trí trên lớp khác. Theo phương án thay thế làm ví dụ, lớp cách điện hữu cơ và lớp cách điện vô cơ có thể được tạo ra trong các vùng khác nhau trong hình chiếu bằng. Trong trường hợp này, lớp cách điện có thể được tạo ra trong một lớp hoặc đa lớp. Theo một ví dụ, Fig.1 minh họa trường hợp trong đó lớp cách điện bao gồm lớp cách điện vô cơ I-INS và lớp cách điện hữu cơ O-INS, lớp cách điện vô cơ I-INS được bố trí trên lớp nền SUB, và lớp cách điện hữu cơ O-INS được bố trí trong một phần vùng trên lớp cách điện vô cơ I-INS.

Theo một phương án làm ví dụ, lớp cách điện hữu cơ O-INS có thể bao gồm ít nhất một trong số các vật liệu cách điện hữu cơ như hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc

polyorganosiloxan, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, hoặc hợp chất gốc polyphenylen sulfua. Theo một phương án làm ví dụ, lớp cách điện vô cơ I-INS có thể bao gồm vật liệu cách điện vô cơ như polysiloxan, silicon nitrat, silicon oxit, hoặc silicon oxynitrat.

Lớp cách điện hữu cơ O-INS có tính dẻo tương đối cao hơn lớp cách điện vô cơ I-INS. Do đó, kết cấu trong đó lớp cách điện hữu cơ O-INS được tạo ra có tính dẻo cao hơn kết cấu trong đó chỉ có lớp cách điện vô cơ I-INS được tạo ra. Theo đó, đường dẫn WR được bố trí trên lớp cách điện hữu cơ O-INS có thể được áp dụng vào các thiết bị dẻo khác.

Đường dẫn WR được bố trí trên lớp cách điện. Đường dẫn WR bao gồm kim loại là vật liệu dẫn điện, và được bố trí trong đa lớp. Đường dẫn WR có thể được sử dụng trong các thiết bị điện tử khác nhau để truyền các tín hiệu điện tử. Theo một phương án làm ví dụ, đường dẫn WR có thể là đường dẫn được sử dụng trong thiết bị hiển thị, chẳng hạn. Trong trường hợp này, đường dẫn WR có thể bao gồm đường dữ liệu, đường quét, đường điện, và các đường tín hiệu khác nhau khác.

Theo phương án làm ví dụ của sáng chế, được minh họa là đường dẫn WR được bố trí là, ví dụ, lớp ba bao gồm lớp kim loại thứ nhất M1, lớp kim loại thứ hai M2, và lớp kim loại thứ ba M3, được chồng tuần tự, nhưng sáng chế không bị giới hạn ở đó. Theo phương án làm ví dụ khác của sáng chế, đường dẫn WR có thể được bố trí là lớp kép bao gồm lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2, được chồng tuần tự. Vẫn theo phương án làm ví dụ khác, đường dẫn WR có thể được bố trí là lớp bốn hoặc lớp cao hơn.

Lớp kim loại thứ nhất M1 có thể bao gồm kim loại thứ nhất, lớp kim loại thứ hai M2 có thể bao gồm kim loại thứ hai, và lớp kim loại thứ ba M3 có thể bao gồm kim loại thứ ba. Theo một phương án làm ví dụ, mỗi trong số kim loại

thứ nhất đến thứ ba có thể bao gồm độc lập ít nhất một trong số các kim loại như vàng (Au), bạc (Ag), nhôm (Al), molybden (Mo), crom (Cr), titan (Ti), niken (Ni), neodim (Nd), đồng (Cu), platin (Pt), paladi (Pd), thiếc (Sn), coban (Co), rhodi (Rh), iridi (Ir), ruteni (Ru), osimi (Os), mangan (Mn), vonfram (W), tantali (Ta), bitmut (Bi), (Sb), chì (Pb), và kẽm (Zn), hoặc bất kỳ hợp kim nào của chúng.

Kim loại tạo thành đường dẫn WR có thể được chọn khác nhau phụ thuộc vào các điều kiện bằng cách xét tính dẫn điện của kim loại, độ phản ứng và độ bám dính với lớp cách điện hữu cơ O-INS hoặc lớp cách điện vô cơ I-INS, sự dễ dàng của công đoạn tạo thành, mức độ khuếch tán vào trong các lớp khác, và tương tự. Theo một phương án làm ví dụ, kim loại thứ hai có thể được chọn từ các kim loại có tính dẫn điện tương đối cao, và các kim loại thứ nhất và thứ hai có thể được chọn từ các kim loại có độ phản ứng tương đối thấp, độ bám dính tốt, và mức độ khuếch tán thấp vào trong các lớp khác, chẳng hạn.

Theo một phương án làm ví dụ của sáng chế, kim loại thứ nhất có thể là titan, kim loại thứ hai có thể là nhôm, và kim loại thứ ba có thể là titan, chẳng hạn. Tuy nhiên, các loại kim loại thứ nhất đến thứ ba không bị giới hạn ở đó, và rõ ràng là kim loại thứ nhất đến thứ ba có thể được bố trí là các kim loại khác.

Lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2 có thể được tạo ra để có các độ dày bằng nhau hoặc khác nhau. Lớp kim loại thứ hai M2 có thể được tạo ra dày hơn lớp kim loại thứ nhất M1. Theo một phương án làm ví dụ, lớp kim loại thứ nhất M1 có thể có độ dày nằm trong khoảng từ 300 ăngstrom (Å) đến 600 Å, và lớp kim loại thứ hai M2 có thể có độ dày là 1000 Å hoặc lớn hơn, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, lớp kim loại thứ ba M3 có thể có cùng độ dày với lớp kim loại thứ nhất M1. Tuy nhiên, độ dày của lớp kim loại thứ ba M3 không bị giới hạn ở đó, và lớp kim loại thứ ba M3 có thể có độ dày khác theo phương án làm ví dụ khác.

Lớp chắn BR được bố trí giữa lớp cách điện hữu cơ O-INS và đường dẫn

WR, và tiếp xúc trực tiếp với lớp cách điện hữu cơ O-INS và đường dẫn WR. Tức là, lớp cách điện hữu cơ O-INS, lớp chắn BR, và đường dẫn WR được chồng tuần tự, và lớp khác không được đặt giữa lớp cách điện hữu cơ O-INS và đường dẫn WR và giữa lớp chắn BR và đường dẫn WR. Lớp chắn BR gần như tiếp xúc trực tiếp với lớp kim loại thứ nhất M1 của đường dẫn WR. Khi lớp cách điện hữu cơ O-INS được bố trí chỉ trong một phần vùng trên lớp nền SUB, phần cuối của lớp cách điện hữu cơ O-INS có thể được tạo ra trong hình dạng của vách bên, và lớp chắn BR cũng được bố trí trên vách bên.

Lớp chắn BR không được bố trí giữa lớp cách điện vô cơ I-INS và đường dẫn WR trong phần định trước. Theo đó, đường dẫn WR được bố trí trên lớp cách điện vô cơ I-INS tiếp xúc trực tiếp với bề mặt bên trên của lớp cách điện vô cơ I-INS trong phần định trước. Vì đường dẫn WR bao gồm lớp kim loại thứ nhất M1 và lớp kim loại thứ hai M2, được chồng tuần tự, lớp kim loại thứ nhất M1 tiếp xúc trực tiếp với lớp cách điện vô cơ I-INS.

Lớp chắn BR bao gồm oxit của kim loại thứ nhất được bao gồm trong lớp kim loại thứ nhất M1. Theo một phương án làm ví dụ, khi kim loại thứ nhất là titan, lớp chắn BR bao gồm titan oxit (TiOx), chẳng hạn.

Theo một phương án làm ví dụ của sáng chế, lớp chắn BR có thể có độ dày nằm trong khoảng từ 10 Å đến 200 Å, chẳng hạn.

Các nguyên tử oxy được chứa trong lớp cách điện hữu cơ O-INS, lớp chắn BR, và đường dẫn WR. Các nguyên tử oxy có đỉnh nồng độ cao nhất trong lớp chắn BR trong số lớp cách điện hữu cơ O-INS, lớp chắn BR, và đường dẫn WR (cụ thể, lớp kim loại thứ nhất). Theo một phương án làm ví dụ của sáng chế, kim loại thứ nhất và các nguyên tử oxy có thể được chứa với tỷ lệ từ 1:1 đến 3:1 trong lớp chắn, chẳng hạn. Theo cách khác, trong oxit kim loại, các nguyên tử oxy có thể được chứa với hàm lượng trong khoảng 25 at% đến 50 at%, và các nguyên tử của kim loại thứ nhất có thể được chứa với hàm lượng trong khoảng từ 50 at%

đến 75 at%, chẳng hạn.

Fig.2 minh họa kính hiển vi điện tử truyền qua-phổ tán sắc năng lượng (transmission electron microscopy-energy dispersive spectroscopy - TEM-EDS) trong phần bên dưới của lớp kim loại thứ nhất M1, lớp chắn BR, và khu vực bên trên của lớp cách điện hữu cơ O-INS. Trên Fig.2, titan được sử dụng làm kim loại thứ nhất, và polyimit và polysiloxan được sử dụng làm các vật liệu hữu cơ của lớp cách điện hữu cơ.

Trên Fig.2, titan làm kim loại thứ nhất được tạo ra với nồng độ tương đối cao trong lớp kim loại thứ nhất M1, và gần như không được bố trí trong lớp cách điện hữu cơ O-INS. Nồng độ titan trong lớp chắn BR thấp hơn nồng độ titan trong lớp kim loại thứ nhất M1 và cao hơn trong lớp cách điện hữu cơ O-INS. Nồng độ carbon tương đối thấp trong lớp kim loại thứ nhất M1 và lớp chắn BR, và tương đối cao, ví dụ, khoảng 90 at%, trong lớp cách điện hữu cơ O-INS. Nồng độ oxy thấp đáng kể, ví dụ, khoảng 10 at%, trong lớp kim loại thứ nhất M1 và lớp cách điện hữu cơ O-INS, nhưng cao đáng kể, ví dụ, bằng hoặc lớn hơn khoảng 40 at%, trong lớp chắn BR. Trên Fig.2, có thể thấy rằng titan oxit được tạo ra trong lớp chắn BR thông qua các nồng độ của titan và oxy.

Lớp chắn BR có các nguyên tố như flo và nitơ ngoài titan, oxy và carbon ra. Theo phương án làm ví dụ được minh họa, lớp chắn BR và lớp kim loại thứ nhất M1 có thể còn bao gồm các chất khác, ngoài các nguyên tử titan, các nguyên tử oxy, và các nguyên tử carbon ra. Theo một phương án làm ví dụ, như được xem trên Fig.2, lớp chắn BR và lớp kim loại thứ nhất M1 có thể còn bao gồm ít nhất một trong số nitơ, flo, và tương tự, chẳng hạn. Theo một phương án làm ví dụ, lớp chắn BR có thể còn bao gồm ít nhất một trong số titan nitrat (TiN_x), titan florua (TiF_x), titan hydroxit ($Ti(OH)_x$), titan carboxyflorua ($TiC_xO_yF_z$), và tương tự, ngoài titan oxit (TiO_x) ra. Mỗi chất được chứa trong lớp chắn BR và lớp kim loại thứ nhất M1 được chuyển hóa từ chất được chứa trong lớp cách điện

hữu cơ O-INS bên dưới hoặc chất được tạo ra trong công đoạn tạo lớp chắn BR và lớp kim loại thứ nhất M1.

Trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế, sự ăn mòn của đường dẫn được ngăn chặn so với các kết cấu đường dẫn điển hình, để việc xuất hiện sai hỏng trong đường dẫn được giảm thiểu.

Theo các kết cấu đường dẫn điển hình, khi đường dẫn được bố trí trên lớp cách điện hữu cơ, kim loại trong đường dẫn dễ bị ăn mòn do tính chất hấp thụ độ ẩm của lớp cách điện hữu cơ. Tuy nhiên, theo phương án làm ví dụ của sáng chế, vì lớp chắn bao gồm oxit kim loại được bố trí giữa lớp cách điện hữu cơ và đường dẫn, phản ứng giữa kim loại trong đường dẫn và lớp cách điện hữu cơ được ngăn chặn, để sự ăn mòn của kim loại trong đường dẫn được ngăn chặn.

Cụ thể, lớp chắn có thể ngăn chặn kim loại thứ hai trong lớp kim loại thứ hai cùng với lớp kim loại thứ nhất khỏi bị khuyếch tán vào lớp khác, ví dụ, lớp cách điện hữu cơ. Theo đó, lớp kim loại thứ nhất không thể được tạo ra dày đáng kể để ngăn chặn sự khuyếch tán của kim loại thứ hai. Theo một phương án làm ví dụ, khi lớp kim loại thứ hai chứa nhôm khi lớp chắn không có mặt, lớp kim loại thứ nhất được tạo ra với độ dày dày đáng kể để ngăn chặn nhôm không bị khuyếch tán vào lớp khác, chẳng hạn. Tuy nhiên, trong trường hợp mà lớp kim loại thứ hai chứa nhôm khi lớp chắn có mặt, ngoài ra lớp chắn ngăn chặn nhôm không bị khuyếch tán vào lớp khác, và do đó, không cần thiết để tạo lớp kim loại thứ nhất có độ dày dày đáng kể. Thực sự, khi lớp chắn không có mặt, lớp kim loại thứ nhất chứa titan, có độ dày khoảng 700 Å, mong muốn ngăn chặn sự khuyếch tán của nhôm. Tuy nhiên, khi lớp chắn có mặt, sự khuyếch tán của nhôm đủ để bị ngăn chặn mà chỉ sử dụng lớp kim loại thứ nhất bao gồm titan, có độ dày khoảng 500 Å hoặc nhỏ hơn.

Trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế, việc tạo sơ đồ được thực hiện dễ dàng so với các kết cấu đường dẫn điển hình. Theo các

kết cấu đường dẫn điện hình, khi đường dẫn được bố trí trên lớp cách điện hữu cơ, thường xảy ra trường hợp trong đó lớp cách điện hữu cơ bị ăn mòn quá mức để ngăn chặn các phần thừa khi đường dẫn được tạo ra. Tuy nhiên, theo phương án làm ví dụ của sáng chế, lớp chắn giữa lớp cách điện hữu cơ và đường dẫn có thể được sử dụng làm, bộ hãm ăn mòn, và theo đó, việc tạo sơ đồ được thực hiện dễ dàng trên đường dẫn.

Kết cấu đường dẫn theo phương án làm ví dụ của sáng chế được thể hiện trên Fig.1 có thể được sản xuất với phương pháp sau đây. Mô tả sau đây đề cập đến một trong số các phương án của sáng chế, và kết cấu đường dẫn theo phương án làm ví dụ của sáng chế có thể được sửa đổi khác nhau không trệch ra khỏi tinh thần và phạm vi bảo hộ của sáng chế. Theo các phương án làm ví dụ khác, lớp cách điện vô cơ có thể bị bỏ qua hoặc được bố trí trong khu vực khác, chẳng hạn. Vị trí hoặc hình dạng của lớp cách điện hữu cơ có thể được thiết lập khác nhau. Đường dẫn này có thể được tạo ra trong lớp kép hoặc lớp bốn hoặc lớp cao hơn.

Trước hết, lớp nền SUB được bố trí, và lớp cách điện vô cơ I-INS được bố trí trên lớp nền SUB. Lớp cách điện vô cơ I-INS có thể được tạo ra bằng cách lắng đọng, trên lớp nền SUB, vật liệu cách điện vô cơ như polysiloxan, silicon nitrat, silicon oxit, hoặc silicon oxynitrat.

Lớp cách điện hữu cơ O-INS được bố trí trên lớp cách điện vô cơ I-INS. Lớp cách điện hữu cơ O-INS có thể được tạo ra bằng cách phủ, lắng đọng, hoặc in, trên lớp cách điện vô cơ I-INS, ít nhất một các vật liệu cách điện hữu cơ như hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc polyorganosiloxan, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, hoặc hợp chất gốc polyphenylen sulfua. Lớp cách điện hữu cơ O-INS có thể được phủ hoặc được in trong sơ đồ cụ thể. Theo phương án thay thế làm ví dụ, lớp cách điện hữu cơ O-INS có thể được bố trí trên toàn bộ bề mặt

của lớp cách điện vô cơ I-INS và sau đó được tạo sơ đồ thông qua việc quang khắc sử dụng màn chắn.

Lớp chắn BR và lớp kim loại thứ nhất M1 của đường dẫn WR được bố trí trên lớp cách điện hữu cơ O-INS.

Lớp chắn BR và lớp kim loại thứ nhất M1 có thể được bố trí trên lớp cách điện hữu cơ O-INS bằng cách sử dụng kim loại thứ nhất. Theo một phương án làm ví dụ của sáng chế, lớp chắn BR và lớp kim loại thứ nhất M1 có thể được tạo ra thông qua lắng đọng pha hơi hóa học, lắng đọng lớp nguyên tử, lắng đọng pha hơi vật lý, tạo khoảng cách, hoặc tương tự.

Lớp chắn BR và lớp kim loại thứ nhất M1 có thể được tạo ra thông qua một công đoạn.

Theo một phương án làm ví dụ, khi lớp chắn BR và lớp kim loại thứ nhất M1 được tạo ra thông qua việc lắng đọng pha hơi vật lý như việc phun, điều kiện trong đó kim loại thứ nhất có thể bị oxy hóa đủ có thể được duy trì, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, điều kiện lắng đọng của kim loại thứ nhất được thay đổi sao cho, khi kim loại thứ nhất được lắng đọng trên lớp cách điện hữu cơ O-INS, lớp được bố trí trên lớp cách điện hữu cơ O-INS làm kim loại thứ nhất bị oxy hóa. Do đó, lớp chắn BR và lớp kim loại thứ nhất M1 có thể được tạo ra thông qua một công đoạn. Theo một phương án làm ví dụ, khi lớp kim loại thứ nhất M1 được tạo ra thông qua việc phun bằng cách sử dụng titan làm kim loại thứ nhất, việc lắng đọng có thể được thực hiện bằng cách đặt nguồn điện nằm trong khoảng từ 10% đến 50% so với nguồn điện tham chiếu khi lớp titan thông thường được tạo ra, chẳng hạn. Trong trường hợp này, lớp chắn BR có thể được bố trí là sự oxy hóa của lớp kim loại thứ nhất M1 xảy ra tại phần tiếp xúc trực tiếp với lớp cách điện hữu cơ O-INS.

Theo một phương án làm ví dụ của sáng chế, lớp chắn BR và lớp kim loại thứ nhất M1 có thể có độ dày trong vùng cụ thể. Theo một phương án làm ví dụ,

lớp chắn BR có thể có độ dày nằm trong khoảng từ 10 Å đến 200 Å, chẳng hạn. Khi độ dày của lớp chắn BR được tạo ra nhỏ hơn khoảng 10 Å, lượng oxy của kim loại thứ nhất oxit trong lớp chắn BR có thể được giảm xuống, và khó để lớp chắn BR dùng làm bộ hãm ăn mòn. Thực sự, khi độ dày của lớp chắn BR là 80 Å và kim loại thứ nhất là titan, lượng titan của titan oxit trong lớp chắn BR là 83,0 at% và lượng oxy trong titan oxit trong lớp chắn BR là 17,0 at%. Do đó, lớp chắn BR không đủ dùng làm bộ hãm ăn mòn. Khi độ dày của lớp chắn BR là 130 Å và kim loại thứ nhất là titan, lượng titan của titan oxit trong lớp chắn BR là 65,6 at% và lượng oxy trong titan oxit trong lớp chắn BR là 34,4 at%. Do đó, lớp chắn BR dùng làm bộ hãm ăn mòn.

Sau công đoạn nêu trên, lớp kim loại thứ hai M2 và lớp kim loại thứ ba M3 được bố trí tuần tự trên lớp kim loại thứ nhất M1. Lớp kim loại thứ hai M2 cũng có thể được tạo ra thông qua lắng đọng pha hơi hóa học, lắng đọng lớp nguyên tử, lắng đọng pha hơi vật lý, tạo khoảng cách, hoặc tương tự, chẳng hạn.

Tiếp theo lớp kim loại thứ nhất đến thứ ba M1, M2, và M3 được tạo ra, nhờ đó tạo thành đường dẫn WR. Lớp kim loại thứ nhất đến thứ ba M1, M2, và M3 có thể được tạo ra thông qua việc quang khắc sử dụng màn chắn, chẳng hạn. Trong trường hợp này, lớp chắn BR dùng làm bộ hãm ăn mòn trên lớp cách điện hữu cơ O-INS khi lớp kim loại thứ nhất đến thứ ba M1, M2, và M3 được tạo ra. Theo đó, lớp kim loại thứ nhất đến thứ ba M1, M2, và M3 có thể được tạo ra hiệu quả, và có thể ngăn chặn các phần thừa của lớp kim loại thứ nhất M1 không bị phát sinh do sự ăn mòn không đủ của lớp kim loại thứ nhất M1. Ngoài ra, ăn mòn quá mức lớp cách điện hữu cơ O-INS lên đến phần bên trên của nó không được mong muốn.

Theo một phương án làm ví dụ của sáng chế, lớp cách điện bổ sung có thể được bố trí thêm nữa trên đường dẫn WR, khi cần thiết. Theo phương án làm ví dụ được mô tả ở trên, kết cấu đường dẫn có một lớp cách điện vô cơ I-INS và

một lớp cách điện hữu cơ O-INS được bộc lộ, nhưng sáng chế không bị giới hạn ở đó. Kết cấu đường dẫn theo phương án làm ví dụ của sáng chế bao gồm không những kết cấu đường dẫn có một lớp cách điện hữu cơ O-INS mà còn kết cấu đường dẫn có ba hoặc nhiều hơn ba lớp cách điện ít nhất một trong số chúng là lớp cách điện hữu cơ O-INS.

Tức là, khi các lớp cách điện được bố trí trên lớp nền SUB, ít nhất một trong số các lớp cách điện có thể được bố trí là lớp cách điện hữu cơ O-INS, và đường dẫn WR có thể được bố trí trên ít nhất một trong số các lớp cách điện. Trong trường hợp này, lớp chắn BR có thể được bố trí chỉ ở giữa lớp cách điện hữu cơ O-INS và đường dẫn WR.

Fig.3 là hình vẽ mặt cắt minh họa kết cấu đường dẫn theo một phương án làm ví dụ của sáng chế. Kết cấu đường dẫn khi hai đường dẫn khác nhau WR1 và WR2 được nối điện với nhau được minh họa trên Fig.3.

Trên Fig.3, khi các đường dẫn được tạo ra, các đường dẫn WR có thể bao gồm đường dẫn thứ nhất WR1 và đường dẫn thứ hai WR2. Mặc dù không được thể hiện trong hình vẽ, đường dẫn thứ nhất WR1 và đường dẫn thứ hai WR2 có thể giao cắt với nhau trong hình chiếu bằng.

Đường dẫn thứ nhất WR1 được bố trí trên lớp nền SUB. Lớp cách điện vô cơ I-INS có thể được đặt giữa đường dẫn thứ nhất WR1 và lớp nền SUB. Lớp cách điện vô cơ I-INS có thể được tạo ra bằng cách lắng đọng vật liệu cách điện vô cơ trên lớp nền SUB.

Đường dẫn thứ nhất WR1 có thể được bố trí trên lớp cách điện vô cơ I-INS thông qua lắng đọng pha hơi hóa học, lắng đọng lớp nguyên tử, lắng đọng pha hơi vật lý, tạo khoảng cách, hoặc tương tự, chẳng hạn. Đường dẫn thứ nhất WR1 có thể được tạo ra trong lớp ba bao gồm các lớp kim loại thứ nhất đến thứ ba M1, M2, và M3. Tuy nhiên, sáng chế không bị giới hạn ở đó, và đường dẫn thứ nhất WR1 có thể được bố trí trong một lớp, lớp kép, hoặc lớp bốn hoặc lớp

cao hơn, khi cần thiết.

Lớp cách điện hữu cơ O-INS được bố trí trên đường dẫn thứ nhất WR1. Lớp cách điện hữu cơ O-INS có thể được tạo ra bằng cách phủ, lắng đọng, hoặc trong vật liệu cách điện hữu cơ trên lớp cách điện vô cơ I-INS, chẳng hạn.

Lỗ tiếp xúc CH để hở một phần của bề mặt bên trên của đường dẫn thứ nhất WR1 qua đó được xác định trong lớp cách điện hữu cơ O-INS. Theo một phương án làm ví dụ của sáng chế, bề mặt bên trên của lớp kim loại thứ ba M3 của đường dẫn thứ nhất WR1 có thể để hở một phần thông qua lỗ tiếp xúc CH.

Lớp cách điện hữu cơ O-INS có thể được phủ hoặc được in trong khu vực trừ một phần tương ứng với lỗ tiếp xúc CH. Theo phương án thay thế làm ví dụ, lớp cách điện hữu cơ O-INS có thể được bố trí trên toàn bộ bề mặt của lớp cách điện vô cơ I-INS và sau đó được tạo ra thông qua việc quang khắc sử dụng màn chắn, nhờ đó xác định lỗ tiếp xúc CH. Phần cuối của lớp cách điện hữu cơ O-INS có vách bên WL trong khu vực mà lỗ tiếp xúc CH được xác định.

Tiếp theo, lớp chắn BR và đường dẫn thứ hai WR2 được bố trí trên lớp cách điện hữu cơ O-INS. Ở đây, đường dẫn thứ hai WR2 có thể bao gồm các lớp kim loại thứ nhất đến thứ ba M1, M2, và M3. Tuy nhiên, sáng chế không bị giới hạn ở đó, và đường dẫn thứ hai WR1 có thể được tạo ra trong một lớp, lớp kép, hoặc lớp bốn hoặc lớp cao hơn, khi cần thiết.

Theo một phương án làm ví dụ của sáng chế, đường dẫn thứ hai WR2 có thể được bố trí là kim loại khác với đường dẫn thứ nhất WR1. Theo một phương án làm ví dụ của sáng chế, lớp kim loại thứ nhất đến thứ ba M1, M2, và M3 của mỗi trong số đường dẫn thứ nhất WR1 và đường dẫn thứ hai WR2 có thể được bố trí độc lập là các kim loại khác nhau, tương ứng, chẳng hạn.

Lớp chắn BR và lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 có thể được tạo ra sử dụng một công đoạn. Theo một phương án làm ví dụ, lớp chắn BR và lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 có thể được bố trí

trên lớp cách điện hữu cơ O-INS thông qua một công đoạn như lắng đọng pha hơi hóa học, lắng đọng lớp nguyên tử, lắng đọng pha hơi vật lý, hoặc tạo khoảng cách.

Khi lớp chắn BR và lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 được tạo ra thông qua lắng đọng pha hơi vật lý như việc phun, điều kiện trong đó kim loại thứ nhất có thể bị oxy hóa đủ có thể được duy trì. Theo một phương án làm ví dụ của sáng chế, điều kiện lắng đọng của kim loại thứ nhất của đường dẫn thứ hai WR2 được thay đổi sao cho, khi kim loại thứ nhất được lắng đọng trên lớp cách điện hữu cơ O-INS, lớp này được bố trí trên lớp cách điện hữu cơ O-INS làm kim loại thứ nhất bị oxy hóa. Do đó, lớp chắn BR và lớp kim loại thứ nhất M1 có thể được tạo ra thông qua một công đoạn. Thông qua công đoạn này, lớp chắn BR chỉ được tạo ra giữa lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 và lớp cách điện hữu cơ O-INS, và không được tạo ra trong vùng mà lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 không tiếp xúc với lớp cách điện hữu cơ O-INS. Trên Fig.3, lớp chắn BR được bố trí trên bề mặt bên trên của lớp cách điện hữu cơ O-INS và vách bên WL của lỗ tiếp xúc CH, tại đó lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 tiếp xúc với lớp cách điện hữu cơ O-INS. Tuy nhiên, lớp chắn BR không được bố trí giữa lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 và lớp kim loại thứ ba M3 của đường dẫn thứ nhất WR1.

Lớp kim loại thứ nhất đến thứ ba M1 đến M3 của đường dẫn thứ hai WR2 được tạo ra thông qua quang khắc hoặc tương tự, nhờ đó cuối cùng tạo thành đường dẫn thứ hai WR2.

Theo phương án làm ví dụ được minh họa, đường dẫn thứ hai WR2 và đường dẫn thứ nhất WR1 tiếp xúc trực tiếp với nhau. Theo cách khác, đường dẫn thứ hai WR2 và đường dẫn thứ nhất WR1 tiếp xúc trực tiếp với nhau thông qua lớp kim loại thứ nhất M1 của đường dẫn thứ hai WR2 và lớp kim loại thứ ba M3

của đường dẫn thứ nhất WR1. Theo đó, đường dẫn thứ nhất WR1 và đường dẫn thứ hai WR2 được nối điện/vật lý với nhau. Khi đường dẫn thứ nhất WR1 và đường dẫn thứ hai WR2 được nối trực tiếp với nhau, điện trở của phần nối giữa hai đường dẫn WR1 và WR2 rất nhỏ.

Kết cấu đường dẫn theo phương án làm ví dụ của sáng chế có thể được sử dụng trong các thiết bị điện tử khác nhau, cụ thể, thiết bị hiển thị. Thiết bị hiển thị bao gồm các điểm ảnh và phần đường dẫn được nối với các điểm ảnh, và ít nhất một phần của phần đường dẫn có thể có kết cấu đường dẫn được mô tả ở trên. Sau đây, phương án làm ví dụ trong đó kết cấu đường dẫn được mô tả ở trên được sử dụng trong thiết bị hiển thị sẽ được mô tả.

Fig.4A là hình vẽ phối cảnh minh họa thiết bị hiển thị theo một phương án làm ví dụ của sáng chế. Fig.4B là hình chiếu bằng minh họa thiết bị hiển thị trên Fig.4A.

Trên Fig.4A và Fig.4B, ít nhất một phần của thiết bị hiển thị theo sáng chế có thể có tính dẻo, và thiết bị hiển thị có thể được gập ở một phần có tính dẻo. Tức là, thiết bị hiển thị có thể bao gồm khu vực uốn cong BA có tính dẻo và được uốn cong theo một hướng, và vùng phẳng (FA) được bố trí ở một phía của khu vực uốn cong BA và là phẳng không được gập. Vùng phẳng FA có thể có hoặc không có tính dẻo.

Theo một phương án làm ví dụ của sáng chế, trường hợp trong đó khu vực uốn cong BA được bố trí trong vùng phụ trợ ADA được minh họa theo một ví dụ. Theo phương án làm ví dụ của sáng chế, vùng phẳng thứ nhất FA1 và vùng phẳng thứ hai FA2 có thể được bố trí, được đặt cách xa nhau với khu vực uốn cong BA được đặt ở giữa, và vùng phẳng thứ nhất FA1 có thể bao gồm khu vực hiển thị DA. Theo một phương án làm ví dụ của sáng chế, khu vực uốn cong BA có thể được đặt cách xa khỏi khu vực hiển thị DA.

Trong khu vực uốn cong BA, khi đường dẫn mà theo đó thiết bị hiển thị

được gấp được gọi là đường dẫn gấp, đường dẫn gấp được tạo ra trong khu vực uốn cong BA. Ở đây, thuật ngữ "được gấp" không có nghĩa là hình dạng cố định nhưng có nghĩa là hình dạng biến dạng thành hình dạng khác từ hình dạng ban đầu, và bao gồm hình dạng được gấp, dạng cong, hoặc dạng cuộn giống như một cuộn dọc theo một hoặc nhiều đường dẫn cụ thể, nghĩa là, một hoặc nhiều đường dẫn gấp. Do đó, theo một phương án làm ví dụ của sáng chế, trạng thái trong đó thiết bị hiển thị được gấp sao cho các bề mặt của hai vùng phẳng FA1 và FA2 được đặt song song với nhau và được gấp đối nhau được minh họa. Tuy nhiên, sáng chế không bị giới hạn ở đó, và thiết bị hiển thị có thể được gấp sao cho các bề mặt của hai vùng phẳng FA1 và FA2 xác định góc định trước (ví dụ, góc nhọn, góc vuông, hoặc góc tù) với khu vực uốn cong BA được đặt ở giữa.

Theo một phương án làm ví dụ của sáng chế, vùng phụ trợ ADA có thể được uốn cong dọc theo đường dẫn gấp trong công đoạn tiếp theo. Trong trường hợp này, khi vùng phụ trợ ADA được uốn cong, độ rộng của mặt vát có thể được giảm xuống.

Thiết bị hiển thị theo phương án làm ví dụ của sáng chế bao gồm lớp nền SUB, các điểm ảnh PXL được bố trí trên lớp nền, và phần đường dẫn LP được nối với các điểm ảnh PXL.

Lớp nền SUB bao gồm khu vực hiển thị DA và khu vực không hiển thị NDA được bố trí ở một phía của khu vực hiển thị DA.

Lớp nền SUB có thể có dạng gần như tứ giác, cụ thể, hình chữ nhật. Theo một phương án làm ví dụ của sáng chế, lớp nền SUB có thể bao gồm cặp cạnh ngắn song song với nhau theo hướng thứ nhất DR1 và cặp cạnh dài song song với nhau theo hướng thứ hai DR2.

Tuy nhiên, hình dạng của lớp nền SUB không bị giới hạn ở đó, và lớp nền SUB có thể có các hình dạng khác nhau. Theo một phương án làm ví dụ, lớp nền SUB có thể được tạo ra trong các hình dạng khác nhau như hình đa giác dạng kín

bao gồm các cạnh thẳng, hình tròn, elip, v.v., bao gồm các cạnh cong, và bán nguyệt, nửa elip, v.v., bao gồm các cạnh thẳng và cong, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, khi lớp nền SUB có các cạnh thẳng, một vài trong số các góc của mỗi trong số các hình dạng có thể được tạo thành dạng cong. Theo một phương án làm ví dụ, khi lớp nền SUB có hình chữ nhật, một phần tại đó các cạnh thẳng liền kề giao nhau có thể được thay thế với đường cong có đường cong định trước, chẳng hạn. Tức là, phần đỉnh của hình chữ nhật có thể được tạo ra với cạnh cong có cả hai đầu liền kề tương ứng được nối với hai cạnh thẳng liền kề, cạnh cong có đường cong định trước. Đường cong này có thể được thiết lập khác nhau phụ thuộc vào các vị trí. Theo một phương án làm ví dụ, đường cong có thể được thay đổi phụ thuộc vào vị trí tại đó đường cong được bắt đầu, độ dài của đường cong, v.v., chẳng hạn.

Khu vực hiển thị DA là khu vực trong đó các điểm ảnh PXL được tạo ra để hiển thị hình ảnh. Khu vực hiển thị DA có thể được bố trí trong dạng tương ứng với dạng của lớp nền SUB. Theo một phương án làm ví dụ, dạng tương tự của lớp nền SUB, khu vực hiển thị DA có thể được tạo ra với các dạng khác nhau như hình đa giác dạng kín bao gồm các cạnh thẳng, hình tròn, elip, v.v., bao gồm các cạnh cong, và bán nguyệt, nửa elip, v.v., bao gồm các cạnh thẳng và cong, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, khi khu vực hiển thị DA có các cạnh thẳng, ít nhất một vài trong số các góc của mỗi trong số các hình dạng có thể được tạo ra trong đường cong.

Các điểm ảnh PXL được bố trí trên khu vực hiển thị DA của lớp nền SUB. Mỗi trong số các điểm ảnh PXL là đơn vị tối thiểu để hiển thị hình ảnh, và có thể được bố trí trong dạng số nhiều. Các điểm ảnh PXL có thể phát ánh sáng trắng và/hoặc ánh sáng màu. Mỗi điểm ảnh PXL có thể phát sáng một trong số màu đỏ, xanh lục, và xanh lam, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ, mỗi điểm ảnh PXL có thể phát ánh sáng màu như màu lục lam, đỏ

tươi, hoặc vàng, chẳng hạn.

Mỗi trong số các điểm ảnh PXL có thể là thiết bị phát quang bao gồm lớp phát xạ hữu cơ, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ, mỗi trong số các điểm ảnh PXL có thể được bố trí trong các dạng khác nhau như thiết bị tinh thể lỏng, thiết bị điện di, và thiết bị điện tử không trệch ra khỏi tinh thần và phạm vi bảo hộ của sáng chế, chẳng hạn.

Fig.5A là sơ đồ mạch tương đương minh họa trường hợp trong đó một điểm ảnh PXL là thiết bị phát quang theo một phương án làm ví dụ của sáng chế. Fig.5B là hình chiếu bằng minh họa điểm ảnh được thể hiện trên Fig.5A. Fig.5C là hình vẽ mặt cắt theo đường II-II' trên Fig.5B.

Trước hết trên Fig.5A, mỗi điểm ảnh PXL bao gồm tranzito màng mỏng (“TFT”) được nối với đường dẫn tương ứng trong phần đường dẫn, và thiết bị phát quang EL được nối với TFT, và tụ điện Cst.

TFT có thể bao gồm TFT thứ hai TR2 để điều khiển thiết bị phát quang EL và TFT thứ nhất TR1 chuyển sang TFT thứ hai TR2. Theo một phương án làm ví dụ của sáng chế, trường hợp trong đó một điểm ảnh PXL bao gồm hai TFT TR1 và TR2 được minh họa. Tuy nhiên, sáng chế không bị giới hạn ở đó, và một TFT và một tụ điện được bố trí trong một điểm ảnh PXL, hoặc ba hoặc nhiều hơn ba TFT và hai hoặc nhiều hơn hai tụ điện có thể được bố trí trong một điểm ảnh PXL. Theo một phương án làm ví dụ, một điểm ảnh có thể bao gồm bảy TFT, thiết bị phát quang, và tụ trữ năng lượng, chẳng hạn.

TFT thứ nhất TR1 bao gồm cực cổng, cực nguồn, và cực máng. Trong TFT thứ nhất TR1, cực cổng được nối với đường quét SCL, và cực nguồn được nối với đường dữ liệu DL. Cực máng này được nối với cực cổng của TFT thứ hai TR2. TFT thứ nhất TR1 truyền tín hiệu dữ liệu được áp dụng vào đường dữ liệu DL đến TFT thứ hai TR2 theo tín hiệu quét được áp dụng vào đường quét SCL.

TFT thứ hai TR2 bao gồm cực cổng, cực nguồn, và cực máng. Trong TFT

thứ hai TR2, cực cổng được nối với TFT thứ nhất TR1, và cực nguồn được nối với đường điện thứ nhất PL. Cực máng được nối với thiết bị phát quang EL.

Thiết bị phát quang EL bao gồm lớp phát xạ, và cực thứ nhất và thứ hai đối diện nhau với lớp phát xạ được đặt ở giữa. Cực thứ nhất được nối với cực máng của TFT thứ hai TR2. Đường điện thứ hai ELVSS được nối với cực thứ hai của thiết bị phát quang EL để đặt điện áp chung được áp dụng qua đó. Lớp phát xạ này phát sáng hoặc không phát sáng theo tín hiệu đầu ra của TFT thứ hai TR2, nhờ đó hiển thị hình ảnh. Ở đây, ánh sáng được phát ra từ lớp phát xạ có thể được thay đổi phụ thuộc vào các vật liệu của lớp phát xạ, và là ánh sáng màu hoặc ánh sáng trắng, chẳng hạn.

Tụ điện Cst được nối giữa cực cổng và cực nguồn của TFT thứ hai TR2, và nạp và duy trì đầu vào tín hiệu dữ liệu đến cực cổng của TFT thứ hai TR2.

Trên Fig.5A đến Fig.5C, điểm ảnh PXL theo phương án làm ví dụ của sáng chế sẽ được mô tả theo kết cấu chồng.

Điểm ảnh PXL được bố trí trên lớp nền SUB.

Lớp nền SUB có thể bao gồm vật liệu cách điện như thủy tinh hoặc nhựa. Ngoài ra, lớp nền SUB có thể bao gồm vật liệu có tính dẻo có thể uốn cong được hoặc gập được. Lớp nền SUB có thể có kết cấu một lớp hoặc đa lớp.

Lớp đệm BF được bố trí trên lớp nền SUB. Lớp đệm BF ngăn chặn các tạp chất không bị khuếch tán vào các tranzito chuyển mạch và dẫn động. Lớp đệm BF có thể được bố trí là một lớp, nhưng được bố trí là đa lớp bao gồm ít nhất hai lớp.

Lớp đệm BF có thể là lớp cách điện vô cơ bao gồm vật liệu vô cơ. Theo một phương án làm ví dụ, lớp đệm BF có thể bao gồm silicon nitrat, silicon oxit, silicon oxynitrat, v.v., chẳng hạn. Khi lớp đệm BF được bố trí là đa lớp, các lớp trong số nhiều lớp có thể bao gồm các vật liệu giống hoặc khác nhau. Lớp đệm BF có thể bị bỏ qua theo vật liệu và các điều kiện xử lý.

Các bộ phận hoạt tính ACT được bố trí trên lớp đệm BF. Các bộ phận hoạt tính ACT bao gồm vật liệu bán dẫn. Mỗi trong số các bộ phận hoạt động có thể bao gồm vùng nguồn, vùng máng, và vùng kênh được bố trí giữa vùng nguồn và vùng máng. Theo một phương án làm ví dụ, bộ phận hoạt tính ACT có thể là mẫu bán dẫn bao gồm poly-silicon, silicon vô định hình, chất bán dẫn oxit, v.v. Vùng kênh là mẫu bán dẫn không được pha tạp với các tạp chất, và có thể là chất bán dẫn thuần. Vùng nguồn và vùng máng là các mẫu bán dẫn pha tạp với các tạp chất. Các tạp chất này có thể bao gồm các tạp chất như tạp chất loại n, tạp chất loại p, và các kim loại khác.

Lớp cách điện thứ nhất INS1 che các bộ phận hoạt tính ACT có thể được bố trí trên lớp nền SUB và các bộ phận hoạt động ACT. Lớp cách điện thứ nhất INS1 có thể cách điện bộ phận hoạt tính ACT khỏi cực cổng GE.

Đường quét SCL kéo dài theo một hướng, các cực cổng GE, và cực tụ điện thứ nhất C1 của tụ điện Cst có thể được bố trí trên lớp cách điện thứ nhất INS1.

Lớp cách điện thứ hai INS2 và lớp cách điện thứ ba INS3 có thể được bố trí trên lớp cách điện thứ nhất INS1, đường quét SCL, các cực cổng GE, và cực tụ điện thứ nhất C1. Các phần của lớp cách điện thứ hai INS2 và lớp cách điện thứ ba INS3 có thể bị loại bỏ, để hở các vùng nguồn và vùng máng của các bộ phận hoạt tính ACT qua đó.

Đường dữ liệu DL giao cắt đường quét SCL được cách điện khỏi đường quét SCL, đường nguồn điện PL được bố trí được đặt cách xa khỏi đường dữ liệu DL, cực tụ điện thứ hai C2 của tụ điện Cst, và cực nguồn và cực máng SE và DE có thể được bố trí trên lớp cách điện thứ hai INS2.

Các cực nguồn và cực máng SE và DE có thể được cách điện khỏi các cực cổng GE với lớp cách điện thứ hai INS2. Ngoài ra, các cực nguồn và cực máng SE và DE có thể được nối với các vùng nguồn và vùng máng, tương ứng.

Tụ điện Cst có thể bao gồm cực tụ điện thứ nhất C1 và cực tụ điện thứ hai C2. Cực tụ điện thứ nhất C1 có thể có cùng vật liệu với đường quét SCL và cực cổng GE, và được bố trí trong cùng lớp với đường quét SCL và cực cổng GE.

Cực tụ điện thứ hai C2 có thể có cùng vật liệu với đường dữ liệu DL, đường nguồn điện PL, và các cực nguồn và cực máng SE và DE, và được bố trí trên đường dữ liệu cùng vật liệu DL, đường nguồn điện PL, và các cực nguồn và cực máng SE và DE.

Lớp thụ động PSV và lớp cách điện thứ tư INS4 có thể được bố trí trên lớp nền mà TFT thứ nhất TR1, TFT thứ hai TR2, và tụ điện Cst được bố trí trên đó. Lỗ tiếp xúc để hở một phần của cực máng DE của TFT thứ hai TR2 qua đó có thể được xác định trong lớp thụ động PSV và lớp cách điện thứ tư INS4. Lớp thụ động PSV có thể bị bỏ qua theo một số phương án làm ví dụ.

Lớp cách điện thứ năm INS5 có thể được bố trí trên lớp cách điện thứ tư INS4. Đường nối CNP được nối với cực máng DE của TFT thứ hai TR2 thông qua lỗ tiếp xúc của lớp cách điện thứ tư INS4 có thể được bố trí trong lớp cách điện thứ năm INS5. Theo một phương án làm ví dụ của sáng chế, lớp cách điện thứ năm INS5 và đường nối CNP có thể bị bỏ qua, khi cần thiết.

Thiết bị phát quang EL được nối với đường nối CNP.

Theo phương án làm ví dụ được minh họa, trường hợp trong đó cả hai TFT thứ nhất TR1 và TFT thứ hai TR2 là các TFT có kết cấu cổng bên trên được mô tả theo một ví dụ, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ, ít nhất một trong số TFT thứ nhất TR1 và TFT thứ hai TR2 có thể là TFT có kết cấu cổng bên dưới, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, được minh họa là hai TFT và một tụ điện được bố trí, nhưng sáng chế không bị giới hạn ở đó. Theo các phương án làm ví dụ khác, rõ ràng là các TFT và các tụ điện, mà số lượng của nó khác với số lượng hai TFT và một tụ điện, có thể được bố trí.

Cực thứ nhất EL1 có thể được bố trí trên lớp cách điện thứ năm INS5. Cực thứ nhất EL1 được nối với đường nối CNP thông qua lỗ thông truyền qua lớp cách điện thứ năm INS5, và được nối với cực máng DE thông qua lỗ tiếp xúc truyền qua lớp cách điện thứ tư INS4 và lớp thụ động PSV. Do đó, cực thứ nhất EL1 được nối với TFT. Ở đây, cực thứ nhất EL1 có thể được sử dụng làm một trong số anốt và catốt theo một số phương án làm ví dụ.

Theo một phương án làm ví dụ, cực thứ nhất EL1 có thể bao gồm lớp kim loại như Ag, Mg, Al, Pt, Au, Ni, Nd, Ir, Cr, hoặc bất kỳ hợp kim nào của chúng và/hoặc indi thiếc oxit ("ITO"), indi kẽm oxit ("IZO"), kẽm oxit (ZnO), indi thiếc kẽm oxit ("ITZO"), v.v.

Theo một phương án làm ví dụ của sáng chế, cực thứ nhất EL1 có thể bao gồm một loại kim loại. Tuy nhiên, sáng chế không bị giới hạn ở đó, và cực thứ nhất EL1 có thể bao gồm hợp kim của hai hoặc nhiều hơn hai loại kim loại, ví dụ, Ag và Mg.

Khi hình ảnh được đặt theo hướng bên dưới của lớp nền SUB, cực thứ nhất EL1 có thể được bố trí là lớp dẫn điện trong suốt. Khi hình ảnh được bố trí theo hướng bên trên của lớp nền SUB, cực thứ nhất EL1 có thể được bố trí là lớp phản xạ kim loại và/hoặc lớp dẫn điện trong suốt.

Lớp xác định điểm ảnh PDL xác định khu vực điểm ảnh tương ứng với mỗi điểm ảnh PXL có thể được bố trí trên lớp nền SUB mà cực thứ nhất EL1 và tương tự được bố trí trên đó. Theo một phương án làm ví dụ, lớp xác định điểm ảnh PDL có thể là lớp cách điện hữu cơ bao gồm vật liệu hữu cơ, chẳng hạn. Theo một phương án làm ví dụ, vật liệu hữu cơ có thể bao gồm ít nhất một trong số các vật liệu cách điện hữu cơ như hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc polyorganosiloxan, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, hoặc hợp chất

gốc polyphenylen sulfua.

Lớp xác định điểm ảnh PDL để hở bề mặt bên trên của cực thứ nhất EL1 và nhô ra từ lớp nền SUB theo chu vi của điểm ảnh PXL.

Lớp phát xạ hữu cơ OL có thể bao gồm vật liệu hạ phân tử hoặc vật liệu phân tử cao. Theo một phương án làm ví dụ, vật liệu hạ phân tử có thể bao gồm ít nhất một trong số đồng phtalocyanin (CuPc), N,N'-Di(naphtalen-1-yl)-N,N'-diphenyl-benzidin ("NPB"), tris-8-hydroxyquinolin nhôm (Alq₃), và tương tự, chẳng hạn. Các vật liệu này có thể được tạo ra thông qua việc lắng đọng chân không. Theo một phương án làm ví dụ, vật liệu phân tử cao có thể bao gồm ít nhất một trong số các vật liệu gốc poly(3,4-etylendioxythiophen ("PEDOT")-, poly(phenylen-vinylen) ("PPV")-, poly(flo) , chẳng hạn.

Lớp phát xạ hữu cơ OL có thể được bố trí là một lớp, nhưng có thể được bố trí là đa lớp có các chức năng khác nhau. Khi lớp phát xạ hữu cơ OL được bố trí là đa lớp, lớp phát xạ hữu cơ OL có thể có kết cấu trong đó lớp phun lỗ trống, lớp truyền dẫn lỗ trống, lớp phát xạ, lớp truyền dẫn điện tử, lớp phun điện tử, và tương tự được chồng trong kết cấu đơn hoặc phức. Theo một phương án làm ví dụ, lớp phát xạ hữu cơ OL có thể được tạo ra thông qua việc bay hơi, in màn hình, in phun, tạo ảnh, ảnh hóa cảm biến nhiệt (laser induced thermal imaging - LITI), hoặc tương tự, chẳng hạn.

Lớp phát xạ hữu cơ OL không nhất thiết bị giới hạn ở đó, và rõ ràng là lớp phát xạ hữu cơ OL có thể có các kết cấu khác nhau. Ngoài ra, ít nhất một phần trong số lớp phát xạ hữu cơ OL có thể là duy nhất thông qua các cực thứ nhất EL1, hoặc được bố trí riêng biệt để tương ứng với các cực thứ nhất EL1.

Cực thứ hai EL2 được bố trí trên lớp phát xạ hữu cơ OL. Cực thứ hai EL2 có thể được tạo ra cho mọi điểm ảnh PXL, nhưng được bố trí để che phần lớn khu vực hiển thị DA. Cực thứ hai EL2 có thể được chia sẻ bởi các điểm ảnh.

Theo một số phương án làm ví dụ, cực thứ hai EL2 có thể được sử dụng

làm một trong số anôt và catôt. Khi cực thứ nhất EL1 là anôt, cực thứ hai EL2 có thể được sử dụng làm catôt, chẳng hạn. Khi cực thứ nhất EL1 là catôt, cực thứ hai EL2 có thể được sử dụng làm anôt, chẳng hạn.

Theo một phương án làm ví dụ, cực thứ hai EL2 có thể bao gồm lớp kim loại như Ag, Mg, Al, Pt, Pd, Au, Ni, Nd, Ir, Cr, hoặc bất kỳ hợp kim nào của chúng và/hoặc lớp dẫn điện trong suốt như ITO, IZO, kẽm oxit (ZnO), hoặc ITZO. Theo một phương án làm ví dụ của sáng chế, cực thứ hai EL2 có thể được bố trí là đa lớp của hai hoặc nhiều hơn hai lớp bao gồm màng mỏng kim loại. Theo một phương án làm ví dụ, cực thứ hai EL2 có thể được bố trí là lớp ba của ITO/Ag/ITO.

Khi hình ảnh được bố trí theo hướng bên dưới của lớp nền SUB, cực thứ hai EL2 có thể được bố trí là lớp phản xạ kim loại và/hoặc lớp dẫn điện trong suốt. Khi hình ảnh được bố trí theo hướng bên trên của lớp nền SUB, cực thứ hai EL2 có thể được bố trí là lớp dẫn điện trong suốt.

Lớp bao SL được bố trí trên cực thứ hai EL2. Lớp bao SL có thể được bố trí là một lớp, nhưng được bố trí là đa lớp. Theo một phương án làm ví dụ của sáng chế, lớp bao SL có thể bao gồm lớp bao thứ nhất đến thứ ba SL1 đến SL3. Lớp bao thứ nhất đến thứ ba SL1 đến SL3 có thể bao gồm vật liệu hữu cơ và/hoặc vật liệu vô cơ. Lớp bao thứ ba SL3 được bố trí ở phần ngoài cùng có thể bao gồm vật liệu vô cơ.

Theo một phương án làm ví dụ của sáng chế, lớp bao thứ nhất SL1 có thể bao gồm vật liệu vô cơ, lớp bao thứ hai SL2 có thể bao gồm vật liệu hữu cơ hoặc vật liệu vô cơ, và lớp bao thứ ba SL3 có thể bao gồm vật liệu vô cơ. So với vật liệu hữu cơ, độ ẩm hoặc ít oxy thâm nhập vào trong vật liệu vô cơ, nhưng vật liệu vô cơ yếu đối với các vết nứt do tính đàn hồi nhỏ hoặc tính dẻo của nó. Lớp bao thứ nhất SL1 và lớp bao thứ ba SL3 bao gồm vật liệu vô cơ, và lớp bao thứ hai SL2 bao gồm vật liệu hữu cơ, để việc lan truyền các vết nứt có thể được ngăn

chặn. Ở đây, khi lớp bao thứ hai SL2 bao gồm vật liệu hữu cơ, lớp bao thứ hai SL2 có thể được che hoàn toàn với lớp bao thứ ba SL3 sao cho phần cuối của lớp bao thứ hai SL2 không bị hở ra ngoài.

Theo một phương án làm ví dụ, vật liệu hữu cơ có thể bao gồm ít nhất một trong số các vật liệu cách điện hữu cơ như hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc polyorganosiloxan, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, hoặc hợp chất gốc polyphenylen sulfua. Vật liệu vô cơ có thể bao gồm polysiloxan, silicon nitrat, silicon oxit, silicon oxynitrat, v.v. Khi lớp bao thứ hai SL2 bao gồm vật liệu vô cơ thay cho vật liệu hữu cơ, vật liệu vô cơ có thể bao gồm các vật liệu cách điện gốc silicon khác nhau, ví dụ, hexametyldisiloxan (“HMDSO”), octametylcyclotetrasiloxan (“OMCTSO”), tetrametyldisiloxan (“TMDSO”), tetraetyleorthosilicat (“TEOS”), và tương tự. Theo một phương án làm ví dụ của sáng chế, lớp phát xạ hữu cơ OL tạo thành thiết bị phát quang có thể dễ bị hư hại do độ ẩm hoặc oxy từ bên ngoài. Lớp bao SL bảo vệ lớp phát xạ hữu cơ OL bằng cách che lớp phát xạ hữu cơ OL. Lớp bao SL che khu vực hiển thị DA, và có thể kéo dài đến bên ngoài của khu vực hiển thị DA.

Tham chiếu ngược đến Fig.4A và Fig.4B, khu vực không hiển thị NDA là khu vực trong đó các điểm ảnh PXL không được bố trí, và bất kỳ hình ảnh nào không được hiển thị trong khu vực không hiển thị NDA.

Khu vực không hiển thị NDA có thể còn bao gồm vùng phụ trợ ADA nhô ra từ một phần của nó. Vùng phụ trợ ADA có thể nhô ra từ các phía tạo thành khu vực không hiển thị NDA. Theo một phương án làm ví dụ của sáng chế, trường hợp trong đó vùng phụ trợ ADA nhô ra từ một phía tương ứng với các cạnh ngắn của lớp nền SUB được minh họa theo một ví dụ. Tuy nhiên, vùng phụ trợ ADA có thể nhô ra từ một trong số các cạnh dài của lớp nền SUB, hoặc được tạo ra

trong hình dạng nhô ra từ hai cạnh trong số bốn cạnh của lớp nền SUB. Theo một phương án làm ví dụ của sáng chế, bộ điều khiển dữ liệu có thể được bố trí hoặc được nối với vùng phụ trợ ADA. Tuy nhiên, sáng chế không bị giới hạn ở đó, và các thành phần khác nhau có thể được bố trí trong vùng phụ trợ ADA.

Khu vực không hiển thị NDA có thể bao gồm khu vực tín hiệu ra FTA được đặt giữa khu vực hiển thị DA và khu vực uốn cong BA, và theo đó, khu vực hiển thị DA, khu vực tín hiệu ra FTA, và khu vực uốn cong BA được bố trí tuần tự.

Khu vực tín hiệu ra FTA là một phần tại đó phần đường dẫn của khu vực hiển thị DA kéo dài đến khu vực uốn cong BA. Các đường dẫn kéo dài dọc theo hướng thứ nhất DR1 trong khu vực hiển thị DA được bố trí với dạng quạt trong đó khoảng cách giữa các đường dẫn được làm hẹp dần trong khu vực tín hiệu ra FTA.

Theo một phương án làm ví dụ của sáng chế, phần đường dẫn LP có thể bao gồm các kiểu đường dẫn khác nhau, và các kiểu đường dẫn của chúng không bị giới hạn. Theo một phương án làm ví dụ, phần đường dẫn LP cung cấp tín hiệu cho mỗi điểm ảnh PXL, và có thể bao gồm các đường quét, các đường dữ liệu, đường cấp điện, đường điện thứ hai, và tương tự, chẳng hạn. Phần đường dẫn LP có thể còn bao gồm các đường dẫn khác, khi cần thiết. Ít nhất một vài trong số các đường dẫn tạo thành phần đường dẫn LP có kết cấu đường dẫn theo phương án làm ví dụ được mô tả ở trên.

Theo một phương án làm ví dụ của sáng chế, trường hợp trong đó các đường dẫn trong phần đường dẫn LP là các đường dữ liệu DL được minh họa theo một ví dụ, nhưng điều này được đưa ra để thuận lợi cho mô tả.

Theo một phương án làm ví dụ của sáng chế, các đường dữ liệu DL có thể gần như kéo dài theo hướng thứ hai DR2 và được đặt cách xa nhau. Khi các đường dữ liệu DL kéo dài theo hướng thứ hai DR2, khoảng cách giữa các đường

dữ liệu DL liền kề có thể được làm hẹp dần hoặc được mở rộng. Theo một phương án làm ví dụ của sáng chế, khoảng cách giữa các đường dữ liệu DL liền kề nhau theo hướng thứ hai DR2 có thể bị hẹp dần trong khu vực tín hiệu ra FTA.

Các đường dữ liệu DL được nối với các điểm ảnh PXL và bộ điều khiển (không được thể hiện) được nối với các đường dữ liệu DL để điều khiển các điểm ảnh PXL có thể được cung cấp trong khu vực không hiển thị NDA.

Các đường dữ liệu DL có thể được cung cấp thông qua khu vực hiển thị DA và khu vực không hiển thị NDA. Cụ thể, các đường dữ liệu DL có thể kéo dài lên đến vùng phẳng thứ hai FA2 thông qua khu vực tín hiệu ra FTA trong khu vực không hiển thị NDA.

Các đường dữ liệu DL được nối với bộ điều khiển (không được thể hiện). Bộ điều khiển có thể được nối với đoạn cuối của phần đường dẫn LP. Bộ điều khiển cung cấp các tín hiệu cho mỗi điểm ảnh PXL thông qua các đường dữ liệu DL, và theo đó điều khiển dẫn động của mỗi điểm ảnh PXL.

Bộ điều khiển có thể bao gồm bộ điều khiển quét (không được thể hiện) cung cấp tín hiệu quét cho mỗi điểm ảnh PXL theo các đường quét SCL (tham chiếu đến Fig.5A và Fig.5B), bộ điều khiển dữ liệu (không được thể hiện) cung cấp tín hiệu dữ liệu đến mỗi điểm ảnh PXL theo các đường dữ liệu DL, bộ điều khiển định thời (không được thể hiện) điều khiển bộ điều khiển quét và bộ điều khiển dữ liệu, và tương tự.

Theo một phương án làm ví dụ của sáng chế, bộ điều khiển quét có thể được đặt trực tiếp (ví dụ, được gắn) trên lớp nền SUB. Khi bộ điều khiển quét được đặt trực tiếp (ví dụ, được gắn) trên lớp nền SUB, bộ điều khiển quét có thể được bố trí cùng với các điểm ảnh PXL trong công đoạn tạo ra các điểm ảnh PXL. Tuy nhiên, vị trí gắn và phương pháp tạo bộ điều khiển quét không bị giới hạn ở đó. Theo một phương án làm ví dụ, bộ điều khiển quét có thể được bố trí trên chip riêng biệt được bố trí trong dạng chip trên nhựa ("COG") trên lớp nền SUB,

chẳng hạn. Theo phương án thay thế làm ví dụ, bộ điều khiển quét có thể được bố trí (ví dụ, được gắn) trên bảng mạch in (“PCB”) được nối với lớp nền SUB thông qua phần tử nối.

Theo một phương án làm ví dụ của sáng chế, bộ điều khiển dữ liệu có thể được đặt trực tiếp (ví dụ, được gắn) trên lớp nền SUB. Tuy nhiên, sáng chế không bị giới hạn ở đó, và bộ điều khiển dữ liệu có thể được bố trí trên chip riêng biệt được nối với lớp nền SUB. Theo một phương án làm ví dụ của sáng chế, khi bộ điều khiển dữ liệu được bố trí trên chip riêng biệt được nối với lớp nền SUB, bộ điều khiển dữ liệu có thể được bố trí trong dạng COG hoặc chip trên nhựa, chẳng hạn. Theo phương án thay thế làm ví dụ, bộ điều khiển dữ liệu có thể được bố trí (ví dụ, được gắn) trên PCB được nối với lớp nền SUB thông qua phần tử nối. Theo một phương án làm ví dụ của sáng chế, bộ điều khiển dữ liệu có thể được bố trí ở dạng chip trên màng (“COF”) được nối với lớp nền SUB.

Fig.6 là hình vẽ mặt cắt theo đường I-I' trên Fig.4B. Một số điểm ảnh trong khu vực hiển thị DA và khu vực không hiển thị NDA được minh họa trên Fig.6. Fig.6 minh họa đồng thời thiết bị hiển thị theo phương án làm ví dụ của sáng chế, và một số thành phần được phóng to hoặc thu nhỏ để thuận lợi cho mô tả.

Thiết bị hiển thị theo phương án làm ví dụ của sáng chế có hình dạng trong đó một phần của thiết bị hiển thị được uốn cong như được thể hiện trên Fig.4A. Tuy nhiên, để thuận lợi cho mô tả, trạng thái trong đó thiết bị hiển thị không được uốn cong được minh họa trên Fig.6.

Sau đây, thiết bị hiển thị theo phương án làm ví dụ của sáng chế sẽ được mô tả chi tiết với tham chiếu đến Fig. 4A, 4B, 5A đến 5C, và 6. Các điểm ảnh PXL của khu vực hiển thị DA đã được mô tả ở trên, và do đó, khu vực không hiển thị NDA sẽ được mô tả chủ yếu. Trong mô tả về khu vực không hiển thị NDA, các nội dung đã được mô tả ở trên sẽ bị bỏ qua hoặc được mô tả ngắn gọn

để tránh thừa.

Theo một phương án làm ví dụ của sáng chế, phần đường dẫn LP có thể được bố trí trong khu vực không hiển thị NDA. Phần đường dẫn LP bao gồm các đường dữ liệu DL, và nối các điểm ảnh PXL với bộ điều khiển. Theo một phương án làm ví dụ của sáng chế, các đường dữ liệu DL có thể nối các điểm ảnh PXL với bộ điều khiển. Cuối cùng, các đường dữ liệu DL có thể gần như kéo dài theo hướng thứ hai DR2 từ các điểm ảnh PXL. Các đường dữ liệu DL có thể kéo dài lên đến đoạn cuối của vùng phụ trợ ADA theo hướng thứ hai DR2, và các điện cực tiếp xúc CTE có thể được bố trí ở đoạn cuối. Các điểm ảnh PXL có thể được nối với bộ điều khiển được bố trí ở dạng COF thông qua các điện cực tiếp xúc CTE được nối với các đường dẫn.

Khu vực không hiển thị NDA có khu vực uốn cong BA trong đó lớp nền SUB được uốn cong.

Các đường dữ liệu DL được bố trí thông qua khu vực uốn cong BA, và có thể bao gồm đường dữ liệu thứ nhất DL_a được bố trí giữa khu vực uốn cong BA và khu vực hiển thị DA, đường dữ liệu thứ hai DL_b được bố trí trong khu vực uốn cong BA, và đường dữ liệu thứ ba DL_c được bố trí ở phía sau so với khu vực uốn cong BA.

Lớp đệm BF được bố trí trên lớp nền SUB.

Các lớp cách điện thứ nhất đến thứ năm INS1 đến INS được bố trí tuần tự trên lớp đệm BF. Theo một phương án làm ví dụ, các lớp cách điện thứ nhất đến thứ ba INS1 đến INS3 có thể là các lớp cách điện vô cơ, và lớp cách điện thứ tư INS4 và lớp cách điện thứ năm INS5 có thể là các lớp cách điện hữu cơ, chẳng hạn.

Ở đây, khoảng hở thứ hai OPN2 được xác định trong các lớp cách điện được bố trí trong khu vực uốn cong BA. Khu vực uốn cong BA là khu vực trong đó lớp nền SUB được uốn cong. Tức là, các phần tương ứng với khu vực uốn

cong BA bị loại bỏ trong lớp đệm BF, lớp cách điện thứ nhất INS1, lớp cách điện thứ hai INS2, và lớp cách điện thứ ba INS3 để xác định khoảng hở thứ hai OPN2. Theo các phương án làm ví dụ khác, các phần tương ứng với khu vực uốn cong BA không thể bị loại bỏ trong một vài trong số lớp đệm BF, lớp cách điện thứ nhất INS1, lớp cách điện thứ hai INS2, và lớp cách điện thứ ba INS3. Theo một phương án làm ví dụ, phần tương ứng với khu vực uốn cong BA không thể bị loại bỏ trong lớp đệm BF, và các phần tương ứng với khu vực uốn cong BA bị loại bỏ trong các lớp cách điện khác, nghĩa là, lớp cách điện thứ nhất INS1, lớp cách điện thứ hai INS2, và lớp cách điện thứ ba INS3 để xác định khoảng hở thứ hai OPN2, chẳng hạn.

Khoảng hở thứ hai OPN2 tương ứng với khu vực uốn cong BA có thể được hiểu là khoảng hở thứ hai OPN2 chồng lấp với khu vực uốn cong BA. Diện tích của khoảng hở thứ hai OPN2 có thể rộng hơn diện tích của khu vực uốn cong BA. Theo một phương án làm ví dụ của sáng chế, được minh họa là độ rộng của khoảng hở thứ hai ONP2 rộng hơn độ rộng của khu vực uốn cong BA. Tuy nhiên, điều này được đưa ra để thuận lợi cho mô tả, và độ rộng của khoảng hở thứ hai ONP2 có thể bằng hoặc khác với độ rộng của khu vực uốn cong BA.

Theo một phương án làm ví dụ của sáng chế, được minh họa là khu vực uốn cong BA có mặt trong một phần mà tại đó lớp cách điện vô cơ bị loại bỏ. Tuy nhiên, điều này được đưa ra để thuận lợi cho mô tả, và khu vực uốn cong BA có thể tương ứng với phần mà tại đó lớp cách điện vô cơ bị loại bỏ. Theo các phương án làm ví dụ, khu vực uốn cong BA gần như tương ứng với phần mà tại đó lớp cách điện vô cơ bị loại bỏ, nhưng có thể bằng, rộng hơn, hoặc hẹp hơn phần tại đó lớp cách điện vô cơ bị loại bỏ, khi cần thiết, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, khu vực uốn cong BA được minh họa được bố trí chỉ trong khu vực không hiển thị NDA, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ, khu vực uốn cong BA có thể được bố trí

thông qua khu vực không hiển thị NDA và khu vực hiển thị DA, chẳng hạn. Ngoài ra, khu vực uốn cong BA có thể được tạo ra trong khu vực hiển thị DA.

Để tham khảo, trên Fig.5C, được minh họa là các bề mặt bên trong của lớp đệm BF, lớp cách điện thứ nhất INS1, lớp cách điện thứ hai INS2, và lớp cách điện thứ ba INS3 tất cả tương ứng với nhau được bố trí trên đường thẳng, nhưng sáng chế không bị giới hạn ở đó. Theo một phương án làm ví dụ, khoảng hở thứ hai OPN2 của lớp cách điện thứ ba INS3 có thể được tạo ra có diện tích rộng hơn khoảng hở thứ hai OPN2 của lớp đệm BF, chẳng hạn. Theo một phương án làm ví dụ của sáng chế, khoảng hở thứ hai OPN2 của lớp đệm BF có thể được xác định để có khu vực hẹp nhất trong số khoảng hở thứ hai OPN2 của lớp cách điện thứ nhất INS1, khoảng hở thứ hai OPN2 của lớp cách điện thứ hai INS2, và khoảng hở thứ hai OPN2 của lớp cách điện thứ ba INS3.

Lớp cách điện của phần uốn cong INS_B được bố trí trong khoảng hở thứ hai OPN2. Lớp cách điện của phần uốn cong INS_B lấp đầy ít nhất một phần của khoảng hở thứ hai OPN2, và nó được minh họa trên Fig.6 là lớp cách điện của phần uốn cong INS_B được lấp đầy trong toàn bộ khoảng hở thứ hai OPN2. Theo một phương án làm ví dụ của sáng chế, lớp cách điện của phần uốn cong INS_B có thể lấp đầy trong khoảng hở thứ hai OPN2 và che đồng thời khu vực liền kề với khoảng hở thứ hai OPN2, ví dụ, một phần của phần bên trên của lớp cách điện thứ ba INS3, tương ứng với vùng phẳng thứ nhất FA1 và vùng phẳng thứ hai FA2.

Lớp thụ động PSV có thể được bố trí trên lớp nền SUB. Lớp thụ động PSV có thể là lớp cách điện vô cơ. Ở thời điểm này, lớp thụ động PSV không được bố trí trong khu vực tương ứng với khu vực uốn cong, như các lớp cách điện được mô tả ở trên (lớp đệm BF, lớp cách điện thứ nhất INS1, lớp cách điện thứ hai INS2, và/hoặc lớp cách điện thứ ba INS3). Ngoài ra, lớp thụ động PSV để hở một phần bề mặt bên trên của điện cực tiếp xúc bên dưới CTEa.

Lớp cách điện thứ tư INS4 có thể được bố trí trên lớp thụ động PSV. Lớp cách điện thứ năm INS5 có thể được bố trí trên lớp cách điện thứ tư INS4. Khoảng hở thứ nhất OPN1 được xác định trong lớp cách điện thứ tư INS4 và lớp cách điện thứ năm INS5 làm các phần của lớp cách điện thứ tư INS4 và lớp cách điện thứ năm INS5 bị loại bỏ theo chu vi của khu vực hiển thị DA. Theo đó, lớp cách điện thứ tư INS4 và lớp cách điện thứ năm INS5 không kéo dài liên tục từ khu vực hiển thị DA đến khu vực không hiển thị NDA.

Theo một phương án làm ví dụ của sáng chế, bề mặt bên trên của lớp xác định điểm ảnh PDL và các mặt bên của lớp cách điện thứ tư INS4, lớp cách điện thứ năm INS5, và/hoặc lớp xác định điểm ảnh PDL, được để hở với phần mà tại đó khoảng hở thứ nhất OPN1 được tạo ra, được bao với lớp cách điện bao gồm vật liệu vô cơ, ví dụ, lớp bao SL, để sự hở ra bên ngoài được ngăn chặn. Lớp bao SL được bố trí là đa lớp hoặc vật liệu của lớp bao không bị giới hạn ở đó, và có thể được thay đổi khác nhau. Theo một phương án làm ví dụ, lớp bao SL có thể bao gồm nhiều lớp vật liệu hữu cơ và nhiều lớp vật liệu vô cơ, được chồng xen nhau, chẳng hạn. Như được mô tả ở trên, các mặt bên của lớp cách điện thứ tư INS4 và lớp cách điện thứ năm INS5, được tạo ra trong khu vực hiển thị DA, được che bởi lớp bao SL. Tuy nhiên, tất cả bề mặt bên trên của lớp cách điện thứ năm INS5 và các mặt bên của lớp cách điện thứ năm INS5 và lớp cách điện thứ tư INS4, được bố trí trong khu vực không hiển thị NDA, không nhất thiết được che bởi lớp bao SL, và ít nhất một phần có thể bị hở ra ngoài.

Điện cực tiếp xúc bên dưới CTEa có thể được bố trí trên lớp cách điện thứ ba INS3, và điện cực tiếp xúc bên trên CTEb có thể được bố trí trên điện cực tiếp xúc bên dưới CTEa. Điện cực tiếp xúc bên trên CTEb có thể có cùng vật liệu thông qua cùng công đoạn với đường nối CNP của khu vực hiển thị DA. Điện cực tiếp xúc bên dưới CTEa và điện cực tiếp xúc bên trên CTEb tạo thành điện cực tiếp xúc CTE, và các đường dẫn có thể được nối với bộ điều khiển được bố

trí trong dạng của COF, PCB, hoặc tương tự thông qua điện cực tiếp xúc CTE.

Theo một phương án làm ví dụ của sáng chế, các lớp cách điện thứ nhất đến thứ tư INS1, INS2, INS3, và INS4 và lớp thụ động PSV có thể được bố trí là các lớp cách điện vô cơ, và lớp cách điện của phần uốn cong INS_B có thể được bố trí là lớp cách điện hữu cơ bao gồm vật liệu hữu cơ. Ở đây, đường dẫn được bố trí trên lớp cách điện của phần uốn cong INS_B có thể có kết cấu đường dẫn được mô tả trên Fig.1 và Fig.3.

Tức là, theo một phương án làm ví dụ, lớp cách điện của phần uốn cong INS_B có thể bao gồm ít nhất một trong số các vật liệu cách điện hữu cơ như hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, hoặc hợp chất gốc polyphenylen sulfua, và đường dẫn liệu thứ hai DLb được bố trí trên lớp cách điện của phần uốn cong INS_B với lớp chắn thứ nhất BR1 được đặt ở giữa. Đường dẫn liệu thứ hai DLb có thể bao gồm các lớp kim loại thứ nhất đến thứ ba, và lớp chắn thứ nhất BR1 có thể được bố trí giữa lớp cách điện của phần uốn cong INS_B và lớp kim loại thứ nhất.

Đường dẫn liệu thứ hai DLb được bố trí trên lớp cách điện của phần uốn cong INS_B có kết cấu đường dẫn theo phương án làm ví dụ của sáng chế. Do đó, trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế, sự ăn mòn của đường dẫn được ngăn chặn so với các kết cấu đường dẫn điển hình. Ngoài ra, trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế, việc tạo sơ đồ được thực hiện dễ dàng so với các kết cấu đường dẫn điển hình.

Theo một phương án làm ví dụ của sáng chế, kết cấu đường dẫn có thể được sử dụng trong các lớp khác nhau. Trong các phương án sau đây, các khác biệt từ phương án làm ví dụ được mô tả ở trên sẽ được mô tả chủ yếu để tránh phần thừa, và các phần không được mô tả sẽ được hiểu bằng cách tham khảo

phương án làm ví dụ được mô tả ở trên.

Fig.7 đến Fig.9 là các hình vẽ mặt cắt của các thiết bị hiển thị theo các phương án làm ví dụ của sáng chế, minh họa các hình vẽ mặt cắt theo đường I-I' trên Fig.4B.

Trên Fig.7, theo phương án làm ví dụ được minh họa, lớp cách điện của phần uốn cong INS_B và lớp cách điện thứ ba INS3 có thể được bố trí là các lớp cách điện hữu cơ, và đường dẫn được bố trí trên lớp cách điện của phần uốn cong INS_B và lớp cách điện thứ ba INS3 có thể được tạo ra trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế.

Theo một phương án làm ví dụ, mỗi trong số cực nguồn SE, cực máng DE, và đường dữ liệu DL (tham chiếu đến Fig.4B, 5A và 5B) có thể được tạo ra gồm các lớp kim loại thứ nhất đến thứ ba, chẳng hạn. Trong trường hợp này, lớp chắn thứ nhất BR1 có thể được bố trí giữa lớp cách điện của phần uốn cong INS_B và đường dữ liệu thứ hai DLb trong khu vực không hiển thị NDA, và lớp chắn thứ hai BR2 có thể được bố trí giữa lớp cách điện thứ ba INS3 và cực nguồn SE, giữa lớp cách điện thứ ba INS3 và cực máng DE, và giữa lớp cách điện thứ ba INS3 và đường dữ liệu DL trong khu vực hiển thị DA.

Trên Fig.8, theo phương án làm ví dụ được minh họa, lớp cách điện của phần uốn cong INS_B, lớp cách điện thứ ba INS3, và lớp cách điện thứ tư INS4 có thể được bố trí là các lớp cách điện hữu cơ, và đường dẫn được bố trí trên lớp cách điện của phần uốn cong INS_B, lớp cách điện thứ ba INS3, và lớp cách điện thứ tư INS4 có thể được tạo ra trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế. Theo một phương án làm ví dụ, mỗi trong số cực nguồn SE, cực máng DE, đường dữ liệu, và đường nối CNP có thể được tạo ra bao gồm các lớp kim loại thứ nhất đến thứ ba, chẳng hạn. Trong trường hợp này, lớp chắn thứ nhất BR1 có thể được bố trí giữa lớp cách điện của phần uốn cong INS_B và đường dữ liệu thứ hai DLb trong khu vực không hiển thị NDA, và lớp chắn thứ hai BR2

có thể được bố trí giữa lớp cách điện thứ ba INS3 và cực nguồn SE, giữa lớp cách điện thứ ba INS3 và cực máng DE, và giữa lớp cách điện thứ ba INS3 và đường dữ liệu DL (tham chiếu đến Fig.4B, 5A và 5B) trong khu vực hiển thị DA.

Trên Fig.9, theo phương án làm ví dụ được minh họa, đường dẫn có thể được bố trí trong lớp khác với phương án làm ví dụ được mô tả ở trên. Trong trường hợp này, đường dẫn cũng có thể được bố trí trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế.

Theo phương án làm ví dụ được minh họa, đường dữ liệu thứ hai DLb có thể được bố trí trên lớp cách điện thứ tư INS4 thay cho lớp cách điện thứ ba INS3 trong khu vực uốn cong BA. Trong trường hợp này, đường dữ liệu thứ hai DLb có thể được nối với đường dữ liệu thứ nhất DLa và đường dữ liệu thứ ba DLc thông qua cầu BG được bố trí trên lớp cách điện thứ ba INS3.

Theo phương án làm ví dụ được minh họa, lớp cách điện của phần uốn cong INS_B, lớp cách điện thứ ba INS3, và lớp cách điện thứ tư INS4 có thể được bố trí là các lớp cách điện hữu cơ, và đường dẫn được bố trí trên lớp cách điện của phần uốn cong INS_B, lớp cách điện thứ ba INS3, và lớp cách điện thứ tư INS4 có thể được bố trí trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế. Theo một phương án làm ví dụ, mỗi trong số cực nguồn SE, cực máng DE, đường dữ liệu, và đường nối CNP có thể được bố trí để bao gồm các lớp kim loại thứ nhất đến thứ ba, chẳng hạn. Trong trường hợp này, lớp chắn thứ ba BR3 có thể được bố trí giữa lớp cách điện thứ tư INS4 và đường dữ liệu thứ hai DLb trong khu vực không hiển thị NDA. Lớp chắn thứ hai BR2 có thể được bố trí giữa lớp cách điện thứ ba INS3 và cực nguồn SE, giữa lớp cách điện thứ ba INS3 và cực máng DE, và giữa lớp cách điện thứ ba INS3 và đường dữ liệu DL (tham chiếu đến Fig.4B, 5A và 5B) trong khu vực hiển thị DA, và lớp chắn thứ ba BR3 có thể được bố trí giữa lớp cách điện thứ tư INS4 và đường nối CNP.

Như được mô tả ở trên, mỗi trong số các lớp cách điện tạo thành thiết bị

hiển thị có thể được bố trí là lớp cách điện hữu cơ hoặc lớp cách điện vô cơ. Khi lớp cách điện được bố trí là lớp cách điện hữu cơ, lớp chắn có thể được đặt giữa lớp cách điện hữu cơ và đường dẫn.

Theo một phương án làm ví dụ của sáng chế, lớp cách điện thứ nhất và lớp thụ động có thể là các lớp cách điện vô cơ. Mặc dù trường hợp trong đó lớp cách điện thứ nhất và lớp thụ động là các lớp cách điện hữu cơ không được mô tả, sáng chế không bị giới hạn ở đó. Lớp cách điện thứ nhất và lớp thụ động cũng có thể là các lớp cách điện hữu cơ, khi cần thiết. Trong trường hợp này, kết cấu đường dẫn theo phương án làm ví dụ của sáng chế có thể được sử dụng trong cực cổng và các đường quét. Ngoài ra, rõ ràng là kết cấu đường dẫn theo phương án làm ví dụ của sáng chế có thể được sử dụng trong các đường dẫn được bố trí trên lớp cách điện thứ năm hoặc lớp xác định điểm ảnh.

Thiết bị hiển thị theo sáng chế có thể được sử dụng trong các thiết bị điện tử khác nhau. Theo một phương án làm ví dụ, thiết bị hiển thị có thể được áp dụng vào các máy thu hình, máy tính bảng, điện thoại di động, điện thoại thông minh, máy tính bảng thông minh, các PMP, các PDA, các thiết bị điều hướng, các thiết bị đeo được khác nhau như đồng hồ thông minh, chẳng hạn.

Trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế, sự ăn mòn của đường dẫn được ngăn chặn so với các kết cấu đường dẫn điển hình, để việc xuất hiện sai hỏng trong đường dẫn được giảm thiểu. Ngoài ra, trong kết cấu đường dẫn theo phương án làm ví dụ của sáng chế, việc tạo sơ đồ được thực hiện dễ dàng so với các kết cấu đường dẫn điển hình, để thiết bị hiển thị có thể được sản xuất dễ dàng.

Theo sáng chế, thiết bị hiển thị sử dụng kết cấu đường dẫn được mô tả ở trên, để việc xuất hiện sai hỏng có thể được giảm thiểu.

Các phương án làm ví dụ được bộc lộ ở đây, và mặc dù các thuật ngữ cụ thể được sử dụng, chúng được sử dụng và được giải thích với nghĩa thông thường

và chỉ với nghĩa mô tả và không nhằm làm giới hạn. Trong một số trường hợp, sẽ trở nên rõ ràng với người có hiểu biết trung bình trong lĩnh vực kỹ thuật này khi nộp đơn, các dấu hiệu, đặc tính, và/hoặc các yếu tố được mô tả liên kết với phương án cụ thể làm ví dụ có thể được sử dụng riêng hoặc kết hợp với các dấu hiệu, đặc tính hoặc, và/hoặc các yếu tố được mô tả liên kết với các phương án làm ví dụ khác trừ khi được chỉ ra cụ thể là ngược lại. Theo đó, người có hiểu biết trung bình trong lĩnh vực kỹ thuật này có thể hiểu được các thay đổi khác nhau trong hình thức và chi tiết có thể được tạo ra không trệch ra khỏi

phạm vi bảo hộ của sáng chế như được nêu trong các yêu cầu bảo hộ sau đây.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

lớp nền bao gồm khu vực hiển thị và khu vực không hiển thị;

các điểm ảnh được bố trí trong khu vực hiển thị;

các đường dẫn tương ứng được nối với các điểm ảnh, các đường dẫn này tác động tín hiệu đến các điểm ảnh, mỗi đường dẫn này đều bao gồm lớp kim loại thứ nhất chứa kim loại thứ nhất và lớp kim loại thứ hai được bố trí ở ngay trên lớp kim loại thứ nhất và chứa kim loại thứ hai;

lớp cách điện được bố trí ít nhất một phần giữa lớp nền và các đường dẫn, lớp cách điện này bao gồm lớp cách điện vô cơ và lớp cách điện hữu cơ; và

lớp chắn được bố trí giữa lớp cách điện hữu cơ và lớp kim loại thứ nhất, lớp chắn này bao gồm oxit của kim loại thứ nhất.

2. Thiết bị hiển thị theo điểm 1, trong đó lớp cách điện hữu cơ, lớp chắn, và các đường dẫn này bao gồm các nguyên tử oxy có đỉnh nồng độ cao nhất trong lớp chắn.

3. Thiết bị hiển thị theo điểm 2, trong đó kim loại thứ nhất và các nguyên tử oxy được chứa với tỷ lệ khoảng từ 1:1 đến 3:1 trong lớp chắn.

4. Thiết bị hiển thị theo điểm 1, trong đó lớp chắn có độ dày nằm trong khoảng từ 10 ăngstrom đến 200 ăngstrom.

5. Thiết bị hiển thị theo điểm 4, trong đó lớp kim loại thứ nhất có độ dày nằm trong khoảng từ 250 ăngstrom đến 600 ăngstrom.

6. Thiết bị hiển thị theo điểm 1, trong đó lớp cách điện hữu cơ này bao gồm ít nhất một trong số hợp chất gốc polyimit, hợp chất gốc polyacryl, hợp chất polyme gốc flo bao gồm Teflon, hợp chất gốc polyorganosiloxan, hợp chất gốc benzocyclobuten, hợp chất gốc phenol, hợp chất gốc epoxy, hợp chất gốc polyamit, hợp chất gốc polyphenylen ete, và hợp chất gốc polyphenylen sulfua.

7. Thiết bị hiển thị theo điểm 1, trong đó kim loại thứ nhất là titan và kim loại thứ hai là nhôm.
8. Thiết bị hiển thị theo điểm 7, còn bao gồm lớp kim loại thứ ba được bố trí trên kim loại thứ hai và chứa kim loại thứ ba.
9. Thiết bị hiển thị theo điểm 8, trong đó kim loại thứ ba là titan.
10. Thiết bị hiển thị theo điểm 1, trong đó lớp cách điện được bố trí thành nhiều lớp, ít nhất một trong số các lớp cách điện này được bố trí làm lớp cách điện hữu cơ, các đường dẫn được bố trí trên ít nhất một trong số các lớp cách điện, và lớp chắn được bố trí giữa lớp cách điện hữu cơ và các đường dẫn.
11. Thiết bị hiển thị theo điểm 10, trong đó các đường dẫn bao gồm đường dẫn thứ nhất được bố trí trên một trong số các lớp cách điện và đường dẫn thứ hai được bố trí trên một trong số các lớp cách điện còn lại, và đường dẫn thứ nhất và đường dẫn thứ hai được nối với nhau thông qua lỗ tiếp xúc được xác định trong một lớp cách điện trong số các lớp cách điện được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai.
12. Thiết bị hiển thị theo điểm 11, trong đó lỗ tiếp xúc được xác định làm vách bên được tạo ra bằng cách loại bỏ lớp cách điện được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai, và lớp chắn được bố trí trên vách bên khi lớp cách điện được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai là lớp cách điện hữu cơ.
13. Thiết bị hiển thị theo điểm 12, trong đó đường dẫn thứ nhất và đường dẫn thứ hai tiếp xúc trực tiếp với nhau trong lỗ tiếp xúc, và lớp chắn không được bố trí giữa đường dẫn thứ nhất và đường dẫn thứ hai.
14. Thiết bị hiển thị theo điểm 10, trong đó các lớp cách điện bao gồm các lớp cách điện thứ nhất đến thứ tư được bố trí tuần tự trên lớp nền.
15. Thiết bị hiển thị theo điểm 14, trong đó khu vực không hiển thị bao gồm khu vực uốn cong trong đó lớp nền được uốn cong,

trong đó khoảng hở qua đó một phần của lớp nền được để hở được xác định trong

các lớp cách điện thứ nhất đến thứ ba trong khu vực uốn cong, và lớp cách điện này bao gồm lớp cách điện của phần uốn cong được bố trí làm lớp cách điện hữu cơ trong khoảng hở.

16. Thiết bị hiển thị theo điểm 14, trong đó mỗi điểm ảnh trong số các điểm ảnh bao gồm:

tranzito màng mỏng được bố trí trên lớp nền; và
thành phần hiển thị được nối với tranzito màng mỏng này,
trong đó tranzito màng mỏng này bao gồm:
bộ phận hoạt tính bố trí trên lớp nền;
cực cổng được bố trí trên lớp cách điện thứ nhất; và
các cực nguồn và cực máng được bố trí trên lớp cách điện thứ ba.

17. Thiết bị hiển thị theo điểm 16, trong đó các đường dẫn này bao gồm các đường dữ liệu được nối với các cực nguồn.

18. Thiết bị hiển thị theo điểm 17, trong đó các đường dữ liệu được bố trí trên lớp cách điện thứ ba, lớp cách điện thứ ba được bố trí là lớp cách điện hữu cơ, và lớp chắn được bố trí giữa các đường dữ liệu và lớp cách điện thứ ba.

19. Thiết bị hiển thị theo điểm 18, trong đó các đường dẫn này còn bao gồm các đường nối được nối với các đường dữ liệu và được bố trí trên lớp cách điện thứ tư, lớp cách điện thứ tư này được bố trí làm lớp cách điện hữu cơ, và lớp chắn được bố trí giữa các đường nối này và lớp cách điện thứ tư.

20. Thiết bị hiển thị theo điểm 1, trong đó khu vực không hiển thị bao gồm khu vực uốn cong trong đó lớp nền được uốn cong,

trong đó lớp cách điện bao gồm lớp cách điện của phần uốn cong được bố trí làm lớp cách điện hữu cơ trong khu vực uốn cong.

21. Thiết bị hiển thị theo điểm 20, trong đó các đường dẫn này được bố trí trên lớp cách

điện của phần uốn cong trong khu vực uốn cong, và lớp chắn được bố trí giữa các đường dẫn này và lớp cách điện của phần uốn cong.

22. Thiết bị hiển thị theo điểm 1, trong đó khu vực không hiển thị bao gồm khu vực uốn cong trong đó lớp nền được uốn cong,

trong đó lớp cách điện được bố trí thành nhiều lớp, và các lớp cách điện này bao gồm các lớp cách điện thứ nhất đến thứ tư,

trong đó lớp cách điện bao gồm lớp cách điện của phần uốn cong được bố trí trong khu vực uốn cong và lớp cách điện thứ tư được bố trí trên lớp cách điện của phần uốn cong này, và

trong đó lớp cách điện của phần uốn cong và lớp cách điện thứ tư được bố trí làm các lớp cách điện hữu cơ, các đường dẫn này được bố trí trên ít nhất một trong số lớp cách điện của phần uốn cong và lớp cách điện thứ tư, và lớp chắn được bố trí giữa các đường dẫn này và ít nhất một trong số lớp cách điện của phần uốn cong và lớp cách điện thứ tư.

23. Thiết bị hiển thị theo điểm 1, trong đó lớp cách điện hữu cơ và lớp chắn tiếp xúc với nhau, và lớp chắn và lớp kim loại thứ nhất tiếp xúc với nhau.

24. Kết cấu đường dẫn bao gồm:

lớp nền;

đường dẫn được bố trí trên lớp nền;

lớp cách điện hữu cơ được bố trí trong ít nhất một khu vực giữa lớp nền và đường dẫn; và

lớp chắn được bố trí giữa lớp cách điện hữu cơ và đường dẫn,

trong đó đường dẫn này bao gồm lớp kim loại thứ nhất chứa kim loại thứ nhất và lớp kim loại thứ hai được bố trí ở ngay trên lớp kim loại thứ nhất và chứa kim loại thứ hai, và lớp chắn bao gồm oxit của kim loại thứ nhất.

25. Phương pháp tạo thành đường dẫn, phương pháp này bao gồm các bước:

tạo lớp cách điện hữu cơ trong ít nhất một khu vực trên lớp nền;
 tạo ra lớp chắn trên lớp nền mà lớp cách điện hữu cơ được bố trí trên đó; và
 tạo thành đường dẫn trên lớp chắn,
 trong đó bước tạo thành đường dẫn bao gồm các bước:
 tạo thành lớp kim loại thứ nhất trên lớp chắn;
 tạo thành lớp kim loại thứ hai trên lớp kim loại thứ nhất; và
 tạo các lớp kim loại thứ nhất và thứ hai,
 trong đó lớp chắn và lớp kim loại thứ nhất được tạo ra qua một công đoạn.

26. Phương pháp theo điểm 25, trong đó lớp chắn và lớp kim loại thứ nhất được tạo ra thông qua một trong số các công đoạn lắng đọng pha hơi hóa học, lắng đọng pha hơi vật lý, lắng đọng lớp nguyên tử, và tạo khoảng cách.

27. Thiết bị hiển thị bao gồm vùng hiển thị và vùng không hiển thị, bao gồm:

điểm ảnh được bố trí trong vùng hiển thị;

lớp cách điện hữu cơ được tạo ra ít nhất một phần của vùng hiển thị và vùng không hiển thị;

đường dẫn được bố trí trên lớp cách điện hữu cơ và được nối với điểm ảnh, đường dẫn tác dụng tín hiệu vào điểm ảnh; và

lớp chắn được bố trí giữa lớp cách điện hữu cơ và đường dẫn,

trong đó đường dẫn bao gồm lớp kim loại thứ nhất chứa kim loại thứ nhất và lớp kim loại thứ hai được bố trí ở ngay trên lớp kim loại thứ nhất và chứa kim loại thứ hai, và

trong đó lớp chắn chứa oxit của kim loại thứ nhất.

28. Thiết bị hiển thị theo điểm 27, trong đó vùng không hiển thị bao gồm vùng uốn cong và lớp cách điện hữu cơ bao gồm lớp cách điện phân uốn cong được bố trí làm lớp cách điện hữu cơ trong vùng uốn cong.

29. Thiết bị hiển thị theo điểm 28, trong đó đường dẫn được bố trí trên lớp cách điện phần uốn cong trong vùng uốn cong, và lớp chắn được bố trí giữa các đường dẫn và lớp cách điện phần uốn cong.

30. Thiết bị hiển thị theo điểm 27, trong đó bề mặt thứ nhất của lớp chắn tiếp xúc trực tiếp với bề mặt của lớp cách điện hữu cơ và bề mặt thứ hai đối diện với bề mặt thứ nhất tiếp xúc trực tiếp với bề mặt của đường dẫn.

31. Thiết bị hiển thị theo điểm 30, trong đó lớp cách điện hữu cơ và đường dẫn không tiếp xúc trực tiếp với nhau trong phần mà lớp cách điện hữu cơ và đường dẫn tiếp xúc với lớp chắn.

FIG. 1

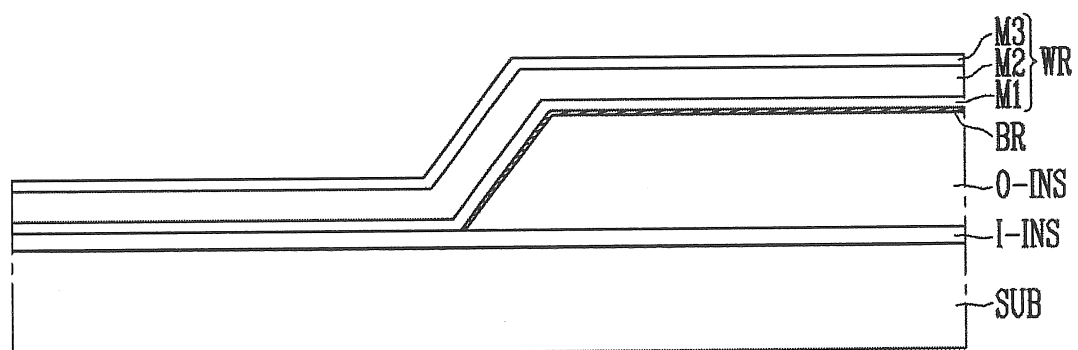


FIG. 2

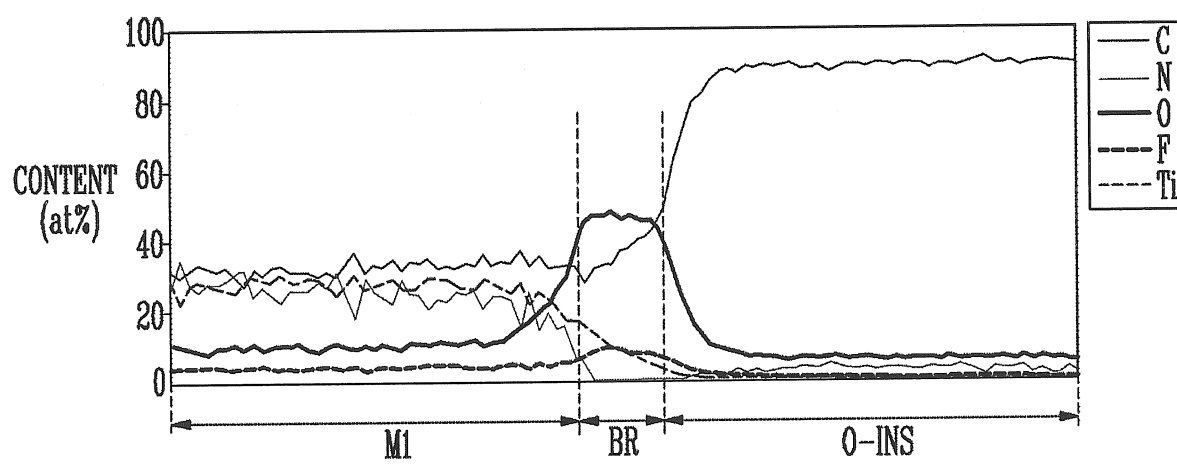


FIG. 3

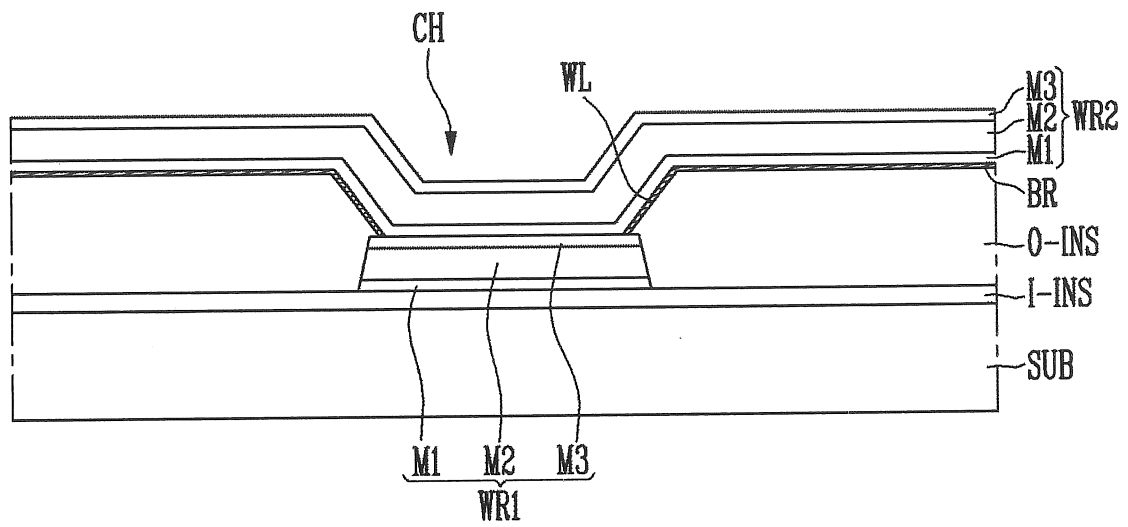


FIG. 4A

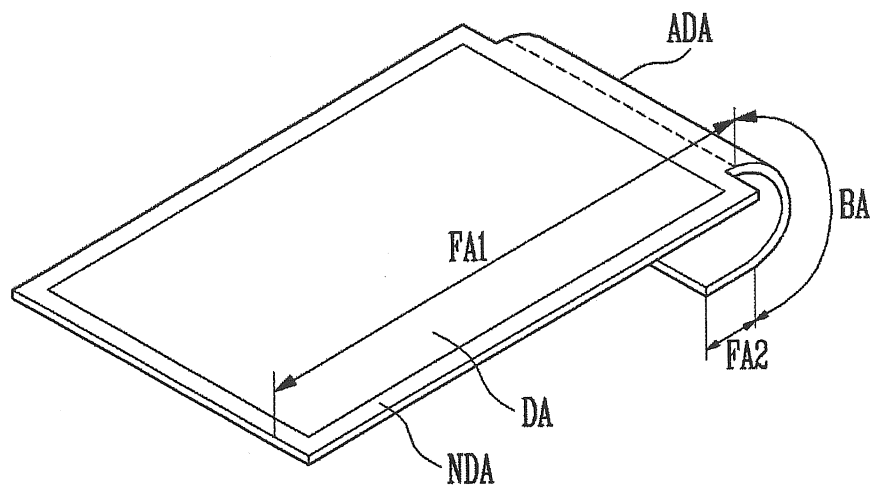


FIG. 4B

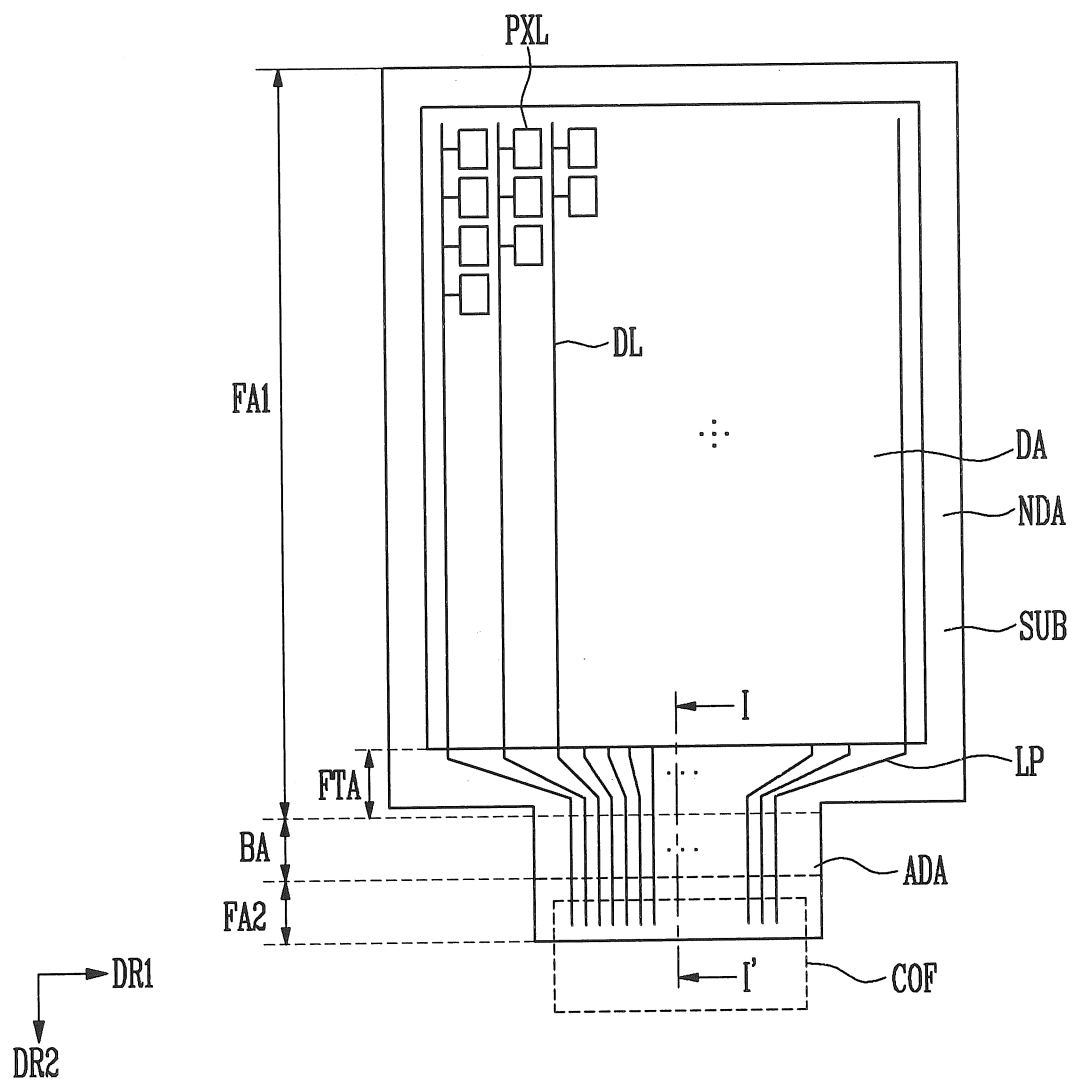


FIG. 5A

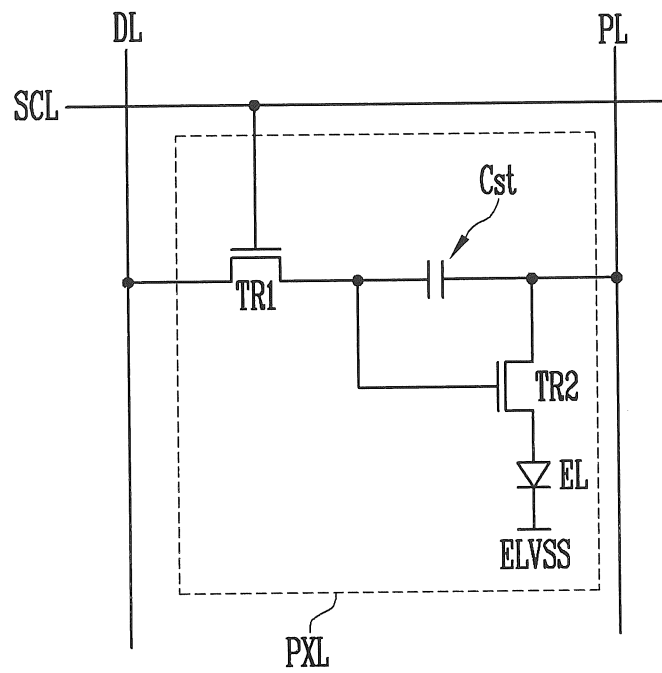


FIG. 5B

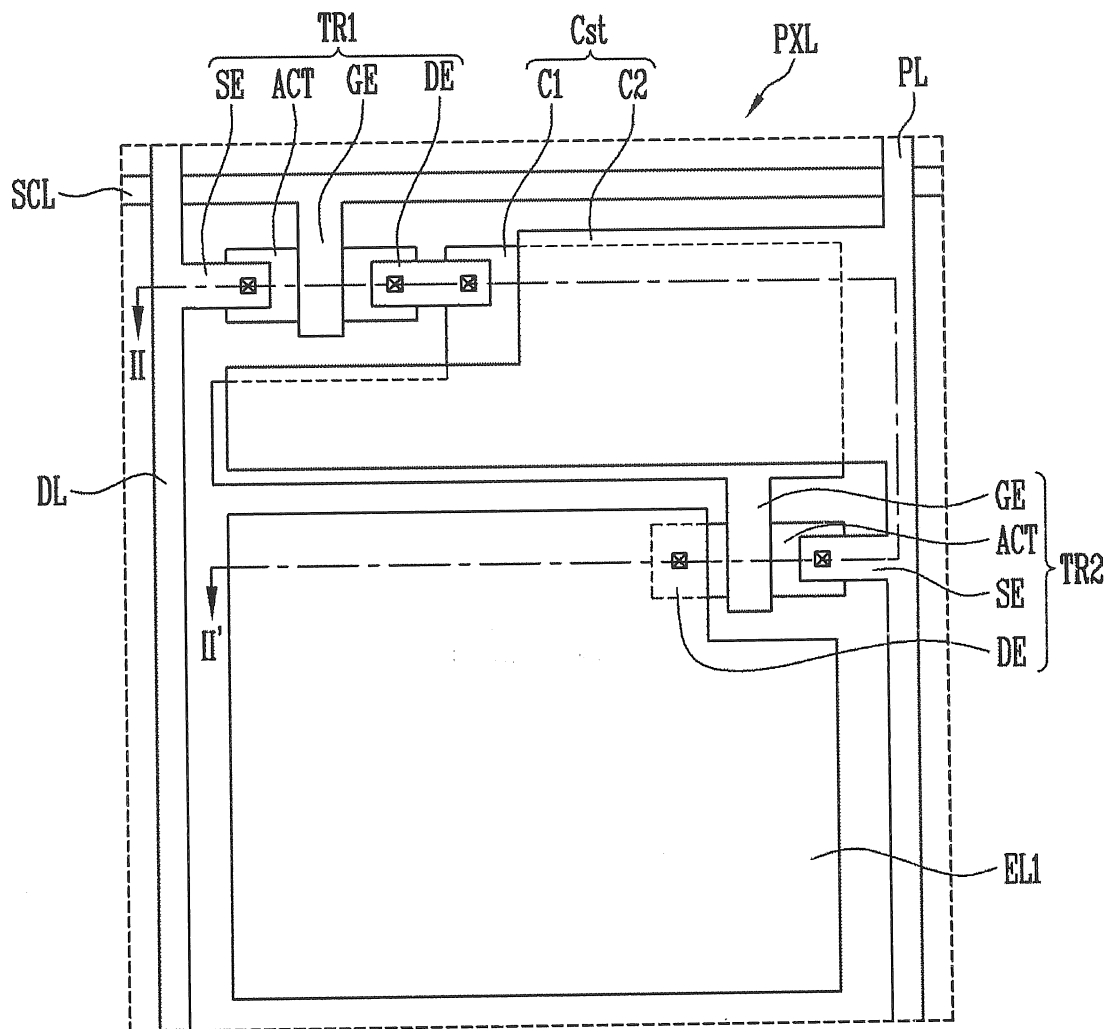


FIG. 5C

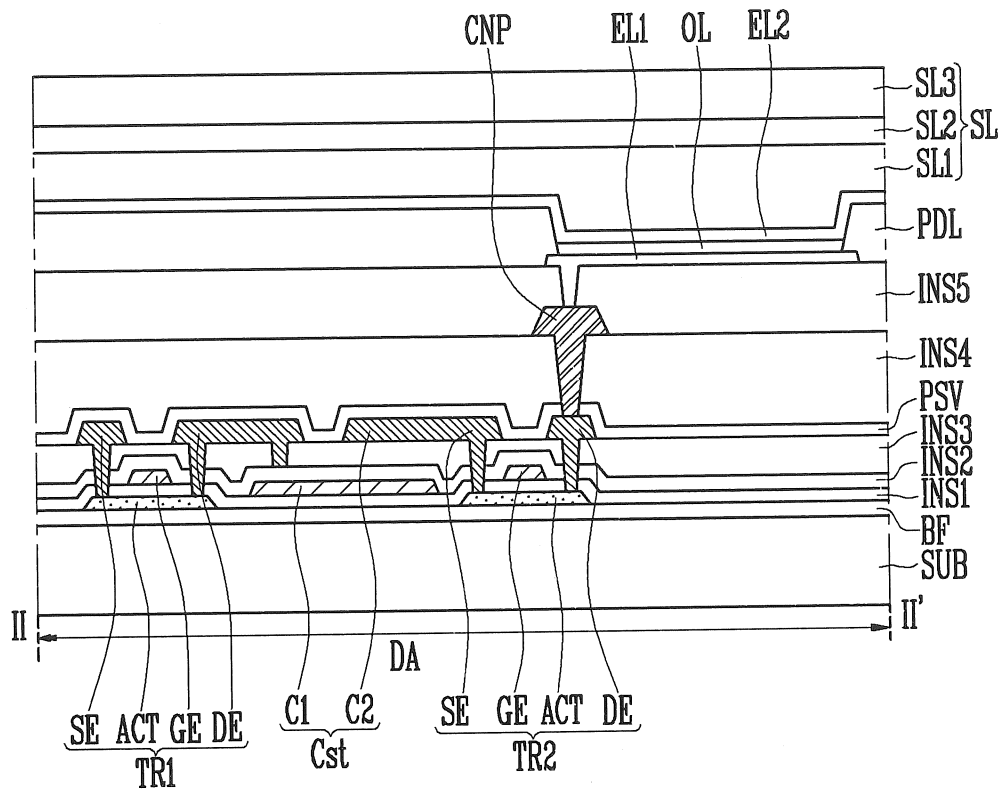


FIG. 6

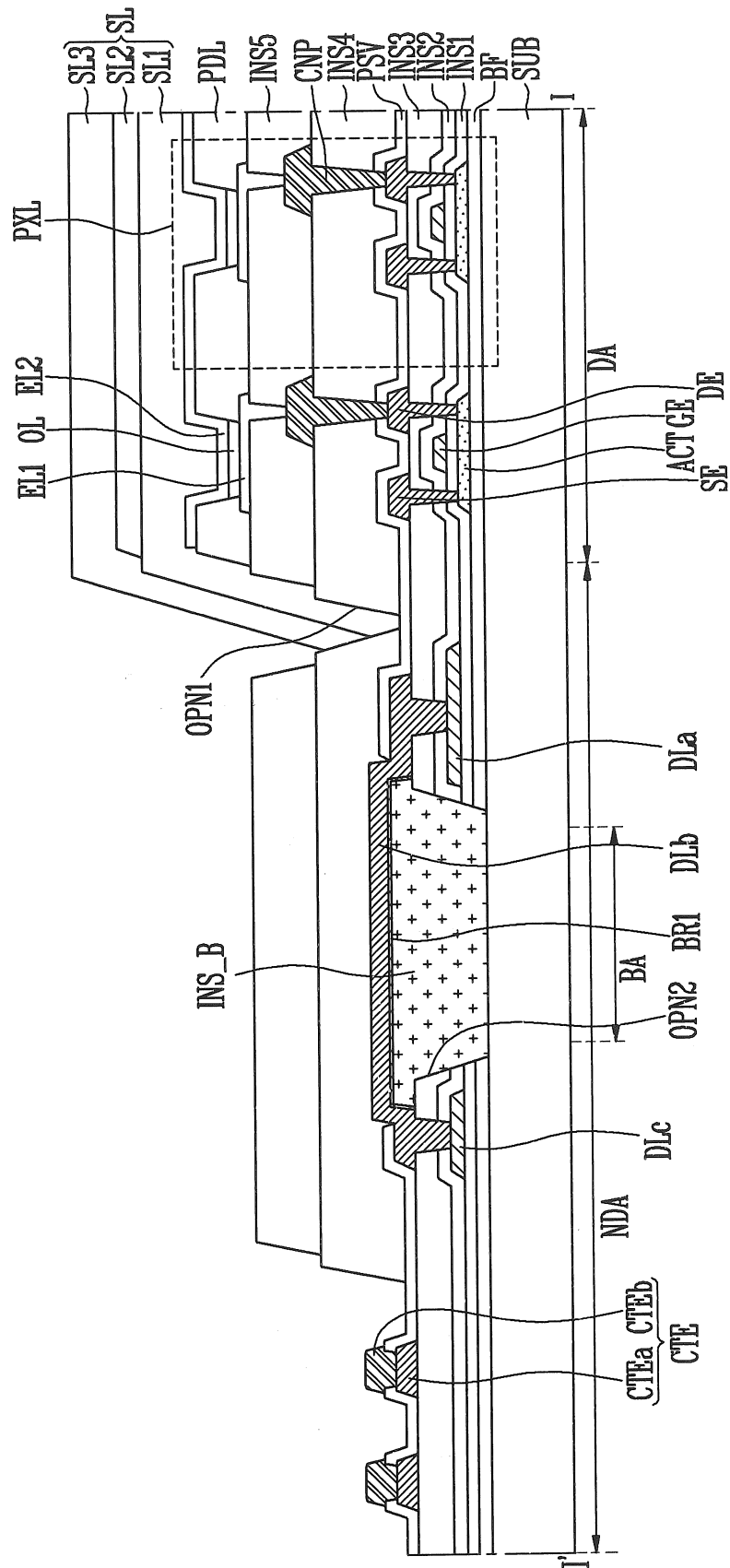


FIG. 7

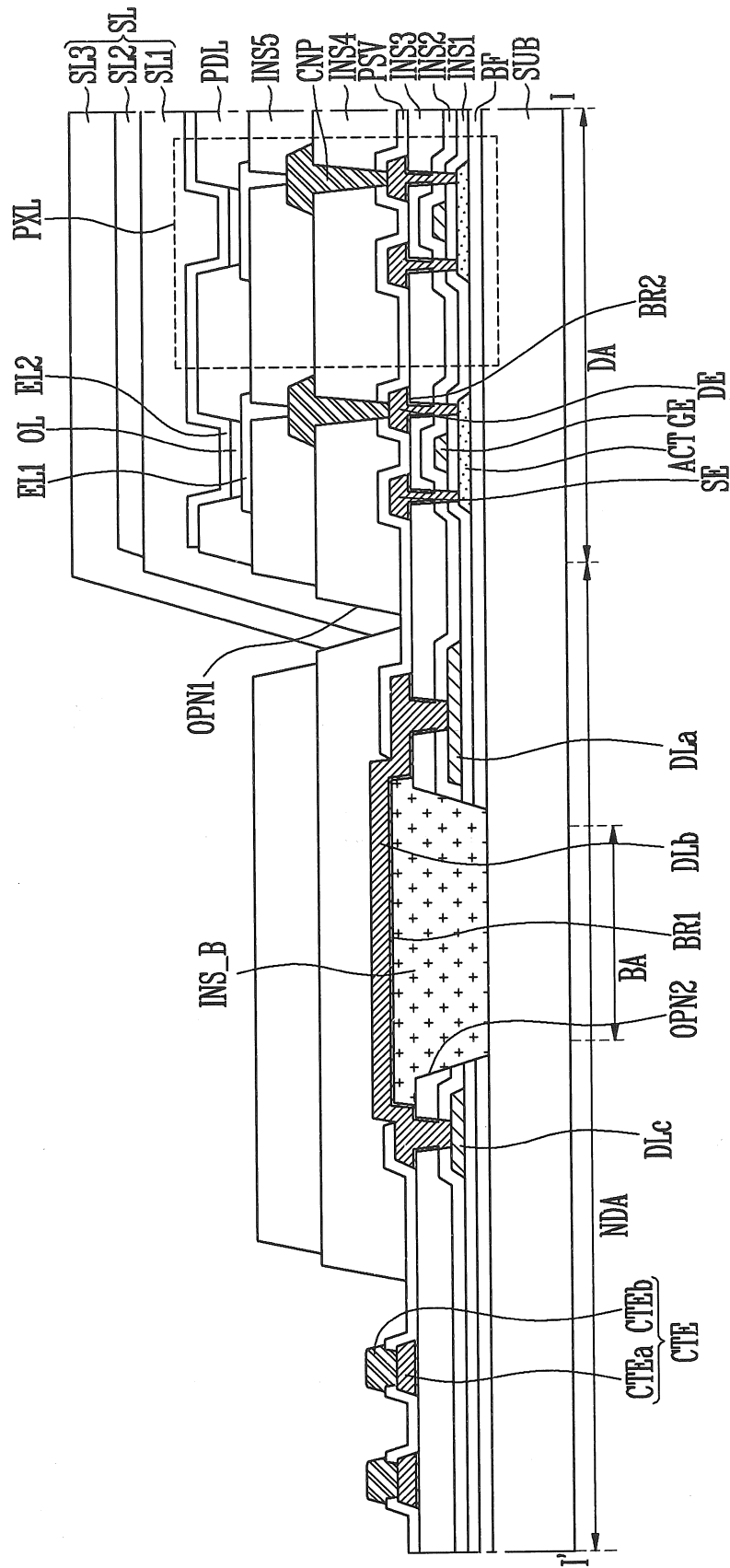


FIG. 8

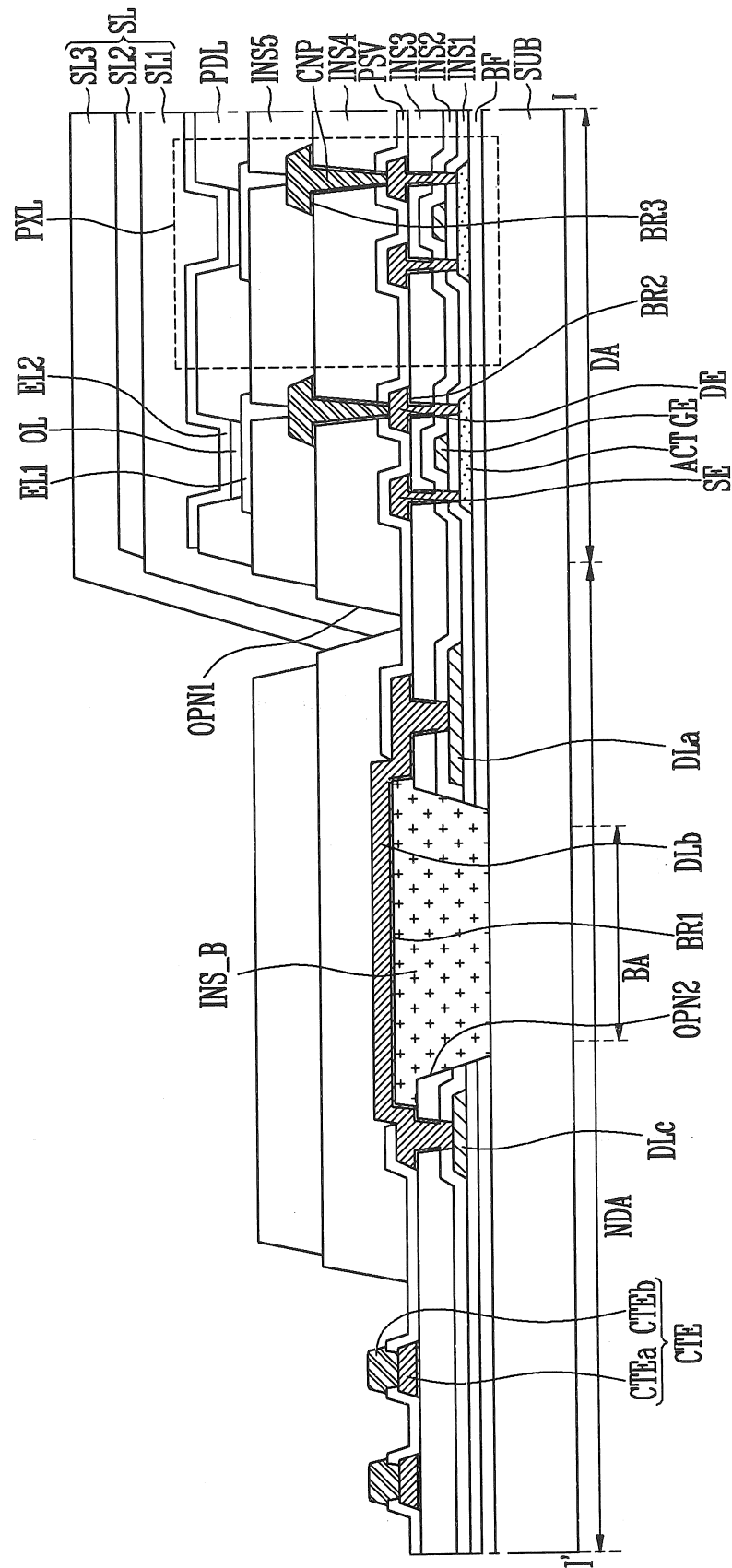


FIG. 9

