



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0032117

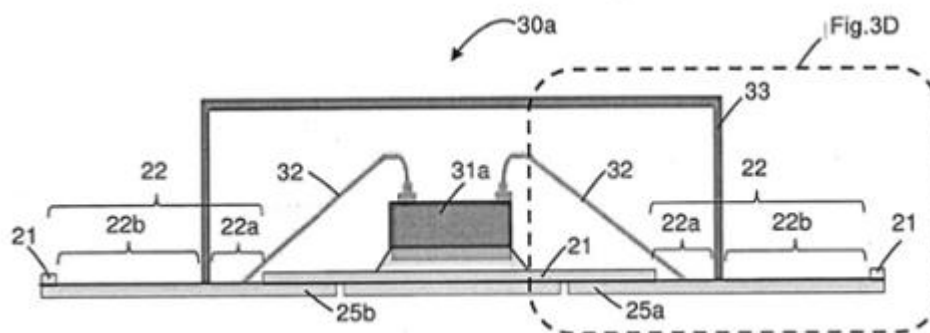
(51)⁷ G06K 19/077; H05K 7/02

(13) B

- (21) 1-2018-05171 (22) 15/02/2018
(86) PCT/SG2018/050074 15/02/2018 (87) WO 2019/045642 A1 07/03/2019
(30) PCT/SG2017/050423 28/08/2017 SG
(45) 25/06/2022 411 (43) 25/06/2020 387ASC
(73) SMARTFLEX TECHNOLOGY PTE LTD (SG)
37A Tampines Street 92, #03-01, Singapore 528886, Singapore
(72) NG, Eng Seng (SG); PANG, Sze Yong (SG); HENG, Cheng Kim (SG).
(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(54) MÔĐUN MẠCH TÍCH HỢP, THẺ THÔNG MINH, PHƯƠNG PHÁP SẢN XUẤT
MÔĐUN MẠCH TÍCH HỢP, PHƯƠNG PHÁP SẢN XUẤT THẺ THÔNG MINH,
VÀ BĂNG MANG MẠCH TÍCH HỢP

(57) Sáng chế đề cập đến môđun mạch tích hợp, thẻ thông minh, phương pháp sản xuất môđun mạch tích hợp, phương pháp sản xuất thẻ thông minh và băng mang mạch tích hợp. Môđun chip tích hợp (integrated chip - IC) có các tấm đệm tiếp xúc tiếp cận được bởi các lỗ đơn gắn kết và các tấm đệm tiếp xúc anten phía môđun mà được tiếp cận bởi các lỗ đa gắn kết. Mỗi lỗ đa gắn kết được phân chia bằng cách bao kín bên trong các kênh liên kết liền kề để tiếp nhận riêng biệt (các) liên kết dây và thành phần kết nối anten. Mỗi tấm đệm tiếp xúc anten phía môđun được phân chia bằng cách bao kín bên trong vùng liền kề, nhưng được nối điện với các vùng liên kết cho phép thiết lập kết nối điện với cả (các) liên kết dây và thành phần kết nối anten với chip IC. Vùng gắn kết thứ nhất và thứ hai được phân chia với nhau, bằng chất bao, mà không cần có tấm nền giữa chúng.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thẻ thông minh và môđun mạch tích hợp (IC) cho thẻ thông minh, ví dụ thẻ thông minh giao diện kép, thẻ thông minh lai, thẻ mạch tích hợp (integrated circuit card: ICC) có nhiều chip IC, cũng như môđun hoặc băng mang IC thích hợp để sử dụng trong việc sản xuất thẻ thông minh và môđun IC.

Tình trạng kỹ thuật của sáng chế

Thẻ thông minh giao diện kép kết hợp môđun IC cung cấp cả giao diện tiếp xúc trực tiếp và không tiếp xúc (sau đây được gọi là “môđun mạch tích hợp giao diện kép”). Đã biết nhiều cách bố trí môđun IC giao diện kép và thẻ thông minh giao diện kép và phương pháp sản xuất chúng.

Fig.1A minh họa thẻ thông minh 100 hiện có kết hợp môđun IC 10 mà cân bằng môđun được phủ kép. Mặt gắn kết 11 của môđun IC 10 được phủ với các tấm đệm tiếp xúc dẫn điện 12a để kết nối với các đầu được thò ra hoặc phần 13 của anten được nhúng trong tấm thẻ 14. Phía tiếp xúc hoặc đầu nối IC 15 của môđun IC 10 được phủ bởi các tấm đệm tiếp xúc dẫn điện 12b (xem Fig.1B). Bằng cách phủ cả hai mặt của băng môđun, môđun IC được cung cấp cùng với một bộ tấm đệm tiếp xúc 12b trên mặt tiếp xúc của nó, mà điều này cho phép truyền tín hiệu trên cơ sở tiếp xúc với đầu đọc thẻ dựa trên tiếp xúc, và bộ tấm đệm tiếp xúc 12a khác trên mặt gắn kết, mà nó đóng vai trò là các điểm tiếp xúc giữa môđun IC và anten được nhúng trong tấm thẻ, trong đó anten này cho phép việc truyền tín hiệu không tiếp xúc với đầu đọc thẻ không tiếp xúc.

Để giải quyết các vấn đề liên quan đến cấu trúc băng được phủ cả hai mặt, bằng sáng chế Mỹ số 9390365 B2 (Môđun mạch tích hợp cho thẻ thông minh giao diện kép) bộc lộ môđun IC giao diện kép sử dụng cấu trúc băng môđun được phủ một mặt. Cụ thể, các tấm đệm tiếp xúc C4 và C8 không được sử dụng được dùng làm các tấm đệm tiếp xúc anten cho thẻ thông minh giao diện kép. Dựa trên tiêu chuẩn công nghiệp hiện nay đối với thẻ thông minh, tiêu chuẩn của Tổ chức Tiêu chuẩn hóa quốc tế (International Organization for Standardization: ISO) 7816, thì các tấm đệm tiếp xúc C4 và C8 thường được chỉ định để phục vụ cho nhu cầu sử dụng trong tương lai (reserved for future use:

RFU), và thường không cần cấp tín hiệu cụ thể cho môđun IC. Các tấm đệm tiếp xúc được chỉ định ISO từ C1 đến C3, C5 và C7 còn lại thường được chỉ định để chuyển các tín hiệu cho môđun IC.

Công bố đơn sáng chế Mỹ số 2017/0270398 A1 (Phương pháp sản xuất mạch cho môđun thẻ chip và mạch cho môđun thẻ chip) bộc lộ mạch điện dẻo được phủ một mặt khác để thực thi phương pháp sản xuất môđun thẻ chip.

Bản chất kỹ thuật của sáng chế

Theo khía cạnh thứ nhất, sáng chế đề xuất môđun mạch tích hợp (IC) dùng cho thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc. Môđun IC này bao gồm:

tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và một cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền;

nhiều tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc dẫn điện thứ nhất được bố trí trên mặt thứ nhất của tấm nền;

chip IC thứ nhất được bố trí trên mặt thứ hai của tấm nền;

nhiều thành phần dẫn điện thứ nhất nối giữa lỗ đơn gắn kết và cặp lỗ đa gắn kết, và kết nối điện ít nhất một vài tấm đệm tiếp xúc với chip IC thứ nhất, trong đó các thành phần dẫn điện thứ nhất bao gồm cặp thứ nhất của thành phần dẫn điện thứ nhất lần lượt nối liền cặp lỗ đa gắn kết và kết nối điện từ cặp thứ nhất của tấm đệm tiếp xúc này với chip IC thứ nhất; và

chất bao được phủ trên chip IC thứ nhất, thành phần dẫn điện thứ nhất và cặp thứ nhất của tấm đệm tiếp xúc, trong đó chất bao này được phủ lên trên cặp thứ nhất của tấm đệm tiếp xúc và phân chia mỗi cặp của lỗ đa gắn kết này thành kênh liên kết thứ nhất và thứ hai liền kề lần lượt kết thúc tại vùng gắn kết thứ nhất và thứ hai liền kề trên mỗi cặp thứ nhất của tấm đệm tiếp xúc này sao cho chất bao bịt kín vùng gắn kết thứ nhất và làm lộ vùng gắn kết thứ hai thông qua kênh liên kết thứ hai để tạo ra bề mặt để thiết lập kết nối điện với chip IC thứ nhất, trong đó chất bao phân chia vùng gắn kết thứ nhất và thứ hai với nhau mà không cần sự có mặt của tấm nền giữa chúng.

Theo khía cạnh thứ hai, sáng chế đề cập đến thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc. Thẻ thông minh này bao gồm:

tấm thẻ có khoang môđun và cuộn anten;

một cặp thành phần kết nối anten;

môđun mạch tích hợp (IC) được bố trí trong khoang, môđun IC này bao gồm:

tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và một cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền;

các tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc dẫn điện thứ nhất được bố trí trên mặt thứ nhất của tấm nền;

chip IC thứ nhất được bố trí trên mặt thứ hai của tấm nền;

các thành phần dẫn điện thứ nhất nối giữa lỗ đơn gắn kết và cặp thứ nhất của lỗ đa gắn kết, và nối điện ít nhất một vài tấm đệm tiếp xúc với chip IC thứ nhất, trong đó các thành phần dẫn điện thứ nhất này bao gồm cặp thứ nhất của thành phần dẫn điện thứ nhất nối lần lượt cặp lỗ đa gắn kết và nối điện cặp thứ nhất của tấm đệm tiếp xúc với chip IC thứ nhất; và

chất bao được phủ trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp thứ nhất của tấm đệm tiếp xúc này, trong đó chất bao này được phủ trên cặp thứ nhất của tấm đệm tiếp xúc phân chia mỗi cặp của lỗ đa gắn kết thành kênh liên kết thứ nhất và thứ hai liên kề tương ứng giới hạn tại vùng gắn kết thứ nhất và thứ hai liên kề trên mỗi cặp thứ nhất của tấm đệm tiếp xúc này sao cho chất bao bịt kín vùng gắn kết thứ nhất, trong đó tại kênh liên kết thứ hai, một thành phần trong số cặp thành phần kết nối anten nối liền kênh liên kết thứ hai và nối giữa cuộn anten và vùng gắn kết thứ hai sao cho kết nối điện giữa cuộn anten và chip IC thứ nhất được thiết lập, trong đó chất bao phân chia vùng gắn kết thứ nhất và thứ hai với nhau mà không cần sự có mặt của tấm nền giữa chúng.

Theo khía cạnh thứ ba, sáng chế đề xuất phương pháp sản xuất môđun mạch tích hợp (IC) dùng cho thẻ thông minh có giao diện tiếp xúc và không tiếp xúc. Phương pháp này bao gồm các bước:

tạo tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và một cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền, nhiều tấm đệm tiếp xúc dẫn điện, có cặp tấm đệm tiếp xúc dẫn điện thứ nhất được bố trí ở mặt thứ nhất của tấm nền, chip IC thứ nhất được bố trí bên mặt thứ hai của tấm nền, và nhiều thành phần dẫn điện thứ nhất nối liền lỗ đơn gắn kết và cặp lỗ đa gắn kết, và nối điện ít nhất một số tấm đệm tiếp xúc với chip IC thứ nhất, trong đó các thành phần dẫn điện thứ nhất này bao gồm cặp thứ

nhất của thành phần dẫn điện thứ nhất lần lượt nối liền cặp lỗ đa gắn kết và nối điện cặp thứ nhất của tấm đệm tiếp xúc với chip IC thứ nhất; và

phủ chất bao trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất, bao gồm việc phân chia mỗi lỗ trong số cặp lỗ đa gắn kết thành kênh liên kết thứ nhất và thứ hai liền kề lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liền kề trên mỗi tấm đệm trong số cặp tấm đệm tiếp xúc thứ nhất,

không cần tấm nền nằm giữa vùng gắn kết thứ nhất và thứ hai, chia vùng gắn kết thứ nhất từ vùng gắn kết thứ hai bằng cách bịt kín vùng gắn kết thứ nhất với chất bao để định ra kênh liên kết thứ nhất và làm lộ vùng gắn kết thứ hai thông qua kênh liên kết để tạo ra bề mặt nhằm thiết lập kết nối điện với chip IC thứ nhất.

Theo khía cạnh thứ tư, sáng chế đề cập đến phương pháp sản xuất thẻ thông minh có giao diện tiếp xúc và không tiếp xúc. Phương pháp này bao gồm các bước:

tạo ra tấm thẻ có khoang môđun và cuộn anten;

tạo ra môđun IC theo khía cạnh thứ nhất của sáng chế hoặc phương pháp bất kỳ theo khía cạnh thứ nhất của sáng chế;

sử dụng thành phần kết nối anten mà nối liền kênh liên kết thứ hai bên trong mỗi lỗ trong số cặp lỗ đa gắn kết thứ nhất, nối điện một tấm đệm trong số cặp tấm đệm tiếp xúc thứ nhất, thông qua vùng gắn kết thứ hai, đến cuộn anten;

sử dụng chất dính kết dính lên mặt thứ hai của tấm nền; và

cấy môđun IC lên tấm thẻ với mặt thứ hai của tấm nền đối diện với khoang môđun của tấm thẻ.

Theo khía cạnh thứ năm, sáng chế đề xuất phương pháp sản xuất thẻ thông minh có giao diện tiếp xúc và không tiếp xúc. Phương pháp này bao gồm các bước:

tạo tấm thẻ có khoang môđun và cuộn anten;

tạo môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 14;

phủ thành phần kết nối anten trên vùng gắn kết thứ hai của mỗi đệm tiếp xúc trong số cặp tấm đệm tiếp xúc thứ nhất;

nấu chảy và gắn thành phần kết nối anten với vùng gắn kết thứ hai;

sử dụng chất kết dính lên mặt thứ hai của tấm nền;

bố trí môđun IC trong khoang môđun của tấm thẻ với mặt thứ hai của tấm nền đối diện với khoang môđun của tấm thẻ và bố trí thành phần kết nối anten ở gần với cuộn anten; và

đồng thời cấp nhiệt và áp suất lên tấm thẻ và môđun IC, bao gồm:

sử dụng nhiệt được cấp, nấu chảy thành phần kết nối anten và do đó nối điện thành phần kết nối anten với cuộn anten, và hoạt hóa chất kết dính; và

sử dụng áp suất được tác dụng và chất kết dính được hoạt hóa để gắn môđun IC với tấm thẻ.

Theo khía cạnh thứ sáu, sáng chế đề xuất băng môđun hoặc băng mang mạch tích hợp (integrated circuit: IC) được phủ trên một mặt để sử dụng trong thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc. Băng môđun hoặc băng mang IC này bao gồm:

tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và một cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền;

các tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc thứ nhất, được bố trí trên mặt thứ nhất của tấm nền;

trong đó mặt thứ hai của tấm nền thích hợp để bố trí chip IC thứ nhất trên đó;

trong đó ít nhất một vài tấm đệm tiếp xúc thích hợp để nối điện với chip IC thứ nhất thông qua nhiều thành phần dẫn điện thứ nhất nối liền lỗ đơn gắn kết và cặp lỗ đa gắn kết, trong đó cặp tấm đệm tiếp xúc thứ nhất thích hợp để nối điện với chip IC thứ nhất thông qua cặp thứ nhất của thành phần dẫn điện thứ nhất nối liền với cặp lỗ đa gắn kết; và

trong đó mỗi lỗ đa gắn kết thích hợp được phân chia bởi chất bao được phủ lên trên cặp tấm đệm tiếp xúc thứ nhất, thành kênh liên kết thứ nhất và thứ hai liên kế lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liên kế trên mỗi tấm đệm tiếp xúc trong số cặp tấm đệm tiếp xúc thứ nhất sao cho chất bao thích hợp để bịt kín vùng gắn kết thứ nhất và làm lộ vùng gắn kết thứ hai thông qua kênh liên kết thứ hai để tạo ra bề mặt nhằm thiết lập kết nối điện đến chip IC thứ nhất,

trong đó vùng gắn kết thứ nhất và thứ hai được phân tách với nhau, bởi chất bao, mà không cần sự có mặt của tấm nền giữa chúng.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, các thành phần dẫn điện thứ nhất bao gồm cặp thứ hai của các

thành phần dẫn điện thứ nhất, và trong đó chất bao còn được phủ lên trên cặp thứ hai của các thành phần dẫn điện thứ nhất lần lượt nối liền kênh liên kết thứ nhất của cặp thứ nhất của các lỗ đa gắn kết và nối điện cặp thứ nhất của các tấm đệm tiếp xúc với chip IC thứ nhất.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh thứ nhất đến thứ sáu của sáng chế, môđun IC còn bao gồm chip IC thứ hai được bố trí trên mặt thứ hai của tấm nền; và cặp thành phần dẫn điện thứ hai lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ hai, trong đó chất bao này còn được phủ lên trên cặp thành phần dẫn điện thứ hai.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, vùng gắn kết thứ hai ít nhất lớn hơn gấp hai lần vùng gắn kết thứ nhất.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, các tấm đệm tiếp xúc bao gồm hai cặp tấm đệm tiếp xúc loại trừ lẫn ngoài cặp tấm đệm tiếp xúc thứ nhất, và trong đó cặp tấm đệm tiếp xúc thứ nhất này lần lượt được đặt cạnh giữa hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau. Theo một ví dụ, các tấm đệm tiếp xúc khác ngoài cặp tấm đệm tiếp xúc thứ nhất được bố trí dọc theo các phần cạnh đối diện thứ nhất của tấm nền, trong đó cặp tấm đệm tiếp xúc thứ nhất và hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau được bố trí dọc theo các phần cạnh đối diện thứ hai của tấm nền, trong đó các phần cạnh đối diện thứ nhất và thứ hai được nối liền nhau.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc khác ngoài cặp tấm đệm tiếp xúc thứ nhất. Theo một ví dụ, cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc được chỉ định bởi ISO 7816 được dành cho nhu cầu phát sinh trong tương lai.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, mỗi lỗ đa gắn kết trong số cặp lỗ đa gắn kết thứ nhất được tạo ra từ ít nhất một khe hở thứ nhất và thứ hai được liên kết bằng chất lưu với nhau và được định vị lần lượt tại vị trí đối diện với vùng gắn kết thứ nhất và thứ hai, trong đó khe hở thứ nhất có chiều rộng được giới hạn so với chiều rộng của khe hở thứ hai.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, khe hở thứ nhất của ít nhất một lỗ đa gắn kết trong số cặp lỗ đa gắn kết thứ nhất có chiều dài lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết mà được tạo ra trong các tấm đệm tiếp xúc liền kề trong số các tấm đệm tiếp xúc.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, khe hở thứ nhất của ít nhất một lỗ đa gắn kết trong số cặp lỗ đa gắn kết thứ nhất được bố trí giữa chip IC thứ nhất và ít nhất một lỗ đơn gắn kết.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, chip IC thứ nhất có nhiều cạnh bên, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết trong số cặp lỗ đa gắn kết thứ nhất có ít nhất một phần được bố trí phù hợp với biên dạng được xác định bởi ít nhất một cạnh bên của chip IC thứ nhất.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, khe hở thứ ba, liên kết bằng chất lưu giữa khe hở thứ nhất và thứ hai, có chiều rộng được giới hạn so với chiều rộng của khe hở thứ nhất và chiều rộng của khe hở thứ hai. Theo một ví dụ, các kích thước của khe hở thứ nhất và thứ hai là không bằng nhau. Trong ví dụ tương tự hoặc khác, mỗi khe hở trong số khe hở thứ nhất và thứ hai được thu hẹp dần về phía khe hở được giới hạn.

Trong một phương án theo khía cạnh bất kỳ trong số các khía cạnh từ thứ nhất đến thứ sáu của sáng chế, mỗi lỗ đa gắn kết trong số cặp lỗ đa gắn kết thứ nhất được tạo ra từ hai khe hở tròn chồng lấp với nhau.

Trong một phương án theo khía cạnh thứ hai, thứ tư hoặc thứ năm của sáng chế, mỗi thành phần trong số cặp thành phần kết nối anten có mỗi dẫn điện hoặc mỗi hàn, đĩa dẫn điện, hoặc mỗi dẫn điện mềm dẻo chứa chất kết dính dẫn điện.

Mô tả vắn tắt các hình vẽ

Sáng chế sẽ được mô tả chi tiết với tham chiếu đến các hình vẽ đi kèm, trong đó:

Fig.1A thể hiện thể thông minh hiện có kết hợp môđun IC mà cần băng môđun được phủ kép;

Fig.1B thể hiện mặt tiếp xúc hoặc đầu nối IC của môđun IC trên Fig.1A;

Fig.2A thể hiện hình chiếu bằng được nhìn từ mặt tiếp xúc của đoạn băng mang môđun, nghĩa là, đầu nối IC có sáu điểm tiếp xúc được chỉ định bởi ISO;

Fig.2B thể hiện hình chiếu từ dưới được nhìn từ mặt gắn kết của đoạn băng môđun trên Fig.2A;

Fig.2C thể hiện hình chiếu xuyên tâm của Fig.2B, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bởi đường nét đứt;

Fig.3A thể hiện hình chiếu từ dưới được nhìn từ mặt gắn kết của môđun IC có đầu nối IC với sáu điểm tiếp xúc được chỉ định ISO theo một phương án của sáng chế;

Fig.3B thể hiện hình chiếu xuyên tâm của Fig.3A, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bởi đường nét đứt;

Fig.3C là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường A-A của Fig.3B;

Fig.3D hình chiếu cận cảnh một phần của Fig.3C;

Fig.3E thể hiện môđun IC của các hình vẽ từ Fig.3A đến Fig.3D đang làm việc để thiết lập kết nối điện đến cuộn anten mà được kết hợp hoặc được nhúng trong tấm thẻ;

Fig.3F là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường AA-AA của Fig.3E;

Fig.3G thể hiện hình vẽ mặt cắt ngang của thẻ thông minh kết hợp môđun IC của các hình vẽ từ Fig.3A đến Fig.3C;

Fig.4A thể hiện hình chiếu xuyên tâm được nhìn từ mặt gắn kết của môđun IC có đầu nối IC với sáu điểm tiếp xúc được chỉ định ISO theo phương án khác của sáng chế, trong đó các diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bởi đường nét đứt;

Fig.4B là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường B-B của Fig.3A;

Fig.4C thể hiện môđun IC của các hình từ Fig.4A đến Fig.4B đang làm việc để thiết lập kết nối điện với cuộn anten mà được kết hợp hoặc nhúng trong tấm thẻ;

Fig.4D là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường BB-BB của Fig.4C;

Fig.5A thể hiện hình chiếu xuyên tâm nhìn từ mặt bên của môđun IC có đầu nối IC với sáu điểm tiếp xúc được chỉ định ISO theo phương án khác theo sáng chế, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt;

Fig.5B là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường C-C của Fig.5A;

Fig.5C thể hiện môđun IC của các hình từ Fig.5A đến Fig.5B đang làm việc để thiết lập kết nối điện với cuộn anten mà được kết hợp trong tấm thẻ;

Fig.5D là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường CC-CC của Fig.5C;

Fig.6A thể hiện hình chiếu bằng được nhìn từ mặt tiếp xúc của đoạn băng mang môđun, ví dụ đầu nối IC có tám điểm tiếp xúc được chỉ định ISO;

Fig.6B thể hiện hình chiếu từ dưới lên nhìn từ mặt gắn kết của đoạn băng môđun của Fig.6A;

Fig.6C là hình chiếu xuyên tâm của Fig.6B, trong đó diện tích chiếm chỗ của tám đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt;

Fig.7A thể hiện hình chiếu từ dưới nhìn từ mặt bên của môđun IC có đầu nối IC có tám điểm tiếp xúc được chỉ định ISO theo một phương án của sáng chế;

Fig.7B là hình chiếu xuyên tâm của Fig.7A, trong đó diện tích chiếm chỗ của các tám đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt;

Fig.7C là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường D-D của Fig.7B;

Fig.8A thể hiện hình vẽ từ dưới nhìn từ mặt bên của môđun IC có đầu nối IC với sáu điểm tiếp xúc được chỉ định ISO theo một phương án của sáng chế;

Fig.8B là hình chiếu xuyên tâm của Fig.8A, trong đó diện tích chiếm chỗ của các tám đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt;

Fig.8C là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường gấp khúc E-E trên Fig.8B;

Fig.9A thể hiện hình vẽ nhìn từ dưới nhìn từ mặt gắn kết của môđun IC có đầu nối IC có tám điểm tiếp xúc được chỉ định ISO theo một phương án của sáng chế;

Fig.9B là hình chiếu xuyên tâm của Fig.9A, trong đó diện tích chiếm chỗ của các tám đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt;

Fig.9C là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường F-F trên Fig.9B;

Fig.9D thể hiện ví dụ của Fig.9B mà được sắp đặt với các thành phần kết nối anten trước khi chỉnh lại;

Fig.9E là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường F-F trên Fig.9D;

Fig.9F thể hiện ví dụ trên Fig.9D mà được bố trí với các thành phần kết nối anten sau khi chỉnh lại;

Fig.9G là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường F-F trên Fig.9F;

Fig.10 thể hiện lưu đồ của phương pháp sản xuất thẻ thông minh; và

Fig.11 thể hiện lưu đồ của phương pháp sản xuất thẻ thông minh khác.

Mô tả chi tiết sáng chế

Trong phần mô tả sau đây, chi tiết cụ thể được đưa ra nhằm cung cấp việc hiểu toàn diện về các phương án minh họa khác nhau của sáng chế. Tuy nhiên, người có hiểu biết trung bình trong lĩnh vực kỹ thuật này có thể được hiểu là các phương án của sáng chế có thể được thực thi mà không cần tham khảo một số hoặc tất cả các chi tiết cụ thể này. Cần hiểu rằng, các thuật ngữ được sử dụng trong bản mô tả này chỉ nhằm mục đích mô tả các phương án cụ thể, và không nhằm mục đích giới hạn phạm vi của sáng chế. Trong các hình vẽ, các số tham chiếu giống nhau đề cập đến các chức năng hoặc dấu hiệu giống nhau hoặc các chức năng và dấu hiệu tương tự trong các hình vẽ.

Các phương án được mô tả trong ngữ cảnh của một trong số các thiết bị và phương pháp có hiệu quả tương tự với các thiết bị và phương pháp khác. Tương tự, các phương án được mô tả trong ngữ cảnh của thiết bị có hiệu quả tương tự với phương pháp và ngược lại.

Các dấu hiệu được mô tả trong ngữ cảnh của một phương án có thể được áp dụng tương ứng với các dấu hiệu giống hoặc tương tự trong các phương án khác. Các dấu hiệu mà được mô tả trong ngữ cảnh của một phương án có thể áp dụng tương ứng với các phương án khác, ngay cả khi chúng không được mô tả rõ ràng trong các phương án khác đó. Ngoài ra, các dạng bổ sung và/hoặc kết hợp và/hoặc thay thế được mô tả đối với một dấu hiệu trong ngữ cảnh của một phương án có thể được áp dụng tương ứng với các dấu hiệu giống hoặc tương tự trong phương án khác.

Cần được hiểu rằng, các mạo từ “a”, “an” và “the” được sử dụng liên quan đến các dấu hiệu hoặc thành phần bao gồm tham chiếu đến một hoặc nhiều thành phần hoặc dấu hiệu. Thuật ngữ “và/hoặc” bao gồm dạng kết hợp bất kỳ hoặc tất cả kết hợp của một hoặc nhiều dấu hiệu hoặc thành phần liên quan. Thuật ngữ “bao gồm”, “chứa” và “có” được dự định sử dụng với dạng mở và có nghĩa là có thể có các dấu hiệu hoặc thành phần bổ sung khác ngoài các dấu hiệu hoặc thành phần được liệt kê. Các dấu hiệu nhận dạng như “thứ nhất”, “thứ hai” và “thứ ba” được sử dụng với nghĩa là dán nhãn, và không nhằm đặt ra các yêu cầu về số lượng đối với các mục đích của chúng, và không được hiểu theo cách đặt ra vị trí tương đối hoặc trình tự thời gian bất kỳ giữa các giới hạn đó. Hơn nữa, các thuật ngữ như “phía trên”, “phía dưới”, “mặt bên”, “dưới”, “trên” được sử dụng trong bản mô tả này chỉ để dễ mô tả và chỉ hướng các dấu hiệu hoặc thành phần đó như được thể hiện trên các hình vẽ. Cần hiểu rằng, hướng bất kỳ của các dấu hiệu được mô tả trong bản mô tả này nằm trong phạm vi của sáng chế. Hơn thế nữa, thuật ngữ “được nối điện” và các thuật ngữ liên quan bao gồm việc tham chiếu đến sự xuất hiện hoặc thiết lập tiếp xúc điện hoặc đường dẫn điện nằm giữa các dấu hiệu hoặc thành phần được liệt kê, và có thể, nhưng không nhất thiết, còn bao gồm việc tham chiếu đến việc truyền tín hiệu điện hoặc dòng điện giữa các dấu hiệu hoặc thành phần được liệt kê đó. Hơn nữa, thuật ngữ như “chiều dài” và “chiều rộng” không nhằm mục đích áp đặt các yêu cầu về hướng của các đối tượng, tuy nhiên, “chiều dài” thường được hiểu rằng lớn hơn hoặc rộng hơn “chiều rộng” liên quan đến cùng một đối tượng. Theo ngữ cảnh đối với hình tròn, thuật ngữ “đường kính” của hình tròn có thể được sử dụng thay thế cho thuật ngữ “chiều rộng”.

Cần hiểu rằng khi tham chiếu đến “khe hở thứ nhất”, “khe hở thứ hai” và/hoặc “khe hở thứ ba” trong ngữ cảnh lỗ đa gắn kết chỉ được sử dụng là nhãn dán chỉ các vùng kết nối tương ứng của lỗ đa gắn kết, không được hiểu theo cách áp đặt về số lượng đối với lỗ đa gắn kết, không được hiểu theo cách áp đặt vị trí tương đối bất kỳ giữa các khe hở hoặc trình tự thời gian để tạo ra các lỗ đa gắn kết đó.

Khi tham chiếu đến các tiêu chuẩn ISO, bao gồm ISO 7816, tham chiếu đến các tiêu chuẩn quốc tế áp dụng được tại ngày ưu tiên và/hoặc ngày nộp đơn sáng chế và có thể đề cập đến các hiệu chỉnh sửa đổi sau đó mà thích hợp và được đáng giá cao bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật này. Việc kết hợp bằng cách tham chiếu có thể được tạo ra với tiêu chuẩn kỹ thuật ISO 7816 với toàn bộ nội dung của nó

đưa vào ngữ cảnh của sáng chế và không được hiểu là giới hạn phạm vi bảo hộ của sáng chế. Cần được hiểu rằng phạm vi của sáng chế có thể được hiểu và được xác định mà không cần đến toàn bộ các chi tiết của các tiêu chuẩn ISO.

Fig.2A thể hiện hình chiếu từ phía trên được nhìn từ hướng mặt tiếp xúc của đoạn băng mang môđun 20 có nhiều tấm đệm tiếp xúc dẫn điện, ví dụ đầu nối IC có sáu tấm đệm tiếp xúc được chỉ định bởi ISO. Fig.2B thể hiện hình chiếu từ phía dưới nhìn từ mặt gắn kết của đoạn băng môđun 20 của Fig.2A có nhiều lỗ theo một phương án của sáng chế. Fig.2C là hình chiếu xuyên tâm của Fig.2B, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt.

Đoạn băng mang môđun 20 có tấm nền 21 không dẫn điện, ví dụ epoxy thủy tinh, có mặt thứ nhất và mặt thứ hai. Có nhiều lỗ xuyên 22, 23 được đục trên tấm nền 21 trong đó mỗi lỗ kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền 21. Trên mặt thứ nhất của tấm nền 21, các tấm đệm tiếp xúc dẫn điện, ví dụ tấm kim loại, được bố trí, ví dụ được phủ, trên các lỗ. Ít nhất một số tấm đệm tiếp xúc được định cỡ, định hình và được bố trí phù hợp với tiêu chuẩn của Tổ chức tiêu chuẩn hóa quốc tế (International Organization for Standardization - ISO) trong sản xuất thẻ thông minh. Mỗi tấm đệm tiếp xúc có mặt trong và mặt ngoài. Khi vận hành, mặt ngoài của tấm đệm tiếp xúc tạo ra tiếp xúc điện với đầu đọc thẻ thông minh kiểu tiếp xúc hoặc thiết bị điện tử đầu cuối cho phép truyền tín hiệu giữa đầu đọc thẻ và chip IC được nối điện với các tấm đệm tiếp xúc. Mặt trong của tấm đệm tiếp xúc có thể tiếp cận thông qua một trong số các lỗ cho phép một hoặc nhiều thành phần dẫn điện được tích hợp trong đó để thiết lập kết nối điện với tấm đệm tiếp xúc.

Fig.2B và Fig.2C thể hiện hai tập hợp lỗ 22, 23 có kích thước không bằng nhau, ví dụ, đường kính, và/hoặc hình dạng khác nhau. Tập hợp lỗ thứ nhất 22, có thể sau đây được gọi là “lỗ đa gắn kết” hoặc “lỗ được mở rộng” mà lớn hơn hoặc to hơn về kích thước, diện tích và/hoặc đường kính so với tập hợp lỗ thứ hai. Mỗi lỗ đa gắn kết 22 được tạo kết cấu để tiếp nhận nhiều thành phần dẫn điện, ví dụ (các) liên kết dây, thiết bị đầu cuối/ dây anten và/hoặc thành phần dẫn điện khác.

Mỗi lỗ đa gắn kết 22 có thể được tạo ra gồm nhiều khe hở liên kết, ví dụ, khe hở thứ nhất 22a và khe hở thứ hai 22b được nối nhờ chất lưu với nhau. Khe hở thứ nhất và thứ hai 22a, 22b có thể có kích thước không bằng nhau, ví dụ, đường kính. Mỗi liên kết

giữa khe hở thứ nhất 22a và khe hở thứ hai 22b tùy ý, có thể được gọi là khe hở thứ ba 22c mà được giới hạn so với khe hở thứ nhất và thứ hai 22a, 22b. Theo một phương án, đường kính của khe hở thứ hai 22b lớn hơn đường kính của khe hở thứ nhất 22a, ví dụ, ít nhất gấp hai lần. Theo một ví dụ minh họa, khe hở thứ nhất 22a có thể có đường kính nằm trong khoảng từ 0,6 mm đến 0,9 mm, trong khi khe hở thứ hai 22b có thể có đường kính khoảng 2,0 mm. Như được thể hiện trên Fig.2B và Fig.2C, khe hở thứ nhất và thứ hai 22a, 22b này có thể thu hẹp về phía khoảng hở thứ ba bị giới hạn 22c, nhưng cần được hiểu rằng, các ví dụ khác không bao gồm việc thu hẹp của khe hở thứ nhất và thứ hai 22a, 22b dần với nhau. Theo ví dụ minh họa khác (không được thể hiện), lỗ đa gần kết có thể được tạo ra là hai khe hở tròn chồng lấp một phần lên nhau. Cũng hiểu rằng các lỗ đa gần kết này có thể có các hình dạng và/hoặc cách bố trí khác mà có thể không được minh họa trong các hình vẽ kèm theo. Ví dụ, lỗ đa gần kết có thể được tạo ra từ một hoặc nhiều hình đa giác và/hoặc hình dạng không đều mà chồng lấp hoặc nối thông với nhau.

Tập hợp lỗ thứ hai 23 sau đây có thể được gọi là “lỗ đơn gần kết” hoặc “lỗ nhỏ” mà có kích thước, diện tích và/hoặc đường kính nhỏ hơn so với tập hợp lỗ thứ nhất. Mỗi lỗ đơn gần kết 23 có thể được tạo kết cấu để tiếp nhận một thành phần dẫn điện, ví dụ liên kết dây, và có đường kính nằm trong khoảng từ 0,6 mm đến 0,9 mm. Theo các ví dụ cụ thể, mỗi lỗ đơn gần kết 23 có thể có cùng kích thước, diện tích và/hoặc đường kính với khe hở thứ nhất 22a của lỗ đa gần kết 22.

Cần hiểu rằng, theo một phương án, các lỗ đa gần kết có thể được tạo ra với các hình dạng và/hoặc kích thước thực sự khác biệt nhau. Ví dụ, một số lỗ đa gần kết có thể có hình dạng và/hoặc kích thước khác biệt với lỗ đơn gần kết, như được mô tả ở trên, trong khi vẫn giữ được các lỗ đa gần kết này có hình dạng và/hoặc kích thước tương tự với lỗ đơn gần kết 23, ví dụ đường kính nằm trong khoảng từ 0,6 mm đến 0,9 mm, nhưng được tạo cấu hình để tiếp nhận hai hoặc nhiều hơn hai thành phần dẫn điện, ví dụ liên kết dây trong đó.

Các lỗ khác nhau 22, 23 được tạo cấu trúc và được bố trí để cung cấp quyền tiếp cận trực tiếp vào phía bên trong của tấm đệm tiếp xúc 24a, 24b, 24c, 24e, 24f, 24g, 25a, 25b tương ứng. Cụ thể, mỗi lỗ đơn gần kết 23 tạo ra tiếp cận vào tấm đệm tiếp xúc mà tấm đệm này được chỉ định để sử dụng dựa trên tiêu chuẩn ISO hoặc tiêu chuẩn công

nghiệp hiện có như là các chân xuất tín hiệu. Theo ISO 7816, đầu nổi IC trên thẻ IC hoặc thẻ thông minh cung cấp từ sáu đến tám tấm đệm tiếp xúc và ít nhất một vài tấm đệm tiếp xúc được nối điện với (các) chip IC được nhúng trong tấm thẻ. Các tấm đệm tiếp xúc được chỉ định là từ C1 đến C8, nếu C1 được chỉ định để cung cấp điện áp Vcc, thì C2 được chỉ định để thiết đặt lại tín hiệu RST, C3 được chỉ định cho tín hiệu đồng hồ CLK, C4 được chỉ định cho nền GND, C6 được chỉ định để lập trình điện thế đầu vào Vpp (tùy chọn) và C7 được chỉ định cho tín hiệu đầu vào/đầu ra I/O. C4 và C8 được chỉ định cho nhu cầu sử dụng trong tương lai và thường không được sử dụng. Tham chiếu đến ví dụ được minh họa trên các hình vẽ từ Fig.2A đến Fig.2C, các tấm đệm tiếp xúc từ C1 đến C3 và từ C5 đến C7 có thể lần lượt tương ứng với sáu tấm đệm tiếp xúc từ 24a đến 24c và từ 24e đến 24g, tuy nhiên, cần hiểu rằng các chỉ định và/hoặc bố trí nêu trên có thể phù hợp với những thay đổi trong ISO hoặc tiêu chuẩn công nghiệp.

Theo phương án được minh họa trên các hình vẽ từ Fig.2A đến FIG.2C, các tấm đệm dẫn điện bao gồm cặp tấm đệm tiếp xúc thứ nhất, sau đây được gọi là “các tấm đệm tiếp xúc anten phía môđun” 25a, 25b, và các tấm đệm tiếp xúc 24a, 24b, 24c, 24e, 24f, 24g. Trong số các tấm đệm tiếp xúc có hai cặp tấm đệm tiếp xúc khác biệt hoặc loại trừ lẫn nhau, ví dụ (24a, 24e) và (24c, 24g). Các tấm đệm tiếp xúc anten phía môđun 25a, 25b lần lượt nằm kề nhau ở giữa hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24e) và (24c, 24g), nghĩa là, 25a ở cạnh nằm giữa 24a và 24e trong khi 25b ở cạnh nằm giữa 24c và 24g.

Theo các ví dụ cụ thể, tấm đệm tiếp xúc khác ngoài tấm đệm tiếp xúc anten phía môđun, nghĩa là, sáu tấm đệm tiếp xúc được chỉ định ISO C1, C2, C3, C5, C6 và C7 lần lượt tương ứng với tấm đệm tiếp xúc từ 24a đến 24c, từ 24e đến 24g, có thể được bố trí dọc theo các phần cạnh đối diện thứ nhất, ví dụ, các cạnh chiều rộng đối diện, của tấm nền 21 tại các vị trí là các vị trí tiếp xúc được chỉ định ISO. Các tấm đệm tiếp xúc anten phía môđun 25a, 25b và hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24c) và (24e, 24g) được bố trí dọc theo các phần cạnh đối diện thứ hai, ví dụ, các cạnh chiều dài đối diện, của tấm nền 21. Hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24c) và (24e, 24g) có thể được bố trí tại các vị trí là các vị trí tiếp xúc được chỉ định ISO, tuy nhiên, các tấm đệm tiếp xúc anten phía môđun 25a, 25b được định vị tại các vị trí tiếp xúc không được chỉ định bởi ISO. Cặp phần cạnh đối diện thứ nhất và cặp phần cạnh đối diện thứ hai

thường nối liền với nhau. Nếu tấm nền 21 hoặc đoạn băng môđun 20 thường có dạng hình chữ nhật hoặc hình vuông, hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24c) và (24e, 24g) có thể, nhưng không nhất thiết, được bố trí tại các phần góc hoặc các phần gần góc của của tấm nền 21.

Cần hiểu rằng các tấm đệm tiếp xúc anten phía môđun 25a, 25b không chồng lấp lên vị trí được chỉ định ISO của các tấm đệm tiếp xúc từ C1 đến C3 và từ C5 đến C7 trên đầu nối IC, ví dụ từ 24a đến 24c, từ 24e đến 24g. Theo cách khác, các tấm đệm tiếp xúc anten phía môđun 25a, 25b được bố trí tại các vị trí trên đầu nối IC, mà không được chỉ định hoặc không được xác định bởi các tiêu chuẩn công nghiệp hoặc ISO hiện thời kể cả để sử dụng hiện tại hoặc giữ cho việc sử dụng trong tương lai.

Fig.3A thể hiện hình chiếu từ phía dưới nhìn từ mặt gắn kết của môđun IC 30a theo một phương án của sáng chế. Fig.3B là hình chiếu xuyên tâm của Fig.3A, trong đó diện tích chiếm chỗ của tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt. Fig.3C là mặt cắt ngang của môđun IC 30a theo đường A-A trong Fig.3B, và Fig.3D là hình chiếu cận cảnh một phần của Fig.3C. Môđun IC 30a bao gồm đoạn băng mang môđun 20 của Fig.3A và Fig.3B, chip IC thứ nhất 31a được bố trí, ví dụ được gắn kết bằng cách dính, lên mặt thứ hai của tấm nền 21, nhiều thành phần dẫn điện thứ nhất 32 nối điện tại ít nhất một số tấm đệm tiếp xúc với chip IC thứ nhất 31a, và chất bao 33 được phủ lên trên chip IC thứ nhất 31a và thành phần dẫn điện thứ nhất 32.

Các thành phần dẫn điện thứ nhất 32, ví dụ dây kim loại, nối liền các lỗ 22, 23 để nối điện các mặt bên trong của tấm đệm tiếp xúc đến các tấm trên chip của chip IC thứ nhất 31a, như là bởi quá trình gắn dây. Như được minh họa đối với ít nhất một trong số các lỗ đơn gắn kết 23, mỗi lỗ 23 tiếp nhận trong đó một thành phần dẫn điện thứ nhất 32 đơn lẻ; đối với ít nhất một số lỗ đa gắn kết 22, mỗi lỗ 22 tiếp nhận trong đó nhiều thành phần dẫn điện, bao gồm một hoặc nhiều thành phần dẫn điện thứ nhất 32 nối điện tấm đệm tiếp xúc anten phía môđun 25a/ 25b với một hoặc nhiều chip IC và kết nối với cuộn anten.

Chất bao hoặc vỏ bọc 33 được phủ lên trên chip IC thứ nhất 31a và thành phần dẫn điện thứ nhất 32 để bọc, nghĩa là, kín hoàn toàn, chúng và bảo vệ chúng khỏi sự lộ sáng và gây hại. Cụ thể, chất bao 33 được phủ bên trong lỗ đơn gắn kết 23 có thành phần dẫn điện thứ nhất 32 sao cho các lỗ đơn gắn kết 23 này được làm đầy hoàn toàn và thành

phần dẫn điện trong đó được bọc kín. Chất bao 33 còn được phủ bên trong cặp lỗ đa gắn kết 22, sao cho các lỗ đa gắn kết 22 này được làm đầy một phần bằng chất bao 33 và một phần không có chất bao.

Chất bao 33 được phủ vào bên trong lỗ đa gắn kết 22, cụ thể chất bao 33 này được phủ lên trên các tấm đệm tiếp xúc anten phía môđun 25a / 25b, phân chia lỗ đa gắn kết 22 thành kênh liên kết thứ nhất và thứ hai liên kề 221, 222 lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liên kề 241, 242 ở phía bên trong của một trong số các tấm đệm tiếp xúc anten phía môđun 25a / 25b (xem Fig.3C). Do đó, đường biên giữa vùng gắn kết thứ nhất và thứ hai liên kề 241, 242 được tạo ra bởi một cạnh hoặc một phần của chất bao 33 được phủ lên trên các tấm đệm tiếp xúc anten phía môđun 25a / 25b.

Cụ thể hơn, chất bao 33 bao kín cặp thứ nhất của các thành phần dẫn điện thứ nhất 32 mà nối liền lần lượt cặp lỗ đa gắn kết 22, và được phủ trên hoặc phủ lên một phần của mặt trong của các tấm đệm tiếp xúc anten phía môđun 25a, 25b. Mỗi phần, được phủ hoặc được phủ lên chất bao 33, được xác định là vùng gắn kết thứ nhất 241 của tấm đệm tiếp xúc anten phía môđun 25a / 25b, trong khi kênh được bao kín bên trong lỗ đa gắn kết 22 được xác định là kênh liên kết thứ nhất 221 (xem Fig.3D). Chất bao bọc kín vùng gắn kết thứ nhất 241 và do đó ngăn tiếp xúc với vùng gắn kết thứ nhất 241, cũng như kênh liên kết thứ nhất 221, bởi các thành phần không được bao kín khác, ví dụ, các dây dẫn, các thành phần dẫn điện khác, mà được cung cấp sau khi tiến hành bao kín. Theo cách khác, bằng chất bao được phủ 33, vùng gắn kết thứ nhất 241 và kênh liên kết thứ nhất 221 không thể tiếp xúc được ít nhất với mục đích tiếp nhận kết nối điện, ví dụ, các thành phần dẫn điện.

Phần còn lại của của mặt bên trong của tấm đệm tiếp xúc anten phía môđun 25a / 25b, mà không được phủ hoặc được phủ bởi chất bao 33 và do đó vẫn có khả năng tiếp cận hoặc tiếp xúc thông qua lỗ đa gắn kết 22, được xác định là vùng gắn kết thứ hai 242. Kênh không được bao kín nằm trong lỗ đa gắn kết 22 được xác định là kênh liên kết thứ hai 222 (xem Fig.3D). Vùng gắn kết thứ hai 242, không được bao kín, theo đó có thể tiếp cận hoặc được tiếp xúc qua kênh liên kết thứ hai 222 bên trong lỗ đa gắn kết 22 để tạo ra bề mặt nhằm thiết lập kết nối điện với chip IC thứ nhất 31a qua tấm đệm tiếp xúc anten phía môđun 25a / 25b tương ứng.

Như được minh họa trên Fig.3C và Fig.3D, vùng gắn kết thứ nhất 241 được đặt tại vị trí đối diện với khe hở thứ nhất 22a của lỗ đa gắn kết, ví dụ, vùng gắn kết thứ nhất 241 ở ngay bên dưới khe hở thứ nhất 22a. Tương tự, vùng gắn kết thứ hai 241 được bố trí tại vị trí đối diện so với khe hở thứ hai 22b của lỗ đa gắn kết 22, ví dụ vùng gắn kết thứ hai 242 ở ngay bên dưới khe hở thứ hai 22b. Việc bố trí tương đối của vùng gắn kết và các khe hở như được minh họa trên Fig.3C và Fig.3D có thể thay đổi theo nhiều phương án khác.

Cũng được hiểu rằng vùng gắn kết thứ nhất và thứ hai 241, 242 nối liền và được nối điện với nhau, trong khi kênh liên kết thứ nhất và thứ hai 221, 222 nối liền nhau. Cũng được hiểu rằng vùng gắn kết thứ nhất và thứ hai 241, 242 là các phần liền khối của một tấm đệm tiếp xúc anten phía môđun 25a / 25b và được nằm ở cùng một phía của các vùng này. Cũng được hiểu rằng vùng gắn kết thứ hai 242 có thể lớn hơn ít nhất hai lần so với vùng gắn kết thứ nhất 241.

Theo đó, vỏ bọc 33, mà được phủ trên tấm đệm tiếp xúc anten phía môđun 25a / 25b, phân chia mỗi tấm đệm tiếp xúc anten phía môđun 25a / 25b cũng như lỗ đa gắn kết 22 tiếp cận cùng một tấm đệm tiếp xúc anten phía môđun để tạo ra các kênh loại trừ lẫn nhau để tương thích với các kết nối điện khác nhau và/hoặc các dạng của nó. Bằng cách sử dụng vỏ bọc, vùng gắn kết thứ nhất và thứ hai 241, 242 (hoặc các kênh liên kết thứ nhất hoặc thứ hai 221, 222) được phân chia mà không cần có tấm nền ở giữa để có chức năng là phân vùng, và do đó làm giảm diện tích chiếm chỗ hoặc yêu cầu về kích thước của các tấm đệm tiếp xúc. Hơn nữa, kích thước, hình dạng và/hoặc sự bố trí của các tấm đệm tiếp xúc về cơ bản không cần thay đổi nhiều.

Fig.3E thể hiện môđun IC 30a trên các hình từ Fig.3A đến Fig.3D được vận hành để thiết lập kết nối điện với cuộn anten 37 mà được kết hợp hoặc được nhúng vào tấm thể. Phương pháp sản xuất thể thông minh được mô tả sau đây với tham chiếu đến các hình vẽ Fig.3E, Fig.3F và Fig.3G, trong đó Fig.3G thể hiện thể thông minh 300 kết hợp môđun IC 30a, và còn tham chiếu đến lưu đồ trên Fig.10. Tuy nhiên, phương pháp này có thể áp dụng tương đương với các môđun IC 30b, 30c, 70, 80, 90 trên các Fig.4A, 4B, 5A, 5B, 7B, 7C, 8B, 8C, 9B, 9C.

Trong khối 1001 của Fig.10, một hoặc nhiều môđun IC 30a có vỏ bọc được đề xuất.

Trong khối 1002, thành phần kết nối anten, ví dụ kem hàn hoặc keo dẫn 35, được phủ lên trên mỗi vùng gắn kết thứ hai 242 của các tấm đệm tiếp xúc anten phía môđun 25a, 25b (xem Fig.3E).

Trong khối 1003, môđun IC 30a được mang đến gần tấm thẻ 36, trong đó các khoang được nghiền trên tấm thẻ 36 đến độ sâu đủ để lộ các phần hoặc các đầu cuối của cuộn anten 37. Tại mỗi tấm đệm tiếp xúc anten phía môđun 25a / 25b, một đầu tiếp xúc 37a của cuộn anten 37 được mang đến gần hoặc tiếp xúc với vùng gắn kết thứ hai 242. Thành phần kết nối anten này được chỉnh lại trong đó nhiệt được cấp để làm nóng chảy keo dẫn 35. Keo dẫn được nóng chảy 35 được làm nguội hoặc được xử lý để tạo ra liên kết, ví dụ bấu dẫn điện cứng 35, với đầu tiếp xúc 37a của cuộn anten 37 và vùng gắn kết thứ hai 242 của tấm đệm tiếp xúc anten phía môđun 25a / 25b. Kết quả là cuộn anten 37 thiết lập kết nối điện với cả hai tấm đệm tiếp xúc anten phía môđun 25a, 25b. Môđun IC 30a, giờ được kết nối điện đến cuộn anten 37, và có thể được cấy lên trên tấm thẻ 36 để tạo ra thẻ thông minh 300.

Theo mục đích này, trong khối 1004, chất kết dính, ví dụ băng keo, có thể được phủ lên mặt gắn kết của môđun IC 30a, ví dụ tấm nền 21.

Trong khối 1005, nhiệt có thể được cấp để hoạt hóa chất kết dính, nếu cần thiết. Mặt gắn kết của môđun IC 30a có thể được bố trí đối diện với hoặc được đặt trong khoang môđun được tạo ra trên tấm thẻ 36.

Trong khối 1006, áp suất có thể được tác động sao cho áp suất được tác động này và chất kết dính hoạt hóa để lần lượt cấy và gắn môđun IC 30a lên trên tấm thẻ 36 để tạo ra thẻ thông minh 300. Các bước khác, ví dụ dập nóng, có thể được thực hiện để tùy chỉnh tấm thẻ 36 hoặc thẻ thông minh 300 theo mục đích sử dụng.

Phương pháp được mô tả ở trên để sản xuất thẻ thông minh có thể được thay đổi bằng cách kết hợp bước thiết lập kết nối điện giữa cuộn anten 37 và các tấm đệm tiếp xúc anten phía môđun 25a, 25b và bước cấy môđun IC 30a lên trên tấm thẻ 36 thành một bước. Phương pháp cải tiến này được mô tả sau đây tham chiếu đến lưu đồ trên các hình vẽ Fig.11 và từ Fig.9D đến Fig.9G. Tuy nhiên, phương pháp này có thể áp dụng được như nhau với các môđun IC 30a, 30b, 30c, 70, 80 trên Fig.3B, 3C, 3G, 4A, 4B, 5A, 5B, 7B, 7C, 8B, 8C.

Trong khối 1101 của Fig.11, một hoặc nhiều môđun IC 90, có vỏ bọc, được đề xuất.

Trong khối 1102, thành phần kết nối anten 39a, ví dụ keo dán hoặc kem hàn hoặc băng dẫn điện, được phủ lên vùng gắn kết thứ hai 242 của mỗi tấm đệm tiếp xúc anten phía môđun 25a / 25b (xem Fig.9D và Fig.9E đối với thành phần kết nối anten 39a trước khi chỉnh lại).

Trong khối 1103, thành phần kết nối anten 39a là đối tượng để chỉnh lại trong đó nhiệt được cấp để làm nóng chảy thành phần kết nối anten 39a và gắn kết thành phần này với vùng gắn kết thứ hai 242 của tấm đệm tiếp xúc anten phía môđun 25a / 25b (xem Fig.9F và Fig.9G đối với thành phần kết nối anten 39b sau khi chỉnh lại). Việc chỉnh lại thành phần kết nối anten cũng kiểm soát hoặc xác định chiều cao của thành phần kết nối anten. Việc chỉnh lại thành phần kết nối anten này cũng làm đầy ít nhất một phần vùng gắn kết thứ hai bởi thành phần kết nối anten.

Theo một phương án, ví dụ, các hình vẽ từ Fig.9D đến Fig.9G, tấm đệm tiếp xúc anten phía môđun 25a / 25b có thể có chiều dày (t_1) nằm trong khoảng từ 70 μm , tấm nền và tấm đệm tiếp xúc 25a / 25b có thể có tổng chiều dày (t_2) nằm trong khoảng 190 $\mu\text{m} \pm 20 \mu\text{m}$, tấm đệm tiếp xúc anten phía môđun 25a / 25b và thành phần kết nối anten 39b có tổng chiều dày (t_3) nằm trong khoảng từ 300 $\mu\text{m} \pm 80 \mu\text{m}$, và môđun này có thể có chiều dày (t_4) lên tới khoảng 600 μm .

Trong khối 1104, chất kết dính có thể được phủ lên mặt gắn kết của môđun IC, ví dụ, tấm nền 21.

Trong khối 1105, môđun IC, cùng với thành phần kết nối anten 39b được chỉnh lại và chất kết dính được phủ trên đó, được bố trí trong khoang môđun của tấm thẻ 36 với mặt thứ hai của tấm nền đối diện với khoang môđun của tấm thẻ 36 trong khi thành phần kết nối anten được bố trí gần và/hoặc tiếp xúc với đầu tiếp xúc 37a của cuộn anten 37. Nhiệt và áp suất được cấp cho tấm thẻ 36 và môđun IC 30a được bố trí trong đó. Nhiệt được cấp làm nóng chảy thành phần kết nối anten 39b cũng như hoạt hóa chất kết dính. Mỗi thành phần kết nối anten 39b này còn tạo ra gắn kết với đầu tiếp xúc 37a (hoặc tấm đệm tiếp xúc anten phía thẻ trong các phương án cụ thể) để thiết lập kết nối điện giữa cuộn anten 37 và tấm đệm tiếp xúc anten phía môđun 25a / 25b thông qua thành phần kết

nối anten. Đồng thời, áp suất được tác dụng và chất kết dính được hoạt hóa để lần lượt cấy và gắn kết môđun IC 30a lên tấm thẻ 36 để tạo ra thẻ thông minh 300.

Fig.3G thể hiện thẻ thông minh 300 trong đó môđun IC 30a trên các hình vẽ từ Fig.3A đến Fig.3C được cấy lên hoặc gắn với tấm thẻ 36 bằng cách sử dụng phương pháp bất kỳ được mô tả ở trên hoặc các phương pháp khác. Tấm thẻ 36 này có thể được tạo ra bằng cách phân lớp các lớp, ví dụ tấm nhựa, và nghiền khoang môđun trong các lớp được phân lớp đó, mà được tạo cấu trúc và bố trí để chứa môđun IC 30a. Các lớp được phân lớp này bao gồm lớp kết hợp hoặc nhúng cuộn anten 37 để cài đặt giao diện không tiếp xúc. Trong việc vận hành, khi thẻ thông minh được đưa gần đến mức đủ gần để hoạt động của đầu đọc thẻ kiểu không tiếp xúc, anten của thẻ thông minh đưa vào từ trường được sinh ra bởi đầu đọc thẻ để cảm ứng dòng điện xoay chiều mà dòng điện này được chuyển thành nguồn của chip IC và cho phép truyền dữ liệu giữa chip IC trong môđun IC và đầu đọc thẻ theo cách không tiếp xúc.

Môđun IC 30a được bố trí trong khoang môđun. Chất kết dính 41 được bố trí giữa mặt gắn kết của môđun IC 30a, ví dụ, tấm nền 21, và tấm thẻ 36 cố định môđun IC 30a với tấm thẻ 36.

Như được minh họa trên Fig.3G, việc sắp xếp tấm thẻ 36, chất kết dính 41 cũng như tấm nền 21, tấm đệm tiếp xúc anten phía môđun 25a / 25b và vỏ bọc 33 của môđun IC 30a xác định khoảng không gian hoặc vùng bao kín 301. Khoảng không gian 31 hoặc vùng bao kín này được sắp xếp hoặc được đóng thẳng bên dưới khe hở thứ hai 22b của lỗ đa gắn kết 22 sao cho vùng gắn kết thứ hai 242 của tấm đệm tiếp xúc anten phía môđun có thể tiếp cận hoặc được lộ ra thông qua khoảng không gian 301, khe hở thứ hai 22b và kênh liên kết thứ hai 222. Thành phần kết nối anten, ví dụ bấu dẫn điện 35, và đầu cuối 37a của cuộn anten 37, nối liền khoảng không gian 301, khe hở thứ hai 22b và kênh liên kết thứ hai 222 của lỗ đa gắn kết 22 và kết nối điện với vùng gắn kết thứ hai 242 của tấm đệm tiếp xúc anten phía môđun 25a / 25b. Theo đó, thành phần kết nối anten thiết lập kết nối điện giữa cuộn anten 37 được nhúng trong tấm thẻ 36 và tấm đệm tiếp xúc anten phía môđun 25a / 25b.

Thông thường môđun IC cung cấp hai tấm đệm tiếp xúc anten phía môđun 25a, 25b, thường cần hai lỗ đa gắn kết 22 trong môđun IC theo sáng chế và hai thành phần kết nối anten kết nối lần lượt với hai tấm đệm tiếp xúc anten phía môđun 25a, 25b với chip

IC 31a. Cũng theo Fig.3G, tại mỗi lỗ đa gắn kết, khe hở thứ nhất 22a ít nhất về cơ bản được làm đầy với chất bao 33 nhằm bịt kín vùng gắn kết thứ nhất trong khi khe hở thứ hai không được làm đầy hoặc nhiều nhất được làm đầy một phần bằng chất bao 33 nhằm chứa thành phần kết nối anten 39, ví dụ burou dẫn điện 35, và các đầu tiếp xúc 37a của cuộn anten 37. Khe hở thứ ba được giới hạn 22c kết nối khe hở thứ nhất và thứ hai 22a, 22b có thể được làm đầy hoặc không được làm đầy.

Fig.4A thể hiện hình chiếu xuyên tâm nhìn từ mặt gắn kết của môđun IC 30b theo một phương án khác của sáng chế, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt. Fig.4B là hình vẽ mặt cắt ngang của môđun IC 30b được cắt dọc theo đường B-B trên Fig.4A. Như được minh họa, đối với ít nhất một vài lỗ đơn gắn kết 23, mỗi lỗ 23 này tiếp nhận trong đó thành phần dẫn điện thứ nhất 32 đơn lẻ; đối với các lỗ đa gắn kết 22, mỗi lỗ 22 tiếp nhận trong đó nhiều thành phần dẫn điện, bao gồm cặp thứ nhất và thứ hai của các thành phần dẫn điện thứ nhất 32. Cụ thể hơn, cặp thứ nhất và thứ hai của các thành phần dẫn điện thứ nhất 32 nối điện tấm đệm tiếp xúc anten phía môđun 25a / 25b khác với các tấm gắn trên chip của chip IC thứ nhất 31a. Cặp thứ nhất và thứ hai của các thành phần dẫn điện thứ nhất 32 nối liền khe hở thứ nhất 22a của lỗ đa gắn kết 22 và được bịt kín bởi chất bao 33. Tương tự với phương án trên các hình vẽ từ Fig.3A đến Fig.3G, chất bao 33 được phủ trên một phần của tấm đệm tiếp xúc anten phía môđun để xác định vùng gắn kết thứ nhất 241. Vỏ bọc này bịt kín vùng gắn kết thứ nhất 241 và ngăn chặn sự tiếp cận đến đó. Vỏ bọc này cũng xác định là kênh liên kết thứ nhất 221 giới hạn tại vùng gắn kết thứ nhất 241. Vùng gắn kết thứ hai 242 trên tấm đệm tiếp xúc anten phía môđun 25a / 25b, tiếp giáp và được nối điện đến vùng gắn kết thứ nhất 241, không được phủ bằng chất bao 33 và do đó vẫn có thể tiếp cận hoặc được lộ ra qua kênh liên kết thứ hai 222 giới hạn tại vùng gắn kết thứ hai 242, ví dụ qua khe hở thứ hai 22b của lỗ đa gắn kết 22. Vùng gắn kết thứ hai 242 này, không có vỏ bọc, theo đó có thể tiếp cận hoặc được lộ ra qua lỗ đa gắn kết 22 là bề mặt nhằm thiết lập kết nối điện đến chip IC thứ nhất 31a.

Fig.4C thể hiện môđun IC 30b trên các hình vẽ từ Fig.4A đến Fig.4B được vận hành để thiết lập kết nối điện với cuộn anten 37 mà được kết hợp trong tấm thẻ. Các dấu hiệu và đặc tính khác của môđun IC 30b, phương pháp thiết lập kết nối điện với cuộn anten 37 và phương pháp cấy môđun IC 30b, như được minh họa trên các hình từ Fig.4A

đến Fig.4D, có thể giống với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.3A đến Fig.3G, Fig.10 và Fig.11, và do đó chi tiết của chúng không được mô tả lại ở đây. Thẻ thông minh được cấy với môđun IC 30b trên các hình từ Fig.4A đến Fig.4B có thể giống với phần mô tả ở trên liên quan đến các hình từ Fig.3A đến Fig.3G, và do đó các chi tiết của chúng sẽ không được mô tả lặp lại ở đây.

Fig.5A thể hiện hình chiếu xuyên tâm nhìn từ mặt gắn kết của môđun IC 30c theo một phương án khác nữa của sáng chế, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt. Fig.5B là hình vẽ mặt cắt ngang của môđun IC được cắt dọc theo đường C-C trên Fig.5A. Theo phương án này, môđun IC 30c bao gồm chip IC thứ nhất 31a và chip IC thứ hai 31b được bố trí trên mặt thứ hai của tấm nền 21. Các thành phần dẫn điện thứ nhất 32 nối liền ít nhất một số lỗ đơn gắn kết 23 và lỗ đa gắn kết 22 với nhau, và nối điện tại ít nhất một vài tấm đệm tiếp xúc, bao gồm các tấm đệm tiếp xúc anten phía môđun 25a, 25b, với các tấm đệm trên chip của chip IC thứ nhất 31a. Các thành phần dẫn điện thứ hai 42 lần lượt nối liền cặp lỗ đa gắn kết và, nối điện các tấm đệm tiếp xúc anten phía môđun 25a, 25b với chip IC thứ hai 31b. Thành phần dẫn điện thứ hai 42 này có thể còn được nối điện chip IC thứ hai 31b với các tấm đệm tiếp xúc khác (không được thể hiện). Các thành phần dẫn điện thứ nhất và thứ hai 32, 42, mà nối liền khe hở thứ nhất 22a của lỗ đa gắn kết, được bao kín bởi chất bao 33. Tương tự với phương án trên các hình vẽ từ Fig.3A đến Fig.3G, chất bao 33 được phủ lên một phần của tấm đệm tiếp xúc 25a / 25b để định ra vùng gắn kết thứ nhất 241. Vỏ bọc bịt kín vùng gắn kết thứ nhất 241 và ngăn chặn tiếp cận đến chúng. Vỏ bọc này cũng xác định kênh liên kết thứ nhất 221 giới hạn tại vùng gắn kết thứ nhất 241. Vùng gắn kết thứ hai 242 trên tấm đệm tiếp xúc anten phía môđun 25a / 25b, tiếp giáp và được nối điện đến vùng gắn kết thứ nhất 241, mà không được phủ bằng chất bao 33 và do đó vẫn duy trì được khả năng tiếp cận qua kênh liên kết thứ hai 222 giới hạn tại vùng gắn kết thứ hai 242, ví dụ, qua khe hở thứ hai 22b của lỗ đa gắn kết 22. Vùng gắn kết thứ hai 241, không có vỏ bọc, theo đó có thể tiếp cận hoặc được lộ ra qua lỗ đa gắn kết 22 là bề mặt nhằm thiết lập kết nối điện với chip IC thích hợp trong số chip IC thứ nhất và thứ hai 31a, 31b.

Fig.5C thể hiện môđun IC 30c trên các hình từ Fig.5A đến Fig.5B được vận hành để thiết lập kết nối điện với cuộn anten 37 mà được kết hợp trong tấm thẻ. Các dấu hiệu và đặc tính khác của môđun IC 30c, phương pháp thiết lập kết nối điện với cuộn anten 37

và phương pháp cấy môđun IC 30c, như được minh họa bởi các hình vẽ từ Fig.5A đến Fig.5D, có thể tương tự với phần mô tả nêu trên liên quan đến các hình vẽ từ Fig.3A đến Fig.3G, Fig.10 và Fig.11, và do đó các chi tiết của chúng không được mô tả lặp lại ở đây. Thẻ thông minh được cấy với môđun IC 30c trên các hình vẽ từ Fig.5A đến Fig.5B có thể tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.3A đến Fig.3G, và do đó các chi tiết của chúng không được mô tả lặp lại ở đây.

Fig.6A thể hiện hình chiếu bằng được nhìn từ mặt tiếp xúc của đoạn băng mang môđun 60 có các tấm đệm tiếp xúc dẫn điện, ví dụ đầu nối IC có tám tấm đệm tiếp xúc dẫn điện được chỉ định ISO. Fig.6B thể hiện hình chiếu từ dưới nhìn từ mặt gắn kết của đoạn băng môđun 60 của Fig.6A có nhiều lỗ theo một phương án của sáng chế. Fig.6C là hình chiếu xuyên tâm của Fig.6B, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt.

Tham chiếu đến phương án được minh họa trên các hình vẽ từ Fig.6A đến Fig.6C, các tấm đệm dẫn điện bao gồm cặp tấm đệm tiếp xúc thứ nhất, mà sau đây được gọi là “các tấm đệm tiếp xúc anten phía môđun” 25a, 25b, và các tấm đệm tiếp xúc 24a, 24b, 24c, 24d, 24e, 24f, 24g, 24h. Trong số các tấm đệm tiếp xúc này có ít nhất hai cặp tấm đệm tiếp xúc khác biệt hoặc loại trừ lẫn nhau, ví dụ (24a, 24e) và (24d, 24h). Các tấm đệm tiếp xúc anten phía môđun 25a, 25b lần lượt được đặt liền kề giữa hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau, nghĩa là, 25a được đặt liền kề giữa 24a và 24e trong khi 25b được đặt liền kề giữa 24d và 24h. Tấm đệm tiếp xúc anten phía môđun 25b có thể còn được đặt liền kề giữa 24c và 24g.

Theo các ví dụ nhất định, các tấm đệm tiếp xúc khác ngoài các tấm đệm tiếp xúc anten phía môđun, nghĩa là, tám tấm đệm tiếp xúc được chỉ định ISO từ C1 đến C8 lần lượt tương ứng với đệm tiếp xúc từ 24a đến 24h, mà có thể được bố trí dọc theo các phần cạnh đối diện thứ nhất, ví dụ, cạnh chiều rộng đối diện, của tấm nền 21 tại vị trí là vị trí tiếp xúc được chỉ định ISO. Các tấm đệm tiếp xúc anten phía môđun 25a, 25b và hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24e) và (24d, 24h) được bố trí dọc theo các phần cạnh đối diện thứ hai, ví dụ, cạnh chiều dài đối diện, của tấm nền 21. Hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24e) và (24d, 24h) có thể được bố trí tại vị trí là vị trí tiếp xúc được chỉ định bởi ISO, tuy nhiên, các tấm đệm tiếp xúc anten phía môđun 25a, 25b được nằm tại các vị trí tiếp xúc được chỉ định không ISO. Cặp phần cạnh đối diện thứ

nhất và cặp phần cạnh đối diện thứ hai nhìn chung được nối liền với nhau. Nếu tấm nền 21 nhìn chung có dạng hình vuông hoặc chữ nhật thì hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau (24a, 24e) và (24d, 24h) có thể, nhưng không nhất thiết, được bố trí ở các phần góc hoặc các phần gần góc của tấm nền 21 và không chồng lấp lên các tấm đệm tiếp xúc C4 và C8.

Cần được hiểu rằng các tấm đệm tiếp xúc anten phía môđun 25a, 25b là không chồng lấp lên các vị trí chỉ định ISO của tấm đệm tiếp xúc từ C1 đến C8 trên đầu nối IC, ví dụ từ 24a đến 24h. Theo cách khác, tấm đệm tiếp xúc anten phía môđun 25a, 25b được bố trí tại vị trí trên đầu nối IC, mà không được chỉ định hoặc không được xác định bởi bởi các tiêu chuẩn công nghiệp hoặc tiêu chuẩn ISO hiện thời hoặc là dùng cho việc sử dụng hiện tại và được dành cho việc sử dụng tương lai. Theo cách khác, tấm đệm tiếp xúc anten phía môđun 25a, 25b không chồng lấp lên tấm đệm tiếp xúc được chỉ định bởi ISO 7816 được dùng cho việc sử dụng trong tương lai, ví dụ các tấm đệm C4 và C8.

Các dấu hiệu và đặc tính khác của đầu nối IC, như được minh họa bởi các hình vẽ từ Fig.6A đến Fig.6C, sẽ tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.2A đến Fig.2C, và do đó các chi tiết của chúng không được mô tả lặp lại ở đây.

Fig.7A thể hiện hình chiếu từ phía dưới nhìn từ mặt gắn kết của môđun IC 70 theo một phương án của sáng chế. Fig.7B là hình chiếu xuyên tâm của Fig.7A, trong đó diện tích chiếm chỗ của các tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt. Fig.7C là hình vẽ mặt cắt ngang của môđun IC 70 được cắt dọc theo đường D-D trên Fig.7B. Ngoài việc đưa ra tấm đệm tiếp xúc C4 và C8 24d, 24h và vị trí của các tấm đệm tiếp xúc anten phía môđun 25a, 25b so với các tấm đệm tiếp xúc C4 và C8, mà được mô tả tương ứng với các hình vẽ từ Fig.6A đến Fig.6C, các dấu hiệu và đặc tính khác của môđun IC 70, phương pháp thiết lập kết nối điện với cuộn anten 37 và phương pháp cấy môđun IC 70 sẽ tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.3A đến Fig.3G, Fig.10 và Fig.11, và do đó các chi tiết của chúng sẽ không được mô tả lặp lại ở đây. Thẻ thông minh được cấy với môđun IC 70 sẽ tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.3A đến Fig.3G, và do đó các chi tiết của chúng sẽ không được mô tả lặp lại ở đây.

Cần được hiểu rằng môđun IC 70 trên các hình vẽ từ Fig.7A đến Fig.7C có thể được thay đổi để tạo ra các phương án thực hiện khác nhau. Ví dụ, môđun IC 70 có thể

có nhiều thành phần dẫn điện thứ nhất 32 nối liền lỗ đa gắn kết 25a, 25b, mà tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.4A đến Fig.4D, và do đó các chi tiết của chúng sẽ không được mô tả lặp lại ở đây. Theo phương án khác, môđun IC 70 có thể có nhiều chip IC được nối riêng biệt với tấm đệm tiếp xúc anten phía môđun 25a, 25b, mà tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.5A đến Fig.5D và do đó các chi tiết của chúng không được mô tả lặp lại ở đây.

Liên quan đến cấu hình và/hoặc việc bố trí lỗ đa gắn kết 22, khe hở thứ nhất và thứ hai 22a, 22b có thể có các hình dạng khác nhau và/hoặc có kích thước không bằng nhau, ví dụ chiều rộng, chiều dài. Ví dụ, theo các phương án được thể hiện trên các hình vẽ từ Fig.2B đến Fig.2C, Fig.3B, từ Fig.6B đến Fig.6C, Fig.7B, khe hở thứ nhất và thứ hai được nằm lần lượt ở vị trí đối diện với vùng gắn kết thứ nhất và thứ hai, trong đó khe hở thứ nhất bao gồm chiều rộng mà được giới hạn so với chiều rộng/đường kính của khe hở thứ hai. Cấu hình như vậy của các lỗ đa gắn kết có thể được thay đổi theo đó. Theo một phương án, khe hở thứ nhất của ít nhất một cặp lỗ đa gắn kết thứ nhất bao gồm chiều dài mà lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết được tạo ra với lỗ liền kề hoặc không liền kề của tấm đệm tiếp xúc. Theo một phương án, khe hở thứ nhất của ít nhất một cặp thứ nhất của lỗ đa gắn kết được bố trí giữa chip IC thứ nhất (hoặc vùng trên mặt thứ hai của tấm nền mà thích hợp để bố trí chip IC thứ nhất) và ít nhất một lỗ đơn gắn kết. Theo một phương án, khe hở thứ nhất của ít nhất một cặp lỗ đa gắn kết thứ nhất có ít nhất một phần được bố trí phù hợp với biên dạng được xác định bởi ít nhất một mặt của chip IC thứ nhất (hoặc vùng trên mặt thứ hai của tấm nền mà thích hợp để bố trí chip IC thứ nhất). Theo một phương án, khe hở thứ ba, kết nối nhờ chất lưu giữa khe hở thứ nhất và thứ hai, bao gồm chiều rộng được giới hạn so với chiều rộng của khe hở thứ nhất và chiều rộng của khe hở thứ hai. Theo một số phương án, các biến thể được mô tả ở trên có thể được kết hợp chọn lọc. Theo một số phương án, cả hai lỗ đa gắn kết có thể có cấu hình và/hoặc bố trí tương tự trong khi theo một số phương án khác, các lỗ đa gắn kết này có thể có cấu hình và/hoặc bố trí không giống nhau hoặc khác biệt.

Fig.8A thể hiện hình chiếu từ phía dưới nhìn từ mặt gắn kết của môđun IC 80 theo một phương án của sáng chế. Fig.8B là hình chiếu xuyên tâm của Fig.8A, trong đó diện tích chiếm chỗ của tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt. Fig.8C là hình vẽ mặt cắt ngang của môđun IC 80 được cắt dọc theo đường gấp khúc E-E trên

Fig.8B. Fig.9A thể hiện hình chiếu từ phía dưới nhìn từ mặt gắn kết của môđun IC 90 theo một phương án của sáng chế. Fig.9B là hình chiếu xuyên tâm của Fig.9A, trong đó diện tích chiếm chỗ của tấm đệm tiếp xúc và vỏ bọc được thể hiện bằng đường nét đứt. Fig.9C là hình vẽ mặt cắt ngang của môđun IC 90 được cắt dọc theo đường F-F trên Fig.9B. Ngoại trừ cấu hình và/hoặc sự bố trí của các lỗ đa gắn kết, dấu hiệu và đặc tính của môđun IC 80, 90, phương pháp thiết lập kết nối điện với cuộn Anten 37 và phương pháp cấy môđun IC 80, 90 sẽ tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.3A đến 3G, Fig.10 và Fig.11, và do đó các chi tiết của chúng sẽ không được mô tả lặp lại ở đây. Thẻ thông minh được cấy bằng môđun IC 80, 90 sẽ tương tự với phần mô tả ở trên liên quan đến các hình vẽ từ Fig.3A đến 3G, và do đó các chi tiết của chúng không được mô tả lặp lại ở đây.

Liên quan đến cấu hình và/hoặc sự bố trí của lỗ đa gắn kết 122 được tạo ra trong tấm đệm tiếp xúc Anten phía môđun 25a / 25b trên các hình vẽ từ Fig.8A đến Fig.8C và Fig.9A đến Fig.9C, mỗi lỗ đa gắn kết 122 có thể được tạo ra nhiều khe hở nối với nhau, ví dụ khe hở thứ nhất 122a và khe hở thứ hai 122b được kết nối nhờ chất lưu với nhau. Đường kính/chiều rộng của khe hở thứ hai 122b có thể lớn hơn đường kính/chiều rộng của khe hở thứ nhất 122a, ví dụ, ít nhất hai lần. Sự kết nối giữa khe hở thứ nhất 122a và khe hở thứ hai 122b có thể, tùy ý, được gọi là khe hở thứ ba 122c. Khe hở thứ ba 122c có thể được giới hạn so với khe hở thứ hai 122b (xem các hình vẽ từ Fig.8A đến 8C, Fig.9A đến 9C) hoặc cả hai khe hở thứ nhất và thứ hai 122a, 122b (không được thể hiện).

Khe hở thứ nhất 122a nói chung được kéo dài, ví dụ chiều dài khe hở của nó lớn hơn chiều rộng tương ứng. Ít nhất một phần của khe hở thứ nhất 122a được sắp xếp hoặc xen kẽ giữa chip IC thứ nhất 31a và ít nhất một lỗ đơn gắn kết 23. Khe hở thứ nhất 122a, hoặc một phần của nó, có thể có chiều dài khe hở mà nối liền tấm nền 21 đến ít nhất một phần dọc theo một mặt của chip IC thứ nhất 31a. Chip IC thứ nhất 31a có nhiều cạnh mà thường không song song, ví dụ vuông góc, với tấm nền 21. Theo một phương án trên các hình vẽ Fig.8B và Fig.9B, chiều dài khe hở nối liền ít nhất một phần dọc theo một cạnh của chip IC thứ nhất 31a có thể lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết liền kề được tạo ra trong tấm đệm tiếp xúc liền kề. Chiều dài của khe hở và khoảng cách giữa hai lỗ đơn gắn kết 23 liền kề có thể được tạo ra dọc theo bề mặt của tấm nền 21 mà trên đó lỗ đơn gắn kết 23 và lỗ đa gắn kết 22 được bố trí hoặc tạo ra. Theo một phương

án trên Fig.8B và Fig.9B, khe hở thứ nhất 122, hoặc một phần của nó, ít nhất được bố trí một phần phù hợp với biên dạng được xác định bởi một hoặc nhiều cạnh của chip IC thứ nhất. Ví dụ, trên Fig.8B, khe hở thứ nhất 122a, hoặc một phần của nó, song song với một cạnh của chip IC thứ nhất 31a. Ví dụ, trên Fig.9B, khe hở thứ nhất 122a, hoặc một phần của nó, được thể hiện ở các phần hoặc các mặt cắt khe hở trực giao với nhau, ví dụ hình chữ L, và song song với hai cạnh liền kề, ví dụ mặt trực giao, của chip IC thứ nhất 31a.

Mặc dù, mỗi khe hở thứ nhất 122a hoặc một phần của nó, như được minh họa trên các hình vẽ Fig.8B và Fig.9B, xác định một hoặc nhiều đường hoặc đoạn thẳng/tuyến tính, được hiểu rằng mỗi khe hở thứ nhất 122a hoặc một phần của nó có thể xác định ở dạng đường hoặc đoạn cong/phi tuyến tính. Mỗi khe hở thứ hai 122b có thể hình tròn hoặc được tạo ra ở hình đa giác và/hoặc không đều. Mỗi khe hở thứ ba 122c, nếu có, có thể xác định là đường thẳng/tuyến tính hoặc đường cong/phi tuyến tính.

Trong thẻ thông minh theo một phương án của sáng chế, thành phần kết nối anten, nghĩa là, kết nối điện giữa tấm đệm tiếp xúc anten phía môđun 25a / 25b và cuộn anten 37 được nhúng trong tấm thẻ, được tạo ra bởi bướu dẫn điện 35. Cũng được hiểu rằng, theo các phương án khác, thành phần kết nối anten có thể được tạo ra bởi các phương tiện dẫn điện. Thành phần kết nối anten như vậy có thể là đĩa dẫn điện mà là vật liệu đàn hồi có các hạt dẫn điện, hoặc bướu dẫn điện dẻo mà có thể được phân tán là chất kết dính dẫn điện, ví dụ ở dạng keo và có thể lưu hóa thành dạng rắn. Đĩa dẫn điện hoặc bướu dẫn điện dẻo có thể được phủ lên trên tấm đệm tiếp xúc anten phía thẻ trước khi lưu hóa và/hoặc trước khi cấy môđun IC lên trên tấm thẻ. Theo một phương án, đầu tiếp xúc 37a là các phần được trích của cuộn anten được nhúng 37. Được hiểu rằng theo các phương án khác, thay vì lấy đầu cuối 37a của cuộn anten 37 từ tấm thẻ, tấm đệm tiếp xúc anten phía thẻ (không được thể hiện) có thể được bố trí trong khoang môđun của tấm thẻ và được nối điện với cuộn anten 37 được nhúng. Thành phần kết nối anten có thể được đặt giữa và/hoặc được nối đầu giữa tấm đệm tiếp xúc anten phía môđun và tấm anten phía thẻ để tạo ra kết nối điện giữa chúng.

Phương pháp sản xuất môđun tích hợp cho thẻ thông minh có giao diện kép được mô tả sau đây.

Sáng chế đề xuất phôi, trong đó phôi này bao gồm tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và một cặp lỗ đa gắn kết, cả hai kéo dài qua mặt thứ nhất sang mặt

thứ hai của tấm nền, nhiều tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc dẫn điện thứ nhất, được bố trí bên trên các lỗ và trên mặt thứ nhất của tấm nền, chip IC thứ nhất và/hoặc thứ hai được bố trí trên mặt thứ hai của tấm nền, và nhiều thành phần dẫn điện thứ nhất và/hoặc thứ hai nối liền các lỗ và nối điện tấm tiếp xúc với chip IC thứ nhất và/hoặc thứ hai. Cặp thứ nhất của các thành phần dẫn điện thứ nhất lần lượt nối liền cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ nhất.

Phôi phải tuân thủ quy trình bao kín để bao kín (các) chip IC và (các) thành phần dẫn điện, và để xác định vùng gắn kết thứ nhất và thứ hai trên tấm đệm tiếp xúc anten phía môđun cũng như kênh liên kết thứ nhất và thứ hai.

(i) trong quy trình ngăn và phủ bao kín, đường ngăn được phủ lên mặt phía trong của tấm đệm tiếp xúc anten phía môđun để xác định chu vi cho vỏ bọc trước khi phủ chất bao bên trong chu vi đường ngăn. Cụ thể, tại lỗ đa gắn kết, vật liệu ngăn có thể được phủ bên trong khe hở thứ nhất hoặc khe hở thứ ba được giới hạn, sau đó chất bao được phủ vào bên trong khe hở thứ nhất có một hoặc nhiều thành phần dẫn điện và chất bao này được lưu hóa để tạo ra vỏ bọc làm đầy khe hở thứ nhất.

(ii) theo cách khác, trong quy trình bao kín không sử dụng vật liệu ngăn, chất bao được phủ bên trong khe hở thứ nhất của lỗ đa gắn kết, có một hoặc nhiều thành phần dẫn điện và được lưu hóa. Theo một số phương án, khe hở thứ ba được giới hạn, hẹp hơn khe hở thứ nhất và thứ hai, hoặc khe hở thứ nhất bị giới hạn theo các phương án khác, hẹp hơn khe hở thứ hai, có thể ngăn chất bao đi ra hoặc chảy vào khe hở thứ hai.

Không kể đến việc lựa chọn quy trình bao kín, chất bao được phủ lên trên (các) chip IC và các thành phần dẫn điện trong lỗ đơn gắn kết, và làm đầy các lỗ đơn gắn kết này. Chất bao cũng được phủ vào bên trong lỗ đa gắn kết sao cho khe hở thứ nhất của lỗ đa gắn kết được làm đầy bằng vỏ bọc mà được xác định bởi kênh liên kết thứ nhất và bịt kín vùng gắn kết thứ nhất, trong khi (các) thành phần trong kênh liên kết thứ nhất được bao kín. Khe hở thứ ba bị giới hạn bất kỳ được nối với khe hở thứ nhất cũng có thể được làm đầy hoặc làm đầy một phần nếu thích hợp. Khe hở thứ hai của lỗ đa gắn kết không được làm đầy hoặc được làm đầy nhiều nhất một phần bằng vật liệu bọc sao cho kênh liên kết thứ hai được phép tiếp cận với vùng gắn kết thứ hai trên tấm đệm tiếp xúc anten phía môđun để kết nối điện đến đó. Phân vùng của vùng gắn kết thứ nhất và thứ hai và kênh được thực hiện bằng cách phủ vỏ bọc trên tấm đệm tiếp xúc anten phía môđun 25a

/25b và không cần sắp xếp hoặc chèn tấm nền giữa vùng gắn kết thứ nhất và thứ hai và kênh.

Mặt dù hình dạng và/hoặc sự bố trí của lỗ đa gắn kết được sử dụng trong các phương án của sáng chế, mà có thể không được minh họa trong các hình vẽ kèm theo, nhưng cần hiểu rằng việc mở rộng vùng gắn kết thứ nhất và thứ hai trên tấm đệm tiếp xúc anten phía môđun có thể được xác định bằng quy trình bao kín. Ví dụ, vật liệu ngăn để xác định chu vi của vùng gắn kết thứ nhất sao cho vùng còn lại trên tấm đệm tiếp xúc anten phía môđun, mà nằm ngoài chu vi vùng ngăn, được xác định là vùng gắn kết thứ hai. Bằng cách sử dụng các hình vẽ kèm theo để minh họa, vật liệu ngăn có thể được phủ vào bên trong khe hở thứ nhất 22a / 122a hoặc khe hở thứ ba bị giới hạn 22c / 122c của lỗ đa gắn kết 22 và chất bao được phân tán vào bên trong khe hở thứ nhất để xác định vùng gắn kết thứ nhất mà có kích thước tương tự khe hở thứ nhất. Tuy nhiên, điều này có thể được thay đổi theo các ví dụ, trong đó vật liệu ngăn có thể được phủ bên trong khe hở thứ hai 22b / 122b của lỗ đa gắn kết 22 và chất bao được phân tán bên trong khe hở thứ nhất 22a / 122a để xác định vùng gắn kết thứ nhất mà lớn hơn khe hở thứ nhất. Cần được hiểu rằng, theo các phương án khác, trong đó lỗ đa gắn kết có thể được tạo ra với hình dạng và/hoặc bố trí khác, mặc dù có hoặc không có vùng giới hạn nối giữa (các) khe hở được mở bên trong lỗ đa gắn kết, vật liệu ngăn này có thể xác định chu vi của vùng vỏ bọc trước khi phân tán chất bao bên trong chu vi của vật liệu ngăn, do đó chia hoặc phân vùng thành vùng gắn kết thứ nhất và thứ hai bên trong lỗ đa gắn kết.

Theo các phương án, sáng chế đề xuất một số ưu điểm, nhưng không bị giới hạn với nội dung sau:

- Sáng chế giúp ngăn ngừa phủ hai lần các tấm đệm tiếp xúc trong môđun IC cho thẻ thông minh giao diện kép có chip IC đơn để cấy cả giao diện tiếp xúc và không tiếp xúc, hoặc thẻ thông minh lai có nhiều, ví dụ, hai, chip IC mà cài đặt riêng rẽ giao diện tiếp xúc và không tiếp xúc và không kết nối với nhau, hoặc ICC hoặc thẻ thông minh có nhiều, ví dụ hai hoặc nhiều hơn hai, chip IC. Theo sáng chế, tấm nền có các tấm đệm tiếp xúc dẫn điện được bố trí trên mặt thứ nhất của tấm nền nhưng không có tấm đệm tiếp xúc dẫn điện được bố trí trên mặt thứ hai của tấm nền đó, trong đó mặt thứ nhất và mặt thứ hai được đối diện với nhau. Theo đó, sáng chế đề xuất môđun IC được phủ một mặt và thẻ thông minh kết hợp môđun này, trong đó mặt tiếp xúc của môđun IC được phủ tấm

đệm tiếp xúc dẫn điện trong khi mặt gắn kết của môđun IC không có tấm đệm tiếp xúc dẫn điện.

- Sáng chế cho phép hai hoặc nhiều hơn hai chip IC được nối với một vị trí hoặc cùng một tấm đệm tiếp xúc dẫn điện, ví dụ, tấm đệm tiếp xúc anten phía môđun. Các hình vẽ từ Fig.5A đến Fig.5D thể hiện hai chip IC được nối điện với các tấm đệm tiếp xúc anten phía môđun qua các lỗ đa gắn kết.

Sáng chế đề xuất một diện tích tấm nền không được bao kín lớn hơn bên mặt gắn kết của nó, mà kết quả là tạo ra vùng kết dính lớn hơn và độ kết dính được cải với tấm thẻ. Lỗ đa gắn kết theo sáng chế cho phép nhiều thành phần và loại dẫn điện trong đó, ví dụ các liên kết dây và thành phần kết nối anten, được chứa trong đó và được nối điện với cùng một tấm đệm tiếp xúc. Bằng cách kết hợp lỗ gắn kết và do đó giảm được số lượng các lỗ gắn kết, cần diện tích tấm nền nhỏ hơn để duy trì khoảng cách giữa các lỗ được quy định bởi tiêu chuẩn công nghiệp. Việc dịch chuyển vào trong diện tích tấm nền lớn hơn trên mặt gắn kết lớn hơn của nó, sẽ là thích hợp để sử dụng chất kết dính, và hữu dụng do toàn bộ diện tích chiếm chỗ của các tấm đệm tiếp xúc còn được giảm thêm. Ví dụ, các môđun IC với sáu tấm đệm tiếp xúc hoặc chân thường không đủ dính bám với tấm thẻ, khi so với các môđun IC có tám tấm đệm tiếp xúc hoặc chân, do diện tích tấm nền để gắn lên tấm thẻ nhỏ hơn. Sáng chế cải thiện được việc kết dính của các môđun IC như vậy.

Bằng cách giới hạn sự bao kín và bố trí cạnh của nó trên tấm đệm tiếp xúc anten phía môđun 25a / 25b để tạo ra đường bao của vùng gắn kết thứ nhất và thứ hai và kênh liên kết thứ nhất và thứ hai, sáng chế cho phép sự linh hoạt trong việc phân chia và xác định mức độ của vùng gắn kết thứ nhất và thứ hai ở mặt bên trong của tấm đệm tiếp xúc anten phía môđun. Sự phủ chất bao lên mỗi tấm đệm tiếp xúc anten phía môđun tạo ra kênh liên kết thứ nhất và thứ hai bên trong cùng một lỗ đa gắn kết để tiếp nhận lần lượt các dạng thành phần dẫn điện khác nhau, ví dụ, các liên kết dây và các thành phần kết nối anten. Chất bao hoặc phần mép của chất bao này cũng phân tách hoặc phân chia tấm đệm tiếp xúc anten phía môđun dẫn điện bên thành vùng gắn kết thứ nhất và thứ hai mà không cần có tấm nền phân chia hai vùng gắn kết hoặc kênh, và do đó làm giảm yêu cầu diện tích chiếm chỗ tổng thể của các tấm đệm tiếp xúc so với kích thước của đầu nối IC.

Sáng chế khác biệt với US 2017/0270398 A1 (sau đây gọi là công bố “398”). Theo các ví dụ của công bố “398”, cạnh của phía đầu vùng bao tại tấm nền cách điện theo tiêu chuẩn công nghiệp chung. Fig.4 của công bố “398” thể hiện vòng tròn tương ứng với diện tích vỏ bọc của chip và dây kết nối rời khỏi các lỗ có hình thuôn sao cho sau đó chúng có thể được nối với anten. Các hình vẽ từ Fig.5 đến Fig.7 khi đó thể hiện các cách khác nhau mà chất dẫn điện được nối với anten qua lỗ hình thuôn. Ví dụ trên Fig.5 thể hiện hai kết nối dây được thiết lập trong lỗ hình thuôn, tuy nhiên không có vỏ bọc, điều này có thể gây ra sự giao cắt giữa hai dây, mà có thể dẫn tới sự ngắn mạch và hoặc đứt dây. Theo các ví dụ trên các Fig.6 và Fig.7, một phần tấm nền cách điện được sử dụng để tạo ra hai lỗ tách rời (giếng kết nối tròn và lỗ kín đáy hình thuôn)- tuy nhiên, các ví dụ này có thể khó để phủ chất kết dính lên mặt gắn kết của môđun thẻ chip và làm giảm diện tích kết dính trên mặt gắn kết/khả năng gắn kết của chúng.

Sáng chế sử dụng không gian được chỉ định không ISO trên mặt tiếp xúc phía ngoài, ví dụ đầu nối IC, của môđun IC để định vị các tấm đệm tiếp xúc anten phía môđun 25a, 25b. Đối với đầu nối IC dạng sáu chân có các tấm đệm tiếp xúc từ C1 đến C3 và từ C5 đến C7 được chỉ định ISO, tấm đệm tiếp xúc anten phía môđun 25a được nằm giữa các tấm đệm tiếp xúc C1 và C5 trong khi tấm đệm tiếp xúc anten phía môđun 25b được nằm giữa tấm đệm tiếp xúc C3 và C7. Đối với đầu nối IC loại 8 chân có các tấm đệm tiếp xúc C1 đến C8 được chỉ định ISO, thì tấm đệm tiếp xúc anten phía môđun 25a nằm giữa tấm đệm tiếp xúc C1 và C5 trong khi tấm đệm tiếp xúc anten phía môđun 25b được nằm giữa tấm đệm tiếp xúc C4 và C8, cũng như có khả năng nằm giữa tấm đệm tiếp xúc C3 và C7. Theo đó, các tấm đệm tiếp xúc anten phía môđun 25a, 26b mỗi tấm đệm này được tách biệt về mặt vật lý hoặc khác biệt với các vị trí tấm đệm tiếp xúc được chỉ định ISO C1 đến C8; chúng cũng không chồng lấp với (hoặc được cách điện với) các vị trí tấm đệm tiếp xúc được chỉ định ISO từ C1 đến C8; mà chúng được nằm trong không gian được chỉ định không ISO mà sẽ không tiếp xúc điện với đầu đọc thẻ dựa trên tiếp xúc khi môđun IC, sau khi được cấy lên tấm thẻ, được lồng vào đó. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này hiểu được rằng đó là kích thước và vị trí của tấm đệm tiếp xúc C1 đến C8 trên đầu nối IC, cũng như vị trí tương đối của đầu nối IC trên tấm thẻ, ví dụ kích cỡ ID-1, được xác định bởi ISO 7816 và/hoặc các tiêu chuẩn công nghiệp tương

ứng khác và không cần nhắc lại ở đây. Tuy nhiên, Fig.1B thể hiện một sơ đồ biểu diễn của sự bố trí tương đối của các vị trí tấm đệm tiếp xúc được xác định bởi ISO 7816.

Sáng chế khác với bằng sáng chế US 9390365 B2 mà đã bộc lộ việc sử dụng của các tấm đệm tiếp xúc C4 và C8 không được sử dụng là các tấm đệm tiếp xúc anten cho thẻ thông minh giao diện kép, mà được cho là gây ra các vấn đề hoạt động đối với thẻ thông minh. Các đầu đọc thẻ dựa trên tiếp xúc cụ thể, ví dụ thiết bị đầu cuối điểm bán (Point of Sale: POS), máy rút tiền tự động (Automated Teller Machine: ATM) và thiết bị cá nhân hóa được sử dụng bởi các dịch vụ văn phòng và ngân hàng, sử dụng các chân tiếp xúc đầu đọc mà sẽ đọc từ các tấm đệm tiếp xúc C4 và C8 cũng như các tấm đệm tiếp xúc từ C1 đến C3, từ C5 đến C7 của, mặc dù C4 và C8 là các tấm đệm không được sử dụng. Nếu các tấm đệm C4 và C8 được chỉ định ISO được sử dụng là các tấm đệm tiếp xúc anten để triển khai giao diện không tiếp xúc, điều này đạt được do sự giao thoa tín hiệu khi môđun IC này được đọc bởi các đầu đọc thẻ dựa trên tiếp xúc. Giao diện tín hiệu như vậy với chip IC có thể dẫn đến sự trục trặc hoặc mất chức năng của chip IC.

Sáng chế, cụ thể là theo các phương án được mô tả trên các hình vẽ từ Fig.8A đến Fig.8C và từ Fig.9A đến Fig.9C, đề xuất băng mang IC được phủ một lớp đơn tương thích tốt với nhiều loại chip IC khác nhau. Bằng cách tạo ra chiều dài của khe hở thứ nhất 122a của lỗ đa gắn kết 122 lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết liền kề được tạo ra trong tấm đệm tiếp xúc liền kề, bằng cách bố trí khe hở thứ nhất 122a nằm giữa chip IC và ít nhất một lỗ đơn gắn kết, và/hoặc bằng cách bố trí khe hở thứ nhất 122a phù hợp với ít nhất một đường bao của các mặt của chip IC, các liên kết dây 32 từ chip IC có thể được nối với các tấm đệm tiếp xúc anten phía môđun 25a, 25b tại vị trí bất kỳ trong số các vị trí khác nhau được tạo ra bởi khe hở thứ nhất 122a. Theo đó, băng mang IC này thích hợp với các chip IC khác nhau mà không kể đến vị trí của tấm trên chip được kết nối điện với tấm đệm tiếp xúc anten phía môđun.

Sáng chế, cụ thể là phương pháp được cải tiến trên Fig.11, cho phép bước thiết lập kết nối điện giữa cuộn anten và các tấm đệm tiếp xúc anten phía môđun và bước cấy môđun IC lên trên tấm thẻ được kết hợp thành một bước. Theo đó, điều này giúp giảm yêu cầu về thiết bị để kết nối điện cuộn anten và các tấm đệm tiếp xúc anten phía môđun trước khi cấy môđun IC lên trên tấm thẻ, và hơn nữa, điều này ngăn ngừa khả năng ngắt

kết nối điện giữa cuộn anten và các tấm đệm tiếp xúc anten phía môđun khi môđun IC lần lượt được cấy trong bước tách rời.

ICC hoặc thẻ thông minh theo sáng chế có thể được sử dụng trong các phương án khác nhau, bao gồm, nhưng không chỉ giới hạn ở, các ứng dụng thương mại hoặc tài chính, ví dụ, thẻ ngân hàng, thẻ tín dụng/ghi nợ, giá trị được lưu trữ, tiền điện tử, hệ thống tin cậy, chứng minh thư, vé, thẻ gửi xe, thẻ thu phí; viễn thông di động; và công nghệ thông tin, ví dụ, kiểm soát tiếp cận, xác thực bảo mật.

Cần được hiểu rằng, các phương án và các dấu hiệu được mô tả ở trên cần được xem như là các ví dụ minh họa và không nhằm hạn chế phạm vi của sáng chế. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật này hiểu được rằng một số phương án khác khi xem xét phần mô tả và các phương án thực hiện của sáng chế. Ngoài ra, một số thuật ngữ nhất định được sử dụng nhằm mục đích mô tả rõ ràng và không nhằm giới hạn các phương án được bộc lộ của sáng chế.

YÊU CẦU BẢO HỘ

1. Môđun mạch tích hợp (integrated circuit: IC) dùng cho thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc, trong đó mô đun IC này bao gồm:

tấm nền không dẫn điện có các lỗ đơn gắn kết và một cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền;

các tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc dẫn điện thứ nhất được bố trí trên mặt thứ nhất của tấm nền;

chip IC thứ nhất được bố trí trên mặt thứ hai của tấm nền;

các thành phần dẫn điện thứ nhất nối liền lỗ đơn gắn kết và cặp lỗ đa gắn kết, và nối điện ít nhất một vài tấm đệm tiếp xúc với chip IC thứ nhất, trong đó các thành phần dẫn điện thứ nhất bao gồm cặp thứ nhất trong số các thành phần dẫn điện thứ nhất lần lượt nối liền cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ nhất; và

chất bao được phủ lên trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất, trong đó mép của chất bao này được phủ lên trên cặp tấm đệm tiếp xúc thứ nhất và phân chia mỗi cặp của các lỗ đa gắn kết này thành kênh liên kết thứ nhất được bao kín và kênh liên kết thứ hai không được bao thứ hai liền kề lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liền kề trên mỗi tấm đệm tiếp xúc trong số cặp tấm đệm tiếp xúc thứ nhất sao cho cặp thứ nhất của các thành phần dẫn điện thứ nhất nối lần lượt kênh liên kết thứ nhất của cặp lỗ đa gắn kết và ngoài ra sao cho chất bao bịt kín vùng gắn kết thứ nhất và làm lộ vùng gắn kết thứ hai thông qua kênh liên kết thứ hai để tạo ra bề mặt nhằm thiết lập kết nối điện với chip IC thứ nhất, trong đó chất bao phân chia vùng gắn kết thứ nhất và thứ hai với nhau mà không cần sự có mặt của tấm nền giữa chúng.

2. Môđun IC theo điểm 1, trong đó các thành phần dẫn điện thứ nhất bao gồm cặp thứ hai của các thành phần dẫn điện thứ nhất, và trong đó chất bao còn được phủ lên cặp thứ hai của thành phần dẫn điện thứ nhất lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ nhất.

3. Môđun IC theo điểm 1, trong đó môđun này còn chứa:

chip IC thứ hai được bố trí trên mặt thứ hai của tấm nền; và

cặp thành phần dẫn điện thứ hai lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất này với chip IC thứ hai, trong đó chất bao còn được phủ lên cặp thành phần dẫn điện thứ hai.

4. Môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó vùng gắn kết thứ hai ít nhất lớn hơn gấp hai lần vùng gắn kết thứ nhất.

5. Môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó các tấm đệm tiếp xúc bao gồm hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau khác với cặp tấm đệm tiếp xúc thứ nhất, và trong đó cặp tấm đệm tiếp xúc thứ nhất này được đặt liền kề lần lượt giữa hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau.

6. Môđun IC theo điểm 5, trong đó các tấm đệm tiếp xúc khác với cặp tấm đệm tiếp xúc thứ nhất được bố trí dọc theo các phần cạnh đối diện thứ nhất của tấm nền, trong đó cặp tấm đệm tiếp xúc thứ nhất và hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau được bố trí dọc theo các phần cạnh đối diện thứ hai của tấm nền, trong đó các phần cạnh đối diện thứ nhất và thứ hai được nối liền nhau.

7. Môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc ngoài cặp tấm đệm tiếp xúc thứ nhất.

8. Môđun IC theo điểm 7, trong đó cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc được chỉ định bởi ISO 7816 được dành cho việc sử dụng trong tương lai.

9. Môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó mỗi lỗ đa gắn kết trong số cặp lỗ đa gắn kết được tạo ra từ ít nhất khe hở thứ nhất và thứ hai được nối nhờ chất lưu với nhau và được định vị lần lượt tại vị trí đối diện với vùng gắn kết thứ nhất và thứ hai, trong đó khe hở thứ nhất có chiều rộng được giới hạn so với chiều rộng của khe hở thứ hai.

10. Môđun IC theo điểm 9, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết có chiều dài lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết mà được tạo ra bởi các lỗ liền kề của tấm đệm tiếp xúc.

11. Môđun IC theo điểm bất kỳ trong số các điểm từ 9 đến 10, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết được bố trí giữa chip IC thứ nhất và ít nhất một lỗ đơn gắn kết.

12. Môđun IC theo điểm bất kỳ trong số các điểm từ 9 đến 11, trong đó chip IC thứ nhất bao gồm nhiều cạnh bên, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết có ít nhất một phần được bố trí phù hợp với đường bao được xác định bởi ít nhất một cạnh bên của chip IC thứ nhất.

13. Môđun IC theo điểm bất kỳ trong số các điểm từ 9 đến 12, trong đó khe hở thứ ba, nổi nhờ chất lưu giữa khe hở thứ nhất và khe hở thứ hai, có chiều rộng được giới hạn so với chiều rộng của khe hở thứ nhất và chiều rộng của khe hở thứ hai.

14. Môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 8, trong đó mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết được tạo ra từ hai khe hở tròn chồng lấp một phần.

15. Thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc, trong đó thẻ thông minh này bao gồm:

tấm thẻ có khoang môđun và cuộn anten;

cặp thành phần kết nối anten;

môđun mạch tích hợp (IC) được bố trí trong khoang, môđun IC này chứa:

tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền;

các tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc dẫn điện thứ nhất được bố trí trên mặt thứ nhất của tấm nền;

chip IC thứ nhất được bố trí trên mặt thứ hai của tấm nền;

các thành phần dẫn điện thứ nhất nối liền lỗ đơn gắn kết và cặp lỗ đa gắn kết, và nối điện ít nhất một vài tấm đệm tiếp xúc với chip IC thứ nhất, trong đó các thành phần dẫn điện thứ nhất bao gồm cặp thứ nhất của các thành phần dẫn điện thứ nhất lần lượt nối liền cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ nhất; và

chất bao được phủ trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất, trong đó mép của chất bao này được phủ lên trên cặp

tám đệm tiếp xúc thứ nhất phân chia mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết thành kênh liên kết thứ nhất được bao kín và kênh liên kết thứ hai không được bao kín liền kề lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liền kề trên mỗi tám đệm tiếp xúc của cặp tám đệm tiếp xúc thứ nhất sao cho cặp thứ nhất của các thành phần dẫn điện thứ nhất lần lượt nối liền với kênh liên kết thứ nhất của cặp lỗ đa gắn kết và ngoài ra sao cho chất bao bịt kín vùng gắn kết thứ nhất, trong đó tại kênh liên kết thứ hai, một thành phần kết nối anten của cặp thành phần kết nối anten nối liền kênh liên kết thứ hai và nối giữa cuộn anten với vùng gắn kết thứ hai sao cho kết nối điện giữa cuộn anten và chip IC thứ nhất được thiết lập, trong đó chất bao phân chia vùng gắn kết thứ nhất và thứ hai với nhau mà không cần sự có mặt của tấm nền giữa chúng.

16. Thẻ thông minh theo điểm 15, trong đó các thành phần dẫn điện thứ nhất bao gồm cặp thứ hai của các thành phần dẫn điện thứ nhất, và trong đó chất bao còn được phủ lên cặp thứ hai của các thành phần dẫn điện thứ nhất lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tám đệm tiếp xúc thứ nhất với chip IC thứ nhất.

17. Thẻ thông minh theo điểm 15, trong đó thẻ này còn chứa:

chip IC thứ hai được bố trí trên mặt thứ hai của tấm nền; và

cặp thành phần dẫn điện thứ hai lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tám đệm tiếp xúc thứ nhất với chip IC thứ hai, trong đó chất bao này còn được phủ lên cặp thành phần dẫn điện thứ hai.

18. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 15 đến 17, trong đó thành phần nối anten bao gồm bấu dẫn điện cứng hoặc bấu hàn, đĩa dẫn điện, hoặc bấu dẫn điện dẻo có chất kết dính dẫn điện.

19. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 15 đến 18, trong đó vùng gắn kết thứ hai có diện tích ít nhất lớn hơn gấp hai lần vùng gắn kết thứ nhất.

20. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 15 đến 19, trong đó các tám đệm tiếp xúc bao gồm hai cặp tám đệm tiếp xúc loại trừ lẫn nhau khác với cặp tám đệm tiếp xúc thứ nhất, và trong đó cặp tám đệm tiếp xúc thứ nhất được đặt lần lượt liền kề giữa hai cặp tám đệm tiếp xúc loại trừ lẫn nhau.

21. Thẻ thông minh theo điểm 20, trong đó các tám đệm tiếp xúc khác với cặp tám đệm tiếp xúc thứ nhất được bố trí dọc theo phần cạnh đối diện thứ nhất của tấm nền, trong đó

cặp tấm đệm tiếp xúc thứ nhất và hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau được bố trí dọc theo các phần cạnh đối diện thứ hai của tấm nền, trong đó các phần cạnh đối diện thứ nhất và thứ hai nối liền lẫn nhau.

22. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 15 đến 19, trong đó cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc ngoài cặp tấm đệm tiếp xúc thứ nhất.

23. Thẻ thông minh theo điểm 22, trong đó cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc được chỉ định bởi ISO 7816 được dành cho việc sử dụng trong tương lai.

24. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 15 đến 23, trong đó mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết được tạo ra từ ít nhất khe hở thứ nhất và thứ hai được nối nhờ chất lưu với nhau và được định vị lần lượt tại vị trí đối diện với vùng gắn kết thứ nhất và thứ hai, trong đó khe hở thứ nhất có chiều rộng được giới hạn so với chiều rộng của khe hở thứ hai.

25. Thẻ thông minh theo điểm 24, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết có chiều dài lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết mà được tạo ra trong các lỗ liền kề của tấm đệm tiếp xúc.

26. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 24 đến 25, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết được bố trí giữa chip IC thứ nhất và ít nhất một lỗ đơn gắn kết.

27. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 24 đến 26, trong đó chip IC thứ nhất có nhiều cạnh, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết có ít nhất một phần được bố trí phù hợp với đường bao được xác định bởi ít nhất một cạnh của chip IC thứ nhất.

28. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 24 đến 27, trong đó khe hở thứ ba, được nối nhờ chất lưu giữa khe hở thứ nhất và khe hở thứ hai, có chiều rộng được giới hạn so với chiều rộng của khe hở thứ nhất và chiều rộng của khe hở thứ hai.

29. Thẻ thông minh theo điểm bất kỳ trong số các điểm từ 15 đến 23, trong đó mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết được tạo ra từ hai khe hở tròn chồng lấp nhau.

30. Phương pháp sản xuất môđun mạch tích hợp (IC) cho thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc, trong đó phương pháp này bao gồm các bước:

tạo tấm nền không dẫn điện có nhiều lỗ đơn gắn kết và cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền, nhiều tấm đệm tiếp xúc dẫn điện, có cặp tấm đệm tiếp xúc dẫn điện thứ nhất được bố trí ở mặt thứ nhất của tấm nền, chip IC thứ nhất được bố trí bên mặt thứ hai của tấm nền, và các thành phần dẫn điện thứ nhất nối liền lỗ đơn gắn kết và cặp lỗ đa gắn kết, và nối điện ít nhất một số tấm đệm tiếp xúc với chip IC thứ nhất, trong đó các thành phần dẫn điện thứ nhất này bao gồm cặp thứ nhất của các thành phần dẫn điện thứ nhất lần lượt nối liền cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ nhất; và

phủ chất bao lên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất, bao gồm:

phân chia, bởi mép của chất bao, mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết thành kênh liên kết thứ nhất được bao kín và kênh liên kết thứ hai không được bao kín liền kề lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liền kề trên mỗi tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất, trong đó cặp thứ nhất của các thành phần dẫn điện thứ nhất lần lượt nối với kênh liên kết thứ nhất của cặp lỗ đa gắn kết,

không cần tấm nền nằm giữa vùng gắn kết thứ nhất và thứ hai, phân chia vùng gắn kết thứ nhất từ vùng gắn kết thứ hai bằng cách bịt kín vùng gắn kết thứ nhất bằng chất bao để xác định kênh liên kết thứ nhất và làm lộ vùng gắn kết thứ hai qua kênh liên kết thứ hai để tạo ra bề mặt để thiết lập kết nối điện với chip IC thứ nhất.

31. Phương pháp theo điểm 30, trong đó bước phủ chất bao lên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất còn bao gồm bước phủ chất bao lên trên cặp thứ hai của các thành phần dẫn điện thứ nhất mà lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ nhất.

32. Phương pháp theo điểm 30, trong đó tấm nền bao gồm chip IC thứ hai được bố trí trên mặt thứ hai của tấm nền, và

trong đó bước phủ chất bao lên trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất còn bao gồm bước phủ chất bao lên chip IC thứ hai và cặp thành phần dẫn điện thứ hai lần lượt nối liền kênh liên kết thứ nhất của cặp lỗ đa gắn kết và nối điện cặp tấm đệm tiếp xúc thứ nhất với chip IC thứ hai.

33. Phương pháp theo điểm bất kỳ trong số các điểm từ 30 đến 32, trong đó mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết được tạo ra từ khe hở thứ nhất và thứ hai được nối nhờ chất lưu bởi khe hở thứ ba giữa chúng, trong đó bước phủ chất bao trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất còn bao gồm phân tán chất bao qua khe hở thứ nhất và cho phép khe hở thứ ba, mà được giới hạn so với ít nhất khe hở thứ hai, ngăn chất bao khỏi chảy vào trong khe hở thứ hai.

34. Phương pháp theo điểm bất kỳ trong số các điểm từ 30 đến 32, trong đó trước khi phủ chất bao trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất, phương pháp này còn bao gồm bước:

phủ vật liệu ngăn trên mỗi tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất để xác định chu vi của vùng gắn kết thứ nhất, và

trong đó bước phủ chất bao trên chip IC thứ nhất, các thành phần dẫn điện thứ nhất và cặp tấm đệm tiếp xúc thứ nhất còn bao gồm bước phủ chất bao bên trong chu vi để bịt kín vùng gắn kết thứ nhất.

35. Phương pháp sản xuất thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc, phương pháp này bao gồm các bước:

tạo ra tấm thẻ có khoang môđun và cuộn anten;

tạo ra môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 14;

sử dụng thành phần kết nối anten mà nối liền kênh liên kết thứ hai bên trong mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết, nối điện một tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất, thông qua vùng gắn kết thứ hai trên đó, với cuộn anten;

phủ chất kết dính lên mặt thứ hai của tấm nền; và

cấy môđun IC lên trên tấm thẻ với mặt thứ hai của tấm nền đối diện với khoang môđun của tấm thẻ.

36. Phương pháp theo điểm 35, trong đó bước sử dụng thành phần kết nối anten mà nối liền kênh liên kết thứ hai trong mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết thứ nhất, nối điện

một tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất, qua vùng gắn kết thứ hai của nó, với cuộn anten, phương pháp này còn bao gồm bước:

phủ thành phần kết nối anten là keo dán dẫn điện trên vùng gắn kết thứ hai; và

cấp nhiệt lên keo dán dẫn điện để liên kết với vùng gắn kết thứ hai và đầu tiếp xúc của cuộn anten.

37. Phương pháp theo điểm 35, trong đó bước sử dụng thành phần kết nối anten mà nối liền kênh kiên kết thứ hai bên trong mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết thứ nhất, nối điện một tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất, qua vùng gắn kết thứ hai của nó, với cuộn anten, phương pháp này còn bao gồm các bước:

phủ thành phần kết nối anten trên tấm đệm tiếp xúc anten phía thẻ được bố trí trên tấm thẻ, trong đó tấm đệm tiếp xúc anten phía thẻ được nối điện với cuộn anten.

38. Phương pháp theo điểm 35, trong đó thành phần kết nối anten bao gồm bướu dẫn điện cứng hoặc bướu hàn, đĩa dẫn điện hoặc bướu dẫn điện dẻo có chất kết dính dẫn điện.

39. Phương pháp sản xuất thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc, phương pháp này bao gồm các bước:

tạo tấm thẻ có khoang môđun và cuộn anten;

tạo môđun IC theo điểm bất kỳ trong số các điểm từ 1 đến 14;

phủ thành phần kết nối anten lên vùng gắn kết thứ hai của mỗi tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất;

làm nóng chảy và gắn kết thành phần kết nối anten với vùng gắn kết thứ hai;

phủ chất kết dính lên mặt thứ hai của tấm nền;

bố trí môđun IC trong khoang môđun của tấm thẻ với mặt thứ hai của tấm nền đối diện với khoang môđun của tấm thẻ và bố trí thành phần kết nối anten gần với cuộn anten; và

cấp nhiệt và áp suất đồng thời lên tấm thẻ và môđun IC, bao gồm:

sử dụng nhiệt được cấp, làm nóng chảy thành phần kết nối anten và nhờ đó nối điện thành phần kết nối anten với cuộn anten, và hoạt hóa chất kết dính; và

sử dụng áp suất được tác dụng và chất kết dính được hoạt hóa, gắn môđun IC lên tấm thẻ.

40. Phương pháp theo điểm 39, trong đó thành phần kết nối anten bao gồm keo dán dẫn điện hoặc băng dẫn điện.

41. Băng mang mạch tích hợp (integrated circuit: IC) được phủ một mặt thích hợp để sử dụng trong thẻ thông minh có cả giao diện tiếp xúc và không tiếp xúc, băng mang IC này bao gồm:

tám nền không dẫn điện có nhiều lỗ đơn gắn kết và cặp lỗ đa gắn kết, cả hai kéo dài từ mặt thứ nhất đến mặt thứ hai của tấm nền;

các tấm đệm tiếp xúc dẫn điện, bao gồm cặp tấm đệm tiếp xúc dẫn điện thứ nhất, được bố trí trên mặt thứ nhất của tấm nền;

trong đó mặt thứ hai của tấm nền thích hợp để được bố trí chip IC thứ nhất trên đó;

trong đó ít nhất một vài tấm đệm tiếp xúc thích hợp để nối điện với chip IC thứ nhất thông qua nhiều thành phần dẫn điện thứ nhất nối liền lỗ đơn gắn kết và cặp lỗ đa gắn kết, trong đó cặp tấm đệm tiếp xúc thứ nhất thích hợp để nối điện với chip IC thứ nhất thông qua cặp thứ nhất của các thành phần dẫn điện thứ nhất nối liền với cặp lỗ đa gắn kết; và

trong đó mỗi lỗ đa gắn kết thích hợp được phân chia bởi mép của chất bao được phủ lên trên cặp tấm đệm tiếp xúc thứ nhất, thành kênh liên kết thứ nhất được bao kín và kênh liên kết thứ hai không được bao kín liền kề lần lượt giới hạn tại vùng gắn kết thứ nhất và thứ hai liền kề trên mỗi tấm đệm tiếp xúc của cặp tấm đệm tiếp xúc thứ nhất sao cho cặp thứ nhất của các thành phần dẫn điện thứ nhất thích hợp để nối lần lượt kênh liên kết thứ nhất của cặp lỗ đa gắn kết và ngoài ra sao cho chất bao thích hợp để bịt kín vùng gắn kết thứ nhất và làm lộ vùng gắn kết thứ hai qua kênh liên kết thứ hai để tạo ra bề mặt nhằm thiết lập kết nối điện với chip IC thứ nhất,

trong đó vùng gắn kết thứ nhất và thứ hai thích hợp để được phân chia với nhau, bởi chất bao, mà không cần sự có mặt của tấm nền giữa chúng.

42. Băng mang IC theo điểm 41, trong đó các tấm đệm tiếp xúc có hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau khác ngoài cặp tấm đệm tiếp xúc thứ nhất, và trong đó cặp tấm đệm tiếp xúc thứ nhất này lần lượt được đặt liền kề giữa hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau.

43. Bảng mang IC theo điểm 42, trong đó các tấm đệm tiếp xúc ngoài cặp tấm đệm tiếp xúc thứ nhất được bố trí dọc theo các phần cạnh đối diện thứ nhất của tấm nền, trong đó cặp tấm đệm tiếp xúc thứ nhất và hai cặp tấm đệm tiếp xúc loại trừ lẫn nhau được bố trí dọc theo các phần cạnh đối diện thứ hai của tấm nền, trong đó các phần cạnh đối diện thứ nhất và thứ hai nối liền nhau.

44. Bảng mang IC theo điểm bất kỳ trong số các điểm từ 41 đến 43, trong đó cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc ngoài cặp tấm đệm tiếp xúc thứ nhất.

45. Bảng mang IC theo điểm 44, trong đó cặp tấm đệm tiếp xúc thứ nhất không chồng lấp lên các tấm đệm tiếp xúc được chỉ định bởi ISO 7816 được dành cho việc sử dụng trong tương lai.

46. Bảng mang IC theo điểm bất kỳ trong số các điểm từ 41 đến 45, trong đó mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết được tạo ra từ ít nhất khe hở thứ nhất và thứ hai được nối nhờ chất lưu với nhau và được định vị lần lượt ở vị trí đối diện với vùng gắn kết thứ nhất và thứ hai, trong đó khe hở thứ nhất có chiều rộng được giới hạn so với chiều rộng của khe hở thứ hai.

47. Bảng mang IC theo điểm 46, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết có chiều dài lớn hơn hoặc bằng khoảng cách giữa hai lỗ đơn gắn kết mà được tạo ra trong các lỗ liền kề của các tấm đệm tiếp xúc.

48. Bảng mang IC theo điểm bất kỳ trong số các điểm từ 46 đến 47, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết được bố trí giữa vùng trên mặt thứ hai của tấm nền thích hợp để bố trí chip IC thứ nhất và ít nhất một lỗ đơn gắn kết.

49. Bảng mang IC theo điểm bất kỳ trong số các điểm từ 46 đến 48, trong đó khe hở thứ nhất của ít nhất một lỗ đa gắn kết của cặp lỗ đa gắn kết ít nhất được bố trí một phần phù hợp với đường bao được xác định bởi ít nhất một cạnh của vùng thích hợp để bố trí chip IC thứ nhất.

50. Bảng mang IC theo điểm bất kỳ trong số các điểm từ 46 đến 49, trong đó khe hở thứ ba, kết nối nhờ chất lưu giữa khe hở thứ nhất và khe hở thứ hai, có chiều rộng được giới hạn so với chiều rộng của khe hở thứ nhất và chiều rộng của khe hở thứ hai.

51. Bảng mang IC theo điểm bất kỳ trong số các điểm từ 41 đến 45, trong đó mỗi lỗ đa gắn kết của cặp lỗ đa gắn kết được tạo ra từ hai khe hở tròn chồng lấp nhau một phần.

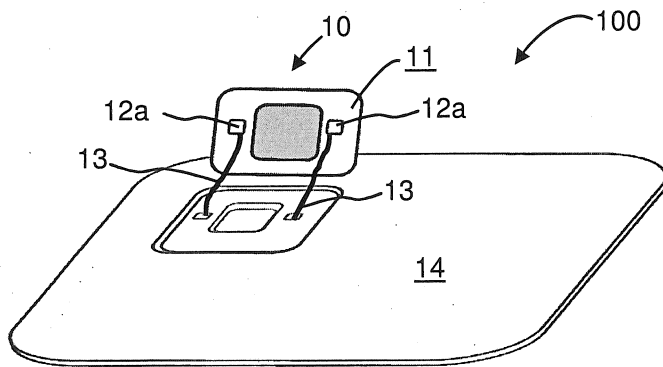


Fig. 1A
(Tình trạng kỹ thuật)

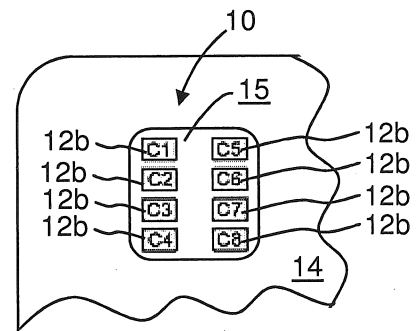


Fig. 1B
(Tình trạng kỹ thuật)

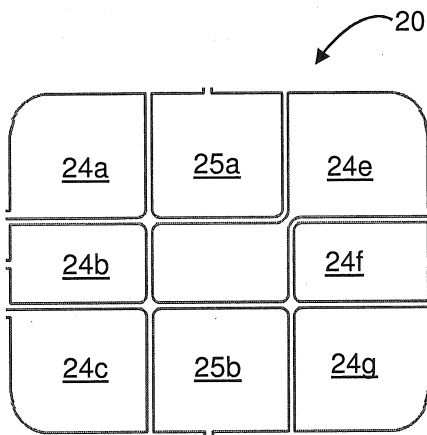


Fig. 2A

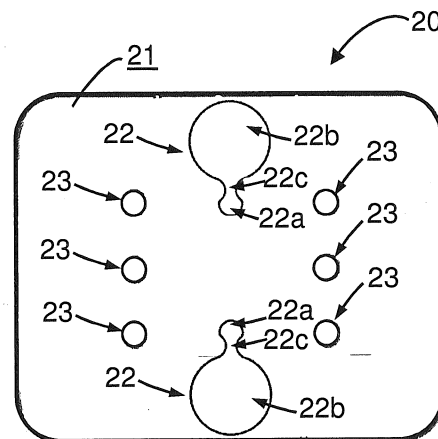


Fig. 2B

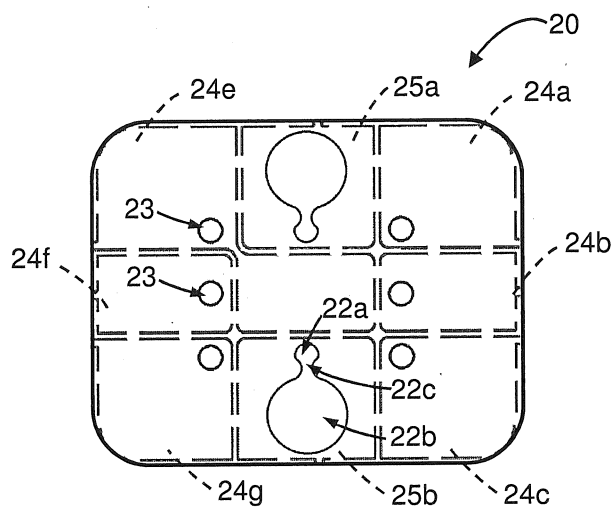


Fig. 2C

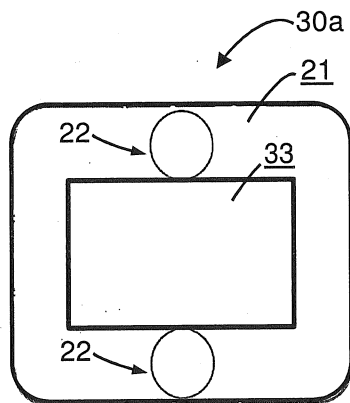


Fig. 3A

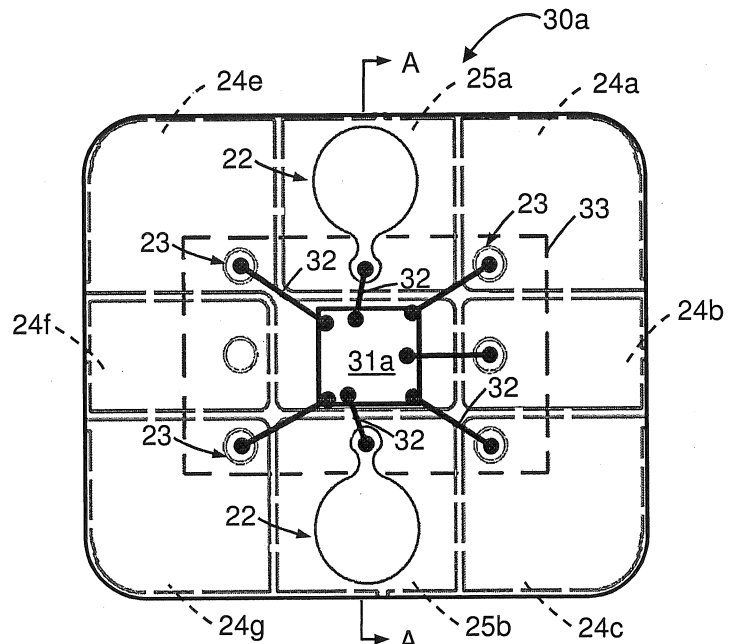


Fig. 3B

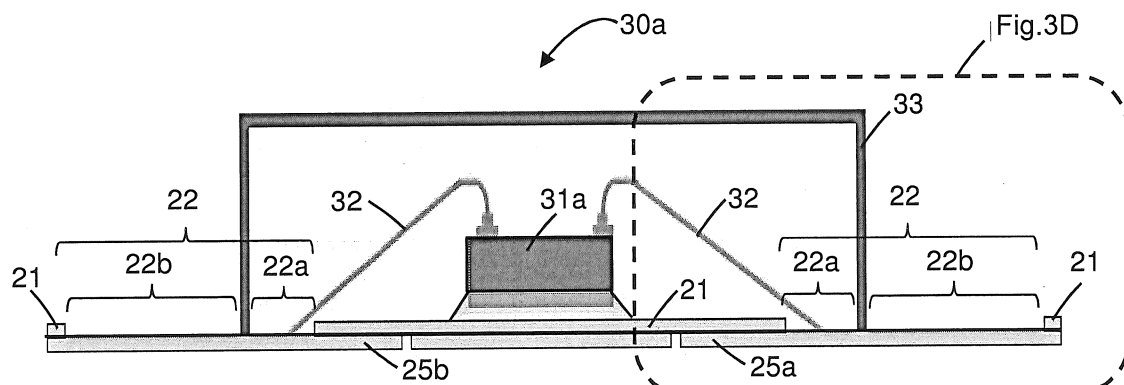


Fig. 3C

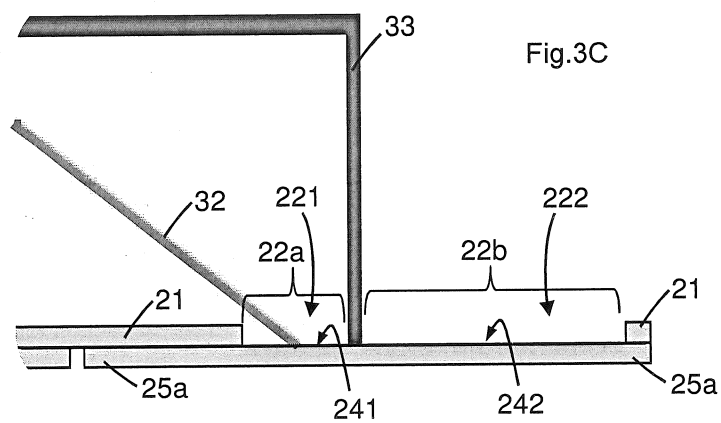


Fig. 3D

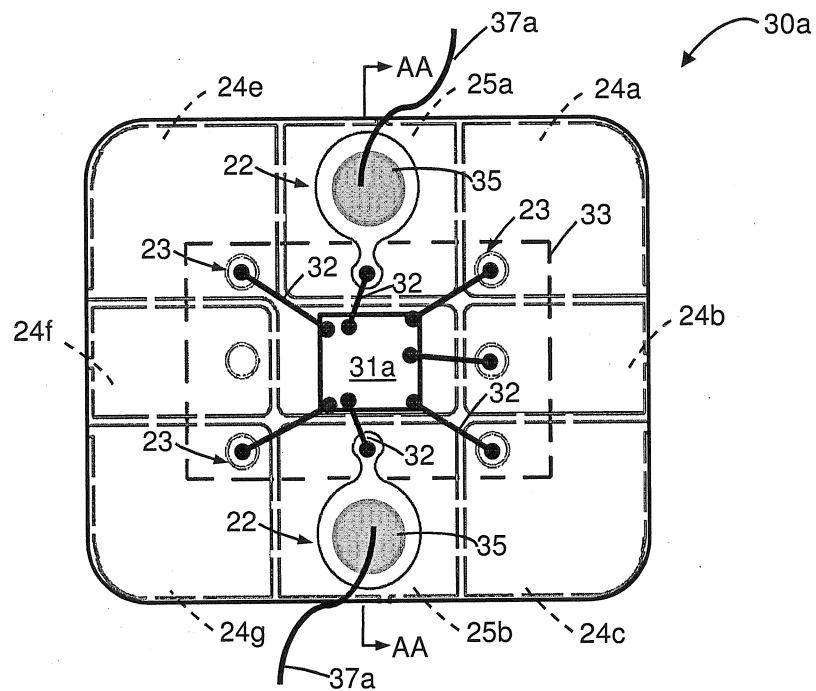


Fig. 3E

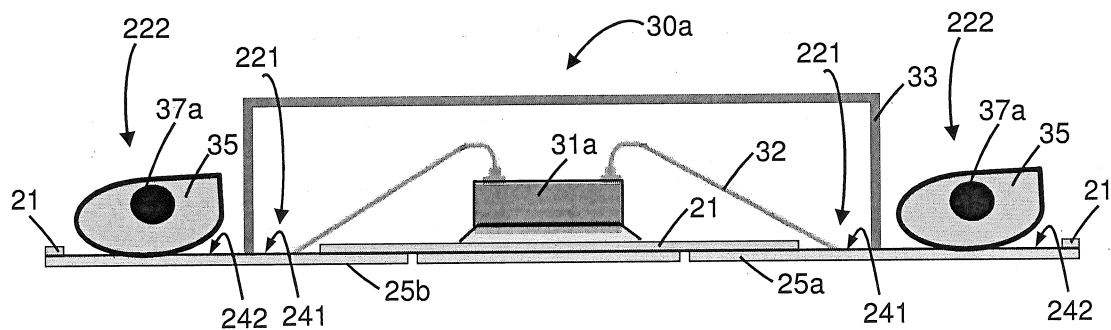


Fig. 3F

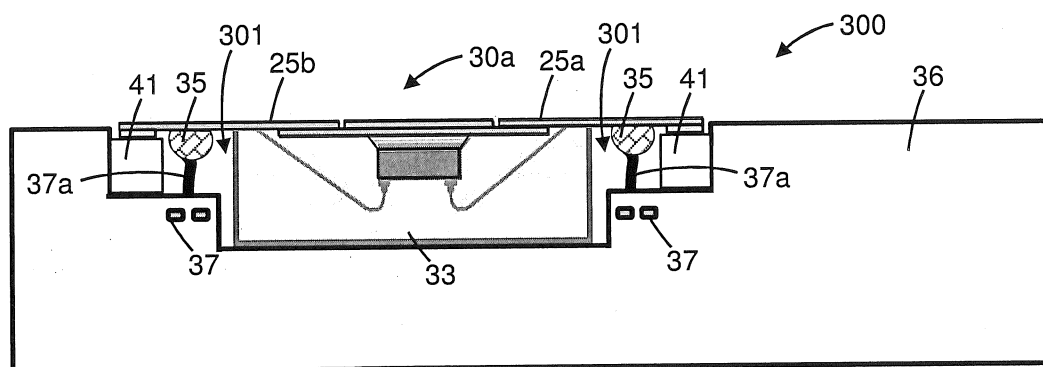
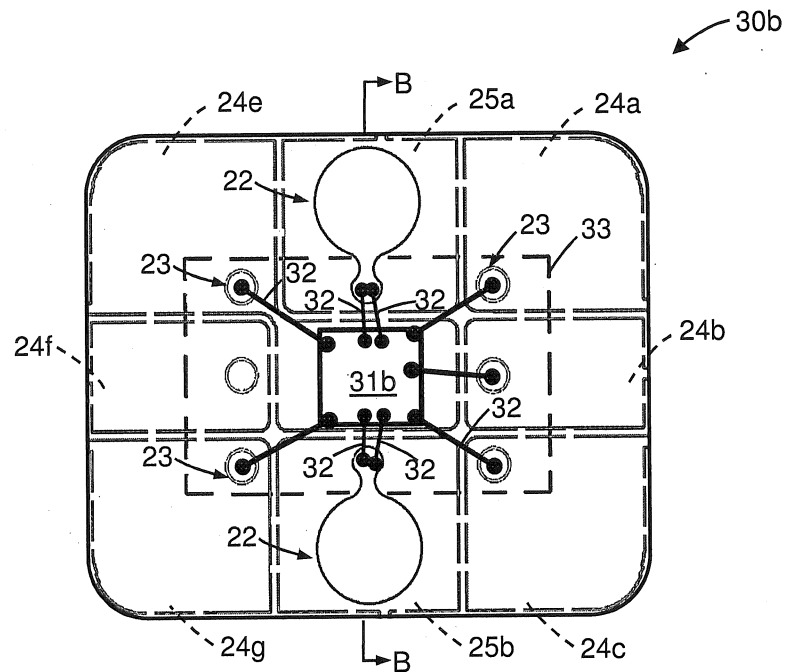
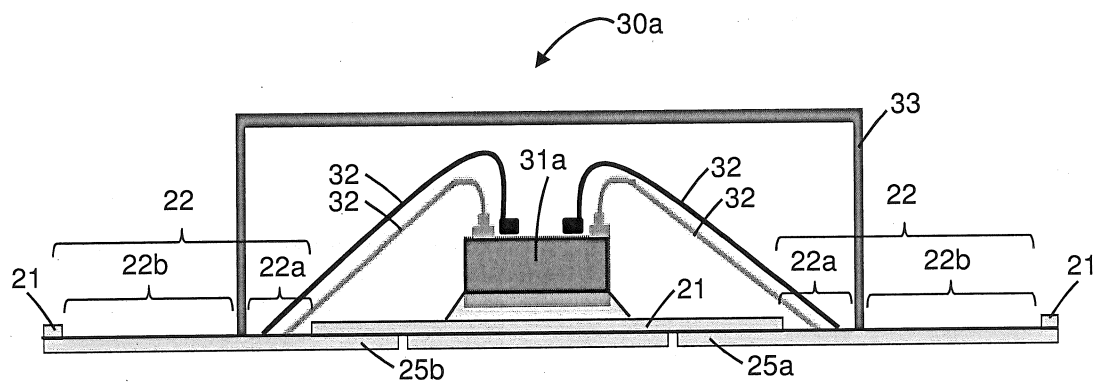


Fig. 3G



30a



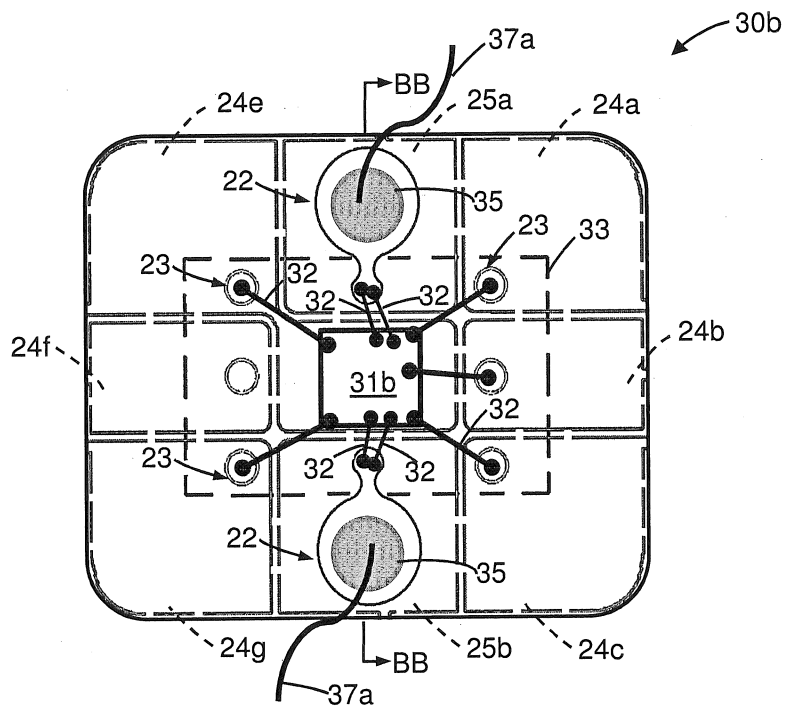


Fig.4C

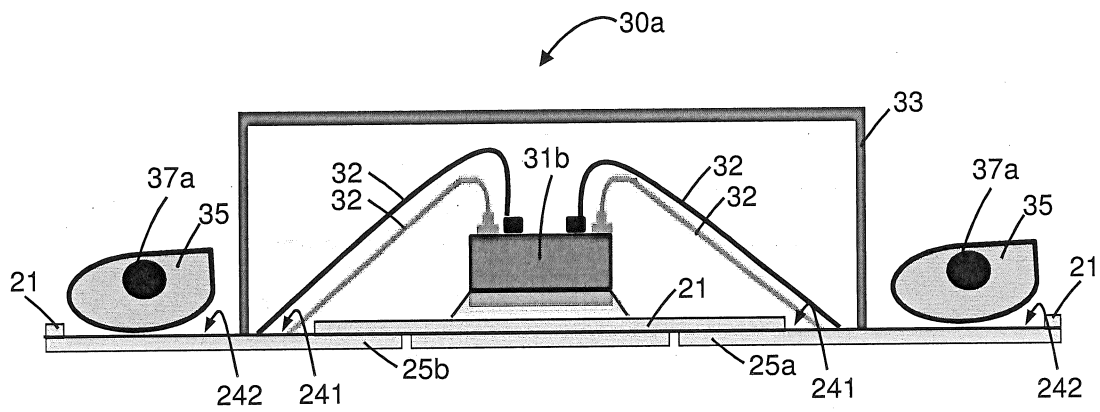


Fig.4D

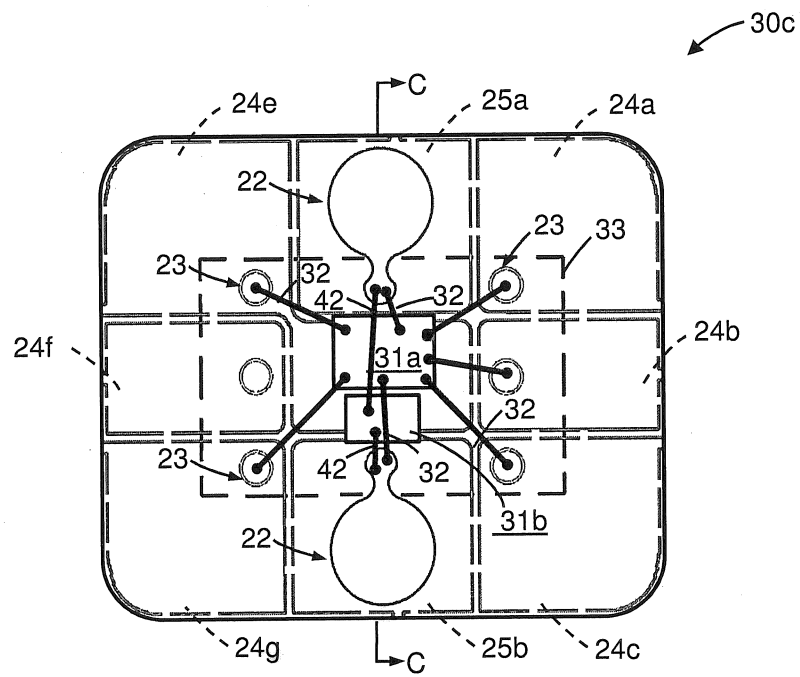


Fig.5A

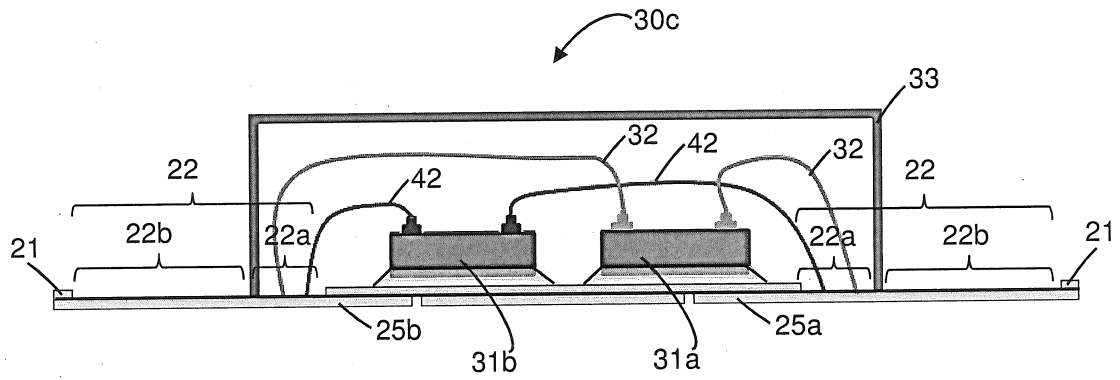


Fig.5B

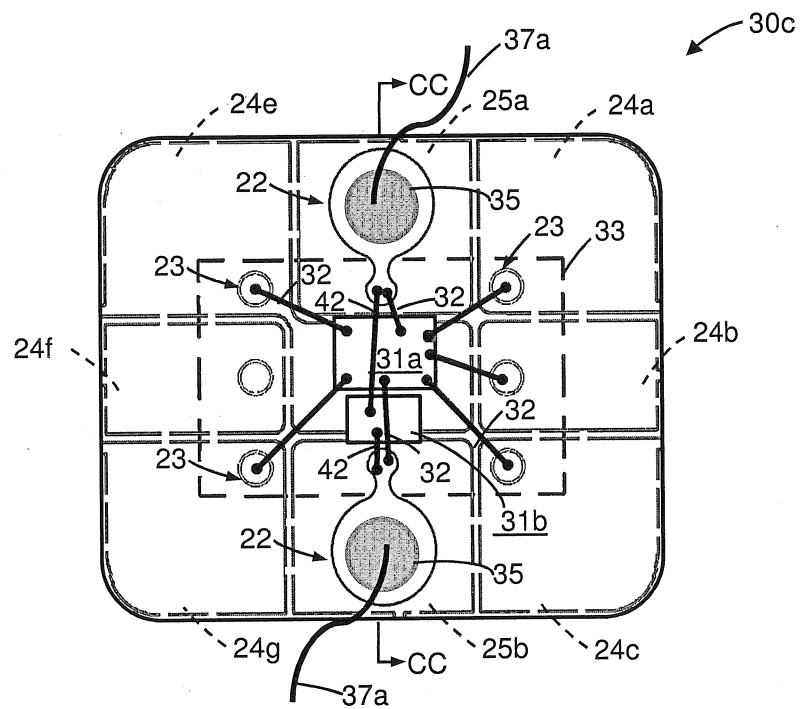


Fig. 5C

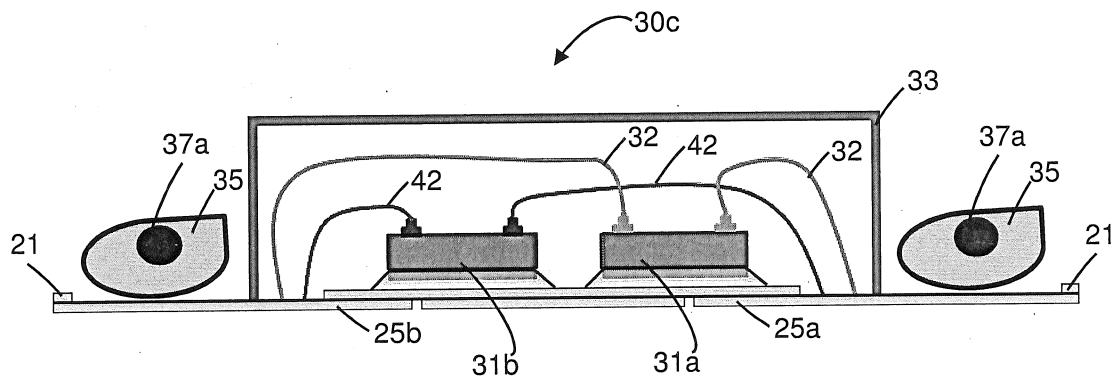


Fig. 5D

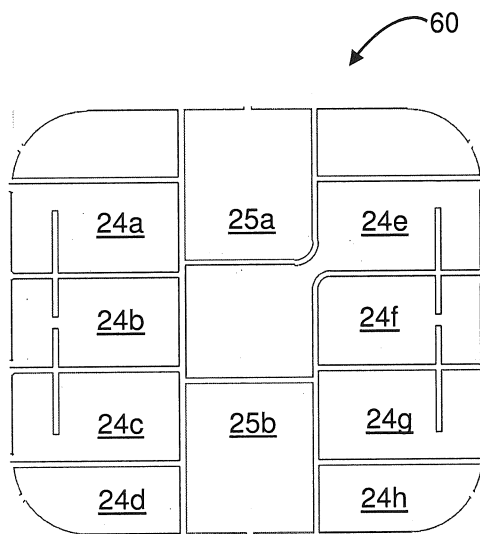


Fig. 6A

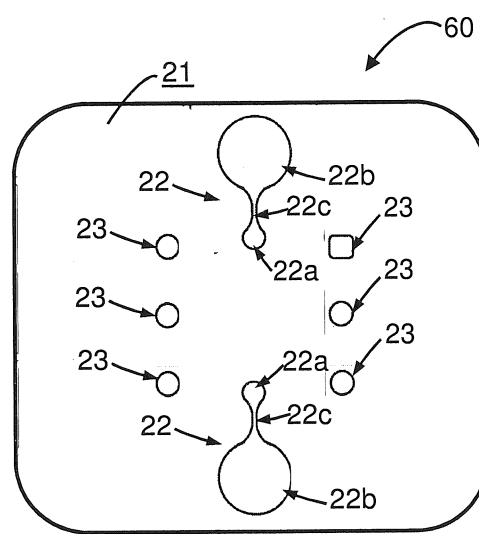


Fig. 6B

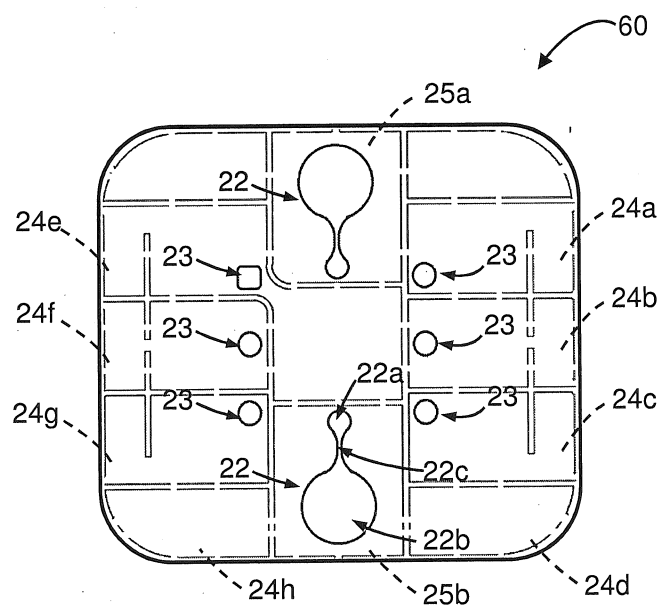


Fig. 6C

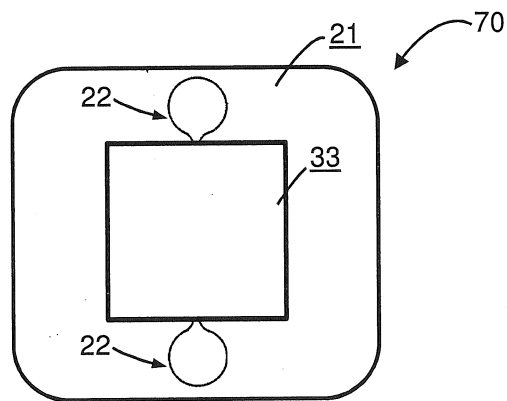


Fig. 7A

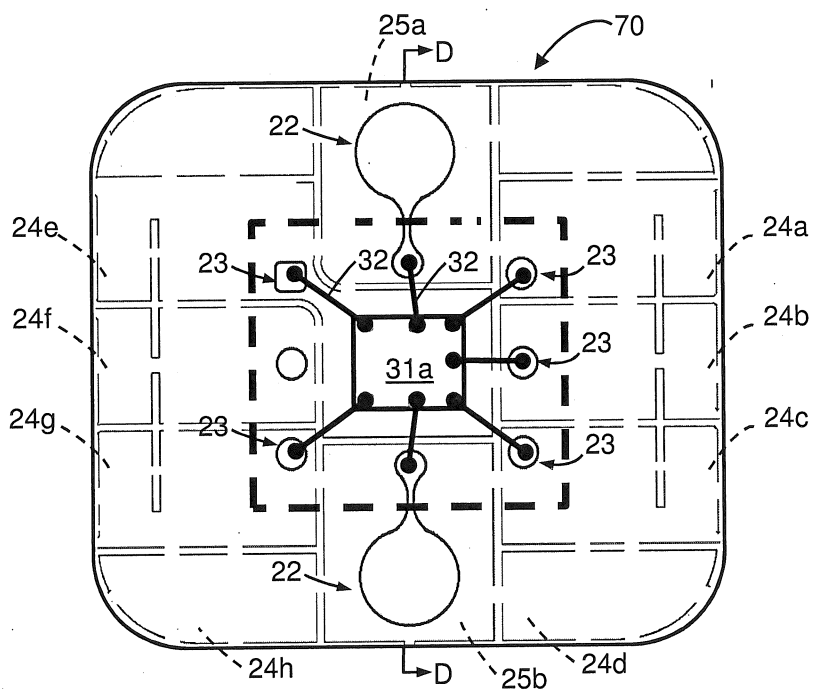


Fig. 7B

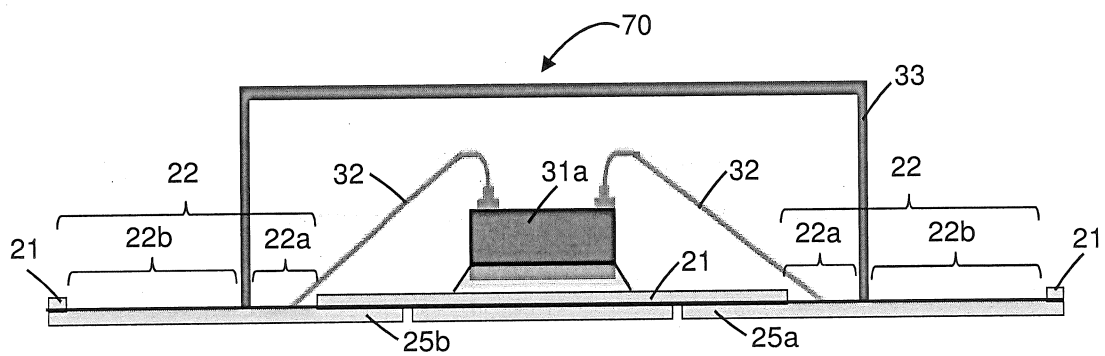


Fig. 7C

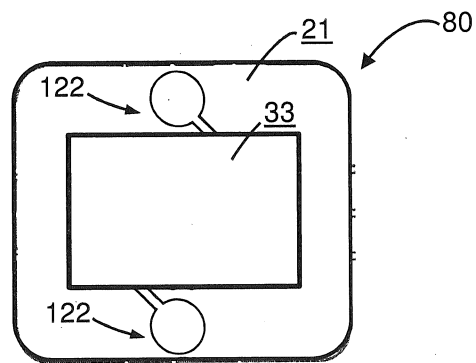


Fig. 8A

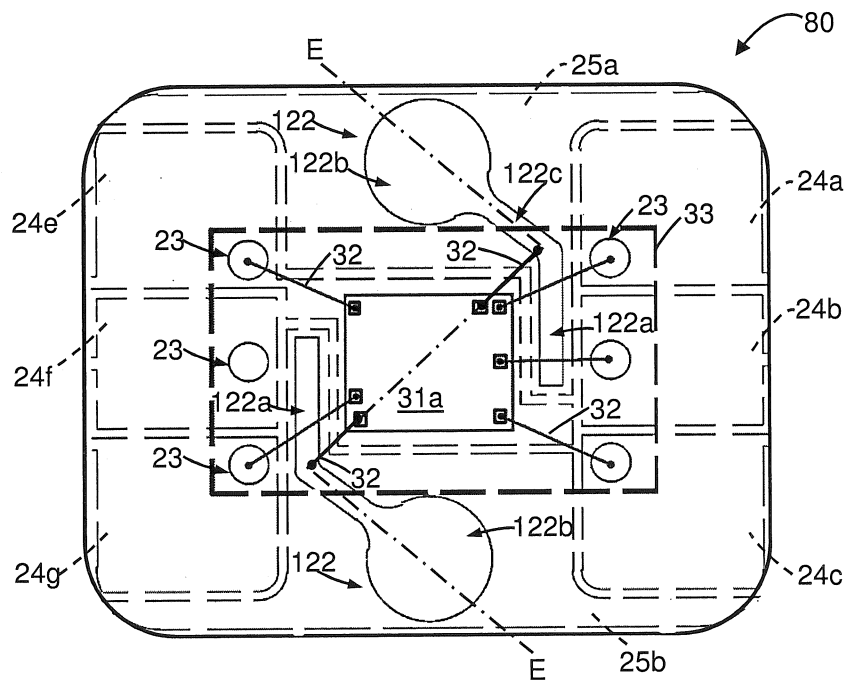


Fig. 8B

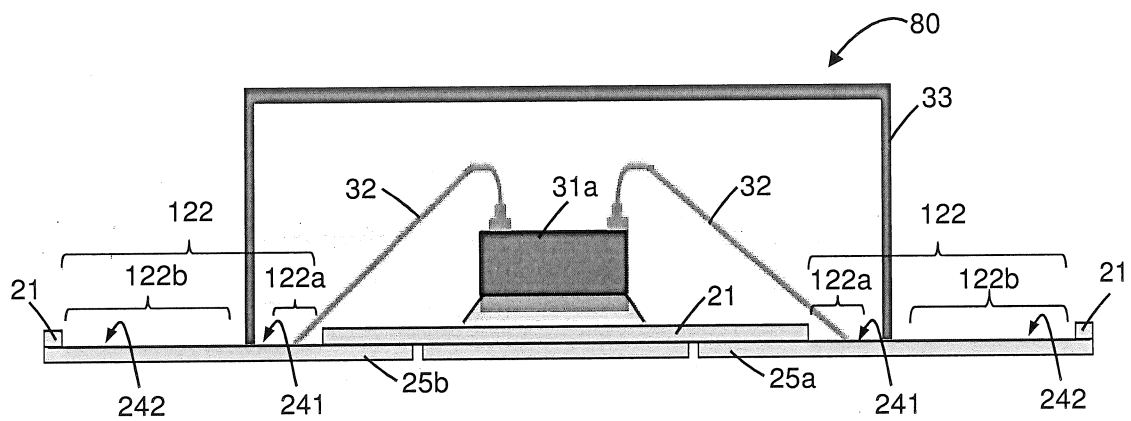


Fig. 8C

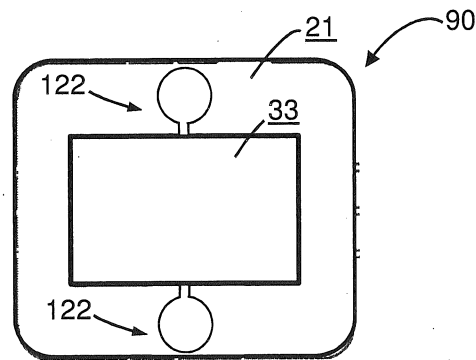


Fig. 9A

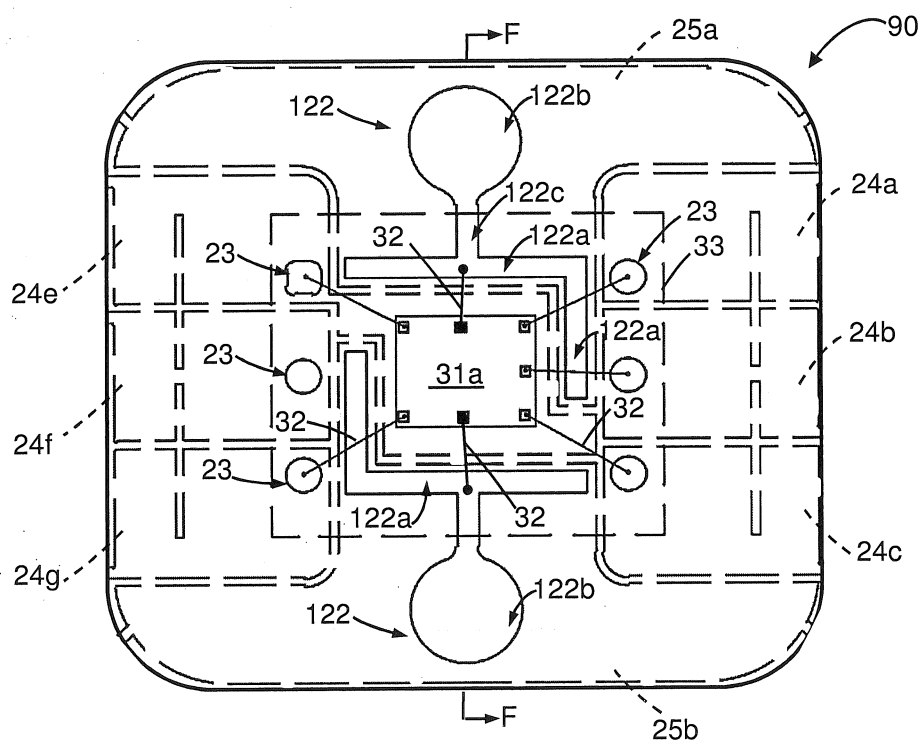


Fig. 9B

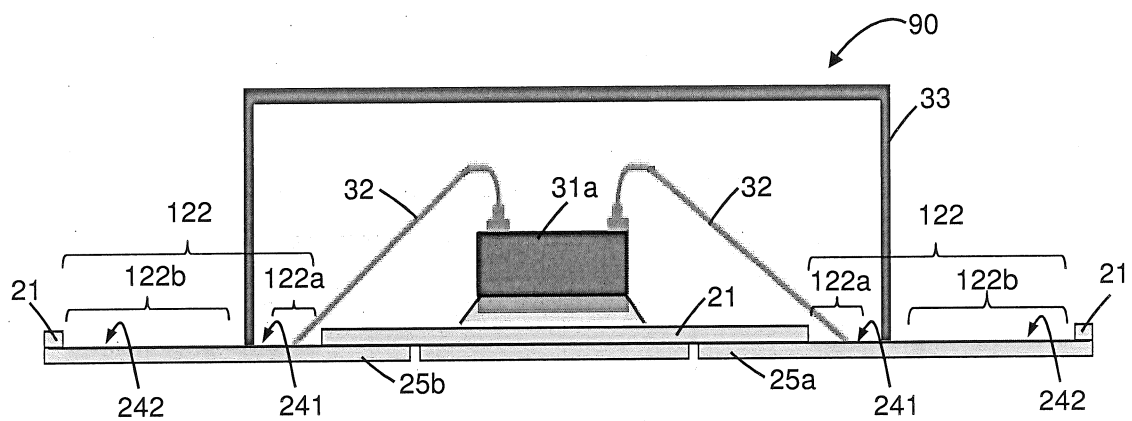


Fig. 9C

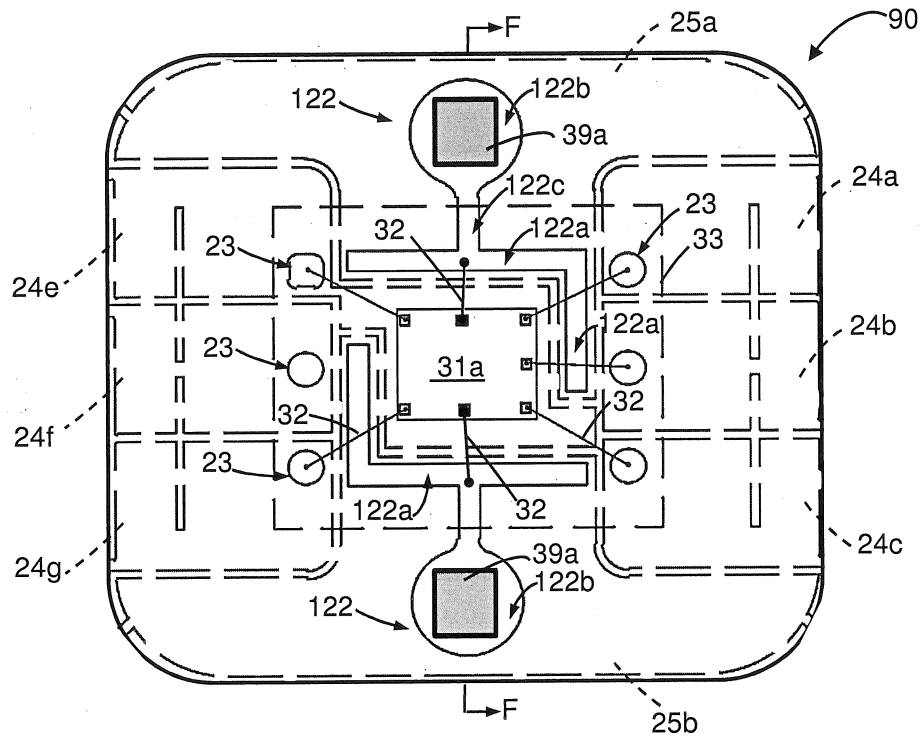


Fig. 9D

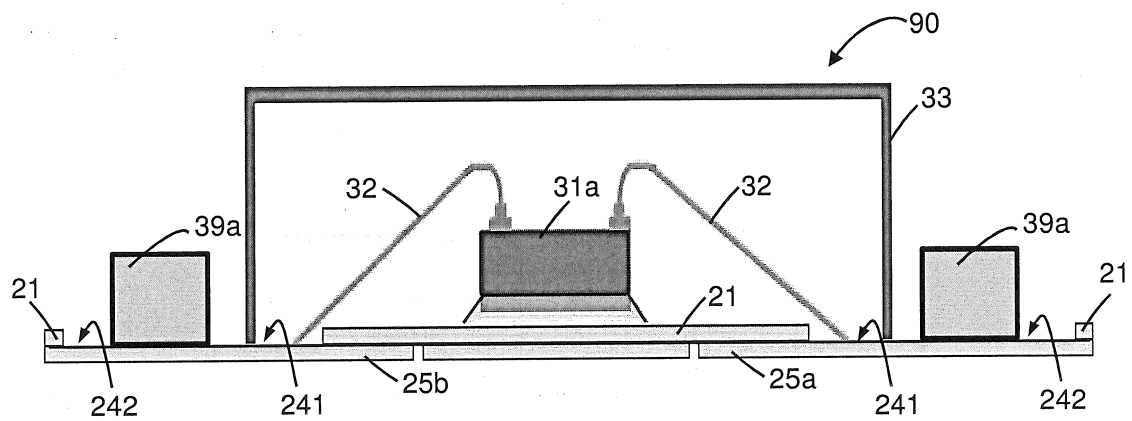


Fig. 9E

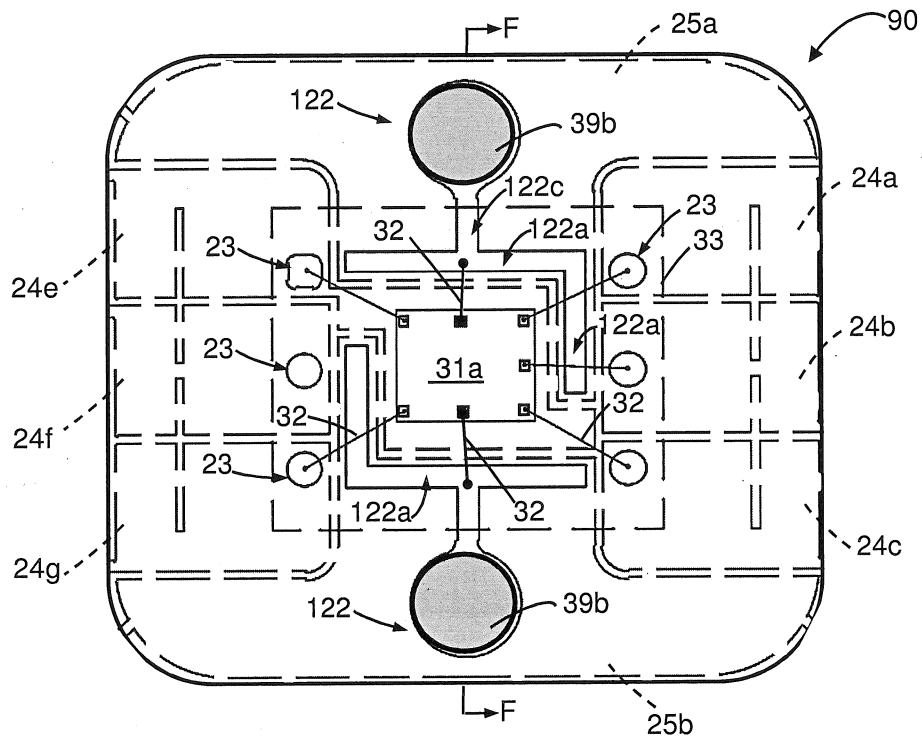


Fig. 9F

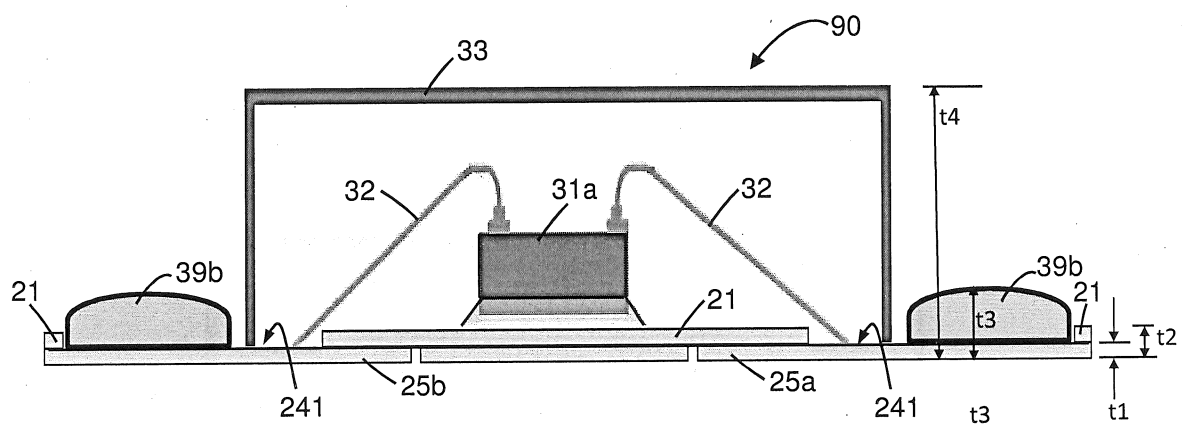


Fig. 9G

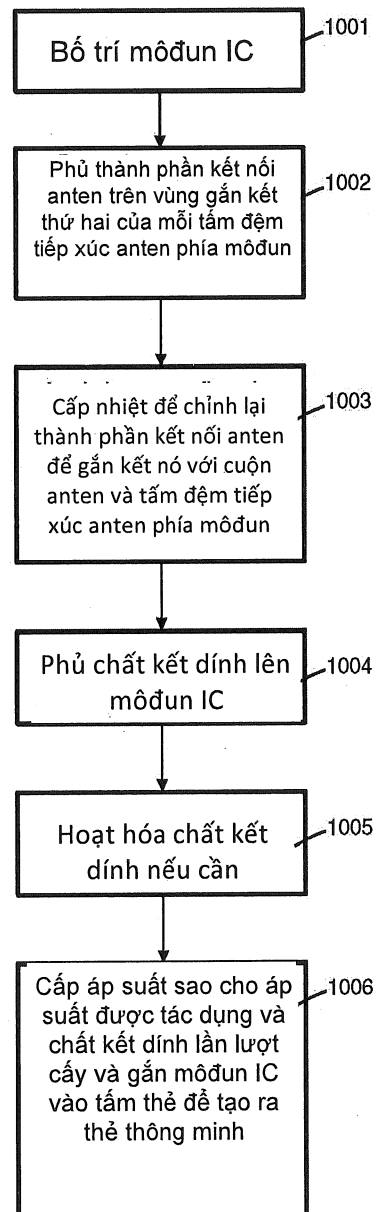


Fig. 10

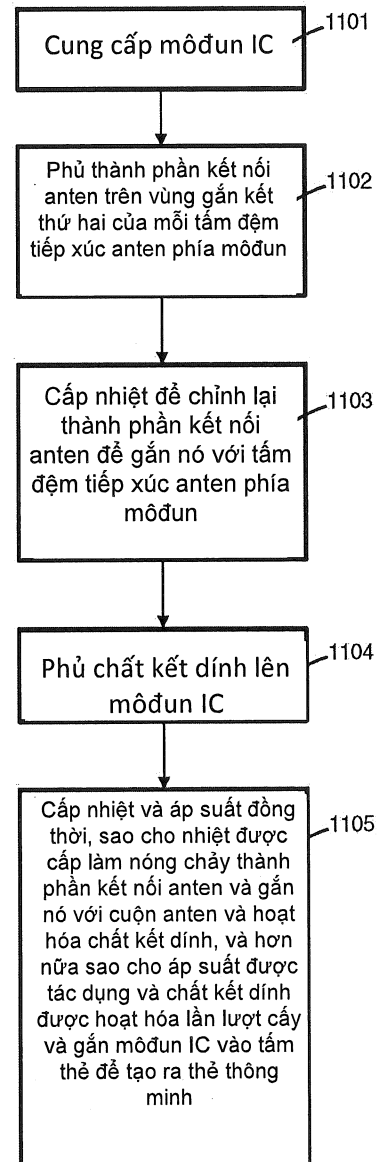


Fig. 11