



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0031974

(51)<sup>7</sup> G01R 31/28

(13) B

(21) 1-2017-03259

(22) 01/02/2016

(86) PCT/CN2016/073073 01/02/2016

(87) WO 2016/119755 A1 04/08/2016

(30) 201510052924.0 30/01/2015 CN

(45) 25/05/2022 410

(43) 25/10/2017 355A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

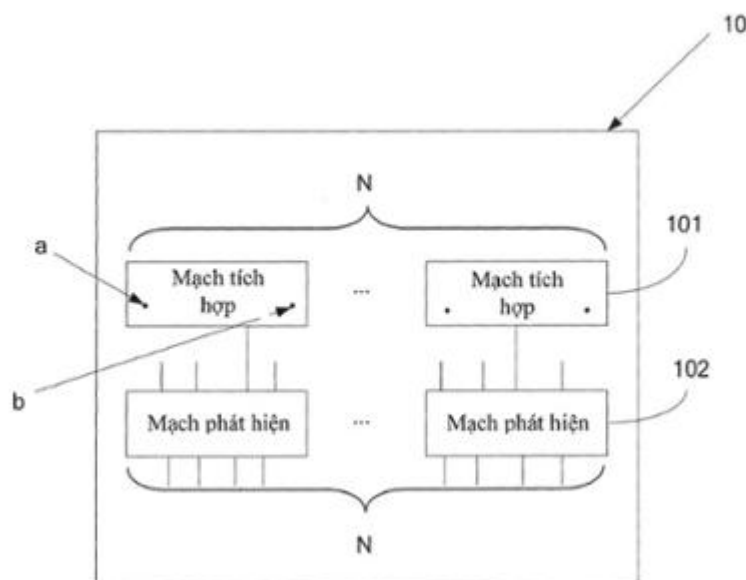
Huawei Administration Building, Bantian, Longgang District, Shenzhen, Guangdong  
518129, China

(72) DENG, Jianping (CN); ZENG, Cheng (CN); ZHU, Qingsong (CN).

(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

#### (54) PHƯƠNG PHÁP, THIẾT BỊ VÀ HỆ THỐNG PHÁT HIỆN MẠCH TÍCH HỢP

(57) Sáng chế đề cập đến phương pháp, thiết bị và hệ thống phát hiện mạch tích hợp, mà liên quan tới lĩnh vực điện tử và giải quyết vấn đề về việc phát hiện thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái được cấp nguồn. Giải pháp cụ thể là như sau: N mạch phát hiện (101) được bố trí, mà ở đó mỗi mạch phát hiện (101) được kết nối với mạch tích hợp khác (102), mạch phát hiện (101) được bố trí có điểm phát hiện thứ nhất (a) và điểm phát hiện thứ hai (b), và mạch phát hiện (101) được tạo cấu hình để phát hiện thông số điện của mạch tích hợp (102) được kết nối với mạch phát hiện (101); và N là số nguyên lớn hơn hoặc bằng 1. Giải pháp này được sử dụng trong quy trình phát hiện thông số điện của mạch tích hợp trên bảng mạch in.



### **Lĩnh vực kỹ thuật được đề cập**

Sáng chế đề cập đến lĩnh vực điện tử, và cụ thể là, sáng chế đề cập đến phương pháp, thiết bị và hệ thống phát hiện mạch tích hợp.

### **Tình trạng kỹ thuật của sáng chế**

Bảng mạch in (Printed Circuit Board, viết tắt là PCB) tích hợp các mạch tích hợp (Integrated Circuit, viết tắt là IC) khác nhau dùng để thực hiện chức năng cụ thể. Nói chung, kỹ thuật phát hiện để phát hiện chức năng bảng tích hợp và phát hiện chức năng kênh được sử dụng chính để phát hiện, trên bảng mạch in, rủi ro chất lượng điện áp của mạch tích hợp. Phần mềm phát hiện có thể được đưa vào bảng mạch in. Phần mềm phát hiện được đưa vào khởi động bảng mạch in, và đồng hồ phát hiện hoặc bảng mạch in thu kết quả phát hiện. Theo cách khác, đồng hồ phát hiện có thể khởi động bảng mạch in, và đồng hồ phát hiện hoặc bảng mạch in thu kết quả phát hiện, để xác định, bằng cách phát hiện lỗi chức năng của bảng mạch in, xem liệu thông số điện của mạch tích hợp trên bảng mạch in hoặc trong kênh cụ thể của bảng mạch in có bất thường hay không, và xem liệu rủi ro chất lượng điện áp có trong mạch tích hợp hay không. Bảng là bảng mạch in. Việc phát hiện mạch tích hợp trên bảng mạch in được đề cập đến là sự phát hiện mạch tích hợp trên bảng.

Tuy nhiên, trong kỹ thuật trước đó, chỉ lỗi chức năng của bảng mạch in hoặc lỗi chức năng mức kênh của bảng mạch in có thể được phát hiện, và vấn đề chất lượng của mạch tích hợp cụ thể trên bảng mạch in không thể được phát hiện. Do đó, thông số điện của mạch tích hợp không thể được phát hiện chính xác; khi chức năng của bảng mạch in là bình thường, rủi ro chất lượng điện áp gây ra bởi thông số điện bất thường của mạch tích hợp không thể được nhận dạng.

### **Bản chất kỹ thuật của sáng chế**

Các phương án của sáng chế đề xuất phương pháp, thiết bị và hệ thống phát hiện mạch tích hợp, để phát hiện thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái được cấp nguồn.

Để đạt được mục đích nêu trên, các giải pháp kỹ thuật dưới đây được sử dụng theo các phương án của sáng chế.

Khía cạnh thứ nhất của các phương án của sáng chế đề xuất bảng mạch in, bao gồm:

N mạch phát hiện, mà ở đó mỗi mạch phát hiện được kết nối với mạch tích hợp khác, và mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai, mà ở đó điểm phát hiện thứ nhất và điểm phát hiện thứ hai được nối với đồng hồ phát hiện mà được tạo cấu hình để thực hiện sự phát hiện thông số điện, sao cho đồng hồ phát hiện thu nhận thông số điện thứ nhất nhờ sử dụng điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không; và N là số nguyên lớn hơn hoặc bằng 1, và thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp.

Dựa vào khía cạnh thứ nhất, theo cách thực hiện có thể thứ nhất, điểm phát hiện thứ nhất được kết nối với tụ dòng áp của bảng mạch in mà cấp nguồn đến mạch tích hợp, và điểm phát hiện thứ hai được nối với chân tụ dòng áp của mạch tích hợp; hoặc

điểm phát hiện thứ nhất được kết nối với chân chức năng của mạch tích hợp, và điểm phát hiện thứ hai được nối với mạch ngoại vi của mạch tích hợp.

Dựa vào khía cạnh thứ nhất và cách thực hiện có thể thứ nhất, theo cách thực hiện có thể thứ hai,

mạch phát hiện bao gồm ít nhất một điện trở, hoặc ít nhất một hạt lọc (bead), hoặc ít nhất một điện cảm.

Dựa vào cách thực hiện có thể thứ hai, theo cách thực hiện có thể thứ ba, khi mạch phát hiện bao gồm điện trở, đầu thứ nhất của điện trở là điểm phát hiện thứ nhất, và đầu thứ hai của điện trở là điểm phát hiện thứ hai.

Dựa vào cách thực hiện có thể thứ ba, theo cách thực hiện có thể thứ tư, khi mạch phát hiện bao gồm hạt lọc hoặc điện cảm, đầu thứ nhất của hạt lọc là điểm phát hiện thứ nhất, và đầu thứ hai trong số hạt lọc là điểm phát hiện thứ hai.

Khía cạnh thứ hai trong số các phương án của sáng chế đề xuất thiết bị phát hiện, bao gồm:

môđun điều khiển phát hiện, được tạo cấu hình để thiết đặt trạng thái phát hiện của đồng hồ phát hiện, mà ở đó thiết bị phát hiện bao gồm đồng hồ phát hiện; và

môđun điều khiển phát hiện còn được tạo cấu hình để điều khiển đồng hồ phát hiện kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn, mà ở đó điểm phát hiện thứ nhất và điểm phát hiện thứ hai được nối với đồng hồ phát hiện mà được tạo cấu hình để thực hiện sự phát hiện thông số điện, sao cho đồng hồ phát hiện thu nhận thông số điện thứ nhất nhờ sử dụng điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và môđun xử lý dữ liệu phát hiện xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không; và  $N$  là số nguyên lớn hơn hoặc bằng 1;

đồng hồ phát hiện, được tạo cấu hình để phát hiện mạch phát hiện để thu nhận thông số điện thứ nhất, mà ở đó thông số điện thứ nhất là thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

môđun xử lý dữ liệu phát hiện, được tạo cấu hình để xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Dựa vào khía cạnh thứ hai, theo cách thực hiện có thể thứ nhất,

môđun xử lý dữ liệu phát hiện được tạo cấu hình đặc biệt để:

xác định xem liệu thông số điện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không, mà ở đó khoảng thiết đặt trước thứ nhất là khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

nếu thông số điện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, thì xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường; hoặc

nếu thông số điện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, thì xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường.

Dựa vào khía cạnh thứ hai hoặc cách thực hiện có thể thứ nhất, theo cách thực hiện có thể thứ hai,

môđun điều khiển phát hiện còn được tạo cấu hình để: điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp, hoặc điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân nối đất của mạch tích hợp;

đồng hồ phát hiện còn được tạo cấu hình để phát hiện mạch tích hợp để thu nhận thông số điện thứ hai, mà ở đó thông số điện thứ hai bao gồm thông số điện của chân chức năng của mạch tích hợp; và

môđun xử lý dữ liệu phát hiện còn được tạo cấu hình để xác định, theo thông số điện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không.

Dựa vào cách thực hiện có thể thứ hai, theo cách thực hiện có thể thứ ba, môđun xử lý dữ liệu phát hiện được tạo cấu hình đặc biệt để:

xác định xem liệu thông số điện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không, mà ở đó khoảng thiết đặt trước thứ hai là khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp; và

nếu thông số điện thứ hai nằm trong khoảng thiết đặt trước thứ hai, thì xác định rằng thông số điện của chân chức năng của mạch tích hợp là bình thường; hoặc

nếu thông số điện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, thì xác định rằng thông số điện của chân chức năng của mạch tích hợp là bất thường.

Dựa vào bất kỳ một trong số khía cạnh thứ hai, hoặc các cách thực hiện có

thể từ thứ nhất đến thứ ba của khía cạnh thứ hai, theo cách thực hiện có thể thứ tư, thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp.

Khía cạnh thứ ba của các phương án của sáng chế đề xuất phương pháp phát hiện mạch tích hợp, bao gồm các bước:

thiết đặt, bởi thiết bị phát hiện, trạng thái phát hiện của đồng hồ phát hiện, mà ở đó thiết bị phát hiện bao gồm đồng hồ phát hiện;

kết nối, bởi thiết bị phát hiện, đến điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn;

phát hiện, bởi đồng hồ phát hiện trên thiết bị phát hiện, mạch phát hiện để thu nhận thông số điện thứ nhất, mà ở đó thông số điện thứ nhất là thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

phát hiện, bởi thiết bị phát hiện và theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Dựa vào khía cạnh thứ ba, theo cách thực hiện có thể thứ nhất,

việc phát hiện, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không bao gồm các bước:

phát hiện xem liệu thông số điện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không, mà ở đó khoảng thiết đặt trước thứ nhất là khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

nếu thông số điện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, thì phát hiện rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường; hoặc

nếu thông số điện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, thì phát hiện rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường.

Dựa vào khía cạnh thứ ba hoặc cách thực hiện có thể thứ nhất, theo cách thực hiện có thể thứ hai, phương pháp còn bao gồm các bước:

điều khiển, bởi môđun điều khiển phát hiện, đồng hồ phát hiện để kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp, hoặc điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân nối đất của mạch tích hợp;

phát hiện, bởi đồng hồ phát hiện, mạch tích hợp để thu nhận thông số điện thứ hai, mà ở đó thông số điện thứ hai là thông số điện của chân chức năng của mạch tích hợp; và

phát hiện, bởi môđun xử lý dữ liệu phát hiện và theo thông số điện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không.

Dựa vào cách thực hiện có thể thứ hai, theo cách thực hiện có thể thứ ba, việc phát hiện, bởi môđun xử lý dữ liệu phát hiện và theo thông số điện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không bao gồm các bước:

phát hiện xem liệu thông số điện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không, mà ở đó khoảng thiết đặt trước thứ hai là khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp; và

nếu thông số điện thứ hai nằm trong khoảng thiết đặt trước thứ hai, thì phát hiện rằng thông số điện của chân chức năng của mạch tích hợp là bình thường; hoặc

nếu thông số điện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, thì phát hiện rằng thông số điện của chân chức năng của mạch tích hợp là bất thường.

Dựa vào bất kỳ một trong số khía cạnh thứ ba, hoặc các cách thực hiện có thể từ thứ nhất đến thứ ba của khía cạnh thứ ba, theo cách thực hiện có thể thứ tư, thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp.

Khía cạnh thứ tư của các phương án của sáng chế đề xuất hệ thống phát hiện, bao gồm bất kỳ một trong số các bảng mạch in nêu trên và bất kỳ một

trong số các thiết bị phát hiện nêu trên.

Theo phương pháp, thiết bị và hệ thống phát hiện mạch tích hợp mà được cung cấp theo các phương án của sáng chế, mạch phát hiện được kết nối với mạch tích hợp trên bảng mạch in được bố trí trên bảng mạch in, và thông số điện của mạch tích hợp được kết nối với mạch phát hiện được phát hiện nhờ sử dụng mạch phát hiện, để xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không. Điều này giải quyết vấn đề, trong kỹ thuật trước đó, mà thông số điện của mạch tích hợp trên bảng mạch in không thể được phát hiện khi bảng mạch in đang trong trạng thái được cấp nguồn, sao cho thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái cấp nguồn có thể được phát hiện hiệu quả.

### **Mô tả vắn tắt các hình vẽ**

Để mô tả các giải pháp kỹ thuật theo các phương án của sáng chế hoặc trong kỹ thuật trước đó rõ ràng hơn, phần tóm tắt dưới đây mô tả các hình vẽ kèm theo được yêu cầu để mô tả các phương án hoặc kỹ thuật trước đó. Rõ ràng là, các hình vẽ kèm theo trong phần mô tả dưới đây thể hiện chỉ một vài phương án của sáng chế, và người có trình độ trung bình trong lĩnh vực kỹ thuật có thể vẫn suy ra các hình vẽ khác từ các hình vẽ kèm theo này mà không cần nỗ lực sáng tạo.

Fig.1 là sơ đồ cấu trúc giản lược của bảng mạch in theo một phương án của sáng chế;

Fig.2 là sơ đồ cấu trúc giản lược của bảng mạch in khác theo một phương án của sáng chế;

Fig.3 là sơ đồ cấu trúc giản lược của bảng mạch in khác nữa theo một phương án của sáng chế;

Fig.4 là sơ đồ cấu trúc giản lược của thiết bị phát hiện theo một phương án của sáng chế;

Fig.5 là sơ đồ cấu trúc giản lược của thiết bị khác phát hiện theo một phương án của sáng chế;

Fig.6 là lưu đồ của phương pháp phát hiện mạch tích hợp theo một phương án của sáng chế;

Các hình vẽ từ Fig.7A đến Fig.7C là lưu đồ của phương pháp phát hiện mạch tích hợp khác theo một phương án của sáng chế;

Fig.8 là sơ đồ sơ lược của hệ thống phát hiện theo một phương án của sáng chế;

Fig.8a là sơ đồ mạch sơ lược của hệ thống phát hiện theo một phương án của sáng chế;

Fig.9 là sơ đồ sơ lược của hệ thống phát hiện khác theo một phương án của sáng chế;

Fig.10 là sơ đồ sơ lược của hệ thống phát hiện khác nữa theo một phương án của sáng chế;

Fig.10a là sơ đồ sơ lược của hệ thống phát hiện cụ thể được thể hiện trên Fig.10 theo một phương án của sáng chế;

Fig.10a1 là sơ đồ mạch sơ lược của hệ thống phát hiện cụ thể được thể hiện trên Fig.10a theo một phương án của sáng chế;

Fig.10b là sơ đồ sơ lược của hệ thống phát hiện cụ thể được thể hiện trên Fig.10 theo một phương án của sáng chế;

Fig.10b1 là sơ đồ mạch sơ lược của hệ thống phát hiện cụ thể được thể hiện trên Fig.10b theo một phương án của sáng chế; và

Fig.11 là sơ đồ sơ lược của hệ thống phát hiện khác nữa theo một phương án của sáng chế.

### **Mô tả chi tiết sáng chế**

Phần dưới đây mô tả rõ ràng và đầy đủ các giải pháp kỹ thuật theo các phương án của sáng chế dựa vào các hình vẽ kèm theo theo các phương án của sáng chế. Rõ ràng là, các phương án được mô tả chỉ là một vài mà không phải là tất cả các phương án của sáng chế. Tất cả các phương án khác thu được bởi người có trình độ trung bình trong lĩnh vực kỹ thuật dựa vào các phương án của sáng chế mà không cần nỗ lực sáng tạo sẽ nằm trong phạm vi bảo hộ của sáng

chế.

#### Phương án 1

Một phương án của sáng chế đề xuất bảng mạch in 10. Như được thể hiện trên Fig.1, bảng mạch in 10 bao gồm:

N mạch phát hiện 101, mà ở đó mỗi mạch phát hiện được kết nối với mạch tích hợp khác 102, mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai b, và mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và N là số nguyên lớn hơn hoặc bằng 1.

Điểm phát hiện thứ nhất và điểm phát hiện thứ hai được nối với đồng hồ phát hiện mà được tạo cấu hình để thực hiện sự phát hiện thông số điện, sao cho đồng hồ phát hiện thu nhận thông số điện thứ nhất nhờ sử dụng điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không. Thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp.

Do đó, mạch phát hiện được kết nối với mạch tích hợp trên bảng mạch in được bố trí trên bảng mạch in, và thông số điện của mạch tích hợp được kết nối với mạch phát hiện được phát hiện nhờ sử dụng mạch phát hiện, để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không. Phương pháp này khắc phục vấn đề, trong kỹ thuật trước đó, rằng thông số điện của mạch tích hợp trên bảng mạch in không thể được phát hiện khi bảng mạch in đang trong trạng thái được cấp nguồn, sao cho thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái cấp nguồn có thể được phát hiện hiệu quả.

Theo cách tùy chọn, phương pháp kết nối mạch phát hiện và mạch tích hợp được thể hiện trên Fig.2. Điểm phát hiện thứ nhất được kết nối với chân tụ dòng áp VCC A của bảng mạch in, và điểm phát hiện thứ hai b được kết nối với chân tụ dòng áp (Volt Current Condenser, viết tắt là VCC) B của mạch tích hợp. Chân VCC A là chân tụ dòng áp của bảng mạch in mà cấp nguồn đến mạch tích hợp.

Ví dụ, chân VCC A có thể là chân của mạch mà nằm trên bảng mạch in và có chức năng cấp nguồn, hoặc chân của tụ dòng áp bên ngoài để cấp nguồn đến bảng mạch in.

Theo cách tùy chọn, như được thể hiện trên Fig.3, điểm phát hiện thứ nhất được kết nối với chân chức năng C của mạch tích hợp, và điểm phát hiện thứ hai b được kết nối với mạch ngoại vi 103 của mạch tích hợp. Nói chung, bảng mạch in tích hợp các mạch khác nhau. Các mạch khác nhau có các chức năng khác nhau, và các mạch cũng được kết nối với với nhau. Mạch ngoại vi có thể là mạch khác trên bảng mạch in.

Cần lưu ý rằng mạch phát hiện bao gồm ít nhất một điện trở, hoặc ít nhất một thiết bị từ tính, và thiết bị từ tính là hạt lọc hoặc điện cảm. Khi mạch phát hiện bao gồm một điện trở, đầu thứ nhất của điện trở là điểm phát hiện thứ nhất, và đầu thứ hai của điện trở là điểm phát hiện thứ hai. Khi mạch phát hiện bao gồm ít nhất hai điện trở, các điện trở có thể được kết nối theo cách nối nối tiếp, hoặc theo cách nối song song, hoặc theo cách hỗn hợp kết hợp nối nối tiếp và nối song song. Cũng như vậy, khi mạch phát hiện bao gồm một hạt lọc, đầu thứ nhất của hạt lọc là điểm phát hiện thứ nhất, và đầu thứ hai trong số hạt lọc là điểm phát hiện thứ hai. Khi mạch phát hiện bao gồm ít nhất hai hạt lọc, các hạt lọc có thể được kết nối theo cách nối nối tiếp, hoặc theo cách nối song song, hoặc theo cách hỗn hợp kết hợp nối nối tiếp và nối song song. Khi mạch phát hiện bao gồm một điện cảm, đầu thứ nhất của điện cảm là điểm phát hiện thứ nhất, và đầu thứ hai trong số điện cảm là điểm phát hiện thứ hai. Khi mạch phát hiện bao gồm ít nhất hai điện cảm, các điện cảm có thể được kết nối theo cách nối nối tiếp, hoặc theo cách nối song song, hoặc theo cách hỗn hợp kết hợp nối nối tiếp và nối song song.

#### Phương án 2

Một phương án của sáng chế đề xuất thiết bị phát hiện 20. Như được thể hiện trên Fig.4, thiết bị phát hiện 20 bao gồm:

môđun điều khiển phát hiện 201, được tạo cấu hình để thiết đặt trạng thái phát hiện của đồng hồ phát hiện 202, mà ở đó thiết bị phát hiện bao gồm đồng

hồ phát hiện; và

môđun điều khiển phát hiện 201 còn được tạo cấu hình để điều khiển đồng hồ phát hiện kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn, mà ở đó bảng mạch in bao gồm N mạch phát hiện, mỗi mạch phát hiện được kết nối với mạch tích hợp khác, mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và N là số nguyên lớn hơn hoặc bằng 1, mà ở đó điểm phát hiện thứ nhất và điểm phát hiện thứ hai được nối với đồng hồ phát hiện mà được tạo cấu hình để thực hiện sự phát hiện thông số điện, sao cho đồng hồ phát hiện thu nhận thông số điện thứ nhất nhờ sử dụng điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và môđun xử lý dữ liệu phát hiện xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không;

đồng hồ phát hiện 202, được tạo cấu hình để phát hiện mạch phát hiện để thu nhận kết quả phát hiện thứ nhất, mà ở đó kết quả phát hiện thứ nhất bao gồm thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

môđun xử lý dữ liệu phát hiện 203, được tạo cấu hình để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không, nghĩa là, xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Do đó, môđun điều khiển phát hiện của thiết bị phát hiện điều khiển đồng hồ phát hiện để phát hiện mạch phát hiện rằng được bố trí trên bảng mạch in và được kết nối với mạch tích hợp trên bảng mạch in, và để phát hiện, nhờ sử dụng mạch phát hiện, thông số điện của mạch tích hợp được kết nối với mạch phát hiện, để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không. Phương pháp này khắc phục vấn đề, trong kỹ thuật trước đó, rằng thông số điện của mạch tích hợp trên bảng mạch in không thể được phát hiện khi bảng mạch in

đang trong trạng thái được cấp nguồn, sao cho thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái cấp nguồn có thể được phát hiện hiệu quả.

Môđun xử lý dữ liệu phát hiện 203 được tạo cấu hình đặc biệt để:

xác định xem liệu kết quả phát hiện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không, mà ở đó khoảng thiết đặt trước thứ nhất là khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

nếu kết quả phát hiện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường; hoặc

nếu kết quả phát hiện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, thì xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường.

Môđun điều khiển phát hiện 201 còn được tạo cấu hình để điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp, hoặc chân chức năng và chân nối đất của mạch tích hợp, nghĩa là, điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp, hoặc điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân nối đất của mạch tích hợp.

Đồng hồ phát hiện 202 còn được tạo cấu hình để phát hiện mạch tích hợp để thu nhận kết quả phát hiện thứ hai. Kết quả phát hiện thứ hai bao gồm thông số điện của chân chức năng của mạch tích hợp.

Môđun xử lý dữ liệu phát hiện 203 còn được tạo cấu hình để xác định, theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không.

Môđun xử lý dữ liệu phát hiện 203 được tạo cấu hình đặc biệt để:

xác định xem liệu kết quả phát hiện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không, mà ở đó khoảng thiết đặt trước thứ hai là khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp; và

nếu kết quả phát hiện thứ hai nằm trong khoảng thiết đặt trước thứ hai, xác

định rằng thông số điện của chân chức năng của mạch tích hợp là bình thường; hoặc

nếu kết quả phát hiện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bất thường.

Như được thể hiện trên Fig.5, môđun xử lý dữ liệu phát hiện có thể bao gồm môđun con ghi dữ liệu 2031, môđun con phân tích dữ liệu 2032, và môđun con cảnh báo 2033. Môđun con ghi dữ liệu được tạo cấu hình để ghi kết quả phát hiện thứ nhất và kết quả phát hiện thứ hai. Môđun con phân tích dữ liệu được tạo cấu hình để: xác định xem liệu kết quả phát hiện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không; nếu kết quả phát hiện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, thì xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường, hoặc nếu kết quả phát hiện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, thì xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường; và xác định xem liệu kết quả phát hiện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không, mà ở đó khoảng thiết đặt trước thứ hai là khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp; và nếu kết quả phát hiện thứ hai nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bình thường, hoặc nếu kết quả phát hiện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bất thường. Môđun con cảnh báo được tạo cấu hình để gửi, đến thiết bị người dùng, lời nhắc cảnh báo của kết quả phát hiện thứ nhất và/hoặc kết quả phát hiện thứ hai thu được bởi môđun con phân tích dữ liệu.

Cần lưu ý rằng thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp. Đối với phần mô tả cụ thể của một số các môđun chức năng trong thiết bị phát hiện được đưa ra trong phương án này của sáng chế, tham chiếu đến nội dung tương ứng trong phương pháp của các phương án, và các chi tiết không được mô tả trong phương án này.

### Phương án 3

Một phương án của sáng chế đề xuất phương pháp phát hiện mạch tích hợp, mà được ứng dụng ở bảng mạch in được thể hiện trên Fig.1 và thiết bị phát hiện được thể hiện trên Fig.4. Như được thể hiện trên Fig.6, phương pháp bao gồm các bước:

Bước 301: thiết bị phát hiện thiết đặt trạng thái phát hiện của đồng hồ phát hiện, mà ở đó thiết bị phát hiện bao gồm đồng hồ phát hiện.

Bước 302: thiết bị phát hiện được kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn.

Bảng mạch in bao gồm N mạch phát hiện, mỗi mạch phát hiện được kết nối với mạch tích hợp khác. Mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện. N là số nguyên lớn hơn hoặc bằng 1. Điểm phát hiện thứ nhất và điểm phát hiện thứ hai được nối với đồng hồ phát hiện mà được tạo cấu hình để thực hiện sự phát hiện thông số điện, sao cho đồng hồ phát hiện thu nhận thông số điện thứ nhất nhờ sử dụng điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và môđun xử lý dữ liệu phát hiện xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Bước 303: thiết bị phát hiện phát hiện mạch phát hiện để thu nhận kết quả phát hiện thứ nhất, mà ở đó kết quả phát hiện thứ nhất bao gồm thông số điện của mạch tích hợp được kết nối với mạch phát hiện. Kết quả phát hiện thứ nhất là thông số điện thứ nhất.

Bước 304: thiết bị phát hiện xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Theo phương pháp phát hiện mạch tích hợp được cung cấp trong phương án này của sáng chế, thiết bị phát hiện phát hiện, nhờ sử dụng mạch phát hiện, thông số điện của mạch tích hợp được kết nối với mạch phát hiện, và mạch phát

hiện được kết nối với mạch tích hợp trên bảng mạch in được bố trí trên bảng mạch in, để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không. Phương pháp này khắc phục vấn đề, trong kỹ thuật trước đó, mà thông số điện của mạch tích hợp trên bảng mạch in không thể được phát hiện khi bảng mạch in đang trong trạng thái được cấp nguồn, sao cho thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái cấp nguồn có thể được phát hiện hiệu quả.

#### Phương án 4

Một phương án của sáng chế đề xuất phương pháp phát hiện mạch tích hợp, mà được ứng dụng ở bảng mạch in được thể hiện trên Fig.1 và thiết bị phát hiện được thể hiện trên Fig.4. Thiết bị phát hiện còn bao gồm môđun con ghi dữ liệu, môđun con phân tích dữ liệu, và môđun con cảnh báo. Như được thể hiện trên Fig.7A đến Fig.7C, phương pháp này bao gồm các bước:

Bước 401: môđun con ghi dữ liệu thiết đặt bảng thông tin phát hiện.

Bảng thông tin phát hiện có thể bao gồm tên của bảng mạch in, khối số lượng của mạch tích hợp, mẫu (model) của mạch tích hợp, thời điểm bắt đầu phát hiện, và thời điểm kết thúc phát hiện. Trong ứng dụng thực tế, thông tin chẳng hạn như mẫu đồng hồ phát hiện có thể được thiết đặt thêm.

Bước 402: môđun điều khiển phát hiện thiết đặt đồng hồ phát hiện đến trạng thái phát hiện.

Bước 403a: môđun điều khiển phát hiện điều khiển đồng hồ phát hiện kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện thứ n.

n là số nguyên lớn hơn hoặc bằng 1 và nhỏ hơn hoặc bằng N, và N là số nguyên lớn hơn hoặc bằng 1.

Ví dụ, như được thể hiện trên Fig.8, giả định rằng mạch phát hiện thứ n là mạch phát hiện thứ nhất 502 trên bảng mạch in 50. Điểm phát hiện thứ nhất của mạch phát hiện thứ nhất được kết nối với chân tụ dòng áp VCC A của bảng mạch in, và điểm phát hiện thứ hai b của mạch phát hiện thứ nhất 502 được kết nối với chân tụ dòng áp VCC B của mạch tích hợp thứ nhất 501. Môđun điều

khởi phát hiện 512 trong thiết bị phát hiện 51 điều khiển đồng hồ phát hiện 511 kết nối riêng biệt với điểm phát hiện thứ nhất và điểm phát hiện thứ hai b, và mạch phát hiện 502 bao gồm điện trở R1. Fig.8a là sơ đồ mạch cụ thể của hệ thống phát hiện được thể hiện trên Fig.8.

Theo cách tùy chọn, như được thể hiện trên Fig.9, điểm phát hiện thứ nhất của mạch phát hiện thứ nhất 502 được kết nối với chân chức năng C của mạch tích hợp thứ nhất 501, và điểm phát hiện thứ hai b của mạch phát hiện thứ nhất 502 được kết nối với mạch ngoại vi 503 của mạch tích hợp thứ nhất 501. Môđun điều khiển phát hiện 512 trong thiết bị phát hiện 51 điều khiển đồng hồ phát hiện 511 kết nối riêng biệt với điểm phát hiện thứ nhất và điểm phát hiện thứ hai b, và mạch phát hiện 502 bao gồm điện trở R1.

Bước 403b: môđun điều khiển phát hiện điều khiển đồng hồ phát hiện kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp thứ n, hoặc để kết nối với chân chức năng và chân nối đất của mạch tích hợp thứ n.

Ví dụ, như được thể hiện trên Fig.10, giả định rằng mạch tích hợp thứ n là mạch tích hợp thứ nhất 501 trên bảng mạch in 50. Môđun điều khiển phát hiện 512 trong thiết bị phát hiện 51 điều khiển đồng hồ phát hiện 511 để kết nối với chân chức năng C và chân tụ dòng áp VCC của mạch tích hợp thứ nhất 501, hoặc để kết nối với chân chức năng C và chân nối đất (Ground, viết tắt là GND) của mạch tích hợp thứ nhất 501.

Nghĩa là, như được thể hiện trên Fig.10a, đồng hồ phát hiện 511 được điều khiển để kết nối với chân chức năng C và chân tụ dòng áp VCC của mạch tích hợp thứ nhất 501. Fig.10a1 là sơ đồ mạch cụ thể của hệ thống phát hiện được thể hiện trên Fig.10a.

Như được thể hiện trên Fig.10b, đồng hồ phát hiện 511 được điều khiển để kết nối với chân chức năng C và chân nối đất của mạch tích hợp 501. Fig.10b1 là sơ đồ mạch cụ thể của hệ thống phát hiện được thể hiện trên Fig.10b.

Bước 404a: đồng hồ phát hiện phát hiện mạch phát hiện thứ n để thu nhận kết quả phát hiện thứ nhất.

Đồng hồ phát hiện phát hiện, nhờ sử dụng mạch phát hiện, thông số điện

của mạch tích hợp thứ n để thu nhận kết quả phát hiện thứ nhất. Kết quả phát hiện thứ nhất bao gồm thông số điện của mạch tích hợp được kết nối với mạch phát hiện, và thông số điện có thể bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, điện áp, hoặc thông số điện khác của mạch tích hợp được kết nối với mạch phát hiện.

Bước 404b: đồng hồ phát hiện phát hiện mạch tích hợp thứ n để thu nhận kết quả phát hiện thứ hai.

Đồng hồ phát hiện đầu tiên thu nhận các kết quả phát hiện của chân chức năng và chân tụ dòng áp của mạch tích hợp thứ n và được kết nối với đồng hồ phát hiện, sau đó thu nhận các kết quả phát hiện của chân chức năng và chân nối đất của mạch tích hợp thứ n và được kết nối với đồng hồ phát hiện, và cuối cùng, phân tích hoàn toàn các kết quả phát hiện để thu nhận kết quả phát hiện thứ hai. Kết quả phát hiện thứ hai bao gồm thông số điện của chân chức năng của mạch tích hợp, và thông số điện có thể bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, điện áp, hoặc thông số điện khác của chân chức năng của mạch tích hợp.

Bước 405: môđun con ghi dữ liệu đọc kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai từ đồng hồ phát hiện.

Môđun con ghi dữ liệu có thể thu lệnh mà được sử dụng để đọc kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai và được gửi bởi môđun điều khiển phát hiện, và môđun con ghi dữ liệu đọc kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai từ đồng hồ phát hiện theo lệnh được sử dụng để đọc kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai.

Bước 406: môđun con ghi dữ liệu lưu trữ kết quả phát hiện thứ nhất hoặc kết quả phát hiện thứ hai vào bảng thông tin phát hiện.

Bước 407a: môđun con phân tích dữ liệu xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Môđun con phân tích dữ liệu xác định xem liệu kết quả phát hiện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không. Khoảng thiết đặt trước

thứ nhất là khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện. Nếu kết quả phát hiện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, bước 408a được thực hiện; hoặc nếu kết quả phát hiện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, thì bước 409a được thực hiện.

Bước 407b: môđun con phân tích dữ liệu xác định, theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không.

Môđun con phân tích dữ liệu xác định xem liệu kết quả phát hiện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không. Khoảng thiết đặt trước thứ hai là khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp. Nếu kết quả phát hiện thứ hai nằm trong khoảng thiết đặt trước thứ hai, bước 408b được thực hiện; hoặc nếu kết quả phát hiện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, bước 409b được thực hiện.

Bước 408a: môđun con phân tích dữ liệu xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường.

Bước 409a: môđun con phân tích dữ liệu xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường.

Bước 408b: môđun con phân tích dữ liệu xác định rằng thông số điện của chân chức năng của mạch tích hợp là bình thường.

Bước 409b: môđun con phân tích dữ liệu xác định rằng thông số điện của chân chức năng của mạch tích hợp là bất thường.

Bước 4010: môđun con cảnh báo gửi lời nhắc cảnh báo đến thiết bị người dùng.

Môđun con cảnh báo gửi, đến thiết bị người dùng, lời nhắc cảnh báo về kết quả phát hiện thu được bởi môđun con phân tích dữ liệu. Lời nhắc cảnh báo có thể được gửi tự động đến hòm thư, điện thoại di động, hoặc thiết bị khác đầu cuối nhờ sử dụng mạng. Ngoài ra, liên kết đến phiếu vấn đề cần được phân tích mà được tạo tự động được đẩy đến thiết bị đầu cuối cùng với lời nhắc cảnh báo. Nếu phiếu vấn đề cần được phân tích không được xử lý, môđun con cảnh báo

gửi tự động lời nhắc cảnh báo định kỳ theo thời gian thiết đặt trước.

Bước 4011: môđun điều khiển phát hiện xác định xem liệu mạch tích hợp thứ  $n$  có là mạch tích hợp thứ  $N$  hay không.

Nếu mạch tích hợp thứ  $n$  là mạch tích hợp thứ  $N$ , thì bước 4012 được thực hiện; hoặc nếu mạch tích hợp thứ  $n$  không là mạch tích hợp thứ  $N$ , thì bước 4013 được thực hiện.

Bước 4012: môđun điều khiển phát hiện thiết đặt đồng hồ phát hiện đến trạng thái không phát hiện.

Bước 4013: môđun điều khiển phát hiện điều khiển đồng hồ phát hiện kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện thứ  $n+1$ .

Theo phương pháp phát hiện mạch tích hợp được đưa ra trong phương án này của sáng chế, thiết bị phát hiện phát hiện, nhờ sử dụng mạch phát hiện, thông số điện của mạch tích hợp được kết nối với mạch phát hiện, và mạch phát hiện được kết nối với mạch tích hợp trên bảng mạch in được bố trí trên bảng mạch in, để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không; hoặc thiết bị phát hiện điều khiển trực tiếp đồng hồ phát hiện để kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp, hoặc để kết nối với chân chức năng và chân nối đất của mạch tích hợp để phát hiện thông số điện của chân chức năng của mạch tích hợp, để xác định, theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không. Phương pháp này khắc phục vấn đề, trong kỹ thuật trước đó, mà thông số điện của mạch tích hợp trên bảng mạch in không thể được phát hiện khi bảng mạch in đang trong trạng thái được cấp nguồn, sao cho thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái cấp nguồn có thể được phát hiện hiệu quả.

Cần lưu ý rằng các mạch tích hợp trên nhiều bảng mạch in của cùng loại và cùng một loạt có thể được phát hiện nhờ sử dụng phương pháp phát hiện mạch tích hợp theo sáng chế, để thu thập các số liệu thống kê trên các kết quả phát

hiện của cùng các mạch tích hợp mà nằm trên nhiều bảng mạch in và thu được bằng cách phát hiện, và để phân tích xem liệu bất kỳ một trong số các mạch tích hợp trên các bảng mạch in của cùng loại và cùng một loạt có bất thường hay không. Ví dụ, một mạch tích hợp mẫu J được sử dụng trên bảng mạch in A. Trong quy trình xử lý 1000 bảng mạch in A cùng một loạt, bởi vì mạch tích hợp mẫu J được đặt ở cùng vị trí trên mỗi bảng mạch in A, và các mạch ngoại vi của các mạch tích hợp mẫu J cũng giống nhau, các mạch tích hợp mẫu J có thông số điện bất thường có thể được nhận dạng nhờ sử dụng các phương pháp chẳng hạn như phương pháp giá trị trung bình và biểu đồ phân tán và theo các kết quả phát hiện của 1000 mạch tích hợp mẫu J. Do đó, xem liệu vấn đề chất lượng điện áp xuất hiện trên các mạch tích hợp mẫu J cùng một loạt hoặc trên mạch tích hợp mẫu J riêng biệt có thể được nhận dạng theo kết luận mà thu được bằng cách phân tích các mạch tích hợp mẫu J bất thường hay không. Cũng như vậy, nếu các mạch tích hợp mẫu J được sử dụng trên bảng mạch in, các mạch tích hợp mẫu J bất thường ở các vị trí khác nhau có thể được nhận dạng nhờ sử dụng phương pháp.

Cụ thể là, các bảng mạch in của các loại khác nhau và các mạch tích hợp các loạt khác nhau có thể được phân tích cùng nhau, để nhận dạng hiệu quả rủi ro chất lượng điện áp gây ra bởi thông số điện bất thường của mạch tích hợp. Ví dụ, một mạch tích hợp mẫu J được sử dụng trên bảng mạch in A, hai mạch tích hợp mẫu J được sử dụng ở các vị trí khác nhau của bảng mạch in B, và 1000 bảng mạch in A và 1000 bảng mạch in B được xử lý. Xem liệu các mạch tích hợp mẫu J trong ba vị trí có bất thường hay không được xác định riêng biệt trước tiên, và sau đó ba kết quả phát hiện được so sánh theo kết luận sơ bộ, để phân tích xem liệu mạch tích hợp mẫu J có bất thường hay không. Kết luận thu được nhờ sử dụng phương pháp này chính xác hơn so với kết luận mà thu được bằng cách nhận dạng dựa vào vị trí đơn. Tất nhiên là, sự phân tích vật lý có thể được thực hiện thêm trên mạch tích hợp riêng biệt có kết quả phát hiện bất thường, để xác định xem liệu rủi ro chất lượng điện áp có trong các mạch tích hợp cùng một loạt hay không.

Một phương án của sáng chế đề xuất hệ thống phát hiện 70. Như được thể hiện trên Fig.11, hệ thống phát hiện 70 bao gồm bảng mạch in 701 và thiết bị phát hiện 702.

Bảng mạch in 701 bao gồm N mạch phát hiện 7011. Mỗi mạch phát hiện được kết nối với mạch tích hợp khác 7012. Mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai b, và mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện. N là số nguyên lớn hơn hoặc bằng 1. Điểm phát hiện thứ nhất và điểm phát hiện thứ hai được nối với đồng hồ phát hiện mà được tạo cấu hình để thực hiện sự phát hiện thông số điện, sao cho đồng hồ phát hiện thu nhận thông số điện thứ nhất nhờ sử dụng điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và môđun xử lý dữ liệu phát hiện xác định, theo thông số điện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Thiết bị phát hiện 702 bao gồm:

môđun điều khiển phát hiện 7021, được tạo cấu hình để thiết đặt trạng thái phát hiện của đồng hồ phát hiện, mà ở đó thiết bị phát hiện bao gồm đồng hồ phát hiện; và

môđun điều khiển phát hiện 7021 còn được tạo cấu hình để điều khiển đồng hồ phát hiện kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn, mà ở đó bảng mạch in bao gồm N mạch phát hiện, mỗi mạch phát hiện được kết nối với mạch tích hợp khác, mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai, và mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và N là số nguyên lớn hơn hoặc bằng 1;

đồng hồ phát hiện 7022, được tạo cấu hình để phát hiện mạch phát hiện để thu nhận kết quả phát hiện thứ nhất, mà ở đó kết quả phát hiện thứ nhất bao gồm thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

môđun xử lý dữ liệu phát hiện 7023, được tạo cấu hình để xác định, theo

kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

Theo phương pháp phát hiện mạch tích hợp được đề xuất trong phương án này của sáng chế, thiết bị phát hiện phát hiện, nhờ sử dụng mạch phát hiện, thông số điện của mạch tích hợp được kết nối với mạch phát hiện, và mạch phát hiện được kết nối với mạch tích hợp trên bảng mạch in được bố trí trên bảng mạch in, để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không; hoặc thiết bị phát hiện điều khiển trực tiếp đồng hồ phát hiện để kết nối với chân chức năng và chân tụ dòng áp của mạch tích hợp, hoặc để kết nối với chân chức năng và chân nối đất của mạch tích hợp để phát hiện thông số điện của chân chức năng của mạch tích hợp, để xác định, theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không. Phương pháp này khắc phục vấn đề, trong kỹ thuật trước đó, mà thông số điện của mạch tích hợp trên bảng mạch in không thể được phát hiện khi bảng mạch in đang trong trạng thái được cấp nguồn, sao cho thông số điện của mạch tích hợp trên bảng mạch in trong trạng thái cấp nguồn có thể được phát hiện hiệu quả.

Cần lưu ý rằng, theo sáng chế, trạng thái cấp điện bao gồm trạng thái trong đó bảng mạch in được cấp điện nhưng không có dịch vụ nào chạy trên bảng mạch in, và trạng thái trong đó bảng mạch in được cấp điện và có dịch vụ chạy trên bảng mạch in. Theo sáng chế, N mạch phát hiện được bao gồm trong bảng mạch in có thể là giống nhau hoặc có thể là khác nhau, và mỗi mạch phát hiện được kết nối với mạch tích hợp khác.

Theo sáng chế, kết quả phát hiện thứ nhất là thông số điện thứ nhất, và kết quả phát hiện thứ hai là thông số điện thứ hai.

Dựa vào các phương án nêu trên, thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp. Khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện là dải của trị số kinh nghiệm thu được khi mạch tích hợp hoạt động trên bảng mạch in,

hoặc dải của trị số trung bình thu được bằng cách thực hiện sự thử nghiệm. Khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp là dải của trị số kinh nghiệm thu được khi mạch tích hợp hoạt động trên bảng mạch in, hoặc dải của trị số trung bình thu được bằng cách thực hiện sự thử nghiệm.

Các phần mô tả nêu trên về các cách thực hiện cho phép người có trình độ trung bình trong lĩnh vực kỹ thuật hiểu rằng, nhằm mục đích mô tả thuận tiện và ngắn gọn, sự phân chia của các môđun chức năng nêu trên được sử dụng như một ví dụ để minh họa. Trong ứng dụng thực tế, các chức năng nêu trên có thể được phân bổ đến các môđun khác nhau và được thực hiện theo yêu cầu, nghĩa là, cấu trúc bên trong của thiết bị được chia thành các môđun chức năng khác nhau để thực hiện tất cả hoặc một phần các chức năng nêu trên. Đối với quy trình làm việc chi tiết của hệ thống nêu trên, thiết bị, và bộ phận, sự tham chiếu có thể được thực hiện đến quy trình tương ứng theo phương pháp của các phương án nêu trên, và các chi tiết không được mô tả lại ở đây.

Theo một số các phương án được đưa ra trong sáng chế, cần hiểu rằng hệ thống, thiết bị, và phương pháp được bộc lộ có thể được thực hiện theo các cách khác. Ví dụ, phương án về thiết bị được mô tả chỉ là ví dụ. Ví dụ, sự phân chia môđun hoặc bộ phận chỉ là sự phân chia chức năng logic và có thể là sự phân chia khác trong việc thực hiện thực tế. Ví dụ, các bộ phận hoặc các thành phần có thể được kết hợp hoặc được tích hợp trong hệ thống khác, hoặc một vài đặc trưng có thể được bỏ qua hoặc không được thực hiện. Ngoài ra, các ghép nối chung hoặc các ghép nối trực tiếp hoặc các kết nối truyền thông được hiển thị hoặc được mô tả có thể được thực hiện nhờ sử dụng một số giao diện. Các ghép nối gián tiếp hoặc các kết nối truyền thông giữa các thiết bị hoặc các bộ phận có thể được thực hiện theo dạng điện tử, cơ khí hoặc các dạng khác.

Cá bộ phận được mô tả như các phần riêng biệt có thể hoặc không tách biệt về mặt vật lý, và các phần được hiển thị như các bộ phận có thể hoặc không là các bộ phận vật lý, có thể được đặt trong một vị trí, hoặc có thể được phân bổ trên các bộ phận mạng. Một vài hoặc tất cả các bộ phận có thể được lựa chọn

theo nhu cầu thực tế để đạt được các mục đích của các giải pháp của các phương án.

Ngoài ra, các bộ phận chức năng theo các phương án của sáng chế có thể được tích hợp trong một bộ phận xử lý, hoặc mỗi trong số các bộ phận có thể tồn tại một mình về mặt vật lý, hoặc hai hoặc nhiều bộ phận được tích hợp thành một bộ phận. Bộ phận được tích hợp có thể được thực hiện theo dạng phần cứng, hoặc có thể được thực hiện theo dạng bộ phận chức năng phần mềm.

Khi bộ phận được tích hợp được thực hiện theo dạng bộ phận chức năng phần mềm và được bán hoặc được sử dụng như một sản phẩm độc lập, bộ phận được tích hợp có thể được lưu trữ trong vật ghi đọc được bởi máy tính. Dựa vào sự hiểu biết như vậy, các giải pháp kỹ thuật của sáng chế, hoặc phần cấu thành kỹ thuật trước đó, hoặc tất cả hoặc một phần của các giải pháp kỹ thuật có thể được thực hiện theo dạng sản phẩm phần mềm. Sản phẩm phần mềm được lưu trữ trong vật ghi và bao gồm một số các lệnh để lệnh cho thiết bị máy tính (mà có thể là máy tính cá nhân, máy chủ, hoặc thiết bị mạng) hoặc bộ xử lý để thực hiện tất cả hoặc một phần các bước của các phương pháp được mô tả theo các phương án của sáng chế. Vật ghi nêu trên bao gồm: vật ghi bất kỳ mà có thể lưu trữ mã chương trình, chẳng hạn như ổ cứng USB, đĩa cứng tháo lắp được, bộ nhớ chỉ đọc (Read-Only Memory, viết tắt là ROM), bộ nhớ truy cập ngẫu nhiên (Random Access Memory, viết tắt là RAM), đĩa từ, hoặc đĩa quang.

Các phần mô tả nêu trên chỉ là các cách thực hiện cụ thể của sáng chế, nhưng không nhằm giới hạn phạm vi bảo hộ của sáng chế. Sự biến đổi hoặc thay thế bất kỳ được chỉ ra dễ dàng bởi người có trình độ trung bình trong lĩnh vực kỹ thuật nằm trong phạm vi kỹ thuật được bộc lộ trong sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế sẽ là phạm vi bảo hộ của yêu cầu bảo hộ.

## YÊU CẦU BẢO HỘ

### 1. Bảng mạch in bao gồm:

N mạch phát hiện, trong đó mỗi mạch phát hiện được kết nối với mạch tích hợp khác, và mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai, trong đó mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và N là số nguyên lớn hơn hoặc bằng 1; trong đó:

điểm phát hiện thứ nhất được kết nối với chân tụ dòng áp của bảng mạch in, và điểm phát hiện thứ hai được kết nối với chân tụ dòng áp của mạch tích hợp; hoặc

điểm phát hiện thứ nhất được kết nối với chân chức năng của mạch tích hợp, và điểm phát hiện thứ hai được kết nối với mạch ngoại vi của mạch tích hợp.

2. Bảng mạch in theo điểm 1, trong đó mạch phát hiện bao gồm ít nhất một điện trở, hoặc ít nhất một thiết bị từ tính.

### 3. Thiết bị phát hiện bao gồm:

môđun điều khiển phát hiện, được tạo cấu hình để thiết đặt trạng thái phát hiện của đồng hồ phát hiện, trong đó thiết bị phát hiện bao gồm đồng hồ phát hiện; và

môđun điều khiển phát hiện còn được tạo cấu hình để điều khiển đồng hồ phát hiện để kết nối với điểm phát hiện thứ nhất và điểm phát hiện thứ hai mà là của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn, trong đó bảng mạch in bao gồm N mạch phát hiện, mỗi mạch phát hiện được kết nối với mạch tích hợp khác, và mỗi mạch phát hiện được bố trí có điểm phát hiện thứ nhất và điểm phát hiện thứ hai, mạch phát hiện được tạo cấu hình để phát hiện thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và N là số nguyên lớn hơn hoặc bằng 1, trong đó điểm phát hiện thứ nhất được kết nối với chân tụ dòng áp của bảng mạch in, và điểm phát hiện thứ hai được kết nối với chân tụ dòng áp của mạch tích hợp; hoặc điểm phát hiện thứ nhất được kết nối

với chân chức năng của mạch tích hợp, và điểm phát hiện thứ hai được kết nối với mạch ngoại vi của mạch tích hợp;

đồng hồ phát hiện, được tạo cấu hình để phát hiện mạch phát hiện để thu được kết quả phát hiện thứ nhất, trong đó kết quả phát hiện thứ nhất bao gồm thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

môđun xử lý dữ liệu phát hiện, được tạo cấu hình để xác định, theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

4. Thiết bị phát hiện theo điểm 3, trong đó môđun xử lý dữ liệu phát hiện được tạo cấu hình đặc biệt để:

xác định xem liệu kết quả phát hiện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không, trong đó khoảng thiết đặt trước thứ nhất là khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

nếu kết quả phát hiện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường; hoặc

nếu kết quả phát hiện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường.

5. Thiết bị phát hiện theo điểm 4, trong đó:

môđun điều khiển phát hiện còn được tạo cấu hình để: điều khiển đồng hồ phát hiện để kết nối với chân chức năng và chân tụ dòng áp mà là của mạch tích hợp, hoặc điều khiển đồng hồ phát hiện để kết nối với chân chức năng và chân nối đất mà là của mạch tích hợp;

đồng hồ phát hiện còn được tạo cấu hình để phát hiện mạch tích hợp để thu được kết quả phát hiện thứ hai, trong đó kết quả phát hiện thứ hai bao gồm thông số điện của chân chức năng của mạch tích hợp; và

môđun xử lý dữ liệu phát hiện còn được tạo cấu hình để xác định, theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích

hợp có bình thường hay không.

6. Thiết bị phát hiện theo điểm 5, trong đó môđun xử lý dữ liệu phát hiện được tạo cấu hình đặc biệt để:

xác định xem liệu kết quả phát hiện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không, trong đó khoảng thiết đặt trước thứ hai là khoảng thiết đặt trước của thông số điện của chân chức năng của mạch tích hợp; và

nếu kết quả phát hiện thứ hai nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bình thường; hoặc

nếu kết quả phát hiện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bất thường.

7. Thiết bị phát hiện theo điểm bất kỳ trong số các điểm từ 3 đến 6, trong đó thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp.

8. Phương pháp phát hiện mạch tích hợp, trong đó phương pháp này được áp dụng ở bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 2 và thiết bị phát hiện theo điểm bất kỳ trong số các điểm từ 3 đến 7, và bao gồm các bước:

thiết đặt, bởi thiết bị phát hiện, trạng thái phát hiện của đồng hồ phát hiện, trong đó thiết bị phát hiện bao gồm đồng hồ phát hiện;

kết nối, bởi thiết bị phát hiện, với điểm phát hiện thứ nhất và điểm phát hiện thứ hai mà là của mạch phát hiện trên bảng mạch in trong trạng thái được cấp nguồn;

phát hiện, bởi đồng hồ phát hiện trên thiết bị phát hiện, mạch phát hiện để thu được kết quả phát hiện thứ nhất, trong đó kết quả phát hiện thứ nhất bao gồm thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

xác định, bởi thiết bị phát hiện và theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không.

9. Phương pháp phát hiện mạch tích hợp theo điểm 8, trong đó bước xác định,

theo kết quả phát hiện thứ nhất, xem liệu thông số điện của mạch tích hợp được kết nối với mạch phát hiện có bình thường hay không bao gồm các bước:

xác định xem liệu kết quả phát hiện thứ nhất có nằm trong khoảng thiết đặt trước thứ nhất hay không, trong đó khoảng thiết đặt trước thứ nhất là khoảng thiết đặt trước của thông số điện của mạch tích hợp được kết nối với mạch phát hiện; và

nếu kết quả phát hiện thứ nhất nằm trong khoảng thiết đặt trước thứ nhất, xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bình thường; hoặc

nếu kết quả phát hiện thứ nhất không nằm trong khoảng thiết đặt trước thứ nhất, xác định rằng thông số điện của mạch tích hợp được kết nối với mạch phát hiện là bất thường.

10. Phương pháp phát hiện mạch tích hợp theo điểm 8, trong đó phương pháp này còn bao gồm các bước:

điều khiển, bởi môđun điều khiển phát hiện, đồng hồ phát hiện để kết nối với chân chức năng và chân tụ dòng áp mà là của mạch tích hợp, hoặc điều khiển đồng hồ phát hiện để kết nối với chân chức năng và chân nối đất mà là của mạch tích hợp;

phát hiện, bởi đồng hồ phát hiện, mạch tích hợp để thu được kết quả phát hiện thứ hai, trong đó kết quả phát hiện thứ hai bao gồm thông số điện của chân chức năng của mạch tích hợp; và

xác định, bởi môđun xử lý dữ liệu phát hiện và theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không.

11. Phương pháp phát hiện mạch tích hợp theo điểm 10, trong đó bước xác định, bởi môđun xử lý dữ liệu phát hiện và theo kết quả phát hiện thứ hai, xem liệu thông số điện của chân chức năng của mạch tích hợp có bình thường hay không bao gồm các bước:

xác định xem liệu kết quả phát hiện thứ hai có nằm trong khoảng thiết đặt trước thứ hai hay không, trong đó khoảng thiết đặt trước thứ hai là khoảng thiết

đặt trước của thông số điện của chân chức năng của mạch tích hợp; và

nếu kết quả phát hiện thứ hai nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bình thường; hoặc

nếu kết quả phát hiện thứ hai không nằm trong khoảng thiết đặt trước thứ hai, xác định rằng thông số điện của chân chức năng của mạch tích hợp là bất thường.

12. Phương pháp phát hiện mạch tích hợp theo điểm bất kỳ trong số các điểm từ 8 đến 11, trong đó thông số điện bao gồm ít nhất một trong số dòng điện tổng, điện trở khi đóng mạch, hoặc điện áp.

13. Hệ thống phát hiện, bao gồm bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 2 và thiết bị phát hiện theo điểm bất kỳ trong số các điểm từ 3 đến 7.

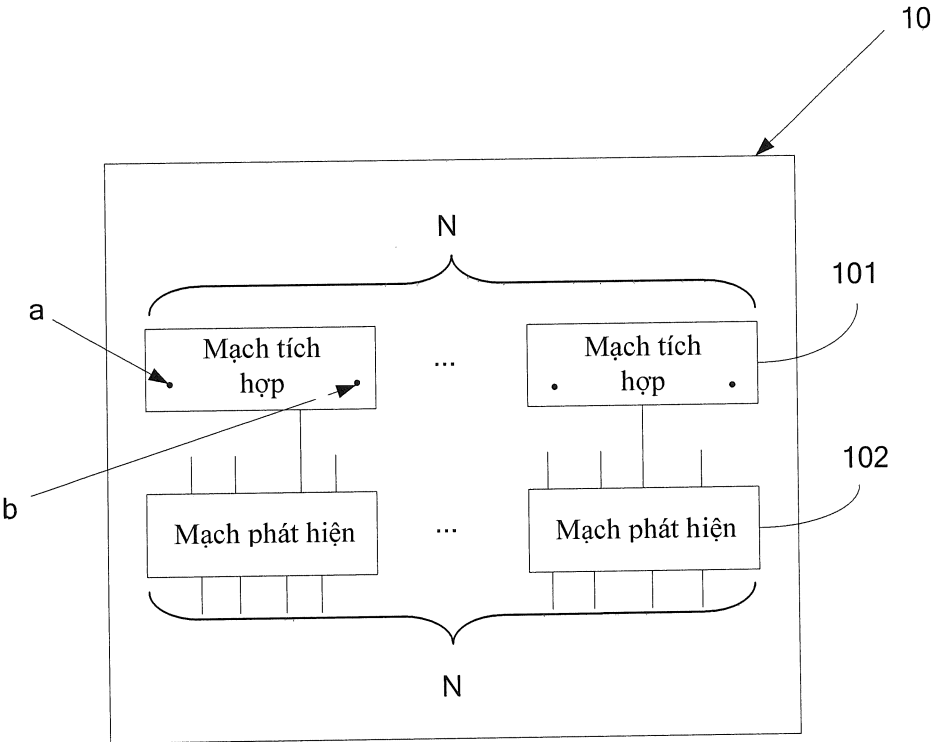


FIG. 1

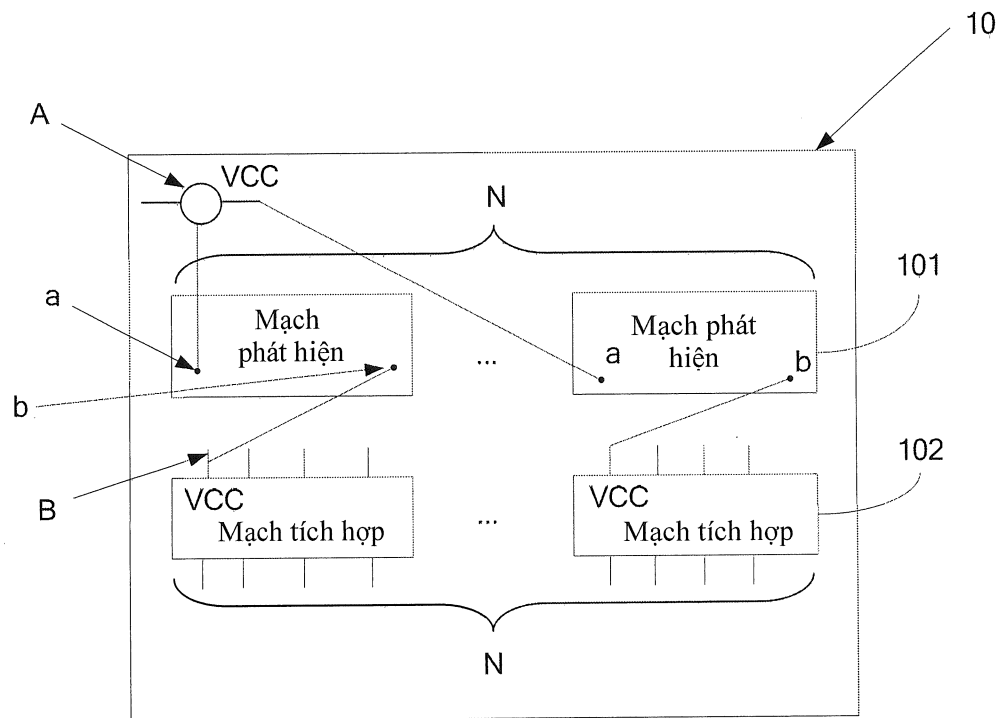


FIG. 2

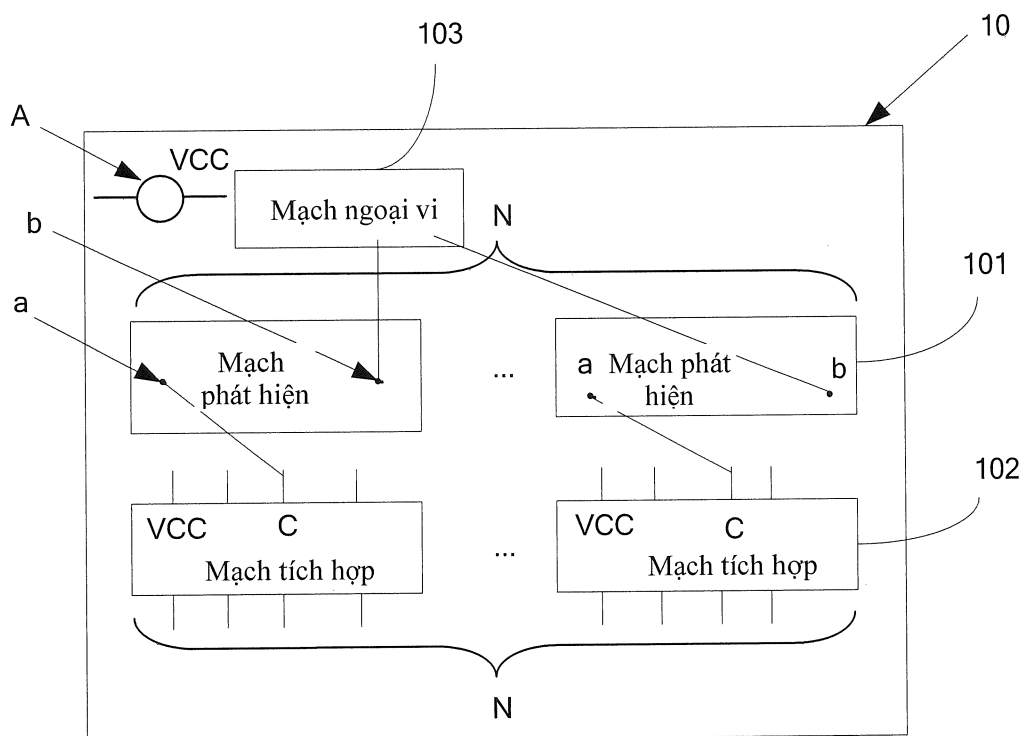


FIG. 3

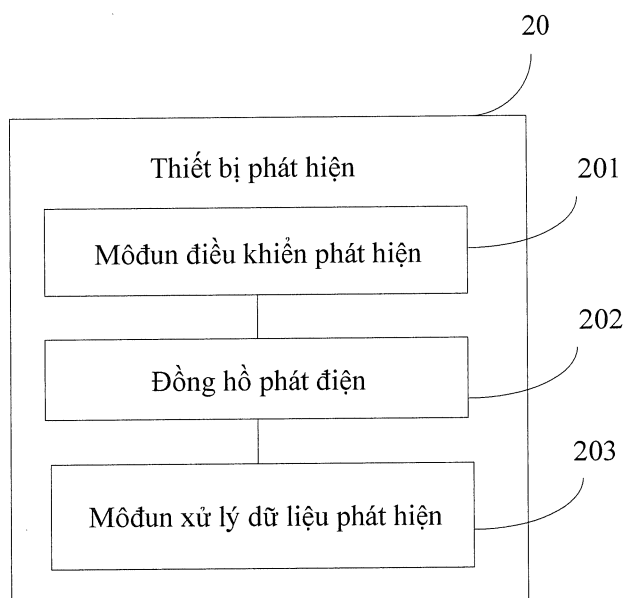


FIG. 4

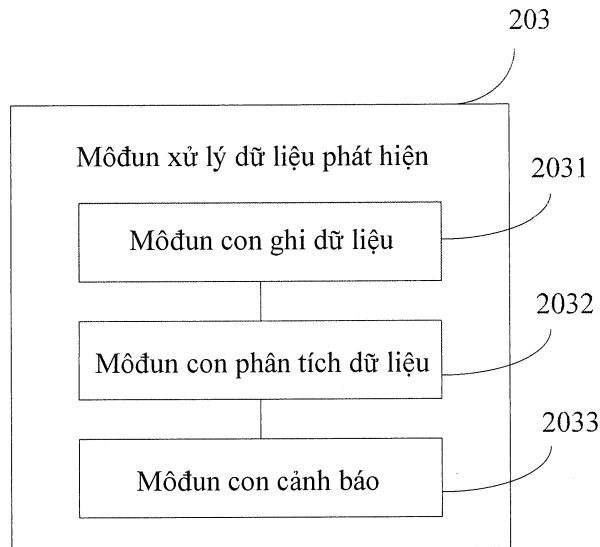


FIG. 5

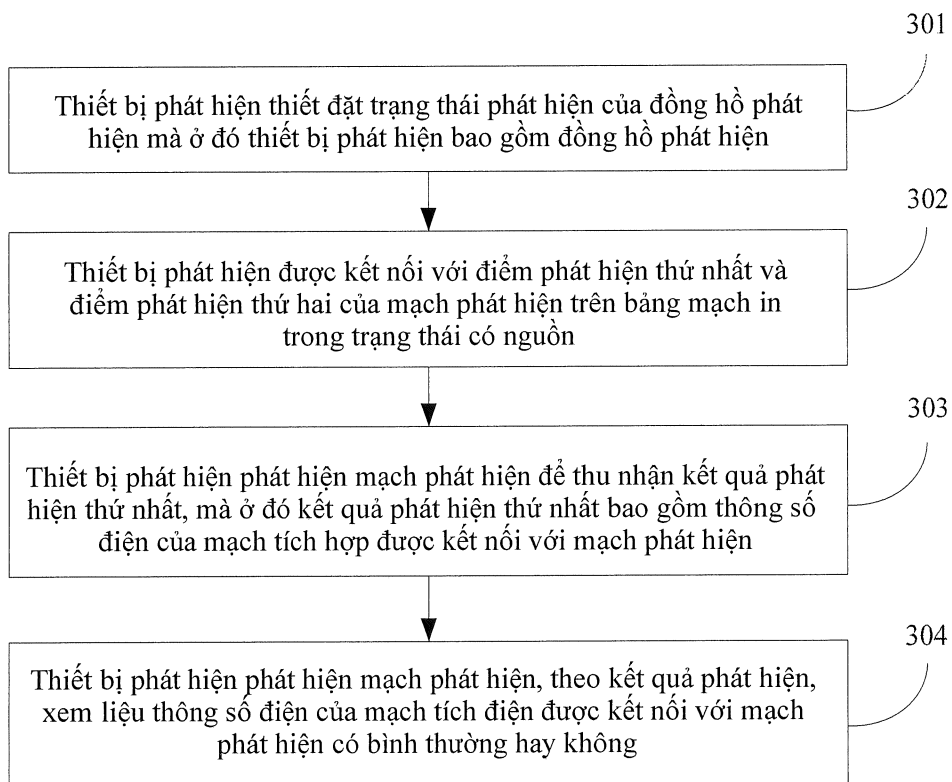


FIG. 6

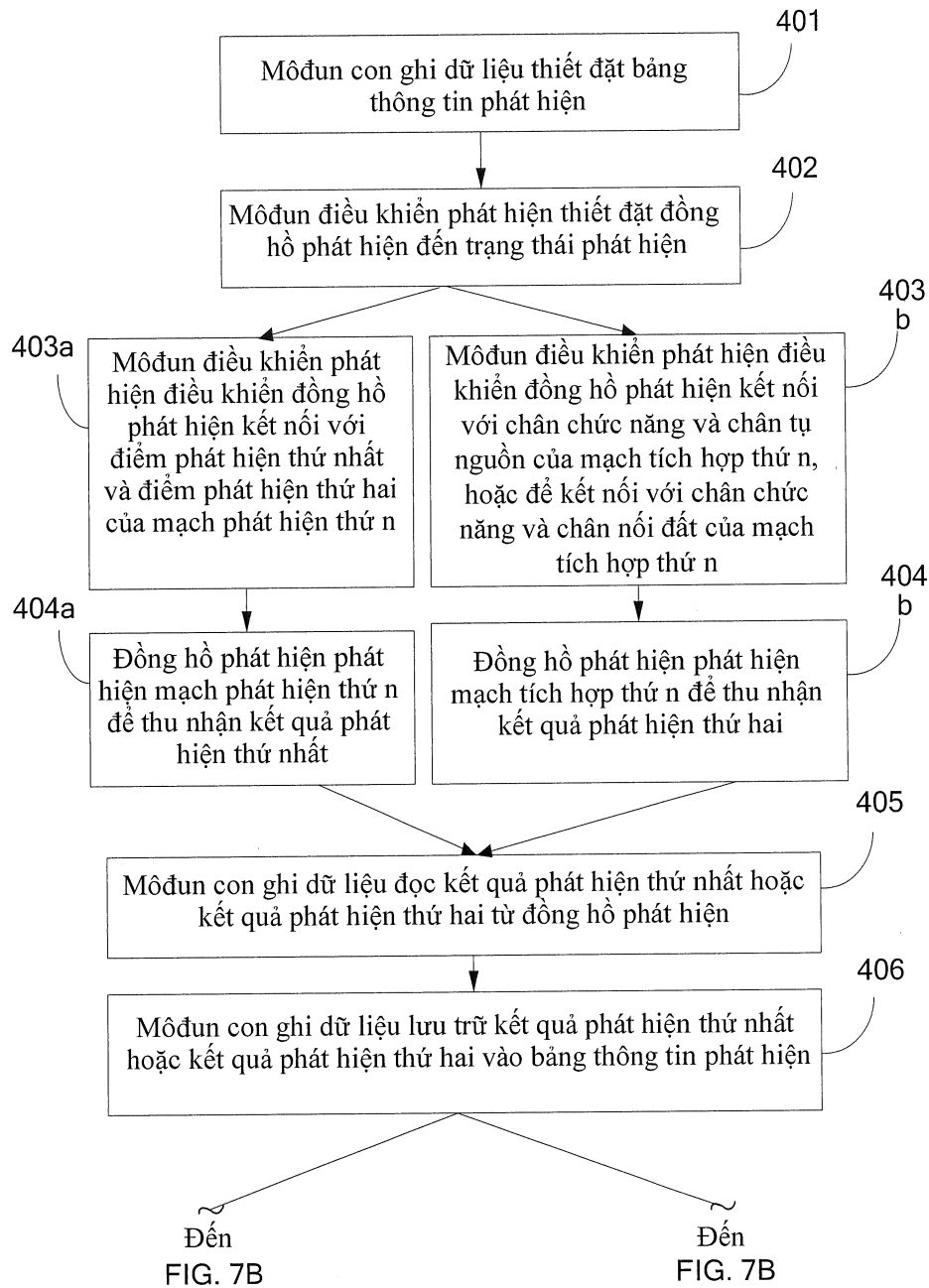


FIG. 7A

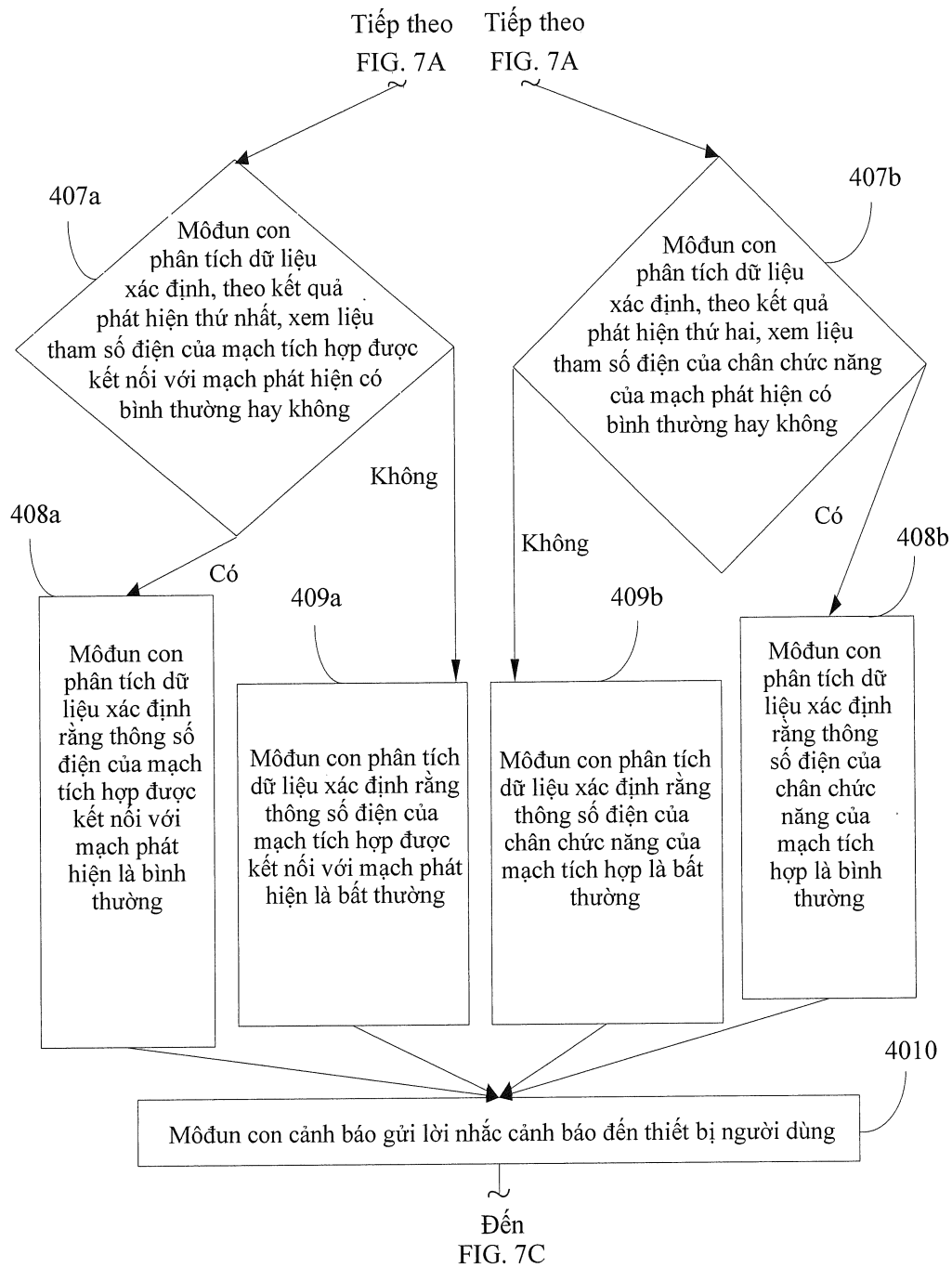


FIG. 7B

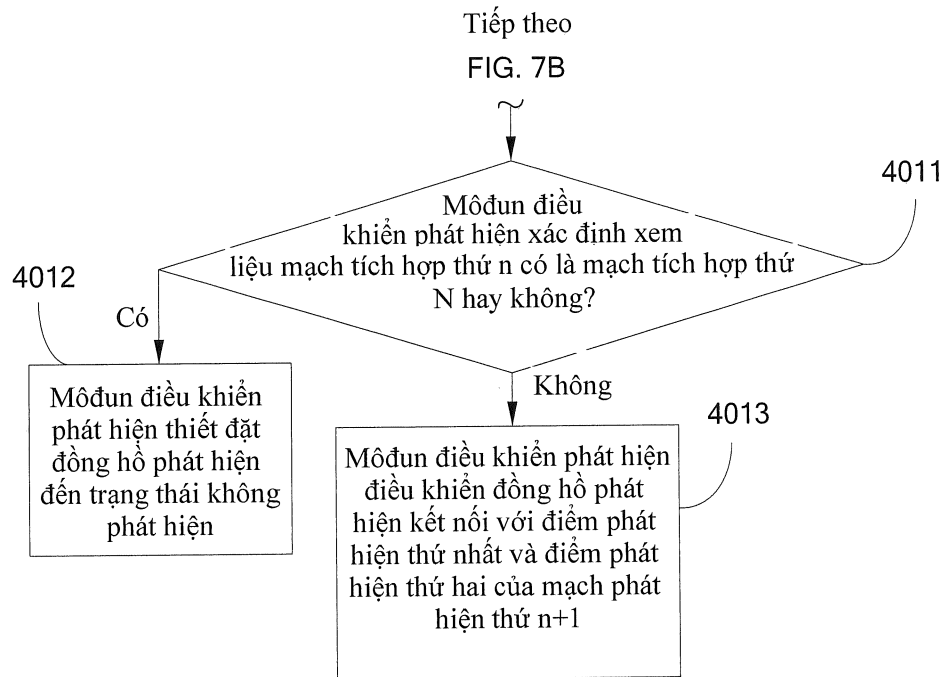


FIG. 7C

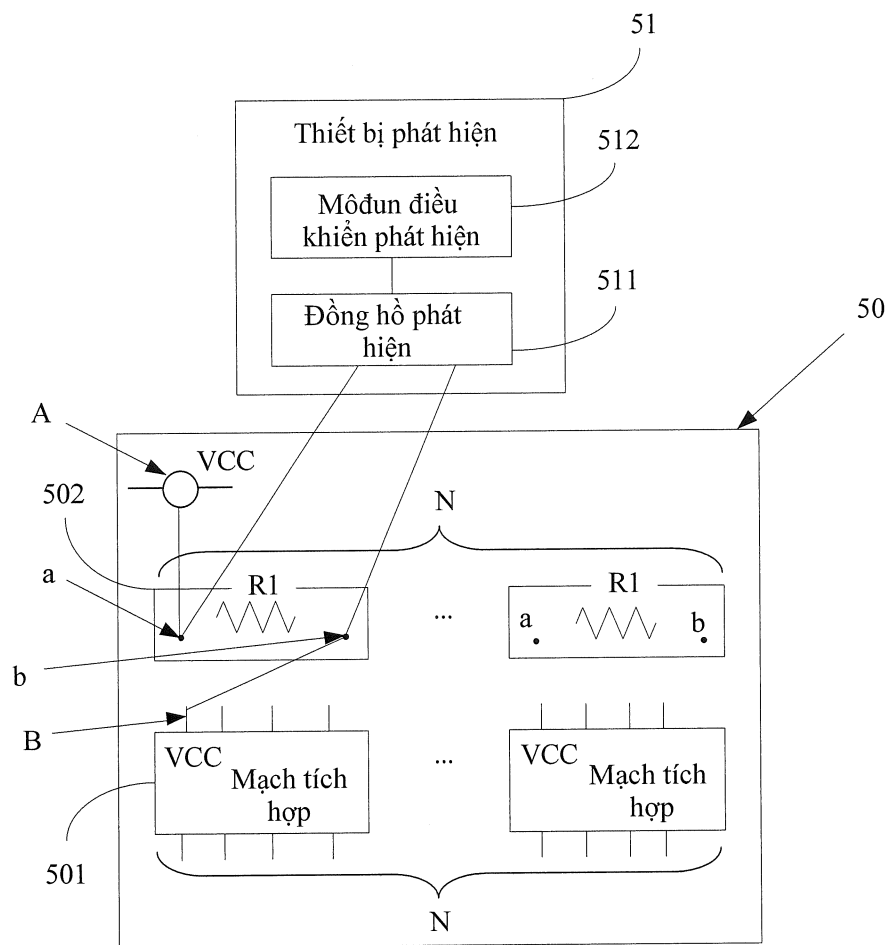


FIG. 8

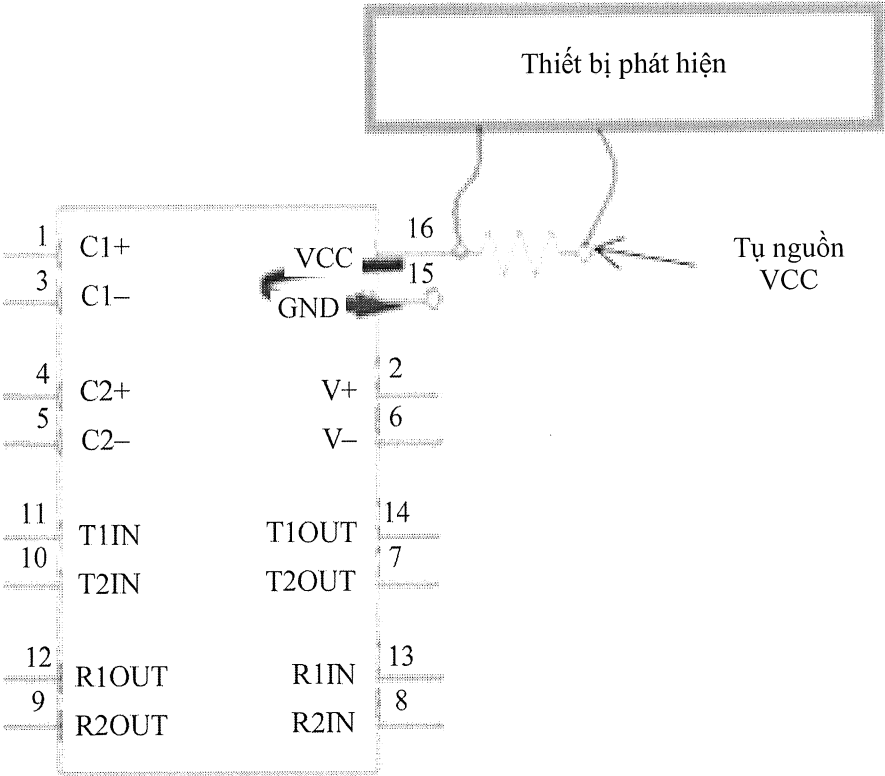


FIG. 8a

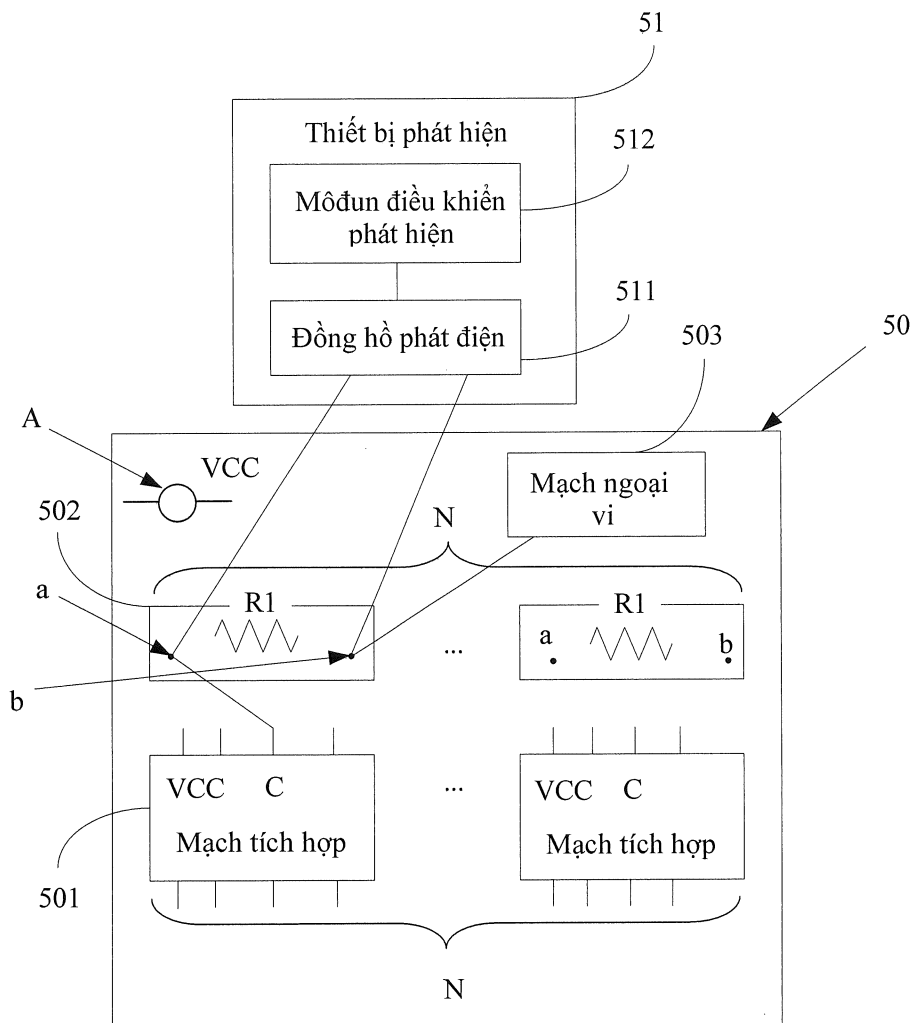


FIG. 9

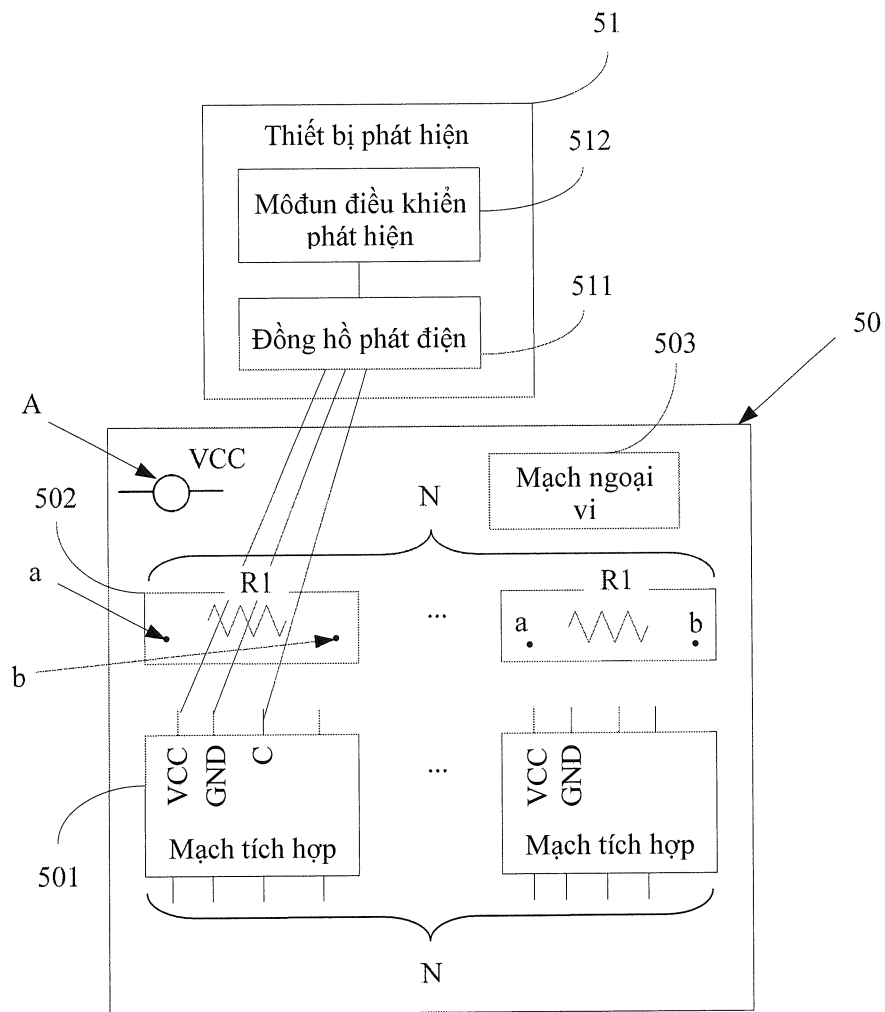


FIG. 10

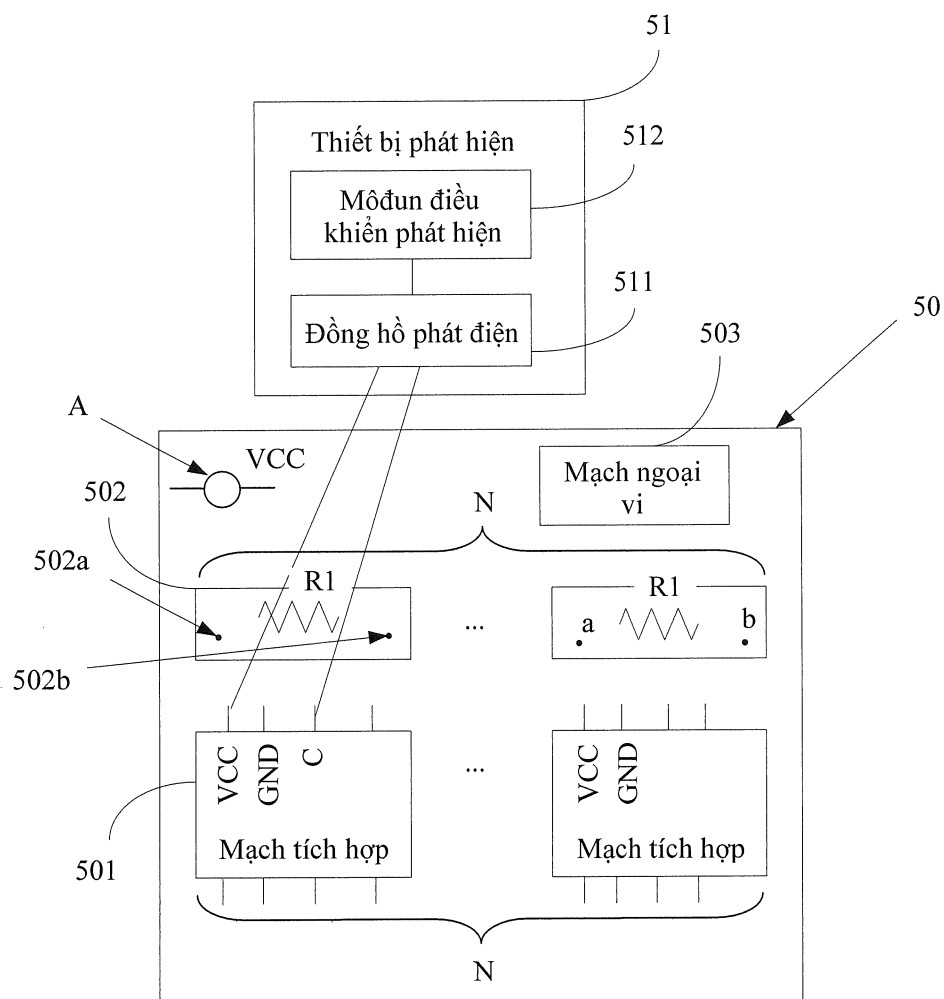


FIG. 10a

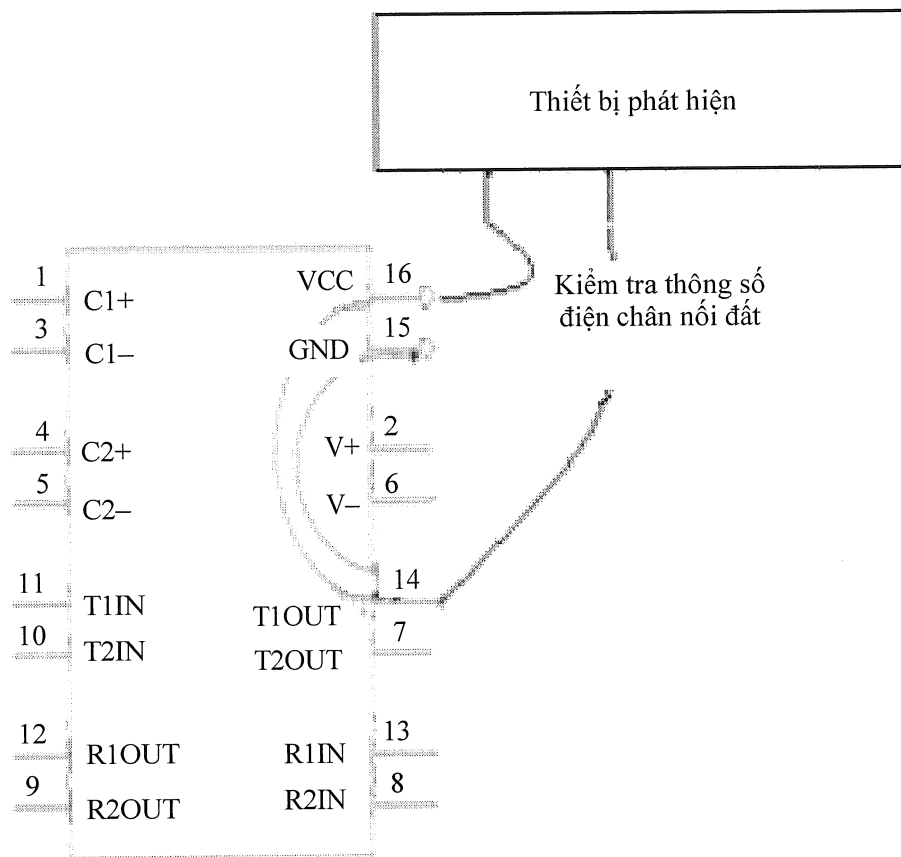


FIG. 10a1

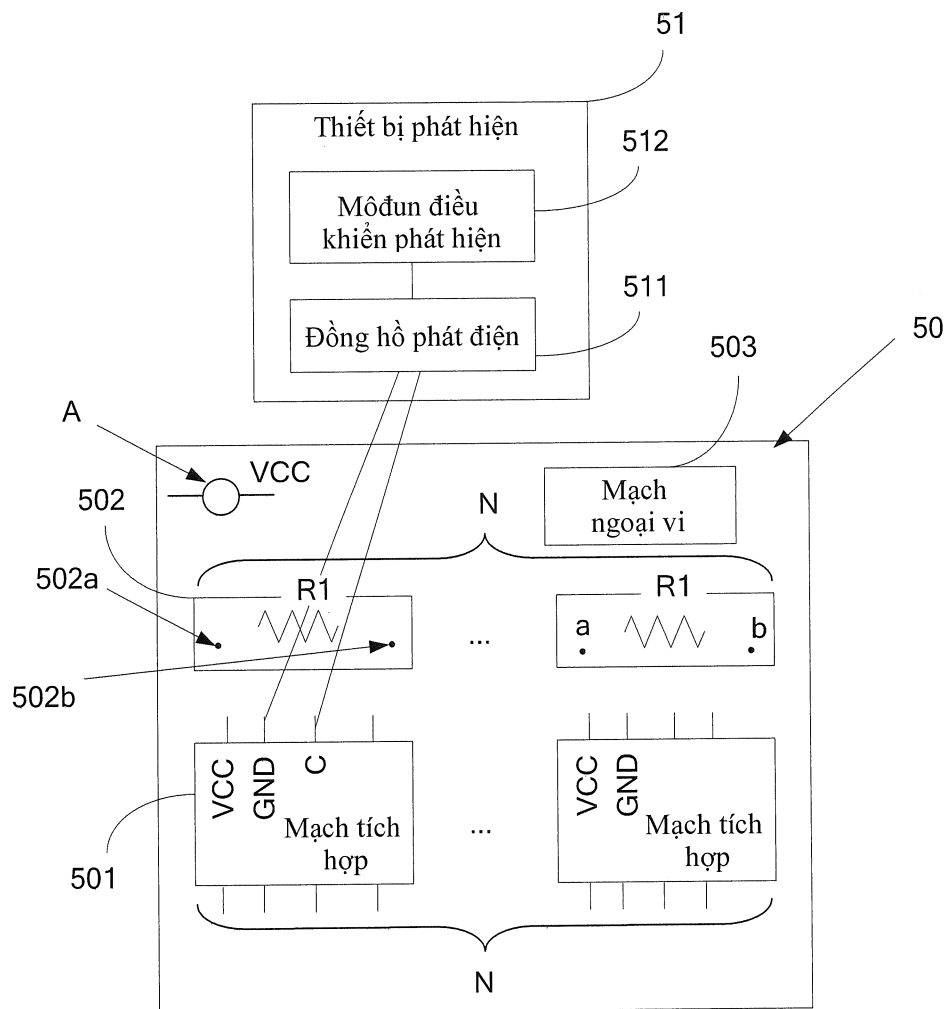


FIG. 10b

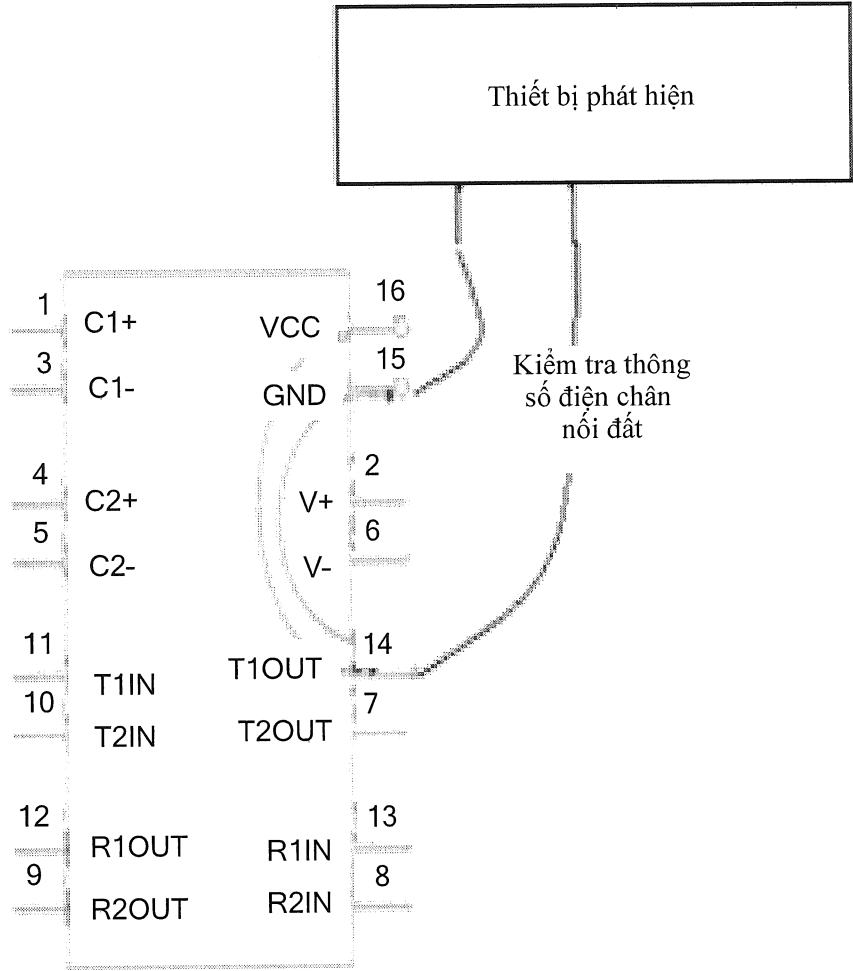


FIG. 10b1

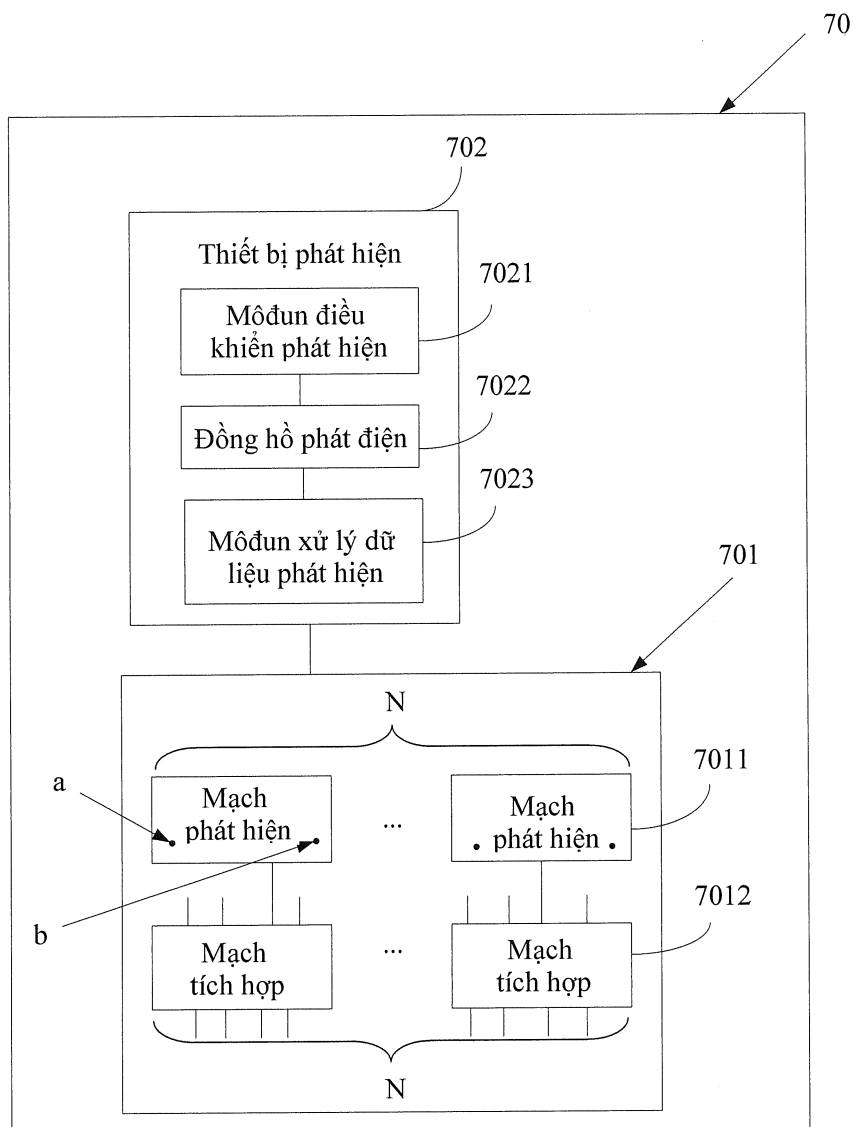


FIG. 11