



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0031950

(51)⁷ G06F 3/044; G09G 3/20

(13) B

(21) 1-2018-05501

(22) 06/12/2018

(30) 10-2017-0169993 12/12/2017 KR

(45) 25/05/2022 410

(43) 25/06/2019 375A

(73) LG Display Co., Ltd. (KR)

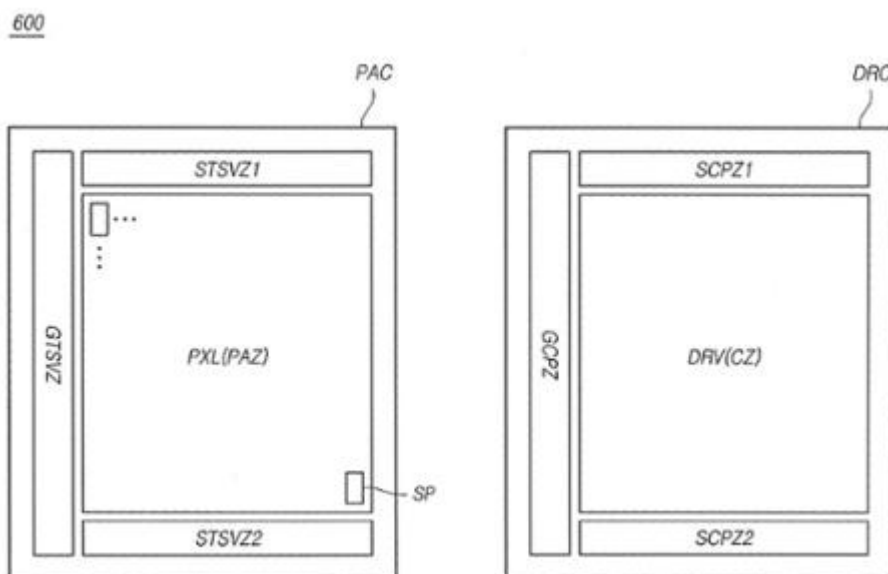
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) Hyunkyu PARK (KR); Jaehun JUN (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ VI HIỂN THỊ

(57) Các phương án của sáng chế này đề cập đến thiết bị vi hiển thị và mạch tích hợp hiển thị và, cụ thể hơn, đến thiết bị vi hiển thị và mạch tích hợp hiển thị, thiết bị này bao gồm: chip mảng điểm ảnh bao gồm vùng mảng điểm ảnh trong đó nhiều điểm ảnh phụ được xác định bởi nhiều đường cổng và nhiều đường dữ liệu được bố trí, và vùng qua trong đó nhiều điện cực qua được nối với nhiều đường cổng và nhiều đường dữ liệu ở vùng bên ngoài của vùng mảng điểm ảnh được bố trí; và chip bộ điều vận bao gồm vùng mạch trong đó mạch bộ điều vận được tạo kết cấu để điều vận nhiều đường cổng và nhiều đường dữ liệu qua nhiều điện cực qua được bố trí, và do đó có hiệu quả cao.



Lĩnh vực kỹ thuật được đề cập

Sáng chế này đề cập đến thiết bị vi hiển thị và mạch tích hợp hiển thị.

Tình trạng kỹ thuật của sáng chế

Thiết bị hiển thị bao gồm tấm nền hiển thị trong đó nhiều điểm ảnh phụ được bố trí và các mạch bộ điều vận khác nhau, chẳng hạn như mạch bộ điều vận nguồn và mạch bộ điều vận cổng, mà điều vận tấm nền hiển thị.

Trong thiết bị hiển thị thông thường, tấm nền hiển thị bao gồm các tranzito, các điện cực khác nhau, các đường tín hiệu khác nhau, và các thiết bị tương tự, mà được tạo ra trên tấm nền thủy tinh. Các mạch bộ điều vận mà có thể được sử dụng dưới dạng mạch tích hợp được lắp trên mạch in và được nối điện với tấm nền hiển thị qua mạch in.

Kết cấu như vậy thích hợp cho thiết bị hiển thị lớn, nhưng không thích hợp cho thiết bị hiển thị nhỏ.

Đồng thời, các thiết bị điện tử khác nhau chẳng hạn như các thiết bị thực tế ảo, các thiết bị thực tế ảo tăng cường, và các thiết bị tương tự, mà đòi hỏi thiết bị hiển thị nhỏ, đã và đang được phát triển. Do đó, thiết bị vi hiển thị có kích thước rất nhỏ đã và đang được đề xuất.

Nói chung là, thiết bị vi hiển thị được sử dụng dưới dạng chip trên tấm nền silic (tấm nền silic bán dẫn). Do đó, vì kích thước của thiết bị vi hiển thị được làm tăng, kích thước của chip cũng được làm tăng, và hiệu quả của thiết bị vi hiển thị do đó bị giảm xuống.

Gần đây, tăng lên các nhu cầu đối với màn hình lớn và độ phân giải cao thậm chí trong thiết bị vi hiển thị. Các nhu cầu này đối với màn hình lớn và độ phân giải cao dẫn đến sự tăng lên về kích thước của chip, mà làm giảm hiệu quả sản xuất của thiết bị vi hiển thị và làm tăng chi phí sản xuất của thiết bị này.

Bản chất kỹ thuật của sáng chế

Một khía cạnh của các phương án của sáng chế này là đề xuất thiết bị vi hiển thị và mạch tích hợp hiển thị mà có thể được sản xuất ở chi phí thấp và với kích thước nhỏ.

Khía cạnh khác của các phương án của sáng chế này là đề xuất thiết bị vi hiển thị và mạch tích hợp hiển thị mà có thể làm giảm các sự hạn chế về không gian.

Theo một khía cạnh, các phương án của sáng chế này có thể đề xuất thiết bị vi hiển thị bao gồm: chip mảng điểm ảnh bao gồm vùng mảng điểm ảnh trong đó nhiều điểm ảnh phụ được xác định bởi nhiều đường cổng và nhiều đường dữ liệu được bố trí, và vùng qua trong đó nhiều điện cực qua được nối với nhiều đường cổng và nhiều đường dữ liệu trong vùng bên ngoài của vùng mảng điểm ảnh được bố trí; và chip bộ điều vận bao gồm vùng mạch trong đó mạch bộ điều vận được tạo kết cấu để điều vận nhiều đường cổng và nhiều đường dữ liệu qua nhiều điện cực qua được bố trí.

Chip mảng điểm ảnh có thể được bố trí trên chip bộ điều vận.

Vùng qua có thể bao gồm ít nhất một vùng qua cổng trong đó nhiều điện cực qua cổng được nối với nhiều đường cổng, trong số nhiều điện cực qua, được bố trí, và ít nhất một vùng qua nguồn trong đó nhiều điện cực qua dữ liệu được nối với nhiều đường dữ liệu, trong số nhiều điện cực qua, được bố trí.

Ít nhất một vùng qua cổng có thể được bố trí ở phía phương thứ nhất về phía đó nhiều đường cổng kéo dài trong vùng bên ngoài của vùng mảng điểm ảnh, và ít nhất một vùng qua nguồn có thể được bố trí ở phía phương thứ hai về phía đó nhiều đường dữ liệu kéo dài trong vùng bên ngoài của vùng mảng điểm ảnh.

Chip bộ điều vận có thể còn bao gồm vùng nối trong đó nhiều cổng nối được tạo kết cấu để nối nhiều điện cực qua với mạch bộ điều vận trong vùng bên ngoài của vùng mạch được bố trí.

Vùng nối có thể bao gồm ít nhất một vùng nối cổng được bố trí ở vị trí tương ứng với ít nhất một vùng qua cổng, và ít nhất một vùng nối nguồn được bố trí ở vị trí tương ứng với ít nhất một vùng qua nguồn.

Mạch bộ điều vận có thể bao gồm ít nhất một mạch bộ điều vận cổng được bố trí liền kề với ít nhất một vùng nối cổng trong vùng mạch và được tạo kết cấu để điều vận nhiều đường cổng; ít nhất một mạch bộ điều vận nguồn được bố trí liền kề với ít nhất một vùng nối nguồn trong vùng mạch và được tạo kết cấu để điều vận nhiều đường dữ liệu; và bộ điều khiển được tạo kết cấu để chuyển đổi dữ liệu đầu vào hình ảnh thành dữ liệu hình ảnh có

dạng định trước và điều khiển ít nhất một mạch bộ điều vận công và ít nhất một mạch bộ điều vận nguồn theo dữ liệu hình ảnh.

Vùng mạch có thể còn bao gồm ít nhất một khối đệm trong đó nhiều tấm đệm để nối điện mạch bộ điều vận với thiết bị bên ngoài được bố trí.

Ít nhất một khối đệm có thể được bố trí ở phía của chip bộ điều vận, trong đó ít nhất một vùng nối công và ít nhất một vùng nối nguồn không được bố trí.

Mạch bộ điều vận có thể còn bao gồm bộ phận phân giới được bố trí liền kề với khối đệm trong vùng mạch và được tạo kết cấu để truyền dữ liệu đầu vào hình ảnh được nhận qua một hoặc nhiều tấm đệm trong số nhiều tấm đệm đến bộ điều khiển.

Mạch bộ điều vận có thể còn bao gồm mạch cấp năng lượng được bố trí liền kề với ít nhất một mạch bộ điều vận nguồn trong vùng mạch và được tạo kết cấu để tạo ra và đưa ra điện áp điều vận và điện áp nối đất từ ít nhất một điện áp cấp năng lượng được nhận qua hai hoặc hơn hai tấm đệm trong số nhiều tấm đệm.

Mạch cấp năng lượng có thể cấp điện áp điều vận và điện áp nối đất để điều vận nhiều điểm ảnh phụ đến chip mảng điểm ảnh qua các điện cực qua được bố trí trong ít nhất một vùng qua nguồn.

Mạch bộ điều vận có thể còn bao gồm ít nhất một bộ nhớ đường được bố trí giữa bộ điều khiển và mạch bộ điều vận nguồn và được tạo kết cấu để lưu trữ một cách tạm thời dữ liệu hình ảnh đưa ra từ bộ điều khiển và dữ liệu hình ảnh đầu ra được lưu trữ ở khoảng định thời được xác định đến mạch bộ điều vận nguồn.

Nhiều cổng nối có thể được sử dụng như phần lõi dẫn điện hoặc bóng hàn.

Nhiều điểm ảnh phụ có thể bao gồm tranzito điều vận bao gồm nguồn và máng mà được bố trí trên tấm nền silic của chip mảng điểm ảnh, và cổng được bố trí trong lớp cách điện được bố trí trên tấm nền silic; và điôt phát sáng hữu cơ được bố trí trên lớp cách điện.

Theo khía cạnh khác, các phương án của sáng chế này có thể đề xuất mạch tích hợp hiển thị bao gồm: tấm nền silic; nhiều điểm ảnh phụ được bố trí trong vùng mảng điểm ảnh của tấm nền silic và được xác định bởi nhiều đường công và nhiều đường dữ liệu; và nhiều điện cực qua được bố trí trong vùng qua ở chu vi bên ngoài của vùng mảng điểm ảnh và được nối với nhiều đường công và nhiều đường dữ liệu.

Nhiều điểm ảnh phụ có thể được điều vận bởi điện áp dữ liệu và tín hiệu quét được chuyển đổi qua nhiều điện cực qua từ mạch bộ điều vận được sử dụng một cách tách biệt.

Các phương án của sáng chế này như được mô tả ở trên có thể đề xuất thiết bị vi hiển thị và mạch tích hợp hiển thị mà có thể được sản xuất ở chi phí thấp và có kích thước nhỏ.

Ngoài ra, các phương án của sáng chế này có thể đề xuất thiết bị vi hiển thị và mạch tích hợp hiển thị mà có thể làm giảm các sự hạn chế về không gian.

Mô tả vắn tắt các hình vẽ

Các khía cạnh, các dấu hiệu và các ưu điểm ở trên và các khía cạnh, các dấu hiệu và các ưu điểm khác của sáng chế sẽ trở nên rõ ràng hơn từ phần mô tả chi tiết sau có dựa vào các hình vẽ kèm theo.

Fig.1 thể hiện kết cấu hệ thống dưới dạng giản đồ của thiết bị vi hiển thị theo các phương án của sáng chế này.

Fig.2 thể hiện kết cấu của thiết bị vi hiển thị được sử dụng trên tấm nền silic theo các phương án của sáng chế này.

Fig.3 thể hiện kết cấu điểm ảnh phụ của thiết bị vi hiển thị 200 theo các phương án của sáng chế này.

Fig.4 là hình vẽ mặt cắt thể hiện kết cấu điểm ảnh của thiết bị vi hiển thị theo các phương án của sáng chế này.

Fig.5 thể hiện một ví dụ của thiết bị điện tử bằng cách sử dụng thiết bị vi hiển thị theo các phương án của sáng chế này.

Fig.6 và Fig.7 thể hiện kết cấu dưới dạng giản đồ của thiết bị vi hiển thị theo các phương án khác của sáng chế này.

Fig.8 và Fig.9 thể hiện các ví dụ khác nhau của bố cục của các vùng qua trong thiết bị vi hiển thị theo các phương án của sáng chế này; và

Fig.10 thể hiện dưới dạng sơ đồ kết cấu của vùng mạch của chip bộ điều vận trên Fig.6 theo các phương án của sáng chế này.

Mô tả chi tiết sáng chế

Dưới đây, một số phương án của sáng chế này sẽ được mô tả chi tiết có dựa vào các hình vẽ minh họa kèm theo. Trong việc thể hiện các chi tiết trên các hình vẽ bằng cách các số chỉ dẫn, các chi tiết giống nhau sẽ được thể hiện bởi các số chỉ dẫn giống nhau mặc dù chúng được thể hiện ở các hình vẽ khác nhau. Ngoài ra, trong phần mô tả sau về sáng chế này, phần mô tả chi tiết sáng chế về các chức năng và các kết cấu đã biết được kết hợp trong bản mô tả này sẽ được bỏ qua khi nó có thể khiến đối tượng của sáng chế này giảm rõ ràng.

Ngoài ra, các thuật ngữ, chẳng hạn như thứ nhất, thứ hai, A, B, (a), (b) hoặc thuật ngữ tương tự có thể được sử dụng trong bản mô tả này khi mô tả các bộ phận cấu thành của sáng chế này. Mỗi trong số các thuật ngữ này không được sử dụng để xác định bản chất, thứ tự hoặc chuỗi của bộ phận cấu thành tương ứng nhưng được sử dụng chỉ để phân biệt bộ phận cấu thành tương ứng so với (các) bộ phận cấu thành khác. Trong trường hợp mà được mô tả rằng chi tiết cấu thành nhất định “được nối với”, “được ghép với”, hoặc “tiếp xúc với” chi tiết cấu thành khác, cần phải được hiểu rằng chi tiết cấu thành khác có thể “được nối với”, “được ghép với”, hoặc “tiếp xúc với” các chi tiết cấu thành cũng như chi tiết cấu thành nhất định này được nối một cách trực tiếp với hoặc tiếp xúc trực tiếp với chi tiết cấu thành khác.

Fig.1 thể hiện kết cấu hệ thống dưới dạng giản đồ của thiết bị vi hiển thị theo các phương án của sáng chế này.

Theo sáng chế này, được giả sử là thiết bị vi hiển thị được sử dụng dưới dạng thiết bị hiển thị phát sáng hữu cơ, và Fig.1 thể hiện kết cấu hệ thống dưới dạng giản đồ của thiết bị hiển thị phát sáng hữu cơ.

Đề cập đến Fig.1, thiết bị vi hiển thị 100 bao gồm mảng điểm ảnh (Pixel Array - PXL) trong đó nhiều đường dữ liệu (Data Line - DL) và nhiều đường cổng (Gate Line - GL) được bố trí và bao gồm nhiều điểm ảnh phụ (SP) được xác định bởi nhiều đường dữ liệu (DL) và nhiều đường cổng (GL), mạch bộ điều vận nguồn (Source Driver Circuit - SDC) mà điều vận nhiều đường dữ liệu (DL), mạch bộ điều vận cổng (Gate Driver Circuit - GDC) mà điều vận nhiều đường cổng (GL), bộ điều khiển (CONT) mà điều khiển mạch bộ điều vận nguồn (SDC) và mạch bộ điều vận cổng (GDC), và thiết bị tương tự.

Bộ điều khiển (CONT) cấp tín hiệu điều khiển (DCS và GCS) khác nhau đến mạch bộ điều vận nguồn (SDC) và mạch bộ điều vận cổng (GDC) để điều vận mạch bộ điều vận nguồn (SDC) và mạch bộ điều vận cổng (GDC).

Bộ điều khiển (CONT) bắt đầu quét theo việc định thời được thực hiện ở mỗi thời điểm, chuyển đổi dữ liệu đầu vào hình ảnh nhập vào từ bên ngoài theo dạng tín hiệu dữ liệu được sử dụng trong mạch bộ điều vận nguồn (SDC), đưa ra dữ liệu hình ảnh (Data) được chuyển đổi, và điều vận việc điều vận dữ liệu ở thời điểm thích hợp theo việc quét.

Bộ điều khiển (CONT) có thể là bộ điều khiển định thời được sử dụng theo công nghệ hiển thị chung hoặc thiết bị điều khiển mà bao gồm bộ điều khiển định thời và còn thực hiện chức năng kiểm soát khác.

Mạch bộ điều vận nguồn (SDC) tiếp nhận dữ liệu hình ảnh (Data) từ bộ điều khiển (CONT) và cấp điện áp dữ liệu đến nhiều đường dữ liệu (DL) để điều khiển nhiều đường dữ liệu (DL). Mạch bộ điều vận nguồn (SDC) còn được gọi là mạch bộ điều vận dữ liệu.

Mạch bộ điều vận nguồn (SDC) có thể bao gồm thanh ghi dịch, mạch chốt, bộ chuyển đổi số sang tương tự (Digital to Analog Converter - DAC), bộ đệm đầu ra, và bộ phận tương tự.

Trong một số trường hợp, mạch bộ điều vận nguồn (SDC) có thể còn bao gồm bộ chuyển đổi tương tự sang số (ADC).

Mạch bộ điều vận công (GDC) cấp một cách liên tiếp các tín hiệu quét đến nhiều đường công (GL) để điều vận một cách liên tiếp nhiều đường công (GL). Mạch bộ điều vận công (GDC) còn được gọi là mạch bộ điều vận quét.

Mạch bộ điều vận công (GDC) có thể bao gồm thanh ghi dịch, bộ chuyển mức, và bộ phận tương tự.

Mạch bộ điều vận công (GDC) cấp một cách liên tiếp tín hiệu quét có điện áp Bất hoặc điện áp Tắt đến nhiều đường công (GL) dưới sự điều khiển của bộ điều khiển (CONT).

Khi đường công xác định được mở bởi mạch bộ điều vận công (GDC), mạch bộ điều vận nguồn (SDC) chuyển đổi dữ liệu hình ảnh (Data) được nhận từ bộ điều khiển (CONT) thành điện áp dữ liệu tương tự và cấp điện áp dữ liệu đến nhiều đường dữ liệu (DL).

Mạch bộ điều vận nguồn (SDC) có thể được định vị chỉ ở một phía (ví dụ, phía bên trên hoặc phía bên dưới) của mảng điểm ảnh (PXL) và trong một số trường hợp, có thể được định vị ở cả hai phía (ví dụ, phía bên trên và phía bên dưới) của mảng điểm ảnh (PXL) theo cách thức điều vận, cách thức thiết kế, hoặc cách thức tương tự.

Mạch bộ điều vận công (GDC) có thể được định vị chỉ ở một phía (ví dụ, phía bên trái hoặc phía bên phải) của mảng điểm ảnh (PXL) và trong một số trường hợp, có thể được định vị ở cả hai phía (ví dụ, phía bên trái và phía bên phải) của mảng điểm ảnh (PXL) theo cách thức điều vận, cách thức thiết kế, hoặc cách thức tương tự.

Các loại và số lượng các chi tiết mạch chứa trong mỗi điểm ảnh phụ (SP) có thể được xác định theo nhiều cách theo chức năng được đề xuất và cách thức thiết kế.

Thiết bị vi hiển thị 100 theo các phương án của sáng chế này có thể là thiết bị hiển thị nhỏ có kết cấu thích hợp để được áp dụng vào các thiết bị điện tử chẳng hạn như thiết bị thực tế ảo và thiết bị thực tế ảo tăng cường hoặc có đặc tính hiển thị rất tốt.

Trong trường hợp này, ví dụ, mảng điểm ảnh (PXL), mạch bộ điều vận nguồn (SDC), mạch bộ điều vận công (GDC), và bộ điều khiển (CONT) có thể được bố trí trên tấm nền silic (tấm nền bán dẫn silic) cùng nhau hoặc phân tách.

Trong bản mô tả này, thuật ngữ “Rất nhỏ” có thể có nghĩa là kích thước của thiết bị hiển thị là nhỏ, hoặc có thể có nghĩa là kích thước của thiết bị hiển thị là không nhỏ, nhưng quy trình sản xuất của nó được thực hiện tốt.

Fig.2 thể hiện kết cấu của thiết bị vi hiển thị được sử dụng trên tấm nền silic theo các phương án của sáng chế này.

Đề cập đến Fig.2, thiết bị vi hiển thị 200 theo các phương án của sáng chế này có thể có kết cấu bảng điều khiển (backplane) bao gồm mảng điểm ảnh (PXL) và các mạch bộ điều vận khác nhau được bố trí trên tấm nền silic 210.

Tấm nền silic 210 có thể là tấm nền silic kiểu p hoặc tấm nền silic kiểu n. Trong bản mô tả này, “p” có nghĩa là lỗ trống và “n” có nghĩa là electron.

Tấm nền silic 210 có thể bao gồm vùng mảng điểm ảnh (PAZ) trong đó mảng điểm ảnh (PXL) được sắp xếp và vùng mạch (CZ) trong đó các mạch bộ điều vận khác nhau được bố trí.

Vùng mạch (CZ) của tấm nền silic 210 có thể được bố trí quanh vùng mảng điểm ảnh (PAZ) của tấm nền silic 210. Ví dụ, vùng mạch (CZ) có thể có mặt ở một phía, hai phía, hoặc ba phía của vùng mảng điểm ảnh (PAZ), hoặc có thể có mặt trong khi bao quanh chu vi bên ngoài của vùng mảng điểm ảnh (PAZ).

Không chỉ nhiều điểm ảnh phụ (SP) có thể được bố trí trên mảng điểm ảnh (PXL) của tấm nền silic 210 mà còn đường tín hiệu để cung cấp các tín hiệu và các điện áp khác nhau đến nhiều điểm ảnh phụ (SP) có thể được bố trí trên mảng điểm ảnh (PXL) của tấm nền silic 210.

Các đường tín hiệu có thể bao gồm các đường dữ liệu để vận chuyển điện áp dữ liệu tương ứng với tín hiệu hình ảnh, và các đường cổng để truyền tín hiệu quét (tín hiệu cổng).

Như được thể hiện trên Fig.1, các đường dữ liệu (DL) có thể được bố trí để kéo dài theo phương thứ nhất trên mảng điểm ảnh (PXL), và các đường cổng (GL) có thể được bố trí theo phương thứ hai khác với phương thứ nhất.

Ngoài ra, các đường tín hiệu được bố trí trên mảng điểm ảnh (PXL) có thể còn bao gồm đường điện áp điều vận để truyền điện áp điều vận (EVDD), và trong một số trường hợp, có thể còn bao gồm đường cảm biến để truyền điện áp tham chiếu hoặc để cảm biến điện áp.

Các đường tín hiệu được bố trí trên mảng điểm ảnh (PXL) có thể được nối điện với các mạch bộ điều vận được bố trí trên vùng mạch (CZ) của tấm nền silic 210.

Ngoài ra, điện áp nối đất (Ground Voltage - EVSS) có thể được cấp đến mảng điểm ảnh (PXL). Điện áp nối đất (EVSS) có thể là loại điện áp thông thường được áp dụng vào toàn bộ điểm ảnh phụ (SP).

Các mạch bộ điều vận được bố trí trên vùng mạch (CZ) của tấm nền silic 210 có thể bao gồm ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) để điều vận các đường dữ liệu, ít nhất một mạch bộ điều vận cổng (GDC) để điều vận các đường cổng, và bộ điều khiển (CONT) để điều khiển các việc vận hành của các mạch bộ điều vận nguồn (SDC1 và SDC2) và mạch bộ điều vận cổng (GDC).

Các mạch bộ điều vận được bố trí trên vùng mạch (CZ) của tấm nền silic 210 có thể còn bao gồm ít nhất một bộ nhớ đường (Line Memory - LM) mà chứa một cách tạm thời dữ liệu hình ảnh đưa ra từ bộ điều khiển (CONT) và đưa ra dữ liệu hình ảnh được lưu trữ trong khoảng định thời được chỉ định bởi bộ điều khiển (CONT) đến các mạch bộ điều vận nguồn (SDC1 và SDC2).

Bộ nhớ đường (LM) có thể được bố trí bên trong hoặc bên ngoài các mạch bộ điều vận nguồn (SDC1 và SDC2) và có thể được bố trí giữa bộ điều khiển (CONT) và các mạch

bộ điều vận nguồn (SDC1 và SDC2) khi được bố trí bên ngoài các mạch bộ điều vận nguồn (SDC1 và SDC2).

Các mạch bộ điều vận được bố trí trên vùng mạch (CZ) có thể còn bao gồm mạch cấp năng lượng (PSC) để tạo ra các tín hiệu và các điện áp khác nhau đòi hỏi để điều vận các điểm ảnh phụ (SP) được bố trí trên mảng điểm ảnh (PXL) đến các mạch khác (SDC2, SDC, GDC, và CONT) hoặc cấp các tín hiệu và các điện áp khác nhau đến mảng điểm ảnh (PXL).

Mạch cấp năng lượng (PSC) có thể bao gồm máy phát năng lượng chẳng hạn như bộ chuyển đổi DC-DC, và tạo ra và đưa ra các điện áp khác nhau được đòi hỏi bởi mảng điểm ảnh (PXL) từ các điện áp cấp năng lượng khác nhau được cấp từ bên ngoài.

Ví dụ, mạch cấp năng lượng (PSC) có thể tạo ra và đưa ra điện áp điều vận (EVDD) và điện áp nền (EVSS) để điều vận các điểm ảnh phụ.

Ngoài ra, các mạch bộ điều vận được bố trí trên vùng mạch (CZ) của tấm nền silic 210 có thể bao gồm bộ phân giới (Interface Unit - INF) dùng cho tín hiệu nhập vào/đưa ra hoặc giao tiếp với các thiết bị điện tử hoặc các bộ phận điện tử bên ngoài khác.

Bộ phân giới có thể bao gồm, ví dụ, ít nhất một trong số mặt phân giới tạo tín hiệu vi sai điện áp thấp (Low-Voltage Differential Signaling - LVDS), mặt phân giới xử lý công nghiệp di động (Mmobile Industry Processor Interface - MIPI), mặt phân giới chuỗi, và bộ phận tương tự.

Ngoài ra, khối đệm (PAD) bao gồm nhiều tấm đệm có thể được bố trí trên vùng mạch (CZ) của tấm nền silic 210 để nối điện bộ phận cấu thành điện tử khác bên ngoài tấm nền silic 210 đến các mạch bộ điều vận.

Nhiều tấm đệm của khối đệm (PAD) có thể được sử dụng cho tín hiệu nhập vào/đưa ra, nguồn cấp năng lượng, hoặc việc truyền thông. Mặc dù Fig.2 thể hiện là khối đệm (PAD) được bố trí ở chỉ một phía của tấm nền silic 210, khối đệm (PAD) có thể được bố trí ở các vị trí khác nhau và có thể được phân tán ở các vị trí khác nhau. Khối đệm (PAD) có thể được bố trí ở phía mép của tấm nền silic 210 để tạo điều kiện thuận tiện cho việc nối điện với bộ phận cấu thành điện tử khác và thiết kế bố cục của các mạch bộ điều vận.

Theo phần nêu trên, thiết bị vi hiển thị 200 bao gồm các mạch bộ điều vận chẳng hạn như các mạch bộ điều vận nguồn (SDC1 và SDC2), mạch bộ điều vận công (GDC), bộ điều khiển (CONT), nguồn cấp năng lượng (PSC), và mảng điểm ảnh (PXL), toàn bộ các thiết bị

này có thể được bố trí trên tấm nền silic 210, để làm giảm kích thước của thiết bị và có thể khiến thúc đẩy nhanh quy trình sản xuất thiết bị này.

Đồng thời, mạch bộ điều vận công (GDC) có thể có mặt chỉ ở một phía của mảng điểm ảnh (PXL), hoặc ở cả hai phía (phía bên trái và phía bên phải, hoặc phía bên trên và phía bên dưới).

Ngoài ra, các mạch bộ điều vận nguồn (SDC1 và SDC2) có thể có mặt chỉ ở một phía của mảng điểm ảnh (PXL) hoặc ở cả hai phía (phía bên trên và phía bên dưới, hoặc phía bên trái và phía bên phải).

Trên Fig.2, ví dụ, hai mạch bộ điều vận nguồn (SDC1 và SDC2) được bố trí ở phía bên trên và phía bên dưới của mảng điểm ảnh (PXL).

Trong trường hợp này, hai mạch bộ điều vận nguồn (SDC1 và SDC2) có thể điều vận một cách luân phiên nhiều đường dữ liệu (DL). Ví dụ, mạch bộ điều vận nguồn thứ nhất (SDC1) có thể điều vận các đường dữ liệu (DL) cho các điểm ảnh được đánh số lẻ (hoặc các điểm ảnh phụ), và mạch bộ điều vận nguồn thứ hai (SDC2) có thể điều vận các đường dữ liệu (DL) cho các điểm ảnh được đánh số chẵn (hoặc các điểm ảnh phụ).

Trong trường hợp khi một mạch bộ điều vận nguồn (SDC) được bố trí ở một phía (ví dụ, phía bên trên) của mảng điểm ảnh (PXL) trong thiết bị vi hiển thị 200, bộ điều khiển CONT có thể được bố trí ở phía khác (ví dụ, phía bên dưới) của mảng điểm ảnh (PXL). Nghĩa là, vị trí của bộ điều khiển (CONT) có thể được điều chỉnh theo nhiều cách.

Toàn bộ hoặc một phần của thiết bị vi hiển thị 200 theo các phương án của sáng chế này được mô tả ở trên có thể được sản xuất theo quy trình sản xuất phiến mỏng silic.

Về vấn đề này, toàn bộ hoặc một phần thiết bị vi hiển thị 200 theo các phương án của sáng chế này có thể được xem là thuộc loại mạch tích hợp được chế tạo qua quy trình sản xuất phiến mỏng silic (quy trình bán dẫn).

Do đó, toàn bộ hoặc một phần thiết bị vi hiển thị 200 theo các phương án của sáng chế này có thể được gọi là mạch tích hợp hiển thị.

Như được mô tả ở trên, vì toàn bộ hoặc một phần thiết bị vi hiển thị 200 theo các phương án của sáng chế này được sản xuất qua quy trình sản xuất phiến mỏng silic, có ưu điểm ở chỗ thiết bị vi hiển thị có thể được sản xuất với độ chính xác và dễ dàng.

Đồng thời, mảng điểm ảnh (PXL) bao gồm tranzito trên vùng mảng điểm ảnh (PAZ) trên tấm nền silic 210 và các mạch bộ điều vận bao gồm tranzito trên vùng mạch (CZ) của tấm nền silic 210 có thể được sản xuất theo quy trình tương tự.

Vì thiết bị vi hiển thị 200 được tạo ra dưới dạng mạch tích hợp (IC) trên tấm nền silic, kích thước của thiết bị vi hiển thị 200 được đòi hỏi cần phải được làm giảm để làm tăng hiệu quả sản xuất và làm giảm chi phí sản xuất của thiết bị này.

Trên Fig.2, các mạch bộ điều vận nguồn (SDC1 và SDC2) và mạch bộ điều vận công (GDC) được bố trí ở vùng bên ngoài của vùng mảng điểm ảnh (PAZ), và bộ điều khiển (CONT) được bố trí giữa các mạch bộ điều vận nguồn (SDC1 và SDC2) hoặc mạch bộ điều vận công (GDC) và bộ phân giới (INF). Ngoài ra, bộ phân giới (INF) và nguồn cấp năng lượng (PSC) được bố trí liền kề với khối đệm (PAD), sao cho kết cấu bố cục được tạo ra để cải thiện hiệu quả nối dây của các đường tín hiệu khác nhau và do đó làm giảm kích thước của thiết bị vi hiển thị 200.

Tuy nhiên, thiết bị vi hiển thị 200 được thể hiện trên Fig.2 được thực hiện bằng cách tạo ra mạch bộ điều vận cùng với mảng điểm ảnh (PXL) trên cùng tấm nền silic (tấm nền bán dẫn silic).

Kích thước của vùng mảng điểm ảnh (PAZ) trong đó mảng điểm ảnh (PXL) được bố trí có thể không được làm giảm do các đặc tính của thiết bị vi hiển thị 200.

Hơn nữa, kích thước của vùng mảng điểm ảnh (PAZ) đã và đang được làm tăng một cách dần dần vì các nhu cầu đối với màn hình lớn và độ phân giải cao tăng lên.

Do đó, kích thước của mạch khác vùng mảng điểm ảnh (PAZ), nghĩa là, kích thước của vùng mạch (CZ) trong đó mạch bộ điều vận được bố trí được đòi hỏi cần phải được làm giảm.

Tuy nhiên, để làm giảm kích thước của vùng mạch (CZ), cần sản xuất mạch bộ điều vận với quy trình tốt có độ chính xác cao, mà làm tăng yếu tố chi phí khác.

Ngoài ra, các thiết bị hiển thị gần đây áp dụng các kỹ thuật khác nhau để cải thiện chất lượng hình ảnh, bao gồm kỹ thuật để bù độ lệch trị số đặc trưng giữa các điểm ảnh phụ (SP) của mảng điểm ảnh (PXL). Do đó, các nhu cầu đối với nhiều kỹ thuật cải thiện chất lượng hình ảnh đã và đang cũng được tăng lên ở thiết bị vi hiển thị 200. Nghĩa là, kích thước của vùng mạch (CZ) cũng được đòi hỏi làm tăng một cách dần dần.

Kết quả là, vì cả kích thước của vùng mảng điểm ảnh (PAZ) và kích thước của vùng mạch (CZ) được đòi hỏi được làm tăng, thiết bị vi hiển thị 200 được thể hiện trên Fig.2 bị hạn chế về sự làm giảm kích thước. Nghĩa là, hiệu quả sản xuất của thiết bị vi hiển thị bị giảm xuống nhiều, và chi phí sản xuất của thiết bị này tăng lên.

Fig.3 thể hiện kết cấu điểm ảnh phụ của thiết bị vi hiển thị 200 theo các phương án của sáng chế này.

Đề cập đến Fig.3, trong thiết bị vi hiển thị 200 theo các phương án của sáng chế này, mỗi điểm ảnh phụ (SP) có thể bao gồm điôt phát sáng hữu cơ (OLED), tranzito điều vận (DRT) mà điều vận thiết điôt phát sáng hữu cơ (OLED), tranzito thứ nhất (T1) được nối điện giữa nút thứ nhất (N1) của tranzito điều vận (DRT) và đường dữ liệu (DL), và tụ điện (Cst) được nối điện với nút thứ nhất (N1) và nút thứ hai (N2) của tranzito điều vận (DRT).

Điôt phát sáng hữu cơ (OLED) có thể bao gồm điện cực thứ nhất (ví dụ, điện cực anốt hoặc điện cực catốt), lớp phát sáng hữu cơ (OEL), điện cực thứ hai (ví dụ, điện cực catốt hoặc điện cực anốt), và bộ phận tương tự.

Điện cực thứ nhất của điôt phát sáng hữu cơ (OLED) có thể được nối điện với nút thứ hai (N2) của tranzito điều vận (DRT). Điện áp nổi đáy (EVSS) có thể được áp dụng vào điện cực thứ hai của điôt phát sáng hữu cơ (OLED).

Điện áp nổi đáy (EVSS) có thể là loại điện áp thông thường được áp dụng vào toàn bộ điểm ảnh phụ (SP).

Tranzito điều vận (DRT) điều vận điôt phát sáng hữu cơ (OLED) bằng cách cung cấp dòng điện điều vận (Ioled) đến điôt phát sáng hữu cơ (OLED).

Tranzito điều vận (DRT) có nút thứ nhất (N1), nút thứ hai (N2), và nút thứ ba (N3).

Nút thứ nhất (N1) của tranzito điều vận (DRT) là nút tương ứng với nút cổng và có thể được nối điện với nút nguồn hoặc nút máng của tranzito thứ nhất (T1).

Nút thứ hai (N2) của tranzito điều vận (DRT) có thể được nối điện với điện cực thứ nhất của điôt phát sáng hữu cơ (OLED) và có thể là nút nguồn hoặc nút máng.

Nút thứ ba (N3) của tranzito điều vận (DRT) là nút mà điện áp điều vận (EVDD) được áp dụng vào đó, và có thể được nối điện với đường điện áp điều vận (DVL) để cấp điện áp điều vận (EVDD), và có thể là nút máng hoặc nút nguồn.

Điện áp điều vận (EVDD) có thể là loại điện áp thông thường được áp dụng vào toàn bộ các điểm ảnh phụ (SP).

Tranzito thứ nhất (T1) có thể được bật lên và tắt đi bằng cách tiếp nhận tín hiệu quét thứ nhất (SCAN1) đến nút cổng của nó qua đường cổng.

Tranzito thứ nhất (T1) được bật lên bởi tín hiệu quét thứ nhất (SCAN1) để truyền điện áp dữ liệu (Vdata) được cấp từ đường dữ liệu (DL) đến nút thứ nhất (N1) của tranzito điều vận (DRT).

Tranzito thứ nhất (T1) còn được gọi là tranzito chuyển mạch.

Tụ điện (Cst) có thể được nối điện với nút thứ nhất (N1) và nút thứ hai (N2) của tranzito điều vận (DRT), sao cho điện áp dữ liệu (Vdata) tương ứng với điện áp tín hiệu hình ảnh hoặc điện áp tương ứng với nó có thể được duy trì trong suốt một khoảng thời gian.

Như được mô tả ở trên, một điểm ảnh phụ (SP) được thể hiện trên Fig.3 có thể có kết cấu hai tranzito, một tụ điện (2T1C) bao gồm hai tranzito (DRT) và một tụ điện (Cst) để điều vận điốt phát sáng hữu cơ (OLED).

Kết cấu điểm ảnh phụ (kết cấu 2T1C) được thể hiện trên Fig.3 chỉ là một ví dụ để tiện mô tả, và một điểm ảnh phụ (SP) có thể còn bao gồm một hoặc nhiều tranzito, hoặc một hoặc nhiều tụ điện theo chức năng, kết cấu bảng, và yếu tố tương tự.

Ví dụ, điểm ảnh phụ có thể còn bao gồm ít nhất một tranzito được nối với đường cảm biến để cảm biến trị số đặc trưng của tranzito điều vận (DRT) hoặc điốt phát sáng hữu cơ (OLED).

Đây là kết cấu để bù độ lệch giữa các điểm ảnh phụ để cải thiện chất lượng hình ảnh của thiết bị vi hiển thị.

Đồng thời, tụ điện (Cst) có thể được tạo kết cấu theo chủ ý tụ điện bên ngoài bên ngoài tranzito điều vận (DRT) hơn tụ điện ký sinh (ví dụ, Cgs hoặc Cgd) tương ứng với tụ điện bên trong có mặt giữa nút thứ hai (N2) và nút thứ nhất (N1) của tranzito điều vận (DRT).

Mỗi trong số tranzito điều vận (DRT), tranzito thứ nhất (T1), và tranzito thứ hai (T2) có thể là tranzito kiểu n hoặc kiểu p.

Ngoài ra, trong một số trường hợp, mỗi trong số nhiều điểm ảnh phụ có thể có cùng kết cấu, và một số trong số nhiều điểm ảnh phụ có thể có các kết cấu khác nhau.

Fig.4 là hình vẽ mặt cắt thể hiện kết cấu điểm ảnh của thiết bị vi hiển thị theo các phương án của sáng chế này.

Fig.4 thể hiện một ví dụ của kết cấu điểm ảnh trong đó các điểm ảnh phụ màu đỏ (R), màu xanh lá cây (G), và màu xanh dương (B) cấu thành một điểm ảnh.

Trên Fig.4, tấm nền silic 210 có thể là tấm nền kiểu p hoặc tấm nền kiểu n. Ví dụ, tấm nền silic 210 có thể là tấm nền kiểu p trong bản mô tả này.

Lớp cách điện (ISO) được bố trí trên tấm nền silic 210, và điện cực cổng (G), điện cực nguồn (S), và điện cực máng (D) được bố trí bên trong lớp cách điện ISO.

Ngoài ra, tranzito điều vận (DRT) còn được bố trí trên tấm nền silic 210.

Nguồn và máng của tranzito điều vận (DRT) có thể được bố trí ở các vị trí tương ứng với điện cực nguồn (S) và điện cực máng (D) trên tấm nền silic 210.

Cổng của tranzito điều vận (DRT) được bố trí ở lớp cách điện (ISO) và được bố trí ở vị trí tương ứng với điện cực cổng (G).

Cổng, nguồn, và máng của tranzito điều vận (DRT) có thể được nối điện với điện cực cổng (G), điện cực nguồn (S), và điện cực máng (D) qua lỗ tiếp xúc, một cách lần lượt.

Đồng thời, kim loại tiếp xúc (Contact Metal - CM) được bố trí bên trong lớp cách điện (ISO) có thể được nối với điện cực nguồn (S) hoặc điện cực máng (D) qua lỗ tiếp xúc của lớp cách điện (ISO). Kim loại tiếp xúc (CM) có thể là đường cảm biến (SL).

Đồng thời, điện cực thứ nhất (E1) của điôt phát sáng hữu cơ (OLED) có thể được bố trí trên lớp cách điện (ISO). Điện cực thứ nhất (E1) có thể được nối điện với kim loại tiếp xúc (CM) qua lỗ tiếp xúc của lớp cách điện (ISO). Điện cực thứ nhất (E1) có thể là điện cực anốt của điôt phát sáng hữu cơ (OLED).

Lớp phát sáng (EL) có thể được bố trí trên điện cực thứ nhất (E1), và điện cực thứ hai (E2) của điôt phát sáng hữu cơ (OLED) có thể được bố trí trên lớp phát sáng (EL). Điện cực thứ hai (E2) có thể là điện cực catốt của điôt phát sáng hữu cơ (OLED).

Như được thể hiện trên Fig.4, điện cực thứ hai (E2) có thể là điện cực chung thường được tạo ra trên nhiều điểm ảnh phụ.

Điôt phát sáng hữu cơ (OLED) được sử dụng bởi điện cực thứ nhất (E1), lớp phát sáng (EL), và điện cực thứ hai (E2).

Lớp bảo vệ (ICS) có thể được bố trí trên điện cực thứ hai (E2) và lớp lọc màu (CF) có thể được bố trí trên lớp bảo vệ (ICS). Lớp lọc màu (CF) có thể bao gồm bộ lọc màu đỏ, bộ lọc màu xanh lá cây, và bộ lọc màu xanh dương để sử dụng các điểm ảnh phụ màu đỏ (R), màu xanh lá cây (G), và màu xanh dương (B).

Lớp phủ bảo vệ (COV) có thể được bố trí trên lớp lọc màu (CF). Lớp phủ bảo vệ (COV) có thể được gắn bởi lớp dính (ADH).

Trên Fig.4, dưới dạng một ví dụ của thiết bị vi hiển thị, lớp phát sáng (EL) được tạo kết cấu để phát ra ánh sáng một màu. Lớp lọc màu (CF) có thể khiến ánh sáng phát ra từ lớp phát sáng (EL) để thể hiện ánh sáng màu đỏ (R), màu xanh lá cây (G), hoặc màu xanh dương (B) tương ứng với mỗi điểm ảnh phụ. Lớp phát sáng (EL) có thể phát ra ánh sáng màu trắng.

Tuy nhiên, như ví dụ khác, nhiều lớp phát sáng khác nhau phát ra các ánh sáng màu đỏ (R), màu xanh lá cây (G), và màu xanh dương (B) được bố trí để lần lượt tương ứng với các điểm ảnh phụ, sao cho mỗi điểm ảnh phụ có thể được tạo kết cấu để phát ra ánh sáng màu đỏ (R), màu xanh lá cây (G), và màu xanh dương (B). Trong trường hợp này, lớp lọc màu (CF) có thể được bỏ qua.

Trên Fig.4, ba điểm ảnh phụ tương ứng với màu đỏ (R), màu xanh lá cây (G), và màu xanh dương (B) cấu thành một điểm ảnh, nhưng một điểm ảnh có thể được tạo kết cấu để có bốn điểm ảnh phụ. Ví dụ, bốn điểm ảnh phụ có thể là các điểm ảnh phụ mà lần lượt phát ra ánh sáng màu đỏ (R), màu xanh lá cây (G), màu xanh dương (B), và màu trắng (W).

Nói chung là, trong thiết bị vi hiển thị như vậy, điôt phát sáng hữu cơ (OLED) có thể được tạo ra qua cách thức lắng đọng sau khi các chi tiết mạch khác nhau của các điểm ảnh phụ bao gồm tranzito điều vận (DRT) được tạo ra trên tấm nền silic 210.

Fig.5 thể hiện một ví dụ của thiết bị điện tử bằng cách sử dụng thiết bị vi hiển thị theo các phương án của sáng chế này.

Đề cập đến Fig.5, thiết bị điện tử 500 theo các phương án của sáng chế này là thiết bị kiểu hiển thị lắp đầu (Display Type Device - HMD) mà là loại thiết bị cầm tay để hiển thị hình ảnh thực tế ảo hoặc thực tế ảo tăng cường.

Thiết bị điện tử 500 theo các phương án của sáng chế này có thể bao gồm bộ phận nhập vào tín hiệu hình ảnh 510 mà dữ liệu hình ảnh của bộ phận này được nhập vào, thiết bị hiển thị thứ nhất 520L trên đó hình ảnh thứ nhất (ví dụ, hình ảnh mắt bên trái) dựa trên tín

hiệu hình ảnh được hiển thị, thiết bị hiển thị thứ hai 520R trên đó hình ảnh thứ hai (ví dụ, hình ảnh mắt bên phải) dựa trên tín hiệu hình ảnh được hiển thị, và vỏ 530 mà chứa bộ phận nhập vào tín hiệu hình ảnh 510, thiết bị hiển thị thứ nhất 520L, và thiết bị hiển thị thứ hai 520R.

Bộ phận nhập vào tín hiệu hình ảnh 510 có thể bao gồm cáp dây hoặc môđun truyền thông không dây được nối với thiết bị đầu cuối (ví dụ, điện thoại thông minh hoặc thiết bị tương tự) mà đưa ra dữ liệu hình ảnh.

Thiết bị hiển thị thứ nhất 520L và thiết bị hiển thị thứ hai 520R được định vị lần lượt ở các vị trí tương ứng với mắt bên trái và mắt bên phải của người dùng.

Mỗi trong số thiết bị hiển thị thứ nhất 520L và thiết bị hiển thị thứ hai 520R có thể bao gồm toàn bộ hoặc một số bộ phận của thiết bị vi hiển thị 200.

Fig.6 và Fig.7 thể hiện kết cấu dưới dạng giản đồ của thiết bị vi hiển thị theo các phương án khác của sáng chế này.

Fig.6 thể hiện dưới dạng giản đồ kết cấu của thiết bị vi hiển thị 600, và Fig.7 thể hiện kết cấu bố cục của hai hoặc hơn hai chip trong thiết bị vi hiển thị 600 trên Fig.6.

Không giống thiết bị vi hiển thị 200 trên Fig.2, mà được sử dụng dưới dạng chip đơn trong đó toàn bộ bộ phận cấu thành được bố trí trên một tấm nền silic 210, thiết bị vi hiển thị 600 trên Fig.6 bao gồm hai hoặc hơn hai tấm nền silic. Nghĩa là, thiết bị vi hiển thị 600 bao gồm hai hoặc hơn hai chip.

Trong trường hợp này, một chip là chip mảng điểm ảnh (PAC) bao gồm vùng mảng điểm ảnh (PAZ) và chip khác là chip bộ điều vận (DRC) bao gồm vùng mạch (CZ).

Nhiều điểm ảnh phụ (SP) được xác định bởi nhiều đường công và nhiều đường dữ liệu được bố trí trong vùng mảng điểm ảnh (PAZ) của chip mảng điểm ảnh (PAC).

Mạch bộ điều vận (Driver Circuit - DRV) để điều vận nhiều đường công (GL) và nhiều đường dữ liệu (DL) được bố trí trong vùng mạch (CZ) của chip bộ điều vận (DRC).

Nghĩa là, như lưu ý trên các hình vẽ, vùng mảng điểm ảnh (PAZ) và vùng mạch (CZ) trong thiết bị vi hiển thị 200 trên Fig.2 được sử dụng một cách tách biệt dưới dạng các chip phân tách (các tấm nền silic) trong thiết bị vi hiển thị 600 trên Fig.6.

Như được thể hiện trên Fig.7, thiết bị vi hiển thị 600 theo các phương án của sáng chế này bao gồm chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC) mà được xếp chồng lên nhau. Nghĩa là, chip mảng điểm ảnh (PAC) được bố trí trên chip bộ điều vận (DRC).

Đồng thời, chip mảng điểm ảnh (PAC) bao gồm vùng qua ở vùng bên ngoài của vùng mảng điểm ảnh (PAZ). Ví dụ, vùng qua có thể có mặt ở một phía, hai phía, hoặc ba phía của vùng mảng điểm ảnh (PAZ), hoặc có thể có mặt trong khi bao quanh chu vi bên ngoài của vùng mảng điểm ảnh (PAZ).

Nhiều điện cực qua (các đường Silic qua (Through Silicon Via - TSV)) được nối điện với nhiều đường cổng và nhiều đường dữ liệu được bố trí ở vùng qua.

Như đã biết, điện cực qua (TSV) là đường nối điện mà được sử dụng bằng cách điền đầy vật liệu dẫn điện trong lỗ mịn kéo dài qua phần mỏng silic và kéo dài qua phần bên trong của chip.

Do đó, nhiều điện cực qua (TSV) được bố trí trong vùng qua kéo dài qua nhiều đường cổng và nhiều đường dữ liệu được bố trí trên chip mảng điểm ảnh (PAC) lên đến phần bên dưới của chip mảng điểm ảnh (PAC), và nối điện nhiều đường cổng và nhiều đường dữ liệu.

Nhiều điện cực qua có thể được chia thành điện cực qua cổng và điện cực qua dữ liệu theo đường được nối.

Vùng qua có thể bao gồm ít nhất một vùng qua cổng (GTSVZ) trong đó nhiều điện cực qua cổng được nối với nhiều đường cổng, trong số nhiều điện cực qua, được bố trí và ít nhất một vùng qua nguồn (STSVZ1 và STSVZ2) trong đó nhiều điện cực qua dữ liệu được nối với nhiều đường dữ liệu, trong số nhiều điện cực qua, được bố trí.

Ít nhất một vùng qua cổng (GTSVZ) có thể có mặt chỉ ở một phía so với vùng mảng điểm ảnh (PAZ) hoặc ở cả hai phía (phía bên trái và phía bên phải, hoặc phía bên trên và phía bên dưới).

Ít nhất một vùng qua nguồn (STSVZ1 và STSVZ2) có thể có mặt chỉ ở một phía so với vùng mảng điểm ảnh (PAZ) hoặc ở cả hai phía (phía bên trái và phía bên phải, hoặc phía bên trên và phía bên dưới).

Nghĩa là, ít nhất một vùng qua cổng (GTSVZ) có thể được bố trí ở phía phương thứ nhất về phía đó nhiều đường cổng (GL) kéo dài trong vùng bên ngoài của vùng mảng điểm ảnh (PAZ), và ít nhất một vùng qua nguồn (STSVZ1 và STSVZ2) có thể được bố trí ở phía phương thứ hai về phía đó nhiều đường dữ liệu (DL) kéo dài ở vùng bên ngoài của vùng mảng điểm ảnh (PAZ).

Số lượng và vị trí bố trí của vùng qua cổng (GTSVZ) và các vùng qua nguồn (STSVZ1 và STSVZ2) có thể được xác định theo số lượng và vị trí bố trí của ít nhất một mạch bộ điều vận cổng (GDC) và ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) được bố trí trong vùng mạch (CZ) của chip bộ điều vận (DRC).

Chip bộ điều vận (DRC) bao gồm vùng nối ở vùng bên ngoài của vùng mạch (CZ). Ví dụ, vùng nối có thể có mặt ở một phía, hai phía, hoặc ba phía của vùng mảng điểm ảnh (PAZ), hoặc có thể có mặt trong khi bao quanh chu vi bên ngoài của vùng mạch (CZ).

Vùng nối được bố trí ở vị trí tương ứng với vị trí của vùng qua của chip mảng điểm ảnh (PAC).

Nhiều cổng nối (PRT) nối điện nhiều điện cực qua và mạch bộ điều vận (DRV) định vị trong vùng mạch (CZ) được bố trí trong vùng nối.

Nhiều cổng nối (PRT) có thể được sử dụng bởi ít nhất một trong số phần lõi dẫn điện, bóng hàn, và miếng đệm dẫn điện được bố trí thẳng hàng với các điện cực qua trên chip bộ điều vận (DRC).

Do đó, như được thể hiện trên Fig.7, nhiều cổng nối (PRT) có thể nối điện chip bộ điều vận (DRC) và các điện cực qua của chip mảng điểm ảnh (PAC), mà được xếp chồng và được đặt cách một khoảng với nhau.

Vùng nối có thể bao gồm ít nhất một vùng nối cổng (GCPZ) được bố trí ở vị trí tương ứng với ít nhất một vùng qua cổng (GTSVZ), và ít nhất một vùng nối nguồn (SCPZ1 và SCPZ2) được bố trí ở vị trí tương ứng với ít nhất một vùng qua nguồn (STSVZ1 và STSVZ2).

Nghĩa là, ở chip mảng điểm ảnh được xếp chồng (PAC) và chip bộ điều vận (DRC), ít nhất một vùng qua cổng và ít nhất một vùng nối cổng (GCPZ) được bố trí để phù hợp với nhau, và ít nhất một vùng qua nguồn (STSV1 và STSV2) và ít nhất một vùng nối nguồn (SCPZ1 và SCPZ2) được bố trí để phù hợp với nhau.

Thiết bị vi hiển thị 600 được thể hiện trên Fig.6 và Fig.7 bao gồm vùng mảng điểm ảnh (PAZ) và vùng mạch (CZ), mà được sử dụng một cách tách biệt trong chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC) phân tách với nhau. Do đó, kích thước của chip mảng điểm ảnh (PAC) được xác định bởi kích thước của vùng mảng điểm ảnh (PAZ), nhưng không bị ảnh hưởng bởi kích thước của vùng mạch (CZ).

Đồng thời, vì vùng nổi cổng (GCPZ) và các vùng nổi nguồn (SCPZ1 và SCPZ2) được đòi hỏi cần phải được bố trí tương ứng với các vùng qua nguồn (STSVZ1 và STSVZ2) và vùng qua cổng (GTSVZ) của chip mảng điểm ảnh (PAC), kích thước của chip bộ điều vận (DRC) có thể bằng hoặc lớn hơn kích thước của chip mảng điểm ảnh (PAC).

Nghĩa là, kích thước của vùng mạch (CZ) chứa trong chip bộ điều vận (DRC) có thể được kéo dài một cách tự do, và do đó mạch bộ điều vận (DRV) được bố trí trong vùng mạch (CZ) có thể được tạo kết cấu để thực hiện các chức năng khác nhau.

Trong thiết bị vi hiển thị 200 được thể hiện trên Fig.2, kích thước của vùng mảng điểm ảnh (PAZ) thực tế là lớn hơn nhiều kích thước của vùng mạch (CZ). Do đó, thậm chí khi kích thước của chip bộ điều vận (DRC) bằng với kích thước của chip mảng điểm ảnh (PAC), mạch bộ điều vận (DRV) có thể được tạo kết cấu một cách dễ dàng.

Vùng nổi cổng (GCPZ) và các vùng nổi nguồn (SCPZ1 và SCPZ2) được đòi hỏi cần phải được bố trí tương ứng với vùng qua cổng (GTSVZ) và các vùng qua nguồn (STSVZ1 và STSVZ2). Do đó, để tạo điều kiện thuận tiện cho việc thiết kế, kích thước của vùng mạch (CZ) có thể bằng kích thước của vùng mảng điểm ảnh (PAZ).

Ngoài ra, vì chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC) được phân tách với nhau, kích thước của mỗi trong số chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC) có thể được giảm xuống nhiều so với vỏ có cùng vùng mảng điểm ảnh (PAZ) như kích thước của thiết bị vi hiển thị 200 trên Fig.2. Nghĩa là, thiết bị vi hiển thị có thể có hiệu quả tăng lên và do đó được sản xuất ở chi phí thấp.

Fig.8 và Fig.9 thể hiện các ví dụ khác nhau của bố cục của các vùng qua trong thiết bị vi hiển thị theo các phương án của sáng chế này; và

Trên Fig.6, ví dụ, một vùng qua cổng (GTSVZ) được bố trí ở phía bên trái của vùng mảng điểm ảnh (PAZ), và hai vùng qua nguồn (STSVZ1 và STSVZ2) được bố trí ở phía bên trên và phía bên dưới của vùng mảng điểm ảnh (PAZ).

Tuy nhiên, như được thể hiện trên Fig.8, chip mảng điểm ảnh (PAC) có thể bao gồm chỉ một vùng qua cổng (GTSVZ) và một vùng qua nguồn (STSVZ), hoặc có thể bao gồm hai vùng qua cổng (GTSVZ1 và GTSVZ2) và hai vùng qua nguồn (STSVZ1 và STSVZ2).

Cụ thể là, như được thể hiện trên Fig.9, các vùng qua cổng (GTSVZ1 và GTSVZ2) và các vùng qua nguồn (STSVZ1 và STSVZ2) không cần phải có kích thước tương ứng với kích thước của vùng mảng điểm ảnh (PAZ).

Ngoài ra, mặc dù không được thể hiện trên hình vẽ, mỗi trong số nhiều vùng qua cổng và nhiều vùng qua nguồn có thể được chứa một cách tách biệt ở một phía của vùng mảng điểm ảnh (PAZ).

Ví dụ, hai hoặc hơn hai vùng qua cổng được phân tách có thể được bố trí ở phía bên trái của vùng mảng điểm ảnh (PAZ), và hai hoặc hơn hai vùng qua nguồn được phân tách có thể được bố trí ở phía bên dưới của vùng mảng điểm ảnh (PAZ).

Nghĩa là, theo các phương án của sáng chế này, số lượng và vị trí của vùng qua cổng (GTSVZ) và vùng qua nguồn (STSVZ) có thể được tạo kết cấu theo nhiều cách.

Đồng thời, như được mô tả ở trên, số lượng và vị trí của vùng qua cổng (GTSVZ) và vùng qua nguồn (STSVZ) có thể được xác định theo số lượng và vị trí bố trí của ít nhất một mạch bộ điều vận cổng (GDC) và ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) được chứa trong vùng mạch (CZ).

Fig.10 thể hiện dưới dạng sơ đồ kết cấu của vùng mạch của chip bộ điều vận trên Fig.6 theo các phương án của sáng chế này.

Kết cấu của mạch bộ điều vận (DRV) được chứa trong vùng mạch (CZ) trên Fig.10 cơ bản là giống như kết cấu của mạch bộ điều vận được chứa trong vùng mạch (CZ) trên Fig.2.

Tuy nhiên, vì chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC) được phân tách với nhau trong thiết bị vi hiển thị 600 trên Fig.6, các vị trí bố trí của các bộ phận cấu thành của mạch bộ điều vận (DRV) được bố trí trong vùng mạch (CZ) trên Fig.10 khác so với các vị trí bố trí của các bộ phận cấu thành của mạch bộ điều vận (DRV) được bố trí trong vùng mạch (CZ) trên Fig.2.

Đề cập đến Fig.10, mạch bộ điều vận (DRV) bao gồm ít nhất một mạch bộ điều vận cổng (GDC) mà điều vận nhiều đường cổng (GL), ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) mà điều vận nhiều đường dữ liệu (DL), và bộ điều khiển (CONT) mà chuyển đổi dữ liệu đầu vào hình ảnh thành dữ liệu hình ảnh có hình dạng định trước và điều

vận ít nhất một mạch bộ điều vận công (GDC) và ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) theo dữ liệu hình ảnh.

Việc vận hành chi tiết của mỗi trong số ít nhất một mạch bộ điều vận công (GDC), ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2), và bộ điều khiển (CONT) đã được mô tả và sẽ không được mô tả chi tiết trong bản mô tả này.

Đồng thời, như được thể hiện trên Fig.10, ít nhất một mạch bộ điều vận công (GDC) được bố trí liền kề với ít nhất một vùng nối công (GCPZ) trong vùng mạch (CZ), và ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) được bố trí liền kề với ít nhất một vùng nối nguồn (SCPZ1 và SCPZ2) trong vùng mạch (CZ).

Để điều vận một cách dễ dàng nhiều đường công (GL) qua nhiều điện cực qua công và nhiều công nối công của vùng nối công (GCPZ) tương ứng, mạch bộ điều vận công (GDC) được bố trí liền kề với ít nhất một vùng nối công (GCPZ).

Tương tự, để một cách dễ dàng điều vận nhiều đường dữ liệu (DL) qua nhiều điện cực qua nguồn và nhiều công nối nguồn của các vùng nối nguồn (SCPZ1 và SCPZ2) tương ứng, các mạch bộ điều vận nguồn (SDC1 và SDC2) được bố trí liền kề với ít nhất một vùng nối nguồn (SCPZ1 và SCPZ2).

Chip bộ điều vận (DRC) có thể còn bao gồm ít nhất một khối đệm (PAD) có nhiều tấm đệm được bố trí trong đó và nối điện mạch bộ điều vận (DRV) với thiết bị bên ngoài.

Ít nhất một khối đệm (PAD) có thể được bố trí ở một phía của chip bộ điều vận, trong đó ít nhất một vùng nối công (GCPZ) và ít nhất một vùng nối nguồn (SCPZ1 và SCPZ2) không được bố trí.

Khối đệm (PAD) có thể được bố trí ở phía ở đó ít nhất một vùng nối công (GCPZ) và ít nhất một vùng nối nguồn (SCPZ1 và SCPZ2) không được bố trí, sao cho nhiều tấm đệm có thể một cách dễ dàng được nối với thiết bị bên ngoài mà không bị ảnh hưởng bởi vùng nối công (GCPZ) và các vùng nối nguồn (SCPZ1 và SCPZ2).

Đồng thời, mạch bộ điều vận (DRV) có thể bao gồm bộ phân giới (INF) mà thực hiện việc nhập vào/đưa ra tín hiệu hoặc truyền thông với các thiết bị điện tử hoặc các bộ phận cấu thành điện tử bên ngoài khác qua một hoặc nhiều tấm đệm trong số nhiều tấm đệm.

Bộ phân giới (INF) có thể được bố trí liền kề với khối đệm (PAD) trong vùng mạch (CZ) và truyền dữ liệu đầu vào hình ảnh được nhận qua một hoặc nhiều tấm đệm trong số nhiều tấm đệm đến bộ điều khiển (CONT).

Ví dụ, bộ phân giới (INF) có thể bao gồm ít nhất một trong số mặt phân giới tạo tín hiệu vi sai điện áp thấp (LVDS), mặt phân giới xử lý công nghiệp di động (MIPI), mặt phân giới chuỗi, và bộ phận tương tự.

Mạch bộ điều vận (DRV) có thể còn bao gồm nguồn cấp năng lượng (PSC) để tạo ra các tín hiệu và các điện áp khác nhau được đòi hỏi để điều vận các điểm ảnh phụ (SP) được bố trí trong mảng điểm ảnh (PXL) đến các mạch (SDC1, SDC2, GDC, và CONT) khác hoặc cấp các tín hiệu và các điện áp khác nhau đến mảng điểm ảnh (PXL).

Nguồn cấp năng lượng (PSC) có thể được bố trí liền kề với ít nhất một mạch bộ điều vận nguồn (SDC1 và SDC2) trong vùng mạch (CZ) và tạo ra và đưa ra điện áp điều vận (EVDD) và điện áp nối đất (EVSS) từ ít nhất một điện áp cấp năng lượng được nhận qua hai hoặc hơn hai tấm đệm trong số nhiều tấm đệm.

Mạch cấp năng lượng có thể cấp điện áp điều vận (EVDD) và điện áp nối đất (EVSS) để điều vận nhiều điểm ảnh phụ (SP) đến chip mảng điểm ảnh (PAC) qua các điện cực qua được bố trí trong ít nhất một vùng qua nguồn (STSVZ1 và STSVZ2).

Mạch cấp năng lượng (PSC) có thể bao gồm máy phát năng lượng chẳng hạn như bộ chuyển đổi DC-DC.

Mạch bộ điều vận (DRV) có thể còn bao gồm ít nhất một đường bộ nhớ (LM) mà được bố trí giữa bộ điều khiển (CONT) và các mạch bộ điều vận nguồn (SDC1 và SDC2), lưu trữ một cách tạm thời dữ liệu hình ảnh đưa ra từ bộ điều khiển (CONT), và đưa ra dữ liệu hình ảnh được lưu trữ ở khoảng định thời được xác định đến các mạch bộ điều vận nguồn (SDC1 và SDC2).

Trên Fig. 10, chỉ một bộ nhớ đường (LM) được thể hiện dưới dạng một ví dụ, mà nhiều bộ nhớ đường (LM) có thể được bố trí tương ứng với các mạch bộ điều vận nguồn (SDC1 và SDC2).

Kết quả là, thiết bị vi hiển thị 600 theo các phương án của sáng chế này bao gồm vùng mảng điểm ảnh (PAZ) và vùng mạch (CZ), mà được sử dụng một cách tách biệt trong chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC) phân tách với nhau, để làm giảm kích

thước chip của mỗi trong số chip mảng điểm ảnh (PAC) và chip bộ điều vận (DRC), sao cho thiết bị vi hiển thị có thể có hiệu quả được làm tăng và do đó được sản xuất ở chi phí thấp.

Ngoài ra, kích thước của vùng mạch (CZ) có thể được tăng lên, và mạch bộ điều vận được bố trí trong vùng mạch (CZ) có thể được tạo kết cấu để thực hiện các chức năng khác nhau.

Đồng thời, theo các phương án của sáng chế này, chip mảng điểm ảnh (PAC) trong thiết bị vi hiển thị 600 được thể hiện trên Fig.6 có thể được xem như mạch tích hợp hiển thị được điều vận bởi mạch bộ điều vận (DRV) được bố trí một cách tách biệt.

Mạch tích hợp hiển thị có thể bao gồm tấm nền silic, nhiều điểm ảnh phụ (SP) được bố trí trong vùng mảng điểm ảnh (PAZ) của tấm nền silic và được xác định bởi nhiều đường cổng (GL) và nhiều đường dữ liệu (DL), và nhiều điện cực qua được bố trí trong vùng qua ở chu vi bên ngoài của vùng mảng điểm ảnh (PAZ) và được nối với nhiều đường cổng và nhiều đường dữ liệu.

Nhiều điểm ảnh phụ có thể được điều vận bởi điện áp dữ liệu và tín hiệu quét được truyền qua nhiều điện cực qua từ mạch bộ điều vận (DRV) được sử dụng một cách tách biệt.

Mạch bộ điều vận (DRV) được sử dụng một cách tách biệt có thể là mạch tích hợp hoặc mạch được sử dụng trên bảng mạch in.

Phần mô tả ở trên và các hình vẽ kèm theo tạo ra một ví dụ về kỹ thuật của sáng chế này chỉ nhằm mục đích minh họa. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật, mà sáng chế này liên quan, sẽ đánh giá rằng các cải biến và các thay đổi khác nhau về hình thức, chẳng hạn như việc kết hợp, việc phân tách, việc thay thế, việc sự thay đổi về kết cấu, có thể có mà không lệch các dấu hiệu thiết yếu của sáng chế này. Do đó, các phương án được bộc lộ trong bản mô tả này dự định để mô tả phạm vi của kỹ thuật của sáng chế này, và phạm vi của sáng chế này không bị hạn chế bởi các phương án ở trên. Phạm vi của sáng chế này sẽ được hiểu trên cơ sở các điểm yêu cầu bảo hộ kèm theo theo cách sao cho toàn bộ các kỹ thuật được bao gồm trong phạm vi tương đương với các điểm yêu cầu bảo hộ thuộc sáng chế này.

YÊU CẦU BẢO HỘ

1. Thiết bị vi hiển thị bao gồm:

chip mảng điểm ảnh bao gồm vùng mảng điểm ảnh trong đó nhiều điểm ảnh phụ được xác định bởi nhiều đường công và nhiều đường dữ liệu được bố trí, và vùng qua trong đó nhiều điện cực qua được nối với nhiều đường công và nhiều đường dữ liệu ở vùng bên ngoài của vùng mảng điểm ảnh được bố trí; và

chip bộ điều vận bao gồm vùng mạch trong đó mạch bộ điều vận được tạo kết cấu để điều vận nhiều đường công và nhiều đường dữ liệu qua nhiều điện cực qua được bố trí,

trong đó chip mảng điểm ảnh được bố trí trên chip bộ điều vận,

trong đó chip mảng điểm ảnh bao gồm nhiều vùng qua công được bố trí ở vùng một phần ở phía ngoài bên trái và phía ngoài bên phải của vùng mảng điểm ảnh, và nhiều vùng qua nguồn được bố trí ở vùng một phần ở phía ngoài bên trên và phía ngoài bên dưới của vùng mảng điểm ảnh,

trong đó vùng mạch bao gồm ít nhất một khối đệm được bố trí ở vùng bên của chip bộ điều vận, trong đó nhiều vùng qua công và nhiều vùng qua nguồn không được bố trí.

2. Thiết bị vi hiển thị theo điểm 1, trong đó nhiều vùng qua công công bao gồm:

nhiều điện cực qua công được nối với nhiều đường công, trong số nhiều điện cực qua;

và nhiều vùng qua nguồn bao gồm nhiều điện cực qua dữ liệu được nối với nhiều đường dữ liệu, trong số nhiều điện cực qua.

3. Thiết bị vi hiển thị theo điểm 2, trong đó chip bộ điều vận còn bao gồm nhiều vùng nối trong đó nhiều công nối được tạo kết cấu để nối nhiều điện cực qua với mạch bộ điều vận ở vùng bên ngoài của vùng mạch được bố trí.

4. Thiết bị vi hiển thị theo điểm 3, trong đó nhiều vùng nối bao gồm:

nhiều vùng nối công được bố trí ở các vị trí tương ứng với nhiều vùng qua công;

và nhiều vùng nối nguồn được bố trí ở các vị trí tương ứng với nhiều vùng qua nguồn.

5. Thiết bị vi hiển thị theo điểm 4, trong đó mạch bộ điều vận bao gồm:

ít nhất một mạch bộ điều vận cổng được bố trí liền kề với nhiều vùng nối cổng trong vùng mạch và được tạo kết cấu để điều vận nhiều đường cổng;

ít nhất một mạch bộ điều vận nguồn được bố trí liền kề với nhiều vùng nối nguồn trong vùng mạch và được tạo kết cấu để điều vận nhiều đường dữ liệu;

và bộ điều khiển được tạo kết cấu để chuyển đổi dữ liệu đầu vào hình ảnh thành dữ liệu hình ảnh có hình dạng định trước và điều khiển ít nhất một mạch bộ điều vận cổng và ít nhất một mạch điều vận nguồn theo dữ liệu hình ảnh.

6. Thiết bị vi hiển thị theo điểm 5, trong đó ít nhất một khối đệm bao gồm nhiều tấm đệm được bố trí trong đó và được tạo kết cấu để nối điện mạch bộ điều vận với thiết bị bên ngoài.

7. Thiết bị vi hiển thị theo điểm 6, trong đó mạch bộ điều vận còn bao gồm bộ phân giới được bố trí liền kề với ít nhất một khối đệm trong vùng mạch và được tạo kết cấu để truyền, đến bộ điều khiển, dữ liệu đầu vào hình ảnh được nhận qua một hoặc nhiều tấm đệm trong số nhiều tấm đệm.

8. Thiết bị vi hiển thị theo điểm 6, thiết bị này còn bao gồm mạch cấp năng lượng được bố trí liền kề với ít nhất một mạch bộ điều vận nguồn trong vùng mạch và được tạo kết cấu để tạo ra và đưa ra điện áp điều vận và điện áp nối đất từ ít nhất một điện áp cấp năng lượng nhận được qua hai hoặc hơn hai tấm đệm trong số nhiều tấm đệm.

9. Thiết bị vi hiển thị theo điểm 8, trong đó mạch cấp năng lượng được tạo kết cấu để cấp điện áp điều vận và điện áp nối đất để điều vận nhiều điểm ảnh phụ đến chip mảng điểm ảnh qua các điện cực qua trong số nhiều điện cực qua được bố trí ở ít nhất một vùng qua nguồn.

10. Thiết bị vi hiển thị theo điểm 5, trong đó mạch điều vận còn bao gồm ít nhất một bộ nhớ đường được bố trí giữa bộ điều khiển và ít nhất một mạch điều vận nguồn và được tạo kết cấu để lưu trữ một cách tạm thời dữ liệu hình ảnh đưa ra từ bộ điều khiển và đưa ra dữ liệu hình ảnh được lưu trữ ở khoảng định thời được xác định đến ít nhất một mạch bộ điều vận nguồn.

11. Thiết bị vi hiển thị theo điểm 3, trong đó nhiều cổng nối được sử dụng bởi phần lõi dẫn điện hoặc bóng hàn.

12. Thiết bị vi hiển thị theo điểm 1, trong đó nhiều điểm ảnh phụ bao gồm:

tranzito bộ điều vận bao gồm nguồn và máng mà được bố trí trên tấm nền silic của chip mảng điểm ảnh và cổng được bố trí trong lớp cách điện được bố trí trên tấm nền silic; và điôt phát sáng hữu cơ được bố trí trên lớp cách điện.

FIG. 1

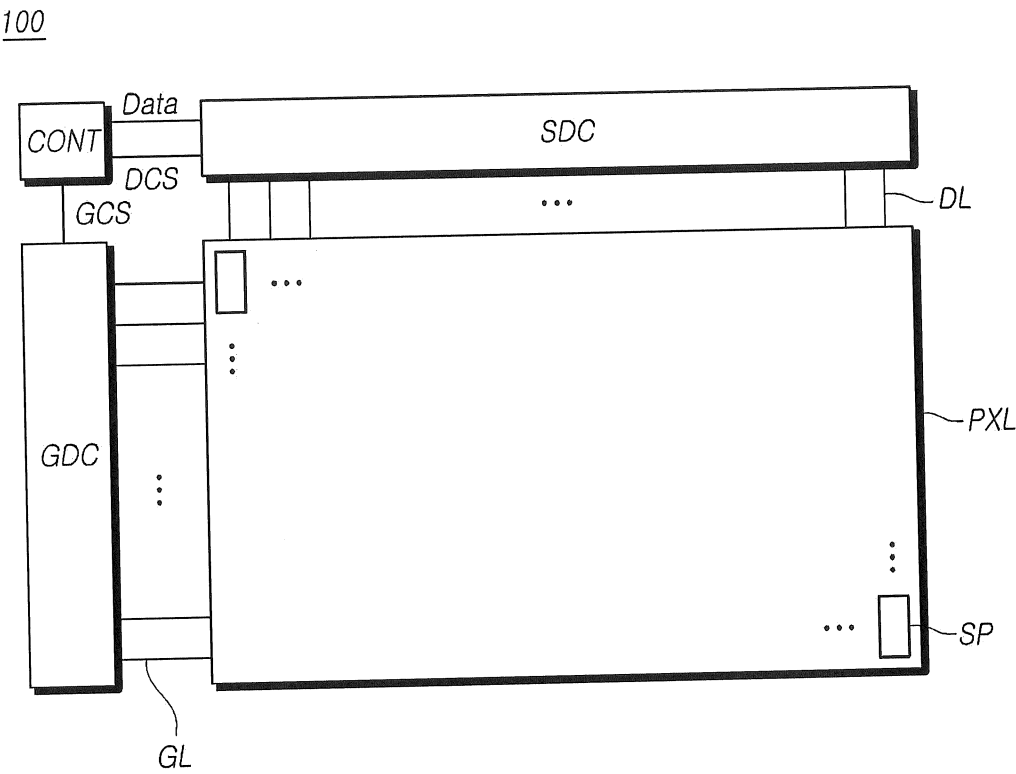


FIG.2

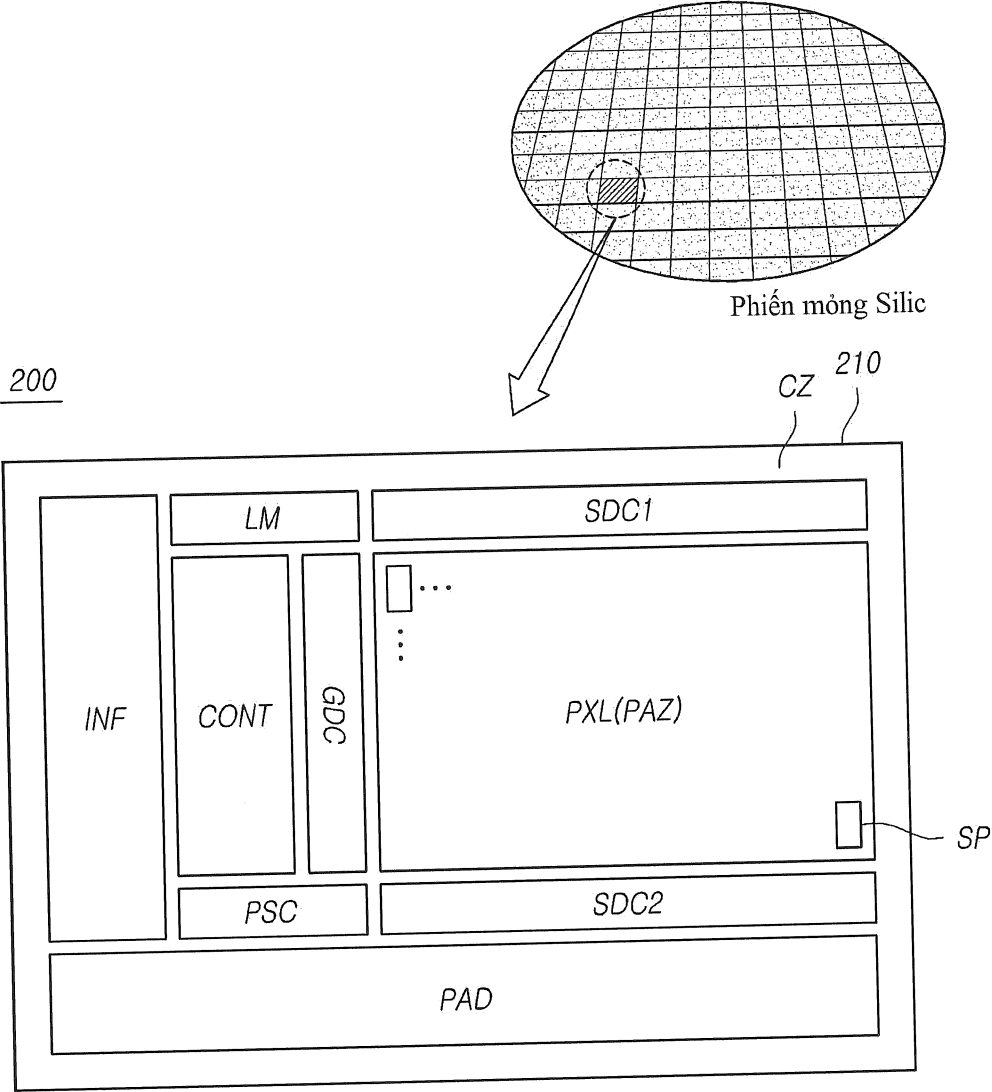


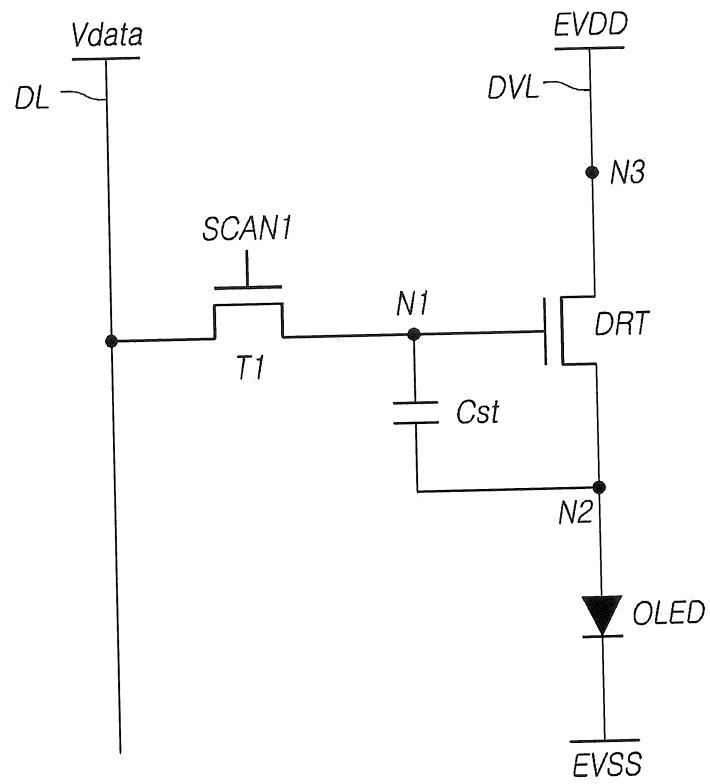
FIG. 3

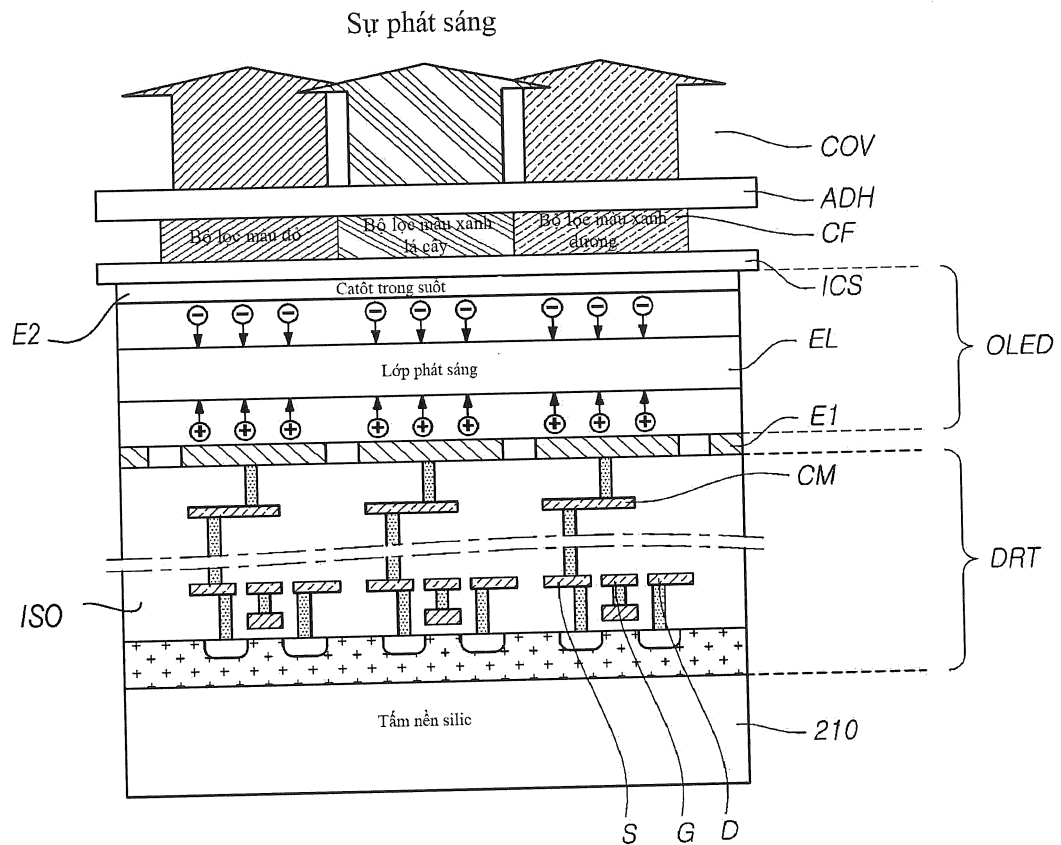
FIG.4

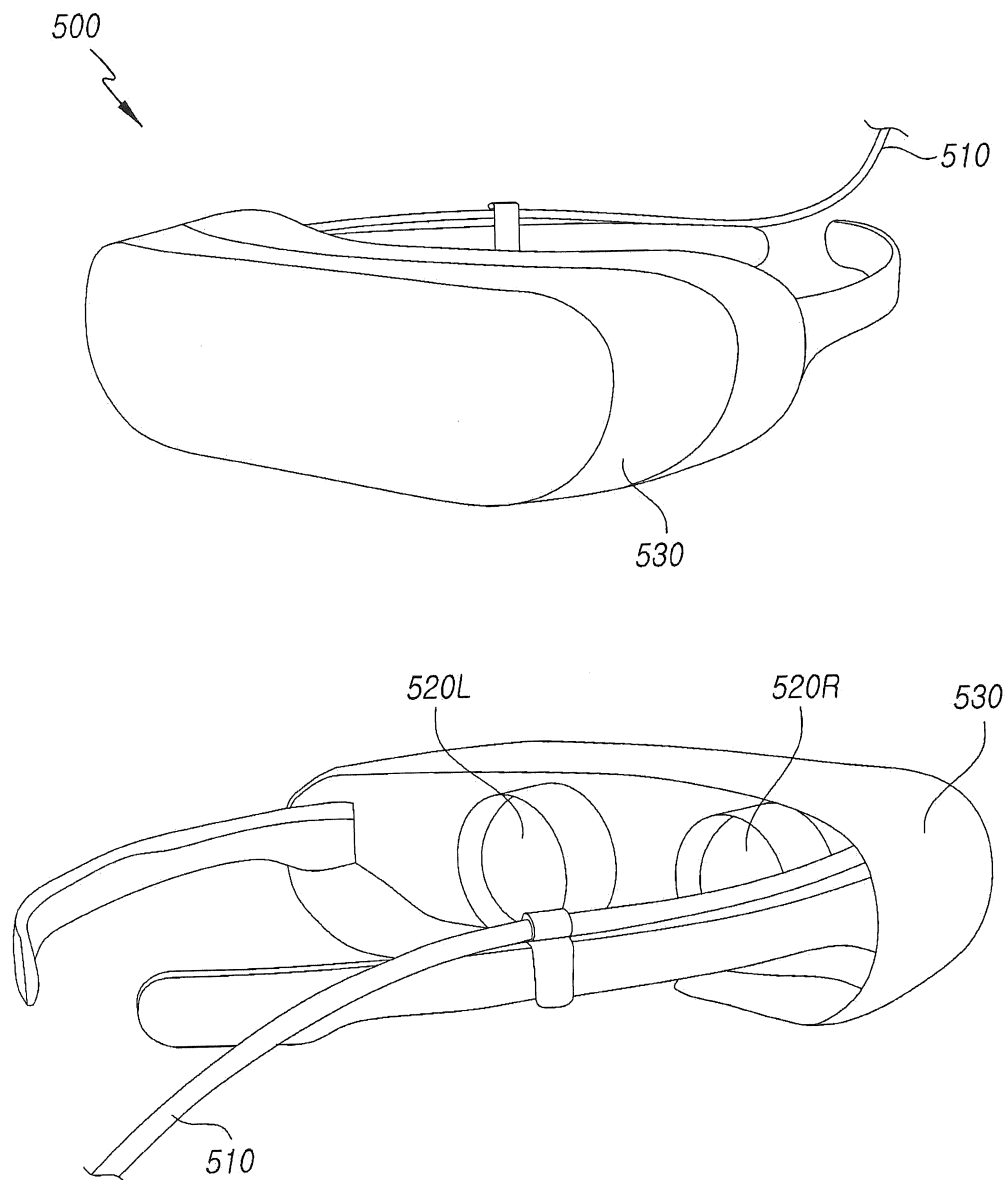
FIG. 5

FIG.6

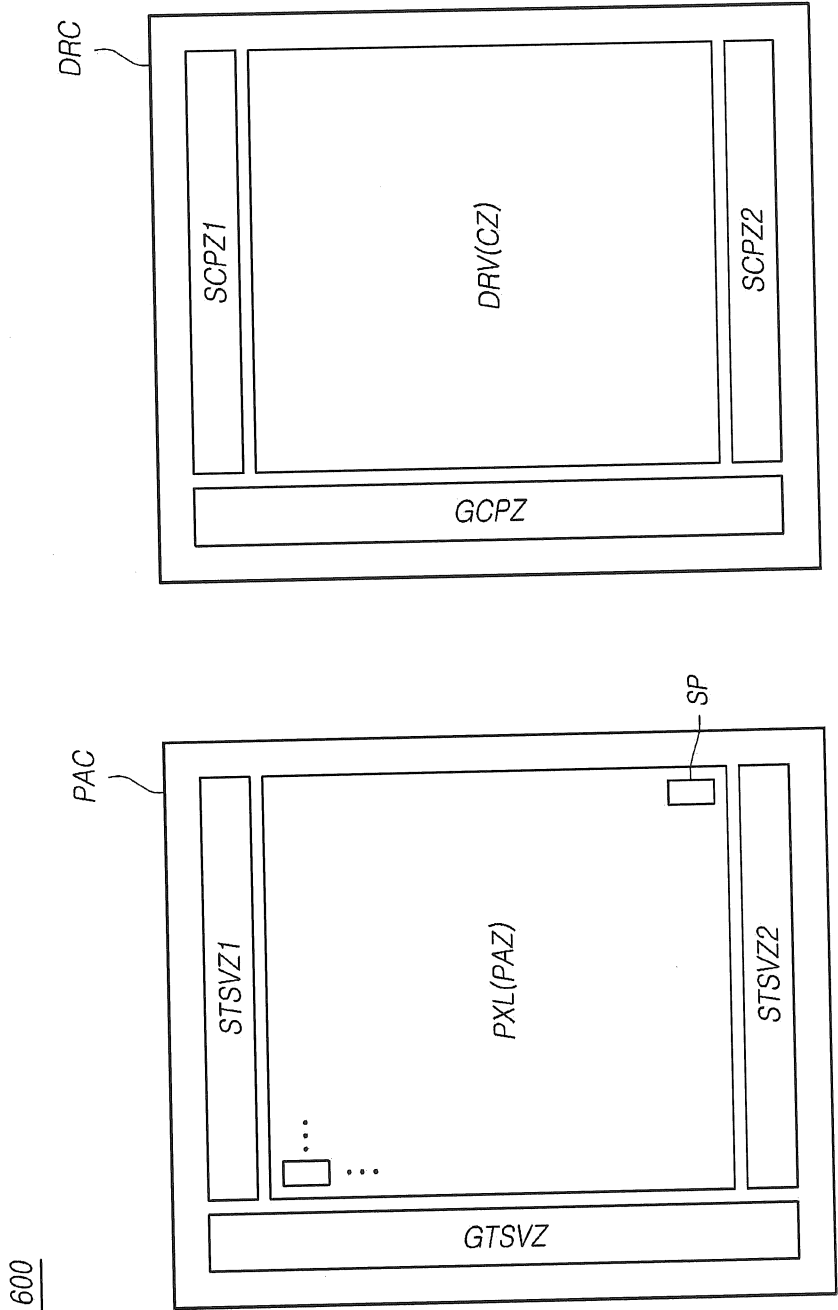


FIG. 7

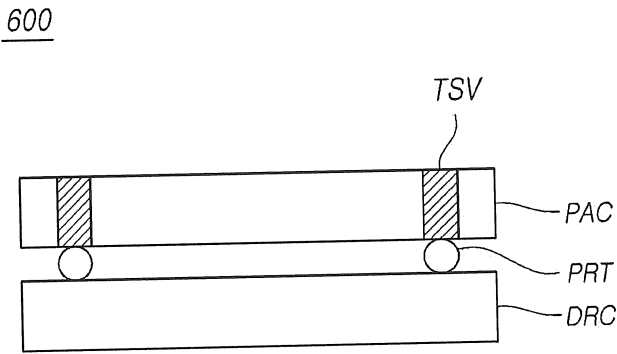


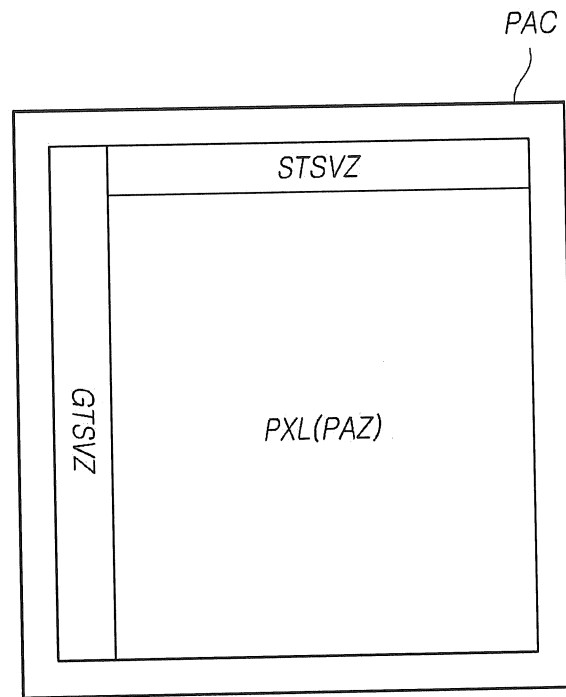
FIG. 8

FIG. 9

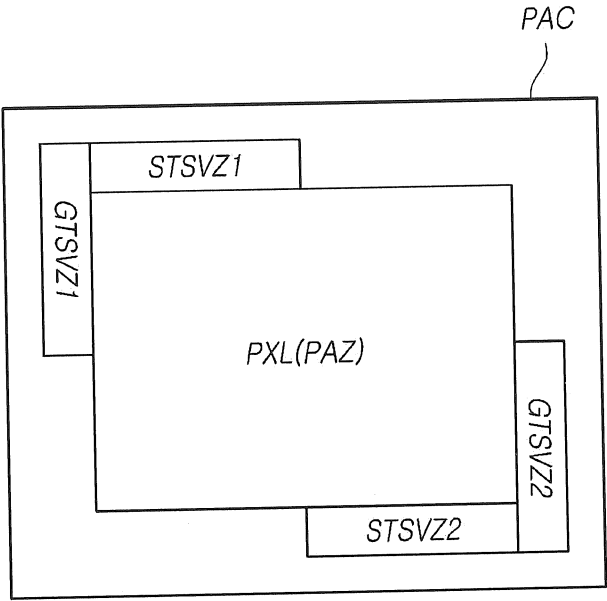


FIG. 10