



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0030922

(51)<sup>8</sup> H04L 7/00; H04L 7/04

(13) B

(21) 1-2017-03691

(22) 05/04/2016

(86) PCT/KR2016/003533 05/04/2016

(87) WO 2016/171414 A1 27/10/2016

(30) 10-2015-0056839 22/04/2015 KR

(45) 25/01/2022 406

(43) 25/01/2018 358A

(73) ISMEDIA CO., LTD. (KR)

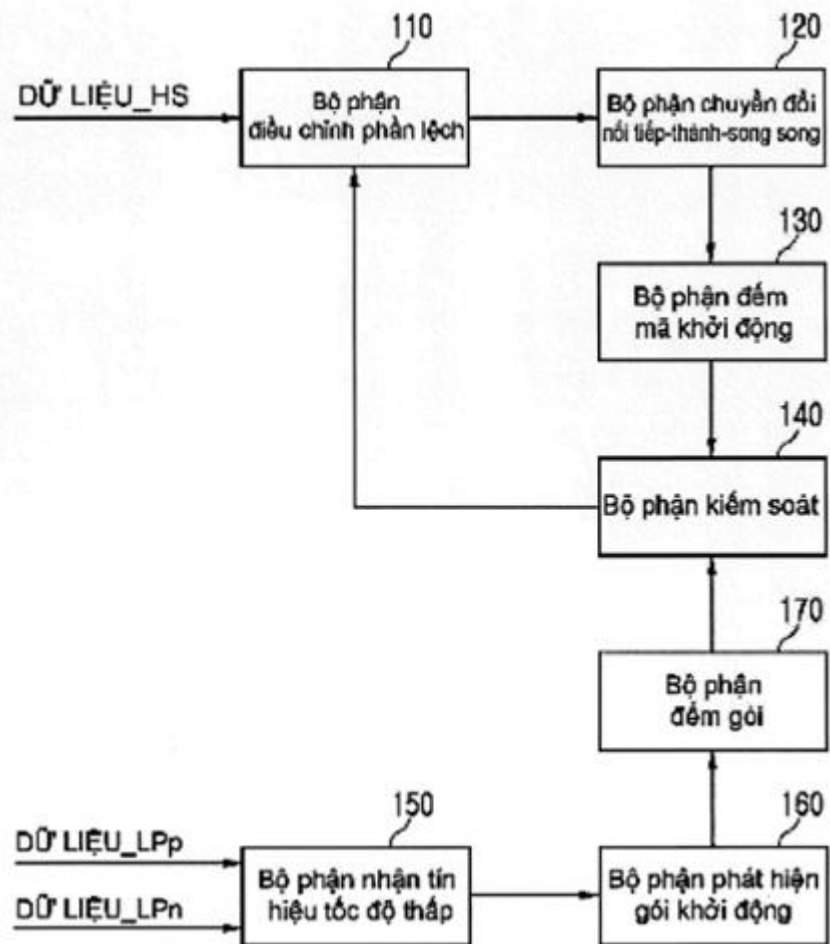
12-18, Simin-daero 327beon-gil, Dongan-gu Anyang-si Gyeonggi-do 14055  
Republic of Korea

(72) YIM, Sung-Oh (KR).

(74) Công ty TNHH Sở hữu trí tuệ ALNGUYEN (ALNGUYEN IP CO.,LTD.)

#### (54) PHƯƠNG PHÁP VÀ THIẾT BỊ BÙ TRỄ PHẦN LỆCH

(57) Sáng chế đề cập đến phương pháp và thiết bị bù lệch tự động. Thiết bị theo sáng chế bao gồm: bộ phận bù phần lệch được cấu hình để nhận tín hiệu dữ liệu tốc độ cao và xuất ra các tín hiệu dữ liệu trễ có thời gian trễ khác nhau; bộ phận phát hiện mã khởi động được cấu hình để phát hiện mã khởi động từ các tín hiệu dữ liệu trễ; và bộ phận kiểm soát được cấu hình để xác định thời gian trễ của phần lệch phụ thuộc vào chất lượng nhận tín hiệu mà được xác định trên cơ sở số lượng các mã khởi động một cách bình thường được phát hiện cho từng thời gian trễ khác nhau. Thiết bị có thể còn bao gồm bộ phận phát hiện gói khởi động được cấu hình để nhận tín hiệu công suất thấp (LP) được tách từ giao diện bộ xử lý công nghiệp di động (MIPI) D-PHY và đếm số lượng các gói nhận được. Bộ phận phát hiện gói khởi động nhận tín hiệu LP được tách từ MIPI D-PHY, và đếm số lượng các gói nhận được tại mỗi lần đánh giá chất lượng bằng cách phát hiện vị trí bắt đầu của gói theo trạng thái của tín hiệu LP. Chất lượng nhận tín hiệu được nhận sử dụng số lượng các mã khởi động được phát hiện một cách bình thường và số lượng các gói nhận được nhận và được đếm cho mỗi lần đánh giá chất lượng. Sáng chế có thể tự động bù lại phần lệch giữa tín hiệu dữ liệu và tín hiệu đồng hồ trong hệ thống tiếp nhận MIPI D-PHY.



### **Lĩnh vực kỹ thuật được đề cập**

Sáng chế đề cập đến phương pháp và thiết bị bù lệch tự động, và cụ thể hơn là, đề cập đến phương pháp và thiết bị bù lệch tự động giữa tín hiệu dữ liệu và tín hiệu đồng hồ trong hệ thống tiếp nhận MIPI D-PHY.

### **Tình trạng kỹ thuật của sáng chế**

Trong những năm gần đây, việc phát triển nhanh chóng của các thiết bị di động và việc tích hợp các thành phần có chức năng và hoạt động khác nhau đòi hỏi sự hợp tác giữa các giao diện thích hợp. MIPI là viết tắt của "Giao diện bộ xử lý công nghiệp di động" (Mobile Industry Processor Interface – MIPI) và được thiết lập để xác định giao diện giữa các thành phần tương ứng tạo nên một thiết bị di động.

Trong MIPI, phương pháp nối tiếp chủ yếu được sử dụng để giao tiếp giữa các thiết bị nội bộ của thiết bị di động. Để đơn giản hóa cấu hình phần cứng sử dụng phương pháp nối tiếp và có thể có một giao diện tốc độ cao, người ta sử dụng phương pháp cặp khác biệt. Có hai loại giao diện nối tiếp của dạng cặp khác biệt này được sử dụng trong MIPI, đó là: D-PHY và M-PHY. D-PHY chủ yếu được sử dụng cho các camera hoặc các màn hình LCD, và M-PHY được sử dụng cho giao diện tốc độ cao chẳng hạn như WiFi.

FIG. 1 là sơ đồ giải thích chế độ tín hiệu trong MIPI D-PHY, và FIG. 2 là sơ đồ minh họa một khối Analog-PHY của MIPI D-PHY.

Như được minh họa trong FIG. 1, trong phần mô tả MIPI D-PHY, một đường vật lý duy nhất được sử dụng kết hợp hai chế độ là chế độ Công suất thấp (Low Power - LP) và chế độ dữ liệu Tốc độ cao (High Speed - HS), và tín hiệu được truyền trong khi chế độ thay đổi.

Trong phần mô tả MIPI D-PHY, phần LP và phần HS được chia chính xác, và trong MIPI D-PHY, các tín hiệu sẽ được trộn trong MIPI D-PHY được

tách thành tín hiệu LP và tín hiệu HS, tương ứng, chẳng hạn như được thấy trong FIG. 2.

Tuy nhiên, có một vấn đề là, khi tốc độ truyền của MIPI tăng lên, các đồng hồ và độ trễ truyền của từng đường tín hiệu dữ liệu không phải là hằng số đối với từng tín hiệu phụ thuộc vào phương tiện chẳng hạn như độ dài của đường truyền tín hiệu, sự phù hợp của trở kháng, và v.v. tại đầu truyền cuối. Do đó, có vấn đề về việc nhận dữ liệu không chính xác khi nhận dữ liệu MIPI tại đầu nhận cuối.

Trong phần mô tả MIPI D-PHY, các tín hiệu LP là phần chậm mà không cần bù lệch, do đó điểm bắt đầu và kết thúc của dữ liệu gói được truyền trong phần HS có thể được kiểm tra chính xác theo trạng thái của các tín hiệu LP. Mặt khác, phần HS mà trong đó dữ liệu gói thực tế được truyền là nơi dữ liệu gói tốc độ cao được truyền, và do đó nếu có sự lệch giữa tín hiệu đồng hồ và từng tín hiệu dữ liệu sẽ khiến không thể tiếp nhận được dữ liệu gói bình thường. Do vậy, cần thiết phải chỉnh sự lệch này.

Nói chung, hệ thống tiếp nhận MIPI D-PHY sử dụng phương pháp bù thủ công phần lệch của từng tín hiệu tại đầu truyền hoặc đầu nhận cuối để bù lại phần lệch giữa tín hiệu dữ liệu và tín hiệu đồng hồ.

Để giải quyết vấn đề về phần lệch này trong truyền tốc độ cao, hệ thống MIPI sau khi phần mô tả MIPI D-PHY 1.2 được bổ sung thêm chức năng, mà trong đó dữ liệu mô hình cho mục đích sửa lệch được bao gồm trong mỗi gói MIPI tại đầu truyền sao cho đầu nhận nhận dữ liệu mô hình tương ứng sẽ tự động bù phần lệch trong thời gian thực qua quy trình đánh giá.

Tuy nhiên, đối với hệ thống MIPI không hỗ trợ chức năng sửa lệch của MIPI D-PHY 1.2, phần lệch có thể không được bù hoặc phải bù một cách thủ công, khá bất tiện. Mặt khác, phương pháp điều chỉnh và bù phần lệch tại đầu truyền, và phương pháp điều chỉnh một cách thủ công tín hiệu đồng hồ hoặc phần lệch của tín hiệu dữ liệu từng lần tại đầu nhận cuối cũng có những thiếu sót, bởi vì một bất thường có thể có trong dữ liệu nhận được phải được kiểm tra

bằng quy trình điều chỉnh một bước vào thời điểm phụ thuộc vào số bước lệch được xác định theo mỗi đầu truyền, do đó phải mất một lượng thời gian đáng kể cho tới khi nhận được tín hiệu bình thường.

### **Bản chất kỹ thuật của sáng chế**

#### **Vấn đề kỹ thuật**

Do đó, mục đích của sáng chế là đề xuất phương pháp và thiết bị để tự động bù phần lệch giữa tín hiệu dữ liệu và tín hiệu đồng hồ trong hệ thống tiếp nhận MIPI D-PHY.

#### **Giải pháp kỹ thuật**

Theo một phương án của sáng chế để giải quyết các vấn đề kỹ thuật nêu trên, thiết bị cho bù trễ phần lệch có thể bao gồm bộ phận điều chỉnh phần lệch được cấu hình để nhận tín hiệu dữ liệu tốc độ cao và xuất ra các tín hiệu dữ liệu trễ có các thời gian trễ khác nhau; bộ phận phát hiện mã khởi động được cấu hình để phát hiện mã khởi động từ các tín hiệu dữ liệu trễ này; và bộ phận kiểm soát được cấu hình để xác định thời gian trễ của phần lệch dựa vào chất lượng nhận tín hiệu được xác định dựa trên số lượng các mã khởi động được phát hiện bình thường cho từng thời gian trễ khác nhau.

Thiết bị này có thể còn bao gồm bộ phận phát hiện gói khởi động được cấu hình để nhận tín hiệu LP được tách từ MIPI D-PHY và đếm số lượng các gói nhận được.

Bộ phận phát hiện gói khởi động có thể nhận tín hiệu LP được tách từ MIPI D-PHY, và đếm số lượng các gói nhận được cho mỗi lần đánh giá chất lượng bằng cách phát hiện vị trí bắt đầu của gói này dựa trên trạng thái của tín hiệu LP, và chất lượng nhận tín hiệu có thể thu được bằng cách sử dụng số lượng các mã khởi động được phát hiện bình thường và số lượng các gói nhận được và đếm được cho mỗi lần đánh giá chất lượng.

Bộ phận điều chỉnh phần lệch bao gồm các môđun làm trễ phần lệch được cấu hình để làm trễ tín hiệu đầu vào một quãng  $\Delta t$  và xuất ra tín hiệu đã

được làm trễ, và các môđun làm trễ phần lệch này được nối nối tiếp. Trong số các môđun làm trễ phần lệch, môđun làm trễ phần lệch thứ  $n$  có thể làm trễ tín hiệu dữ liệu tốc độ cao nhận được một quãng  $n\Delta t$  và xuất ra tín hiệu đã được làm trễ này.

Thiết bị này có thể còn bao gồm bộ phận chọn tín hiệu được cấu hình để chọn một trong số các tín hiệu dữ liệu trễ được xuất ra từ bộ phận điều chỉnh phần lệch theo tín hiệu kiểm soát phần lệch và xuất ra tín hiệu được chọn.

Thiết bị này có thể còn bao gồm bộ phận chuyển đổi nối tiếp-thành-song song được cấu hình để chuyển đổi tín hiệu dữ liệu trễ được xuất ra từ bộ phận chọn tín hiệu là dữ liệu nối tiếp thành dữ liệu song song theo đơn vị byte và xuất ra tín hiệu đã được chuyển đổi.

Thiết bị này có thể còn bao gồm các bộ phận chuyển đổi nối tiếp-thành-song song được cấu hình để nhận, như là đầu vào, các tín hiệu dữ liệu trễ được xuất ra là dữ liệu nối tiếp từ bộ phận điều chỉnh phần lệch, tương ứng, và chuyển đổi tín hiệu đưa vào này thành dữ liệu song song theo đơn vị byte và xuất ra tín hiệu đã được chuyển đổi.

Bộ phận phát hiện mã khởi động có thể bao gồm các bộ đếm mã khởi động được cấu hình để được đưa vào tương ứng với dữ liệu song song theo đơn vị byte được xuất ra từ các bộ phận chuyển đổi nối tiếp-thành-song song và phát hiện mã khởi động.

Thiết bị này có thể còn bao gồm bộ phận chọn tín hiệu được cấu hình để chọn một trong số các tín hiệu dữ liệu được xuất ra từ các bộ phận chuyển đổi nối tiếp-thành-song song theo tín hiệu kiểm soát phần lệch và xuất ra tín hiệu được chọn.

Bộ phận kiểm soát này có thể thực hiện xác minh mã sửa lỗi (Error Correction Code - ECC) hoặc kiểm tra dự phòng chu kỳ (Cyclic Redundancy Check - CRC) cho dữ liệu gói thu được với thời gian trễ của phần lệch đã được xác định.

Để đạt được các mục đích kỹ thuật nêu trên, phương pháp bù trễ phần

lệch theo một phương án của sáng chế được đề xuất, mà có thể bao gồm các bước: nhận tín hiệu dữ liệu tốc độ cao và xuất ra các tín hiệu dữ liệu trễ có các thời gian trễ khác nhau; phát hiện mã khởi động từ các tín hiệu dữ liệu trễ; và xác định thời gian trễ của phần lệch dựa vào chất lượng nhận tín hiệu được xác định dựa trên số lượng các mã khởi động được phát hiện bình thường cho từng thời gian trễ khác nhau.

Phương pháp này có thể còn bao gồm bước nhận tín hiệu LP được tách từ MIPI D-HY và đếm số lượng các gói nhận được.

Bước phát hiện mã khởi động từ các tín hiệu dữ liệu trễ có thể bao gồm các bước: thực hiện (a) chọn tín hiệu trong số các tín hiệu dữ liệu trễ và xuất ra tín hiệu được chọn, trong đó tín hiệu được chọn là tín hiệu dữ liệu tốc độ cao được làm trễ  $N\Delta t$  theo tín hiệu kiểm soát phần lệch; (b) chuyển đổi các tín hiệu dữ liệu nối tiếp đã được xuất ra và được làm trễ  $N\Delta t$  thành dữ liệu song song, và (c) nhận dữ liệu song song và phát hiện mã khởi động, mà trong đó các bước (a), (b), và (c) được lặp lại liên tục cho số lần đánh giá xác định  $N$  từ 0 đến  $n$  ( $n$  là số tự nhiên).

Bước phát hiện mã khởi động từ các tín hiệu dữ liệu trễ có thể bao gồm việc lặp lại các bước thực hiện sau cho một khoảng thời gian được xác định trước: nhận các tín hiệu dữ liệu trễ và chuyển đổi các tín hiệu dữ liệu nối tiếp thành các tín hiệu dữ liệu song song; phát hiện mã khởi động từ tín hiệu dữ liệu song song đã được chuyển đổi; và làm tăng số lượng phát hiện các mã khởi động cho thời gian trễ tương ứng với tín hiệu dữ liệu song song mà từ đó mã khởi động được phát hiện.

Phương pháp này có thể còn bao gồm bước thực hiện xác minh ECC hoặc CRC cho dữ liệu gói thu được với thời gian trễ của phần lệch đã được xác định.

Hiệu quả

Theo sáng chế, phần lệch giữa tín hiệu dữ liệu và tín hiệu đồng hồ trong hệ thống tiếp nhận MIPI D-PHY có thể được bù một cách tự động.

### **Mô tả vắn tắt các hình vẽ**

FIG. 1 là sơ đồ giải thích các chế độ tín hiệu trong MIPI D-PHY.

FIG. 2 là sơ đồ minh họa một khối Analog-PHY của MIPI D-PHY.

FIG. 3 là sơ đồ giải thích định dạng gói MIPI.

FIG. 4 là sơ đồ khối cho thấy cấu hình của một thiết bị bù lệch tự động theo một phương án của sáng chế.

FIG. 5 là sơ đồ khối giải thích thiết bị bù lệch tự động để thu được chất lượng nhận tín hiệu lần lượt theo thời gian trễ theo một phương án của sáng chế.

FIG. 6 là lưu đồ giải thích hoạt động của thiết bị bù lệch tự động được minh họa trong FIG. 5.

FIG. 7 là sơ đồ khối giải thích cấu trúc của thiết bị bù lệch tự động để thu được chất lượng nhận tín hiệu tương ứng với từng thời gian trễ theo một phương án khác của sáng chế.

FIG. 8 là lưu đồ giải thích hoạt động của thiết bị bù lệch tự động được minh họa trong FIG. 7.

### **Mô tả chi tiết sáng chế**

Sau đây, các phương án của sáng chế sẽ được mô tả chi tiết với việc tham khảo các hình vẽ đi kèm sao cho người có trình độ trung bình trong lĩnh vực này có thể dễ dàng thực hiện được sáng chế.

FIG. 3 là sơ đồ giải thích định dạng gói MIPI.

Tham khảo FIG. 3, tín hiệu MIPI có trạng thái công suất thấp (Low Power State - LPS) và phần HS giữa LPS nơi dữ liệu gói thực tế được truyền. Gói MIPI có thể được chia thành hai dạng: một là dạng gồm tiêu đề gói 32-bit, dữ liệu gói, chân gói 16-bit; và dạng thứ hai là dạng gồm gói ngắn 32-bit. Trong cả hai dạng, Khởi động truyền (Start of Transmission - SoT) có giá trị dữ liệu mã khởi động trong phần HS luôn được đặt ở vị trí bắt đầu của gói và được truyền với cùng giá trị dữ liệu. Do đó, giá trị dữ liệu mã khởi động đã biết tại



cùng vị trí là có thể đoán được.

Ngoài ra, số lượng các gói được truyền có thể được đếm một cách chính xác dựa trên trạng thái của phần LP. Như được minh họa trong FIG. 1, tín hiệu MIPI được truyền là ở dạng tín hiệu LP được kết hợp với tín hiệu HS. Như được minh họa trong FIG. 2, trong Analog-PHY của MIPI D-PHY, các tín hiệu MIPI Dp và Dn được nhận và được tách thành các tín hiệu dữ liệu LP (LP\_DATAp và LP\_DATAn) và tín hiệu dữ liệu HS (HS\_DATA).

Tín hiệu HS\_DATA có phương pháp truyền dữ liệu tốc độ kép truyền đồng thời hai dữ liệu tại một đồng hồ của đồng hồ MIPI, mà trong đó đồng hồ MIPI hoạt động ở tần số vài trăm MHz hoặc cao hơn.

Tín hiệu dữ liệu LP là tín hiệu hoạt động ở tần số vài MHz hoặc thấp hơn, và ở dạng sóng tín hiệu ở FIG. 1, các trạng thái của tín hiệu LP được biểu thị ngắn gọn như ba trạng thái mà trong đó LP-11, LP-01, và LP-00 lặp lại.

LP-11 là phần LP, nghĩa là, LP-11 là phần nơi dữ liệu HS không được truyền, và các tín hiệu LP\_DATAp và LP\_DATAn tương ứng với '1' (mức cao). Đây cũng được gọi là trạng thái DỪNG. LP-01 là trạng thái mà trong đó một nội dung được nhập vào phần HS từ phần LP được thông báo, và LP\_DATAp là '0' (mức thấp), và LP\_DATAn là '1' (mức cao).

LP-00 là trạng thái mà trong đó phần truyền dữ liệu HS được thông báo, và các tín hiệu LP\_DATAp và LP\_DATAn tương ứng với '0' (mức thấp). Trong phần này, trạng thái thay đổi thành LP-11 (nghĩa là, trạng thái DỪNG) sau khi một gói dữ liệu được truyền, sao cho có thể xác định được chính xác bao nhiêu gói dữ liệu đã được nhận trong một thời điểm xác định.

Thiết bị bù lệch tự động theo sáng chế có thể tự động bù lại phần lệch bằng cách sử dụng số lượng các gói truyền mà có thể được đếm chính xác dựa trên SoT (mã khởi động) và trạng thái của phần LP được đặt tại vị trí bắt đầu của gói trong tín hiệu MIPI, như được mô tả ở trên.

Sau đây, thiết bị bù lệch tự động theo sáng chế sẽ được mô tả chi tiết hơn.

FIG. 4 là sơ đồ khối cho thấy cấu hình của một thiết bị bù lệch tự động theo một phương án của sáng chế.

Tham khảo FIG. 4, thiết bị bù lệch tự động có thể bao gồm bộ phận điều chỉnh phân lệch 110, bộ phận chuyển đổi nối tiếp-thành-song song 120, bộ phận đếm mã khởi động 130, bộ phận kiểm soát 140, bộ phận nhận tín hiệu tốc độ thấp 150, bộ phận phát hiện gói khởi động 160 và bộ phận đếm gói 170.

Bộ phận điều chỉnh phân lệch 110 có thể xuất ra tín hiệu dữ liệu tốc độ cao HS\_DATA được tách từ tín hiệu MIPI với các thời gian trễ khác nhau cho từng bước trễ. Theo đó, bộ phận điều chỉnh phân lệch 110 có thể bao gồm các môđun làm trễ phân lệch (không được thể hiện ở đây) để làm trễ tín hiệu đầu vào một quãng thời gian  $\Delta t$  xác định và xuất ra tín hiệu trễ. Các môđun làm trễ phân lệch có thể được nối nối tiếp nhau. Tín hiệu dữ liệu tốc độ cao HS\_DATA lần lượt đi qua các môđun làm trễ phân lệch và được xuất ra bằng cách làm tăng thời gian trễ một quãng thời gian  $\Delta t$  mỗi lần qua môđun làm trễ phân lệch.

Ví dụ, khi bộ phận điều chỉnh phân lệch 110 bao gồm  $n$  môđun làm trễ phân lệch được nối nối tiếp nhau, bộ phận điều chỉnh phân lệch 110 nhận tín hiệu dữ liệu tốc độ cao HS\_DATA, và làm trễ tín hiệu này sao cho  $(n+1)$  tín hiệu dữ liệu trễ có các thời gian trễ khác nhau được xuất ra với thời gian trễ '0', ' $\Delta t$ ', ' $2\Delta t$ ', ... , ' $(n-1)\Delta t$ ', và ' $n\Delta t$ ' cho từng bước trễ  $N$  ( $N = 0, 1, 2, n-1, n$ ), tương ứng.

Bộ phận chuyển đổi nối tiếp-thành-song song 120 nhận tín hiệu dữ liệu trễ được nhập vào dưới dạng dữ liệu nối tiếp, chuyển đổi tín hiệu dữ liệu trễ này thành dữ liệu song song theo đơn vị byte, và xuất ra dữ liệu đã được chuyển đổi. Vì tín hiệu MIPI được truyền là dạng tín hiệu 1-bit nối tiếp, cần xử lý các dữ liệu này theo các phần của byte (nghĩa là, 8 bit). Do đó, bộ phận chuyển đổi nối tiếp-thành-song song 120 theo sáng chế lần lượt nhận tín hiệu dữ liệu tốc độ cao HS\_DATA 1-bit, và chuyển đổi chúng thành dữ liệu song song 1-byte.

Bộ phận đếm mã khởi động 130 có thể phát hiện mã khởi động từ tín hiệu dữ liệu trễ được xuất ra từ bộ phận chuyển đổi nối tiếp-thành-song song

120. Bộ phận đếm mã khởi động 130 có thể đếm số lượng các mã khởi động được phát hiện cho từng thời gian trễ '0', ' $\Delta t$ ', ' $2\Delta t$ ', ..., ' $(n-1)\Delta t$ ', ' $n\Delta t$ '.

Ví dụ, khi mã khởi động tương ứng với số hexa thập phân 'B8' được phát hiện một cách bình thường từ phần tiêu đề của gói bao gồm dữ liệu song song đơn vị 1-byte, bộ phận đếm mã khởi động 130 tăng số lượng phát hiện mã khởi động, đối với thời gian trễ của tín hiệu dữ liệu trễ nơi mã khởi động được phát hiện một cách bình thường (hoặc đối với bước trễ tương ứng với thời gian trễ đó). Tất nhiên, khi giá trị của mã khởi động được xác định khác với 'B8' trong hệ thống, giá trị của mã khởi động được xác định bắt đầu có khác biệt có thể được phát hiện. Khi mã khởi động này không được phát hiện hoặc khi mã khởi động này được phát hiện trong phần khác với vị trí bắt đầu của gói, phát hiện mã khởi động được coi là không thành công và số lượng phát hiện mã khởi động như vậy không được tính.

Bộ phận nhận tín hiệu tốc độ thấp 150 nhận các tín hiệu dữ liệu tốc độ thấp (LP\_DATAp và LP\_DATAn) được tách từ tín hiệu MIPI và chuyển chúng sang bộ phận phát hiện gói khởi động 160.

Bộ phận phát hiện gói khởi động 160 có thể phân tích một trạng thái cụ thể trong số ba trạng thái của các tín hiệu dữ liệu tốc độ thấp (LP\_DATAp và LP\_DATAn) mà lặp lại LP-11, LP-01, và LP-00, và truyền trạng thái được phân tích này đến bộ phận đếm gói 170.

Bộ phận đếm gói 170 có thể đếm số lượng các gói nhận được và truyền chúng đến bộ phận kiểm soát 140 mỗi khi trạng thái cụ thể này trong số ba trạng thái LP-11, LP-01, và LP-00 được truyền từ bộ phận phát hiện gói khởi động 160.

Ví dụ, mỗi lần trạng thái LP-01 được phát hiện trong tín hiệu dữ liệu tốc độ thấp, bộ phận phát hiện gói khởi động 160 có thể truyền trạng thái LP-01 đến bộ phận đếm gói 170 để bộ phận đếm gói 170 đếm số lượng các gói nhận được. Tất nhiên, có thể có phương án khác, mà trong đó số lượng các gói nhận được được đếm mỗi lần trạng thái LP-11 hoặc LP-00 được phát hiện.

Bộ phận kiểm soát 140 có thể đánh giá chất lượng nhận tín hiệu dựa trên tỷ lệ nhận được mã khởi động (S/P) nhận được bằng cách chia số lượng phát hiện mã khởi động (S) cho số lượng các gói nhận được (P) cho từng bước trễ. Ngoài ra, bộ phận kiểm soát 140 có thể xác định được thời gian trễ của phần lệch dựa trên thời gian trễ tương ứng với bước trễ có tỷ lệ nhận cao nhất (nghĩa là, chất lượng nhận tín hiệu tốt nhất).

Theo cách khác, bộ phận kiểm soát 140 có thể so sánh số lượng phát hiện các mã khởi động cho từng bước trễ, và xác định thời gian trễ của phần lệch dựa trên thời gian trễ tương ứng với bước trễ mà trong đó số lượng lớn nhất các mã khởi động được phát hiện. Tất nhiên, trong trường hợp này, số lượng đếm được phát hiện các mã khởi động được so sánh trong khi số lượng các gói nhận được là bằng nhau cho từng bước trễ.

Theo một phương án của sáng chế, bằng cách đánh giá việc có hay không có lỗi trong các gói nhận được sử dụng mã sửa lỗi (ECC) hoặc kiểm tra dự phòng chu kỳ (CRC), và v.v. bằng cách áp dụng thời gian trễ của phần lệch được xác định sử dụng số lượng phát hiện các mã khởi động, có thể xác định lại thời gian trễ của phần lệch mà đã được xác định trước đó dựa trên số lượng phát hiện các mã khởi động.

Bộ phận kiểm soát 140 có thể tự động thực hiện bù lệch bằng cách đặt bộ phận điều chỉnh phần lệch 110 với thời gian trễ của phần lệch được xác định cuối cùng.

Hai phương pháp có thể được xem xét để thu được chất lượng nhận tín hiệu cho từng bước trễ trong thiết bị bù lệch tự động.

Phương pháp thứ nhất là lần lượt nhận được chất lượng nhận tín hiệu cho từng bước trễ, và phương pháp thứ hai là đồng thời nhận được chất lượng nhận tín hiệu song song cho từng bước trễ.

FIG. 5 là sơ đồ khối giải thích thiết bị bù lệch tự động để thu được chất lượng nhận tín hiệu lần lượt theo thời gian trễ theo một phương án của sáng chế.

Tham khảo FIG. 5, thiết bị bù lệch tự động có thể còn bao gồm bộ phận

chọn tín hiệu 115, ngoài các thành phần đã được minh họa trong FIG. 4.

Bộ phận điều chỉnh phần lệch 110 có thể bao gồm các môđun làm trễ phần lệch 111\_1, 111\_2, ..., 111\_n-1, và 111\_n. Các môđun làm trễ phần lệch 111\_1, 111\_2, ..., 111\_n-1, và 111\_n có thể được nối nối tiếp nhau.

Ngoài việc xuất ra tín hiệu dữ liệu tốc độ cao HS\_DATA ngay lập tức mà không có thời gian trễ, bộ phận điều chỉnh phần lệch 110 còn xuất ra tín hiệu dữ liệu trễ, là tín hiệu dữ liệu tốc độ cao HS\_DATA đã được làm trễ khi nó lần lượt đi qua các môđun làm trễ phần lệch 111\_1, 111\_2, ..., 111\_n-1 và 111\_n. Trong ví dụ này, tín hiệu dữ liệu trễ còn bao gồm tín hiệu dữ liệu tốc độ cao HS\_DATA, là tín hiệu mà ngay lập tức được xuất ra mà không có thời gian trễ '0' (nghĩa là, không có thời gian trễ).

Bộ phận chọn tín hiệu 115 chọn một trong số các tín hiệu dữ liệu trễ được xuất ra từ bộ phận điều chỉnh phần lệch 110. Cụ thể hơn, bộ phận chọn tín hiệu 115 chọn tín hiệu dữ liệu trễ của bước trễ tương ứng với tín hiệu kiểm soát phần lệch được xuất ra từ bộ phận kiểm soát 140 và xuất ra tín hiệu được chọn. Ví dụ, khi tín hiệu kiểm soát phần lệch tương ứng với bước trễ '0' được nhập vào, bộ phận chọn tín hiệu 115 chọn tín hiệu dữ liệu tốc độ cao HS\_DATA và xuất ra tín hiệu được chọn. Khi tín hiệu kiểm soát phần lệch tương ứng với bước trễ 'n' được nhập vào, bộ phận chọn tín hiệu 115 có thể chọn tín hiệu mà được xuất ra từ môđun làm trễ phần lệch 111\_n với thời gian trễ  $n\Delta t$  được so sánh với tín hiệu dữ liệu tốc độ cao HS\_DATA, và xuất ra tín hiệu được chọn.

Sau đây, hoạt động của thiết bị bù lệch tự động được minh họa trong FIG. 5 sẽ được mô tả chi tiết với việc tham khảo FIG. 6.

FIG. 6 là lưu đồ giải thích hoạt động của thiết bị bù lệch tự động được minh họa trong FIG. 5.

Trước tiên, bộ phận kiểm soát 140 đặt thiết bị tự động bù phần lệch vào trạng thái ban đầu, ở S605. Số lượng các gói nhận được (P), số lượng phát hiện các mã khởi động (S), và giá trị đặt bước trễ (D) có thể được đặt ở '0', tương ứng. Trong khi đó, thiết bị bù lệch tự động có thể có thời gian đánh giá chất

lượng nhận cho từng bước trễ được đặt trước. Theo một phương án khác, số lượng các gói đánh giá chất lượng nhận có thể được đặt thay cho thời gian đánh giá chất lượng nhận.

Khi thiết bị bù lệch tự động nhận tín hiệu MIPI tại bước S610, bộ phận đếm gói 170 đếm số lượng các gói nhận được dựa trên trạng thái của tín hiệu LP được tách từ tín hiệu MIPI, tại bước S615. Khi tín hiệu LP trạng thái là 'LP-01' tại bước S615, số lượng các gói nhận được (P) có thể được tăng lên bằng '1'.

Trong khi đó, khi bộ phận điều chỉnh phân lệch 110 nhận tín hiệu dữ liệu tốc độ cao HS\_DATA được tách từ tín hiệu MIPI và xuất ra các tín hiệu dữ liệu trễ có các thời gian trễ khác nhau ('0', ' $\Delta t$ ', ' $2\Delta t$ ', ..., ' $(n-1)\Delta T$ ', ' $n\Delta t$ '), bộ phận chọn tín hiệu 115 chọn tín hiệu dữ liệu trễ có thời gian trễ tương ứng với giá trị đặt bước trễ được đặt tại thời điểm hiện tại D, và xuất ra tín hiệu được chọn, tại bước S617. Vì giá trị đặt bước trễ D ban đầu được đặt bằng '0', tín hiệu dữ liệu tốc độ cao HS\_DATA được chọn và được xuất ra, và mỗi lần giá trị đặt bước trễ D tăng một, tín hiệu dữ liệu trễ tương ứng được chọn và được xuất ra.

Tiếp theo, bộ phận chuyển đổi nối tiếp-thành-song song 120 chuyển đổi tín hiệu dữ liệu trễ được xuất ra từ bộ phận chọn tín hiệu 115 thành dữ liệu song song, tại bước S620.

Sau đó, bộ phận đếm mã khởi động 130 phát hiện mã khởi động từ tín hiệu dữ liệu trễ được xuất ra từ bộ phận chọn tín hiệu 115, tại bước S625.

Khi mã khởi động được phát hiện một cách bình thường tại bước S625-Y, bộ phận đếm mã khởi động 130 số đếm tăng mã khởi động S lên '1' tại bước S630.

Tiếp theo, khi trạng thái của Tín hiệu LP trở thành 'LP-11' tại bước S635, bộ phận kiểm soát 140 xác định liệu thời gian đánh giá cho từng bước trễ đã trôi qua chưa tại bước S640. Khi thời gian đánh giá tương ứng cho bước trễ chưa trôi qua tại bước S640-N, các hoạt động tại các bước từ S610 đến S635 được lặp lại. Ví dụ, khi thời gian đánh giá được đặt là 10 $\mu$  giây, số lượng phát hiện các mã khởi động và số lượng các gói nhận được được đếm trong 10 $\mu$  giây cho

bước trễ tương ứng. Thời gian đánh giá cho từng bước trễ nên được đặt thành một khoảng thời gian mà trong đó ít nhất có thể nhận được một gói. Nếu thời gian đánh giá cho mỗi bước trễ được đặt dài hơn, mã khởi động được phát hiện đối với các gói nhận được sẽ nhiều hơn và do đó, độ tin cậy trở nên cao hơn, nhưng thời gian đánh giá lại lâu hơn. Nếu thời gian đánh giá cho mỗi bước trễ được đặt ngắn hơn, có vấn đề là độ tin cậy trở nên thấp hơn trong khi tổng thời gian cần cho việc đánh giá trở nên ngắn hơn. Do đó, thời gian đánh giá cho mỗi bước trễ có thể được thiết lập một cách hợp lý khi cần. Trong khi đó, có thể có phương án mà trong đó số lượng phát hiện các mã khởi động được đếm cho một bước trễ tương ứng cho đến khi nhận được số lượng đã được định trước các gói. Ví dụ, khi số lượng các gói đánh giá được đặt là 10, các hoạt động tại các bước từ S610 đến S635 có thể được lặp lại cho đến khi số lượng các gói nhận được trở lại 10 cho bước trễ tương ứng.

Trong khi đó, khi thời gian đánh giá đối với bước trễ tương ứng đã trôi qua ở bước 640-Y, bộ phận kiểm soát 140 có thể tính giá trị đánh giá chất lượng nhận tín hiệu dựa trên tỷ lệ số lượng phát hiện các mã khởi động so với số lượng các gói nhận được cho bước trễ tương ứng, tại bước S645.

Tiếp theo, khi việc đánh giá chất lượng cho toàn bộ các bước trễ không được hoàn thành tại bước S650-N, bộ phận kiểm soát 140 tăng giá trị đặt bước trễ D lên '1', và thay đổi số lượng phát hiện các mã khởi động (S) và số lượng các gói nhận được (P) trở lại '0', tại bước S655.

Khi việc đánh giá chất lượng cho toàn bộ bước trễ được hoàn thành tại bước S650-Y bằng cách nhắc lại các hoạt động tại các bước từ S610 đến S655, bộ phận kiểm soát 140 xác định thời gian trễ của phân lịch thông qua việc đánh giá chất lượng nhận tín hiệu cho từng bước trễ theo tỷ lệ số lượng phát hiện các mã khởi động so với số lượng các gói nhận được, tại bước S660.

Tiếp theo, tại bước S665, có thể xác định lại thời gian trễ của phân lịch đã được xác định trước đó dựa trên số lượng phát hiện các mã khởi động, bằng cách đánh giá lần thứ hai việc có hay không có lỗi trong dữ liệu gói nhận được

dựa trên thời gian trễ của phần lệch được xác định tại bước S660 sử dụng ECC (Mã sửa lỗi) hoặc CRC (Kiểm tra dự phòng chu kỳ) và cứ tiếp tục.

Cuối cùng, bộ phận kiểm soát 140 nhận dữ liệu gói MIPI tại bước S670, bằng cách áp dụng thời gian trễ của phần lệch, mà đã hoàn thành việc đánh giá lỗi bằng ECC và/hoặc CRC và tương tự, cho bộ phận bù lệch 110.

FIG. 7 là sơ đồ khối giải thích cấu trúc của thiết bị bù lệch tự động để thu được chất lượng nhận tín hiệu tương ứng với từng thời gian trễ theo một phương án khác của sáng chế.

Tham khảo FIG. 7, thiết bị bù lệch tự động có thể còn bao gồm bộ phận chọn tín hiệu 115 ngoài các thành phần được minh họa trong FIG. 4.

Bộ phận điều chỉnh phần lệch 110 có thể có cùng cấu hình như cấu hình đã được minh họa trong FIG 5.

Bộ phận chuyển đổi nối tiếp-thành-song song 120 có thể bao gồm các bộ phận chuyển đổi song song-thành-nối tiếp 121\_0, 121\_1, 121\_2, ..., 121\_n-1, và 121\_n được sắp xếp song song.

Các bộ phận chuyển đổi nối tiếp-thành-song song 121\_0, 121\_1, 121\_2, ..., 121\_n-1, và 121\_n được nhập vào cùng với tín hiệu dữ liệu tốc độ cao HS\_DATA và các tín hiệu dữ liệu trễ mà được làm trễ với thời gian trễ được cho tăng  $\Delta t$  khi nó đi qua các môđun làm trễ phần lệch 111\_1, 111\_2, ..., 111\_n-1, 111\_n, và chuyển đổi tín hiệu thành dữ liệu song song nhận được và xuất ra dữ liệu đã được chuyển đổi.

Bộ phận đếm mã khởi động 130 có thể bao gồm các bộ đếm mã khởi động 131\_0, 131\_1, 131\_2, ..., 131\_n-1, 131\_n được sắp xếp song song.

Các bộ đếm mã khởi động 131\_0, 131\_1, 131\_2, ..., 131\_n-1 và 131\_n phát hiện và đếm các mã khởi động từ tín hiệu dữ liệu trễ khi các tín hiệu dữ liệu trễ được chuyển đổi thành dữ liệu song song trong các bộ phận chuyển đổi nối tiếp-thành-song song 121\_0, 121\_1, 121\_2, ..., 121\_n-1 và 121\_n được xuất ra.

Bộ phận chọn tín hiệu 115 nhận tín hiệu kiểm soát phần lệch từ bộ phận



kiểm soát 140, và xuất ra tín hiệu dữ liệu bù lệch, là tín hiệu dữ liệu tốc độ cao được làm trễ theo thời gian trễ của phần lệch.

FIG. 8 là lưu đồ giải thích hoạt động của thiết bị bù lệch tự động được minh họa trong FIG. 7.

Tham khảo FIG. 8, trước tiên, bộ phận kiểm soát 140 đặt thiết bị bù lệch tự động vào trạng thái ban đầu tại bước S805. Số lượng các gói nhận được (P) và số lượng phát hiện các mã khởi động ( $S_N$ ) cho từng bước trễ có thể được đặt ở '0', tương ứng. Trong khi đó, thiết bị bù lệch tự động có thể có thời gian đánh giá chất lượng nhận được đặt trước. Theo một phương án khác, số lượng các gói đánh giá chất lượng nhận có thể được đặt thay cho thời gian đánh giá chất lượng nhận.

Khi thiết bị bù lệch tự động nhận tín hiệu MIPI tại bước S810, bộ phận đếm gói 170 đếm số lượng các gói nhận được dựa trên trạng thái của tín hiệu LP được tách từ tín hiệu MIPI, tại bước S815. Khi tín hiệu LP trạng thái là 'LP-01' tại bước S815, số lượng các gói nhận được (P) có thể được tăng lên '1'.

Trong khi đó, bộ phận điều chỉnh phần lệch 110 nhận tín hiệu dữ liệu tốc độ cao HS\_DATA được tách từ tín hiệu MIPI và xuất ra các tín hiệu dữ liệu trễ có các thời gian trễ khác nhau ('0', ' $\Delta t$ ', ' $2\Delta t$ ', ..., ' $(n-1)\Delta t$ ', ' $n\Delta t$ '), tại bước S817.

Tiếp theo, các bộ phận chuyển đổi nối tiếp-thành-song song 121\_0, 121\_1, 121\_2, ..., 121\_n-1, và 121\_n chuyển đổi các tín hiệu dữ liệu trễ được xuất ra từ bộ phận điều chỉnh phần lệch 110 thành dữ liệu song song, tương ứng, tại bước S820.

Các bộ đếm mã khởi động 131\_0, 131\_1, 131\_2, ..., 131\_n-1 và 131\_n phát hiện mã khởi động cho các tín hiệu dữ liệu trễ được xuất ra từ các bộ phận chuyển đổi nối tiếp-thành-song song 121\_0, 121\_1, 121\_2, ..., 121\_n-1, 121\_n tương ứng cho từng bước trễ, tại bước S825.

Khi mã khởi động được phát hiện một cách bình thường từ tín hiệu dữ liệu trễ tương ứng với bước trễ xác định, bộ đếm mã khởi động 131\_0, 131\_1, 131\_2, ..., 131\_n-1, 131\_n tương ứng với bước trễ tương ứng tăng số đếm mã

khởi động lên '1', tại bước S830.

Tiếp theo, khi trạng thái của tín hiệu LP trở thành 'LP-11' tại bước S835, bộ phận kiểm soát 140 xác định liệu thời gian đánh giá đã trôi qua hay chưa, tại bước S840. Khi thời gian đánh giá chưa trôi qua tại bước S840-N, các hoạt động tại các bước từ S810 đến S835 được lặp lại. Ví dụ, khi thời gian đánh giá được đặt là 10μ giây, các hoạt động tại các bước từ S810 đến S835 được lặp lại 10μ giây, với số lượng phát hiện các mã khởi động được đếm cho từng bước trễ. Trong khi đó, theo một phương án khác, số lượng phát hiện các mã khởi động có thể được đếm cho từng bước trễ cho đến khi nhận được đủ số lượng các gói đã định trước. Ví dụ, khi số lượng các gói đánh giá được đặt là 10, các hoạt động tại các bước từ S810 đến S835 có thể được lặp lại cho đến khi số lượng các gói nhận được đạt được 10.

Trong khi đó, khi thời gian đánh giá đã trôi qua tại 840-Y, bộ phận kiểm soát 140 xác định thời gian trễ của phần lệch thông qua việc đánh giá chất lượng nhận tín hiệu theo số lượng phát hiện các mã khởi động cho từng bước trễ, tại bước S845.

Tiếp theo, tại bước S850, cũng có thể xác định lại thời gian trễ của phần lệch đã được xác định trước đó dựa trên số lượng phát hiện các mã khởi động, bằng cách đánh giá lần thứ hai việc có lỗi hay không trong dữ liệu gói nhận được dựa trên thời gian trễ của phần lệch được xác định tại bước S845 sử dụng ECC (Mã sửa lỗi) hoặc CRC (Kiểm tra dự phòng chu kỳ) và tương tự.

Cuối cùng, bộ phận kiểm soát 140 nhận dữ liệu gói MIPI tại bước S855, bằng cách áp dụng thời gian trễ của phần lệch, mà đã hoàn thành việc đánh giá lỗi bằng ECC và/hoặc CRC và tương tự, cho bộ phận bù lệch 110.

Các phương án của sáng chế bao gồm phương tiện có thể đọc được bằng máy tính có các lệnh chương trình để máy tính thực hiện được các hoạt động. Phương tiện này ghi chương trình để thực hiện phương pháp bù phần lệch tự động được mô tả trên. Các phương tiện này có thể bao gồm các lệnh chương trình, các file dữ liệu, các cấu trúc dữ liệu, và các phương tiện tương tự, riêng

hoặc kết hợp với nhau. Ví dụ về các phương tiện như vậy bao gồm phương tiện từ tính chẳng hạn như đĩa cứng, đĩa mềm và băng từ, phương tiện ghi quang học chẳng hạn như CD và DVD, phương tiện từ-quang, và phần cứng được cấu hình để chứa và thực hiện các lệnh chương trình, chẳng hạn như ROM, RAM, bộ nhớ flash, và các phương tiện tương tự. Hơn nữa, phương tiện như vậy có thể là phương tiện truyền dẫn, chẳng hạn như đường quang hoặc kim loại, ống dẫn sóng, và các phương tiện tương tự, bao gồm vật mang có thể truyền tín hiệu để chỉ định các lệnh chương trình, cấu trúc dữ liệu, và các thứ tương tự. Ví dụ về các lệnh chương trình như vậy bao gồm không chỉ mã ngôn ngữ máy tính chẳng hạn như các mã ngôn ngữ được tạo ra bởi trình biên dịch, mà còn cả mã ngôn ngữ cấp cao mà có thể được thực hiện bởi một máy tính sử dụng người phiên dịch, và các thiết bị tương tự.

Trong khi sáng chế đã được chỉ ra và được mô tả một cách cụ thể bằng việc tham khảo các phương án ví dụ của sáng chế, cần hiểu rằng sáng chế không bị giới hạn ở các phương án được mô tả này, mà bao gồm cả các biến thể và các bố trí tương đương được bao gồm trong phạm vi của các điểm yêu cầu bảo hộ kèm theo.

## YÊU CẦU BẢO HỘ

1. Thiết bị bù trễ phân lịch, bao gồm ít nhất một máy tính được cấu hình để chạy các lệnh chương trình để thực hiện:

bộ phận điều chỉnh phân lịch được cấu hình để nhận tín hiệu dữ liệu tốc độ cao và xuất ra các tín hiệu dữ liệu trễ có các thời gian trễ khác nhau;

bộ phận phát hiện mã khởi động được cấu hình để phát hiện mã khởi động từ các tín hiệu dữ liệu trễ; và

bộ phận kiểm soát được cấu hình để xác định thời gian trễ của phân lịch dựa vào chất lượng nhận tín hiệu được xác định dựa trên số lượng các mã khởi động được phát hiện bình thường cho từng thời gian trễ khác nhau.

2. Thiết bị theo điểm 1, trong đó bộ phận điều chỉnh phân lịch bao gồm:

các môđun làm trễ phân lịch được cấu hình để làm trễ tín hiệu đầu vào một khoảng thời gian  $\Delta t$  và xuất ra tín hiệu trễ,

các môđun làm trễ phân lịch được nối nối tiếp, và

môđun làm trễ phân lịch thứ  $n$  trong số các môđun làm trễ phân lịch làm trễ tín hiệu dữ liệu tốc độ cao nhận được một khoảng thời gian  $n\Delta t$  và xuất ra tín hiệu trễ.

3. Thiết bị theo điểm 2, còn bao gồm bộ phận phát hiện gói khởi động được cấu hình để nhận tín hiệu công suất thấp (Low Power – LP) được tách từ giao diện bộ xử lý công nghiệp di động (Mobile Industry Processor Interface – MIPI) D-PHY và đếm số lượng các gói nhận được.

4. Thiết bị theo điểm 3, trong đó bộ phận phát hiện gói khởi động nhận tín hiệu LP được tách từ MIPI D-PHY, và đếm số lượng các gói nhận được cho mỗi lần đánh giá chất lượng bằng cách phát hiện vị trí bắt đầu của từng gói trong số các gói nhận được cho mỗi lần đánh giá chất lượng dựa trên trạng thái của tín hiệu LP, và

chất lượng nhận tín hiệu thu được bằng cách sử dụng số lượng các mã khởi động được phát hiện bình thường và số lượng các gói nhận được nhận và

được đếm cho mỗi lần đánh giá chất lượng.

5. Thiết bị theo điểm 2, còn bao gồm bộ phận chọn tín hiệu được cấu hình để chọn một trong số các tín hiệu dữ liệu trữ được xuất ra từ bộ phận điều chỉnh phần lệch theo tín hiệu kiểm soát phần lệch và xuất ra tín hiệu dữ liệu trữ được chọn.

6. Thiết bị theo điểm 5, còn bao gồm bộ phận chuyển đổi nối tiếp-thành-song song được cấu hình để chuyển đổi tín hiệu dữ liệu trữ được chọn được xuất ra từ bộ phận chọn tín hiệu là dữ liệu nối tiếp thành dữ liệu song song theo đơn vị byte và xuất ra tín hiệu đã được chuyển đổi,

và

trong đó bộ phận phát hiện mã khởi động phát hiện mã khởi động từ dữ liệu song song theo đơn vị byte được xuất ra từ bộ phận chuyển đổi nối tiếp-thành-song song.

7. Thiết bị theo điểm 2, còn bao gồm các bộ phận chuyển đổi nối tiếp-thành-song song được cấu hình để nhận, như là các tín hiệu đầu vào, các tín hiệu dữ liệu trữ được xuất ra là dữ liệu nối tiếp từ bộ phận điều chỉnh phần lệch, tương ứng, và chuyển đổi tín hiệu đầu vào này thành dữ liệu song song theo đơn vị byte và xuất ra tín hiệu đầu vào đã được chuyển đổi,

và

trong đó bộ phận phát hiện mã khởi động bao gồm các bộ đếm mã khởi động được cấu hình để được đưa vào tương ứng với dữ liệu song song theo đơn vị byte được xuất ra từ các bộ phận chuyển đổi nối tiếp-thành-song song và phát hiện mã khởi động.

8. Thiết bị theo điểm 7, còn bao gồm bộ phận chọn tín hiệu được cấu hình để chọn một trong số các tín hiệu dữ liệu được xuất ra từ các bộ phận chuyển đổi nối tiếp-thành-song song theo tín hiệu kiểm soát phần lệch và xuất ra tín hiệu được chọn.

9. Thiết bị theo điểm 8, trong đó bộ phận kiểm soát tiến hành xác minh mã sửa lỗi (ECC) hoặc kiểm tra dự phòng chu kỳ (CRC) đối với dữ liệu gói thu được

với thời gian trễ của phần lệch đã được xác định.

10. Phương pháp để bù trễ phần lệch, bao gồm:

nhận tín hiệu dữ liệu tốc độ cao và xuất ra các tín hiệu dữ liệu trễ có các thời gian trễ khác nhau;

phát hiện mã khởi động từ các tín hiệu dữ liệu trễ; và

xác định thời gian trễ của phần lệch dựa vào chất lượng nhận tín hiệu được xác định dựa trên số lượng các mã khởi động được phát hiện bình thường cho từng thời gian trễ khác nhau.

11. Phương pháp theo điểm 10, trong đó việc phát hiện mã khởi động từ các tín hiệu dữ liệu trễ bao gồm các bước:

(a) chọn tín hiệu trong số các tín hiệu dữ liệu trễ và xuất ra tín hiệu được chọn như là một tín hiệu dữ liệu nối tiếp, trong đó tín hiệu được chọn là tín hiệu dữ liệu tốc độ cao được làm trễ  $N\Delta t$  theo tín hiệu kiểm soát phần lệch;

(b) chuyển đổi các tín hiệu dữ liệu nối tiếp đã được xuất ra được làm trễ  $N\Delta t$  thành dữ liệu song song, và

(c) nhận dữ liệu song song và phát hiện mã khởi động, trong đó:

các bước (a), (b), và (c) được lặp lại cho số lần đánh giá xác định lần lượt cho  $N$  từ 0 đến  $n$  ( $n$  là số tự nhiên).

12. Phương pháp theo điểm 11, còn bao gồm việc nhận tín hiệu LP được tách từ MIPI Mobile Industry Processor Interface – Giao diện bộ xử lý công nghiệp di động) D-PHY và đếm số lượng các gói nhận được.

13. Phương pháp theo điểm 12, còn bao gồm việc nhận tín hiệu LP được tách từ MIPI D-PHY, và đếm số lượng các gói nhận được cho mỗi lần đánh giá chất lượng bằng cách phát hiện vị trí bắt đầu của từng gói trong số các gói nhận được cho mỗi lần đánh giá chất lượng dựa trên trạng thái của tín hiệu LP; và

nhận chất lượng nhận tín hiệu sử dụng số lượng các mã khởi động được phát hiện bình thường và số lượng các gói nhận nhận được và được đếm cho mỗi lần đánh giá chất lượng.

14. Phương pháp theo điểm 11, trong đó việc phát hiện mã khởi động từ các tín

hiệu dữ liệu trễ bao gồm việc lặp lại các bước thực hiện sau trong khoảng thời gian được xác định trước:

nhận các tín hiệu dữ liệu trễ như là các tín hiệu dữ liệu nối tiếp và chuyển đổi các tín hiệu dữ liệu nối tiếp thành các tín hiệu dữ liệu song song;

phát hiện mã khởi động từ tín hiệu dữ liệu song song đã được chuyển đổi; và

tăng số lượng đếm các phát hiện của mã khởi động cho thời gian trễ tương ứng với tín hiệu dữ liệu song song mà từ đó mã khởi động được phát hiện.

15. Phương pháp theo điểm 14, còn bao gồm thực hiện xác minh ECC (Mã sửa lỗi) hoặc CRC (Kiểm tra dự phòng chu kỳ) đối với dữ liệu gói thu được với thời gian trễ của phần lệch đã được xác định.

16. Thiết bị theo điểm 5, trong đó bộ phận kiểm soát thực hiện xác minh ECC (Error Correction Code – Mã Sửa Lỗi) hoặc CRC (Cyclic Redundancy Check – Kiểm tra dự phòng chu kỳ) cho dữ liệu gói nhận được với thời gian trễ phần lệch đã xác định.

17. Phương pháp theo điểm 11, còn bao gồm bước thực hiện xác minh ECC (Error Correction Code – Mã sửa lỗi) hoặc CRC (Cyclic Redundancy Check - Kiểm tra dự phòng chu kỳ) cho dữ liệu gói nhận được với thời gian trễ phần lệch đã xác định.

18. Vật ghi không tạm thời đọc được bằng máy tính, lưu trữ các lệnh chương trình mà có thể thực thi bằng máy tính để thực hiện phương pháp theo điểm 10.

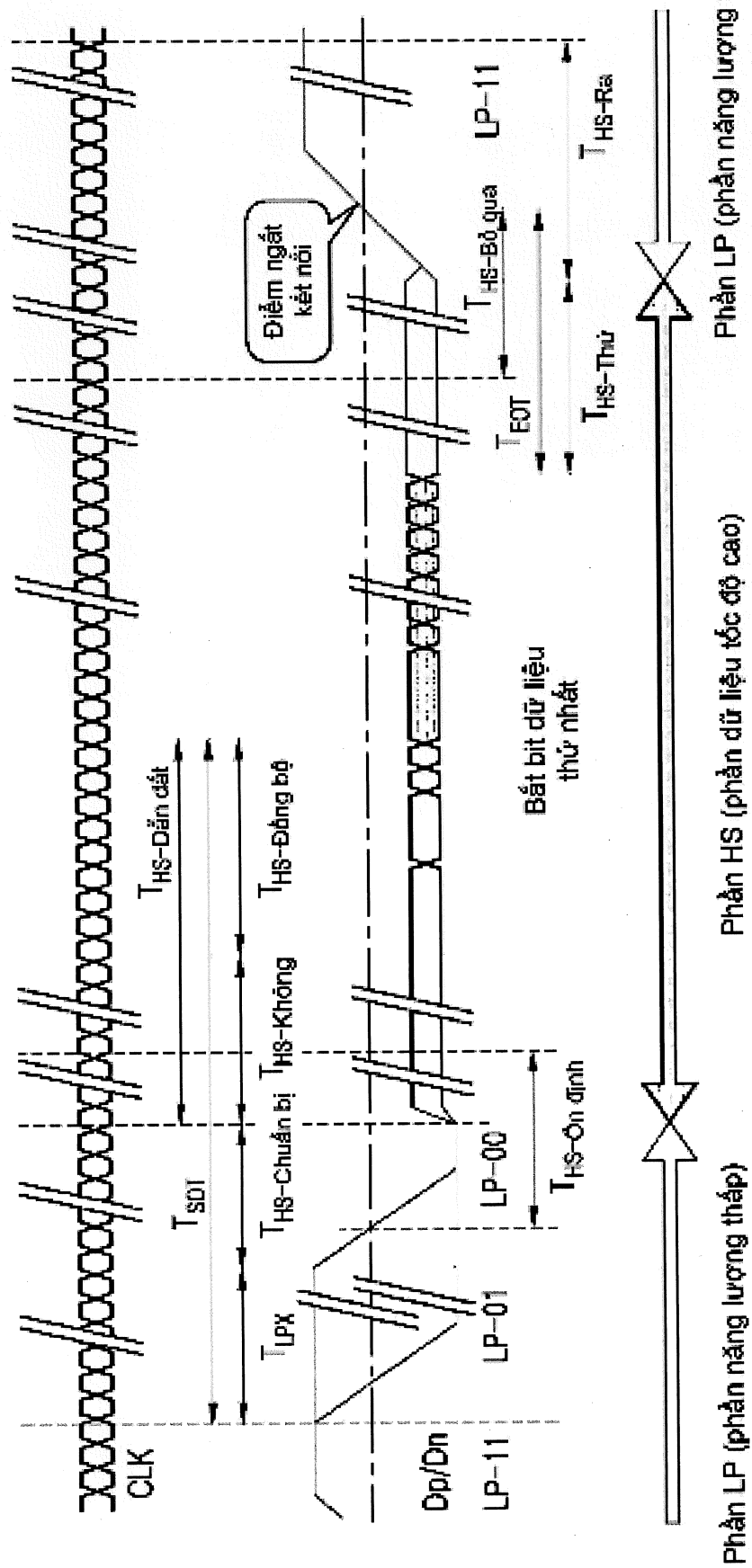


FIG. 1



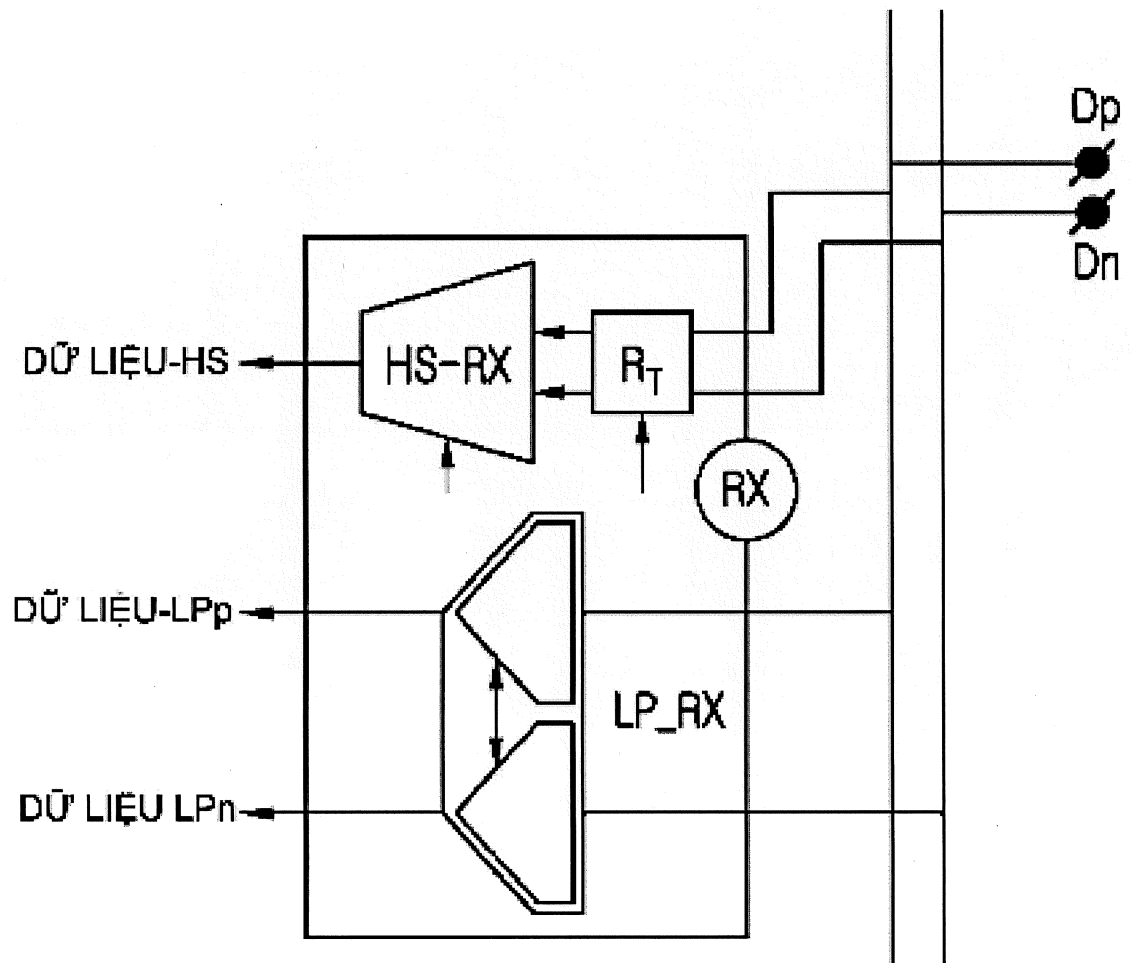


FIG. 2

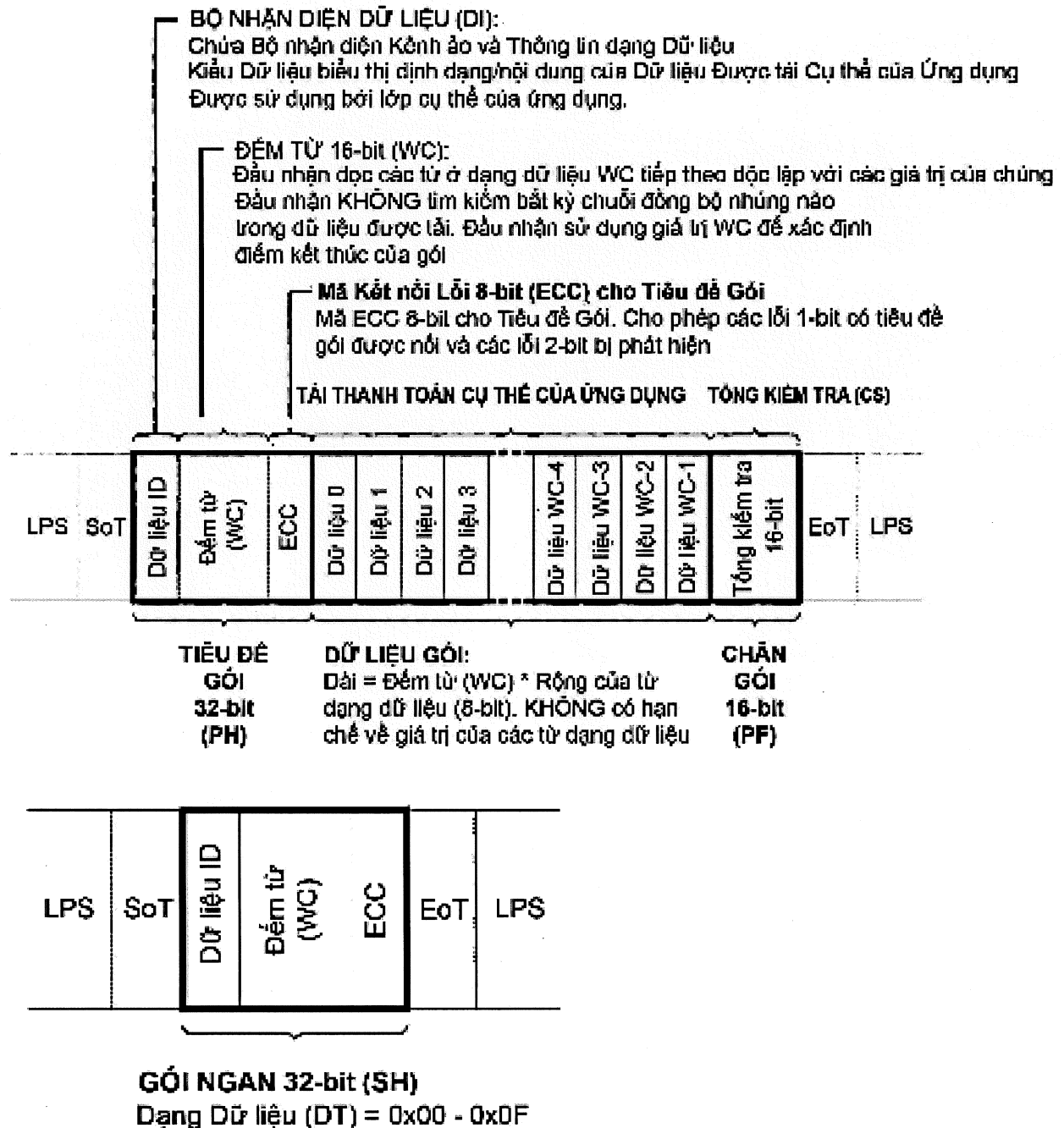


FIG. 3

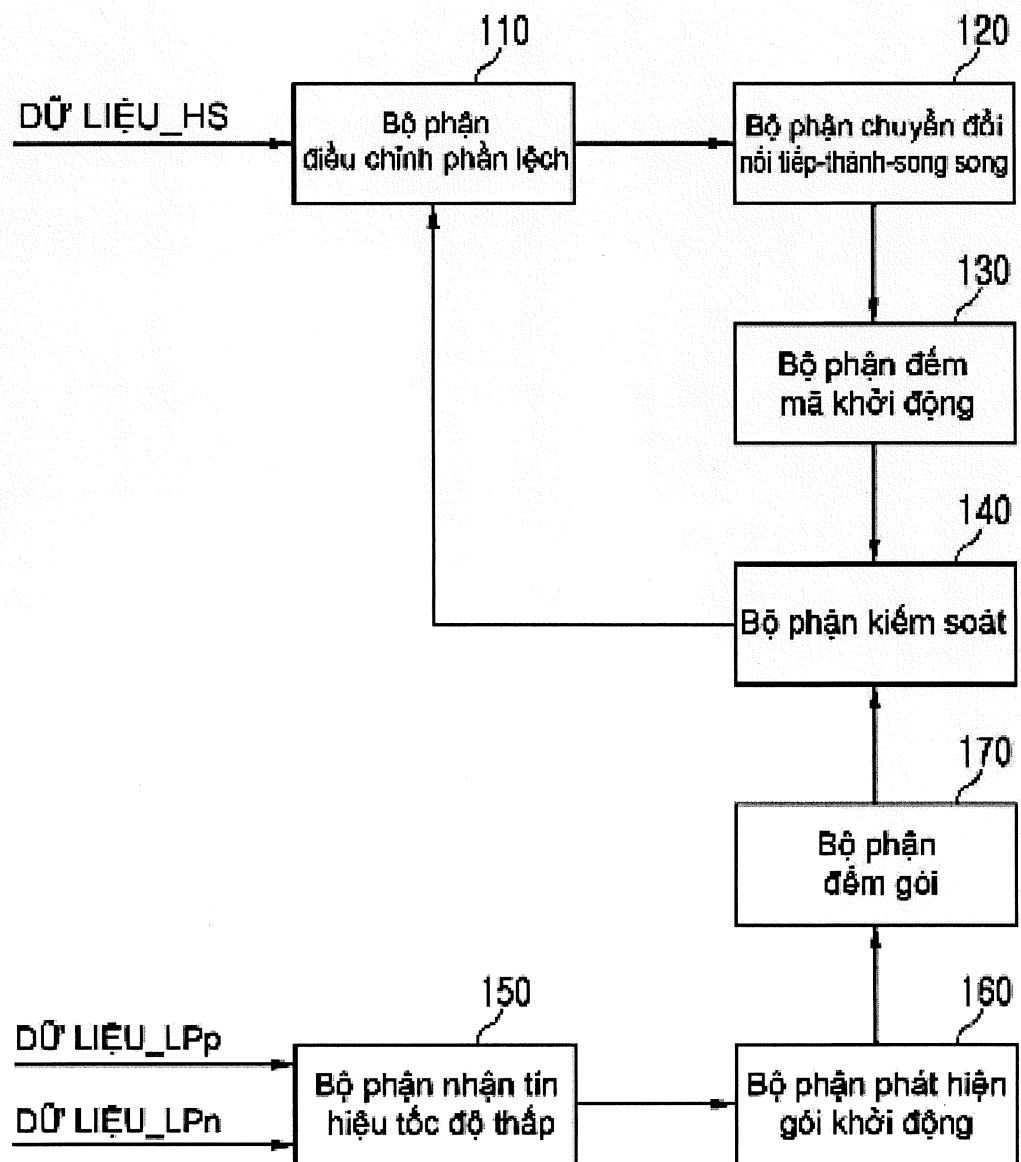


FIG. 4

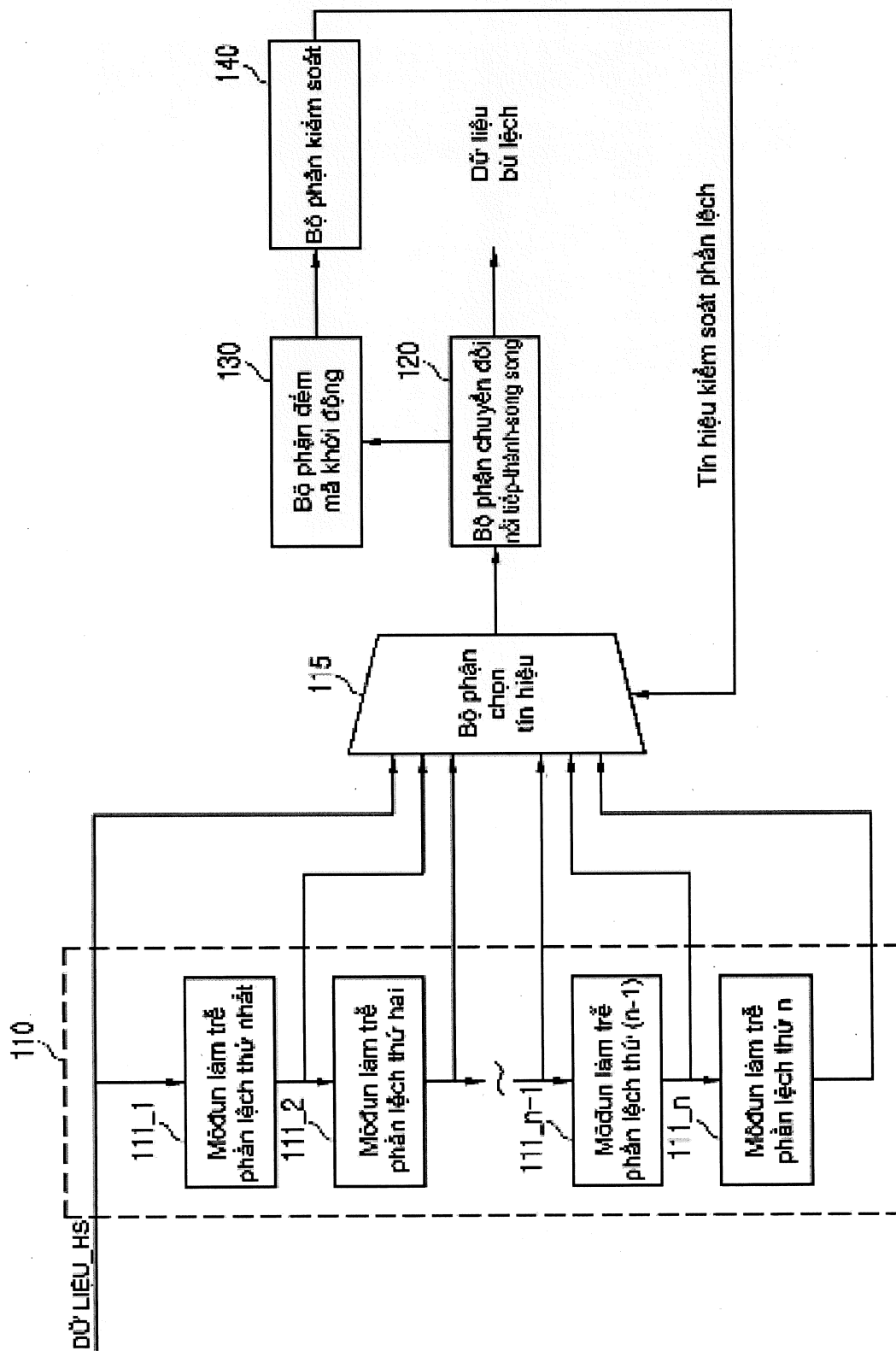


FIG. 5

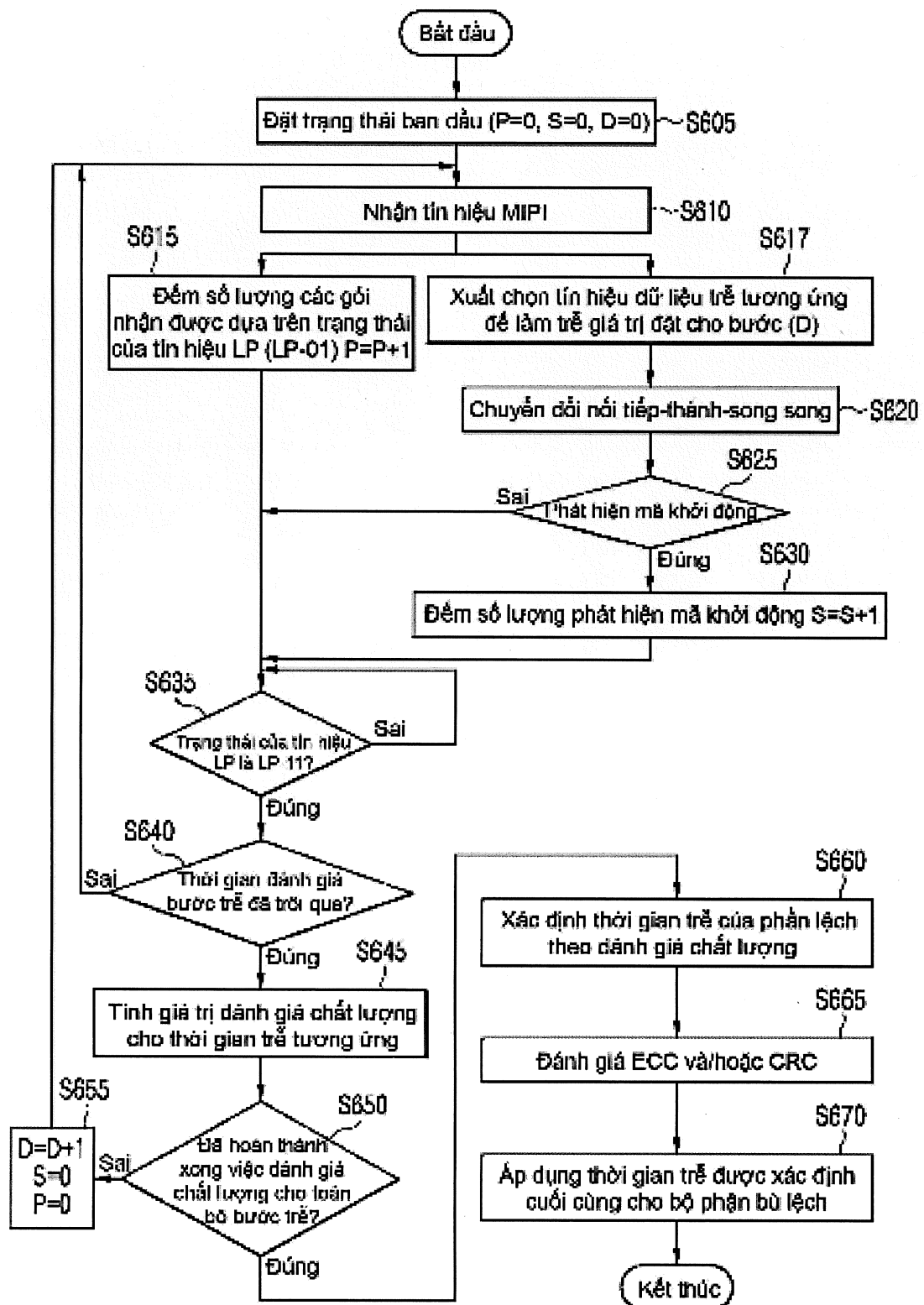


FIG. 6

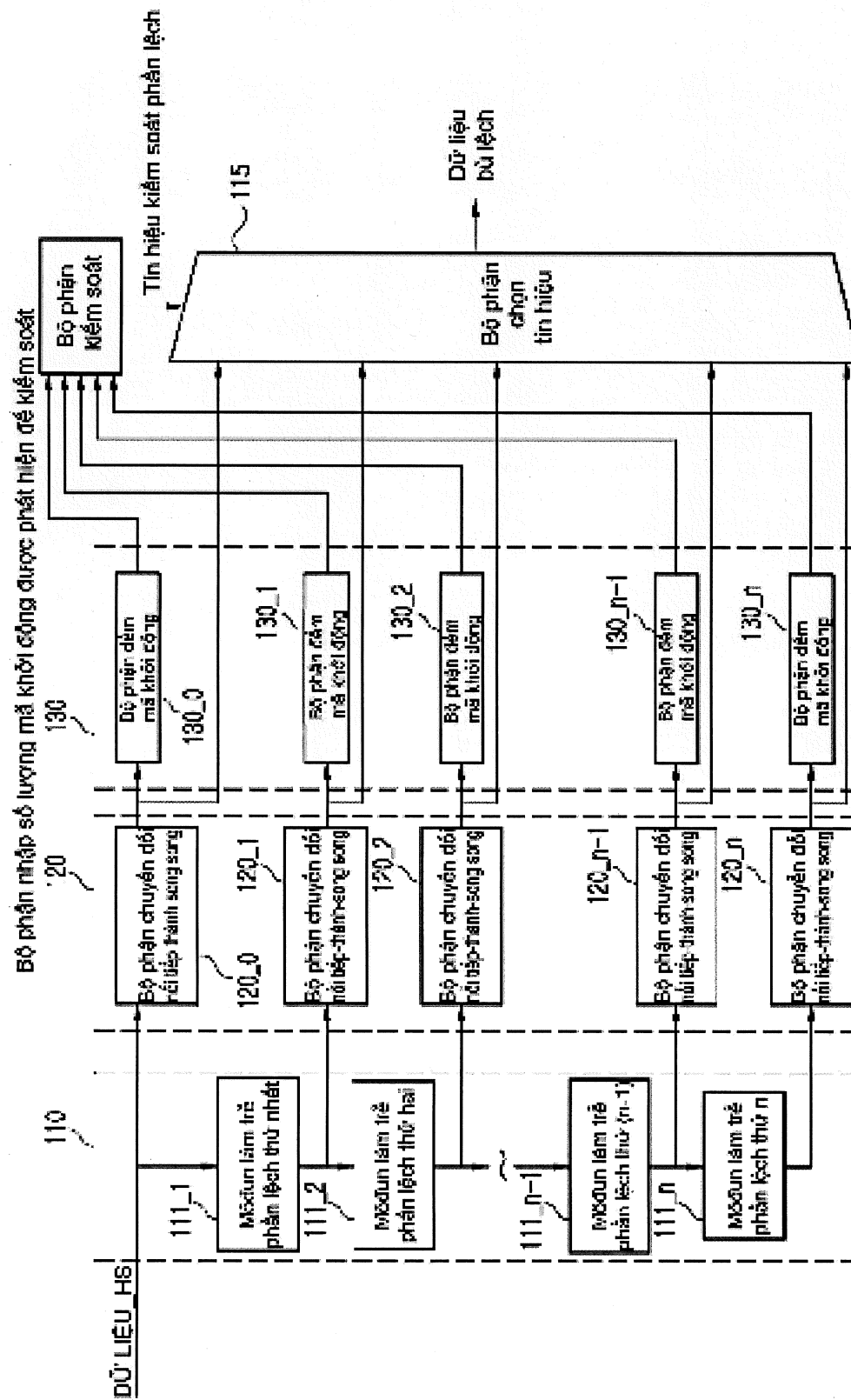


FIG. 7

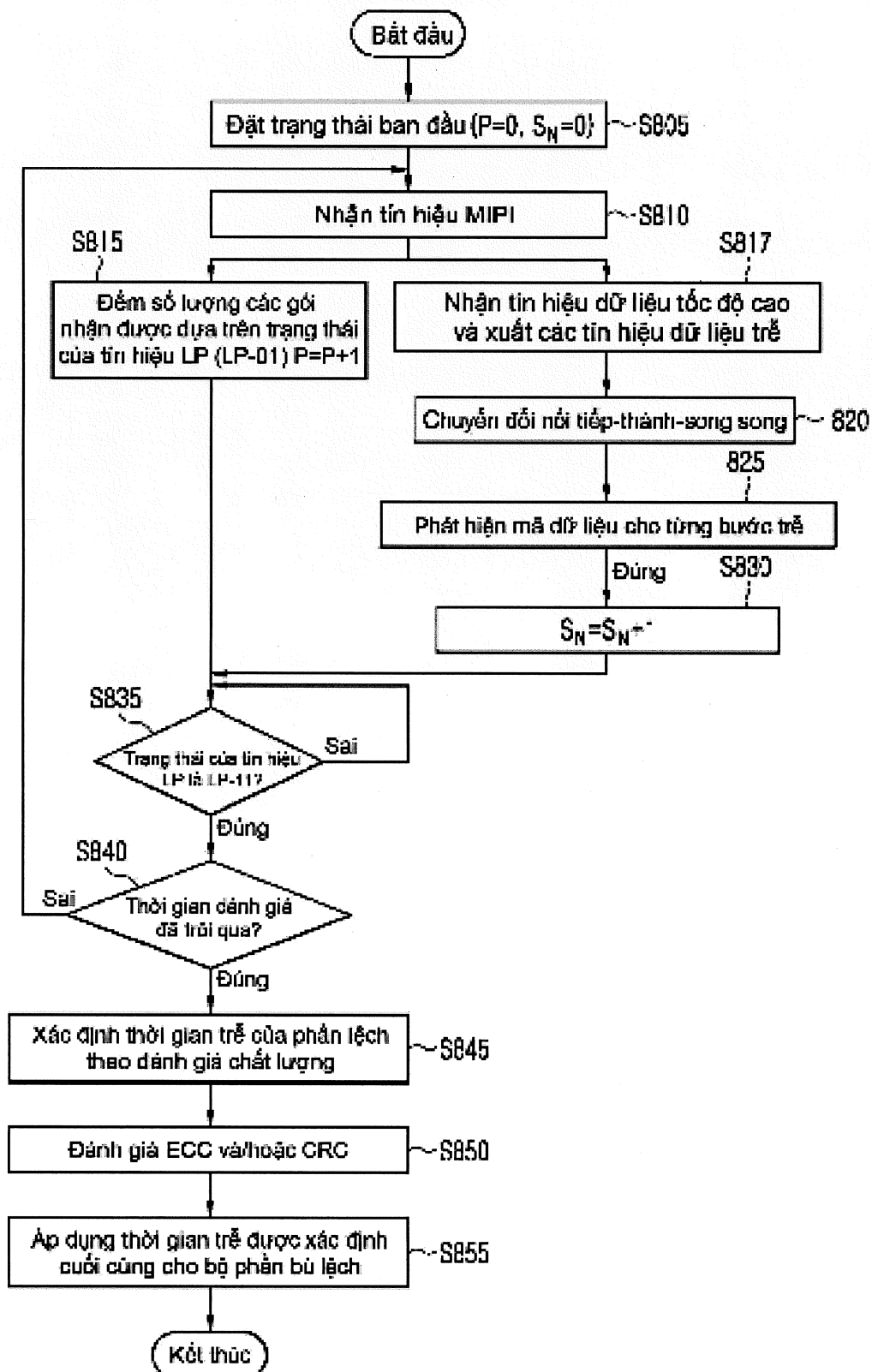


FIG. 8