



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0030436

(51)⁸ H01L 27/32

(13) B

(21) 1-2017-05159

(22) 20/12/2017

(30) 10-2017-0083276 30/06/2017 KR

(45) 25/12/2021 405

(43) 25/01/2019 370A

(73) LG Display Co., Ltd (KR)

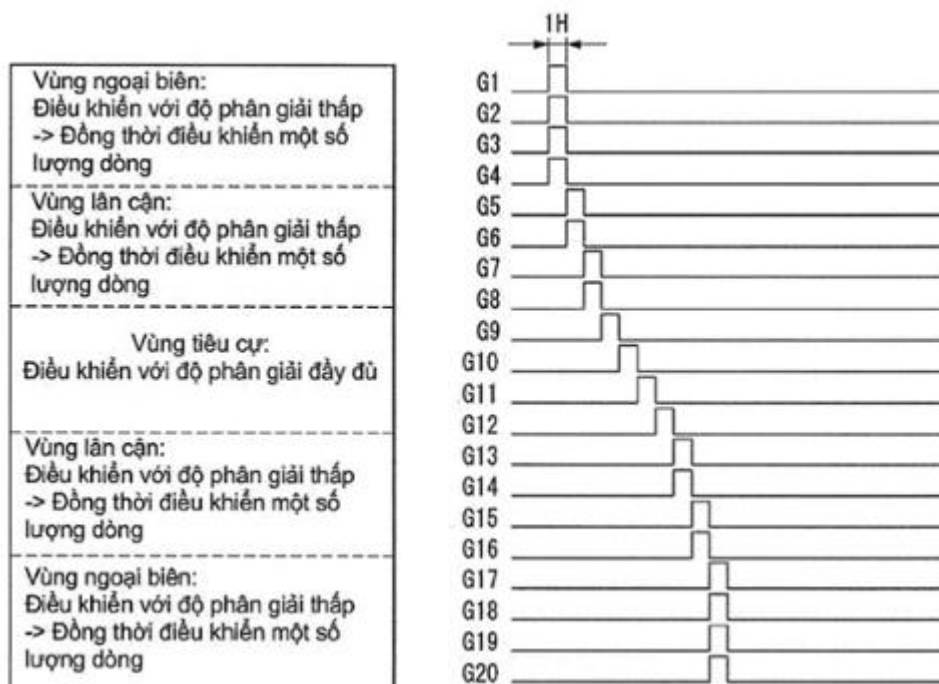
LG Twin Towers, 128, Yeoui-daero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) Ooksang YOO (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BỊ HIỂN THỊ, MẠCH ĐIỀU KHIỂN CÔNG CỦA THIẾT BỊ NÀY,
PHƯƠNG PHÁP ĐIỀU KHIỂN, VÀ THIẾT BỊ THỰC TẾ ẢO

(57) Sáng chế đề cập đến thiết bị hiển thị và mạch điều khiển công. Thiết bị hiển thị này bao gồm tấm nền hiển thị bao gồm các đường dữ liệu, các đường nối cổng và các điểm ảnh được sắp xếp thành ma trận mà trong đó các đường dữ liệu và các đường nối cổng này giao nhau; bộ điều khiển hệ thống để gửi dữ liệu ảnh của hình ảnh đầu vào đến bộ điều khiển hiển thị; và bộ điều khiển hiển thị để điều khiển tấm nền hiển thị bằng cách giảm số lượng lần dịch ở các tín hiệu cổng được cấp vào các đường nối cổng ở vùng thứ hai so với vùng thứ nhất. Vùng thứ nhất là vùng mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ nhất trên tấm nền hiển thị, và vùng thứ hai là vùng mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này trên tấm nền hiển thị.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị, và cụ thể hơn là tới thiết bị hiển thị áp dụng được cho các thiết bị thực tế ảo, và mạch điều khiển công của thiết bị này.

Tình trạng kỹ thuật của sáng chế

Công nghệ thực tế ảo đang phát triển nhanh chóng nhất trong lĩnh vực quân sự, kiến trúc, du lịch, phim ảnh, đa phương tiện, chơi game, v.v.. Thực tế ảo là môi trường hoặc tình huống cụ thể sao chép lại môi trường thực nhờ sử dụng công nghệ hình ảnh ba chiều. Các thiết bị để thực hiện công nghệ thực tế ảo có thể được phân loại thành các thiết bị thực tế ảo (Virtual Reality - VR) và các thiết bị thực tế tăng cường (Augmented Reality - AR). Các thiết bị này bao gồm các dạng thiết bị hiển thị khác nhau đang được phát triển, chẳng hạn HMD (Head Mounted Display - thiết bị hiển thị đeo trên đầu), FMD (Face Mounted Display - thiết bị hiển thị đeo trên mặt), và EGD (Eye Glasses-type Display - thiết bị hiển thị kiểu kính mắt).

Fig.1 là hình vẽ thể hiện một ví dụ về thiết bị thực tế ảo 6. Người dùng nhìn thấy hình ảnh lập thể được hiển thị trên tám nền hiển thị 2 cỡ nhỏ thông qua thấu kính mắt cá 4.

Ở các thiết bị thực tế ảo, thì chất lượng hình ảnh bị ảnh hưởng nhiều bởi tổng độ trễ, tức khoảng thời gian từ nguồn hình ảnh cho đến lúc hiển thị hình ảnh trên tám nền hiển thị. Ví dụ, dữ liệu ảnh được tạo ra từ bộ xử lý hình ảnh đồ họa của hệ thống VR được ghi vào các điểm ảnh trên tám nền hiển thị, nhờ bộ điều khiển hiển thị. Bộ xử lý hình ảnh đồ họa này có thể được thực hiện dưới dạng GPU (Graphic Processing Unit - đơn vị xử lý đồ họa). Dữ liệu được truyền từ GPU đến thiết bị hiển thị sẽ được hiển thị trên các điểm ảnh sau một độ trễ tổng, vốn bằng tổng của độ trễ xử lý trong hệ thống và độ trễ ở thiết bị hiển thị. Thời gian xử lý của hệ thống là thời gian mà GPU tiêu tốn để xử lý hình ảnh. Độ trễ của thiết bị hiển thị là tổng của độ trễ ở bộ điều khiển hiển thị và độ trễ đáp ứng của điểm ảnh. Nếu tổng độ trễ là dài, thì người dùng có thể nhận

thấy sự rung hình chuyển động và sự nhoè chuyển động. Điều này làm tăng sự mệt mỏi của người dùng và làm giảm chất lượng hình ảnh.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất thiết bị hiển thị để cải thiện chất lượng hình ảnh bằng cách giảm thiểu độ trễ cho đến khi dữ liệu được hiển thị, và mạch điều khiển công của thiết bị này.

Theo một khía cạnh, sáng chế đề xuất thiết bị hiển thị bao gồm tám nền hiển thị bao gồm các đường dữ liệu, các đường nối công và các điểm ảnh được sắp xếp thành ma trận mà trong đó các đường dữ liệu và các đường nối công này giao nhau; bộ điều khiển hệ thống để gửi dữ liệu ảnh của hình ảnh đầu vào đến bộ điều khiển hiển thị; và bộ điều khiển hiển thị để điều khiển tám nền hiển thị bằng cách giảm số lượng lần dịch ở các tín hiệu công được cấp vào các đường nối công ở vùng thứ hai so với vùng thứ nhất. Vùng thứ nhất là vùng mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ nhất trên tám nền hiển thị, và vùng thứ hai là vùng mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này trên tám nền hiển thị.

Theo một khía cạnh, sáng chế đề xuất mạch điều khiển công bao gồm tám nền hiển thị của thiết bị hiển thị bao gồm vùng thứ nhất mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ nhất và vùng thứ hai mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này.

Mạch điều khiển công này bao gồm thanh ghi dịch để dịch các xung của các tín hiệu công và tuần tự cấp các tín hiệu công đến các đường nối công, thanh ghi dịch này bao gồm các tầng được nối tầng qua dây dẫn tín hiệu mang; và bộ ghép kênh để chuyển đường đi của tín hiệu ra của mỗi tầng trong số các tầng này. Bộ ghép kênh này cung cấp tín hiệu ra của tầng trước, dưới dạng tín hiệu mang, đến các cực khởi động của số lượng tầng tiếp theo thứ nhất, và ở vùng thứ hai, thì bộ ghép kênh này cung cấp tín hiệu ra của tầng trước, dưới dạng tín hiệu mang, đến các cực khởi động của số lượng tầng tiếp theo thứ hai, số lượng thứ nhất này là tương ứng với độ phân giải thứ nhất, số lượng thứ hai này là tương ứng với độ phân giải thứ hai.

Theo một khía cạnh, sáng chế đề xuất phương pháp điều khiển mạch điều khiển cổng dành cho thiết bị hiển thị, tám nền hiển thị của thiết bị hiển thị này bao gồm vùng thứ nhất mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ nhất và vùng thứ hai mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này.

Phương pháp này để điều khiển mạch điều khiển cổng dành cho thiết bị hiển thị, tám nền hiển thị của thiết bị hiển thị này bao gồm vùng thứ nhất mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ nhất và vùng thứ hai mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này. Mạch điều khiển cổng này bao gồm thanh ghi dịch để dịch các xung của các tín hiệu cổng và tuần tự cấp các tín hiệu cổng đến các đường nối cổng, thanh ghi dịch này bao gồm các tầng được nối tầng qua dây dẫn tín hiệu mang; và bộ ghép kênh để chuyển đường đi của tín hiệu ra của mỗi tầng trong số các tầng này.

Phương pháp này bao gồm bước điều khiển bộ ghép kênh để cung cấp, ở vùng thứ nhất, tín hiệu ra của tầng trước đến các cực khởi động của số lượng tầng tiếp theo thứ nhất dưới dạng tín hiệu mang; và điều khiển bộ ghép kênh này để cung cấp, ở vùng thứ hai, tín hiệu ra của tầng trước đến các cực khởi động của số lượng tầng tiếp theo thứ hai dưới dạng tín hiệu mang, số lượng thứ nhất này là tương ứng với độ phân giải thứ nhất, số lượng thứ hai này là tương ứng với độ phân giải thứ hai.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, vốn để cho phép hiểu thêm về sáng chế và được kết hợp và cấu thành một phần của đơn sáng chế này, thể hiện các khía cạnh của sáng chế, và cùng với phần mô tả, có chức năng giải thích các nguyên lý của sáng chế. Trong số các hình vẽ này:

Fig.1 là hình vẽ thể hiện sơ đồ thiết bị thực tế ảo;

Fig.2 là hình vẽ thể hiện sơ đồ khối của thiết bị hiển thị theo một khía cạnh làm ví dụ của sáng chế;

Fig.3 là hình vẽ thể hiện chi tiết bộ điều khiển hiển thị và tám nền hiển thị trên Fig.2;

Fig.4 và Fig.5 là các hình vẽ thể hiện các tín hiệu công ở vùng tiêu cự, vùng lân cận, và vùng ngoại biên;

Fig.6 là hình vẽ thể hiện biểu đồ so sánh cách thức mà các tín hiệu công được dịch trong vùng tiêu cự, vùng lân cận, và vùng ngoại biên theo một khía cạnh làm ví dụ của sáng chế và ví dụ so sánh;

Fig.7 và Fig.8 là các hình vẽ thể hiện chi tiết các hoạt động của bộ điều khiển hệ thống và bộ điều khiển hiển thị;

Fig.9 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu đồng bộ khung được tạo ra tại tốc độ khung đầu vào và các tín hiệu đồng bộ khung được tạo ra tại tốc độ khung điều khiển của tám nền hiển thị;

Các hình vẽ từ Fig.10A đến Fig.10C là các hình vẽ mà mỗi hình trong số đó thể hiện một ví dụ về sự biến động của tốc độ khung điều khiển của tám nền hiển thị;

Fig.11 là hình vẽ thể hiện biểu đồ dạng sóng theo một ví dụ về sự biến động của tốc độ khung điều khiển của tám nền hiển thị;

Fig.12 là hình vẽ thể hiện một phần của mảng điểm ảnh;

Fig.13 là hình vẽ thể hiện biểu đồ dạng sóng theo một ví dụ của mạch điện điểm ảnh và các tín hiệu công để điều khiển mạch điện điểm ảnh này;

Fig.14 là hình vẽ thể hiện sơ đồ mạch điện của bộ điều khiển công theo một khía cạnh làm ví dụ của sáng chế;

Fig.15 là hình vẽ thể hiện biểu đồ dạng sóng của điện áp nút Q, điện áp nút QB, và các điện áp ra trên Fig.14;

Fig.16 là hình vẽ thể hiện sơ đồ chi tiết của mạch điện ở bộ điều khiển công xuất các tín hiệu công ra các đường nối công ở vùng tiêu cự;

Fig.17 là hình vẽ thể hiện sơ đồ chi tiết của mạch điện ở bộ điều khiển công xuất các tín hiệu công ra các đường nối công ở vùng lân cận;

Fig.18 là hình vẽ thể hiện sơ đồ chi tiết của mạch điện ở bộ điều khiển công xuất các tín hiệu công ra các đường nối công ở vùng ngoại biên; và

Fig.19 và Fig.20 là các hình vẽ thể hiện ví dụ về cách thức mà hình ảnh được xử lý để ngăn không cho ranh giới giữa các vùng liền kề có thể nhìn thấy được.

Mô tả chi tiết các phương án thực hiện sáng chế

Các khía cạnh và các dấu hiệu khác nhau của sáng chế, và các phương pháp để thực hiện chúng, có thể được nhận thấy dễ dàng hơn dựa vào phần mô tả chi tiết các khía cạnh làm ví dụ sau đây và các hình vẽ kèm theo. Tuy nhiên, sáng chế có thể được thực hiện dưới nhiều dạng khác nhau chứ không bị giới hạn ở các khía cạnh làm ví dụ được nêu ở đây. Thay vào đó, các khía cạnh làm ví dụ này được cung cấp để sáng chế trở nên rõ ràng và đầy đủ, và chúng sẽ chuyển tải hết nguyên lý của sáng chế đến những người có kiến thức trung bình trong lĩnh vực, và phạm vi của sáng chế được xác định bởi các điểm yêu cầu bảo hộ kèm theo.

Hình dạng, kích thước, tỷ lệ, góc, số lượng, v.v., được thể hiện trên các hình vẽ để mô tả các khía cạnh làm ví dụ của sáng chế là chỉ được nêu làm ví dụ chứ không bị giới hạn như được thể hiện trên các hình vẽ. Các số chỉ dẫn giống nhau được dùng để chỉ các phần tử giống nhau trong suốt bản mô tả này. Khi mô tả sáng chế, thì những công nghệ liên quan đã được biết rõ sẽ không được mô tả chi tiết để tránh làm lu mờ sáng chế một cách không cần thiết.

Khi các từ ngữ như ‘bao gồm’, ‘có’, ‘cấu thành từ’, và dạng tương tự, được sử dụng, thì các bộ phận khác cũng có thể được bổ sung vào, miễn là từ ngữ ‘duy nhất’ không được sử dụng. Dạng số ít có thể được hiểu là dạng số nhiều, trừ khi được nêu rõ.

Các phần tử có thể được hiểu là có bao gồm khoảng sai số ngay cả khi không được nêu rõ.

Khi mối quan hệ vị trí giữa hai bộ phận được mô tả bằng các từ ngữ như ‘nằm trên’, ‘bên trên’, ‘bên dưới’, ‘kế tiếp’, và dạng tương tự, thì một hoặc nhiều bộ phận khác có thể được đặt giữa hai bộ phận đó, miễn là từ ngữ như ‘ngay’ hoặc ‘trực tiếp’ không được sử dụng.

Cần hiểu rằng tuy các từ ngữ như thứ nhất, thứ hai, v.v., có thể được sử dụng để mô tả các phần tử khác nhau, nhưng chức năng hoặc cấu trúc của các phần tử này là không bị giới hạn bởi các từ ngữ này.

Các dấu hiệu của các khía cạnh làm ví dụ khác nhau của sáng chế có thể được ghép hoặc được kết hợp với nhau một phần hoặc hoàn toàn, và về mặt kỹ thuật có thể tương tác hoặc hoạt động với nhau theo những cách khác nhau. Các khía cạnh làm ví dụ đó có thể được thực hiện độc lập với nhau hoặc kết hợp với nhau.

Ở thiết bị hiển thị điện phát quang theo sáng chế, thì mạch điện điểm ảnh có thể bao gồm một hoặc nhiều thành phần trong số tranzito màng mỏng (Thin Film Transistor - TFT) hiệu ứng trường oxit kim loại bán dẫn loại n (NMOS - n-type MOSFET (Metal Oxide Semiconductor Field Effect Transistor)) và TFT loại p (PMOS - p-type MOSFET). TFT là thiết bị ba điện cực gồm cổng, nguồn, và máng. Nguồn là điện cực để cung cấp các hạt mang điện cho tranzito. Các hạt mang điện trong TFT đi từ nguồn. Máng là điện cực mà ở đó các hạt mang điện rời khỏi TFT. Tức là, các hạt mang điện trong TFT đi từ nguồn đến máng. Trong trường hợp TFT loại n, thì các hạt mang điện là các điện tử, do đó, điện áp nguồn là thấp hơn điện áp máng nên các điện tử đi từ nguồn đến máng. Ở TFT loại n, thì dòng điện đi từ máng đến nguồn. Trong trường hợp TFT loại p (PMOS), thì các hạt mang điện là các lỗ trống, do đó, điện áp nguồn là cao hơn điện áp máng nên các lỗ trống đi từ nguồn đến máng. Ở TFT loại p, do các lỗ trống đi từ nguồn đến máng, nên dòng điện đi từ nguồn đến máng. Cần lưu ý rằng nguồn và máng của TFT là không bị cố định vị trí. Ví dụ, nguồn và máng là có thể thay phiên nhau tùy theo điện áp được cấp. Do đó, sáng chế không bị giới hạn bởi nguồn và máng của TFT. Trong phần mô tả sau đây, nguồn và máng của TFT sẽ được gọi là điện cực thứ nhất và điện cực thứ hai.

Tín hiệu cổng được cấp vào mạch điện điểm ảnh sẽ dao động giữa điện áp mở cổng và điện áp đóng cổng. Điện áp mở cổng được thiết lập cao hơn điện áp ngưỡng của TFT, và điện áp đóng cổng được thiết lập thấp hơn điện áp ngưỡng của TFT. TFT thông đáp lại điện áp mở cổng và ngắt đáp lại điện áp đóng cổng. Ở TFT loại n, thì điện áp mở cổng có thể là điện áp cổng mức cao VGH (Voltage Gate High), và điện áp đóng cổng có thể là điện áp cổng mức thấp VGL (Voltage Gate Low). Ở TFT loại p, thì điện áp mở cổng có thể là điện áp cổng mức thấp VGL, và điện áp đóng cổng có thể là điện áp cổng mức cao VGH.

Sau đây, các khía cạnh làm ví dụ của sáng chế sẽ được mô tả chi tiết dựa vào các hình vẽ kèm theo. Xuyên suốt bản mô tả này, thì các số chỉ dẫn giống nhau sẽ về cơ bản biểu thị các thành phần giống nhau. Khi mô tả sáng chế, thì các chức năng hoặc cấu hình đã biết liên quan đến sáng chế sẽ không được mô tả chi tiết nếu việc mô tả chúng có thể làm lu mờ đối tượng của sáng chế một cách không cần thiết.

Như được thể hiện trên Fig.2 và Fig.3, thiết bị hiển thị theo sáng chế bao gồm tám nền hiển thị 100, 100A, và 100B, bộ điều khiển hệ thống 50, bộ điều khiển hiển thị 200, v.v..

Bộ điều khiển hệ thống 50 có thể là, nhưng không chỉ giới hạn ở, một hệ thống trong số những hệ thống sau đây: hệ thống TV (TeleVision - máy thu hình), hệ thống máy tính, hộp thu tín hiệu truyền hình, hệ thống dẫn đường, máy phát đĩa DVD (Digital Versatile Disc - đĩa đa năng kỹ thuật số), máy phát đĩa Blu-ray, hệ thống rạp hát gia đình, hệ thống thiết bị di động, hệ thống thiết bị đeo được, hoặc hệ thống thực tế ảo/thực tế tăng cường. Bộ điều khiển hệ thống 50 sẽ được mô tả dựa vào, nhưng không chỉ giới hạn ở, hệ thống thiết bị thực tế ảo.

Bộ điều khiển hệ thống 50 này được nối với bộ cảm biến 52, camera 54, v.v.. Bộ điều khiển hệ thống 50 này còn bao gồm giao diện thiết bị ngoài được nối với bộ nhớ hoặc nguồn video ngoài, giao diện người dùng để nhận lệnh người dùng, và bộ phận cấp nguồn để tạo công suất. Giao diện thiết bị ngoài, giao diện người dùng, và bộ phận cấp nguồn không được thể hiện trên các hình vẽ. Bộ điều khiển hệ thống 50 điều chỉnh độ phân giải của vùng tiêu cự và vùng lân cận của nó nhờ sử dụng bộ xử lý hình ảnh đồ họa, chẳng hạn GPU, thực hiện hoạt động xử lý ảnh đối với các hình ảnh đầu vào. Giao diện thiết bị ngoài có thể được thực hiện bằng các môđun giao diện khác nhau đã được biết rõ, chẳng hạn USB (Universal Serial Bus - buýt nối tiếp vạn năng) và HDMI (High Definition Multimedia Interface - giao diện đa phương tiện độ phân giải cao).

Bộ điều khiển hệ thống 50 gửi dữ liệu ảnh đến bộ điều khiển hiển thị 200. Bộ điều khiển hệ thống 50 ước lượng vùng tiêu cự mà cái nhìn của người dùng hướng về đó, bằng cách phân tích dữ liệu ảnh từ camera 54 đang theo dõi mắt trái và mắt phải của người dùng bằng thuật toán theo dõi mắt định trước. Bộ điều khiển hệ thống 50 điều chỉnh độ phân giải của hình ảnh đầu vào ở vùng tiêu cự, vùng lân cận xung quanh

vùng tiêu cự, và vùng ngoại biên bên ngoài vùng lân cận này, nhờ sử dụng thuật toán dựng hình điều tiết tập trung (foveated rendering algorithm).

Vùng tiêu cự là vùng mà ở đó hình ảnh được tái hiện với độ phân giải thứ nhất, và vùng lân cận là vùng mà ở đó hình ảnh được tái hiện với độ phân giải thứ hai thấp hơn độ phân giải thứ nhất. Vùng ngoại biên là vùng mà ở đó hình ảnh được tái hiện với độ phân giải thứ ba thấp hơn độ phân giải thứ hai. Bộ điều khiển hệ thống 50 chuyển đổi độ phân giải của hình ảnh đầu vào để khớp với độ phân giải của vùng tiêu cự, vùng lân cận, và vùng ngoại biên, nhờ sử dụng bộ thay đổi tỷ lệ. Ví dụ, nếu độ phân giải của dữ liệu ở vùng tiêu cự là 100% (độ phân giải đầy đủ), thì bộ điều khiển hệ thống 50 giảm tỷ lệ độ phân giải của dữ liệu ảnh cần được hiển thị ở vùng lân cận xuống còn 50% và giảm tỷ lệ độ phân giải của dữ liệu ảnh cần được hiển thị ở vùng ngoại biên xuống còn 25%. Đối với các hình ảnh lập thể, thì bộ điều khiển hệ thống 50 chuyển đổi độ phân giải của dữ liệu 1 khung đối với dữ liệu ảnh ở mắt trái và dữ liệu ảnh ở mắt phải, một cách riêng rẽ, theo cách giống như đã mô tả trên đây.

Bộ cảm biến 52 bao gồm các bộ cảm biến khác nhau, chẳng hạn cảm biến con quay hồi chuyển, gia tốc kế, v.v.. Bộ cảm biến 52 gửi dữ liệu ra của các bộ cảm biến khác nhau này đến bộ điều khiển hệ thống 50. Bộ điều khiển hệ thống 50 nhận các dữ liệu ra của bộ cảm biến 52 này và điều khiển hoạt động của thiết bị hiển thị.

Tám nền hiển thị 100 có thể được thực hiện dưới dạng tám nền hiển thị mà trên đó hình ảnh được hiển thị ở thiết bị hiển thị dùng tám nền phẳng, chẳng hạn thiết bị hiển thị tinh thể lỏng (Liquid Crystal Display - LCD), thiết bị hiển thị phát xạ trường (Field Emission Display - FED), hoặc thiết bị hiển thị điện phát quang. Thiết bị hiển thị điện phát quang có thể được phân loại thành thiết bị hiển thị phát sáng vô cơ hoặc thiết bị hiển thị phát sáng hữu cơ, tùy theo chất liệu của lớp phát xạ. Một ví dụ về thiết bị hiển thị phát sáng vô cơ bao gồm thiết bị hiển thị dùng chấm lượng tử. Sau đây, thiết bị hiển thị sẽ được mô tả dựa vào, nhưng không chỉ giới hạn ở, thiết bị hiển thị phát sáng hữu cơ. Tám nền hiển thị 100 được chia thành tám nền hiển thị thứ nhất 100A để hiển thị dữ liệu ảnh ở mắt trái, và tám nền hiển thị thứ hai 100B để hiển thị dữ liệu ảnh ở mắt phải.

Tám nền hiển thị thứ nhất 100A có thể là, nhưng không chỉ giới hạn ở, tám nền hiển thị bên mắt trái của một thiết bị thực tế ảo, và tám nền hiển thị thứ hai 100B có thể là tám nền hiển thị bên mắt phải của thiết bị thực tế ảo này. Thiết bị hiển thị theo sáng chế có thể được thực hiện bằng một tám nền hiển thị hoặc hai hay nhiều tám nền hiển thị, tùy theo mục đích của thiết bị hiển thị này.

Mỗi tám trong số các tám nền hiển thị 100A và 100B đều bao gồm các đường dữ liệu mà các tín hiệu dữ liệu của dữ liệu ảnh được cấp vào đó, các đường nối công (hay các dòng quét) mà các tín hiệu công được cấp vào đó, và các điểm ảnh được sắp xếp thành ma trận gồm các đường dữ liệu và các đường nối công giao nhau. Hình ảnh được hiển thị trên mảng điểm ảnh AA được sắp xếp trên màn hình của tám nền hiển thị.

Mỗi điểm ảnh có thể được chia thành các điểm ảnh con 101, chẳng hạn điểm ảnh con màu đỏ, điểm ảnh con màu xanh lục, và điểm ảnh con màu xanh lam, để tái hiện màu sắc. Mỗi điểm ảnh có thể còn bao gồm điểm ảnh con màu trắng. Với thiết bị hiển thị phát sáng hữu cơ, thì mỗi điểm ảnh con 101 có thể bao gồm, nhưng không chỉ giới hạn ở, mạch điện điểm ảnh như được thể hiện trên Fig.13.

Bộ điều khiển hiển thị 200 có thể điều khiển tám nền hiển thị 100 trong chế độ điều khiển chậm, chế độ điều khiển bình thường, và chế độ điều khiển riêng theo vùng.

Trong chế độ điều khiển chậm, thì mức tiêu thụ công suất được hạ xuống bằng cách giảm tốc độ khung điều khiển của tám nền hiển thị 100. Bộ điều khiển hiển thị 200 có thể giảm tốc độ khung xuống còn từ 1Hz đến 30Hz để giảm tốc độ khung trong chế độ điều khiển chậm. Trong chế độ điều khiển chậm, thì hình ảnh đầu vào được phân tích, và nếu không có sự thay đổi nào ở hình ảnh đầu vào này trong một khoảng thời gian định trước, thì mức tiêu thụ công suất của thiết bị hiển thị được hạ xuống. Trong chế độ điều khiển chậm, khi ảnh tĩnh được hiển thị lâu hơn một khoảng thời gian nhất định, thì khoảng cách thời gian mà dữ liệu được ghi vào các điểm ảnh sẽ được kéo dài bằng cách giảm tốc độ khung của các điểm ảnh, nhờ đó giảm mức tiêu thụ công suất. Chế độ điều khiển chậm không bị giới hạn ở trường hợp khi ảnh tĩnh được đưa vào. Ví dụ, khi thiết bị hiển thị này hoạt động trong chế độ chờ hoặc không có lệnh người dùng hoặc hình ảnh đầu vào nào được đưa vào mạch điều khiển tám nền

hiển thị trong một khoảng thời gian lâu hơn khoảng thời gian nhất định, thì mạch điều khiển tám nền hiển thị có thể hoạt động trong chế độ điều khiển chậm.

Trong chế độ điều khiển bình thường, thì tốc độ khung điều khiển của tám nền hiển thị 100 là không đổi, và số lượng lần dịch cổng là đồng nhất trên khắp màn hình. Trong chế độ điều khiển bình thường, thì các tín hiệu cổng được dịch một lượng bằng độ phân giải dọc của màn hình, và hình ảnh được hiển thị tại độ phân giải đầy đủ của tám nền hiển thị trên khắp màn hình.

Trong chế độ điều khiển riêng theo vùng, thì các vùng có độ phân giải khác nhau trên màn hình, chẳng hạn vùng tiêu cự mà cái nhìn của người dùng hướng về phía đó, và vùng lân cận xung quanh vùng tiêu cự này, được phân biệt với nhau. Ngoài vùng tiêu cự và vùng lân cận trên màn hình ra, thì vùng ngoại biên có thể được thiết lập xung quanh vùng lân cận. Trong chế độ điều khiển riêng theo vùng, thì bộ điều khiển hiển thị 200 hiển thị hình ảnh trên tám nền hiển thị 100 ở vùng lân cận tại độ phân giải thấp hơn so với ở vùng tiêu cự. Bộ điều khiển hiển thị 200 có thể tăng tốc độ khung lên đến tần số cao hơn tốc độ khung đầu vào bằng cách giảm số lượng lần dịch các tín hiệu cổng ở vùng lân cận và vùng ngoại biên, so với ở vùng tiêu cự. Do đó, trong chế độ điều khiển riêng theo vùng, thì độ trễ cho đến khi dữ liệu được ghi vào các điểm ảnh trên tám nền hiển thị 100 có thể được giảm, nhờ đó cải thiện chất lượng hình ảnh và giảm sự mệt mỏi của người dùng. Sau đây, sự hoạt động của bộ điều khiển hiển thị 200 sẽ được mô tả dựa vào chế độ điều khiển riêng theo vùng.

Như được thể hiện trên Fig.7, bộ điều khiển hiển thị 200 nhận kết quả theo dõi mắt vốn cho biết thông tin về vị trí của vùng tiêu cự, và hình ảnh đầu vào được dựng hình điều tiết tập trung, từ bộ điều khiển hệ thống 50. Bộ điều khiển hiển thị 200 chia dữ liệu 1 khung của hình ảnh đầu vào giữa vùng tiêu cự, vùng lân cận, và vùng ngoại biên, dựa trên thông tin về vị trí của vùng tiêu cự. Bộ điều khiển hiển thị 200 ghi dữ liệu ảnh nhận được từ bộ điều khiển hệ thống 50 vào các điểm ảnh trên tám nền hiển thị 100. Bộ điều khiển hiển thị 200 bao gồm bộ điều khiển định thời 130, bộ điều khiển dữ liệu 110, và bộ điều khiển cổng 120, như được thể hiện trên Fig.3.

Trong trường hợp thiết bị thực tế ảo, thì bộ điều khiển hiển thị 200 phân biệt vùng tiêu cự và vùng lân cận trên mỗi tấm trong số các tấm nền hiển thị 100A và 100B,

và đặt tốc độ khung của các tấm nền hiển thị 100A và 100B này bằng tần số cao hơn hoặc bằng tốc độ khung đầu vào của dữ liệu ảnh nhận được từ bộ điều khiển hệ thống 50. Bộ điều khiển hiển thị 200 giảm số lượng lần dịch ở các tín hiệu cổng được cấp vào các đường nối cổng ở vùng lân cận, so với ở vùng tiêu cự.

Bộ điều khiển hiển thị 200 ghi dữ liệu của hình ảnh đầu vào vào các tấm nền hiển thị 100A và 100B. Bộ điều khiển hiển thị 200 bao gồm bộ điều khiển dữ liệu 110, bộ điều khiển cổng 120, và bộ điều khiển định thời 130 ở mỗi tấm trong số các tấm nền hiển thị 100A và 100B. Các bộ điều khiển dữ liệu 110 của các tấm nền hiển thị 100A và 100B có thể dùng chung một bộ điều khiển định thời 130, như được thể hiện trên Fig.3.

Bộ điều khiển dữ liệu 110 chuyển đổi dữ liệu của hình ảnh đầu vào thành các điện áp được bù gamma (độ sáng tối) để tạo ra các điện áp (các điện áp dữ liệu) của các tín hiệu dữ liệu tương tự và xuất các điện áp dữ liệu này ra các đường dữ liệu 102. Bộ điều khiển cổng 120 xuất các tín hiệu cổng (hay các tín hiệu quét), được đồng bộ với các điện áp dữ liệu này, ra các đường nối cổng 104.

Bộ điều khiển cổng 120 bao gồm thanh ghi dịch để dịch các xung của các tín hiệu cổng và tuần tự cấp các tín hiệu cổng vào các đường nối cổng. Bộ điều khiển cổng 120 dịch các tín hiệu cổng được xuất ra các đường nối cổng, dưới sự điều khiển của bộ điều khiển định thời 130. Cụ thể là, bộ điều khiển cổng 120 điều chỉnh số lượng lần dịch ở vùng tiêu cự, vùng lân cận, và vùng ngoại biên, một cách riêng rẽ. Số lượng lần dịch ở các tín hiệu cổng là tỷ lệ thuận với độ phân giải của mỗi vùng. Số lượng lần dịch ở các tín hiệu cổng mà càng lớn thì độ phân giải càng cao bởi vì các dữ liệu khác nhau được ghi vào các điểm ảnh lân cận. Số lượng lần dịch ở các tín hiệu cổng trong vùng tiêu cự (sau đây được gọi là “số lượng lần dịch cổng”) là lớn hơn so với ở vùng lân cận và vùng ngoại biên. Số lượng lần dịch cổng ở vùng lân cận là lớn hơn so với ở vùng ngoại biên.

Bộ điều khiển định thời 130 gửi dữ liệu của hình ảnh đầu vào, nhận được từ bộ điều khiển hệ thống 50, đến bộ điều khiển dữ liệu 110. Bộ điều khiển định thời 130 nhận các tín hiệu định thời, được đồng bộ với dữ liệu ảnh đầu vào, từ bộ điều khiển hệ thống 50, và điều khiển các thời điểm hoạt động của bộ điều khiển dữ liệu 110 và bộ

điều khiển cổng 120 dựa trên các tín hiệu định thời này. Bộ điều khiển định thời 130 điều khiển bộ điều khiển cổng 120 sao cho số lượng lần dịch cổng ở vùng tiêu cự, vùng lân cận, và vùng ngoại biên, được điều chỉnh tỷ lệ thuận với độ phân giải của mỗi vùng.

Bộ điều khiển định thời 130 có thể điều khiển tốc độ khung điều khiển của tấm nền hiển thị 100 cho bằng tốc độ khung điều khiển có tần số cao hơn hoặc bằng tốc độ khung (tốc độ khung đầu vào) của hình ảnh đầu vào nhận được từ bộ điều khiển hệ thống 50, bằng cách giảm số lượng lần dịch cổng ở vùng lân cận và vùng ngoại biên. Tốc độ khung đầu vào là 60Hz trong hệ NTSC (National Television Standards Committee - uỷ ban tiêu chuẩn truyền hình quốc gia) và 50Hz trong hệ PAL (Phase Alternating Line - đường đổi pha).

Fig.4 và Fig.5 là các hình vẽ thể hiện các tín hiệu cổng ở vùng tiêu cự, vùng lân cận, và vùng ngoại biên.

Như được thể hiện trên Fig.4, độ rộng xung của tín hiệu cổng có thể được đặt bằng 1 chu kỳ dòng 1H. 1 chu kỳ dòng 1H là khoảng thời gian mà trong đó dữ liệu được ghi vào 1 dòng điểm ảnh gồm các điểm ảnh. Một đường nối cổng được nối với các điểm ảnh được sắp xếp trên một dòng điểm ảnh để chọn dòng điểm ảnh mà dữ liệu được ghi vào đó bằng cách cấp tín hiệu cổng từ bộ điều khiển cổng 120 vào các điểm ảnh đó.

Vùng tiêu cự sẽ cung cấp các hình ảnh sắc nét với độ phân giải cao cho người dùng vì cái nhìn của người dùng hướng về phía đó. Các tín hiệu cổng được cấp vào các đường nối cổng từ G9 đến G12 ở vùng tiêu cự được dịch tuần tự, mỗi chu kỳ dòng một dòng. Ví dụ, trong trường hợp được thể hiện trên Fig.4, thì tín hiệu cổng được đồng bộ với tín hiệu dữ liệu cho dòng điểm ảnh thứ chín được cấp vào đường nối cổng thứ chín G9, và sau đó, tín hiệu cổng được đồng bộ với tín hiệu dữ liệu cho dòng điểm ảnh thứ mười được cấp vào đường nối cổng thứ mười G10. Theo cách này, các tín hiệu cổng được dịch theo thứ tự là: G9, G10, G11, và G12, và các tín hiệu cổng này được cấp tuần tự vào các đường nối cổng từ G9 đến G12. Theo đó, các dữ liệu rời rạc có thể được ghi vào mỗi dòng trong số các dòng điểm ảnh trong vùng tiêu cự, nên các điểm ảnh trong vùng tiêu cự sẽ hiển thị hình ảnh tại 100% độ phân giải.

Vùng lân cận thì cung cấp các hình ảnh với độ phân giải tương đối cao vì nó gần với vùng tiêu cự. Các tín hiệu cổng được cấp vào các đường nối cổng từ G5 đến G8 và từ G13 đến G16 ở vùng lân cận có thể được dịch cứ mỗi hai dòng điểm ảnh một lần, vì hai dòng điểm ảnh được quét đồng thời. Ví dụ, bộ điều khiển cổng 120 có thể cấp tín hiệu cổng thứ nhất đồng thời vào đường nối cổng thứ năm G5 và đường nối cổng thứ sáu G6, rồi sau đó cấp tín hiệu cổng thứ hai, được tạo ra tiếp sau tín hiệu cổng thứ nhất, đồng thời vào đường nối cổng thứ bảy G7 và đường nối cổng thứ tám G8, dưới sự điều khiển của bộ điều khiển định thời 130. Khi tín hiệu cổng được cấp đồng thời vào hai đường nối cổng, thì số lượng lần dịch cổng được giảm xuống một nửa. Do đó, khi vùng lân cận và vùng tiêu cự có kích thước bằng nhau, thì thời gian quét cần thiết để quét tất cả các điểm ảnh trong vùng lân cận sẽ được giảm xuống một nửa thời gian quét đối với vùng tiêu cự.

Việc giảm thời gian quét ở vùng lân cận có thể rút ngắn chu kỳ khung, điều này có thể làm tăng tốc độ khung. Chu kỳ khung để ghi dữ liệu 1 khung vào tất cả các điểm ảnh trên màn hình được xác định theo tốc độ khung. Tốc độ khung cũng có thể được hiểu là có ý nghĩa giống như tốc độ làm tươi. Khi tín hiệu cổng được cấp đồng thời vào hai đường nối cổng, thì cùng một dữ liệu được ghi vào hai dòng điểm ảnh được nối với các đường nối cổng này, nên độ phân giải được giảm xuống một nửa. Vì cái nhìn của người dùng là hướng về phía vùng tiêu cự, nên người dùng sẽ không nhận thấy sự giảm độ phân giải ở vùng lân cận, trừ khi độ phân giải ở vùng lân cận là quá thấp.

Do vùng ngoại biên cách xa vùng tiêu cự, nên người dùng không nhạy cảm lắm đối với độ phân giải ở vùng ngoại biên. Do đó, người dùng ít nhận thấy sự suy giảm chất lượng hình ảnh ở vùng ngoại biên mặc dù vùng ngoại biên có độ phân giải thấp hơn so với vùng lân cận. Các tín hiệu cổng được cấp vào các đường nối cổng từ G1 đến G4 và từ G17 đến G20 ở vùng ngoại biên có thể được dịch cứ mỗi bốn dòng điểm ảnh một lần, vì bốn dòng điểm ảnh được quét đồng thời. Ví dụ, bộ điều khiển cổng 120 cấp tín hiệu cổng thứ nhất đồng thời vào các đường nối cổng từ thứ nhất G1 đến thứ tư G4, và sau đó cấp tín hiệu cổng thứ hai, được tạo ra tiếp sau tín hiệu cổng thứ nhất, đồng thời vào các đường nối cổng từ G17 đến G20, dưới sự điều khiển của bộ

điều khiển định thời 130 . Khi tín hiệu cổng được cấp đồng thời vào bốn đường nối cổng, thì số lượng lần dịch cổng được giảm xuống còn 1/4. Do đó, khi vùng ngoại biên và vùng tiêu cự có kích thước bằng nhau, thì thời gian quét cần thiết để quét tất cả các điểm ảnh trong vùng ngoại biên sẽ được giảm xuống còn 1/4 thời gian quét đối với vùng tiêu cự.

Việc giảm thời gian quét ở vùng ngoại biên có thể rút ngắn chu kỳ khung, điều này có thể làm tăng tốc độ khung. Khi tín hiệu cổng được cấp đồng thời vào bốn đường nối cổng, thì cùng một dữ liệu được ghi vào bốn dòng điểm ảnh được nối với các đường nối cổng này, nên độ phân giải được giảm xuống còn 1/4. Do cái nhìn của người dùng hướng về phía vùng tiêu cự, nên người dùng ít nhạy cảm hơn đối với độ phân giải của vùng ngoại biên, vốn cách xa vùng tiêu cự, so với ở vùng lân cận.

Fig.5 là hình vẽ thể hiện một ví dụ mà trong đó người dùng dịch điểm nhìn của mình, và vùng tiêu cự FA được dịch xuống.

Như được thể hiện trên Fig.5, các tín hiệu cổng được cấp vào các đường nối cổng từ G13 đến G16 trong vùng tiêu cự FA được dịch đối với mỗi dòng điểm ảnh. Ở vùng tiêu cự FA, các dữ liệu rời rạc được ghi vào mỗi điểm ảnh trong số các điểm ảnh từ P1 đến P4. Vùng tiêu cự FA hiển thị hình ảnh tại 100% độ phân giải theo cả chiều ngang (x) lẫn chiều dọc (y).

Các tín hiệu cổng được cấp vào các đường nối cổng từ G9 đến G12 và từ G17 đến G20 trong vùng lân cận NA được dịch cứ mỗi hai dòng điểm ảnh một lần. Ví dụ, xung cổng thứ nhất có thể được cấp đồng thời vào đường nối cổng thứ chín G9 và đường nối cổng thứ mười G10, và xung cổng thứ hai có thể được cấp đồng thời vào đường nối cổng thứ mười một G11 và đường nối cổng thứ mười hai G12. Do đó, độ phân giải theo chiều dọc (y) có thể được giảm xuống còn một nửa. Tức là, cùng một dữ liệu có thể được ghi vào hai điểm ảnh lân cận trong vùng lân cận NA, và do đó, độ phân giải theo chiều ngang (x) có thể được giảm xuống còn một nửa. Ví dụ, dữ liệu giống như ở điểm ảnh thứ nhất P1 được sao chép vào điểm ảnh thứ hai P2, và dữ liệu giống như ở điểm ảnh thứ ba P3 được sao chép vào điểm ảnh thứ tư P4. Theo đó, vùng lân cận NA hiển thị hình ảnh tại 50% độ phân giải theo cả chiều ngang (x) lẫn chiều dọc (y). Do số lượng lần dịch cổng trong vùng lân cận NA được giảm xuống còn một

nửa so với trong vùng tiêu cự FA, nên thời gian quét cho vùng lân cận NA có thể được giảm bớt lượng đó.

Các tín hiệu cổng được cấp vào các đường nối cổng từ G1 đến G8 trong vùng ngoại biên UA được dịch cứ mỗi bốn dòng điểm ảnh một lần. Ví dụ, xung cổng thứ nhất có thể được cấp đồng thời vào các đường nối cổng từ thứ nhất G1 đến thứ tư G4, và xung cổng thứ hai có thể được cấp đồng thời vào các đường nối cổng từ thứ năm G5 đến thứ tám G8. Do đó, độ phân giải theo chiều dọc (y) có thể được giảm xuống còn 1/4. Tức là, cùng một dữ liệu có thể được ghi vào bốn điểm ảnh lân cận trong vùng ngoại biên UA, và do đó, độ phân giải theo chiều ngang (x) có thể được giảm xuống còn 1/4. Ví dụ, dữ liệu giống như ở điểm ảnh thứ nhất P1 được sao chép vào các điểm ảnh từ thứ hai P2 đến thứ tư P4, và dữ liệu giống như ở điểm ảnh thứ năm được sao chép vào các điểm ảnh từ thứ sáu đến thứ tám (không được thể hiện trên hình vẽ). Theo đó, vùng ngoại biên UA hiển thị hình ảnh tại 25% độ phân giải theo cả chiều ngang (x) lẫn chiều dọc (y). Do số lượng lần dịch cổng trong vùng ngoại biên UA được giảm xuống còn 1/4 so với trong vùng tiêu cự FA, nên thời gian quét cho vùng ngoại biên UA có thể được giảm bớt lượng đó.

Fig.6 là hình vẽ thể hiện biểu đồ so sánh cách thức mà các tín hiệu cổng được dịch trong vùng tiêu cự, vùng lân cận, và vùng ngoại biên theo một khía cạnh làm ví dụ (A) của sáng chế và ví dụ so sánh (B). Theo ví dụ so sánh (B), thì các tín hiệu cổng được dịch đối với mỗi đường trong số tất cả các đường nối cổng từ G1 đến G20, để đạt được 100% độ phân giải trên khắp màn hình.

Như được thể hiện trên Fig.6, theo khía cạnh làm ví dụ (A) này của sáng chế, thì số lượng lần dịch cổng được giảm xuống để khớp với các độ phân giải của vùng lân cận NA và vùng ngoại biên UA được xác định trên tám nền hiển thị 100 bởi bộ điều khiển hệ thống 50. Theo ví dụ so sánh (B), thì các tín hiệu cổng được dịch đối với mỗi đường để khớp với 100% độ phân giải ở cả vùng tiêu cự lẫn vùng lân cận. Số lượng lần dịch cổng theo ví dụ so sánh (B) là 20.

Ngay cả khi bộ điều khiển hệ thống 50 giảm độ phân giải của vùng lân cận so với vùng tiêu cự, thì số lượng lần dịch cổng cũng không thể được giảm khi các tín hiệu cổng được dịch đối với từng đường như theo ví dụ so sánh này, do đó, tốc độ khung

không thể được tăng lên. Ngược lại, theo sáng chế, thì tốc độ khung điều khiển của tám nền hiển thị 100 được điều khiển cho bằng tần số cao hơn hoặc bằng tốc độ khung đầu vào bằng cách giảm số lượng lần dịch cổng ở vùng lân cận và vùng ngoại biên, mà người dùng không nhạy cảm lắm đối với những sự thay đổi độ phân giải ở các vùng đó. Do đó, độ trễ cho đến khi dữ liệu được ghi vào các điểm ảnh có thể được giảm, nhờ đó cải thiện tình trạng rung hình chuyển động và nhoè chuyển động. Thiết bị hiển thị theo sáng chế có thể thay đổi độ phân giải mà người dùng thấy, theo vùng không có sự thay đổi về mặt vật lý nào đối với độ phân giải của tám nền hiển thị, bằng cách điều chỉnh số lượng lần dịch cổng trên tám nền hiển thị tỷ lệ thuận với độ phân giải của vùng tiêu cự mà cái nhìn của người dùng hướng về phía đó, và độ phân giải của vùng lân cận.

Fig.7 và Fig.8 là các hình vẽ thể hiện chi tiết các hoạt động của bộ điều khiển hệ thống 50 và bộ điều khiển hiển thị 200.

Như được thể hiện trên Fig.7 và Fig.8, bộ điều khiển hệ thống 50 gửi, đến bộ điều khiển hiển thị 200, thông tin về vị trí của vùng tiêu cự và thông tin về vị trí của vùng lân cận, được ước lượng qua hoạt động theo dõi mắt. Cùng với thông tin về vị trí của vùng tiêu cự và vùng lân cận này, thì bộ điều khiển hệ thống 50 gửi, đến bộ điều khiển hiển thị 200, dữ liệu của hình ảnh đầu vào có độ phân giải được điều chỉnh theo vùng bằng thuật toán dựng hình điều tiết tập trung. Thông tin về vị trí của vùng tiêu cự và vùng lân cận này bao gồm các giá trị tọa độ trên màn hình. Vì vùng tiêu cự di chuyển đáp lại sự cử động của mắt người dùng, nên thông tin về vị trí của vùng tiêu cự và vùng lân cận được cập nhật đối với mỗi khung và được gửi đến bộ điều khiển hiển thị 200. Bộ điều khiển hệ thống 50 có thể điều chỉnh độ phân giải khác nhau cho vùng tiêu cự, vùng lân cận, và vùng ngoại biên, và gửi đến bộ điều khiển hiển thị 200.

Bộ điều khiển hiển thị 200 còn bao gồm bộ xử lý ảnh thứ nhất 210 và bộ xử lý ảnh thứ hai 220. Bộ xử lý ảnh thứ nhất 210 và bộ xử lý ảnh thứ hai 220 này có thể được bố trí trong bộ điều khiển định thời 130.

Bộ xử lý ảnh thứ nhất 210 phân biệt vùng tiêu cự, vùng lân cận, và vùng ngoại biên, và xác định tốc độ khung, dựa trên thông tin về vị trí của vùng tiêu cự và vùng lân cận trên tám nền hiển thị 100. Vùng không phải là vùng tiêu cự và vùng lân cận thì

có thể được xác định là vùng ngoại biên trên màn hình. Kích thước và tỷ lệ của vùng tiêu cự, vùng lân cận, và vùng ngoại biên có thể được định trước bằng các giá trị cố định, hoặc có thể được làm biến thiên như ở các ví dụ trên Fig.10A và Fig.11.

Trong trường hợp mà bộ điều khiển hệ thống 50 chia màn hình thành vùng tiêu cự và vùng lân cận, thì bộ xử lý ảnh thứ nhất 210 có thể phân biệt vùng tiêu cự và vùng lân cận trên màn hình và thiết lập thêm vùng ngoại biên có độ phân giải thấp hơn so với vùng lân cận. Bằng cách thiết lập vùng ngoại biên có số lượng lần dịch các tín hiệu cổng là thấp nhất, thì tốc độ khung điều khiển của tấm nền hiển thị 100 được tăng lên thêm.

Bộ xử lý ảnh thứ nhất 210 có thể tăng tốc độ khung điều khiển của tấm nền hiển thị 100 cho tới bằng tần số cao hơn tốc độ khung đầu vào của hình ảnh đầu vào mà bộ điều khiển hiển thị 200 nhận được, như được thể hiện trên Fig.9 và Fig.11, bằng cách giảm thời gian quét bằng cách giảm số lượng lần dịch cổng ở vùng lân cận và vùng ngoại biên. Bộ xử lý ảnh thứ nhất 210 tăng tần số của tín hiệu đồng bộ khung Vsync đầu vào, nhận được từ bộ điều khiển hệ thống 50, bằng cách điều chế tín hiệu đồng bộ khung này vào tốc độ khung điều khiển của tấm nền hiển thị 100. Trên Fig.9 và Fig.11, Vsync biểu thị tín hiệu đồng bộ khung được tạo ra trong chế độ điều khiển bình thường, và Vsync' biểu thị tín hiệu đồng bộ khung đã được điều chế được xuất ra từ bộ xử lý ảnh thứ nhất 210. Một chu kỳ của các tín hiệu đồng bộ khung Vsync và Vsync' xác định 1 chu kỳ khung.

Bộ xử lý ảnh thứ nhất 210 tạo ra tín hiệu điều khiển định thời cổng dựa trên tốc độ khung điều khiển của tấm nền hiển thị 100. Tín hiệu điều khiển định thời cổng này bao gồm xung khởi động, xung nhịp dịch, tín hiệu chọn SEL, v.v.. Xung khởi động được tạo ra một lần khi bắt đầu mỗi khung, và được cấp vào cực VST (cực khởi động) của tầng thứ nhất của thanh ghi dịch trong bộ điều khiển cổng 120 để tạo ra đầu ra thứ nhất. Xung khởi động này xác định thời điểm khởi động của bộ điều khiển cổng 120. Xung nhịp dịch thì điều khiển thời điểm dịch của thanh ghi dịch. Tín hiệu chọn SEL thì chọn giữa việc quét tuần tự và quét đồng thời bằng cách điều khiển bộ ghép kênh được nối giữa các tầng lân cận của thanh ghi dịch và thay đổi một cách có lựa chọn đường đi của các tín hiệu mang được cấp vào các cực VST của các tầng này. Bộ xử lý

ảnh thứ nhất 210 có thể chọn giữa việc quét tuần tự và quét đồng thời theo vùng bằng cách điều chỉnh số lượng lần dịch cổng trong vùng tiêu cự, vùng lân cận, và vùng ngoại biên, nhờ sử dụng tín hiệu chọn SEL.

Bộ xử lý ảnh thứ nhất 210 điều khiển bộ điều khiển cổng 120 để đồng thời xuất ra các tín hiệu cổng trong vùng lân cận và vùng ngoại biên, và điều khiển bộ điều khiển cổng 120 sao cho số lượng lần dịch ở các tín hiệu cổng trong vùng tiêu cự khớp với độ phân giải dọc của tấm nền hiển thị 100. Ở vùng tiêu cự, thì các tín hiệu cổng được dịch đối với mỗi dòng điểm ảnh. Do vùng tiêu cự di chuyển đáp lại sự cử động của mắt của người dùng, nên độ phân giải của màn hình có thể biến thiên theo vị trí đối với mỗi chu kỳ khung.

Bộ xử lý ảnh thứ hai 220 điều chỉnh độ phân giải của hình ảnh đầu vào theo chiều dọc và chiều ngang để khớp với độ phân giải của tấm nền hiển thị 100. Ở vùng lân cận và vùng ngoại biên, thì độ phân giải được giảm xuống bằng cách sao chép dữ liệu vào vào các điểm ảnh lân cận.

Bộ xử lý ảnh thứ hai 220 xử lý hình ảnh tại ranh giới BD như ở các ví dụ trên Fig.19 và Fig.20, để không cho người dùng thấy ranh giới của mỗi vùng. Ví dụ, bộ xử lý ảnh thứ hai 220 có thể cho phép ranh giới của vùng tiêu cự và vùng lân cận đan xen vào nhau giữa độ phân giải của vùng tiêu cự và độ phân giải của vùng lân cận, hoặc có thể dịch ranh giới này lên và xuống theo trục thời gian.

Bộ xử lý ảnh thứ hai 220 gửi, đến bộ điều khiển dữ liệu 110, dữ liệu của hình ảnh đầu vào có độ phân giải đã được điều chỉnh theo vùng. Nhờ sử dụng bộ chuyển đổi số - tương tự DAC (Digital-to-Analog Converter), thì bộ điều khiển dữ liệu 110 chuyển đổi dữ liệu từ bộ xử lý ảnh thứ hai 220 thành các tín hiệu dữ liệu tương tự và xuất chúng ra các đường dữ liệu 102.

Trên Fig.7 và Fig.8, thì chức năng ước lượng vùng tiêu cự và chức năng chuyển đổi độ phân giải riêng theo vùng của bộ điều khiển hệ thống 50 là có thể được thực hiện trong bộ điều khiển hiển thị 200. Ngược lại, các bộ xử lý ảnh 210 và 220 của bộ điều khiển hiển thị 200 có thể được thực hiện trong bộ điều khiển hệ thống 50.

Fig.9 là hình vẽ thể hiện biểu đồ dạng sóng của tín hiệu đồng bộ khung Vsync được tạo ra tại tốc độ khung đầu vào và các tín hiệu đồng bộ khung Vsync' được tạo ra tại tốc độ khung điều khiển của tấm nền hiển thị 100. Ở bộ điều khiển hiển thị 200, thì kích thước (hoặc tỷ lệ trên màn hình) của vùng tiêu cự và vùng lân cận có thể được định trước bằng giá trị cố định. Trong trường hợp này, như được thể hiện trên Fig.9, tốc độ khung điều khiển của tấm nền hiển thị 100 trong chế độ điều khiển bình thường và chế độ điều khiển riêng theo vùng là cao hơn hoặc bằng tốc độ khung đầu vào. Khi kích thước của vùng tiêu cự và vùng lân cận được cố định, thì chu kỳ khung và tốc độ khung được cố định. Ví dụ, tốc độ khung điều khiển của tấm nền hiển thị 100 có thể được thiết lập bằng bất kỳ trong số những giá trị sau đây: 90Hz, 110Hz, và 120Hz, tùy theo kích thước của vùng tiêu cự và vùng lân cận. Vùng tiêu cự càng nhỏ thì tốc độ khung càng cao, và độ trễ được giảm.

Theo sáng chế, trong chế độ điều khiển riêng theo vùng, thì kích thước của vùng tiêu cự có thể được làm biến thiên dựa trên sự di chuyển của hình ảnh đầu vào, hoặc sự cử động của đầu người dùng, và các nội dung của hình ảnh đầu vào, theo đó, tốc độ khung có thể được làm biến thiên, như được thể hiện trên các hình vẽ từ Fig.10A đến Fig.10C. Ngoài ra, kích thước của vùng lân cận cũng có thể được làm biến thiên cùng với vùng tiêu cự. Ví dụ, khi cái nhìn của người dùng hướng về phía đối tượng chuyển động trong hình ảnh đầu vào, nếu đối tượng di chuyển càng nhanh, thì bộ điều khiển hiển thị 200 co kích thước của vùng tiêu cự xuống càng nhỏ. Đối tượng di chuyển càng nhanh thì độ phân giải nhận biết được của đối tượng càng thấp, và người dùng sẽ hầu như không nhận thấy sự thay đổi độ phân giải. Tương tự như vậy, khi đầu người dùng cử động nhanh, thì độ phân giải nhận biết được trên màn hình bị giảm, làm cho người dùng khó nhận thấy được sự thay đổi độ phân giải. Ngoài ra, càng có nhiều đối tượng chuyển động trên màn hình thì độ phân giải nhận biết được trên màn hình càng thấp. Theo đó, sáng chế có thể giảm thêm độ trễ bằng cách cho phép các tốc độ khung nhanh hơn nhiều, bằng cách giảm vùng tiêu cự mà không bị giảm chất lượng hình ảnh.

Các hình vẽ từ Fig.10A đến Fig.10C là các hình vẽ mà mỗi hình trong số đó thể hiện một ví dụ về sự biến động của tốc độ khung điều khiển của tấm nền hiển thị.

Như được thể hiện trên các hình vẽ từ Fig.10A đến Fig.10C, theo sáng chế, tốc độ khung điều khiển của tấm nền hiển thị 100 có thể được làm biến thiên tùy theo tỷ lệ của vùng tiêu cự và vùng lân cận. Khi vùng tiêu cự chiếm 10% kích thước màn hình, thì số lượng lần dịch cổng có thể là nhỏ nhất.

Fig.10A là hình vẽ thể hiện ví dụ mà trong đó vùng tiêu cự được thiết lập với kích thước chiếm 35% màn hình. Khi không có vùng ngoại biên, thì vùng lân cận, được chia ra thành hai với vùng tiêu cự nằm giữa, chiếm hết 65%. Các dòng điểm ảnh trong vùng tiêu cự được quét tuần tự từng dòng một khi các tín hiệu cổng được dịch cho mỗi dòng. Ở vùng lân cận, thì nhiều dòng điểm ảnh có thể được quét đồng thời khi tín hiệu cổng được cấp đồng thời vào nhiều đường nối cổng. Trên Fig.10A, hai dòng điểm ảnh một được quét đồng thời trong vùng lân cận. Theo phương pháp điều khiển tấm nền hiển thị trên Fig.10A, thì tổng số lần quét, tức số lượng lần dịch cổng, là 2592 theo tiêu chuẩn UHD (3840×2160). Theo tiêu chuẩn UHD (3840×2160), thì “3840” là độ phân giải dọc, và “2160” là độ phân giải ngang. Trong trường hợp này, tấm nền hiển thị 100 có thể được điều khiển tại tốc độ khung là 90Hz.

Tỷ lệ của vùng tiêu cự so với màn hình có thể được làm biến thiên dựa trên sự di chuyển của hình ảnh đầu vào hoặc cử động của đầu người dùng. Fig.10B là hình vẽ thể hiện ví dụ mà trong đó vùng tiêu cự được giảm xuống còn 10%. Khi không có vùng ngoại biên, thì vùng lân cận, được quét bằng cách quét đồng thời, được tăng lên đến 90% với lượng giảm vùng tiêu cự. Các dòng điểm ảnh trong vùng tiêu cự được quét tuần tự từng dòng một khi các tín hiệu cổng được dịch cho mỗi dòng. Ở vùng lân cận, thì nhiều dòng điểm ảnh có thể được quét đồng thời khi tín hiệu cổng được cấp đồng thời vào nhiều đường nối cổng. Trên Fig.10B, hai dòng điểm ảnh một được quét đồng thời trong vùng lân cận. Theo phương pháp điều khiển tấm nền hiển thị trên Fig.10B, thì tổng số lần quét, tức số lượng lần dịch cổng, là 2112 theo tiêu chuẩn UHD (3840×2160). Trong trường hợp này, tấm nền hiển thị 100 có thể được điều khiển tại tốc độ khung là 110Hz.

Fig.10C là hình vẽ thể hiện ví dụ mà trong đó vùng tiêu cự được chuyển đổi sang kích thước chiếm 20% màn hình. Vùng lân cận, được chia ra thành hai với vùng tiêu cự nằm giữa, chiếm hết 40%, và vùng ngoại biên chiếm hết 40%. Các dòng điểm ảnh

trong vùng tiêu cự được quét tuần tự từng dòng một khi các tín hiệu cổng được dịch cho mỗi dòng. Ở vùng lân cận và vùng ngoại biên, thì nhiều dòng điểm ảnh có thể được quét đồng thời khi tín hiệu cổng được cấp đồng thời vào nhiều đường nối cổng. Ở vùng ngoại biên, bốn dòng điểm ảnh một được quét đồng thời. Theo phương pháp điều khiển tám nền hiển thị trên Fig.10C, thì tổng số lần quét, tức số lượng lần dịch cổng, là 1920 theo tiêu chuẩn UHD (3840×2160). Trong trường hợp này, tám nền hiển thị 100 có thể được điều khiển tại tốc độ khung là 120Hz.

Như có thể thấy trên các hình vẽ từ Fig.10A đến Fig.10C, tốc độ khung điều khiển của tám nền hiển thị 100 có thể được làm biến thiên tùy theo kích thước của vùng tiêu cự và vùng lân cận trên màn hình.

Fig.11 là hình vẽ thể hiện biểu đồ dạng sóng theo một ví dụ về sự biến động của tốc độ khung điều khiển của tám nền hiển thị.

Khi kích thước của vùng tiêu cự và vùng lân cận được bộ điều khiển hiển thị 200 làm biến thiên, thì chu kỳ khung và tốc độ khung cũng được làm biến thiên. Đối với mỗi khung, thì chu kỳ khung và tốc độ khung có thể được định trước dựa trên tốc độ di chuyển của hình ảnh đầu vào hoặc tốc độ cử động của đầu người dùng. Trong trường hợp này, tốc độ khung của tám nền hiển thị 100 trong chế độ điều khiển riêng theo vùng có thể cao hơn hoặc bằng tốc độ khung đầu vào.

Fig.12 là hình vẽ thể hiện một phần của mảng điểm ảnh. Trên Fig.12, LINE1 đến LINE n biểu thị các dòng điểm ảnh gồm các điểm ảnh trong mảng điểm ảnh dùng chung các đường nối cổng. LINE n là dòng điểm ảnh thứ n (n là số nguyên dương). Vdata là các điện áp dữ liệu của hình ảnh đầu vào được cấp vào các đường dữ liệu từ D1 đến D4. SCAN0 đến SCAN(n) và EM1 đến EM(n) biểu thị các tín hiệu cổng. Theo phương pháp bù nội bộ, thì các tín hiệu cổng được chia thành các tín hiệu quét từ SCAN0 đến SCAN(n) và các tín hiệu chuyển mạch phát xạ (sau đây được gọi là “các tín hiệu EM”) từ EM1 đến EM(n).

Ở mạch điện điểm ảnh này, thì những sự biến động về các đặc tính điện của các điểm ảnh riêng lẻ có thể được bù trong thời gian thực bằng phương pháp bù nội bộ. Theo phương pháp bù nội bộ, thì những sự biến động về các đặc tính điện của các phần tử điều khiển có thể được bù trong thời gian thực. Theo phương pháp bù nội bộ,

thì các điểm ảnh con được điều khiển trong pha xoá Tini, pha cảm biến và ghi dữ liệu Twr, và pha điều khiển Tem.

Fig.13 là hình vẽ thể hiện biểu đồ dạng sóng theo một ví dụ của mạch điện điểm ảnh và các tín hiệu cổng để điều khiển mạch điện điểm ảnh này.

Như được thể hiện trên Fig.13, tín hiệu quét thứ (N-1) là SCAN(N-1) (N là số nguyên dương) được tạo ra dưới dạng xung điện áp mở cổng trong pha xoá Tini để xác định pha xoá Tini. Trong pha xoá Tini này thì các nút sơ cấp của mạch điện điểm ảnh được xoá. Tín hiệu quét thứ N là SCAN(N) được tạo ra dưới dạng xung điện áp mở cổng trong pha cảm biến và ghi dữ liệu Twr để xác định pha cảm biến và ghi dữ liệu Twr. Trong pha cảm biến và ghi dữ liệu Twr, thì điện áp dữ liệu Vdata được cấp đến mạch điện điểm ảnh qua đường dữ liệu, đặc tính điện, ví dụ, điện áp ngưỡng, của phần tử điều khiển trong mạch điện điểm ảnh được cảm biến, và điện áp cổng-nguồn của phần tử điều khiển này được thiết lập bằng điện áp dữ liệu được bù bởi điện áp ngưỡng. Trong pha điều khiển Tem, thì dòng điện đi vào phần tử phát sáng qua phần tử điều khiển trong mạch điện điểm ảnh, làm cho phần tử phát sáng đó phát ra ánh sáng. Tín hiệu EM là EM(N) duy trì điện áp mở cổng trong pha điều khiển Tem, và được tạo ra dưới dạng xung điện áp đóng cổng trong pha xoá Tini và pha cảm biến và ghi dữ liệu Twr.

Mạch điện điểm ảnh này bao gồm phần tử phát sáng EL, phần tử điều khiển DT, tụ điện tích trữ Cst, và các phần tử chuyển mạch từ T1 đến T6. Phần tử điều khiển DT và các phần tử chuyển mạch từ T1 đến T6 có thể được thực hiện dưới dạng, nhưng không chỉ giới hạn ở, các PMOS TFT. Ở mạch điện điểm ảnh này, thì các điện áp nguồn cấp, chẳng hạn điện áp điều khiển điểm ảnh VDD có điện thế cao, điện áp xoá Vini, và điện áp nguồn cấp VSS có điện thế thấp, được tạo ra từ mạch công suất (không được thể hiện trên hình vẽ). Các điện áp nguồn cấp này có thể được thiết lập là, nhưng không chỉ giới hạn ở, $VDD = 4,5\text{ V}$, $VSS = -2,5\text{ V}$, $Vini = -3,5\text{ V}$, $VGH = 7,0\text{ V}$, và $VGL = -5,5\text{ V}$. Các điện áp nguồn cấp này có thể thay đổi tùy theo các đặc tính hoặc mô hình điều khiển của tám nền hiển thị 100.

Phần tử phát sáng EL có thể được thực hiện dưới dạng OLED (Organic Light Emitting Diode - điốt phát sáng hữu cơ). OLED này bao gồm các lớp hợp chất hữu cơ

được tạo ra giữa anôt và catôt. Các lớp hợp chất hữu cơ này có thể bao gồm, nhưng không chỉ giới hạn ở, lớp tiêm lỗ trống HIL (Hole Injection Layer), lớp vận chuyển lỗ trống HTL (Hole Transport Layer), lớp phát xạ EML (EMission Layer), lớp vận chuyển điện tử ETL (Electron Transport Layer), và lớp tiêm điện tử EIL (Electron Injection Layer). Khi OLED này được làm thông, thì lỗ trống đi qua lớp vận chuyển lỗ trống HTL và điện tử đi qua lớp vận chuyển điện tử ETL sẽ di chuyển đến lớp phát xạ EML, và tạo ra exciton. Kết quả là lớp phát xạ EML tạo ra ánh sáng nhìn thấy được. OLED này phát ra ánh sáng nhờ dòng điện được điều chỉnh bởi điện áp cổng-nguồn Vgs của phần tử điều khiển DT. Anôt của OLED này được nối với phần tử chuyển mạch thứ ba T3 và phần tử chuyển mạch thứ sáu T6 thông qua nút thứ năm n5. Catôt của OLED này được nối với điện cực VSS mà VSS được cấp vào đó. Đường đi của dòng điện của OLED này được chuyển mạch bởi phần tử chuyển mạch thứ tư T4.

Điện cực thứ nhất của tụ điện tích trữ Cst được nối với dây dẫn VDD 103 và được cấp VDD. Điện cực thứ hai của tụ điện tích trữ Cst được nối với cổng của phần tử điều khiển DT, điện cực thứ nhất của phần tử chuyển mạch thứ ba T3, và điện cực thứ nhất của phần tử chuyển mạch thứ năm T5 qua nút thứ nhất n1.

Phần tử chuyển mạch thứ nhất T1 thông đáp lại tín hiệu quét thứ N là SCAN(N) trong pha cảm biến và ghi dữ liệu Twr, và cấp điện áp dữ liệu VData vào nút thứ hai n2. Nút thứ hai n2 được tạo ra giữa điện cực thứ nhất của phần tử chuyển mạch thứ nhất T1, điện cực thứ hai của phần tử chuyển mạch thứ hai T2, và điện cực thứ nhất của phần tử điều khiển DT. Phần tử chuyển mạch thứ nhất T1 bao gồm cổng được nối với đường nối cổng thứ hai 1042 mà tín hiệu quét thứ N là SCAN(N) được cấp vào đó, điện cực thứ nhất được nối với nút thứ hai n2, và điện cực thứ hai được nối với đường dữ liệu 102.

Phần tử chuyển mạch thứ hai T2 thông đáp lại tín hiệu EM là EM(N) trong pha điều khiển Tem, và nối dây dẫn VDD 103, được cấp VDD, đến nút thứ hai n2. Phần tử chuyển mạch thứ hai T2 bao gồm cổng được nối với đường nối cổng thứ ba 1043 mà tín hiệu EM là EM(N) được cấp vào đó, điện cực thứ nhất được nối với dây dẫn VDD 103, và điện cực thứ hai được nối với nút thứ hai n2.

Phần tử chuyển mạch thứ ba T3 thông đáp lại tín hiệu quét thứ N là SCAN(N) trong pha cảm biến và ghi dữ liệu Twr, và nối nút thứ nhất n1 đến nút thứ ba n3. Nút thứ ba n3 được tạo ra giữa điện cực thứ hai của phần tử chuyển mạch thứ ba T3, điện cực thứ hai của phần tử điều khiển DT, và điện cực thứ nhất của phần tử chuyển mạch thứ tư T4. Phần tử chuyển mạch thứ ba T3 bao gồm cổng được nối với đường nối cổng thứ hai 1042 mà tín hiệu quét thứ N là SCAN(N) được cấp vào đó, điện cực thứ nhất được nối với nút thứ nhất n1, và điện cực thứ hai được nối với nút thứ ba n3. Phần tử chuyển mạch thứ ba T3 có thể được thực hiện dưới dạng TFT cổng kép vốn có lợi trong việc triệt tiêu dòng điện rò đi trong trạng thái ngắt (OFF) của TFT.

Phần tử chuyển mạch thứ tư T4 thông đáp lại tín hiệu EM là EM(N) trong pha điều khiển Tem, và nối nút thứ ba n3 đến nút thứ năm n5. Phần tử chuyển mạch thứ tư T4 bao gồm cổng được nối với đường nối cổng thứ ba 1043 mà tín hiệu EM là EM(N) được cấp vào đó, điện cực thứ nhất được nối với nút thứ ba n3, và điện cực thứ hai được nối với anốt của phần tử phát sáng EL thông qua nút thứ năm n5. Phần tử chuyển mạch thứ tư T4 có thể được thực hiện dưới dạng TFT cổng kép vốn có lợi trong việc triệt tiêu dòng điện rò đi trong trạng thái ngắt (OFF) của TFT.

Phần tử chuyển mạch thứ năm T5 thông đáp lại tín hiệu quét thứ (N-1) là SCAN(N-1) trong pha xoá Tini, và nối nút thứ nhất n1 đến nút thứ tư n4 mà Vini được cấp vào đó. Phần tử chuyển mạch thứ năm T5 bao gồm cổng được nối với đường nối cổng thứ nhất 1041 mà tín hiệu quét thứ (N-1) là SCAN(N-1) được cấp vào đó, điện cực thứ nhất được nối với nút thứ nhất n1, và điện cực thứ hai được nối với nút thứ tư n4. Nút thứ tư n4 được tạo ra trên dây dẫn Vini 105 giữa điện cực thứ hai của phần tử chuyển mạch thứ năm T5 và điện cực thứ nhất của phần tử chuyển mạch thứ sáu T6.

Phần tử chuyển mạch thứ sáu T6 thông đáp lại tín hiệu quét thứ N là SCAN(N) trong pha cảm biến và ghi dữ liệu Twr, và nối nút thứ tư n4 đến nút thứ năm n5. Phần tử chuyển mạch thứ sáu T6 bao gồm cổng được nối với đường nối cổng thứ hai 1042 mà tín hiệu quét thứ N là SCAN(N) được cấp vào đó, điện cực thứ nhất được nối với nút thứ tư n4, và điện cực thứ hai được nối với nút thứ năm n5.

Điện áp ngưỡng Vth của phần tử điều khiển DT được lưu giữ trong tụ điện tích trữ Cst và được lấy mẫu trong pha cảm biến và ghi dữ liệu Twr. Trong pha điều khiển

Tem, thì phần tử điều khiển DT điều chỉnh dòng điện đi qua phần tử phát sáng EL nhờ điện áp cổng-nguồn Vgs. Phần tử điều khiển DT bao gồm cổng được nối với nút thứ nhất n1, điện cực thứ nhất được nối với nút thứ hai n2, và điện cực thứ hai được nối với nút thứ ba n3.

Bộ điều khiển cổng 120 theo sáng chế bao gồm thanh ghi dịch được tạo ra trực tiếp trên cùng đế với mảng TFT (Thin Film Transistor - tranzito màng mỏng) trong vùng tích cực cấu thành màn hình. Bộ điều khiển cổng 120 có thể tuần tự cấp các tín hiệu cổng, bao gồm các tín hiệu quét và các tín hiệu EM, vào các đường nối cổng 104 bằng cách dịch các tín hiệu này nhờ sử dụng thanh ghi dịch nêu trên. Như được thể hiện trên Fig.14, thanh ghi dịch này bao gồm các tầng được nối tầng qua dây dẫn tín hiệu mang.

Fig.14 là hình vẽ thể hiện sơ đồ mạch điện của bộ điều khiển cổng theo một khía cạnh làm ví dụ của sáng chế. Fig.15 là hình vẽ thể hiện biểu đồ dạng sóng của điện áp nút Q, điện áp nút QB, và các điện áp ra trên Fig.14. Bộ điều khiển cổng và các dạng sóng điều khiển của nó trên Fig.14 và Fig.15 là một ví dụ mà trong đó các tranzito của thanh ghi dịch được thực hiện dưới dạng NMOS.

Như được thể hiện trên Fig.14 và Fig.15, mỗi tầng trong số các tầng của thanh ghi dịch này nhận xung khởi động hoặc tín hiệu mang CAR từ tầng trước làm xung khởi động, và tạo ra đầu ra khi nhận được xung nhịp dịch CLK(N-1) hoặc CLK(N). Theo đó, các dạng sóng ra được dịch đồng bộ với thời điểm định thời của các xung nhịp dịch CLK(N-1) và CLK(N) được đưa vào các tầng này. Tầng thứ (N-1) tạo ra điện áp ra thứ (N-1) là OUT(N-1) làm điện áp mở cổng khi nhận được xung nhịp thứ (N-1) là CLK(N-1). Tầng thứ N tạo ra điện áp ra thứ N là OUT(N) làm điện áp mở cổng khi nhận được xung nhịp thứ N là CLK(N).

Mỗi tầng trong số các tầng này đều bao gồm tranzito kéo lên Tu để kéo điện áp ra OUT(N-1) hoặc OUT(N) lên bằng cách tích điện cho nút ra đáp lại điện áp nút Q, tranzito kéo xuống Td để kéo điện áp ra OUT(N-1) hoặc OUT(N) xuống bằng cách phóng điện cho nút ra đáp lại điện áp nút QB, và mạch chuyển mạch 140 hoặc 141 để tích điện và phóng điện cho nút Q và nút QB. Nút ra của mỗi tầng được nối với đường nối cổng trên tấm nền hiển thị 100.

Tranzito kéo lên Tu tích điện cho nút ra khi nhận được xung nhịp dịch CLK(N-1) hoặc CLK(N) trong khi nút Q ở trạng thái được tích điện trước. Khi nút Q được tích điện trước bằng VGH và nổi, thì xung nhịp dịch CLK(N-1) hoặc CLK(N) được đưa vào điện cực thứ nhất của tranzito kéo lên Tu. Do đó, khi xung nhịp dịch CLK(N-1) hoặc CLK(N) được đưa vào, thì điện áp tại nút Q được nâng đến điện áp cao hơn so với điện áp tích điện trước, lên đến khoảng $2V_{GH}$, bằng cách tự nâng (bootstrapping) nhờ điện dung ký sinh của tranzito kéo lên Tu, nhờ đó làm thông tranzito kéo lên Tu. Dạng sóng ra được tạo ra và có hình dạng tương tự như xung nhịp dịch CLK(N-1) hoặc CLK(N) được cấp vào tranzito kéo lên Tu.

Khi nút QB được tích điện, thì tranzito kéo xuống Td nối nút ra đến nút VSS mà điện áp đóng cổng VGL được cấp vào đó, để phóng điện cho điện áp ra OUT(N-1) hoặc OUT(N) xuống đến điện áp đóng cổng VGL.

Mỗi mạch trong số mạch chuyển mạch 140 và 141 đều tích điện cho nút Q đáp lại xung khởi động được nhập vào qua cực Vst hoặc tín hiệu mang nhận được từ tầng trước, và phóng điện cho nút Q đáp lại tín hiệu nhận được qua cực RST hoặc cực VNEXT (không được thể hiện trên hình vẽ). Tín hiệu xóa, để đồng thời phóng điện cho các nút Q của tất cả các tầng, được cấp vào cực RST. Tín hiệu mang được tạo ra từ tầng tiếp theo thì được cấp vào cực VNEXT để phóng điện cho nút Q.

Nút QB được nối với cổng của tranzito kéo xuống Td. Nút QB được tích điện và được phóng điện ngược lại so với nút Q. Tranzito kéo xuống Td được làm thông theo điện áp nút QB để phóng điện cho nút ra.

Theo sáng chế, thì vùng tiêu cự được quét tuần tự từng dòng một, còn ở vùng lân cận và vùng ngoại biên, thì một số lượng dòng được quét đồng thời. Nhằm mục đích này, thì bộ điều khiển cổng 120 bao gồm các bộ ghép kênh (MUX) từ 151 đến 156 để chuyển mạch đường đi của các tín hiệu mang và các tín hiệu ra, như được thể hiện trên các hình vẽ từ Fig.16 đến Fig.18. Ở vùng tiêu cự (vùng thứ nhất), thì các bộ ghép kênh từ 151 đến 156 này cấp điện áp ra của tầng trước vào cực khởi động Vst của tầng tiếp theo được nối với tầng trước này. Ở vùng lân cận hoặc vùng ngoại biên (vùng thứ hai), thì các bộ ghép kênh từ 151 đến 156 này cấp điện áp ra của tầng trước đồng thời vào các cực khởi động Vst của nhiều tầng.

Fig.16 là hình vẽ thể hiện sơ đồ chi tiết của mạch điện ở bộ điều khiển công xuất các tín hiệu công ra các đường nối công ở vùng tiêu cự. Sự hoạt động của bộ điều khiển công sẽ được mô tả dựa vào ví dụ mà trong đó đường nối công thứ nhất và đường nối công thứ hai, mà tín hiệu quét được cấp vào đó, được nối với một dòng điểm ảnh.

Như được thể hiện trên Fig.16, điện áp ra thứ (N-1) là OUT(N-1) từ mạch chuyển mạch thứ (N-1) được cấp vào đường nối công thứ nhất của dòng điểm ảnh thứ N. Điện áp ra thứ N là OUT(N) từ mạch chuyển mạch 141 thứ N được cấp đến đường nối công thứ hai của dòng điểm ảnh thứ N. Mạch chuyển mạch 141 thứ N này xuất ra điện áp ra thứ N là OUT(N) khi nhận được xung nhịp thứ N.

Bộ ghép kênh thứ nhất 151 cấp điện áp ra thứ N là OUT(N) từ mạch chuyển mạch 141 thứ N này vào đường nối công thứ nhất của dòng điểm ảnh thứ (N+1), đáp lại tín hiệu chọn SEL. Bộ ghép kênh thứ hai 152 cấp đầu ra thứ N là OUT(N) từ mạch chuyển mạch 141 thứ N đến cực Vst của mạch chuyển mạch 142 thứ (N+1), đáp lại tín hiệu chọn SEL. Kết quả là, mạch chuyển mạch 142 thứ (N+1) xuất điện áp ra thứ (N+1) là OUT(N+1) ra đường nối công thứ hai của dòng điểm ảnh thứ (N+1) khi nhận được xung nhịp thứ (N+1).

Điện áp ra thứ (N+1) là OUT(N+1) từ mạch chuyển mạch 142 thứ (N+1) được cấp đến đường nối công thứ nhất của dòng điểm ảnh thứ (N+2). Điện áp ra thứ (N+2) là OUT(N+2) từ mạch chuyển mạch 143 thứ (N+2) được cấp đến đường nối công thứ hai của dòng điểm ảnh thứ (N+2). Mạch chuyển mạch 143 thứ (N+2) xuất ra điện áp ra thứ (N+2) là OUT(N+2) khi nhận được xung nhịp thứ (N+2).

Bộ ghép kênh thứ ba 153 cấp điện áp ra thứ (N+2) là OUT(N+2) từ mạch chuyển mạch 143 thứ (N+2) đến đường nối công thứ nhất của dòng điểm ảnh thứ (N+3), đáp lại tín hiệu chọn SEL. Bộ ghép kênh thứ tư 154 cấp điện áp ra thứ (N+2) là OUT(N+2) từ mạch chuyển mạch 143 thứ (N+2) đến cực Vst của mạch chuyển mạch 144 thứ (N+3), đáp lại tín hiệu chọn SEL. Kết quả là, mạch chuyển mạch 144 thứ (N+3) xuất điện áp ra thứ (N+3) là OUT(N+3) ra đường nối công thứ hai của dòng điểm ảnh thứ (N+3) khi nhận được xung nhịp thứ (N+3).

Theo cách này, các dạng sóng ra từ bộ điều khiển cổng 120 được dịch một lần trên mỗi dòng điểm ảnh ở vùng tiêu cự.

Fig.17 là hình vẽ thể hiện sơ đồ chi tiết của mạch điện ở bộ điều khiển cổng xuất các tín hiệu cổng ra các đường nối cổng ở vùng lân cận.

Như được thể hiện trên Fig.17, điện áp ra thứ (N-1) là OUT(N-1) từ mạch chuyển mạch thứ (N-1) được cấp vào đường nối cổng thứ nhất của dòng điểm ảnh thứ N. Điện áp ra thứ N là OUT(N) từ mạch chuyển mạch 141 thứ N được cấp đến đường nối cổng thứ hai của dòng điểm ảnh thứ N. Mạch chuyển mạch 141 thứ N này xuất ra điện áp ra thứ N là OUT(N) khi nhận được xung nhịp thứ N.

Bộ ghép kênh thứ nhất 151 cấp điện áp ra thứ N là OUT(N) từ mạch chuyển mạch 141 thứ N này vào đường nối cổng thứ nhất của dòng điểm ảnh thứ (N+1), đáp lại tín hiệu chọn SEL. Bộ ghép kênh thứ hai 152 cấp điện áp ra thứ (N-1) là OUT(N-1) vào cực Vst của mạch chuyển mạch 142 thứ (N+1), đáp lại tín hiệu chọn SEL. Kết quả là, mạch chuyển mạch 142 thứ (N+1) xuất điện áp ra thứ (N+1) là OUT(N+1) ra đường nối cổng thứ hai của dòng điểm ảnh thứ (N+1) khi nhận được xung nhịp thứ N. Vì điện áp ra thứ (N-1) là OUT(N-1) được đưa đồng thời vào các cực Vst của các tầng thứ N và thứ (N+1), nên điện áp ra thứ N là OUT(N) và điện áp ra thứ (N+1) là OUT(N+1) đồng thời được xuất ra.

Điện áp ra thứ (N+1) là OUT(N+1) được cấp vào đường nối cổng thứ nhất của dòng điểm ảnh thứ (N+2). Điện áp ra thứ (N+2) là OUT(N+2) từ mạch chuyển mạch 143 thứ (N+2) được cấp đến đường nối cổng thứ hai của dòng điểm ảnh thứ (N+2). Mạch chuyển mạch 143 thứ (N+2) xuất ra điện áp ra thứ (N+2) là OUT(N+2) khi nhận được xung nhịp thứ (N+1). Tức là, điện áp ra thứ (N+2) là OUT(N+2) được xuất ra ngay sau khi điện áp ra thứ N là OUT(N) và điện áp ra thứ (N+1) là OUT(N+1) được xuất ra đồng thời.

Bộ ghép kênh thứ ba 153 cấp điện áp ra thứ (N+1) là OUT(N+1) đến đường nối cổng thứ nhất của dòng điểm ảnh thứ (N+3), đáp lại tín hiệu chọn SEL. Bộ ghép kênh thứ tư 154 cấp điện áp ra thứ (N+1) là OUT(N+1) đến cực Vst của mạch chuyển mạch 144 thứ (N+3), đáp lại tín hiệu chọn SEL. Kết quả là, mạch chuyển mạch 144 thứ (N+3) xuất điện áp ra thứ (N+3) là OUT(N+3) ra đường nối cổng thứ hai của dòng

điểm ảnh thứ $(N+3)$ khi nhận được xung nhịp thứ $(N+1)$. Vì điện áp ra thứ $(N+1)$ là $OUT(N+1)$ được đưa đồng thời vào các cực Vst của các tầng thứ $(N+2)$ và thứ $(N+3)$, nên điện áp ra thứ $(N+2)$ là $OUT(N+2)$ và điện áp ra thứ $(N+3)$ là $OUT(N+3)$ đồng thời được xuất ra.

Theo cách này, như được thể hiện trên Fig.17, các dạng sóng ra từ bộ điều khiển cổng 120 được dịch hai dòng điểm ảnh một lần trong vùng lân cận.

Fig.18 là hình vẽ thể hiện sơ đồ chi tiết của mạch điện ở bộ điều khiển cổng xuất các tín hiệu cổng ra các đường nối cổng ở vùng ngoại biên. Trên Fig.18, MUX là ký hiệu đơn giản của các bộ ghép kênh từ 151 đến 156 trên Fig.16 và Fig.17.

Như được thể hiện trên Fig.18, điện áp ra thứ $(N-1)$ là $OUT(N-1)$ từ mạch chuyển mạch thứ $(N-1)$ được cấp vào đường nối cổng thứ nhất của dòng điểm ảnh thứ N . Điện áp ra thứ N là $OUT(N)$ từ mạch chuyển mạch 141 thứ N được cấp đến đường nối cổng thứ hai của dòng điểm ảnh thứ N . Mạch chuyển mạch 141 thứ N này xuất ra điện áp ra thứ N là $OUT(N)$ khi nhận được xung nhịp thứ N .

Bộ ghép kênh MUX này cấp điện áp ra thứ $(N-1)$ là $OUT(N-1)$ đến các đường nối cổng thứ nhất của các dòng điểm ảnh từ thứ $(N+1)$ đến thứ $(N+3)$ đáp lại tín hiệu chọn SEL. Sau đó, bộ ghép kênh MUX cấp điện áp ra thứ $(N-1)$ là $OUT(N-1)$ đồng thời đến các cực Vst của các mạch chuyển mạch từ 141 là thứ N đến 144 là thứ $(N+3)$ đáp lại tín hiệu chọn SEL. Kết quả là, các mạch chuyển mạch từ 141 là thứ N đến 144 là thứ $(N+3)$ đồng thời tạo ra các điện áp ra từ $OUT(N)$ đến $OUT(N+3)$ khi nhận được xung nhịp thứ N và xuất chúng ra các đường nối cổng thứ hai của các dòng điểm ảnh từ thứ N đến thứ $(N+3)$.

Theo cách này, các dạng sóng ra từ bộ điều khiển cổng 120 được dịch bốn dòng điểm ảnh một lần ở vùng ngoại biên.

Các đường ranh giới ở nơi thay đổi độ phân giải có thể trông rõ nét. Để giải quyết vấn đề này, thì như được thể hiện trên Fig.19, bộ xử lý ảnh thứ hai 220 có thể cho phép vùng độ phân giải cao và vùng độ phân giải thấp đan xen với nhau tại ranh giới này nhờ sử dụng bộ lọc không gian, để độ phân giải ở đây thay đổi dần dần. Theo khía cạnh làm ví dụ khác, bộ xử lý ảnh thứ hai 220 có thể dịch ranh giới giữa vùng độ

phân giải cao và vùng độ phân giải thấp trong mỗi chu kỳ khung nhờ sử dụng bộ lọc thời gian, để ranh giới giữa các vùng này được dịch lên và xuống trên màn hình khi nhìn theo trục thời gian. Ngoài những bộ lọc này ra, thì các phương pháp xử lý ảnh đã được biết rõ khác có thể được dùng để xử lý ranh giới giữa các vùng có độ phân giải khác nhau.

Như đã mô tả trên đây, sáng chế có thể cho phép giảm nhiều thời gian quét và chu kỳ khung và tăng tốc độ khung bằng cách giảm số lượng lần dịch cổng ở vùng lân cận của vùng tiêu cự mà cái nhìn của người dùng hướng về phía đó, nhờ đó có thể giảm độ trễ cho đến khi dữ liệu được ghi vào các điểm ảnh, nhờ đó cải thiện tình trạng rung hình chuyển động và nhoè chuyển động. Thiết bị hiển thị theo sáng chế có thể thay đổi độ phân giải mà người dùng thấy, theo vùng không có sự thay đổi về mặt vật lý nào đối với độ phân giải của tấm nền hiển thị, bằng cách điều chỉnh số lượng lần dịch cổng trên tấm nền hiển thị tỷ lệ thuận với độ phân giải của vùng tiêu cự mà cái nhìn của người dùng hướng về phía đó, và độ phân giải của vùng lân cận.

Tuy sáng chế đã được mô tả dựa vào một số khía cạnh minh hoạ, nhưng cần hiểu rằng các khía cạnh cải biến khác có thể được những người có kiến thức trung bình trong lĩnh vực tạo ra mà không nằm ngoài phạm vi và nguyên lý của sáng chế. Cụ thể hơn, những phương án biến thể và cải biến khác nhau có thể được tạo ra đối với những bộ phận thành phần và/hoặc kiểu bố trí theo sáng chế mà không nằm ngoài phạm vi của phần bộc lộ, những hình vẽ và những điểm yêu cầu bảo hộ kèm theo. Ngoài những phương án biến thể và cải biến đối với những bộ phận thành phần và/hoặc kiểu bố trí đó, thì những người có kiến thức trung bình trong lĩnh vực cũng sẽ nhận thấy những ứng dụng khác của sáng chế.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị bao gồm:

tám nền hiển thị bao gồm các đường dữ liệu, các đường nối cổng và các điểm ảnh được sắp xếp thành dạng ma trận mà trong đó các đường dữ liệu và các đường nối cổng này giao nhau;

bộ điều khiển hệ thống gửi dữ liệu ảnh của hình ảnh đầu vào đến bộ điều khiển hiển thị;

trong đó bộ điều khiển hiển thị điều khiển tám nền hiển thị bằng cách giảm số lượng lần dịch ở các tín hiệu cổng được cấp vào nhiều đường nối cổng ở vùng thứ hai trong đó hình ảnh đầu vào cần được hiển thị với độ phân giải thứ hai thấp hơn vùng thứ nhất mà trong đó hình ảnh đầu vào được hiển thị ở độ phân giải thứ nhất trên tám nền hiển thị; và

trong đó bộ điều khiển hiển thị còn điều khiển tám nền hiển thị bằng cách giảm số lượng lần dịch ở các tín hiệu cổng được cấp vào nhiều đường nối cổng ở vùng thứ ba mà ở đó dữ liệu ảnh được hiển thị với độ phân giải thứ ba hơn là độ phân giải thứ hai trên tám nền hiển thị.

2. Thiết bị hiển thị theo điểm 1, trong đó bộ điều khiển hệ thống hoặc bộ điều khiển hiển thị xác định vùng thứ nhất, dựa trên cái nhìn của người dùng, vùng thứ hai xung quanh vùng thứ nhất này, và lần lượt điều chỉnh độ phân giải của hình ảnh đầu vào được hiển thị ở mỗi vùng trong số vùng thứ nhất và vùng thứ hai này tới độ phân giải thứ nhất và độ phân giải thứ hai.

3. Thiết bị hiển thị theo điểm 2, trong đó bộ điều khiển hệ thống hoặc bộ điều khiển hiển thị xác định vùng thứ ba khác với vùng thứ nhất và vùng thứ hai trên tám nền hiển thị, và điều chỉnh độ phân giải của hình ảnh đầu vào được hiển thị ở vùng thứ ba này tới độ phân giải thứ ba.

4. Thiết bị hiển thị theo điểm 1, trong đó bộ điều khiển hiển thị còn bao gồm:

bộ điều khiển dữ liệu chuyển đổi dữ liệu hình ảnh của hình ảnh đầu vào thành

các điện áp dữ liệu và xuất các điện áp dữ liệu này ra các đường dữ liệu;

bộ điều khiển công xuất các tín hiệu công được đồng bộ với các điện áp dữ liệu này ra các đường nối công; và

bộ điều khiển định thời điều khiển các thời điểm hoạt động của bộ điều khiển dữ liệu và bộ điều khiển công dựa trên tín hiệu định thời được đồng bộ với dữ liệu ảnh của hình ảnh đầu vào từ bộ điều khiển hệ thống.

5. Thiết bị hiển thị theo điểm 4, trong đó bộ điều khiển định thời điều khiển bộ điều khiển công sao cho bộ điều khiển công điều chỉnh số lượng lần dịch ở các tín hiệu công trong vùng thứ nhất và vùng thứ hai tỷ lệ thuận với độ phân giải thứ nhất và độ phân giải thứ hai.

6. Thiết bị hiển thị theo điểm 4, trong đó bộ điều khiển công giảm số lượng lần dịch ở các tín hiệu công trong vùng thứ hai bằng cách đồng thời cấp các tín hiệu công vào nhiều đường công trong vùng thứ hai số các đường nối công lớn hơn so với vùng thứ nhất.

7. Thiết bị hiển thị theo điểm 6, trong đó bộ điều khiển dữ liệu ghi các dữ liệu ảnh giống nhau vào nhiều dòng điểm ảnh được nối với số đường nối công lớn hơn.

8. Thiết bị hiển thị theo điểm 4, trong đó bộ điều khiển hiển thị còn bao gồm:

bộ xử lý ảnh thứ nhất phân biệt vùng thứ nhất với vùng thứ hai và xác định tốc độ khung điều khiển của tám nền hiển thị, và điều khiển bộ điều khiển công dựa trên tốc độ khung điều khiển này; và

bộ xử lý ảnh thứ hai điều chỉnh hình ảnh đầu vào ở vùng thứ nhất để có độ phân giải thứ nhất và hình ảnh đầu vào trong vùng thứ hai để có độ phân giải thứ hai, và gửi dữ liệu ảnh với độ phân giải đã được điều chỉnh đó đến bộ điều khiển dữ liệu.

9. Thiết bị hiển thị theo điểm 8, trong đó bộ xử lý ảnh thứ hai xử lý ranh giới giữa vùng thứ nhất và vùng thứ hai bằng cách làm cho độ phân giải của hình ảnh tại ranh giới này đan xen nhau giữa độ phân giải thứ nhất và độ phân giải thứ hai, hoặc bằng cách dịch ranh giới giữa vùng thứ nhất và vùng thứ hai này theo trục thời gian.

10. Thiết bị hiển thị theo điểm 8, trong đó bộ xử lý ảnh thứ nhất và bộ xử lý ảnh thứ

hai được chứa trong bộ điều khiển định thời.

11. Thiết bị hiển thị theo điểm 1, trong đó kích thước của vùng thứ nhất và vùng thứ hai là các giá trị cố định được xác định trước, hoặc được làm biến thiên dựa trên một hoặc nhiều sự kiện trong số sự di chuyển của hình ảnh đầu vào, sự cử động của đầu người dùng, và các nội dung của hình ảnh đầu vào.

12. Thiết bị thực tế ảo bao gồm thiết bị hiển thị theo điểm 1. 2

13. Thiết bị thực tế ảo theo điểm 12, trong đó tám nền hiển thị bao gồm tám nền hiển thị bên mắt trái và tám nền hiển thị bên mắt phải.

14. Thiết bị thực tế ảo theo điểm 13, trong đó tám nền hiển thị bên mắt trái và tám nền hiển thị bên mắt phải dùng chung bộ điều khiển định thời trong bộ điều khiển hiển thị.

15. Mạch điều khiển công dành cho thiết bị hiển thị, tám nền hiển thị của thiết bị hiển thị này bao gồm vùng thứ nhất mà ở đó hình ảnh đầu vào được hiển thị ở độ phân giải thứ nhất và vùng thứ hai mà ở đó hình ảnh đầu vào được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này, trong đó mạch điều khiển công này bao gồm: 3

thanh ghi dịch dịch các xung của các tín hiệu công và tuần tự cấp các tín hiệu công đến nhiều đường nối công, thanh ghi dịch này bao gồm các tầng được nối tầng qua dây dẫn tín hiệu mang; và

bộ ghép kênh chuyển đường đi của tín hiệu ra của mỗi tầng trong số các tầng này,

trong đó ở vùng thứ nhất, thì bộ ghép kênh này cung cấp tín hiệu ra của tầng trước, dưới dạng tín hiệu mang, đến các cực khởi động của số lượng tầng tiếp theo thứ nhất, và ở vùng thứ hai, thì bộ ghép kênh này cung cấp tín hiệu ra của tầng trước, dưới dạng tín hiệu mang, đến các cực khởi động của số lượng tầng tiếp theo thứ hai, trong đó số lượng thứ nhất này là tương ứng với độ phân giải thứ nhất, và số lượng thứ hai này là tương ứng với độ phân giải thứ hai, và

trong đó tám nền hiển thị còn bao gồm vùng thứ ba mà ở đó hình ảnh đầu vào cần được hiển thị với độ phân giải thứ ba nhỏ hơn độ phân giải thứ hai.

16. Mạch điều khiển công theo điểm 15, trong đó ở vùng thứ ba này, thì bộ ghép kênh cấp tín hiệu ra của tầng trước vào các cực khởi động của số lượng tầng tiếp theo thứ ba dưới dạng tín hiệu mang, trong đó số lượng thứ ba này là tương ứng với độ phân giải thứ ba.

17. Mạch điều khiển công theo điểm 15, trong đó mỗi tầng trong số các tầng bao gồm:

nút ra được nối với nhiều đường nối công trên tấm nền hiển thị và xuất ra tín hiệu ra;

nút Q và nút QB;

tranzito kéo lên kéo tín hiệu ra lên bằng cách tích điện cho nút ra đáp lại điện áp tại nút Q;

tranzito kéo xuống kéo tín hiệu ra xuống bằng cách phóng điện cho nút ra đáp lại điện áp tại nút QB; và

mạch chuyển mạch tích điện cho nút Q đáp lại xung khởi động hoặc tín hiệu mang được đưa vào từ cực khởi động.

18. Phương pháp điều khiển mạch điều khiển công dành cho thiết bị hiển thị, tấm nền hiển thị của thiết bị hiển thị này bao gồm vùng thứ nhất mà ở đó hình ảnh đầu vào được hiển thị ở độ phân giải thứ nhất và vùng thứ hai mà ở đó hình ảnh đầu vào cần được hiển thị ở độ phân giải thứ hai nhỏ hơn độ phân giải thứ nhất này, trong đó mạch điều khiển công này bao gồm: thanh ghi dịch dịch các xung của các tín hiệu công và tuần tự cấp các tín hiệu công đến nhiều đường nối công, thanh ghi dịch này bao gồm các tầng được nối tầng qua dây dẫn tín hiệu mang; và bộ ghép kênh chuyển đường đi của tín hiệu ra của mỗi tầng trong số các tầng này,

trong đó phương pháp này bao gồm các bước:

điều khiển bộ ghép kênh để cung cấp, ở vùng thứ nhất, tín hiệu ra của tầng trước đến các cực khởi động của số lượng tầng tiếp theo thứ nhất dưới dạng tín hiệu mang; và

điều khiển bộ ghép kênh này để cung cấp, ở vùng thứ hai, tín hiệu ra của tầng

trước đến các cực khởi động của số lượng tăng tiếp theo thứ hai dưới dạng tín hiệu mang, số lượng thứ nhất này là tương ứng với độ phân giải thứ nhất, và số lượng thứ hai này là tương ứng với độ phân giải thứ hai, và trong đó tấm nền hiển thị còn bao gồm vùng thứ ba trong đó hình ảnh đầu vào được hiển thị với độ phân giải thứ ba thấp hơn độ phân giải thứ hai.

Fig.1

(Giải pháp đã biết)

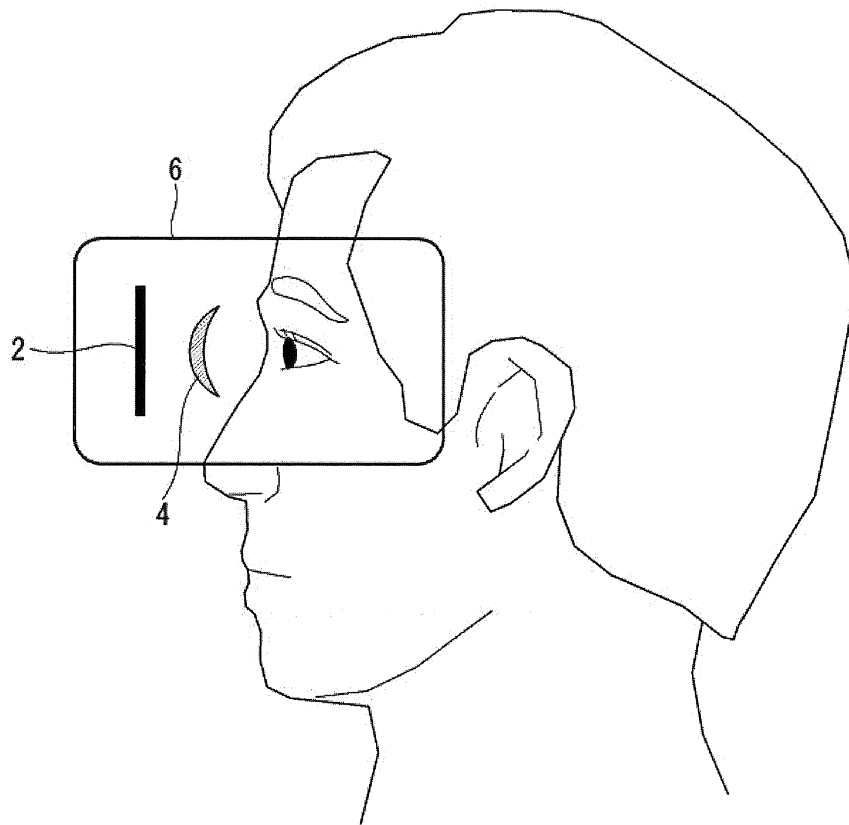


Fig.2

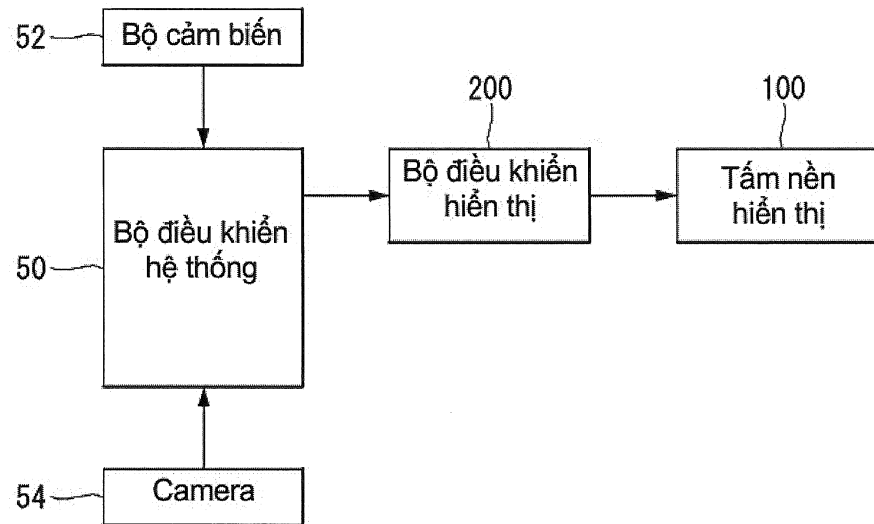


Fig.3

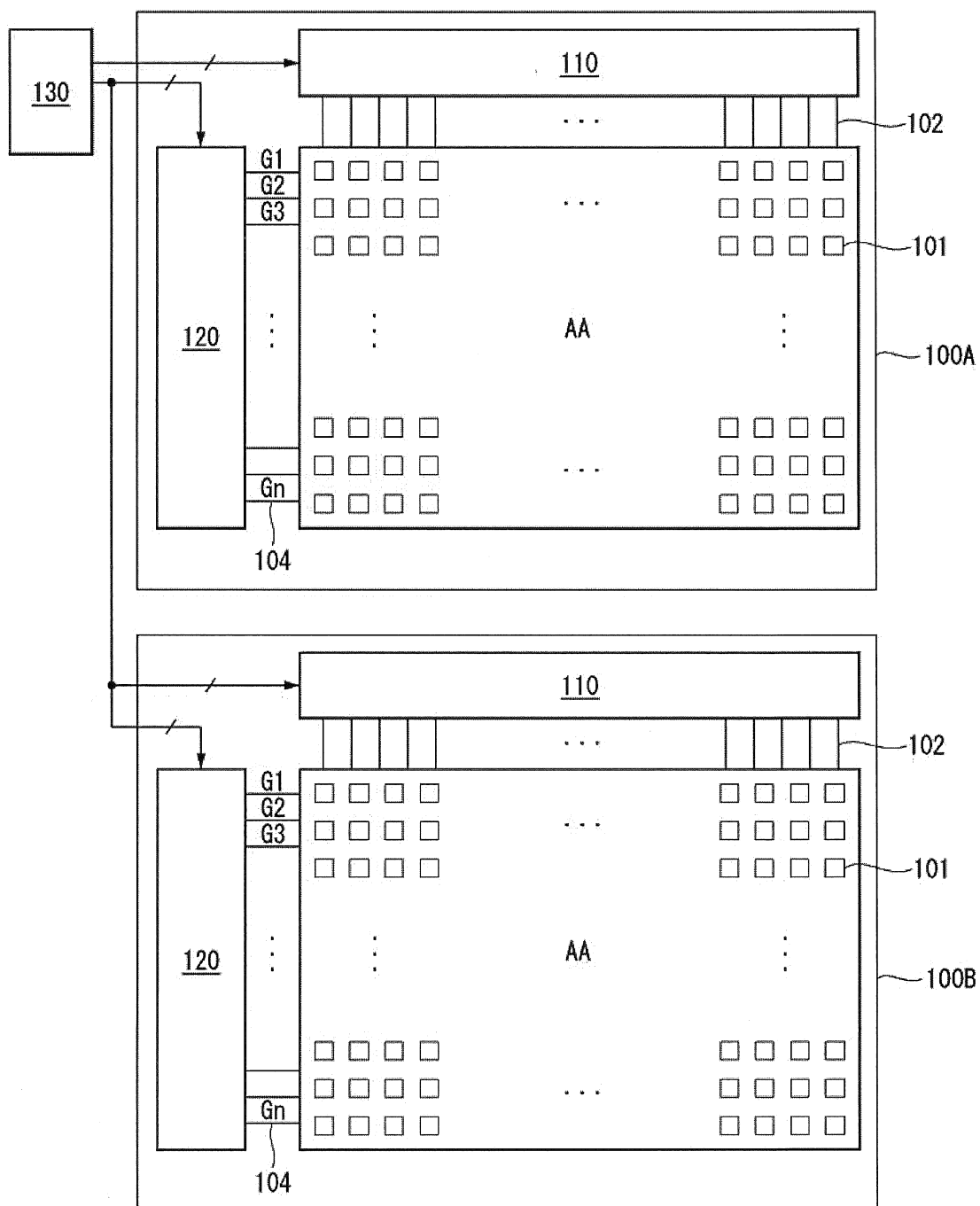


Fig.4

Vùng ngoại biên: Điều khiển với độ phân giải thấp -> Đồng thời điều khiển một số lượng dòng
Vùng lân cận: Điều khiển với độ phân giải thấp -> Đồng thời điều khiển một số lượng dòng
Vùng tiêu cực: Điều khiển với độ phân giải đầy đủ
Vùng lân cận: Điều khiển với độ phân giải thấp -> Đồng thời điều khiển một số lượng dòng
Vùng ngoại biên: Điều khiển với độ phân giải thấp -> Đồng thời điều khiển một số lượng dòng

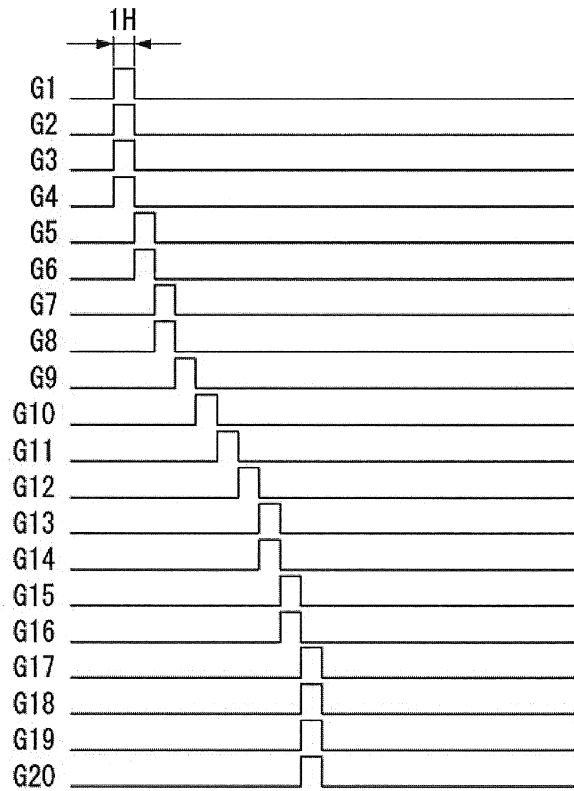


Fig.5

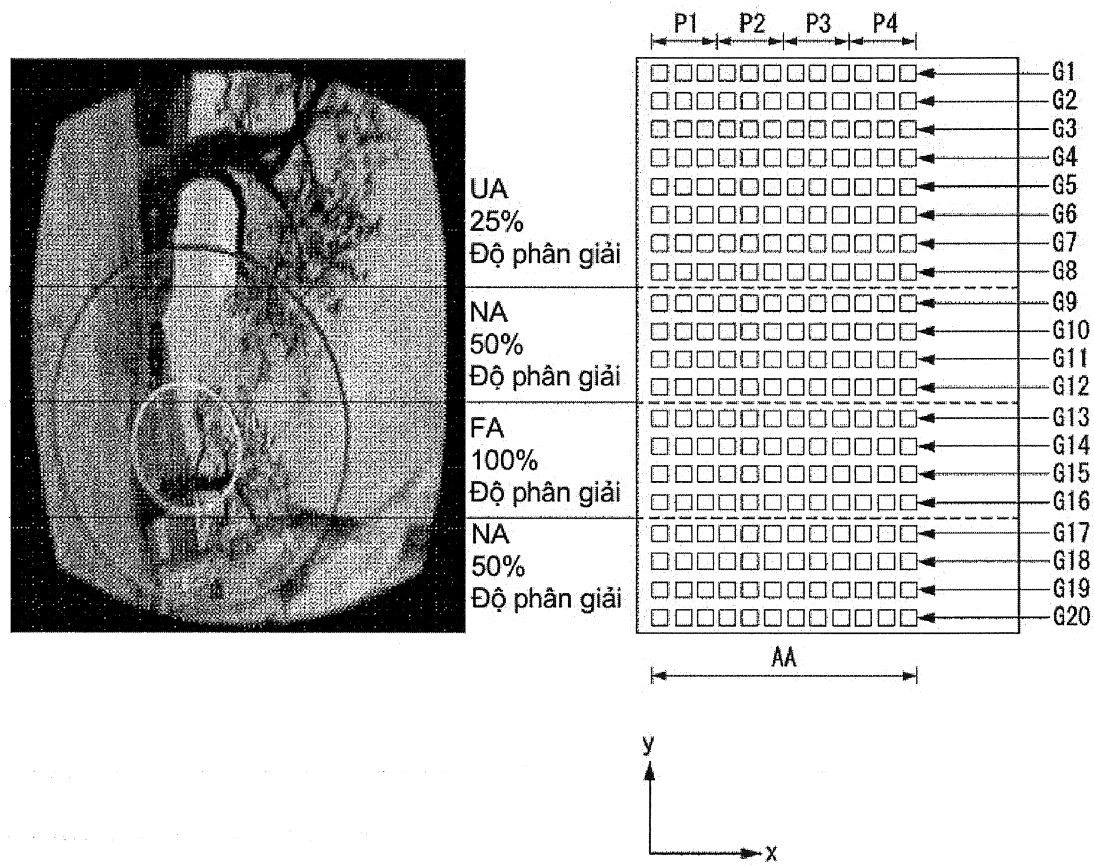


Fig.6

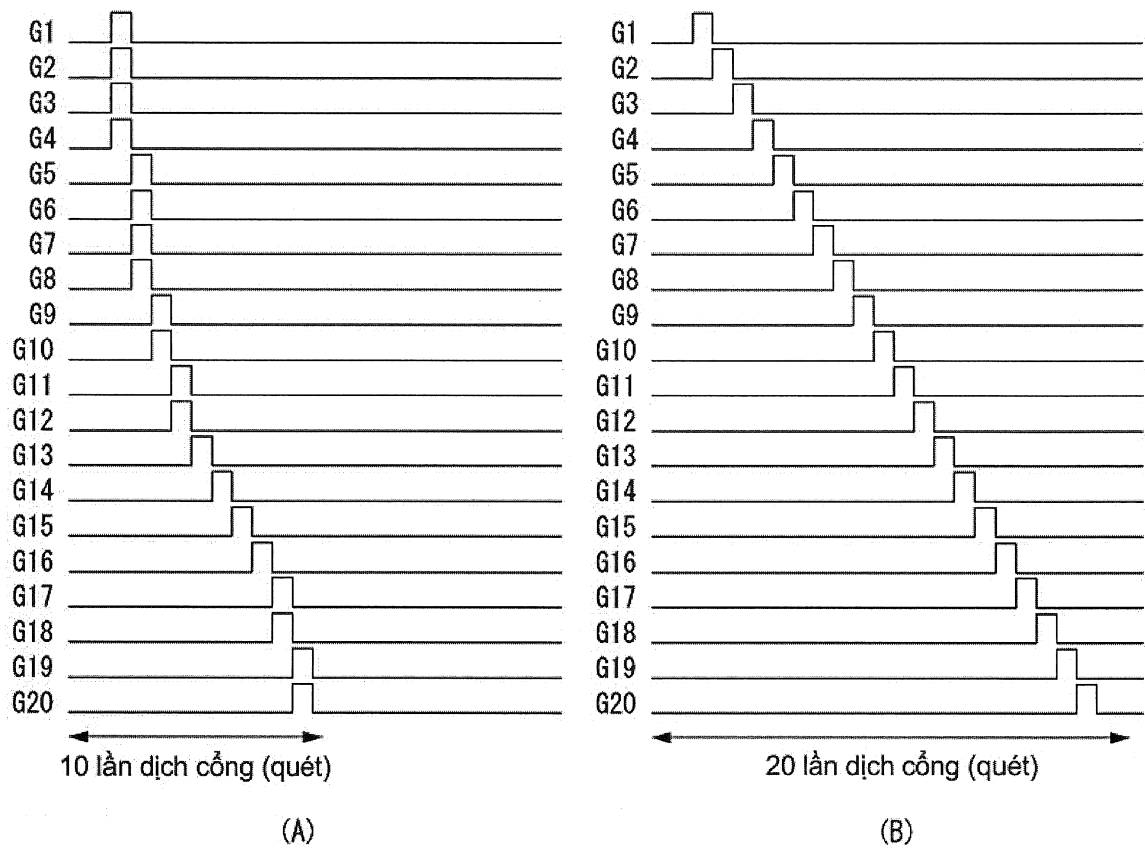


Fig.7

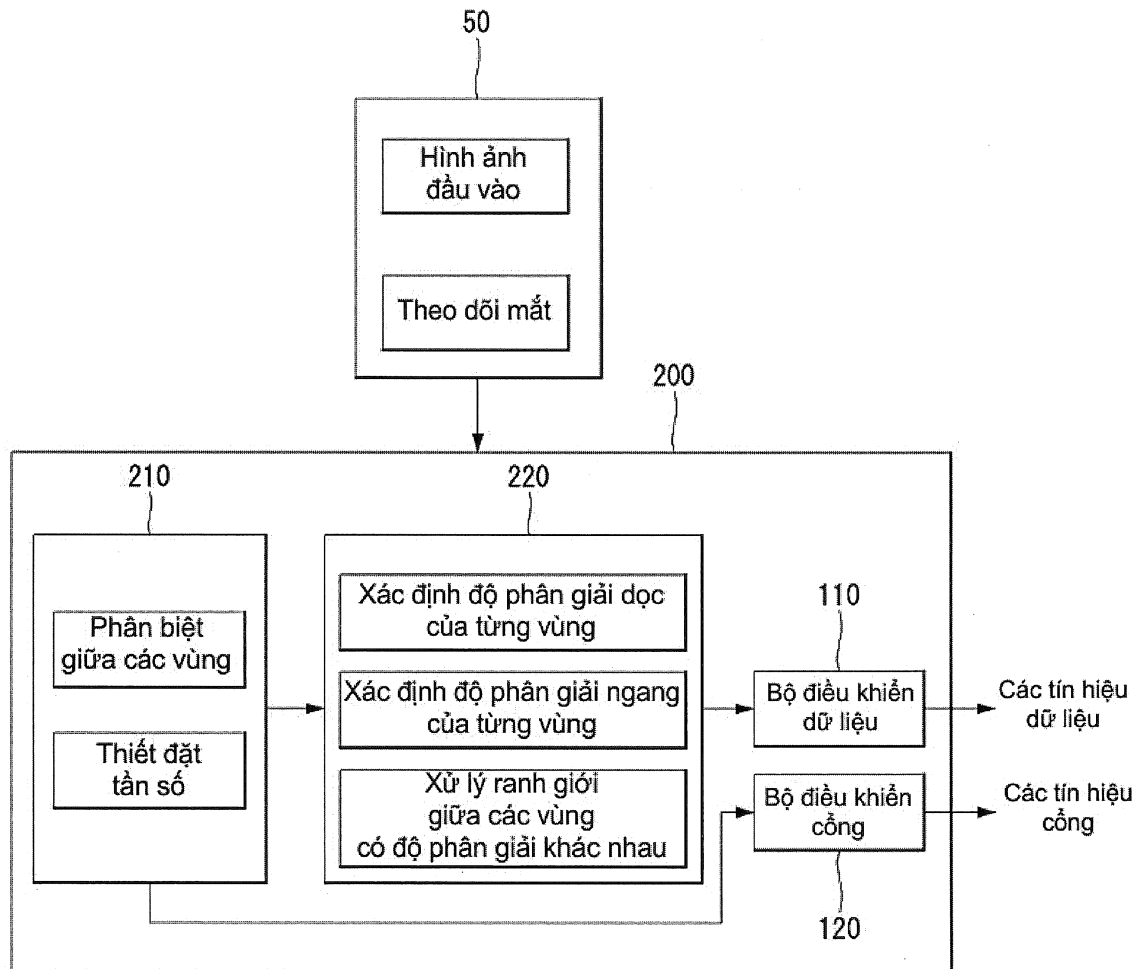


Fig.8

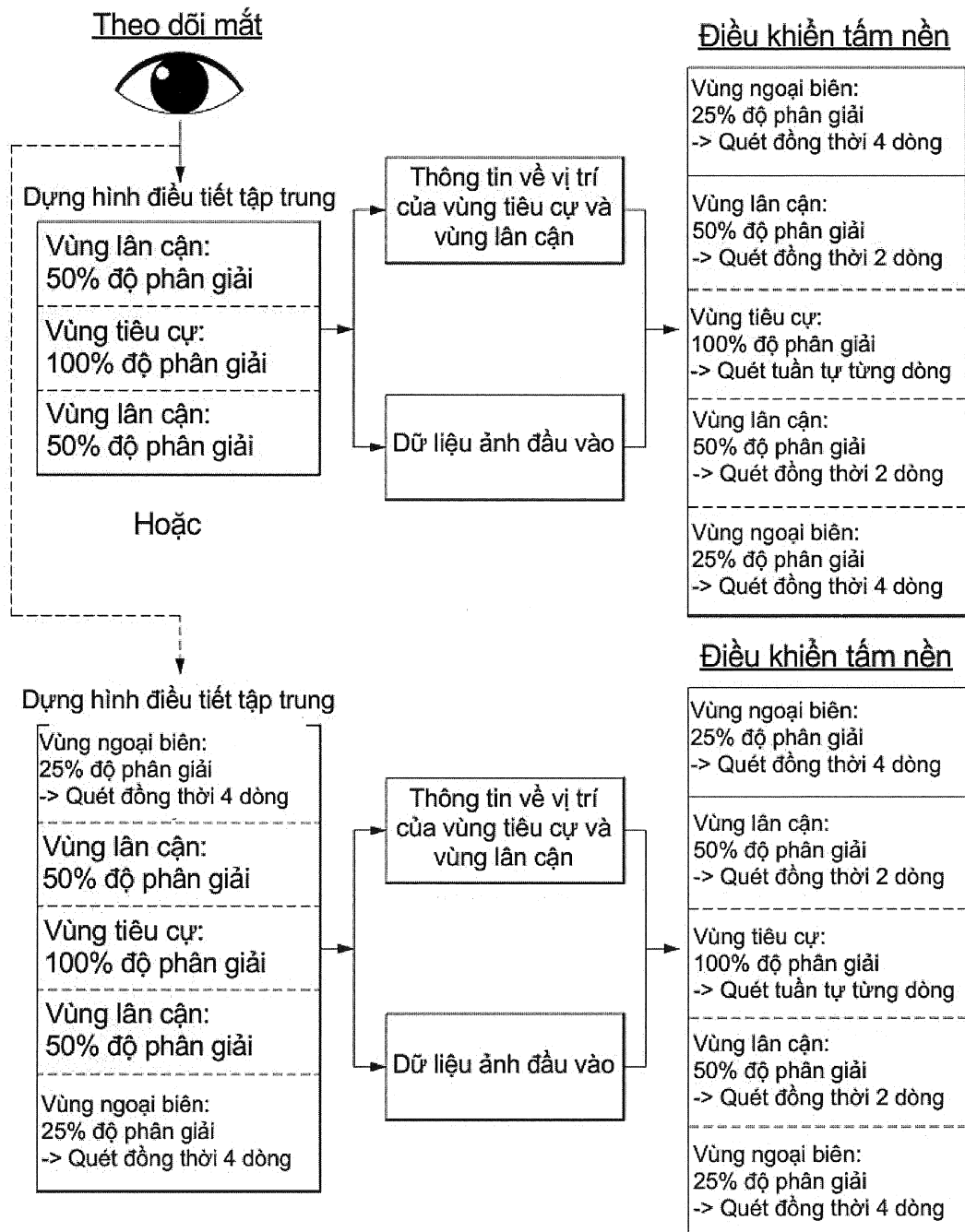


Fig.9

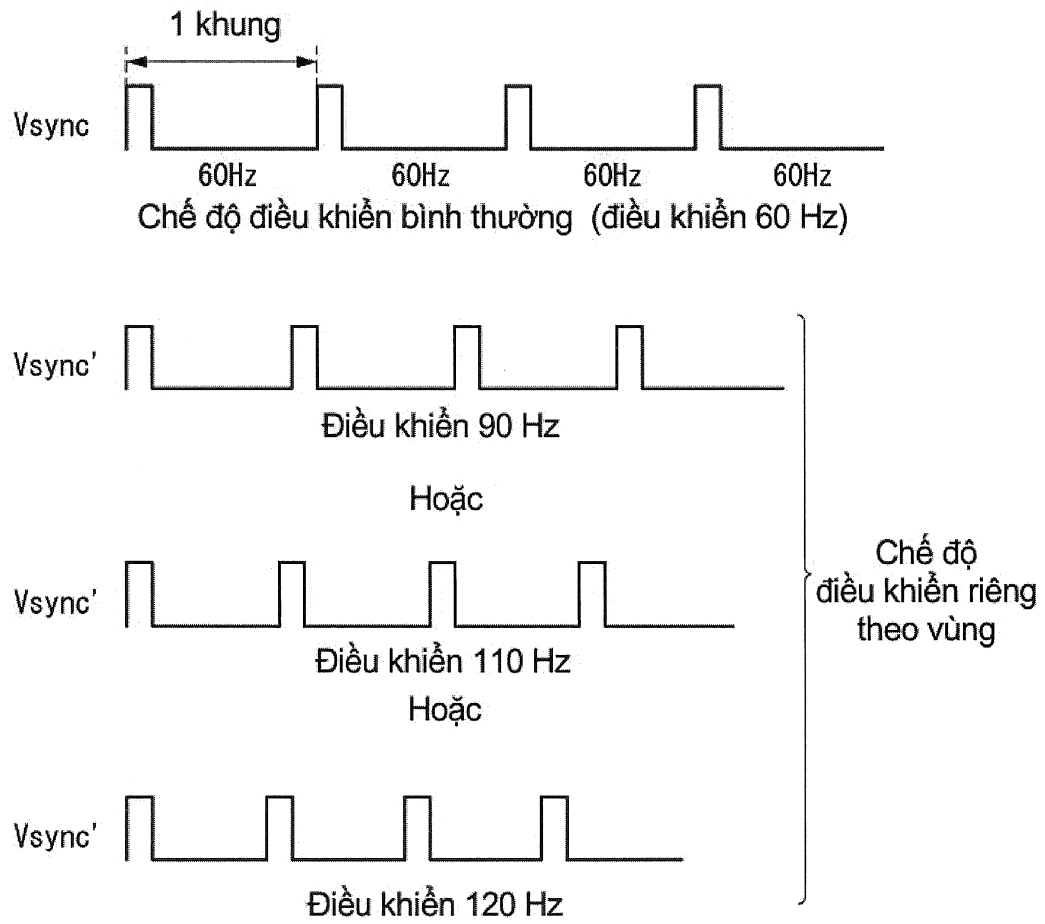
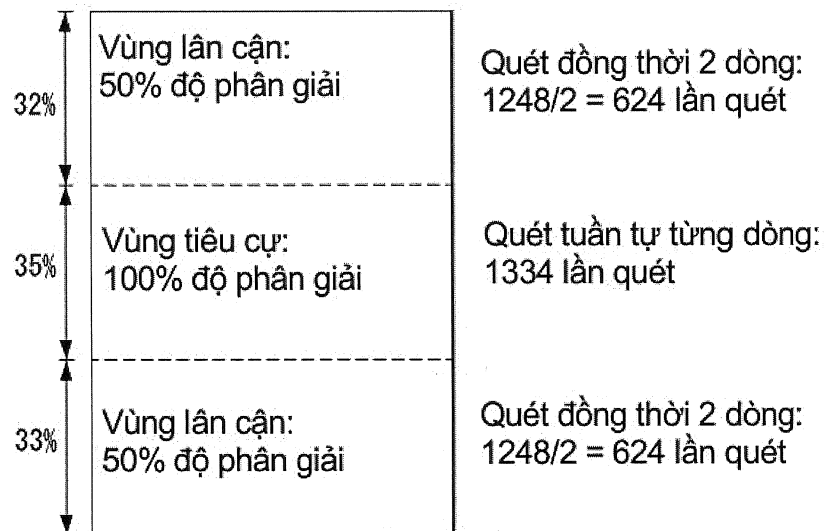


Fig.10A

Tốc độ khung
60 Hz -> 90 Hz



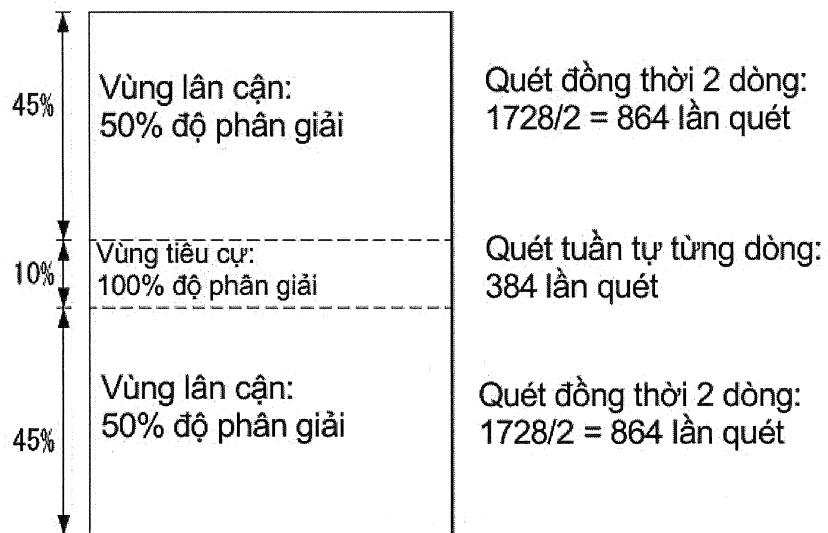
Tấm nền UHD: 3840x2160

Tổng số lần quét: 2592 lần quét

-> Điều khiển tại tốc độ khung 90 Hz

Fig.10B

Tốc độ khung
60 Hz -> 110 Hz



Tấm nền UHD: 3840x2160

Tổng số lần quét: 2112 lần quét

-> Điều khiển tại tốc độ khung 110 Hz

Fig.10C

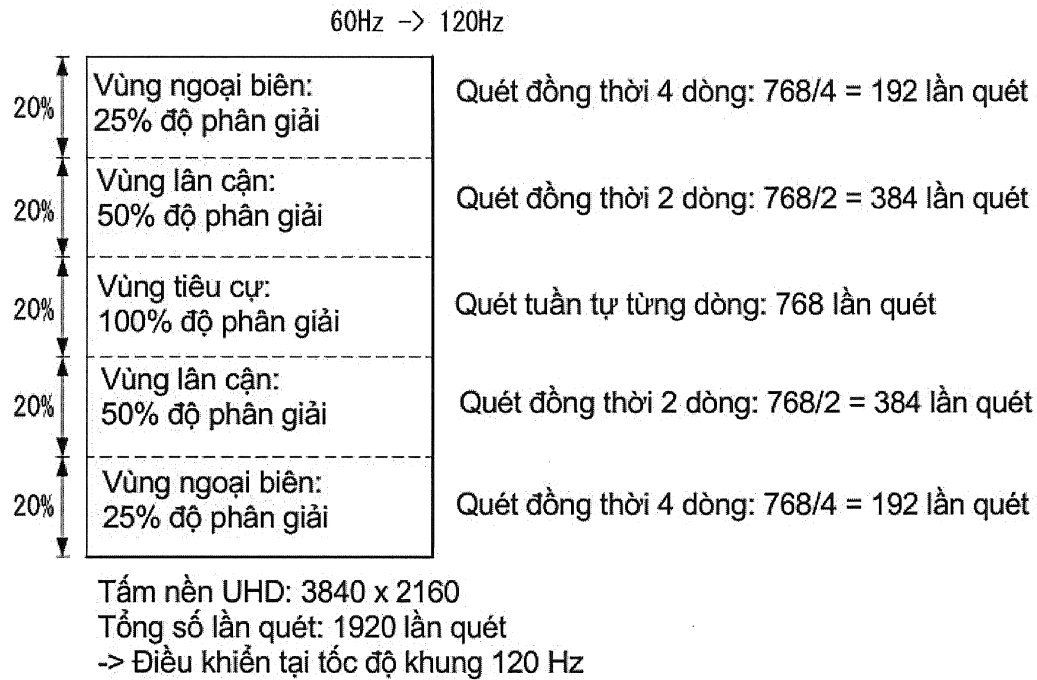


Fig.11

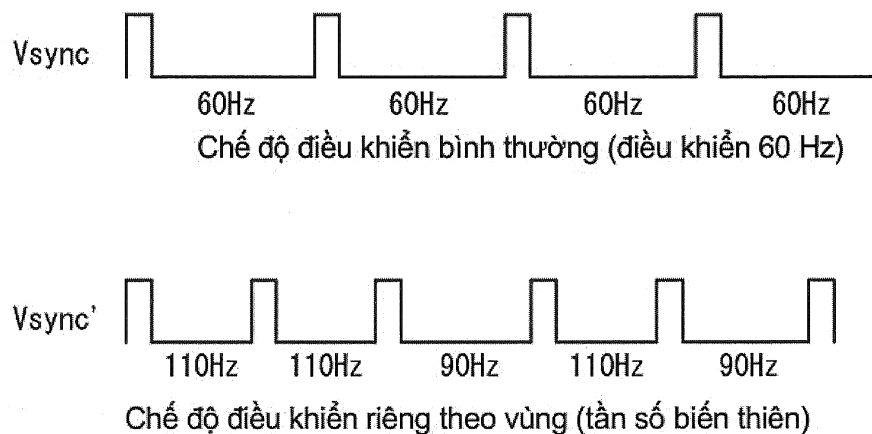


Fig.12

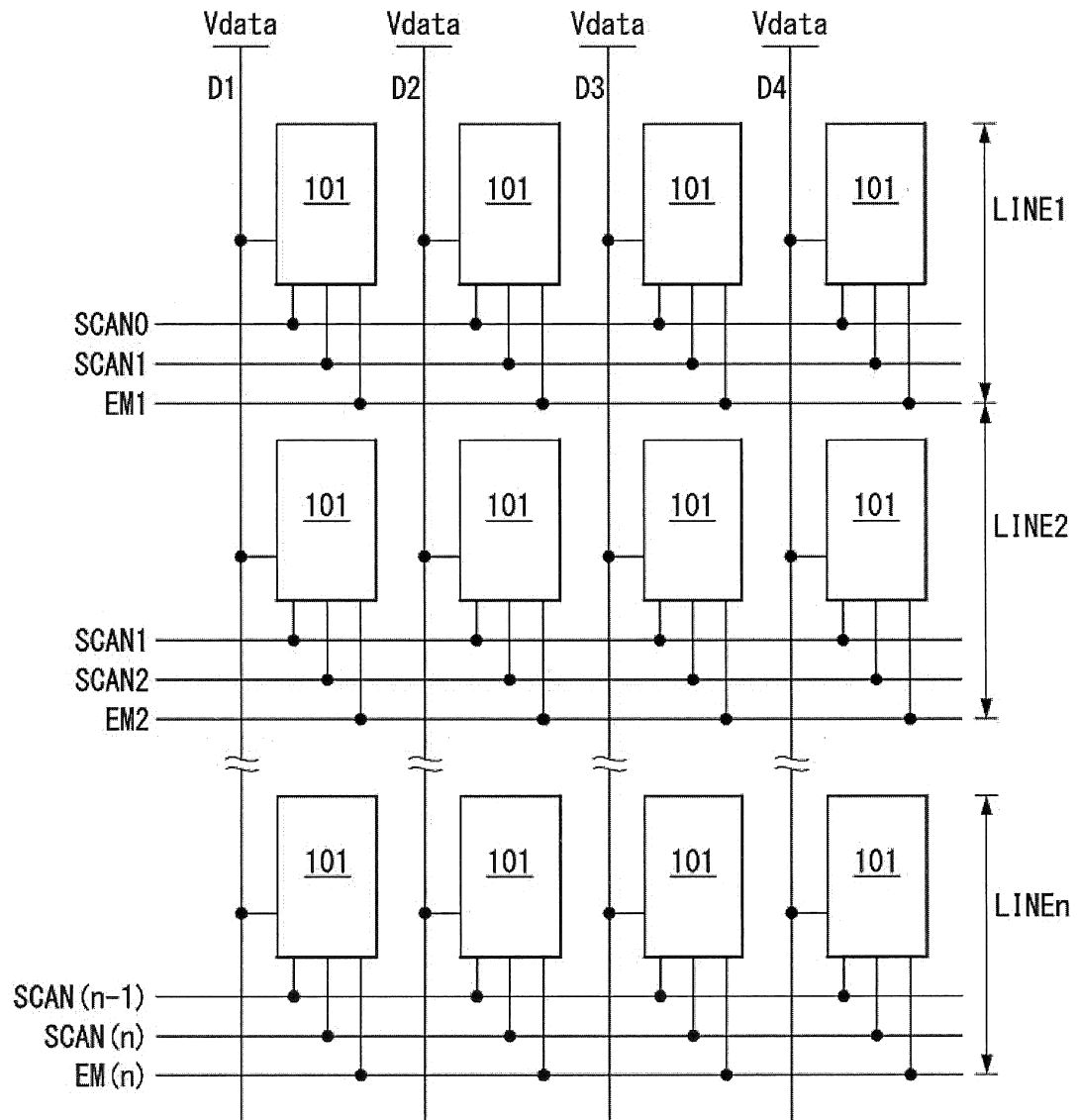


Fig.13

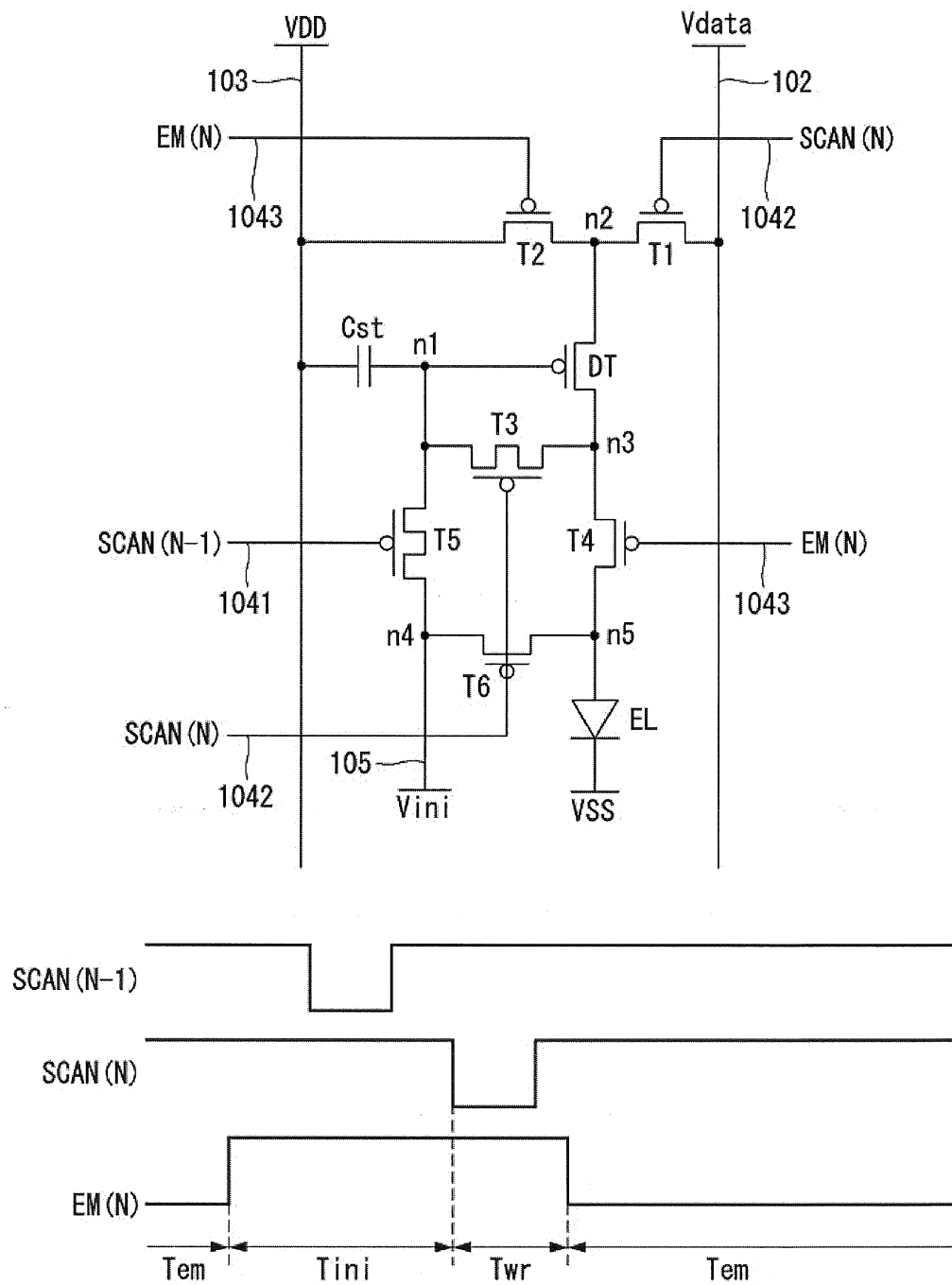


Fig.14

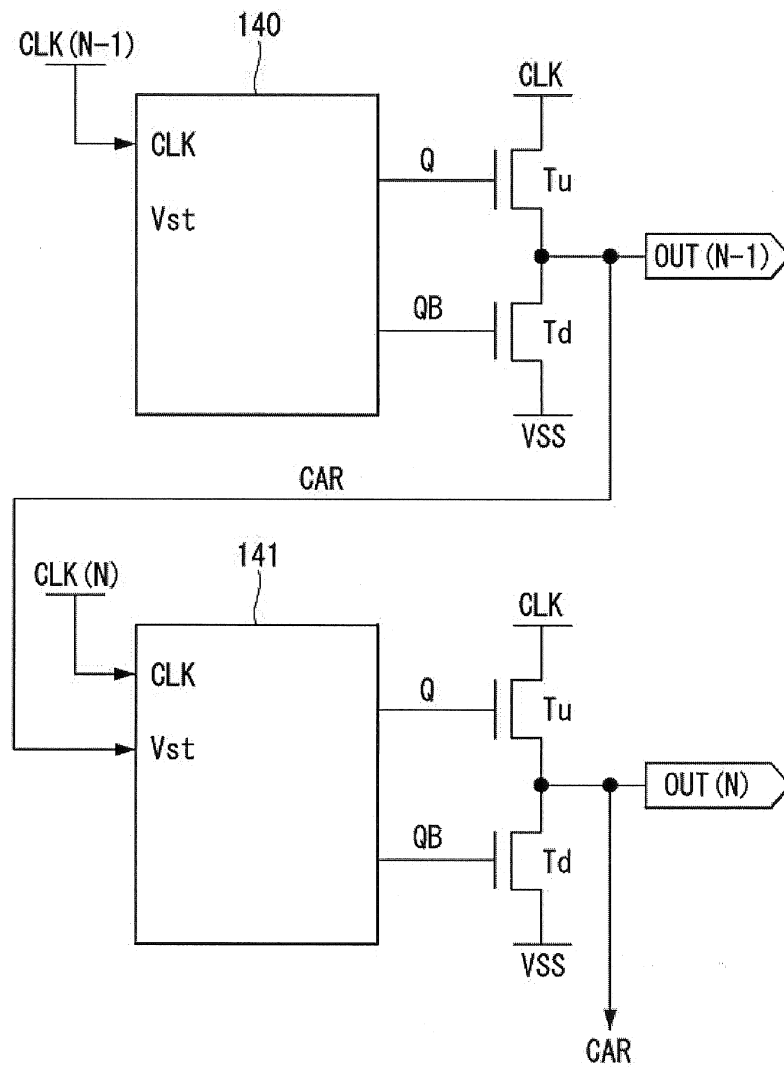


Fig.15

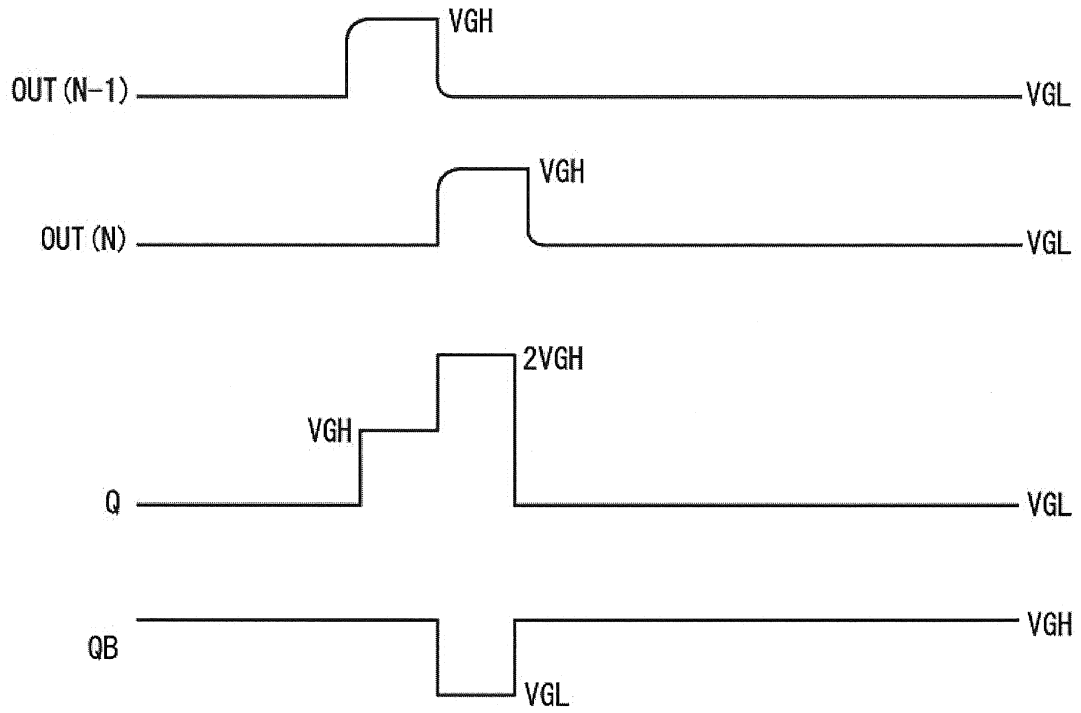


Fig.16

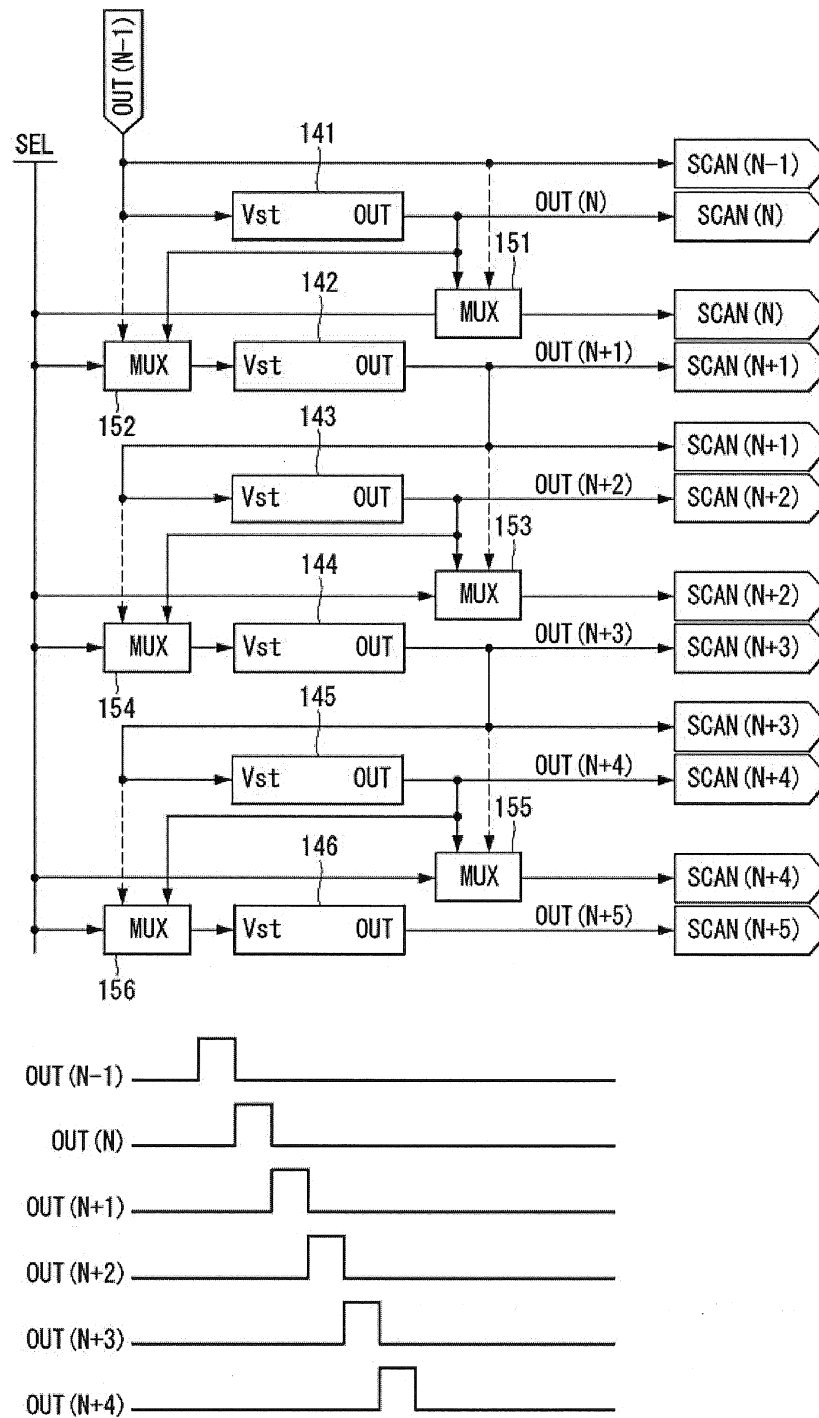


Fig.18

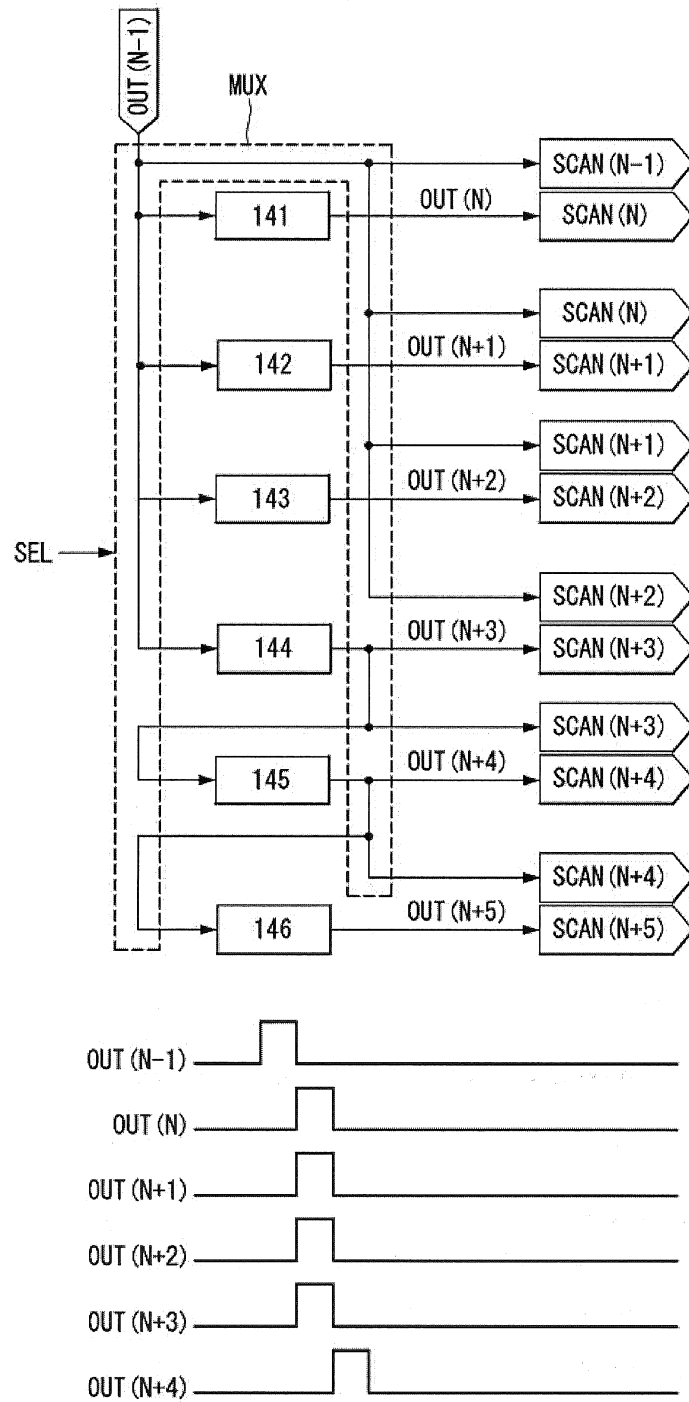


Fig.19

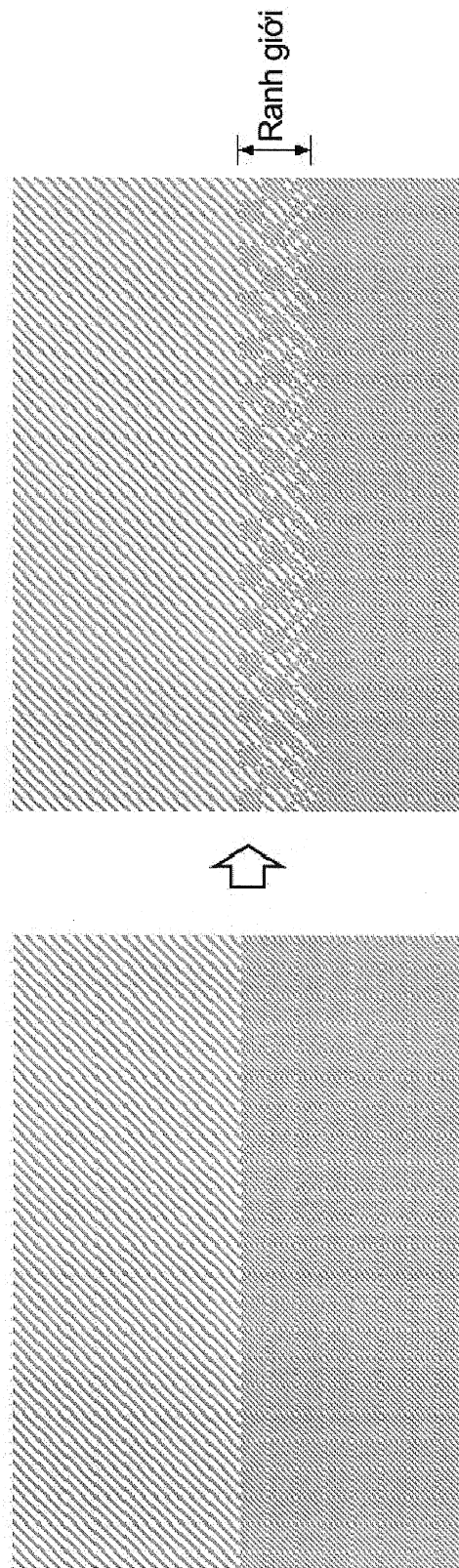


Fig.20

