



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0029532

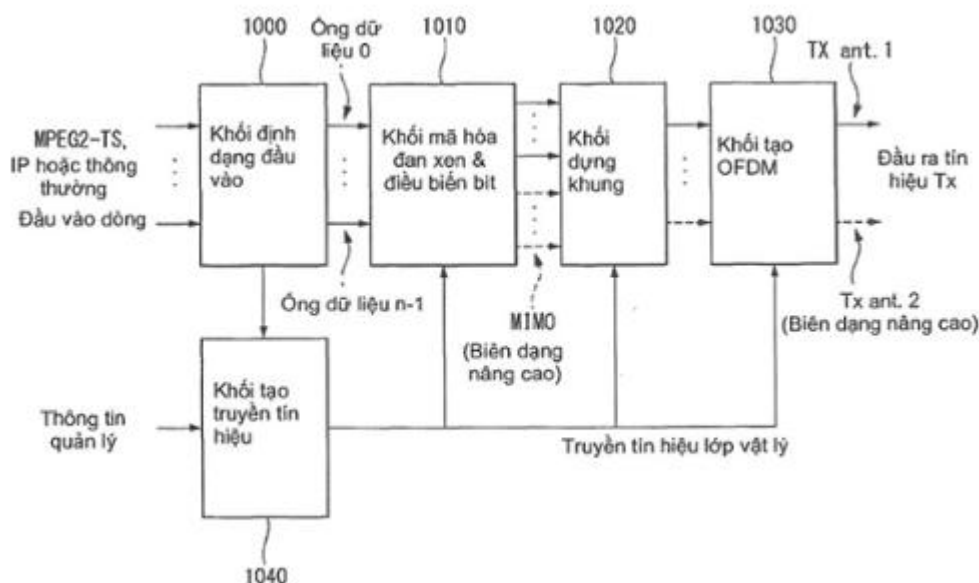
(51)⁷ H04N 21/2343; H04N 21/236; H04J
11/00

(13) B

- (21) 1-2017-00568 (22) 01/10/2015
(86) PCT/KR2015/010382 01/10/2015 (87) WO 2017/014355 A1 26/01/2017
(30) 62/193,594 17/07/2015 US
(45) 25/09/2021 402 (43) 25/04/2017 349A
(73) LG ELECTRONICS INC. (KR)
128, Yeoui-daero, Yeongdeungpo-gu, Seoul 07336, Republic of Korea
(72) BAEK, Jongseob (KR); KO, Woosuk (KR); HONG, Sungryong (KR).
(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) THIẾT BỊ TRUYỀN TÍN HIỆU PHÁT RỘNG, PHƯƠNG PHÁP TRUYỀN TÍN HIỆU PHÁT RỘNG, THIẾT BỊ THU TÍN HIỆU PHÁT RỘNG VÀ PHƯƠNG PHÁP THU TÍN HIỆU PHÁT RỘNG

(57) Sáng chế đề cập đến thiết bị truyền tín hiệu phát rộng. Thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế gồm có môđun định dạng đầu vào thực hiện định dạng dải cơ bản và xuất ít nhất một dữ liệu PLP (Physical Layer Pipe - ống lớp vật lý); môđun BICM (Bit Interleaved Coded Modulation - mã hóa đan xen và điều biến bit) xử lý sửa lỗi dữ liệu PLP; môđun tạo khung & đan xen thực hiện đan xen dữ liệu PLP và tạo khung tín hiệu; và môđun tạo dạng sóng chèn mào đầu vào khung tín hiệu và tạo tín hiệu phát rộng bằng cách thực hiện điều biến OFDM (Orthogonal Frequency Division Multiplexing - dồn kênh phân chia tần số trực giao).



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị truyền tín hiệu phát rộng, thiết bị thu tín hiệu phát rộng và phương pháp truyền và thu tín hiệu phát rộng.

Tình trạng kỹ thuật của sáng chế

Các kỹ thuật truyền/thu tín hiệu phát rộng số đang được phát triển khi kỹ thuật truyền tín hiệu phát rộng tương tự đến lúc chấm dứt. Tín hiệu phát rộng số có thể chứa lượng dữ liệu video/audio lớn hơn so với tín hiệu phát rộng tương tự và còn chứa các loại dữ liệu bổ sung ngoài dữ liệu video/audio.

Vấn đề kỹ thuật cần được giải quyết

Cụ thể là, hệ thống phát rộng số có thể cung cấp các ảnh HD (high definition – độ phân giải cao), âm thanh đa kênh và các dịch vụ bổ sung. Tuy nhiên, hiệu suất truyền dữ liệu để truyền các lượng dữ liệu lớn, công suất của mạng truyền/thu và độ linh hoạt của mạng có tính đến thiết bị thu di động cần được cải thiện cho hoạt động phát rộng số.

Bản chất kỹ thuật của sáng chế

Phương tiện giải quyết vấn đề

Để giải quyết vấn đề kỹ thuật trên đây, thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế gồm có môđun định dạng đầu vào được tạo cấu hình để nhập dữ liệu đầu vào xử lý và xuất ít nhất một dữ liệu PLP (Physical Layer Pipe - ống lớp vật lý); môđun BICM (Bit Interleaved Coded Modulation – mã hóa đan xen và điều biến bit) được tạo cấu hình để thực hiện xử lý sửa lỗi trên dữ liệu PLP; môđun tạo khung được tạo cấu hình để tạo khung tín hiệu gồm có dữ liệu PLP; bộ đan xen tần số được tạo cấu hình để đan xen tần số dữ liệu có trong khung tín hiệu; và môđun tạo dạng sóng được tạo cấu hình để điều biến OFDM (Orthogonal Frequency Division Multiplexing – dồn kênh phân chia tần số trực giao) khung tín hiệu và tạo tín hiệu truyền, trong đó khung tín hiệu gồm có phần khởi động, mào đầu và ít nhất một khung con, và trong đó bộ đan xen tần số đan xen tần số mào đầu và một cách

tùy chọn đan xen tần số ít nhất một khung con.

Trong thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế, bộ đan xen tần số gồm có bộ tạo độ lệch ký hiệu, và khi ít nhất một khung con được đan xen tần số, bộ tạo độ lệch ký hiệu được thiết lập lại trên ký hiệu thứ nhất của từng khung con.

Trong thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế, bộ tạo độ lệch ký hiệu được thiết lập lại trên ký hiệu thứ nhất của mào đầu.

Trong thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế, bộ tạo độ lệch ký hiệu tạo độ lệch mới cho mọi cặp ký hiệu, và cặp ký hiệu gồm có hai ký hiệu liên tiếp.

Trong thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế, mào đầu gồm có thông tin bộ đan xen tần số biểu thị việc bộ đan xen tần số được cho phép hay bỏ qua cho khung con.

Trong thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế, bộ đan xen tần số còn gồm có khối bổ sung độ lệch và khối kiểm tra địa chỉ, và khối kiểm tra địa chỉ xác nhận địa chỉ đầu ra của khối bổ sung độ lệch.

Để giải quyết vấn đề kỹ thuật trên đây, phương pháp truyền tín hiệu phát rộng theo một phương án của sáng chế gồm có bước nhập dữ liệu đầu vào xử lý và xuất ít nhất một dữ liệu PLP; xử lý sửa lỗi dữ liệu PLP; tạo khung tín hiệu gồm có dữ liệu PLP; đan xen tần số dữ liệu có trong khung tín hiệu; và điều biến OFDM khung tín hiệu và tạo tín hiệu truyền, trong đó khung tín hiệu gồm có phần khởi động, mào đầu và ít nhất một khung con; hoạt động đan xen tần số được thực hiện trên mào đầu; và ít nhất một khung con được thực hiện một cách tùy chọn.

Theo phương pháp truyền tín hiệu phát rộng theo một phương án của sáng chế, hoạt động đan xen tần số còn gồm có bước tạo độ lệch ký hiệu, và khi ít nhất một khung con được đan xen tần số, bước tạo độ lệch ký hiệu có thể được thiết lập lại trên ký hiệu thứ nhất của từng khung con.

Theo phương pháp truyền tín hiệu phát rộng theo một phương án của sáng chế, bước tạo độ lệch ký hiệu có thể được thiết lập lại trên ký hiệu thứ nhất của mào đầu.

Theo phương pháp truyền tín hiệu phát rộng theo một phương án của sáng chế, bước tạo độ lệch ký hiệu tạo độ lệch mới cho mọi cặp ký hiệu, và cặp ký hiệu gồm có

hai ký hiệu liên tiếp.

Theo phương pháp truyền tín hiệu phát rộng theo một phương án của sáng chế, mào đầu còn gồm có thông tin bộ đan xen tần số biểu thị việc hoạt động đan xen tần số được cho phép hay bỏ qua cho khung con.

Theo phương pháp truyền tín hiệu phát rộng theo một phương án của sáng chế, hoạt động đan xen tần số còn gồm có bước bổ sung độ lệch và kiểm tra địa chỉ; và bước kiểm tra địa chỉ xác nhận địa chỉ đầu ra của bước bổ sung độ lệch.

Hiệu quả của sáng chế

Sáng chế có thể xử lý dữ liệu theo các đặc trưng dịch vụ để kiểm soát QoS (Quality of Services – chất lượng dịch vụ) cho từng dịch vụ hoặc thành phần dịch vụ, bằng cách này cung cấp các dịch vụ phát rộng khác nhau.

Sáng chế có thể đạt được độ linh hoạt truyền bằng cách truyền các dịch vụ phát rộng khác nhau qua cùng băng thông tín hiệu RF.

Sáng chế có thể cải thiện hiệu suất truyền dữ liệu và tăng công suất truyền/thu tín hiệu phát rộng bằng cách sử dụng hệ thống MIMO.

Theo sáng chế, có thể đề xuất phương pháp và thiết bị truyền và thu tín hiệu phát rộng có thể thu tín hiệu phát rộng số mà không bị lỗi ngay cả với thiết bị thu di động hoặc trong môi trường trong nhà.

Các khía cạnh và hiệu quả khác của sáng chế sẽ được mô tả chi tiết hơn với các phương án dưới đây.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, được đưa vào bản mô tả để giúp hiểu rõ hơn sáng chế và được đưa vào và là một phần của đơn yêu cầu cấp bằng độc quyền sáng chế này, minh họa (các) phương án của sáng chế và cùng với phần mô tả giải thích nguyên lý của sáng chế.

FIG.1 minh họa cấu hình của thiết bị truyền tín hiệu phát rộng dùng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế.

FIG.2 minh họa khối định dạng đầu vào theo một phương án của sáng chế.

FIG.3 minh họa khối định dạng đầu vào theo phương án khác của sáng chế.

FIG.4 minh họa khối định dạng đầu vào theo phương án khác của sáng chế.

FIG.5 minh họa khối BICM theo một phương án của sáng chế.

FIG.6 minh họa khối BICM theo phương án khác của sáng chế.

FIG.7 minh họa khối dựng khung theo một phương án của sáng chế.

FIG.8 minh họa khối tạo OFDM theo một phương án của sáng chế.

FIG.9 minh họa cấu hình của thiết bị thu tín hiệu phát rộng dùng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế.

FIG.10 minh họa cấu trúc khung theo một phương án của sáng chế.

FIG.11 minh họa cấu trúc phân cấp truyền tín hiệu của khung theo một phương án của sáng chế.

FIG.12 minh họa dữ liệu truyền tín hiệu mào đầu theo một phương án của sáng chế.

FIG.13 minh họa dữ liệu PLS1 theo một phương án của sáng chế.

FIG.14 minh họa dữ liệu PLS2 theo một phương án của sáng chế.

FIG.15 minh họa dữ liệu PLS2 theo phương án khác của sáng chế.

FIG.16 minh họa cấu trúc logic của khung theo một phương án của sáng chế.

FIG.17 minh họa ánh xạ PLS theo một phương án của sáng chế.

FIG.18 minh họa ánh xạ EAC theo một phương án của sáng chế.

FIG.19 minh họa ánh xạ FIC theo một phương án của sáng chế.

FIG.20 minh họa loại DP theo một phương án của sáng chế.

FIG.21 minh họa ánh xạ DP theo một phương án của sáng chế.

FIG.22 minh họa cấu trúc FEC theo một phương án của sáng chế.

FIG.23 minh họa đan xen bit theo một phương án của sáng chế.

FIG.24 minh họa sự phân kênh ô-từ theo một phương án của sáng chế.

FIG.25 minh họa đan xen thời gian theo một phương án của sáng chế.

FIG.26 minh họa hoạt động cơ bản của bộ đan xen khối hàng-cột xoắn theo phương án ví dụ của sáng chế.

FIG.27 minh họa hoạt động của bộ đan xen khối hàng-cột xoắn theo phương án ví dụ khác của sáng chế.

FIG.28 minh họa mẫu đọc chéo của bộ đan xen khối hàng-cột xoắn theo

phương án ví dụ của sáng chế.

FIG.29 minh họa XFECBLOCK được đan xen từ từng mảng đan xen theo phương án ví dụ của sáng chế.

FIG.30 minh họa sơ đồ khối chi tiết của khối BICM theo phương án khác của sáng chế.

FIG.31 minh họa cấu hình của thiết bị truyền tín hiệu phát rộng theo phương án khác của sáng chế.

FIG.32 minh họa bộ tạo địa chỉ FI đối với chế độ 32K FFT theo một phương án của sáng chế.

FIG.33 minh họa bộ tạo địa chỉ FI đối với chế độ 16K FFT theo một phương án của sáng chế.

FIG.34 minh họa bộ tạo địa chỉ FI đối với chế độ 8K FFT theo một phương án của sáng chế.

FIG.35 minh họa cấu trúc khung của tín hiệu phát rộng theo một phương án của sáng chế.

FIG.36 minh họa hoạt động đan xen tần số trên cấu trúc khung của tín hiệu phát rộng theo một phương án của sáng chế.

FIG.37 minh họa phương pháp đan xen tần số tín hiệu phát rộng theo một phương án của sáng chế.

FIG.38 minh họa phương pháp đan xen tần số tín hiệu phát rộng theo một phương án của sáng chế.

FIG.39 minh họa khối phân tách khung theo một phương án của sáng chế.

FIG.40 minh họa khối giải ánh xạ & giải mã theo một phương án của sáng chế.

FIG.41 minh họa xử lý tín hiệu và xử lý giải đan xen của thiết bị thu theo một phương án của sáng chế.

FIG.42 minh họa xử lý tín hiệu và xử lý giải đan xen của thiết bị thu theo một phương án của sáng chế.

FIG.43 là lưu đồ minh họa phương pháp truyền tín hiệu phát rộng của thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế.

FIG.44 minh họa phương pháp thu tín hiệu phát rộng của thiết bị thu tín hiệu

phát rộng theo một phương án của sáng chế.

Mô tả chi tiết sáng chế

Các phương án ưu tiên của sáng chế sẽ được mô tả chi tiết dưới đây, các ví dụ về các phương án này được minh họa trong các hình vẽ kèm theo. Phần mô tả chi tiết dưới đây có dựa vào các hình vẽ kèm theo giải thích các phương án ví dụ của sáng chế, hơn là thể hiện chỉ các phương án có thể được thực hiện theo sáng chế. Phần mô tả chi tiết dưới đây bao gồm các chi tiết cụ thể để giúp hiểu rõ sáng chế. Tuy nhiên, người có hiểu biết trung bình trong kỹ thuật hiểu rõ rằng sáng chế có thể được thực hiện mà không cần các chi tiết cụ thể này.

Mặc dù phần lớn các thuật ngữ được sử dụng trong sáng chế đã được chọn từ các thuật ngữ thông dụng được sử dụng rộng rãi trong kỹ thuật, tuy nhiên một số thuật ngữ đã được chọn tùy ý bởi chủ đơn và các ý nghĩa của chúng được giải thích một cách chi tiết trong phần mô tả dưới đây khi cần. Do vậy, sáng chế nên được hiểu dựa vào các ý nghĩa dự định của các thuật ngữ hơn là các tên hoặc ý nghĩa đơn giản của chúng.

Sáng chế đề xuất các thiết bị và phương pháp truyền và thu tín hiệu phát rộng dùng cho các dịch vụ phát rộng tương lai. Các dịch vụ phát rộng tương lai theo một phương án của sáng chế bao gồm dịch vụ phát rộng mặt đất, dịch vụ phát rộng di động, dịch vụ UHDTV, v.v.. Sáng chế có thể xử lý tín hiệu phát rộng dùng cho các dịch vụ phát rộng tương lai qua lược đồ không phải là MIMO (Multiple Input Multiple Output - nhiều đầu vào nhiều đầu ra) hoặc MIMO theo một phương án. Lược đồ không phải là MIMO theo một phương án của sáng chế có thể bao gồm lược đồ MISO (Multiple Input Single Output - nhiều đầu vào một đầu ra), lược đồ SISO (Single Input Single Output - một đầu vào một đầu ra), v.v..

Trong khi MISO hoặc MIMO sử dụng hai anten trong phần mô tả dưới đây để tiện mô tả, sáng chế vẫn áp dụng được cho các hệ thống sử dụng hai hoặc nhiều anten.

Sáng chế có thể định nghĩa ba biên dạng PL (physical layer - lớp vật lý) (các biên dạng cơ bản, cầm tay và nâng cao), mỗi biên dạng này được tối ưu để giảm thiểu độ phức tạp thiết bị thu trong khi vẫn thu được tính năng cần thiết đối với trường hợp sử dụng cụ thể. Các biên dạng PHY (physical layer) là các tập hợp con của tất cả các cấu hình mà thiết bị thu tương ứng cần thực hiện.

Ba biên dạng PHY chia sẻ phần lớn các khối chức năng nhưng hơi khác trong các khối và/hoặc tham số cụ thể. Các biên dạng PHY bổ sung có thể được định nghĩa trong tương lai. Đối với sự tiến hóa hệ thống, các biên dạng tương lai cũng có thể được dồn kênh với các biên dạng hiện thời trong kênh RF đơn qua FEF (future extension frame - khung mở rộng tương lai). Các chi tiết của từng biên dạng PHY được mô tả dưới đây.

1. Biên dạng cơ bản

Biên dạng cơ bản biểu thị trường hợp sử dụng chính đối với các thiết bị thu cố định thường được nối với anten trên mái nhà. Biên dạng cơ bản cũng bao gồm các thiết bị di động có thể được vận chuyển đến địa điểm thuộc về loại thu tĩnh tương đối. Việc sử dụng biên dạng cơ bản có thể được mở rộng đến các thiết bị cầm tay hoặc ngay cả phương tiện di động bằng một số dạng cải thiện, nhưng các trường hợp sử dụng đó không được kỳ vọng cho hoạt động thiết bị thu biên dạng cơ bản.

Khoảng SNR đích của hoạt động thu là từ khoảng 10 đến 20dB, bao gồm công suất thu 15dB SNR của hệ thống phát rộng hiện thời (ví dụ, ATSC A/53). Độ phức tạp thiết bị thu và lượng điện tiêu thụ không quan trọng như trong các thiết bị cầm tay hoạt động bằng pin, sẽ sử dụng biên dạng cầm tay. Các tham số hệ thống chủ yếu cho biên dạng cơ bản được nêu trong bảng 1 dưới đây.

【Bảng 1】

Chiều dài từ mã LDPC	16K, 64K bit
Kích thước chòm điểm	4 ~ 10 bpcu (các bit cho mỗi lần sử dụng)
Kích thước bộ nhớ giải đan xen thời gian	$\leq 2^{19}$ ô dữ liệu
Các mẫu tín hiệu dẫn đường	Mẫu tín hiệu dẫn đường cho sự thu cố định
Kích thước FFT	16K, 32K điểm

2. Biên dạng cầm tay

Biên dạng cầm tay được thiết kế để sử dụng trong các thiết bị cầm tay và sử

dụng trong xe hoạt động bằng điện của pin. Các thiết bị có thể di chuyển với tốc độ đi bộ hoặc tốc độ xe. Lượng điện tiêu thụ cũng như độ phức tạp thiết bị thu là rất quan trọng trong phương án thực hiện của các thiết bị biên dạng cầm tay. Khoảng SNR đích của biên dạng cầm tay là khoảng từ 0 đến 10dB, nhưng có thể được tạo cấu hình để đạt đến dưới 0dB khi được dự định cho hoạt động thu trong nhà sâu hơn.

Ngoài công suất SNR thấp, biến dạng đàn hồi với hiệu ứng Doppler gây ra bởi tính di động thiết bị thu là thuộc tính tính năng quan trọng nhất của biên dạng cầm tay. Các tham số hệ thống chủ yếu cho biên dạng cầm tay được nêu trong bảng 2 dưới đây.

【Bảng 2】

Chiều dài từ mã LDPC	16K bit
Kích thước chòm điểm	2 ~ 8 bpcu
Kích thước bộ nhớ giải đan xen thời gian	$\leq 2^{18}$ ô dữ liệu
Các mẫu tín hiệu dẫn đường	Mẫu tín hiệu dẫn đường cho sự thu di động và trong nhà
Kích thước FFT	8K, 16K điểm

3. Biên dạng nâng cao

Biên dạng nâng cao cung cấp công suất kênh cao nhất với giá phải trả là độ phức tạp thực hiện nhiều hơn. Biên dạng này yêu cầu hoạt động truyền và thu sử dụng MIMO, và dịch vụ UHD TV là trường hợp sử dụng đích mà biên dạng này được thiết kế đặc biệt. Công suất tăng cũng có thể được sử dụng để cho phép số lượng dịch vụ tăng trong băng thông cho trước, ví dụ, các dịch vụ SDTV hoặc HDTV.

Khoảng SNR đích của biên dạng nâng cao là khoảng từ 20 đến 30dB. Hoạt động truyền MIMO ban đầu có thể sử dụng thiết bị truyền phân cực elip hiện có, với mở rộng đến sự truyền phân cực toàn năng lượng trong tương lai. Các tham số hệ thống chủ yếu cho biên dạng nâng cao được nêu trong bảng 3 dưới đây.

【Bảng 3】

Chiều dài từ mã LDPC	16K, 64K bit
Kích thước chòm điểm	8 ~ 12 bpcu

Kích thước bộ nhớ giải đan xen thời gian	$\leq 2^{19}$ ô dữ liệu
Các mẫu tín hiệu dẫn đường	Mẫu tín hiệu dẫn đường cho sự thu cố định
Kích thước FFT	16K, 32K điểm

Trong trường hợp này, biên dạng cơ bản có thể được sử dụng làm biên dạng cho cả dịch vụ phát rộng mặt đất và dịch vụ phát rộng di động. Cụ thể là, biên dạng cơ bản có thể được sử dụng để định nghĩa khái niệm về biên dạng bao gồm biên dạng di động. Ngoài ra, biên dạng nâng cao có thể được chia thành biên dạng nâng cao cho biên dạng cơ bản với MIMO và biên dạng nâng cao cho biên dạng cầm tay với MIMO. Hơn nữa, ba biên dạng có thể được thay đổi theo dự định của người thiết kế.

Các thuật ngữ và định nghĩa dưới đây có thể áp dụng cho sáng chế. Các thuật ngữ và định nghĩa dưới đây có thể được thay đổi theo thiết kế.

dòng phụ: chuỗi các ô mang dữ liệu của việc điều biến và mã hóa chưa được định nghĩa, có thể được sử dụng để mở rộng trong tương lai hoặc theo yêu cầu của các đài phát rộng hoặc người vận hành mạng

ống dữ liệu cơ bản: ống dữ liệu mang dữ liệu truyền tín hiệu dịch vụ

khung dải cơ bản (hoặc BBFRAME): tập hợp của các bit K_{bch} tạo đầu vào đến một xử lý mã hóa FEC (mã hóa BCH và LDPC)

ô: giá trị điều biến được mang bằng một sóng mang của hoạt động truyền OFDM

khối được mã hóa: khối được mã hóa LDPC của dữ liệu PLS1 hoặc một trong số các khối được mã hóa LDPC của dữ liệu PLS2

ống dữ liệu: kênh logic trong lớp vật lý mang dữ liệu dịch vụ hoặc siêu dữ liệu liên quan, có thể mang một hoặc nhiều dịch vụ hoặc thành phần dịch vụ.

đơn vị ống dữ liệu: đơn vị cơ bản để cấp phát các ô dữ liệu cho DP trong khung.

ký hiệu dữ liệu: ký hiệu OFDM trong khung không phải là ký hiệu mào đầu (ký hiệu truyền tín hiệu khung và ký hiệu biên khung có trong ký hiệu dữ liệu)

DP_ID: trường 8 bit này nhận dạng duy nhất DP trong hệ thống được nhận

dạng bởi SYSTEM_ID

ô giả: ô mang giá trị giả ngẫu nhiên được sử dụng để lấp đầy dung lượng còn lại không được sử dụng cho hoạt động truyền tín hiệu PLS, các DP hoặc các dòng phụ

kênh cảnh báo khẩn cấp: một phần của khung mang dữ liệu thông tin EAS

khung: khe thời gian lớp vật lý bắt đầu với mào đầu và kết thúc với ký hiệu biên khung

đơn vị lắp khung: tập hợp của các khung thuộc về biên dạng lớp vật lý giống nhau hoặc khác nhau bao gồm FEF, được lắp tám lần trong siêu khung

kênh thông tin nhanh: kênh logic trong khung mang thông tin ánh xạ giữa dịch vụ và DP cơ bản tương ứng

FECBLOCK: tập hợp của các bit được mã hóa LDPC của dữ liệu DP

kích thước FFT: kích thước FFT danh định được sử dụng cho chế độ cụ thể, bằng khoảng thời gian ký hiệu hoạt động T_s được biểu hiện trong các vòng lặp khoảng thời gian cơ bản T

ký hiệu truyền tín hiệu khung: ký hiệu OFDM với mật độ dẫn đường cao hơn được sử dụng ở đầu khung trong các kết hợp nhất định của kích thước FFT, khoảng bảo vệ và mẫu tín hiệu dẫn đường phân tán, mang một phần của dữ liệu PLS

ký hiệu biên khung: ký hiệu OFDM với mật độ dẫn đường cao hơn được sử dụng ở cuối khung trong các kết hợp nhất định của kích thước FFT, khoảng bảo vệ và mẫu tín hiệu dẫn đường phân tán

nhóm khung: tập hợp của tất cả các khung có cùng loại biên dạng PHY trong siêu khung.

khung mở rộng tương lai: khe thời gian lớp vật lý trong siêu khung mà có thể được sử dụng để mở rộng trong tương lai, bắt đầu với mào đầu

hệ thống Futurecast UTB: hệ thống phát rộng lớp vật lý được đề xuất, có đầu vào là một hoặc nhiều MPEG2-TS hoặc IP hoặc (các) dòng thông thường và có đầu ra là tín hiệu RF

dòng đầu vào: dòng dữ liệu cho tập hợp các dịch vụ được cấp đến người dùng sau cùng bởi hệ thống.

ký hiệu dữ liệu bình thường: ký hiệu dữ liệu ngoại trừ ký hiệu truyền tín hiệu khung và ký hiệu biên khung

biên dạng PHY: tập hợp con của tất cả các cấu hình mà thiết bị thu tương ứng cần thực hiện

PLS: dữ liệu truyền tín hiệu lớp vật lý gồm PLS1 và PLS2

PLS1: tập hợp thứ nhất của dữ liệu PLS được mang trong các ký hiệu FSS có kích thước cố định, mã hóa và điều biến, mang thông tin cơ bản về hệ thống cũng như các tham số cần giải mã PLS2

Lưu ý: dữ liệu PLS1 không đổi trong khoảng thời gian của nhóm khung.

PLS2: tập hợp thứ hai của dữ liệu PLS được truyền trong ký hiệu FSS, mang dữ liệu PLS cụ thể hơn về hệ thống và các DP

dữ liệu động PLS2: dữ liệu PLS2 có thể thay đổi động từng khung một

dữ liệu tĩnh PLS2: dữ liệu PLS2 duy trì tĩnh trong khoảng thời gian của nhóm khung

dữ liệu truyền tín hiệu mào đầu: dữ liệu truyền tín hiệu được mang bởi ký hiệu mào đầu và được sử dụng để nhận dạng chế độ cơ bản của hệ thống

ký hiệu mào đầu: ký hiệu dẫn đường chiều dài cố định mang dữ liệu PLS cơ bản và nằm ở đầu khung

Lưu ý: ký hiệu mào đầu chủ yếu được sử dụng để quét nhanh dải ban đầu để dò tín hiệu hệ thống, thời gian của nó, độ lệch tần số, và kích thước FFT.

Dự trữ để sử dụng trong tương lai: không được định nghĩa bởi tài liệu hiện thời mà có thể được định nghĩa trong tương lai

siêu khung: tập hợp của tám bộ lặp khung

khối TI (time interleaving – đan xen thời gian): tập hợp của các ô trong đó đan xen thời gian được thực hiện, tương ứng với một sử dụng bộ nhớ bộ đan xen thời gian

nhóm TI: đơn vị mà trên đó việc cấp phát dung lượng động cho DP cụ thể được thực hiện, gồm số nguyên, số thay đổi động của các XFECBLOCK

Lưu ý: nhóm TI có thể được ánh xạ trực tiếp đến một khung hoặc có thể được ánh xạ đến các khung. Nó có thể chứa một hoặc nhiều khối TI.

DP loại 1: DP của khung mà tất cả các DP được ánh xạ vào khung theo kiểu

TDM

DP loại 2: DP của khung mà tất cả các DP được ánh xạ vào khung theo kiểu FDM

XFECBLOCK: tập hợp của các ô Ncells mang tất cả các bit của một LDPC FECBLOCK

FIG.1 minh họa cấu hình của thiết bị truyền tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế.

Thiết bị truyền tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế có thể bao gồm khối định dạng đầu vào 1000, khối BICM (Bit interleaved coding & modulation) 1010, khối cấu trúc khung 1020, khối tạo OFDM (Orthogonal Frequency Division Multiplexing) 1030 và khối tạo truyền tín hiệu 1040. Phần mô tả sẽ được thực hiện đối với hoạt động của từng môđun của thiết bị truyền tín hiệu phát rộng.

Dòng IP/gói và MPEG2-TS là các định dạng đầu vào chính, các loại dòng khác được xử lý như các dòng thông thường. Ngoài các đầu vào dữ liệu này, thông tin quản lý được nhập để điều khiển việc lập lịch và cấp phát của băng thông tương ứng cho từng dòng đầu vào. Một hoặc nhiều dòng TS, dòng IP và/hoặc dòng thông thường được cho phép đồng thời.

Khối định dạng đầu vào 1000 có thể phân kênh từng dòng đầu vào thành một hoặc nhiều ống dữ liệu, từng ống dữ liệu này được áp dụng mã hóa và điều biến độc lập. Ống dữ liệu (DP) là đơn vị cơ bản để kiểm soát công suất, nên ảnh hưởng đến QoS (quality-of-service). Một hoặc nhiều dịch vụ hoặc thành phần dịch vụ có thể được mang bằng DP đơn. Các chi tiết của hoạt động của khối định dạng đầu vào 1000 sẽ được mô tả sau.

Ống dữ liệu là kênh logic trong lớp vật lý mang dữ liệu dịch vụ hoặc siêu dữ liệu liên quan, có thể mang một hoặc nhiều dịch vụ hoặc thành phần dịch vụ.

Ngoài ra, đơn vị ống dữ liệu: đơn vị cơ bản để cấp phát các ô dữ liệu cho DP trong khung.

Trong khối BICM 1010, dữ liệu chẵn lẻ được bổ sung để sửa lỗi và các dòng bit được mã hóa được ánh xạ đến các ký hiệu chòm điểm giá trị phức. Các ký hiệu được đan xen ngang qua chiều sâu đan xen cụ thể được sử dụng cho DP tương ứng.

Đối với biên dạng nâng cao, mã hóa MIMO được thực hiện trong khối BICM 1010 và đường dữ liệu bổ sung được bổ sung ở đầu ra để truyền MIMO. Các chi tiết của hoạt động của khối BICM 1010 sẽ được mô tả sau.

Khối dựng khung 1020 có thể ánh xạ các ô dữ liệu của các DP đầu vào vào các ký hiệu OFDM trong khung. Sau khi ánh xạ, hoạt động đan xen tần số được sử dụng cho phân tập miền tần số, cụ thể là để chống lại các kênh tắt dần lựa chọn tần số. Các chi tiết về các hoạt động của khối dựng khung 1020 sẽ được mô tả sau.

Sau khi chèn mào đầu tại đầu từng khung, khối tạo OFDM 1030 có thể áp dụng điều biến OFDM thông thường có tiền tố vòng làm khoảng bảo vệ. Đối với phân tập không gian anten, lược đồ MISO phân tán được áp dụng ngang qua các thiết bị truyền. Ngoài ra, lược đồ PAPR (Peak-to-Average Power Reduction - giảm năng lượng đỉnh đến trung bình) được thực hiện trong miền thời gian. Để lập kế hoạch mạng linh hoạt, đề xuất này cung cấp tập hợp các kích thước FFT khác nhau, các chiều dài khoảng bảo vệ và các mẫu tín hiệu dẫn đường tương ứng. Các chi tiết về các hoạt động của khối tạo OFDM 1030 sẽ được mô tả sau.

Khối tạo truyền tín hiệu 1040 có thể tạo thông tin truyền tín hiệu lớp vật lý được sử dụng cho hoạt động của từng khối chức năng. Thông tin truyền tín hiệu này cũng được truyền để các dịch vụ quan tâm được khôi phục thích hợp ở phía thiết bị thu. Các chi tiết về các hoạt động của khối tạo truyền tín hiệu 1040 sẽ được mô tả sau.

FIG.2, FIG.3 và FIG.4 minh họa khối định dạng đầu vào 1000 theo các phương án của sáng chế. Phần mô tả sẽ được thực hiện đối với từng hình vẽ.

FIG.2 minh họa khối định dạng đầu vào theo một phương án của sáng chế. FIG.2 thể hiện môđun định dạng đầu vào khi tín hiệu đầu vào là dòng đầu vào đơn.

Khối định dạng đầu vào được minh họa trên FIG.2 tương ứng với một phương án của khối định dạng đầu vào 1000 được mô tả có dựa vào FIG.1.

Đầu vào lớp vật lý có thể gồm một hoặc nhiều dòng dữ liệu. Từng dòng dữ liệu được mang bởi một DP. Các môđun thích ứng chế độ cắt dòng dữ liệu đến thành các trường dữ liệu của khung dải cơ bản (BBF). Hệ thống hỗ trợ ba loại các dòng dữ liệu đầu vào: MPEG2-TS, IP (Internet protocol) và GS (Generic stream). MPEG2-TS khác biệt bởi các gói chiều dài cố định (188 byte) với byte thứ nhất là sync-byte (0x47). Dòng IP gồm các gói bó dữ liệu IP chiều dài thay đổi, như được truyền tín

hiệu trong các đoạn đầu gói IP. Hệ thống hỗ trợ cả IPv4 và IPv6 cho dòng IP. GS có thể gồm các gói chiều dài thay đổi hoặc các gói chiều dài không đổi, được truyền tín hiệu trong các đoạn đầu gói được đóng gói.

(a) thể hiện khối thích ứng chế độ 2000 và khối thích ứng dòng 2010 cho tín hiệu DP và (b) thể hiện khối tạo PLS 2020 và bộ xáo trộn PLS 2030 để tạo và xử lý dữ liệu PLS. Phần mô tả sẽ được thực hiện đối với hoạt động của từng khối.

Bộ tách dòng đầu vào tách các dòng TS, IP, GS đầu vào thành các dòng dịch vụ hoặc thành phần dịch vụ (audio, video, v.v.). mô đun thích ứng chế độ 2010 gồm có bộ mã hóa CRC, bộ cắt khung BB (dải cơ bản), và khối chèn đoạn đầu khung BB.

Bộ mã hóa CRC cung cấp ba loại mã hóa CRC để phát hiện lỗi tại mức gói người dùng UP (user packet), cụ thể là, CRC-8, CRC-16, và CRC-32. Các byte CRC được tính được gắn sau UP. CRC-8 được sử dụng cho dòng TS và CRC-32 cho dòng IP. Nếu dòng GS không cung cấp mã hóa CRC, mã hóa CRC được đề xuất nên được áp dụng.

Bộ cắt khung BB ánh xạ đầu vào vào định dạng bit logic trong. Bit thu được thứ nhất được định nghĩa là MSB. Bộ cắt khung BB cấp phát số lượng bit đầu vào bằng công suất trường dữ liệu sẵn có. Để cấp phát số lượng bit đầu vào bằng nhau cho phụ tải BBF, dòng gói UP được cắt để vừa khớp trường dữ liệu của BBF.

Khối chèn đoạn đầu khung BB có thể chèn đoạn đầu BBF chiều dài cố định của 2 byte được chèn ở trước khung BB. Đoạn đầu BBF gồm STUFFI (1 bit), SYNCD (13 bit), và RFU (2 bit). Ngoài đoạn đầu BBF 2 byte cố định, BBF có thể có trường mở rộng (1 hoặc 3 byte) ở cuối đoạn đầu BBF 2 byte.

Khối thích ứng dòng 2010 gồm có khối chèn độn và bộ xáo trộn BB.

Khối chèn độn có thể chèn trường độn vào phụ tải của khung BB. Nếu dữ liệu đầu vào tới thích ứng dòng đủ để lấp đầy khung BB, STUFFI được thiết lập ở '0' và BBF không có trường độn. Nếu không phải như vậy STUFFI được thiết lập ở '1' và trường độn được chèn ngay sau đoạn đầu BBF. Trường độn gồm có hai byte của đoạn đầu trường độn và kích thước khả dụng của dữ liệu độn.

Bộ xáo trộn BB xáo trộn hoàn toàn BBF để phân tán năng lượng. Trình tự xáo trộn đồng bộ với BBF. Trình tự xáo trộn được tạo bởi bộ đăng ký xê dịch hồi tiếp.

Khối tạo PLS 2020 có thể tạo dữ liệu PLS (physical layer signaling). PLS cung

cấp cho thiết bị thu phương tiện truy cập các DP lớp vật lý. Dữ liệu PLS gồm dữ liệu PLS1 và dữ liệu PLS2.

Dữ liệu PLS1 là tập hợp thứ nhất của dữ liệu PLS được mang trong các ký hiệu FSS trong khung có kích thước cố định, mã hóa và điều biến, mang thông tin cơ bản về hệ thống cũng như các tham số cần để giải mã dữ liệu PLS2. Dữ liệu PLS1 cung cấp các tham số truyền cơ bản bao gồm các tham số cần để cho phép thu và giải mã dữ liệu PLS2. Ngoài ra, dữ liệu PLS1 không đổi trong khoảng thời gian của nhóm khung.

Dữ liệu PLS2 là tập hợp thứ hai của dữ liệu PLS được truyền trong ký hiệu FSS, mang dữ liệu PLS chi tiết hơn về hệ thống và các DP. PLS2 chứa các tham số cung cấp đủ thông tin cho thiết bị thu để giải mã DP mong muốn. Truyền tín hiệu PLS2 còn gồm hai loại tham số, dữ liệu tĩnh PLS2 (dữ liệu PLS2-STAT) và dữ liệu động PLS2 (dữ liệu PLS2-DYN). Dữ liệu tĩnh PLS2 là dữ liệu PLS2 duy trì tĩnh trong khoảng thời gian của nhóm khung và dữ liệu động PLS2 là dữ liệu PLS2 có thể thay đổi động từng khung một.

Các chi tiết về dữ liệu PLS sẽ được mô tả sau.

Bộ xáo trộn PLS 2030 có thể xáo trộn dữ liệu PLS đã được tạo để phân tán năng lượng.

Các khối được mô tả trên đây có thể được bỏ qua hoặc thay thế bằng các khối có các chức năng tương tự hoặc giống nhau.

FIG.3 minh họa khối định dạng đầu vào theo phương án khác của sáng chế.

Khối định dạng đầu vào được minh họa trên FIG.3 tương ứng với một phương án của khối định dạng đầu vào 1000 được mô tả có dựa vào FIG.1.

FIG.3 thể hiện khối thích ứng chế độ của khối định dạng đầu vào khi tín hiệu đầu vào tương ứng với các dòng đầu vào.

Khối thích ứng chế độ của khối định dạng đầu vào để xử lý các dòng đầu vào có thể xử lý độc lập các dòng đầu vào.

Tham chiếu FIG.3, khối thích ứng chế độ để xử lý tương ứng các dòng đầu vào có thể bao gồm bộ tách dòng đầu vào 3000, bộ đồng bộ dòng đầu vào 3010, khối bù trễ 3020, khối xóa gói rỗng 3030, khối nén đoạn đầu 3040, bộ mã hóa CRC 3050, bộ cắt khung BB 3060 và khối chèn đoạn đầu BB 3070. Phần mô tả sẽ được thực hiện

đối với từng khối của khối thích ứng chế độ.

Các hoạt động của bộ mã hóa CRC 3050, bộ cắt khung BB 3060 và khối chèn đoạn đầu BB 3070 tương ứng với các hoạt động của bộ mã hóa CRC, bộ cắt khung BB và khối chèn đoạn đầu BB được mô tả có dựa vào FIG.2 và do vậy phần mô tả được bỏ qua.

Bộ tách dòng đầu vào 3000 có thể tách các dòng TS, IP, GS đầu vào thành các dòng dịch vụ hoặc thành phần dịch vụ (audio, video, v.v.).

Bộ đồng bộ dòng đầu vào 3010 có thể được gọi là ISSY. ISSY có thể cung cấp phương tiện thích hợp để đảm bảo CBR (v) và trễ truyền từ đầu đến đầu không đổi cho định dạng dữ liệu đầu vào bất kỳ. ISSY luôn được sử dụng cho trường hợp của các DP mang TS, và một cách tùy chọn được sử dụng cho các DP mang các dòng GS.

Khối bù trễ 3020 có thể làm trễ dòng gói TS đã được tách sau khi chèn thông tin ISSY để cho phép cơ chế kết hợp lại gói TS mà không cần bộ nhớ bổ sung trong thiết bị thu.

Khối xóa gói rỗng 3030, được sử dụng chỉ cho trường hợp dòng đầu vào TS. Một số dòng đầu vào TS hoặc các dòng TS đã được tách có thể có số lượng lớn gói rỗng để chứa các dịch vụ VBR (variable bit-rate) trong dòng CBR TS. Trong trường hợp này, để tránh phí tổn truyền không cần thiết, các gói rỗng có thể được nhận dạng và không được truyền. Trong thiết bị thu, các gói rỗng được loại bỏ có thể được chèn lại trong chính vị trí cũ bằng cách sử dụng bộ đếm gói không đã được xóa (DNP) mà được chèn trong quá trình truyền, do vậy đảm bảo tốc độ bit không đổi và tránh việc cần phải cập nhật dấu thời gian (PCR).

Khối nén đoạn đầu 3040 có thể cung cấp sự nén đoạn đầu để tăng hiệu suất truyền cho các dòng đầu vào TS hoặc IP. Vì thiết bị thu có thể có thông tin ưu tiên trên một phần nhất định của đoạn đầu, thông tin đã biết này có thể được xóa trong thiết bị truyền.

Đối với dòng vận chuyển, thiết bị thu có thông tin ưu tiên về cấu hình đồng bộ byte (0x47) và chiều dài gói (188 Byte). Nếu dòng TS đầu vào mang nội dung chỉ có một PID, cụ thể là, cho chỉ một thành phần dịch vụ (video, audio, v.v.) hoặc thành phần dịch vụ con (lớp cơ bản SVC, lớp nâng cao SVC, dạng cơ bản MVC hoặc dạng phụ thuộc MVC), sự nén đoạn đầu gói TS có thể được áp dụng (một cách tùy chọn)

cho dòng vận chuyển. Sự nén đoạn đầu gói IP được sử dụng một cách tùy chọn nếu dòng đầu vào là dòng IP.

Các khối được mô tả trên đây có thể được bỏ qua hoặc được thay thế bằng các khối có các chức năng tương tự hoặc giống nhau.

FIG.4 minh họa khối định dạng đầu vào theo phương án khác của sáng chế.

Khối định dạng đầu vào được minh họa trên FIG.4 tương ứng với một phương án của khối định dạng đầu vào 1000 được mô tả có dựa vào FIG.1.

FIG.4 minh họa khối thích ứng dòng của môđun định dạng đầu vào khi tín hiệu đầu vào tương ứng với các dòng đầu vào.

Tham chiếu FIG.4, khối thích ứng chế độ để xử lý tương ứng các dòng đầu vào có thể bao gồm bộ lập lịch 4000, khối trễ một khung 4010, khối chèn độn 4020, khối truyền tín hiệu trong dải 4030, bộ xáo trộn khung BB 4040, khối tạo PLS 4050 và bộ xáo trộn PLS 4060. Phần mô tả của từng khối của khối thích ứng dòng sẽ được thực hiện.

Các hoạt động của khối chèn độn 4020, bộ xáo trộn khung BB 4040, khối tạo PLS 4050 và bộ xáo trộn PLS 4060 tương ứng với các hoạt động của khối chèn độn, bộ xáo trộn BB, khối tạo PLS và bộ xáo trộn PLS được mô tả có dựa vào FIG.2 và do vậy phần mô tả được bỏ qua.

Bộ lập lịch 4000 có thể xác định cấp phát ô tổng thể ngang qua toàn bộ khung từ lượng FECBLOCK của từng DP. Do bao gồm việc cấp phát cho PLS, EAC và FIC, bộ lập lịch tạo các giá trị của dữ liệu PLS2-DYN, được truyền như truyền tín hiệu trong dải hoặc ô PLS trong FSS của khung. Các chi tiết về FECBLOCK, EAC và FIC sẽ được mô tả sau.

Khối trễ một khung 4010 có thể làm trễ dữ liệu đầu vào bằng một khung truyền để thông tin lập lịch về khung tiếp theo có thể được truyền qua khung hiện thời cho thông tin truyền tín hiệu trong dải sẽ được chèn vào các DP.

Khối truyền tín hiệu trong dải 4030 có thể chèn phần không được làm trễ của dữ liệu PLS2 vào DP của khung.

Các khối được mô tả trên đây có thể được bỏ qua hoặc được thay thế bằng các khối có các chức năng tương tự hoặc giống nhau.

FIG.5 minh họa khối BICM theo một phương án của sáng chế.

Khối BICM được minh họa trên FIG.5 tương ứng với một phương án của khối BICM 1010 được mô tả có dựa vào FIG.1.

Như được mô tả trên đây, thiết bị truyền tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế có thể cung cấp dịch vụ phát rộng mặt đất, dịch vụ phát rộng di động, dịch vụ UHDTV, v.v..

Vì QoS (quality of service) phụ thuộc vào các đặc trưng của dịch vụ được cung cấp bởi thiết bị truyền tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế, dữ liệu tương ứng với các dịch vụ tương ứng cần được xử lý qua các lược đồ khác nhau. Do đó, khối BICM theo một phương án của sáng chế có thể xử lý độc lập các DP được nhập vào bằng cách áp dụng độc lập các lược đồ SISO, MISO và MIMO cho các ống dữ liệu tương ứng với các đường dữ liệu. Nhờ vậy, thiết bị truyền tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế có thể điều khiển QoS cho từng dịch vụ hoặc thành phần dịch vụ được truyền qua từng DP.

(a) thể hiện khối BICM được chia sẻ bởi biên dạng cơ bản và biên dạng cầm tay và (b) thể hiện khối BICM của biên dạng nâng cao.

Khối BICM được chia sẻ bởi biên dạng cơ bản và biên dạng cầm tay và khối BICM của biên dạng nâng cao có thể bao gồm các khối xử lý để xử lý từng DP.

Phần mô tả sẽ được thực hiện đối với từng khối xử lý của khối BICM cho biên dạng cơ bản và biên dạng cầm tay và khối BICM cho biên dạng nâng cao.

Khối xử lý 5000 của khối BICM cho biên dạng cơ bản và biên dạng cầm tay có thể bao gồm bộ mã hóa FEC dữ liệu 5010, bộ đan xen bit 5020, bộ ánh xạ chòm điểm 5030, khối mã hóa SSD (Signal Space Diversity) 5040 và bộ đan xen thời gian 5050.

Bộ mã hóa FEC dữ liệu 5010 có thể thực hiện mã hóa FEC trên BBF đầu vào để tạo thủ tục FECBLOCK bằng cách sử dụng mã hóa ngoài (BCH), và mã hóa trong (LDPC). Mã hóa ngoài (BCH) là phương pháp mã hóa tùy chọn. Các chi tiết về các hoạt động của bộ mã hóa FEC dữ liệu 5010 sẽ được mô tả sau.

Bộ đan xen bit 5020 có thể đan xen các đầu ra của bộ mã hóa FEC dữ liệu 5010 để đạt được tính năng tối ưu với sự kết hợp của các mã LDPC và lược đồ điều biến trong khi vẫn cung cấp cấu trúc thực hiện được hiệu quả. Các chi tiết về các hoạt

động của bộ đan xen bit 5020 sẽ được mô tả sau.

Bộ ánh xạ chòm điểm 5030 có thể điều biến từng từ mã từ bộ đan xen bit 5020 trong biên dạng cơ bản và biên dạng cầm tay, hoặc từ ô từ bộ phân kênh ô-từ 5010-1 trong biên dạng nâng cao bằng cách sử dụng QPSK, QAM-16, QAM không thống nhất (NUQ-64, NUQ-256, NUQ-1024) hoặc chòm điểm không thống nhất (NUC-16, NUC-64, NUC-256, NUC-1024) để tạo điểm chòm điểm được thông thường hóa năng lượng. Việc ánh xạ chòm điểm này chỉ được áp dụng cho các DP. Quan sát thấy là QAM-16 và các NUQ có dạng hình vuông, trong khi các NUC có dạng tùy ý. Khi từng chòm điểm được quay bởi bội số bất kỳ của 90 độ, chòm điểm đã được quay xếp chồng chính xác với chòm điểm ban đầu của nó. Đặc tính đối xứng “quay-cầm biến” khiến các dung lượng và các nguồn năng lượng trung bình của các thành phần tương tự và thật cân bằng với nhau. Cả các NUQ và NUC được định nghĩa đặc biệt cho từng tốc độ mã hóa và phân cụ thể được sử dụng được truyền tín hiệu bằng tham số DP_MOD mà được lưu trong dữ liệu PLS2.

Khối mã hóa SSD 5040 có thể mã hóa trước các ô trong hai chiều (2D), ba chiều (3D), và bốn chiều (4D) để tăng công suất thu dưới các điều kiện tắt dần khó khăn.

Bộ đan xen thời gian 5050 có thể hoạt động tại mức DP. Các tham số của TI (time interleaving) có thể được thiết lập khác nhau cho từng DP. Các chi tiết về các hoạt động của bộ đan xen thời gian 5050 sẽ được mô tả sau.

Khối xử lý 5000-1 của khối BICM cho biên dạng nâng cao có thể bao gồm bộ mã hóa FEC dữ liệu, bộ đan xen bit, bộ ánh xạ chòm điểm, và bộ đan xen thời gian. Tuy nhiên, khối xử lý 5000-1 khác với khối xử lý 5000 ở chỗ còn bao gồm bộ phân kênh ô-từ 5010-1 và khối mã hóa MIMO 5020-1.

Ngoài ra, các hoạt động của bộ mã hóa FEC dữ liệu, bộ đan xen bit, bộ ánh xạ chòm điểm, và bộ đan xen thời gian trong khối xử lý 5000-1 tương ứng với các hoạt động của bộ mã hóa FEC dữ liệu 5010, bộ đan xen bit 5020, bộ ánh xạ chòm điểm 5030, và bộ đan xen thời gian 5050 đã được mô tả và do vậy phần mô tả được bỏ qua.

Bộ phân kênh ô-từ 5010-1 được sử dụng cho DP của biên dạng nâng cao để chia dòng ô-từ đơn thành các dòng ô-từ kép cho xử lý MIMO. Các chi tiết về các hoạt động của bộ phân kênh ô-từ 5010-1 sẽ được mô tả sau.

Khối mã hóa MIMO 5020-1 có thể xử lý đầu ra của bộ phân kênh ô-từ 5010-1 bằng cách sử dụng lược đồ mã hóa MIMO. Lược đồ mã hóa MIMO được tối ưu hóa cho hoạt động truyền tín hiệu phát rộng. Kỹ thuật MIMO là cách triển vọng để tăng công suất nhưng nó phụ thuộc vào các đặc trưng kênh. Đặc biệt cho phát rộng, thành phần LOS mạnh của kênh hoặc chênh lệch công suất tín hiệu thu được giữa hai anten gây ra bởi các đặc trưng lan truyền tín hiệu khác nhau khiến khó đạt được độ lợi công suất từ MIMO. Lược đồ mã hóa MIMO được đề xuất khắc phục được vấn đề này bằng cách sử dụng mã hóa trước dựa vào chuyển động quay và ngẫu nhiên hóa pha của một trong số các tín hiệu đầu ra MIMO.

Mã hóa MIMO được dự định cho hệ thống 2x2 MIMO yêu cầu ít nhất hai anten tại cả thiết bị truyền và thiết bị thu. Hai chế độ mã hóa MIMO được định nghĩa trong đề xuất này; FR-SM (full-rate spatial multiplexing) và FRFD-SM (full-rate full-diversity spatial multiplexing). Mã hóa FR-SM cung cấp sự tăng công suất với sự tăng phức tạp tương đối nhỏ tại phía thiết bị thu trong khi mã hóa FRFD-SM cung cấp sự tăng công suất và độ lợi phân tập bổ sung với sự tăng phức tạp lớn tại phía thiết bị thu. Lược đồ mã hóa MIMO được đề xuất không có giới hạn về cấu hình cực anten.

Xử lý MIMO được yêu cầu cho khung biên dạng nâng cao, có nghĩa là tất cả các DP trong khung biên dạng nâng cao được xử lý bằng bộ mã hóa MIMO. Xử lý MIMO được áp dụng tại mức DP. Các cặp của các đầu ra bộ ánh xạ chòm điểm NUQ ($e_{1,i}$ và $e_{2,i}$) được cấp đến đầu vào của bộ mã hóa MIMO. Đầu ra bộ mã hóa MIMO được ghép cặp ($g_{1,i}$ và $g_{2,i}$) được truyền bằng cùng sóng mang k và ký hiệu OFDM l của các anten TX tương ứng của chúng.

Các khối được mô tả trên đây có thể được bỏ qua hoặc được thay thế bằng các khối có các chức năng tương tự hoặc giống nhau.

FIG.6 minh họa khối BICM theo phương án khác của sáng chế.

Khối BICM được minh họa trên FIG.6 tương ứng với một phương án của khối BICM 1010 được mô tả có dựa vào FIG.1.

FIG.6 minh họa khối BICM để bảo vệ PLS (physical layer signaling), kênh cảnh báo khẩn cấp (EAC) và kênh thông tin nhanh (FIC). EAC là một phần của khung mang dữ liệu thông tin EAS và FIC là kênh logic trong khung mang thông tin

ánh xạ giữa dịch vụ và DP cơ bản tương ứng. Các chi tiết về EAC và FIC sẽ được mô tả sau.

Tham chiếu FIG.6, khối BICM để bảo vệ PLS, EAC và FIC có thể bao gồm bộ mã hóa PLS FEC 6000, bộ đan xen bit 6010, bộ ánh xạ chòm điểm 6020 và bộ đan xen thời gian 6030.

Ngoài ra, bộ mã hóa PLS FEC 6000 có thể bao gồm bộ xáo trộn, khối mã hóa BCH/chèn zero, khối mã hóa LDPC và khối chấm thùng chẵn lẻ LDPC. Phần mô tả sẽ được thực hiện của từng khối của khối BICM.

Bộ mã hóa PLS FEC 6000 có thể mã hóa dữ liệu PLS 1/2 đã được xáo trộn, đoạn EAC và FIC.

Bộ xáo trộn có thể xáo trộn dữ liệu PLS1 và dữ liệu PLS2 trước khi mã hóa BCH và mã hóa LDPC đã được rút ngắn và chấm thùng.

Khối mã hóa BCH/chèn zero có thể thực hiện mã hóa ngoài trên dữ liệu PLS 1/2 đã được xáo trộn bằng cách sử dụng mã BCH đã được rút ngắn để bảo vệ PLS và chèn các bit zero sau khi mã hóa BCH. Chỉ đối với dữ liệu PLS1, các bit đầu ra của chèn zero có thể được hoán vị trước khi mã hóa LDPC.

Khối mã hóa LDPC có thể mã hóa đầu ra của khối mã hóa BCH/chèn zero bằng cách sử dụng mã LDPC. Để tạo khối được mã hóa hoàn chỉnh, C_{ldpc} , các bit chẵn lẻ, P_{ldpc} được mã hóa hệ thống từ từng khối thông tin PLS được chèn zero, I_{ldpc} và được gắn sau nó.

【Phương trình 1】

$$C_{ldpc} = [I_{ldpc} \ P_{ldpc}] = [i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}]$$

Các tham số mã LDPC cho PLS1 và PLS2 như được thể hiện trong bảng 4 sau

【Bảng 4】

Loại truyền tín hiệu	K_{sig}	K_{bch}	N_{bch_parity}	K_{ldpc} (= N_{bch})	N_{ldpc}	N_{ldpc_parity}	Tỷ lệ mã	Q_{ldpc}
PLS1	342							

PLS2	<1021	1020	60	1080	4320	3240	1/4	36
	>1020	2100		2160	7200	5040	3/10	56

Khối chấm thùng chẵn lẻ LDPC có thể thực hiện chấm thùng trên dữ liệu PLS1 và dữ liệu PLS 2.

Khi việc rút ngắn được áp dụng để bảo vệ dữ liệu PLS1, một số bit chẵn lẻ LDPC được chấm thùng sau khi mã hóa LDPC. Ngoài ra, để bảo vệ dữ liệu PLS2, các bit chẵn lẻ LDPC của PLS2 được chấm thùng sau khi mã hóa LDPC. Các bit được chấm thùng này không được truyền.

Bộ đan xen bit 6010 có thể đan xen từng dữ liệu PLS1 và dữ liệu PLS2 đã được rút ngắn và được chấm thùng.

Bộ ánh xạ chòm điểm 6020 có thể ánh xạ dữ liệu PLS1 và dữ liệu PLS2 được đan xen bit trên các chòm điểm.

Bộ đan xen thời gian 6030 có thể đan xen dữ liệu PLS1 và dữ liệu PLS2 đã được ánh xạ.

Các khối được mô tả trên đây có thể được bỏ qua hoặc được thay thế bằng các khối có các chức năng tương tự hoặc giống nhau.

FIG.7 minh họa khối dựng khung theo một phương án của sáng chế.

Khối dựng khung được minh họa trên FIG.7 tương ứng với một phương án của khối dựng khung 1020 được mô tả có dựa vào FIG.1.

Tham chiếu FIG.7, khối dựng khung có thể bao gồm khối bù trễ 7000, bộ ánh xạ ô 7010 và bộ đan xen tần số 7020. Phần mô tả sẽ được thực hiện của từng khối của khối dựng khung.

Khối bù trễ 7000 có thể điều chỉnh thời gian giữa các ống dữ liệu và dữ liệu PLS tương ứng để đảm bảo là chúng cùng thời gian tại đầu thiết bị truyền. Dữ liệu PLS được làm trễ bằng cùng lượng như các ống dữ liệu bằng cách định địa chỉ các độ trễ của các ống dữ liệu gây ra bởi khối định dạng đầu vào và khối BICM. Trễ của khối BICM chủ yếu do bộ đan xen thời gian 5050. Dữ liệu truyền tín hiệu trong dải mang thông tin của nhóm TI tiếp theo để chúng được mang một khung trước các DP sẽ được truyền tín hiệu. Khối bù trễ làm trễ dữ liệu truyền tín hiệu trong dải tương ứng.

Bộ ánh xạ ô 7010 có thể ánh xạ PLS, EAC, FIC, các DP, các dòng phụ và các ô giả vào các sóng mang hoạt động của các ký hiệu OFDM trong khung. Chức năng cơ bản của bộ ánh xạ ô 7010 là để ánh xạ các ô dữ liệu được tạo ra bởi các IT đối với mỗi trong số các DP, các ô PLS, và các ô EAC/FIC, nếu có, vào trong dãy các ô OFDM hoạt động tương ứng với mỗi ký hiệu OFDM nằm trong khung. Dữ liệu truyền tín hiệu dịch vụ (như PSI(program specific information)/SI) có thể được lấy lại riêng rẽ và được truyền bởi ống dữ liệu. Bộ ánh xạ ô hoạt động theo thông tin động được tạo ra bởi bộ lập lịch và cấu hình của cấu trúc khung. Các chi tiết của khung sẽ được mô tả sau.

Bộ đan xen tần số 7020 có thể đan xen ngẫu nhiên các ô dữ liệu thu được từ bộ ánh xạ ô 7010 để cung cấp sự phân tập tần số. Ngoài ra, bộ đan xen tần số 7020 có thể hoạt động trên mọi cặp ký hiệu OFDM gồm có hai ký hiệu OFDM liên tiếp bằng cách sử dụng thứ tự khởi đầu đan xen khác để đạt được sự đan xen tối đa có được trong khung đơn. Các chi tiết về các hoạt động của bộ đan xen tần số 7020 sẽ được mô tả sau.

Các khối được mô tả trên đây có thể được bỏ qua hoặc được thay thế bằng các khối có các chức năng tương tự hoặc giống nhau.

FIG.8 minh họa khối tạo OFMD theo một phương án của sáng chế.

Khối tạo OFMD được minh họa trên FIG.8 tương ứng với một phương án của khối tạo OFMD 1030 được mô tả có dựa vào FIG.1.

Khối tạo OFDM điều biến các sóng mang OFDM bởi các ô được tạo bởi khối xây dựng khung, chèn các tín hiệu dẫn đường, và tạo ra tín hiệu miền thời gian để truyền. Ngoài ra, khối này chèn tuần tự các khoảng bảo vệ, và áp dụng xử lý giảm PAPR (Peak-to-Average Power Radio) để tạo tín hiệu RF cuối cùng.

Tham chiếu FIG.8, khối dựng khung có thể bao gồm khối chèn tín hiệu dẫn đường và âm thanh dự trữ 8000, khối mã hóa 2D-eSFN 8010, khối IFFT (Inverse Fast Fourier Transform) 8020, khối giảm PAPR 8030, khối chèn khoảng bảo vệ 8040, khối chèn mào đầu 8050, khối chèn hệ thống khác 8060 và khối DAC 8070. Phần mô tả sẽ được thực hiện của từng khối của khối dựng khung.

Khối chèn tín hiệu dẫn đường và âm thanh dự trữ 8000 có thể chèn các tín hiệu dẫn đường và âm thanh dự trữ.

Các ô khác nhau trong ký hiệu OFDM được điều biến với thông tin tham chiếu, được biết đến như các tín hiệu dẫn đường, mà có các giá trị đã được truyền được biết trước trong bộ thu này. Thông tin của các ô tín hiệu dẫn đường được tạo bởi các tín hiệu dẫn đường rời rạc, các tín hiệu dẫn đường liên tục, các tín hiệu dẫn đường biên, các tín hiệu dẫn đường FSS (ký hiệu truyền tín hiệu khung) và FES (ký hiệu biên khung). Mỗi tín hiệu dẫn đường được truyền ở mức năng lượng tăng cường cụ thể theo loại tín hiệu dẫn đường và mẫu tín hiệu dẫn đường. Giá trị của thông tin dẫn đường được bắt nguồn từ tần số tham chiếu, mà là một dãy các giá trị, một đối với mỗi sóng mang được truyền trên ký hiệu đã cho bất kỳ. Các tín hiệu dẫn đường có thể được sử dụng để đồng bộ khung, đồng bộ tần số, đồng bộ thời gian, đánh giá kênh, và xác định chế độ truyền, và cũng có thể được sử dụng theo sự nhiễu pha.

Thông tin tham chiếu, được lấy từ tần số tham chiếu, được truyền trong các ô dẫn đường rời rạc trong mỗi ký hiệu ngoại trừ đoạn đầu, FSS và FES của khung. Các tín hiệu dẫn đường liên tục được chèn vào mỗi ký hiệu của khung. Số lượng và vị trí của các tín hiệu dẫn đường liên tục phụ thuộc vào cả kích thước FFT và mẫu tín hiệu dẫn đường rời rạc. Các sóng mang biên là các tín hiệu dẫn đường biên trong mỗi ký hiệu ngoại trừ ký hiệu đoạn đầu. Chúng được chèn nhằm cho phép nội suy tần số tới biên của phổ. Các tín hiệu dẫn đường FSS được chèn trong (các) FSS và các tín hiệu dẫn đường FES được chèn trong FES. Chúng được chèn nhằm cho phép nội suy tần số tới biên của khung.

Hệ thống theo một phương án của sáng chế hỗ trợ mạng SFN, trong đó lược đồ MISO phân tán được sử dụng một cách tùy chọn để hỗ trợ chế độ truyền rất mạnh. 2D-eSFN là lược đồ lược đồ MISO phân tán sử dụng nhiều ăngten TX, mỗi trong số chúng được định vị trong địa điểm kênh truyền khác nhau trong mạng SFN.

Khối mã hóa 2D-eSFN 8010 có thể xử lý 2D-eSFN để làm biến dạng pha của các tín hiệu được truyền từ các thiết bị truyền, nhằm tạo sự phân tập cả thời gian và tần số trong cấu hình SFN. Do đó, các lỗi chùm do sự tắt dần phẳng thấp hoặc sự tắt dần mạnh trong thời gian dài có thể được giảm nhẹ.

Khối IFFT 8020 có thể điều biến đầu ra từ khối mã hóa 2D-eSFN 8010 bằng cách sử dụng lược đồ điều biến OFDM. Ô bất kỳ trong các ký hiệu dữ liệu mà chưa được thiết kế làm tín hiệu dẫn đường (hoặc làm ‘âm dự trữ’) mang một trong số các ô

dữ liệu từ bộ đan xen tần số. Các ô này được ánh xạ tới các sóng mang OFDM.

Khối giảm PAPR 8030 có thể thực hiện việc giảm PAPR đối với tín hiệu đầu vào bằng cách sử dụng các thuật toán giảm PAPR khác nhau trong miền thời gian.

Khối chèn khoảng bảo vệ 8040 có thể chèn các khoảng bảo vệ và khối chèn mào đầu 8050 có thể chèn mào đầu ở trước tín hiệu. Các chi tiết về cấu trúc của mào đầu sẽ được mô tả sau. Khối chèn hệ thống khác 8060 có thể dồn kênh các tín hiệu của các hệ thống truyền/thu phát rộng trong miền thời gian để dữ liệu của hai hoặc nhiều hệ thống truyền/thu phát rộng khác nhau cung cấp các dịch vụ phát rộng có thể được truyền trong cùng băng thông tín hiệu RF. Trong trường hợp này, hai hoặc nhiều hệ thống truyền/thu phát rộng khác nhau nói đến các hệ thống cung cấp các dịch vụ phát rộng khác nhau. Các dịch vụ phát rộng khác nhau có thể nói đến dịch vụ phát rộng mặt đất, dịch vụ phát rộng di động, v.v.. Dữ liệu liên quan đến các dịch vụ phát rộng khác nhau có thể được truyền qua các khung khác nhau.

Khối DAC 8070 có thể biến đổi tín hiệu số đầu vào thành tín hiệu tương tự và xuất tín hiệu tương tự. Tín hiệu được xuất từ khối DAC 7800 có thể được truyền qua các anten đầu ra theo các biên dạng lớp vật lý. Anten Tx theo một phương án của sáng chế có thể có cực theo chiều dọc hoặc chiều ngang.

Các khối được mô tả trên đây có thể được bỏ qua hoặc được thay thế bằng các khối có các chức năng tương tự hoặc giống nhau theo thiết kế.

FIG.9 minh họa cấu trúc của thiết bị thu tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế.

Thiết bị thu tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế có thể tương ứng với thiết bị truyền tín hiệu phát rộng cho các dịch vụ phát rộng tương lai, được mô tả có dựa vào FIG.1.

Thiết bị thu tín hiệu phát rộng cho các dịch vụ phát rộng tương lai theo một phương án của sáng chế có thể bao gồm môđun đồng bộ & giải điều biến 9000, môđun phân tách khung 9010, môđun giải ánh xạ & và giải mã 9020, bộ xử lý đầu ra 9030 và môđun giải mã truyền tín hiệu 9040. Phần mô tả sẽ được thực hiện đối với hoạt động của từng môđun của thiết bị thu tín hiệu phát rộng.

Môđun đồng bộ & giải điều biến 9000 có thể thu các tín hiệu đầu vào qua m anten Rx, thực hiện dò tín hiệu và đồng bộ đối với hệ thống tương ứng với thiết bị thu

tín hiệu phát rộng và thực hiện giải điều biến tương ứng với thủ tục đảo chiều của thủ tục được thực hiện bằng thiết bị truyền tín hiệu phát rộng.

Môđun phân tách khung 9010 có thể phân tách các khung tín hiệu đầu vào và trích dữ liệu mà qua đó dịch vụ được chọn bởi người dùng được truyền. Nếu thiết bị truyền tín hiệu phát rộng thực hiện đan xen, môđun phân tách khung 9010 có thể thực hiện giải đan xen tương ứng với thủ tục đảo chiều của đan xen. Trong trường hợp này, các vị trí của tín hiệu và dữ liệu cần được trích có thể thu được bằng cách giải mã dữ liệu được xuất từ môđun giải mã truyền tín hiệu 9040 để khôi phục thông tin lập lịch được tạo bởi thiết bị truyền tín hiệu phát rộng.

Môđun giải ánh xạ & và giải mã 9020 có thể biến đổi các tín hiệu đầu vào thành dữ liệu miền bit và sau đó giải đan xen chúng nếu cần. Môđun giải ánh xạ & và giải mã 9020 có thể thực hiện giải ánh xạ đối với ánh xạ được áp dụng cho hiệu suất truyền và sửa lỗi được tạo ra trên kênh truyền qua việc giải mã. Trong trường hợp này, môđun giải ánh xạ & và giải mã 9020 có thể thu được các tham số truyền cần thiết để giải ánh xạ và giải mã bằng cách giải mã dữ liệu được xuất từ môđun giải mã truyền tín hiệu 9040.

Bộ xử lý đầu ra 9030 có thể thực hiện các thủ tục đảo chiều của các thủ tục nén/xử lý tín hiệu khác nhau được áp dụng bởi thiết bị truyền tín hiệu phát rộng để tăng hiệu suất truyền. Trong trường hợp này, bộ xử lý đầu ra 9030 có thể thu thông tin điều khiển cần thiết từ đầu ra dữ liệu từ môđun giải mã truyền tín hiệu 9040. Đầu ra của bộ xử lý đầu ra 9030 tương ứng với tín hiệu được nhập vào thiết bị truyền tín hiệu phát rộng và có thể là các MPEG-TS, các dòng IP (v4 hoặc v6) và các dòng chung.

Môđun giải mã truyền tín hiệu 9040 có thể thu thông tin PLS từ tín hiệu được giải điều biến bằng môđun đồng bộ & giải điều biến 9000. Như được mô tả trên đây, môđun phân tách khung 9010, môđun giải ánh xạ & và giải mã 9020 và bộ xử lý đầu ra 9030 có thể thực hiện các chức năng của chúng bằng cách sử dụng dữ liệu được xuất từ môđun giải mã truyền tín hiệu 9040.

FIG.10 minh họa cấu trúc khung theo một phương án của sáng chế.

FIG.10 thể hiện cấu hình ví dụ của các loại khung và các FRU trong siêu khung. (a) thể hiện siêu khung theo một phương án của sáng chế, (b) thể hiện FRU

(Đơn vị lặp khung) theo một phương án của sáng chế, (c) thể hiện các khung của các biên dạng PHY khác nhau trong FRU và (d) thể hiện cấu trúc của khung.

Siêu khung có thể gồm tám FRU. FRU là đơn vị dồn kênh cơ bản cho TDM của các khung, và được lặp tám lần trong siêu khung.

Từng khung trong FRU thuộc về một trong số các biên dạng PHY (cơ bản, cầm tay, nâng cao) hoặc FEF. Số lượng khung tối đa cho phép trong FRU là bốn và biên dạng PHY cho trước có thể xuất hiện số lần bất kỳ từ không lần đến bốn lần trong FRU (ví dụ, cơ bản, cầm tay, nâng cao). Các định nghĩa biên dạng PHY có thể được mở rộng bằng cách sử dụng các giá trị dữ trữ của PHY_PROFILE trong mào đầu, nếu được yêu cầu.

Phần FEF được chèn vào cuối FRU, nếu được bao gồm. Khi FEF được bao gồm trong FRU, số lượng tối thiểu của các FEF là 8 trong siêu khung. Các phần FEF không nên nằm kề nhau.

Một khung ngoài ra còn được chia thành một số ký hiệu OFDM và mào đầu. Như được thể hiện ở mục (d), khung bao gồm đoạn đầu, một hoặc nhiều ký hiệu truyền tín hiệu khung (FSS), các ký hiệu dữ liệu bình thường và ký hiệu biên khung (FES).

Mào đầu là ký hiệu đặc biệt mà có khả năng dò nhanh tín hiệu hệ thống Futurecast UTB và cung cấp tập hợp các tham số truyền cơ bản đối với hiệu suất truyền và thu tín hiệu. Phần mô tả chi tiết của mào đầu sẽ được mô tả sau.

Mục đích chính của (các) FSS là để mang dữ liệu PLS. Để đồng bộ và đánh giá kênh nhanh, và bởi vậy giải mã nhanh dữ liệu PLS, FSS có mẫu tín hiệu dẫn đường dày hơn so với ký hiệu dữ liệu bình thường. FES có các tín hiệu dẫn đường giống hệt như FSS, mà có khả năng nội suy chỉ tần số nằm trong FES và nội suy tạm thời, mà không có khả năng ngoại suy, đối với các ký hiệu ngay trước FES.

FIG.11 minh họa cấu trúc phân cấp truyền tín hiệu của khung theo một phương án của sáng chế.

FIG.11 minh họa cấu trúc phân cấp truyền tín hiệu, mà được chia thành ba phần chính: dữ liệu truyền tín hiệu mào đầu 11000, dữ liệu PLS1 11010 và dữ liệu PLS2 11020. Mục đích của mào đầu, mà được mang bởi ký hiệu mào đầu trong mọi khung, là để biểu thị loại truyền và các tham số truyền cơ bản của khung đó. PLS1

cho phép thiết bị thu truy cập và giải mã dữ liệu PLS2, mà chứa các thông số để truy cập DP mong muốn. PLS2 được mang trong mọi khung và được chia thành hai phần chính: dữ liệu PLS2-STAT và dữ liệu PLS2-DYN. Phần tĩnh và động của dữ liệu PLS2 được theo sau bởi đệm, nếu cần thiết.

FIG.12 minh họa dữ liệu truyền tín hiệu mào đầu theo một phương án của sáng chế.

Dữ liệu truyền tín hiệu mào đầu mang 21 bit thông tin cần thiết để cho phép thiết bị thu truy cập dữ liệu PLS và tìm vết các DP trong cấu trúc khung. Các chi tiết của dữ liệu truyền tín hiệu mào đầu như sau:

PHY_PROFILE: Trường 3-bit này biểu thị loại biên dạng PHY của khung hiện thời. Việc ánh xạ các loại biên dạng PHY khác nhau được thể hiện trong bảng 5 dưới đây.

【Bảng 5】

Giá trị	Biên dạng PHY
000	Biên dạng cơ bản
001	Biên dạng cầm tay
010	Biên dạng nâng cao
011~110	Dự trữ
111	FEF

FFT_SIZE: Trường 2 bit này biểu thị kích thước FFT của khung hiện thời trong nhóm khung, như được mô tả trong bảng 6 dưới đây.

【Bảng 6】

Giá trị	Kích thước FFT
00	FFT 8k
01	FFT 16k
10	FFT 32k
11	Dự trữ

GI_FRACTION: Trường 3 bit này biểu thị giá trị phần khoảng bảo vệ trong

siêu khung hiện thời, như được mô tả trong bảng 7 dưới đây.

【Bảng 7】

Giá trị	GI_FRACTION
000	1/5
001	1/10
010	1/20
011	1/40
100	1/80
101	1/160
110~111	Dự trữ

EAC_FLAG: Trường 1 bit này biểu thị việc EAC có được bố trí trong khung hiện thời hay không. Nếu trường này được thiết lập ở '1', EAS (emergency alert service) được cung cấp trong khung hiện thời. Nếu trường này được thiết lập ở '0', EAS không được mang trong khung hiện thời. Trường này có thể được chuyển mạch động trong siêu khung.

PILOT_MODE: Trường 1-bit này biểu thị việc chế độ tín hiệu dẫn đường là chế độ di động hay chế độ cố định đối với khung hiện thời trong nhóm khung hiện thời. Nếu trường này được thiết lập ở '0', chế độ tín hiệu dẫn đường di động được sử dụng. Nếu trường này được thiết lập ở '1', chế độ tín hiệu dẫn đường cố định được sử dụng.

PAPR_FLAG: Trường 1-bit này biểu thị việc giảm PAPR có được sử dụng đối với khung hiện thời trong nhóm khung hiện thời hay không. Nếu trường này được thiết lập ở giá trị '1', dự trữ âm được sử dụng để giảm PAPR. Nếu trường này được thiết lập ở '0', sự giảm PAPR không được sử dụng.

FRU_CONFIGURE: Trường 3-bit này biểu thị các cấu hình loại biên dạng PHY của các đơn vị lặp khung (FRU) mà có mặt trong siêu khung hiện thời. Tất cả các loại biên dạng được vận chuyển trong siêu khung hiện thời được xác định trong trường này trong tất cả các mào đầu trong siêu khung hiện thời. Trường 3-bit này có định nghĩa khác nhau cho từng biên dạng, như được thể hiện trong bảng 8 dưới đây.

【Bảng 8】

	PHY_PROFI LE hiện thời = '000' (cơ bản)	PHY_PROFI LE hiện thời = '001' (cầm tay)	PHY_PROFI LE hiện thời = '010' (nâng cao)	PHY_PROFI LE hiện thời = '111' (FEF)
FRU_CONFIGURE RE =000	Chỉ biên dạng cơ bản xuất hiện	Chỉ biên dạng cầm tay xuất hiện	Chỉ biên dạng nâng cao xuất hiện	Chỉ FEF xuất hiện
FRU_CONFIGURE RE =1XX	Biên dạng cầm tay xuất hiện	Biên dạng cơ bản xuất hiện	Biên dạng cơ bản xuất hiện	Biên dạng cơ bản xuất hiện
FRU_CONFIGURE RE =X1X	Biên dạng nâng cao xuất hiện	Biên dạng nâng cao xuất hiện	Biên dạng cầm tay xuất hiện	Biên dạng cầm tay xuất hiện
FRU_CONFIGURE RE=XX1	F E F xuất hiện	F E F xuất hiện	F E F xuất hiện	Biên dạng nâng cao xuất hiện

Trường dành riêng (RESERVED): Trường 7-bit này được dự trữ để sử dụng trong tương lai.

FIG. 13 minh họa dữ liệu PLS1 theo một phương án của sáng chế.

Dữ liệu PLS1 cung cấp các tham số truyền cơ bản bao gồm các tham số cần thiết để cho phép thu và giải mã PLS2. Như nêu trên, dữ liệu PLS1 giữ nguyên không đổi trong toàn bộ khoảng thời gian của một nhóm khung. Định nghĩa chi tiết của các trường truyền tín hiệu của dữ liệu PLS1 như sau:

PREAMBLE_DATA: Trường 20-bit này là bản sao của dữ liệu truyền tín hiệu mào đầu ngoại trừ EAC_FLAG.

NUM_FRAME_FRU: Trường 2-bit này biểu thị số lượng khung mỗi FRU.

PAYLOAD_TYPE: Trường 3-bit này biểu thị định dạng của dữ liệu phụ tải được mang trong nhóm khung. PHỤ TẢI_TYPE được truyền tín hiệu như được thể hiện trong bảng 9.

【Bảng 9】

Giá trị	Loại phụ tải
1XX	Dòng TS được truyền
X1X	Dòng IP được truyền
XX1	Dòng GS được truyền

NUM_FSS: Trường 2-bit này biểu thị số lượng ký hiệu FSS trong khung hiện thời.

SYSTEM_VERSION: Trường 8-bit này biểu thị phiên bản của định dạng tín hiệu được truyền. SYSTEM_VERSION được phân chia thành hai trường 4 bit, là phiên bản chính và phiên bản phụ.

Phiên bản chính: bốn bit MSB của trường SYSTEM_VERSION biểu thị thông tin phiên bản chính. Thay đổi trong trường phiên bản chính biểu thị thay đổi không thể tương thích ngược được. Giá trị mặc định là ‘0000’. Đối với phiên bản được mô tả trong tiêu chuẩn này, giá trị được thiết lập ở ‘0000’.

Phiên bản phụ: bốn bit LSB của trường SYSTEM_VERSION biểu thị thông tin phiên bản phụ. Thay đổi trong trường phiên bản phụ là có thể tương thích ngược được.

CELL_ID: Đây là trường 16-bit mà nhận dạng duy nhất ô địa lý trong mạng ATSC. Vùng phủ sóng ô ATSC có thể bao gồm một hoặc nhiều tần số, phụ thuộc vào

số lượng các tần số được sử dụng trong mỗi hệ thống Futurecast UTB. Nếu giá trị của CELL_ID là không biết hoặc không được cụ thể hóa, trường này được thiết lập ở '0'.

NETWORK_ID: Đây là trường 16-bit mà nhận dạng duy nhất mạng ATSC hiện thời.

SYSTEM_ID: Trường 16-bit này nhận dạng duy nhất hệ thống Futurecast UTB trong mạng ATSC. Hệ thống Futurecast UTB là hệ thống phát rộng mặt đất mà đầu vào của nó là một hoặc nhiều dòng đầu vào (TS, IP, GS) và đầu ra của nó là tín hiệu RF. Hệ thống Futurecast UTB mang một hoặc nhiều biên dạng PHY và FEF, nếu có. Hệ thống Futurecast UTB tương tự có thể mang các dòng đầu vào khác nhau và sử dụng các tần số RF khác nhau trong các khu vực địa lý khác nhau, cho phép chèn dịch vụ cục bộ. Cấu trúc khung và việc lập lịch được điều khiển trong một vị trí và là giống nhau cho mọi quá trình truyền nằm trong hệ thống Futurecast UTB. Một hoặc nhiều hệ thống UTB có thể có SYSTEM_ID giống nhau nghĩa là chúng đều có cấu trúc và cấu hình lớp vật lý giống nhau.

Vòng lặp sau đây bao gồm FRU_PHY_PROFILE, FRU_FRAME_LENGTH, FRU_GI_FRACTION, và trường dành riêng (RESERVED) mà được sử dụng để biểu thị cấu hình FRU và chiều dài của từng loại khung. Kích thước vòng lặp được cố định sao cho bốn biên dạng PHY (bao gồm FEF) được truyền tín hiệu trong FRU. Nếu NUM_FRAME_FRU nhỏ hơn 4, các trường không được sử dụng được điền đầy bởi các số không (zero).

FRU_PHY_PROFILE: Trường 3-bit này biểu thị loại biên dạng PHY của khung thứ (i+1) (i là chỉ số vòng lặp) của FRU liên quan. Trường này sử dụng định dạng truyền tín hiệu giống như được thể hiện trong bảng 8.

FRU_FRAME_LENGTH: Trường 2-bit này biểu thị chiều dài của khung thứ (i+1) của FRU liên quan. Bằng cách sử dụng FRU_FRAME_LENGTH cùng với FRU_GI_FRACTION, giá trị chính xác của khoảng thời gian khung có thể thu được.

FRU_GI_FRACTION: Trường 3-bit này biểu thị giá trị phần khoảng bảo vệ của khung thứ (i+1) của FRU liên quan. FRU_GI_FRACTION được truyền tín hiệu theo bảng 7.

Trường dành riêng (RESERVED): Trường 4-bit này được dự trữ để sử dụng trong tương lai.

Các trường dưới đây cung cấp các tham số để giải mã dữ liệu PLS2.

PLS2_FEC_TYPE: Trường 2-bit này biểu thị loại FEC được sử dụng để bảo vệ PLS2. Type được truyền tín hiệu theo bảng 10. Các chi tiết của các mã LDPC sẽ được mô tả sau.

【Bảng 10】

Nội dung	Loại FEC PLS2
00	Các mã LDPC 4K-1/4 và 7K-3/10
01 ~ 11	Dự trữ

PLS2_MOD: Trường 3-bit này biểu thị loại điều biến được sử dụng bởi PLS2. Loại điều biến này được truyền tín hiệu theo bảng 11.

【Bảng 11】

Giá trị	PLS2 MODE
000	BPSK
001	QPSK
010	QAM-16
011	NUQ-64
100~111	Dự trữ

PLS2_SIZE_CELL: Trường 15-bit này biểu thị $C_{total_partial_block}$, kích thước (cụ thể là số lượng các ô QAM) thu thập của các khối được mã hóa đầy đủ đối với PLS2 mà được mang trong nhóm khung hiện thời. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

PLS2_STAT_SIZE_BIT: Trường 14 bit này biểu thị kích thước, theo đơn vị bit, của PLS2-STAT đối với nhóm khung hiện thời. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

PLS2_DYN_SIZE_BIT: Trường 14 bit này biểu thị kích thước, theo đơn vị bit, của PLS2-DYN đối với nhóm khung hiện thời. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

PLS2_REP_FLAG: Cờ hiệu 1-bit này biểu thị việc chế độ lặp PLS2 có được sử dụng trong nhóm khung hiện thời hay không. Khi trường này được thiết lập ở giá trị '1', chế độ lặp PLS2 được kích hoạt. Khi trường này được thiết lập ở giá trị '0', chế

độ lặp PLS2 được vô hiệu hóa.

PLS2_REP_SIZE_CELL: Trường 15-bit này biểu thị $C_{total_partial_block}$, kích thước (cụ thể là số lượng các ô QAM) thu thập của các khối được mã hóa một phần đối với PLS2 được mang trong mọi khung của nhóm khung hiện thời, khi việc lặp PLS2 được sử dụng. Nếu việc lặp không được sử dụng, giá trị của trường này là bằng 0. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

PLS2_NEXT_FEC_TYPE: Trường 2-bit này biểu thị loại FEC được sử dụng đối với PLS2 mà được mang trong mọi khung của nhóm khung tiếp theo. Loại FEC được truyền tín hiệu theo bảng 10.

PLS2_NEXT_MOD: Trường 3-bit này biểu thị loại điều biến được sử dụng đối với PLS2 mà được mang trong mọi khung của nhóm khung tiếp theo. Loại điều biến này được truyền tín hiệu theo bảng 11.

PLS2_NEXT_REP_FLAG: Cờ hiệu 1-bit này biểu thị việc chế độ lặp PLS2 có được sử dụng trong nhóm khung tiếp theo hay không. Khi trường này được thiết lập ở giá trị '1', chế độ lặp PLS2 được kích hoạt. Khi trường này được thiết lập ở giá trị '0', chế độ lặp PLS2 được vô hiệu hóa.

PLS2_NEXT_REP_SIZE_CELL: Trường 15-bit này biểu thị $C_{total_full_block}$, kích thước (cụ thể là số lượng các ô QAM) thu thập của các khối được mã hóa đầy đủ đối với PLS2 mà được mang trong mọi sóng mang của nhóm khung tiếp theo, khi việc lặp PLS2 được sử dụng. Nếu việc lặp không được sử dụng trong nhóm khung tiếp theo, giá trị của trường này là bằng 0. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

PLS2_NEXT_REP_STAT_SIZE_BIT: Trường 14 bit này biểu thị kích thước, theo đơn vị bit, của PLS2-STAT cho nhóm khung tiếp theo. Giá trị này là không đổi trong nhóm khung hiện thời.

PLS2_NEXT_REP_DYN_SIZE_BIT: Trường 14 bit này biểu thị kích thước, theo đơn vị bit, của PLS2-DYN cho nhóm khung tiếp theo. Giá trị này là không đổi trong nhóm khung hiện thời.

PLS2_AP_MODE: Trường 2 bit này biểu thị việc chặn lẻ bổ sung có được cung cấp cho PLS2 trong nhóm khung hiện thời hay không. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời. Bảng 12 dưới đây đưa ra

các giá trị của trường này. Khi trường này được thiết lập ở '00', chặn lẻ bổ sung không được sử dụng đối với PLS2 trong nhóm khung hiện thời.

【Bảng 12】

Giá trị	Chế độ PLS2-AP
00	AP không được cung cấp
01	Chế độ AP1
10~11	Dự trữ

PLS2_AP_SIZE_CELL: Trường 15 bit này biểu thị kích thước (cụ thể là số lượng các ô QAM) của các bit chặn lẻ bổ sung của PLS2. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

PLS2_NEXT_AP_MODE: Trường 2 bit này biểu thị việc chặn lẻ bổ sung có được cung cấp cho việc truyền tín hiệu PLS2 trong mọi khung của nhóm khung tiếp theo hay không. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời. Bảng 12 định nghĩa các giá trị của trường này.

PLS2_NEXT_AP_SIZE_CELL: Trường 15 bit này biểu thị kích thước (cụ thể là số lượng các ô QAM) của các bit chặn lẻ bổ sung của PLS2 trong mọi khung của nhóm khung tiếp theo. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

Trường dành riêng (RESERVED): Trường 32 bit này được dự trữ để sử dụng trong tương lai.

CRC_32: Mã dò lỗi 32 bit, được áp dụng cho toàn bộ việc truyền tín hiệu PLS1.

FIG.14 minh họa dữ liệu PLS2 theo một phương án của sáng chế.

FIG.14 minh họa dữ liệu PLS2-STAT của dữ liệu PLS2. Dữ liệu PLS2-STAT là giống nhau trong một nhóm khung, trong khi dữ liệu PLS2-DYN cung cấp thông tin là riêng cho khung hiện thời.

Các chi tiết về các trường của dữ liệu PLS2-STAT như sau:

FIC_FLAG: Trường 1 bit này biểu thị việc FIC có được sử dụng trong nhóm khung hiện thời hay không. Nếu trường này được thiết lập ở '1', FIC được bố trí trong khung hiện thời. Nếu trường này được thiết lập ở '0', FIC không được mang

trong khung hiện thời. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

AUX_FLAG: Trường 1 bit này biểu thị việc (các) dòng phụ có được sử dụng trong nhóm khung hiện thời hay không. Nếu trường này được thiết lập ở '1', dòng phụ được bố trí trong khung hiện thời. Nếu trường này được thiết lập ở '0', dòng phụ không được mang trong khung hiện thời. Giá trị này là không đổi trong toàn bộ khoảng thời gian của nhóm khung hiện thời.

NUM_DP: Trường 6 bit này biểu thị số lượng các DP được mang trong khung hiện thời. Giá trị của trường này nằm trong khoảng từ 1 tới 64, và số lượng các DP bằng NUM_DP+1.

DP_ID: Trường 6 bit này nhận dạng duy nhất DP trong biên dạng PHY.

DP_TYPE: Trường 3 bit này biểu thị loại của DP. Nó được truyền tín hiệu theo bảng 13 dưới đây.

【Bảng 13】

Giá trị	Loại DP
000	DP loại 1
001	DP loại 2
010~111	Dự trữ

DP_GROUP_ID: Trường 8 bit này xác định nhóm DP mà DP hiện thời được liên kết. Nó có thể được sử dụng bởi thiết bị thu để truy cập các DP của các thành phần dịch vụ được liên kết với dịch vụ cụ thể, có cùng DP_GROUP_ID.

BASE_DP_ID: Trường 6 bit này biểu thị DP mang dữ liệu truyền tín hiệu dịch vụ (như PSI/SI) được sử dụng trong lớp quản lý. DP được biểu thị bởi BASE_DP_ID có thể là DP bình thường mang dữ liệu truyền tín hiệu dịch vụ cùng với dữ liệu dịch vụ hoặc DP dành riêng chỉ mang dữ liệu truyền tín hiệu dịch vụ.

DP_FEC_TYPE: Trường 2 bit này biểu thị loại FEC được sử dụng bởi DP được liên kết. Loại FEC này được truyền tín hiệu theo bảng 14 dưới đây.

【Bảng 14】

Giá trị	FEC TYPE
00	LDPC 16K

01	LDPC 64K
10~11	Dự trữ

DP_COD: Trường 4 bit này biểu thị tỷ lệ mã được sử dụng bởi DP được liên kết. Tỷ lệ mã được truyền tín hiệu theo bảng 15 dưới đây.

【Bảng 15】

Giá trị	Tỷ lệ mã
0000	5/15
0001	6/15
0010	7/15
0011	8/15
0100	9/15
0101	10/15
0110	11/15
0111	12/15
1000	13/15
1001~1111	Dự trữ

DP_MOD: Trường 4 bit này biểu thị sự điều biến được sử dụng bởi DP được liên kết. Sự điều biến được truyền tín hiệu theo bảng 16 dưới đây.

【Bảng 16】

Giá trị	Sự điều biến
0000	QPSK
0001	QAM-16
0010	NUQ-64
0011	NUQ-256
0100	NUQ-1024
0101	NUC-16
0110	NUC-64
0111	NUC-256
1000	NUC-1024
1001~1111	Dự trữ

DP_SSD_FLAG: Trường 1 bit này biểu thị việc chế độ SSD có được sử dụng trong DP được liên kết hay không. Nếu trường này được thiết lập ở giá trị '1', SSD được sử dụng. Nếu trường này được thiết lập ở giá trị '0', SSD không được sử dụng.

Trường sau đây chỉ xuất hiện nếu PHY_PROFILE là '010', biểu thị biên dạng nâng cao:

DP_MIMO: Trường 3 bit này biểu thị loại xử lý mã hóa MIMO nào được áp dụng cho DP được liên kết. Loại xử lý mã hóa MIMO được truyền tín hiệu theo bảng 17.

【Bảng 17】

Giá trị	Mã hóa MIMO
000	FR-SM
001	FRFD-SM
010~111	Dự trữ

DP_TI_TYPE: Trường 1 bit này biểu thị loại đan xen thời gian. Giá trị của '0' biểu thị một nhóm TI tương ứng với một khung và chứa một hoặc nhiều khối TI. Giá trị '1' chỉ báo rằng một nhóm TI được mang trong nhiều hơn một khung và chứa chỉ một khối TI.

DP_TI_LENGTH: Việc sử dụng trường 2 bit này (các giá trị cho phép chỉ là 1, 2, 4, 8) được xác định bởi tập hợp giá trị trong trường DP_TI_TYPE như sau:

Nếu DP_TI_TYPE được thiết lập ở giá trị '1', trường này biểu thị P_I , số lượng của các khung mà mỗi nhóm TI được ánh xạ vào đó, và có một khối TI cho mỗi nhóm TI ($N_{TI}=1$). Các giá trị P_I cho phép với trường 2 bit được xác định trong bảng 18 dưới đây.

Nếu DP_TI_TYPE được thiết lập ở giá trị '0', trường này biểu thị số lượng các khối TI N_{TI} cho mỗi nhóm TI, và có một nhóm TI cho mỗi khung ($P_I=1$). Các giá trị P_I cho phép với trường 2 bit được định nghĩa trong bảng 18 dưới đây.

【Bảng 18】

Trường 2 bit	P_I	N_{TI}
00	1	1
01	2	2
10	4	3
11	8	4

DP_FRAME_INTERVAL: Trường 2 bit này biểu thị khoảng khung (I_{JUMP}) trong nhóm khung đối với DP được liên kết và các giá trị cho phép là 1, 2, 4, 8 (trường 2 bit tương ứng lần lượt là '00', '01', '10', hoặc '11'). Đối với các DP mà không xuất hiện trong mọi khung của nhóm khung, giá trị của trường này bằng với khoảng giữa các khung liên tiếp. Ví dụ, nếu DP xuất hiện trên các khung 1, 5, 9, 13, v.v., trường này được thiết lập ở '4'. Đối với các DP xuất hiện trong mọi khung, trường này được thiết lập ở '1'.

DP_TI_BYPASS: Trường 1 bit này xác định sự khả dụng của bộ đan xen thời gian 5050. Nếu sự đan xen thời gian không được sử dụng đối với DP, nó được thiết lập ở '1'. Trong khi nếu sự đan xen thời gian được sử dụng nó được thiết lập ở '0'.

DP_FIRST_FRAME_IDX: Trường 5 bit này biểu thị chỉ số của khung thứ nhất của siêu khung trong đó DP hiện thời xảy ra. Giá trị của **DP_FIRST_FRAME_IDX** nằm trong khoảng từ 0 đến 31

DP_NUM_BLOCK_MAX: Trường 10 bit này biểu thị giá trị tối đa của **DP_NUM_BLOCKS** cho DP này. Giá trị của trường này có cùng khoảng như **DP_NUM_BLOCKS**.

DP_PAYLOAD_TYPE: Trường 2 bit này biểu thị loại của dữ liệu phụ tải được mang bởi DP cho trước. **DP_PAYLOAD_TYPE** được truyền tín hiệu theo bảng 19 dưới đây.

【Bảng 19】

Giá trị	Loại phụ tải
00	TS
01	IP
10	GS
11	Dự trữ

DP_INBAND_MODE: Trường 2 bit này biểu thị việc DP hiện thời có mang thông tin truyền tín hiệu trong dải hay không. Loại truyền tín hiệu trong dải được truyền tín hiệu theo bảng 20 dưới đây.

【Bảng 20】

Giá trị	Chế độ trong dải
---------	------------------

00	Truyền tín hiệu trong dải không được thực hiện
01	Chỉ INBAND-PLS được thực hiện
10	Chỉ INBAND-ISSY được thực hiện
11	INBAND-PLS và INBAND-ISSY được thực hiện

DP_PROTOCOL_TYPE: Trường 2 bit này biểu thị loại giao thức của phụ tải được mang bởi DP cho trước. Nó được truyền tín hiệu theo bảng 21 dưới đây khi các loại phụ tải đầu vào được chọn.

【Bảng 21】

Giá trị	Nếu DP_PAYLOAD_TYPE là TS	Nếu DP_PAYLOAD_TYPE là IP	Nếu DP_PAYLOAD_TYPE là GS
00	MPEG2-TS	IPv4	(Chú thích)
01	Dự trữ	IPv6	Dự trữ
10	Dự trữ	Dự trữ	Dự trữ
11	Dự trữ	Dự trữ	Dự trữ

DP_CRC_MODE: Trường 2 bit này biểu thị việc mã hóa CRC có được sử dụng trong khối định dạng đầu vào hay không. Chế độ CRC được truyền tín hiệu theo bảng 22 dưới đây.

【Bảng 22】

Giá trị	Chế độ CRC
00	Không được sử dụng
01	CRC-8
10	CRC-16
11	CRC-32

DNP_MODE: Trường 2 bit này biểu thị chế độ xóa gói rỗng được sử dụng bởi DP được liên kết khi DP_PAYLOAD_TYPE được thiết lập ở TS ('00'). DNP_MODE được truyền tín hiệu theo bảng 23 dưới đây. Nếu DP_PAYLOAD_TYPE không phải là TS ('00'), DNP_MODE được thiết lập ở giá trị '00'.

【Bảng 23】

Giá trị	Chế độ xóa gói rỗng
00	Không được sử dụng

01	DNP-NORMAL
10	DNP-OFFSET
11	Dự trữ

ISSY_MODE: Trường 2 bit này biểu thị chế độ ISSY được sử dụng bởi DP được liên kết khi DP_PAYLOAD_TYPE được thiết lập ở TS ('00'). ISSY_MODE được truyền tín hiệu theo bảng 24 dưới đây nếu DP_PAYLOAD_TYPE không phải là TS ('00'), ISSY_MODE được thiết lập ở giá trị '00'.

【Bảng 24】

Giá trị	Chế độ ISSY
00	Không được sử dụng
01	ISSY-UP
10	ISSY-BBF
11	Dự trữ

HC_MODE_TS: Trường 2 bit này biểu thị chế độ nén đoạn đầu TS được sử dụng bởi DP được liên kết khi DP_PAYLOAD_TYPE được thiết lập ở TS ('00'). HC_MODE_TS được truyền tín hiệu theo bảng 25 dưới đây.

【Bảng 25】

Giá trị	Chế độ nén đoạn đầu
00	HC MODE TS 1
01	HC MODE TS 2
10	HC MODE TS 3
11	HC MODE TS 4

HC_MODE_IP: Trường 2 bit này biểu thị chế độ nén đoạn đầu IP khi DP_PAYLOAD_TYPE được thiết lập ở IP ('01'). HC_MODE_IP được truyền tín hiệu theo bảng 26 dưới đây.

【Bảng 26】

Giá trị	Chế độ nén đoạn đầu
00	Không nén
01	HC MODE IP 1
10~11	Dự trữ

PID : Trường 13 bit này biểu thị số PID để nén đoạn đầu TS khi DP_PAYLOAD_TYPE được thiết lập ở TS ('00') và HC_MODE_TS được thiết lập ở '01' hoặc '10'.

Trường dành riêng (RESERVED): Trường 8 bit này được dự trữ để sử dụng trong tương lai.

Trường sau đây chỉ xuất hiện nếu FIC_FLAG bằng '1':

FIC_VERSION: Trường 8 bit này biểu thị số lượng phiên bản của FIC.

FIC_LENGTH_BYTE: Trường 13 bit này biểu thị chiều dài, theo đơn vị byte, của FIC.

Trường dành riêng (RESERVED): Trường 8 bit này được dự trữ để sử dụng trong tương lai.

Trường sau chỉ xuất hiện nếu AUX_FLAG bằng '1':

NUM_AUX: Trường 4 bit này biểu thị số lượng các dòng phụ. Zero (0) có nghĩa không có dòng phụ nào được sử dụng.

AUX_CONFIG_RFU: Trường 8 bit này được dự trữ để sử dụng trong tương lai.

AUX_STREAM_TYPE: Trường 4 bit này được dự trữ để sử dụng trong tương lai để biểu thị loại dòng phụ hiện thời.

AUX_PRIVATE_CONFIG: Trường 28 bit này được dự trữ để sử dụng trong tương lai để truyền tín hiệu các dòng phụ.

FIG.15 minh họa dữ liệu PLS2 theo phương án khác của sáng chế.

FIG.15 minh họa dữ liệu PLS2-DYN của dữ liệu PLS2. Các giá trị của dữ liệu PLS2-DYN có thể thay đổi trong toàn bộ khoảng thời gian của một nhóm khung, trong khi kích thước các trường giữ nguyên không đổi.

Các chi tiết của các trường của dữ liệu PLS2-DYN như sau:

FRAME_INDEX: Trường 5 bit này biểu thị chỉ số khung của khung hiện thời trong siêu khung. Chỉ số của khung thứ nhất của siêu khung được thiết lập ở '0'.

PLS_CHANGE_COUNTER: Trường 4 bit này biểu thị số lượng siêu khung trên mà ở đó cấu hình sẽ thay đổi. Siêu khung tiếp theo sẽ thay đổi về cấu hình được biểu thị bởi giá trị được truyền tín hiệu nằm trong trường này. Nếu trường này được thiết lập ở giá trị '0000', có nghĩa là không có thay đổi được lập lịch nào được thấy trước: ví dụ, giá trị '1' biểu thị rằng có thay đổi trong siêu khung tiếp theo.

FIC_CHANGE_COUNTER: Trường 4 bit này biểu thị số lượng các siêu

khung trên mà ở đó cấu hình (nghĩa là, các nội dung của FIC) sẽ thay đổi. Siêu khung tiếp theo với các thay đổi về cấu hình được biểu thị bởi giá trị được truyền tín hiệu nằm trong trường này. Nếu trường này được thiết lập ở giá trị '0000', có nghĩa là không có thay đổi được lập lịch nào được thấy trước: ví dụ, giá trị '0001' biểu thị rằng có thay đổi trong siêu khung tiếp theo.

Trường dành riêng (RESERVED): Trường 16 bit này được dự trữ để sử dụng trong tương lai.

Các trường sau đây xuất hiện trong vòng lặp trên NUM_DP, mô tả các tham số được liên kết với DP được mang trong khung hiện thời.

DP_ID: Trường 6 bit này biểu thị duy nhất DP trong biên dạng PHY.

DP_START: Trường 15-bit (hoặc 13-bit) này biểu thị vị trí bắt đầu của DP thứ nhất trong số các DP sử dụng lược đồ địa chỉ DPU. Trường DP_START có chiều dài khác nhau theo biên dạng PHY và kích thước FFT như được thể hiện trong bảng 27 dưới đây.

【Bảng 27】

Biên dạng PHY	Kích thước trường DP_START	
	64K	16K
Cơ bản	13 bit	15 bit
Cầm tay	-	13 bit
Nâng cao	13 bit	15 bit

DP_NUM_BLOCK: Trường 10 bit này biểu thị số lượng các khối FEC trong nhóm TI hiện thời đối với DP hiện thời. Giá trị của DP_NUM_BLOCK nằm trong khoảng từ 0 đến 1023

Trường dành riêng (RESERVED): Trường 8 bit này được dự trữ để sử dụng trong tương lai.

Các trường sau biểu thị các tham số FIC được liên kết với EAC.

EAC_FLAG: Trường 1 bit này biểu thị sự tồn tại của EAC trong khung hiện thời. Bit này có giá trị giống như EAC_FLAG trong mào đầu.

EAS_WAKE_UP_VERSION_NUM: Trường 8 bit này biểu thị số phiên bản của chỉ báo đánh thức.

Nếu trường EAC_FLAG là '1', 12 bit sau được được cấp phát cho trường EAC_LENGTH_BYTE. Nếu trường EAC_FLAG là '0', 12 bit sau được được cấp phát cho EAC_COUNTER.

EAC_LENGTH_BYTE: Trường 12 bit này biểu thị chiều dài, theo đơn vị byte, của EAC.

EAC_COUNTER: Trường 12 bit này biểu thị số lượng các khung trước khung mà ở đó EAC đến nơi.

Trường sau chỉ xuất hiện nếu trường AUX_FLAG là '1':

AUX_PRIVATE_DYN: Trường 48 bit này được dự trữ để sử dụng trong tương lai để truyền tín hiệu các dòng phụ. Ý nghĩa của trường này phụ thuộc vào giá trị của AUX_STREAM_TYPE trong PLS2-STAT có thể cấu hình được.

CRC_32: Mã dò lỗi 32 bit, được áp dụng cho toàn bộ PLS2.

FIG.16 minh họa cấu trúc logic của khung theo một phương án của sáng chế.

Như nêu trên, PLS, EAC, FIC, các DP, các dòng phụ và các ô giả được ánh xạ vào trong các sóng mang hoạt động của các ký hiệu OFDM trong khung. Trước tiên PLS1 và PLS2 được ánh xạ vào một hoặc nhiều FSS. Sau đó, các ô EAC, nếu có, được ánh xạ ngay sau trường PLS, được theo sau bởi các ô FIC, nếu có. Các DP này được ánh xạ tiếp sau PLS hoặc EAC, FIC, nếu có. Các DP loại 1 theo sau trước tiên, và các DP loại 2 tiếp theo. Các chi tiết về loại của DP sẽ được mô tả sau. Trong một số trường hợp, các DP có thể mang một số dữ liệu đặc biệt đối với EAS hoặc dữ liệu truyền tín hiệu dịch vụ. Dòng hoặc các dòng phụ, nếu có, theo sau các DP, các DP này lại được theo sau bởi các ô giả. Ánh xạ tất cả chúng theo thứ tự được đề cập ở trên, nghĩa là PLS, EAC, FIC, các DP, các dòng phụ và các ô dữ liệu giả điền đầy chính xác dung lượng ô trong khung.

FIG.17 minh họa sự ánh xạ PLS theo một phương án của sáng chế.

Các ô PLS được ánh xạ tới các sóng mang hoạt động của (các) FSS. Phụ thuộc vào số lượng các ô được chiếm giữ bởi PLS, một hoặc nhiều ký hiệu được thiết kế làm (các) FSS, số lượng (các) FSS(s) N_{FSS} được truyền tín hiệu bởi NUM_FSS trong PLS1. FSS là ký hiệu đặc biệt để mang các ô PLS. Do sức chịu đựng và thời gian chờ là các vấn đề mang tính quyết định trong PLS, (các) FSS có mật độ cao hơn của các tín hiệu dẫn đường cho phép đồng bộ nhanh và nội suy chỉ tần số nằm trong FSS.

Các ô PLS được ánh xạ để kích hoạt các sóng mang của (các) N_{FSS} FSS theo cách đỉnh-đáy như được thể hiện trong ví dụ trên Fig.17. Các ô PLS1 được ánh xạ đầu tiên từ ô thứ nhất của FSS thứ nhất theo thứ tự tăng dần chỉ số ô. Các ô PLS2 theo ngay sau ô cuối cùng của PLS1 và ánh xạ tiếp tục cho đến chỉ số ô cuối cùng của FSS thứ nhất. Nếu tổng số lượng của các ô PLS cần thiết vượt quá số lượng các sóng mang hoạt động của một FSS, việc ánh xạ thực hiện với FSS tiếp theo và tiếp tục theo cách giống hệt như FSS thứ nhất.

Sau khi ánh xạ PLS được hoàn tất, các DP được mang tiếp theo. Nếu EAC, FIC hoặc cả hai xuất hiện trong khung hiện thời, chúng được đặt giữa PLS và các DP “bình thường”.

FIG.18 minh họa sự ánh xạ EAC theo một phương án của sáng chế.

EAC là kênh dành riêng để mang các tin nhắn EAS và các liên kết tới các DP cho EAS. Sự hỗ trợ EAS được cung cấp nhưng bản thân EAC có thể xuất hiện hoặc không xuất hiện trong mọi khung EAC. EAC, nếu có, được ánh xạ ngay sau các ô PLS2. EAC không bị đứng trước bởi bất kỳ FIC, các DP, các dòng phụ hoặc các ô giả ngoài các ô PLS. Thủ tục ánh xạ các ô EAC là giống hệt như thủ tục ánh xạ PLS.

Các ô EAC được ánh xạ từ ô tiếp theo của PLS2 của PLS2 theo thứ tự tăng dần chỉ số ô được thể hiện trong ví dụ trên Fig.18. Dựa vào kích thước tin nhắn EAS, các ô EAC có thể chiếm giữ một số ký hiệu, như được thể hiện trên Fig.18.

Các ô EAC theo ngay sau ô cuối cùng của PLS2, và ánh xạ tiếp tục cho đến chỉ số ô cuối cùng của FSS cuối cùng. Nếu tổng số lượng các ô EAC được yêu cầu vượt quá số lượng các sóng mang hoạt động đang duy trì của FSS cuối cùng, ánh xạ thực hiện tới ký hiệu tiếp theo và tiếp tục theo cách giống hệt như với (các) FSS. Ký hiệu tiếp theo để ánh xạ trong trường hợp này là ký hiệu dữ liệu bình thường, mà có nhiều sóng mang hoạt động hơn FSS.

Sau khi ánh xạ EAC hoàn tất, FIC được mang tiếp theo, nếu có tồn tại. Nếu FIC không được truyền (như được truyền tín hiệu trong trường PLS2), các DP theo ngay sau ô cuối cùng của EAC.

FIG.19 minh họa sự ánh xạ FIC theo một phương án của sáng chế.

(a) thể hiện ánh xạ ví dụ của ô FIC không có EAC và (b) thể hiện ánh xạ ví dụ của ô FIC có EAC.

FIC là kênh dành riêng để mang thông tin cắt lớp để cho phép việc dò sóng dịch vụ và quét kênh nhanh. Thông tin này căn bản bao gồm thông tin liên kết kênh giữa các DP và các dịch vụ cho mỗi đài phát rộng. Đối với việc quét nhanh, thiết bị thu có thể giải mã FIC và thu thông tin như ID đài phát rộng, số lượng các dịch vụ, và BASE_DP_ID. Đối với việc thu dịch vụ nhanh, ngoài FIC, DP cơ bản có thể được giải mã bằng cách sử dụng BASE_DP_ID. Ngoài thông tin mà nó mang, DP cơ bản được mã hóa và được ánh xạ tới khung theo cách giống hệt như DP thông thường. Do đó, không cần thiết phải mô tả thêm đối với DP cơ bản. Dữ liệu FIC được tạo ra và được tiêu thụ trong lớp quản lý (Management Layer). Nội dung của dữ liệu FIC là như được mô tả trong phần mô tả lớp quản lý.

Dữ liệu FIC là tùy chọn và việc sử dụng FIC được truyền tín hiệu bởi tham số FIC_FLAG trong phần tĩnh của PLS2. Nếu FIC được sử dụng, FIC_FLAG được thiết lập ở '1' và trường truyền tín hiệu đối với FIC được định nghĩa trong phần tĩnh của PLS2. Được truyền tín hiệu trong trường này là FIC_VERSION, và FIC_LENGTH_BYTE. FIC sử dụng cùng các tham số điều biến, mã hóa và đan xen thời gian như PLS2. FIC chia sẻ cùng các tham số truyền tín hiệu như PLS2_MOD và PLS2_FEC. Dữ liệu FIC, nếu có, được ánh xạ ngay sau PLS2 hoặc EAC nếu có. FIC không bị đứng trước bởi các DP bình thường bất kỳ, các dòng phụ hoặc các ô giả. Phương pháp ánh xạ các ô FIC là giống hệt như phương pháp ánh xạ của EAC mà lại là giống như phương pháp ánh xạ của PLS.

Không có EAC sau PLS, các ô FIC được ánh xạ từ ô tiếp theo của PLS2 theo thứ tự tăng dần của chỉ số ô như được thể hiện trong ví dụ trong (a). Dựa vào kích thước dữ liệu FIC, các ô FIC có thể được ánh xạ trên vài ký hiệu, như được thể hiện trên (b).

Các ô FIC theo ngay sau ô cuối cùng của PLS2, và ánh xạ tiếp tục cho đến chỉ số ô cuối cùng của FSS cuối cùng. Nếu tổng số lượng các ô FIC được yêu cầu vượt quá số lượng các sóng mang hoạt động đang duy trì của FSS cuối cùng, việc ánh xạ thực hiện tới ký hiệu tiếp theo và tiếp tục theo cách giống hệt như (các) FSS. Ký hiệu tiếp theo để ánh xạ trong trường hợp này là ký hiệu dữ liệu bình thường mà có nhiều sóng mang hoạt động hơn so với FSS.

Nếu các tin nhắn EAS được truyền trong khung hiện thời, EAC đứng trước

FIC, và các ô FIC được ánh xạ từ ô tiếp theo của EAC theo thứ tự tăng dần chỉ số ô như được thể hiện trên (b).

Sau khi ánh xạ FIC được hoàn tất, một hoặc nhiều DP được ánh xạ, được theo sau bởi các dòng phụ, nếu có, và các ô giả.

FIG.20 minh họa loại DP theo một phương án của sáng chế.

FIG.20 thể hiện DP loại 1 và (b) thể hiện DP loại 2.

Sau khi các kênh đứng trước, nghĩa là, PLS, EAC và FIC, được ánh xạ, các ô của các DP được ánh xạ. DP được phân loại vào một hoặc hai loại theo phương pháp ánh xạ:

DP loại 1: DP được ánh xạ bởi TDM

DP loại 2: DP được ánh xạ bởi FDM

Loại của DP được chỉ báo bởi trường DP_TYPE trong phần tĩnh của PLS2. FIG.20 minh họa thứ tự ánh xạ của các DP loại 1 và các DP loại 2. Các DP loại 1 đầu tiên được ánh xạ theo thứ tự tăng dần chỉ số ô, và sau khi đến chỉ số ô cuối cùng, chỉ số ký hiệu được tăng thêm 1. Trong ký hiệu tiếp sau, DP tiếp tục được ánh xạ theo thứ tự tăng dần chỉ số ô bắt đầu từ $p = 0$. Với số lượng các DP được ánh xạ cùng nhau trong một khung, mỗi DP loại 1 được nhóm trong cùng thời gian, tương tự với việc dồn kênh TDM của các DP.

Các DP loại 2 được ánh xạ đầu tiên theo thứ tự tăng dần của chỉ số ký hiệu, và sau đó sau khi tiến đến ký hiệu OFDM cuối cùng của khung, chỉ số ô tăng lên một và chỉ số ký hiệu quay trở lại ký hiệu khả dụng đầu tiên và sau đó tăng từ chỉ số ký hiệu đó. Sau khi ánh xạ một số lượng DP cùng nhau trong một khung, mỗi DP loại 2 được nhóm theo tần số cùng với nhau, tương tự như việc dồn kênh FDM của các DP.

Các DP loại 1 và các DP loại 2 có thể cùng tồn tại trong khung nếu cần thiết với một hạn chế; các DP loại 1 luôn luôn đứng trước các DP loại 2. Tổng số lượng các ô OFDM mang các DP loại 1 và các DP loại 2 không thể vượt quá tổng số lượng các ô OFDM có sẵn để truyền các DP:

【Phương trình 2】

$$D_{DP1} + D_{DP2} \leq D_{DP}$$

trong đó D_{DP1} là số lượng của các ô OFDM được chiếm giữ bởi các DP loại 1,

D_{DP2} là số lượng các ô được chiếm giữ bởi các DP loại 2. Do PLS, EAC, FIC đều được ánh xạ với cùng cách như DP loại 1, chúng đều tuân theo “Quy tắc ánh xạ loại 1”. Do đó, về tổng thể, ánh xạ loại 1 luôn luôn đứng trước ánh xạ loại 2.

FIG.21 minh họa sự ánh xạ DP theo một phương án của sáng chế.

(a) thể hiện địa chỉ của các ô OFDM để ánh xạ các DP loại 1 và (b) thể hiện địa chỉ của các ô OFDM để ánh xạ các DP loại 2.

Địa chỉ của các ô OFDM cho ánh xạ các DP loại 1 ($0, \dots, D_{DP1}-1$) được định nghĩa đối với các ô dữ liệu hoạt động của các DP loại 1. Lược đồ địa chỉ định nghĩa thứ tự trong đó các ô từ các TI đối với mỗi DP loại 1 được cấp phát cho các ô dữ liệu hoạt động. Nó cũng được sử dụng để truyền tín hiệu các vị trí của các DP trong phần động của PLS2.

Không có EAC và FIC, địa chỉ 0 là để chỉ ô ngay sau ô cuối cùng mang PLS trong FSS cuối cùng. Nếu EAC được truyền và FIC không ở trong khung tương ứng, địa chỉ 0 là để chỉ ô ngay sau ô cuối cùng mang EAC. Nếu FIC được truyền trong khung tương ứng, địa chỉ 0 là để chỉ ô ngay sau ô cuối cùng mang FIC. Địa chỉ 0 đối với các DP loại 1 có thể được tính toán bằng cách xem xét hai trường hợp khác nhau như được thể hiện trong phần (a). Trong ví dụ trong phần (a), PLS, EAC và FIC được coi là đều được truyền. Mở rộng các trường hợp trong đó EAC và FIC hoặc cả hai đều được bỏ qua là hiển nhiên. Nếu có ô còn lại trong FSS sau khi ánh xạ tất cả các ô tới FIC như được thể hiện trong phía trái của phần (a).

Địa chỉ của các ô OFDM để ánh xạ các DP loại 2 ($0, \dots, D_{DP2}-1$) được xác định cho các ô dữ liệu hoạt động của các DP loại 2. Lược đồ địa chỉ này xác định thứ tự trong đó các ô từ các TI cho mỗi DP loại 2 được cấp phát cho các ô dữ liệu hoạt động. Nó cũng được sử dụng để truyền tín hiệu các vị trí của các DP trong phần động của PLS2.

Ba trường hợp với một chút khác biệt như được thể hiện trên hình (b). Đối với trường hợp thứ nhất được thể hiện trong phía trái của hình (b), các ô trong FSS cuối cùng là khả dụng đối với ánh xạ DP loại 2. Đối với trường hợp thứ hai được thể hiện ở giữa, FIC chiếm giữ các ô với ký hiệu bình thường, nhưng số lượng của các ô FIC trên ký hiệu này là không lớn hơn C_{FSS} . Trường hợp thứ ba, được thể hiện ở bên phải trong phần (b), là giống như trường hợp thứ hai ngoại trừ số lượng các ô FIC được

ánh xạ trên ký hiệu này vượt quá C_{FSS} .

Mở rộng trường hợp trong đó (các) DP loại 1 đứng trước các DP loại 2 là hiển nhiên do PLS, EAC và FIC tuân theo “Quy tắc ánh xạ loại 1” giống như (các) DP loại 1.

Đơn vị ống dữ liệu (DPU) là đơn vị cơ sở để phân bổ các ô dữ liệu cho DP trong khung.

DPU được xác định là các đơn vị truyền tín hiệu để định vị các DP trong khung. Bộ ánh xạ ô 7010 có thể ánh xạ các ô được tạo ra bởi các TI cho mỗi DP. Bộ đan xen thời gian 5050 đưa ra loạt các khối TI và mỗi khối TI bao gồm một loạt số lượng các XFECBLOCK mà trong đó các XFECBLOCK này lại bao gồm tập hợp các ô. Số lượng các ô trong XFECBLOCK, N_{cells} , phụ thuộc vào kích thước FECBLOCK, N_{ldpc} , và số lượng các bit được truyền cho mỗi ký hiệu chòm điểm. DPU được xác định là ước số chung lớn nhất của tất cả các giá trị có thể của các ô trong XFECBLOCK, N_{cells} , được hỗ trợ trong biên dạng PHY cho trước. Chiều dài của DPU trong các ô được xác định là L_{DPU} . Do mỗi biên dạng PHY hỗ trợ các kết hợp khác nhau của kích thước FECBLOCK và số lượng các bit khác nhau cho mỗi ký hiệu chòm điểm, L_{DPU} được xác định trên cơ sở biên dạng PHY.

FIG.22 minh họa cấu trúc FEC theo một phương án của sáng chế.

FIG.22 minh họa cấu trúc FEC theo một phương án của sáng chế trước khi đan xen bit. Như nêu trên, bộ mã hóa FEC dữ liệu có thể thực hiện sự mã hóa FEC đối với BBF đầu vào để tạo thủ tục FECBLOCK bằng cách sử dụng sự mã hóa ngoài (BCH), và sự mã hóa trong (LDPC). Cấu trúc FEC được minh họa tương ứng với FECBLOCK. Ngoài ra, FECBLOCK và cấu trúc FEC có cùng giá trị tương ứng với chiều dài từ mã LDPC.

Mã hóa BCH được áp dụng cho từng BBF (các bit K_{bch}), và sau đó mã hóa LDPC được áp dụng cho BBF được mã hóa BCH (các bit K_{ldpc} = các bit N_{bch}) như được minh họa trên FIG.22.

Giá trị của N_{ldpc} là 64800 bit (FECBLOCK dài) hoặc 16200 bit (FECBLOCK ngắn).

Bảng 28 và bảng 29 dưới đây thể hiện các tham số mã hóa FEC cho FECBLOCK dài và FECBLOCK ngắn.

【Bảng 28】

Tỷ lệ LDPC	N_{ldpc}	K_{ldpc}	K_{bch}	Dung lượng sửa lỗi BCH	$N_{bch} - K_{bch}$
5/15		21600	21408		
6/15		25920	25728		
7/15		30240	30048		
8/15	64800	34560	34368	12	192
9/15		38880	38688		
10/15		43200	43008		
11/15		47520	47328		
12/15		51840	51648		
13/15		56160	55968		

【Bảng 29】

Tỷ lệ LDPC	N_{ldpc}	K_{ldpc}	K_{bch}	Dung lượng sửa lỗi BCH	$N_{bch} - K_{bch}$
5/15	16200	5400	5232	12	168
6/15		6480	6312		
7/15		7560	7392		
8/15		8640	8472		
9/15		9720	9552		
10/15		10800	10632		
11/15		11880	11712		
12/15		12960	12792		
13/15		14040	13872		

Các chi tiết về các hoạt động của mã hóa BCH và mã hóa LDPC như sau:

Mã BCH sửa lỗi 12 được sử dụng cho việc mã hóa ngoài của BBF. Đa thức tạo BCH đối với FECBLOCK ngắn và FECBLOCK dài được thu bằng cách nhân tất cả các đa thức với nhau.

Mã LDPC được sử dụng để mã hóa đầu ra của mã hóa BCH đầu ra. Nhằm tạo ra B_{ldpc} (FECBLOCK) hoàn thiện, P_{ldpc} (các bit chẵn lẻ) được mã hóa một cách hệ thống từ từng I_{ldpc} (BBF được mã hóa BCH), và gắn vào I_{ldpc} . B_{ldpc} (FECBLOCK) hoàn thiện được thể hiện trong Phương trình sau.

【Phương trình 3】

$$B_{ldpc} = [I_{ldpc} \ P_{ldpc}] = [i_0, i_1, \dots, i_{K_{ldpc}-1}, p_0, p_1, \dots, p_{N_{ldpc}-K_{ldpc}-1}]$$

Các tham số cho FECBLOCK dài và FECBLOCK ngắn được nêu trong Bảng 28 và Bảng 29 ở trên.

Thủ tục chi tiết để tính các bit chẵn lẻ $N_{ldpc} - K_{ldpc}$ đối với FECBLOCK dài, là như sau:

1) Khởi tạo các bit chẵn lẻ,

【Phương trình 4】

$$p_0 = p_1 = p_2 = \dots = p_{N_{ldpc}-K_{ldpc}-1} = 0$$

2) Tích lũy bit thông tin thứ nhất - i_0 , ở các địa chỉ bit chẵn lẻ được cụ thể hóa trong dòng thứ nhất của các địa chỉ của ma trận kiểm tra chẵn lẻ. Các chi tiết của các địa chỉ của ma trận kiểm tra chẵn lẻ sẽ được mô tả sau đây. Ví dụ, đối với tỷ lệ 13/15:

【Phương trình 5】

$$p_{983} = p_{983} \oplus i_0 \quad p_{2815} = p_{2815} \oplus i_0$$

$$p_{4837} = p_{4837} \oplus i_0 \quad p_{4989} = p_{4989} \oplus i_0$$

$$p_{6138} = p_{6138} \oplus i_0 \quad p_{6458} = p_{6458} \oplus i_0$$

$$p_{6921} = p_{6921} \oplus i_0 \quad p_{6974} = p_{6974} \oplus i_0$$

$$p_{7572} = p_{7572} \oplus i_0 \quad p_{8260} = p_{8260} \oplus i_0$$

$$p_{8496} = p_{8496} \oplus i_0$$

3) Đối với 359 bit thông tin tiếp theo, $i_s, s=1, 2, \dots, 359$ tích lũy là ở các địa chỉ bit chẵn lẻ bằng cách sử dụng Phương trình sau.

【Phương trình 6】

$$\{x + (s \bmod 360) \times Q_{ldpc}\} \bmod (N_{ldpc} - K_{ldpc})$$

trong đó x biểu thị địa chỉ của bộ tích lũy bit chẵn lẻ tương ứng với bit i_0 thứ nhất, và Q_{ldpc} là hằng số phụ thuộc tỷ lệ mã được cụ thể hóa trong các địa chỉ của ma trận kiểm tra chẵn lẻ. Tiếp tục với ví dụ này, $Q_{ldpc} = 24$ đối với tỷ lệ 13/15, do đó đối với bit thông tin i_1 , các thao tác dưới đây được thực hiện:

【Phương trình 7】

$$p_{1007} = p_{1007} \oplus i_1 \quad p_{2839} = p_{2839} \oplus i_1$$

$$p_{4861} = p_{4861} \oplus i_1 \quad p_{5013} = p_{5013} \oplus i_1$$

$$p_{6162} = p_{6162} \oplus i_1 \quad p_{6482} = p_{6482} \oplus i_1$$

$$p_{6945} = p_{6945} \oplus i_1 \quad p_{6998} = p_{6998} \oplus i_1$$

$$p_{7596} = p_{7596} \oplus i_1 \quad p_{8284} = p_{8284} \oplus i_1$$

$$p_{8520} = p_{8520} \oplus i_1$$

4) Đối với bit thông tin thứ 361 i_{360} , các địa chỉ của bộ tích lũy bit chẵn lẻ được đưa ra ở dòng thứ hai của các địa chỉ của ma trận kiểm tra chẵn lẻ. Với cách tương tự các địa chỉ của các bộ tích lũy bit chẵn lẻ của 359 bit thông tin phía sau $i_s, s=361, 362, \dots, 719$ thu được bằng cách sử dụng Phương trình 6, trong đó x biểu thị địa chỉ của bộ tích lũy bit chẵn lẻ tương ứng với bit thông tin i_{360} , cụ thể là, các mục nhập trong dòng thứ hai của các địa chỉ của ma trận kiểm tra chẵn lẻ.

5) Theo cách tương tự, đối với mỗi nhóm bit trong số 360 bit thông tin mới, dòng mới từ các địa chỉ của các ma trận kiểm tra chẵn lẻ được sử dụng để tìm các địa chỉ của các bộ tích lũy bit chẵn lẻ.

Sau khi tất cả các bit thông tin cạn kiệt, các bit chẵn lẻ cuối cùng được thu như

dưới đây:

6) Thực hiện tuần tự các thao tác dưới đây bắt đầu với $i=1$

【Phương trình 8】

$$p_i = p_i \oplus p_{i-1}, \quad i = 1, 2, \dots, N_{ldpc} - K_{ldpc} - 1$$

Trong đó nội dung cuối cùng của p_i , $i=0, 1, \dots, N_{ldpc} - K_{ldpc} - 1$ là bằng với bit chẵn lẻ p_i .

【Bảng 30】

Tỷ lệ mã hóa	Q_{ldpc}
5/15	120
6/15	108
7/15	96
8/15	84
9/15	72
10/15	60
11/15	48
12/15	36
13/15	24

Thủ tục mã hóa LDPC này đối với FECBLOCK ngắn là tương tự như thủ tục mã hóa LDPC đối với FECBLOCK dài, ngoại trừ việc thay Bảng 30 bằng Bảng 31, và thay thế các địa chỉ của ma trận kiểm tra chẵn lẻ đối với FECBLOCK dài bằng các địa chỉ của ma trận kiểm tra chẵn lẻ đối với FECBLOCK ngắn.

【Bảng 31】

Tỷ lệ mã hóa	Q_{ldpc}
5/15	30
6/15	27
7/15	24
8/15	21
9/15	18
10/15	15
11/15	12
12/15	9
13/15	6

FIG.23 minh họa sự đan xen bit theo một phương án của sáng chế.

Các đầu ra của bộ mã hóa LDPC được đan xen bit, mà bao gồm việc đan xen chẵn lẻ cùng với việc đan xen khối tựa như vòng lặp (Quasi-Cyclic Block (QCB)) và việc đan xen nhóm trong.

(a) thể hiện việc đan xen khối tựa như vòng lặp (Quasi-Cyclic Block (QCB)) và (b) thể hiện việc đan xen nhóm trong.

FECBLOCK có thể được đan xen chẵn lẻ. Tại đầu ra của việc đan xen chẵn lẻ, từ mã LDPC bao gồm 180 khối QC liên kế trong FECBLOCK dài và khối QC liên kế trong FECBLOCK ngắn. Từng khối QC của cả FECBLOCK ngắn và dài đều bao gồm 360 bit. Từ mã LDPC đan xen chẵn lẻ được đan xen bằng việc đan xen QCB. Đơn vị đan xen QCB là khối QC. Các khối QC tại đầu ra của việc đan xen chẵn lẻ được hoán vị bởi việc đan xen QCB như được minh họa trên FIG.23, trong đó $N_{\text{cells}} = 64800/\eta_{\text{mod}}$ hoặc $16200/\eta_{\text{mod}}$ theo độ dài FECBLOCK. Mẫu đan xen QCB là duy nhất đối với mỗi kết hợp của loại điều biến và tỷ lệ mã hóa LDPC.

Sau quá trình đan xen QCB, quá trình đan xen nhóm trong được thực hiện theo loại điều biến và thứ tự (η_{mod}) được định nghĩa trong bảng 32 dưới đây. Số lượng các khối QC cho một nhóm trong, $N_{\text{QCB_IG}}$, cũng được định nghĩa.

【Bảng 32】

Loại điều biến	η_{mod}	$N_{\text{QCB_IG}}$
QAM-16	4	2
NUC-16	4	4
NUQ-64	6	3
NUC-64	6	6
NUQ-256	8	4
NUC-256	8	8
NUQ-1024	10	5
NUC-1024	10	10

Xử lý đan xen nhóm trong được thực hiện với các khối $N_{\text{QCB_IG}}$ QC của đầu ra đan xen QCB. Việc đan xen nhóm trong có xử lý viết và đọc các bit của nhóm trong bằng cách sử dụng 360 cột và các dòng $N_{\text{QCB_IG}}$. Trong thao tác viết, các bit từ đầu ra đan xen QCB được viết theo dòng. Thao tác đọc được thực hiện theo cột để đọc ra

m bit từ mỗi dòng, trong đó m bằng 1 đối với NUC và bằng 2 đối với NUQ.

FIG.24 việc giải dồn kênh ô-từ theo một phương án của sáng chế.

(a) thể hiện việc giải dồn kênh ô-từ cho MIMO 8 và 12 bpcu và (b) thể hiện việc giải dồn kênh ô-từ cho MIMO 10 bpcu.

Từng ô từ ($c_{0,l}, c_{1,l}, \dots, c_{\eta \bmod -1,l}$) của của đầu ra đan xen bit được giải dồn kênh thành ($d_{1,0,m}, d_{1,1,m}, \dots, d_{1,\eta \bmod -1,m}$) và ($d_{2,0,m}, d_{2,1,m}, \dots, d_{2,\eta \bmod -1,m}$) như được thể hiện trong (a), mà mô tả quy trình giải dồn kênh ô-từ đối với một XFECBLOCK.

Đối với trường hợp MIMO 10 bpcu sử dụng các loại NUQ khác nhau cho việc mã hóa MIMO, bộ đan xen bit đối với NUQ-1024 được tái sử dụng. Mỗi ô từ ($c_{0,l}, c_{1,l}, \dots, c_{9,l}$) của đầu ra bộ đan xen bit được giải dồn kênh thành ($d_{1,0,m}, d_{1,1,m}, \dots, d_{1,3,m}$) và ($d_{2,0,m}, d_{2,1,m}, \dots, d_{2,5,m}$), như được thể hiện trong (b).

FIG.25 minh họa sự đan xen thời gian theo một phương án của sáng chế.

(a) đến (c) thể hiện các ví dụ của chế độ TI.

Bộ đan xen thời gian thao tác ở mức DP. Các tham số của việc đan xen thời gian (TI) có thể được thiết lập khác nhau cho từng DP.

Các tham số dưới đây, xuất hiện trong phần dữ liệu PLS2-STAT, tạo cấu hình TI:

DP_TI_TYPE (các giá trị được phép: 0 hoặc 1): thể hiện chế độ TI; ‘0’ biểu thị chế độ với nhiều khối (nhiều hơn một khối TI) cho mỗi nhóm TI. Trong trường hợp này, một nhóm TI được ánh xạ trực tiếp lên một khung (không đan xen liên khung). ‘1’ biểu thị chế độ với chỉ một khối TI cho mỗi nhóm TI. Trong trường hợp này, khối TI có thể lan rộng ra nhiều hơn một khung (đan xen liên khung).

DP_TI_LENGTH: nếu DP_TI_TYPE = ‘0’, tham số này là số lượng các khối TI NTI cho mỗi nhóm TI. Đối với DP_TI_TYPE = ‘1’, tham số là số lượng các khung PI lan rộng ra từ một nhóm TI.

DP_NUM_BLOCK_MAX (các giá trị cho phép: 0 đến 1023): thể hiện số lượng tối đa các XFECBLOCK cho mỗi nhóm TI.

DP_FRAME_INTERVAL (các giá trị cho phép: 1, 2, 4, 8): thể hiện số lượng các khung IJUMP giữa hai khung kế tiếp mang cùng một DP của biên dạng PHY cho

trước.

DP_TI_BYPASS (các giá trị cho phép: 0 hoặc 1): nếu sự đan xen thời gian không được sử dụng đối với DP, tham số này được thiết lập ở '1'. Nó được thiết lập ở '0' nếu sự đan xen thời gian được sử dụng.

Ngoài ra, tham số DP_NUM_BLOCK từ dữ liệu PLS2-DYN được sử dụng để thể hiện số lượng các XFECBLOCK được mang bởi một nhóm TI của DP.

Khi sự đan xen thời gian không được sử dụng đối với DP, nhóm TI, thao tác đan xen thời gian, và chế độ TI sau đây không được xét đến. Tuy nhiên, khối bù trễ đối với thông tin cấu hình động từ bộ lập lịch vẫn sẽ được yêu cầu. Trong từng DP, các XFECBLOCK được thu từ việc mã hóa SSD/MIMO được nhóm thành các nhóm TI. Cụ thể là, mỗi nhóm TI là tập hợp số nguyên số lượng các XFECBLOCK và sẽ bao gồm số lượng động khác nhau của các XFECBLOCK. Số lượng XFECBLOCK trong nhóm TI của chỉ số n được biểu thị bởi $N_{xBLOCK_Group}(n)$ và được truyền tín hiệu như DP_NUM_BLOCK trong dữ liệu PLS2-DYN. Lưu ý rằng $N_{xBLOCK_Group}(n)$ có thể thay đổi từ giá trị tối thiểu bằng 0 tới giá trị tối đa $N_{xBLOCK_Group_MAX}$ (tương ứng với DP_NUM_BLOCK_MAX) trong đó giá trị lớn nhất là 1023.

Mỗi nhóm TI đều được ánh xạ trực tiếp lên một khung hoặc được lan rộng trên các khung PI. Mỗi nhóm TI cũng được phân chia thành nhiều hơn một khối TI (NTI), trong đó mỗi khối TI tương ứng với một lần sử dụng bộ nhớ đan xen thời gian. Các khối TI nằm trong nhóm TI có thể bao gồm các số lượng XFECBLOCK khác biệt một chút. Nếu nhóm TI được phân chia thành nhiều khối TI, nó được ánh xạ trực tiếp chỉ lên một khung. Có ba khả năng đối với sự đan xen thời gian (ngoại trừ khả năng đặc biệt là bỏ qua đan xen thời gian) như được thể hiện trong Bảng 33 dưới đây.

【Bảng 33】

Các chế độ	Các mô tả
Tùy chọn-1	Mỗi nhóm TI chứa một khối TI và được ánh xạ trực tiếp tới một khung như được thể hiện trên (a). Tùy chọn này được truyền tín hiệu trên PLS2-STAT bởi DP_TI_TYPE = '0' và DP_TI_LENGTH = '1' ($N_{TI}=1$).

Tùy chọn-2	Mỗi nhóm TI chứa một khối TI và được ánh xạ tới nhiều hơn một khung. (b) thể hiện ví dụ, ở đó một nhóm TI được ánh xạ tới hai khung, nghĩa là, DP_TI_LENGTH = '2' ($P_t=2$) và DP_FRAME_INTERVAL(JUM=2). Việc này khiến phân tập thời gian lớn hơn đối với các dịch vụ tỷ lệ dữ liệu thấp. Tùy chọn này được truyền tín hiệu trong PLS2-STAT bởi DP_TI_TYPE = '1'
Tùy chọn-3	Mỗi nhóm TI được chia thành nhiều khối TI và được ánh xạ trực tiếp tới một khung như được thể hiện trên (c). Mỗi khối TI có thể sử dụng bộ nhớ TI đầy đủ, để cung cấp tỷ lệ bit tối đa đối với DP. Tùy chọn này được truyền tín hiệu trong việc truyền tín hiệu PLS2-STAT bởi DP_TI_TYPE = '0' và DP_TY_LENGTH = N_{TI} , trong khi $P_t = 1$.

Trong mỗi DP, bộ nhớ TI lưu trữ các XFECBLOCK đầu vào (các XFECBLOCK đầu ra từ khối mã hóa SSD/MIMO). Coi rằng các XFECBLOCK đầu vào được định nghĩa là

$$(d_{n,s,0,0}, d_{n,s,0,1}, \dots, d_{n,s,0,N_{cells}-1}, d_{n,s,1,0}, \dots, d_{n,s,1,N_{cells}-1}, \dots, d_{n,s,N_{xBLOCK_TI}(n,s)-1,0}, \dots, d_{n,s,N_{xBLOCK_TI}(n,s)-1,N_{cells}-1}),$$

trong đó $d_{n,s,r,q}$ là ô thứ q của XFECBLOCK thứ r trong khối TI thứ s của nhóm TI thứ n và thể hiện các đầu ra của các mã hóa SSD và MIMO như sau

$$d_{n,s,r,q} = \begin{cases} f_{n,s,r,q} & , \text{đầu ra của mã hóa SSD} \\ g_{n,s,r,q} & , \text{đầu ra của mã hóa MIMO} \end{cases}$$

Ngoài ra, coi rằng các XFECBLOCK đầu ra từ bộ đan xen thời gian 5050 được định nghĩa bằng

$$(h_{n,s,0}, h_{n,s,1}, \dots, h_{n,s,i}, \dots, h_{n,s,N_{xBLOCK_TI}(n,s) \times N_{cells}-1})$$

trong đó $h_{n,s,i}$ là ô đầu ra thứ i (đối với $i = 0, \dots, N_{xBLOCK_TI}(n,s) \times N_{cells} - 1$) trong

khối TI thứ s của nhóm TI thứ n .

Thông thường, bộ đan xen thời gian cũng đóng vai trò là bộ đệm cho dữ liệu DP trước quy trình xử lý dựng khung. Điều này đạt được nhờ hai ngân hàng bộ nhớ cho mỗi DP. Khối TI thứ nhất được viết trong ngân hàng thứ nhất. Khối TI thứ hai được viết trong ngân hàng thứ hai trong khi ngân hàng thứ nhất đang được đọc và tiếp tục như vậy.

TI là bộ đan xen khối hàng-cột xoắn. Đối với khối TI thứ s của nhóm TI thứ n , số lượng các dòng N_r của bộ nhớ TI bằng với số lượng các ô N_{cell} , cụ thể là, $N_r = N_{\text{cell}}$ trong khi số lượng các cột N_c bằng với số lượng $N_{\text{XBLOCK_TI}}(n,s)$.

FIG.26 minh họa hoạt động cơ bản của bộ đan xen khối hàng-cột xoắn theo một phương án ví dụ của sáng chế.

FIG.26A minh họa thao tác ghi trong bộ đan xen thời gian và FIG.26B minh họa thao tác đọc trong bộ đan xen thời gian. Như được minh họa trên FIG.26A, XFECBLOCK thứ nhất được viết trong cột thứ nhất của bộ nhớ đan xen thời gian theo hướng cột và XFECBLOCK thứ hai được viết trong cột tiếp theo, và thao tác như vậy được tiếp tục. Ngoài ra, trong mảng đan xen, ô được đọc theo chiều đường chéo. Như được minh họa trên FIG.26B, trong khi việc đọc theo chiều đường chéo đang diễn ra từ hàng thứ nhất (về phía bên phải đọc theo hàng này bắt đầu từ cột ngoài cùng bên trái) tới hàng cuối cùng, các ô N_r được đọc. Cụ thể hơn, khi coi rằng $z_{n,s,i} (i = 0, \dots, N_r N_c)$ là vị trí ô bộ nhớ đan xen thời gian cần được đọc tiếp theo, thao tác đọc trong mảng đan xen được thi hành bằng cách tính chỉ số hàng $R_{n,s,i}$, chỉ số cột $C_{n,s,i}$, và tham số xoắn liên kết $T_{n,s,i}$ như được thể hiện trong Phương trình dưới đây.

【Phương trình 9】

$$\begin{aligned}
& \text{GENERATE}(R_{n,s,i}, C_{n,s,i}) = \\
& \{ \\
& R_{n,s,i} = \text{mod}(i, N_r), \\
& T_{n,s,i} = \text{mod}(S_{\text{shift}} \times R_{n,s,i}, N_c), \\
& C_{n,s,i} = \text{mod}\left(T_{n,s,i} + \left\lfloor \frac{i}{N_r} \right\rfloor, N_c\right) \\
& \}
\end{aligned}$$

trong đó, S_{shift} là giá trị xê dịch chung cho quá trình đọc đường chéo bất kể $N_{\text{xBLOCK_TI}}(n,s)$ và giá trị xê dịch này được quyết định bởi $N_{\text{xBLOCK_TI_MAX}}$ được đưa ra trong PLS2-STAT như được thể hiện trong Phương trình dưới đây.

【Phương trình 10】

$$\begin{aligned}
& \text{for} \begin{cases} N'_{\text{xBLOCK_TI_MAX}} = N_{\text{xBLOCK_TI_MAX}} + 1, & \text{if } N_{\text{xBLOCK_TI_MAX}} \bmod 2 = 0 \\ N'_{\text{xBLOCK_TI_MAX}} = N_{\text{xBLOCK_TI_MAX}}, & \text{if } N_{\text{xBLOCK_TI_MAX}} \bmod 2 = 1 \end{cases} \\
& S_{\text{shift}} = \frac{N'_{\text{xBLOCK_TI_MAX}} - 1}{2}
\end{aligned}$$

Nhờ vậy, vị trí ô cần được đọc được tính bởi tọa độ $z_{n,s,i} = N_r C_{n,s,i} + R_{n,s,i}$.

FIG.27 minh họa hoạt động của bộ đàn xen khối hàng-cột xoắn theo phương án ví dụ khác của sáng chế.

Cụ thể hơn, FIG.27 minh họa mảng đàn xen trong bộ nhớ đàn xen thời gian cho các nhóm đàn xen thời gian tương ứng bao gồm XFECBLOCK ảo khi $N_{\text{xBLOCK_TI}}(0,0) = 3$, $N_{\text{xBLOCK_TI}}(1,0) = 6$, và $N_{\text{xBLOCK_TI}}(2,0) = 5$.

$N_{\text{xBLOCK_TI}}(n,s) = N_r$ thay đổi sẽ bằng hoặc nhỏ hơn $N'_{\text{xBLOCK_TI_MAX}}$. Do đó, để thiết bị thu đạt được sự đàn xen bộ nhớ đơn bất kể $N_{\text{xBLOCK_TI}}(n,s)$, kích thước của mảng đàn xen đối với bộ đàn xen khối hàng-cột xoắn được thiết lập ở kích thước $N_r \times N_c = N_{\text{cells}} \times N'_{\text{xBLOCK_TI_MAX}}$ bằng cách chèn XFECBLOCK ảo vào trong bộ nhớ đàn xen thời gian và quá trình đọc đạt được như được thể hiện trong Phương trình dưới đây.

【Phương trình 11】

```

p = 0;
for i = 0; i < Ncells NxBLOCK_TI_MAX; i = i + 1
{GENERATE (Rn,s,i, Cn,s,i);
Vi = Nr Cn,s,j + Rn,s,j
if Vi < Ncells NxBLOCK_TI(n,s)
{
Zn,s,p = Vi; p = p + 1;
}
}

```

Số lượng các nhóm đan xen thời gian được thiết lập ở 3. Tùy chọn của bộ đan xen thời gian được truyền tín hiệu trong PLS2-STAT bằng DP_TI_TYPE = '0', DP_FRAME_INTERVAL = '1', và DP_TI_LENGTH = '1', cụ thể là, NTI = 1, IJUMP = 1, và PI = 1. Số lượng các XFECBLOCK tương ứng cho mỗi nhóm đan xen thời gian, mà các N_{cell} của nó = 30 được truyền tín hiệu trong dữ liệu PLS2-DYN bằng NxBLOCK_TI(0,0) = 3, NxBLOCK_TI(1,0) = 6, và NxBLOCK_TI(2,0) = 5 của các XFECBLOCK tương ứng. Số lượng tối đa của các XFECBLOCK được truyền tín hiệu trong dữ liệu PLS2-STAT bằng NxBLOCK_Group_MAX và điều này được tiếp tục với $\lfloor N_{xBLOCK_Group_MAX} / N_{TI} \rfloor = N_{xBLOCK_TI_MAX} = 6$.

FIG.28 minh họa mẫu đọc chéo của bộ đan xen khối hàng-cột xoắn theo phương án ví dụ của sáng chế.

Cụ thể hơn, FIG.28 minh họa mẫu đọc chéo từ các mảng đan xen tương ứng có các tham số $N_{xBLOCK_TI_MAX} = 7$ và Sshift = (7-1)/2 = 3. Trong trường hợp này, trong quá trình đọc được biểu thị bởi mã giả được đưa ra nêu trên, khi $V_i \geq N_{cells} N_{xBLOCK_TI}(n,s)$, giá trị của V_i được bỏ qua và giá trị tính tiếp theo của V_i được sử dụng.

FIG.29 minh họa XFECBLOCK được đan xen từ từng mảng đan xen theo phương án ví dụ của sáng chế.

FIG.29 minh họa XFECBLOCK được đan xen từ từng mảng đan xen có các tham số $N'_{BLOCK_TI_MAX}=7$ và Sshift = 3 theo phương án ví dụ của sáng chế.

Trong tài liệu này, DP có thể được gọi là PLP (Physical Layer Pipe), và thông tin PLS có thể được gọi là thông tin L1 (Layer 1) hoặc thông tin truyền tín hiệu L1. Thông tin PLS1 có thể được gọi là thông tin cơ bản L1, và thông tin PLS2 có thể được gọi là thông tin chi tiết L1.

FIG.30 minh họa sơ đồ khối chi tiết của khối BICM theo phương án khác của sáng chế.

Các phần mô tả của các khối cụ thể của FIG.30 giống như mô tả trên đây sẽ không được lặp lại.

Như một phương án, thiết bị truyền phát rộng có thể áp dụng lược đồ SISO, MISO, hoặc MIMO một cách độc lập đối với từng PLP hoặc DP, đơn vị có thể điều chỉnh QoS (Quality of Service) trong lớp vật lý. Do đó, QoS có thể được điều chỉnh cho từng dịch vụ hoặc thành phần dịch vụ được truyền qua PLP tương ứng. Trong trường hợp của SISO PLP, thiết bị truyền phát rộng thực hiện mã hóa BCH và mã hóa LDPC trên dòng bit đầu vào để bổ sung dư thừa, bằng cách này khiến lỗi trên kênh truyền được sửa tại thiết bị thu.

Bộ đan xen bit 30010 có thể đan xen dòng bit đầu vào theo quy tắc đan xen để khiến dòng bit đầu vào chịu được lỗi chùm có thể xuất hiện trong kênh truyền. Trong trường hợp tắt dần mạnh hoặc xóa được áp dụng cho ký hiệu QAM, vì các bit được đan xen được ánh xạ đến từng ký hiệu QAM, lỗi trong các bit liên tiếp trong số các bit từ mã đầy đủ có thể được ngăn không để xuất hiện.

Bộ phân kênh bit-ô 30020 (bộ phân kênh bit thành ô) có thể xuất dòng bit đầu vào sau khi xác định thứ tự dòng bit để các bit riêng rẽ trong khối FEC có thể được truyền với độ chắc chắn thích hợp có tính đến thứ tự của dòng bit đầu vào và quy tắc

ánh xạ chòm điểm.

Bộ ánh xạ chòm điểm 30030 có thể cấp phát/ánh xạ từ bit đầu vào đến một chòm điểm. Lúc này, quay và trễ Q có thể được áp dụng bổ sung. Nói cách khác, bộ ánh xạ chòm điểm 30030 quay chòm điểm đầu vào theo các góc quay, chia chúng thành các thành phần trong pha và các thành phần pha vuông góc, và làm trễ chỉ các thành phần pha vuông góc một lượng tùy ý. Bộ ánh xạ chòm điểm 30030 có thể thực hiện ánh xạ lại các thành phần trong pha và các thành phần pha vuông góc mới được ghép cặp để tạo chòm điểm mới.

Bộ đan xen ô 30040 trộn các ô thuộc một khối FEC theo kiểu ngẫu nhiên để các ô tương ứng với từng khối FEC có thể được xuất theo thứ tự khác.

Bộ đan xen thời gian 30050 có thể xuất các ô thuộc các khối FEC sau khi trộn các ô. Do đó, vì các ô của từng khối FEC được truyền được phân phối trong khoảng dài như chiều sâu đan xen thời gian, độ lợi phân tập bổ sung có thể đạt được. Bộ đan xen thời gian 30050 có thể được bao gồm trong khối tạo khung/đan xen như được mô tả trên đây.

FIG.31 minh họa cấu trúc của thiết bị truyền tín hiệu phát rộng theo phương án khác của sáng chế.

Thiết bị truyền tín hiệu phát rộng trên FIG.31 gồm có khối định dạng đầu vào 31010, khối BICM (Bit Interleaved and Coded Modulation) 31020, và khối tạo khung/đan xen 31030, và khối tạo dạng sóng 31040. Khối tạo khung/đan xen 31030 của FIG.30 tương ứng với khối dựng khung của FIG.1, và khối tạo dạng sóng 31040 tương ứng với khối tạo OFDM của FIG.1.

Khác với các phương án được mô tả trên đây, FIG.31 minh họa trường hợp mà khối dựng khung 1020 bao gồm khối đan xen thời gian 31050, và do đó, khối dựng khung 1020 có thể được gọi là khối tạo khung/đan xen 31050. Nói cách khác, khối tạo khung/đan xen 31030 có thể còn gồm có khối đan xen thời gian 31050, khối dựng khung 31060, và khối đan xen tần số 31070. Khối tạo khung/đan xen 31030 có thể thực hiện đan xen thời gian trên dữ liệu bằng cách sử dụng các khối con nêu trên đây, tạo khung tín hiệu bằng cách ánh xạ dữ liệu được đan xen thời gian, và thực hiện đan xen tần số.

Ngoại trừ là khối đan xen thời gian 31050 được tích hợp vào khối tạo

khung/đan xen 31030 từ khối BICM 31020, các phần mô tả khác giống như trên đây. Khối tạo dạng sóng 31040 là khối giống như khối tạo OFDM 1030 của FIG.1, chỉ khác tên gọi.

Theo cách tương tự đối với thiết bị thu, khối đan xen thời gian được tích hợp vào khối phân tách khung 9010 từ khối giải ánh xạ và giải mã 9020 của FIG.9, và khối phân tách khung 9010 có thể được gọi là khối phân tách và giải đan xen khung. Khối phân tách khung 9010 có thể thực hiện giải đan xen tần số, phân tách khung, và giải đan xen thời gian trên tín hiệu thu được.

FIG.31 thay đổi tên các khối con của hệ thống bằng cách chỉ thay đổi quan hệ đưa vào trong số các khối con, và phần mô tả về các hoạt động cụ thể giống như trên đây. Trong tài liệu này, các thành phần cấu thành của hệ thống thiết bị truyền và thiết bị thu có thể được gọi không chỉ là khối mà cả môđun hoặc bộ. Dưới đây, hoạt động của bộ đan xen tần số 31070 được nêu chi tiết hơn. Bộ đan xen tần số có thể được lắp sau bộ ánh xạ ô của khối dựng khung làm bộ đan xen khối.

Bộ đan xen tần số 31070 có thể thu được độ lợi phân tập tần số bổ sung bằng cách đan xen các ô trong khối truyền tạo thành đơn vị của khối truyền. Cụ thể là, sáng chế mô tả phương pháp vận hành bộ đan xen tần số khi các khung con (dữ liệu) sử dụng kích thước FFT giống nhau hoặc khác nhau.

FIG.32 đến FIG.34 minh họa sơ đồ của bộ tạo địa chỉ FI (Frequency Interleaving) của bộ đan xen tần số có trong thiết bị truyền phát rộng của sáng chế.

FIG.32 minh họa bộ tạo địa chỉ FI đối với chế độ 32K FFT, FIG.33 minh họa bộ tạo địa chỉ FI đối với chế độ 16K FFT, và FIG.34 minh họa bộ tạo địa chỉ FI đối với chế độ 8K FFT.

Bộ đan xen tần số sử dụng bộ tạo địa chỉ theo chế độ FFT và thực hiện đan xen miền tần số bằng cách ánh xạ và dịch các ô của ký hiệu theo địa chỉ được tạo ngẫu nhiên. Theo cách tương tự đối với thiết bị thu, bộ giải đan xen tần số sử dụng bộ tạo địa chỉ theo chế độ FFT và thực hiện giải đan xen miền tần số bằng cách ánh xạ và dịch các ô theo thứ tự ngược của thiết bị truyền theo địa chỉ được tạo ngẫu nhiên.

FIG.32 minh họa bộ tạo địa chỉ FI đối với chế độ 32K FFT theo một phương án của sáng chế.

Như được thể hiện trên FIG.32, bộ tạo địa chỉ FI gồm có bộ tạo địa chỉ ngẫu

nhiên cơ bản 32010, khối hoán vị dây 32020, bộ tạo độ lệch ký hiệu 32030, bộ toán môđun 32040, khối kiểm tra địa chỉ 32050, và khối điều khiển PRBS (Pseudo-Random Binary Sequence) 32060. Bộ tạo địa chỉ ngẫu nhiên cơ bản 32010 gồm có bộ tạo PN 32070 và khối đảo chiều 1 bit 32080. Dưới đây, các phần/khối riêng rẽ sẽ được mô tả.

Bộ tạo địa chỉ ngẫu nhiên cơ bản 32010 gồm có khối đảo chiều 1 bit 32080 và bộ tạo PM 14 bit 32070; và hoạt động để cung cấp trình tự gần như ngẫu nhiên/đặc trưng khi đan xen.

Khối hoán vị dây 32020 thực hiện hoán vị thứ tự của các bit khi tạo địa chỉ thập phân bằng cách sử dụng giá trị của thanh ghi PRBS. Trong chế độ 32K FFT, bảng hoán vị dây đơn được sử dụng. Bảng hoán vị dây sẽ được mô tả sau.

Bộ tạo độ lệch ký hiệu 32030 hoạt động trên cơ sở của đơn vị cặp ký hiệu OFDM và xuất giá trị độ lệch ký hiệu được sử dụng khi trình tự đan xen cơ bản được xê dịch vòng. Bộ tạo độ lệch ký hiệu có thể xuất các từ nhị phân bit (N_r-1) làm các giá trị độ lệch ký hiệu. Trong trường hợp này, N_r có thể được xác định là $\log_2 \{M_{\max}\}$. Như một phương án, giá trị ban đầu của độ lệch ký hiệu có thể được tạo/thiết lập như (N_r-1) 1s (ví dụ, [1, 1, 1, ..., 1, 1]).

Bộ toán môđun 32040 có thể xê dịch vòng kết hợp của các giá trị đầu ra của bộ tạo địa chỉ ngẫu nhiên cơ bản 32010 và bộ tạo độ lệch ký hiệu 32030 cho tất cả hai cặp ký hiệu OFDM. Bộ toán môđun 32040 hoạt động khi $N_{\max}$ bị vượt quá, và $N_{\max}$ trong trường hợp của chế độ 32K FFT là 32768 ($N_{\max}$ cho 32K FFT = 32768).

Trong trường hợp giá trị địa chỉ bộ nhớ được tạo (15 bit) vượt quá kích thước của vector dữ liệu đầu vào (N_{data}), khối kiểm tra địa chỉ bộ nhớ 32050 và khối điều khiển PRBS 32060 bỏ qua giá trị đầu ra, nhưng điều khiển lặp lại bộ tạo địa chỉ ngẫu nhiên cơ bản 32010 để giá trị địa chỉ đầu ra không vượt quá N_{data} . Nói cách khác, khối kiểm tra địa chỉ 32050 có thể xác nhận việc địa chỉ được tạo đối với ký hiệu OFDM cụ thể được đan xen tần số có nằm trong khoảng cho phép của địa chỉ RAM hay không. N_{data} có thể thể hiện số lượng dữ liệu mang một ký hiệu.

Như được thể hiện trên FIG.32, bộ toán môđun 32040 có thể được gọi là khối bổ sung độ lệch 32040. Và hoạt động bổ sung độ lệch của khối bổ sung độ lệch

32040 luôn được thực hiện trước khi kiểm tra địa chỉ của khối kiểm tra địa chỉ 32050. Thứ tự hoạt động này có thể cho phép thiết bị thu thực hiện giải đan xen bộ nhớ đơn ngay cả nếu các kích thước của các vector dữ liệu của cặp ký hiệu OFDM khác nhau.

Trên FIG.32, bộ tạo địa chỉ FI được giả định gồm có ba bộ tạo. Trong trường hợp này, ba bộ tạo tương ứng với khối đảo chiều 32080, bộ tạo trình tự đan xen 32070 với khối hoán vị dây, và bộ tạo độ lệch ký hiệu 32030. Và khối bổ sung độ lệch 32040 kết hợp các giá trị đầu ra của ba bộ tạo và xuất giá trị được xê dịch vòng của kết hợp.

FIG.33 minh họa bộ tạo địa chỉ FI đối với chế độ 16K FFT theo một phương án của sáng chế.

Như được thể hiện trên FIG.33, bộ tạo địa chỉ FI gồm có bộ tạo địa chỉ ngẫu nhiên cơ bản 33010, khối hoán vị dây 33020, bộ tạo độ lệch ký hiệu 33030, bộ toán môđun 33040, khối kiểm tra địa chỉ 33050, và khối điều khiển PRBS (Pseudo-Random Binary Sequence) 33060. Bộ tạo địa chỉ ngẫu nhiên cơ bản 33010 gồm có bộ tạo PN 33070 và khối đảo chiều 1 bit 33080. Dưới đây, các phần/khối riêng rẽ sẽ được mô tả.

Bộ tạo địa chỉ ngẫu nhiên cơ bản 33010 gồm có khối đảo chiều 1 bit 33080 và bộ tạo PM 13 bit 33070; và hoạt động để cung cấp trình tự gần như ngẫu nhiên/đặc trưng khi đan xen.

Khối hoán vị dây 33020 thực hiện hoán vị của thứ tự của các bit khi tạo địa chỉ thập phân bằng cách sử dụng giá trị của thanh ghi PRBS. Trong chế độ 16K FFT, bảng hoán vị dây đơn được sử dụng. Bảng hoán vị dây sẽ được mô tả sau.

Bộ tạo độ lệch ký hiệu 33030 hoạt động trên cơ sở của đơn vị cặp ký hiệu OFDM và xuất giá trị độ lệch ký hiệu được sử dụng khi trình tự đan xen cơ bản được xê dịch vòng. Bộ tạo độ lệch ký hiệu có thể xuất các từ nhị phân bit (N_r-1) làm các giá trị độ lệch ký hiệu. Trong trường hợp này, N_r có thể được xác định là $\log_2 \{M_{\max}\}$. Như một phương án, giá trị ban đầu của độ lệch ký hiệu có thể được tạo/thiết lập làm (N_r-1) 1s (ví dụ, [1, 1, 1, ..., 1, 1]).

Bộ toán môđun 33040 có thể xê dịch vòng kết hợp của các giá trị đầu ra của bộ tạo địa chỉ ngẫu nhiên cơ bản 33010 và bộ tạo độ lệch ký hiệu 33030 cho tất cả hai cặp ký hiệu OFDM. Bộ toán môđun 33040 hoạt động khi $N_{\max}$ bị vượt quá, và

$N_{\max}$ trong trường hợp của chế độ 16K FFT là 16384 ($N_{\max}$ cho 16K FFT = 16384).

Trong trường hợp giá trị địa chỉ bộ nhớ được tạo (14 bit) vượt quá kích thước của vector dữ liệu đầu vào (N_{data}), khối kiểm tra địa chỉ bộ nhớ 33050 và khối điều khiển PRBS 33060 bỏ qua giá trị đầu ra, nhưng điều khiển lặp lại bộ tạo địa chỉ ngẫu nhiên cơ bản 33010 để giá trị địa chỉ đầu ra không vượt quá N_{data} . Nói cách khác, khối kiểm tra địa chỉ 33050 có thể xác nhận việc địa chỉ được tạo đối với ký hiệu OFDM cụ thể được đan xen tần số có nằm trong khoảng cho phép của địa chỉ RAM hay không. N_{data} có thể thể hiện số lượng sóng mang dữ liệu của một ký hiệu.

Như được thể hiện trên FIG.33, bộ toán môđun 33040 có thể được gọi là khối bổ sung độ lệch 33040. Và hoạt động bổ sung độ lệch của khối bổ sung độ lệch 33040 luôn được thực hiện trước khi kiểm tra địa chỉ của khối kiểm tra địa chỉ 33050. Thứ tự hoạt động này có thể cho phép thiết bị thu thực hiện giải đan xen bộ nhớ đơn ngay cả nếu các kích thước của các vector dữ liệu của cặp ký hiệu OFDM khác nhau.

Trên FIG.33, bộ tạo địa chỉ FI được giả định gồm có ba bộ tạo. Trong trường hợp này, ba bộ tạo tương ứng với khối đảo chiều 33080, bộ tạo trình tự đan xen 33070 với khối hoán vị dây, và bộ tạo độ lệch ký hiệu 33030. Và khối bổ sung độ lệch 33040 kết hợp các giá trị đầu ra của ba bộ tạo và xuất giá trị được xê dịch vòng của kết hợp.

FIG.34 minh họa bộ tạo địa chỉ FI đối với chế độ 8K FFT theo một phương án của sáng chế.

Như được thể hiện trên FIG.34, bộ tạo địa chỉ FI gồm có bộ tạo địa chỉ ngẫu nhiên cơ bản 34010, khối hoán vị dây 34020, bộ tạo độ lệch ký hiệu 34030, bộ toán môđun 34040, khối kiểm tra địa chỉ 34050, và khối điều khiển PRBS (Pseudo-Random Binary Sequence) 34060. Bộ tạo địa chỉ ngẫu nhiên cơ bản 34010 gồm có bộ tạo PN 34070 và khối đảo chiều 1 bit 34080. Dưới đây, các phần/khối riêng rẽ sẽ được mô tả.

Bộ tạo địa chỉ ngẫu nhiên cơ bản 34010 gồm có khối đảo chiều 1 bit 34080 và bộ tạo PM 12 bit 34070; và hoạt động để cung cấp trình tự gần như ngẫu nhiên/đặc trưng khi đan xen.

Khối hoán vị dây 34020 thực hiện hoán vị thứ tự của các bit khi tạo địa chỉ

thập phân bằng cách sử dụng giá trị của thanh ghi PRBS. Trong chế độ 8K FFT, bảng hoán vị dây đơn được sử dụng. Bảng hoán vị dây sẽ được mô tả sau.

Bộ tạo độ lệch ký hiệu 34030 hoạt động trên cơ sở của đơn vị cặp ký hiệu OFDM và xuất giá trị độ lệch ký hiệu được sử dụng khi trình tự đan xen cơ bản được xê dịch vòng. Bộ tạo độ lệch ký hiệu có thể xuất các từ nhị phân bit (N_r-1) làm các giá trị độ lệch ký hiệu. Trong trường hợp này, N_r có thể được xác định là $\log_2 \{M_{\max}\}$. Như một phương án, giá trị ban đầu của độ lệch ký hiệu có thể được tạo/thiết lập làm (N_r-1) 1s (ví dụ, [1, 1, 1, ..., 1, 1]).

Bộ toán môđun 34040 có thể xê dịch vòng kết hợp của các giá trị đầu ra của bộ tạo địa chỉ ngẫu nhiên cơ bản 34010 và bộ tạo độ lệch ký hiệu 34030 cho tất cả hai cặp ký hiệu OFDM. Bộ toán môđun 34040 hoạt động khi $N_{\max}$ bị vượt quá, và $N_{\max}$ trong trường hợp của chế độ 16K FFT là 8192 ($N_{\max}$ cho 8K FFT = 8192).

Trong trường hợp giá trị địa chỉ bộ nhớ được tạo (13 bit) vượt quá kích thước của vector dữ liệu đầu vào (N_{data}), khối kiểm tra địa chỉ bộ nhớ 34050 và khối điều khiển PRBS 34060 bỏ qua giá trị đầu ra, nhưng điều khiển lặp lại bộ tạo địa chỉ ngẫu nhiên cơ bản 34010 để giá trị địa chỉ đầu ra không vượt quá N_{data} . Nói cách khác, khối kiểm tra địa chỉ 34050 có thể xác nhận việc địa chỉ được tạo đối với ký hiệu OFDM cụ thể được đan xen tần số có nằm trong khoảng cho phép của địa chỉ RAM hay không. N_{data} có thể thể hiện số lượng sóng mang dữ liệu của một ký hiệu.

Như được thể hiện trên FIG.34, bộ toán môđun 34040 có thể được gọi là khối bổ sung độ lệch 34040. Và hoạt động bổ sung độ lệch của khối bổ sung độ lệch 34040 luôn được thực hiện trước khi kiểm tra địa chỉ của khối kiểm tra địa chỉ 34050. Thứ tự hoạt động này có thể cho phép thiết bị thu thực hiện giải đan xen bộ nhớ đơn ngay cả nếu các kích thước của các vector dữ liệu của cặp ký hiệu OFDM khác nhau.

Trên FIG.34, bộ tạo địa chỉ FI được giả định gồm có ba bộ tạo. Trong trường hợp này, ba bộ tạo tương ứng với khối đảo chiều 34080, bộ tạo trình tự đan xen 34070 với khối hoán vị dây, và bộ tạo độ lệch ký hiệu 34030. Và khối bổ sung độ lệch 34040 kết hợp các giá trị đầu ra của ba bộ tạo và xuất giá trị được xê dịch vòng của kết hợp.

Dưới đây, phương pháp dùng cho hoạt động FI theo cấu trúc khung tín hiệu của tín hiệu phát rộng được truyền sẽ được mô tả chi tiết hơn.

FIG.35 minh họa cấu trúc khung của tín hiệu phát rộng theo một phương án của sáng chế.

Như được thể hiện trên FIG.35, khung tín hiệu gồm có phần khởi động, mào đầu, và ít nhất một khung con.

Phần khởi động gồm có các ký hiệu, và kích thước FFT có thể được cố định ở 2K. Ký hiệu phần khởi động có thể được sử dụng để truyền tín hiệu thông tin bằng thông hệ thống (6, 7, 8 MHz) của tín hiệu được truyền và thông tin về cấu trúc mào đầu.

Mào đầu gồm có các ký hiệu và luôn nằm sau phần khởi động và trước khung con thứ nhất. Kích thước FFT cho các mào đầu có thể được chọn từ 8K, 16K, và 32K. Kích thước FFT được sử dụng có thể giống hoặc khác kích thước FFT của khung con thứ nhất. Mào đầu chứa thông tin truyền tín hiệu L1 phần còn lại của khung.

Một khung tín hiệu có thể gồm có ít nhất một khung con. Và kích thước FFT cho từng khung con có thể được chọn từ 8K, 16K, và 32K, và kích thước FFT cho từng khung con có thể giống hoặc khác kích thước FFT của các khung con khác. Khung con có kích thước FFT, chiều dài GI, mẫu tín hiệu dẫn đường phân tán, và NoC (Number of useful Carriers) được cố định đối với khung con tương ứng.

FIG.36 minh họa hoạt động đan xen tần số trên cấu trúc khung của tín hiệu phát rộng theo một phương án của sáng chế.

Như được thể hiện trên FIG.36, đan xen tần số không được sử dụng cho phần khởi động (ký hiệu). Và đan xen tần số luôn được sử dụng cho mào đầu (ký hiệu). Trong trường hợp của khung dữ liệu, đan xen tần số có thể hoặc không thể được sử dụng đối với từng khung con.

Việc có áp dụng đan xen tần số đối với khung con hay không có thể được xác định bằng thông tin truyền tín hiệu L1 có trong mào đầu. Nói cách khác, thông tin truyền tín hiệu L1 bao gồm thông tin bộ đan xen tần số (L1D_frequency_interleaver) và biểu thị việc bộ đan xen tần số được cho phép hoặc bỏ qua cho khung con tương ứng. Thông tin bộ đan xen tần số (L1D_frequency_interleaver) là cờ hiệu 1 bit, có thể biểu thị là bộ đan xen tần số đã được cho phép nếu cờ hiệu là 0 hoặc bỏ qua nếu là 1.

FIG.37 minh họa phương pháp đan xen tần số tín hiệu phát rộng theo một

phương án của sáng chế.

FIG.37 minh họa phương pháp để điều khiển bộ đan xen tần số đối với các khung con và cụ thể là, minh họa hoạt động của bộ đan xen tần số theo ba giả định sau.

i) FI được cho phép đối với ký hiệu mào đầu và các khung con (khung con #0 ~ khung con #N-1).

ii) các kích thước FFT cho mào đầu và khung con #0 giống nhau.

iii) Các khung con (khung con#1 ~ khung con#N-1) có thể có các kích thước FFT giống nhau hoặc khác nhau.

Theo giả định trên đây, hoạt động của bộ đan xen tần số đối với mào đầu, khung con thứ nhất (khung con#0), và các khung con sau đó (khung con#1 ~ khung con#N-1) có thể được thực hiện như sau.

i) Bộ đan xen tần số đơn/giống nhau được sử dụng cho mào đầu và khung con #0. Nói cách khác, giá trị độ lệch ký hiệu của bộ đan xen tần số được thiết lập lại (được khởi tạo) tại phần đầu của mào đầu. Và giá trị độ lệch ký hiệu thay đổi liên tục trong mào đầu và khung con thứ nhất (khung con#0).

ii) FI được sử dụng cho các khung con riêng rẽ từ khung con thứ hai (khung con #1 ~ khung con #N-1). Nói cách khác, giá trị độ lệch ký hiệu của bộ đan xen tần số được khởi tạo tại phần đầu của từng khung con.

Việc khởi tạo giá trị độ lệch ký hiệu của bộ đan xen tần số có thể được mô tả là bộ tạo độ lệch ký hiệu và bộ tạo trình tự đan xen của bộ đan xen tần số được thiết lập lại. Giá trị độ lệch ký hiệu có thể được khởi tạo bằng cách thiết lập lại bộ tạo độ lệch ký hiệu. Ví dụ, trong trường hợp giá trị ban đầu của độ lệch ký hiệu là 0, độ lệch ký hiệu có thể được thiết lập lại ở 0. Ví dụ khác, như được mô tả trên đây, độ lệch ký hiệu có thể được thiết lập lại ở giá trị ban đầu ($[1, 1, 1, \dots, 1, 1]$) của từ nhị phân bit tương ứng với (N_r-1) 1s.

Khung tín hiệu theo phương án hiện thời có thể bao gồm mào đầu của chế độ 32K FFT và khung con thứ nhất của chế độ 32K FFT. Trong trường hợp này, bộ đan xen tần số có thể không đặt tính chẵn hoặc tính lẻ trên số lượng các mào đầu chế độ 32K. Nói cách khác, trong khi giới hạn không được đặt trên số lượng các mào đầu, số lượng các ký hiệu dữ liệu của các khung con chế độ 32K có thể được điều chỉnh để số

lượng toàn bộ các ký hiệu có thể là chẵn. Trong trường hợp này, vì số lượng toàn bộ các ký hiệu của mào đầu và khung con thứ nhất là lẻ, việc giải đan xen bộ nhớ đơn có thể được đảm bảo.

FIG.38 minh họa phương pháp đan xen tần số tín hiệu phát rộng theo một phương án của sáng chế.

FIG.38 minh họa phương pháp điều khiển bộ đan xen tần số đối với các khung con và minh họa hoạt động theo ba giả định giống như trong phương án của FIG.37.

i) FI được cho phép đối với ký hiệu mào đầu và các khung con (khung con #0 ~ khung con #N-1).

ii) Các kích thước FFT đối với mào đầu và khung con #0 giống nhau.

iii) Các khung con (khung con #1 ~ khung con #N-1) có thể có các kích thước FFT giống nhau hoặc khác nhau.

Với giả định trên, hoạt động của bộ đan xen tần số đối với mào đầu, khung con thứ nhất (khung con #0), và các khung con sau đó (khung con #1 ~ khung con #N-1) có thể được thực hiện như sau.

i) Bộ đan xen tần số khác được sử dụng đối với mào đầu và khung con #0. Nói cách khác, giá trị độ lệch ký hiệu của bộ đan xen tần số được thiết lập lại (được khởi tạo) tại phần đầu của mào đầu và tại phần đầu của khung con thứ nhất.

ii) FI khác được sử dụng cho các khung con riêng rẽ từ khung con thứ hai (khung con #1 ~ khung con #N-1). Nói cách khác, giá trị độ lệch ký hiệu của bộ đan xen tần số được khởi tạo tại phần đầu của từng khung con.

Việc khởi tạo giá trị độ lệch ký hiệu của bộ đan xen tần số có thể được mô tả là bộ tạo độ lệch ký hiệu và bộ tạo trình tự đan xen của bộ đan xen tần số được thiết lập lại. Giá trị độ lệch ký hiệu có thể được khởi tạo bằng cách thiết lập lại bộ tạo độ lệch ký hiệu.

Giống như trong phương án của FIG.38, trong trường hợp bộ đan xen tần số được thiết lập lại đối với mào đầu và từng khung con, độ lệch ký hiệu đối với ký hiệu thứ nhất của mào đầu và các khung con có thể được thiết lập ở giá trị ban đầu. Ví dụ, trong trường hợp giá trị ban đầu của độ lệch ký hiệu là 0, độ lệch ký hiệu có thể được thiết lập ở 0. Ví dụ khác, như được mô tả trên đây, độ lệch ký hiệu có thể được thiết lập lại ở giá trị ban đầu của từ nhị phân bit tương ứng với (N_r-1) 1s. Do đó, thiết bị

thu có thể thực hiện đan xen tần số nhanh chóng mà không tính giá trị độ lệch ký hiệu đối với từng mào đầu và khung con. Cụ thể là, trong trường hợp từng khung con tương ứng với dịch vụ cụ thể, hiệu quả của xử lý tín hiệu trên cơ sở của các đơn vị khung con để giải mã dịch vụ cụ thể có thể được tăng.

Dưới đây, hoạt động giải đan xen tần số tại thiết bị thu sẽ được mô tả.

FIG.39 minh họa khối phân tách khung theo một phương án của sáng chế.

Như được thể hiện trên FIG.39, khối phân tách khung có thể gồm có bộ giải đan xen khối và bộ giải ánh xạ ô. Cụ thể là, bộ giải đan xen khối có thể thực hiện giải đan xen tần số. Như được mô tả trên đây, khối phân tách khung có thể được gọi là khối phân tách và giải đan xen khung. Trong trường hợp này, khối phân tách khung giải đan xen tần số tín hiệu được xử lý trong khối đồng bộ & giải điều biến và thực hiện phân tách khung. Phân tách khung có thể được gọi là giải ánh xạ ô. Bộ giải ánh xạ ô có thể trích các ô tương ứng với thông tin truyền tín hiệu L1 hoặc các ô tương ứng với dữ liệu PLP cụ thể và xuất các ô đã được trích đến khối giải ánh xạ & giải mã.

Trên FIG.39, bộ đan xen tần số có thể khôi phục thứ tự dữ liệu ban đầu bằng cách thực hiện xử lý ngược của xử lý đan xen của bộ đan xen tần số được mô tả trên đây. Ngoài ra, bộ đan xen tần số có thể gồm có bộ tạo địa chỉ có cấu hình được minh họa trên FIG.32 đến FIG.34.

FIG.40 minh họa khối giải ánh xạ & giải mã theo một phương án của sáng chế.

FIG.40 minh họa sơ đồ khối chi tiết của khối giải ánh xạ & giải mã theo một phương án của sáng chế.

Môđun giải ánh xạ & và giải mã của FIG.40 tương ứng với một phương án của môđun giải ánh xạ & và giải mã 9020 của FIG.9.

Như được mô tả trên đây, môđun mã hóa và điều biến của thiết bị truyền theo một phương án của sáng chế có thể xử lý các PLP đầu vào theo các đường tương ứng bằng cách áp dụng độc lập lược đồ SISO, MISO, và MIMO. Do đó, môđun giải ánh xạ & và giải mã được thể hiện trên FIG.40 cũng có thể bao gồm các khối để xử lý dữ liệu được xuất từ bộ phân tách khung theo thiết bị truyền trong lược đồ SISO, MISO, và MIMO.

Như được thể hiện trên FIG.40, môđun giải ánh xạ & và giải mã theo một phương án của sáng chế gồm có khối thứ nhất đối với lược đồ SISO, khối thứ hai đối

với lược đồ MISO, khối thứ ba đối với lược đồ MIMO, và khối thứ tư để xử lý thông tin trước/sau PLS.

Khối để xử lý PLP đầu vào theo lược đồ SISO có thể gồm có khối giải đan xen thời gian 40010, khối giải đan xen ô 40020, khối giải ánh xạ chòm điểm 40030, khối phân kênh ô-bit 40040, khối giải đan xen bit 40050, và khối giải mã FEC 40060.

Khối giải đan xen thời gian 40010 có thể thực hiện xử lý ngược của khối đan xen thời gian. Nói cách khác, khối giải đan xen thời gian 40010 có thể giải đan xen ký hiệu đầu vào được đan xen trong miền thời gian về vị trí ban đầu của nó.

Khối giải đan xen ô 40020 có thể thực hiện xử lý ngược của khối đan xen ô. Nói cách khác, khối giải đan xen ô 40020 có thể giải đan xen các vị trí của các ô được trải trong một khối FEC về các vị trí ban đầu của chúng.

Khối giải ánh xạ chòm điểm 40030 có thể thực hiện xử lý ngược của khối ánh xạ chòm điểm. Nói cách khác, khối giải ánh xạ chòm điểm 40030 có thể giải ánh xạ tín hiệu đầu vào của miền ký hiệu thành dữ liệu của miền bit. Ngoài ra, khối giải ánh xạ chòm điểm 40030 có thể xuất dữ liệu bit được xác định bằng cách thực hiện quyết định cứng và xuất LLR (Log-Likelihood Ratio) của từng bit tương ứng với giá trị quyết định hoặc giá trị xác suất. Nếu thiết bị truyền áp dụng chòm điểm đã được quay để đạt được độ lợi phân tập bổ sung, khối giải ánh xạ chòm điểm 40030 có thể thực hiện giải ánh xạ LLR hai chiều tương ứng với chòm điểm đã được quay. Khối giải ánh xạ chòm điểm 40030 có thể thực hiện tính LLR để thiết bị truyền có thể bù trễ đối với thành phần I hoặc Q.

Khối dồn kênh ô-bit 40040 có thể thực hiện xử lý ngược của khối phân kênh bit thành ô. Nói cách khác, khối dồn kênh ô-bit 40040 có thể khôi phục dữ liệu bit được ánh xạ bằng bộ phân kênh bit thành ô về dạng dòng bit ban đầu.

Khối giải đan xen bit 40050 có thể thực hiện xử lý ngược của khối đan xen bit. Nói cách khác, khối giải đan xen bit 40050 có thể giải đan xen dòng bit được xuất từ khối dồn kênh ô thành bit 40040 thành dòng bit của thứ tự ban đầu.

Khối giải mã FEC 40060 có thể thực hiện xử lý ngược của khối mã hóa FEC. Nói cách khác, khối giải mã FEC 40060 có thể sửa lỗi được tạo trong tín hiệu thu được qua kênh truyền bằng cách thực hiện giải mã LDPC và giải mã BCH.

Dưới đây, sẽ chỉ mô tả các khối bổ sung không được mô tả trong xử lý tín hiệu

dựa vào chế độ SISO.

Khối giải mã MISO 40070 có thể thực hiện xử lý ngược của khối xử lý MISO. Trong truyền hệ thống truyền & thu phát rộng theo một phương án của sáng chế tương ứng với hệ thống dựa vào STBC, khối giải mã MISO 40070 có thể thực hiện giải mã Alamouti.

Khối giải mã MIMO 40080 có thể thu dữ liệu đầu ra của bộ giải đan xen ô đối với m tín hiệu đầu vào anten thu và thực hiện giải mã MIMO là xử lý ngược của khối xử lý MIMO. Khối giải mã MIMO 40080 có thể thực hiện giải mã hợp lý tối đa hoặc giải mã cầu đơn giản để đạt được tính năng giải mã tốt nhất. Hoặc khối giải mã MIMO 40080 có thể thực hiện dò MMSE hoặc thực hiện dò MMSE cùng với giải mã lặp để đảm bảo tính năng giải mã tăng.

Các khối giải mã FEC 40090-1, 40090-2 (bộ giải mã FEC được rút ngắn/được chấm thủng) để xử lý thông tin truyền tín hiệu có thể thực hiện xử lý ngược của khối mã hóa FEC được rút ngắn/được chấm thủng. Nói cách khác, bộ mã hóa FEC được rút ngắn/được chấm thủng 40090 có thể thực hiện giải mã FEC sau khi thực hiện bổ sung việc bỏ rút ngắn và bỏ chấm thủng trên dữ liệu thu được sau khi được rút ngắn/được chấm thủng theo chiều dài của dữ liệu PLS. Trong trường hợp này, vì bộ giải mã FEC được sử dụng đối với ống dữ liệu cũng có thể được sử dụng theo cách tương tự đối với PLS, nên không cần phần cứng bộ giải mã FEC riêng rẽ nào được dự định chỉ đối với PLS; do đó, thiết kế hệ thống có thể được thực hiện dễ dàng và có thể mã hóa hiệu quả.

Các khối được mô tả trên đây có thể được bỏ qua theo dự định của người thiết kế hoặc được thay thế bằng các khối khác có chức năng giống nhau hoặc tương tự.

Dưới đây, sẽ mô tả hoạt động của bộ giải đan xen tần số của thiết bị thu theo cấu trúc khung được mô tả trên đây. Xử lý giải đan xen tần số tổng thể được thực hiện theo thứ tự ngược của xử lý đan xen. Và bộ tạo địa chỉ FI/bộ tạo địa chỉ ngẫu nhiên được sử dụng trong thiết bị thu có thể giống như bộ tạo địa chỉ FI/bộ tạo địa chỉ ngẫu nhiên của thiết bị truyền. Yêu cầu bộ nhớ của bộ giải đan xen tần số lớn nhất có thể là 32K. Thiết bị thu có thể thực hiện giải đan xen bằng cách tạo địa chỉ bằng cách tạo trình tự/độ lệch để giải đan xen tần số bằng cách sử dụng bộ tạo địa chỉ FI có cấu trúc giống như trong thiết bị truyền; và ghi/dịch dữ liệu theo thứ tự ngược của thiết bị

truyền theo địa chỉ đã được tạo.

FIG.41 minh họa xử lý tín hiệu và xử lý giải đan xen của thiết bị thu theo một phương án của sáng chế.

FIG.41 minh họa một phương án của trường hợp mà khung tín hiệu có một khung con. Nói cách khác, các khung tín hiệu riêng rẽ của FIG.41 có phần khởi động, mào đầu, và một khung con. Kích thước FFT của khung con có thể giống hoặc khác kích thước FFT của mào đầu. Phương án của FIG.41 giả định trường hợp là bộ đan xen tần số đã được kích hoạt đối với ký hiệu mào đầu và các khung con, cụ thể là, hoạt động đan xen tần số đã được thực hiện trên đó. Ngoài ra, các kích thước FFT của các khung con của từng khung tín hiệu có thể giống hoặc khác nhau.

Như được thể hiện trên FIG.41, thiết bị thu trước tiên giải mã phần khởi động và giải mã mào đầu bằng cách sử dụng thông tin thu được từ giải mã phần khởi động. Và thiết bị thu giải mã dữ liệu của các khung con bằng cách sử dụng thông tin truyền tín hiệu L1 có trong mào đầu. Thiết bị thu có thể trích khung/khung con/PLP đối với dịch vụ mong muốn và giải mã dữ liệu tương ứng với dịch vụ mong muốn.

Thiết bị thu giải đan xen tần số mào đầu và một cách tùy chọn giải đan xen tần số các khung con trên cơ sở thông tin L1 có trong mào đầu. Như được mô tả trên đây, khi giải đan xen mào đầu và các khung con, thiết bị thu có thể thiết lập lại giá trị các độ lệch ký hiệu tại phần đầu của mào đầu và các khung con. Nói cách khác, bộ đan xen tần số có thể được thiết lập lại đối với ký hiệu thứ nhất của mào đầu và ký hiệu thứ nhất của các khung con.

FIG.42 minh họa xử lý tín hiệu và xử lý giải đan xen của thiết bị thu theo một phương án của sáng chế.

FIG.42 minh họa một phương án của trường hợp mà khung tín hiệu có một khung con. Nói cách khác, các khung tín hiệu riêng rẽ của FIG.41 có phần khởi động, mào đầu, và các khung con. Kích thước FFT của khung con có thể giống hoặc khác kích thước FFT của mào đầu. Phương án của FIG.42 giả định trường hợp là bộ đan xen tần số đã được kích hoạt đối với ký hiệu mào đầu và các khung con, cụ thể là, hoạt động đan xen tần số đã được thực hiện trên đó. Ngoài ra, các kích thước FFT của các khung con của từng khung tín hiệu có thể giống nhau hoặc khác nhau.

Như được thể hiện trên FIG.42, thiết bị thu trước tiên giải mã phần khởi động

và giải mã mào đầu bằng cách sử dụng thông tin thu được từ giải mã phần khởi động. Và thiết bị thu giải mã dữ liệu của các khung con bằng cách sử dụng thông tin truyền tín hiệu L1 có trong mào đầu. Thiết bị thu có thể trích khung con/PLP đối với dịch vụ mong muốn và giải mã dữ liệu tương ứng với dịch vụ mong muốn.

Thiết bị thu giải đan xen tần số mào đầu và một cách tùy chọn giải đan xen tần số các khung con trên cơ sở thông tin L1 có trong mào đầu. Như được mô tả trên đây, khi giải đan xen mào đầu và các khung con, thiết bị thu có thể thiết lập lại các giá trị độ lệch ký hiệu tại phần đầu của mào đầu và các khung con. Nói cách khác, bộ đan xen tần số có thể được thiết lập lại đối với ký hiệu thứ nhất của mào đầu và ký hiệu thứ nhất của các khung con.

FIG.43 là lưu đồ minh họa phương pháp truyền tín hiệu phát rộng của thiết bị truyền tín hiệu phát rộng theo một phương án của sáng chế.

Như được mô tả đối với thiết bị truyền tín hiệu phát rộng và hoạt động của thiết bị này, thiết bị truyền tín hiệu phát rộng có thể nhập dữ liệu đầu vào xử lý bằng cách sử dụng môđun định dạng đầu vào và xuất ít nhất một ống dữ liệu (DP), cụ thể là, dữ liệu PLP (Physical Layer Pipe) S43010. Và thiết bị truyền tín hiệu phát rộng có thể thực hiện xử lý sửa lỗi hoặc mã hóa FEC trên dữ liệu có trong ít nhất một PLP bằng cách sử dụng môđun BICM S43020. Thiết bị truyền tín hiệu phát rộng có thể tạo khung tín hiệu chứa dữ liệu của ít nhất một PLP bằng cách sử dụng môđun tạo khung S43030. Thiết bị truyền tín hiệu phát rộng có thể đan xen tần số dữ liệu có trong khung tín hiệu bằng cách sử dụng bộ đan xen tần số S43040. Và thiết bị truyền tín hiệu phát rộng có thể tạo tín hiệu truyền được điều biến OFDM bằng cách sử dụng môđun tạo dạng sóng S43050.

Như được mô tả trên đây, khung tín hiệu gồm có phần khởi động, mào đầu, và ít nhất một khung con. Và bộ đan xen tần số luôn có thể đan xen tần số ký hiệu mào đầu, và ký hiệu khung con có thể được đan xen tần số một cách tùy chọn. Trong trường hợp bộ đan xen tần số được áp dụng cho khung con, thông tin bộ đan xen tần số có thể được truyền được bao gồm trong thông tin truyền tín hiệu L1 qua mào đầu.

Trong trường hợp đan xen tần số được thực hiện trên ít nhất một khung con và mào đầu, như được minh họa trên FIG.35 đến FIG.38, bộ tạo độ lệch ký hiệu có thể được thiết lập lại tại phần đầu của mào đầu và phần bắt đầu của khung con. Cụ thể là,

trong trường hợp của các khung con, bộ tạo độ lệch ký hiệu có thể được thiết lập lại tại phần đầu của các khung con tương ứng. Phần bắt đầu của mào đầu và của khung con biểu thị ký hiệu thứ nhất của mào đầu và ký hiệu thứ nhất của khung con. Nói cách khác, bộ tạo độ lệch ký hiệu có thể được thiết lập lại tại ký hiệu thứ nhất của từng khung con và được thiết lập lại tại ký hiệu thứ nhất của mào đầu.

Như được thể hiện trên FIG.32 đến FIG.34, hoạt động đan xen tần số có thể còn gồm có việc tạo độ lệch ký hiệu. Bộ tạo độ lệch ký hiệu tạo độ lệch ký hiệu mới cho mọi cặp ký hiệu, và cặp ký hiệu gồm có hai ký hiệu liên tiếp.

Hoạt động đan xen tần số có thể còn gồm có việc bổ sung độ lệch và kiểm tra địa chỉ. Trong trường hợp này, khối kiểm tra địa chỉ xác nhận địa chỉ đầu ra của bổ sung độ lệch.

FIG.44 minh họa phương pháp thu tín hiệu phát rộng của thiết bị thu tín hiệu phát rộng theo một phương án của sáng chế.

Như được mô tả đối với thiết bị thu tín hiệu phát rộng và hoạt động của thiết bị này, thiết bị thu tín hiệu phát rộng có thể giải điều biến OFDM tín hiệu phát rộng thu được bằng cách sử dụng môđun đồng bộ & giải điều biến S44010. Thiết bị thu tín hiệu phát rộng có thể thực hiện giải đan xen tần số trên tín hiệu phát rộng bằng cách sử dụng bộ giải đan xen tần số S44020. Thiết bị thu tín hiệu phát rộng có thể phân tách khung tín hiệu của tín hiệu phát rộng bằng cách sử dụng môđun phân tách khung S44030. Thiết bị thu tín hiệu phát rộng có thể trích và giải mã dữ liệu mào đầu có trong khung tín hiệu; và trích khung con mong muốn hoặc dữ liệu PLP bằng cách sử dụng thông tin truyền tín hiệu L1 thu được từ dữ liệu mào đầu. Thiết bị thu tín hiệu phát rộng có thể biến đổi dữ liệu PLP được trích từ tín hiệu phát rộng thành miền bit bằng cách sử dụng môđun giải ánh xạ & và giải mã; và thực hiện giải mã FEC trên dữ liệu PLP S44040 được biến đổi. Và thiết bị thu tín hiệu phát rộng có thể xuất dữ liệu PLP là dòng dữ liệu bằng cách sử dụng môđun xử lý đầu ra S44050.

Như được mô tả trên đây, khung tín hiệu gồm có phần khởi động, mào đầu, và ít nhất một khung con. Và bộ giải đan xen tần số luôn có thể giải đan xen tần số ký hiệu mào đầu, và ký hiệu khung con có thể được giải đan xen tần số một cách tùy chọn. Trong trường hợp bộ đan xen tần số được áp dụng cho khung con, thông tin bộ đan xen tần số có thể được truyền được bao gồm trong thông tin truyền tín hiệu L1

qua mào đầu. Và thiết bị thu tín hiệu phát rộng có thể giải đan xen tần số một cách lựa chọn ký hiệu khung con trên cơ sở thông tin bộ đan xen tần số.

Trong trường hợp giải đan xen tần số được thực hiện trên ít nhất một khung con và mào đầu, như được minh họa trên FIG.35 đến FIG.42, bộ tạo độ lệch ký hiệu của bộ giải đan xen tần số có thể được thiết lập lại tại phần đầu của mào đầu và phần bắt đầu của khung con. Cụ thể là, trong trường hợp của các khung con, bộ tạo độ lệch ký hiệu có thể được thiết lập lại tại phần đầu của các khung con tương ứng. Phần bắt đầu của mào đầu và của khung con biểu thị ký hiệu thứ nhất của mào đầu và của khung con. Nói cách khác, bộ tạo độ lệch ký hiệu có thể được thiết lập lại tại ký hiệu thứ nhất của từng khung con và được thiết lập lại tại ký hiệu thứ nhất của mào đầu.

Như được mô tả trên đây, bộ giải đan xen tần số của thiết bị thu phát rộng có thể gồm có bộ tạo địa chỉ có cấu hình như được thể hiện trên FIG.32 đến FIG.34, và thực hiện giải đan xen tần số bằng cách sử dụng bộ tạo địa chỉ. Do đó, việc giải đan xen tần số có thể còn gồm có việc tạo độ lệch ký hiệu. Bộ tạo độ lệch ký hiệu tạo độ lệch ký hiệu mới cho mọi cặp ký hiệu, và cặp ký hiệu gồm có hai ký hiệu liên tiếp.

Việc giải đan xen tần số có thể còn gồm có bổ sung độ lệch và kiểm tra địa chỉ. Trong trường hợp này, khối kiểm tra địa chỉ xác nhận địa chỉ đầu ra của bổ sung độ lệch.

Theo sáng chế, vì bộ đan xen tần số được thiết lập lại cho từng khung con, sự độc lập dữ liệu của khung con có thể được tăng. Do đó, trong trường hợp thiết bị thu xử lý dữ liệu theo các đơn vị khung con, hiệu suất và tốc độ xử lý dữ liệu có thể được tăng. Vì thiết bị thu có thể thực hiện giải đan xen tần số trên từng khung con bằng cách thiết lập lại trực tiếp giá trị độ lệch mà không sử dụng thông tin truyền tín hiệu riêng rẽ, độ trễ do xử lý tín hiệu có thể được giảm, và độ phức tạp hệ thống có thể được giảm. Ngoài ra, bằng cách luôn thực hiện đan xen tần số trên mào đầu, mào đầu có thể được truyền và thu theo cách chắc chắn hơn. Và vì việc đan xen tần số/giải đan xen tần số có thể được áp dụng một cách tùy chọn cho các khung con, độ linh hoạt của hoạt động hệ thống có thể được tăng, và FDM (Frequency Division Multiplexing) có thể được sử dụng cho các khung con riêng rẽ. Và bằng cách sử dụng độ lệch mới theo các đơn vị của cặp ký hiệu, bộ tạo độ lệch ký hiệu có thể cải thiện tính năng sử dụng bộ nhớ khi đan xen/giải đan xen. Ngoài ra, vì kiểm tra địa chỉ được thực hiện

sau khi độ lệch được tạo, lỗi bộ nhớ có thể được giảm, và ngay cả nếu các kích thước vector dữ liệu của cặp ký hiệu OFDM khác nhau, thiết bị thu vẫn có thể thực hiện giải đan xen bộ nhớ đơn. Cụ thể là, trong trường hợp kiểm tra địa chỉ được thực hiện trước tiên, địa chỉ được xác nhận có thể rời khoảng bộ nhớ do việc bổ sung độ lệch; do đó, kiểm tra địa chỉ phải được thực hiện sau khi việc bổ sung độ lệch được thực hiện.

Trong bản mô tả, các phương pháp và thiết bị thu và truyền tín hiệu phát rộng được sử dụng.

Người có hiểu biết trung bình trong kỹ thuật sẽ hiểu rõ rằng các cải biến và thay đổi có thể được thực hiện theo sáng chế mà không nằm ngoài bản chất hoặc phạm vi của sáng chế. Do vậy, cần hiểu rằng sáng chế bao gồm cả các cải biến và các thay đổi của sáng chế được nêu trong yêu cầu bảo hộ và các dạng tương đương của nó.

Các sáng chế ở dạng thiết bị và phương pháp được nêu trong bản mô tả sáng chế này và các phần mô tả cả sáng chế ở dạng thiết bị và phương pháp có thể được áp dụng bổ sung cho nhau.

Cách thức thực hiện sáng chế

Các phương án khác nhau đã được mô tả ở cách thức thực hiện sáng chế tốt nhất.

Khả năng ứng dụng trong công nghiệp

Sáng chế có khả năng áp dụng trong các lĩnh vực cung cấp tín hiệu phát rộng.

Người có hiểu biết trung bình trong kỹ thuật sẽ hiểu rõ rằng các cải biến và thay đổi có thể được thực hiện theo sáng chế mà không nằm ngoài bản chất hoặc phạm vi của sáng chế. Do vậy, sáng chế được dự định bao hàm các cải biến và thay đổi của sáng chế trong phạm vi trong yêu cầu bảo hộ kèm theo và các dạng tương đương của nó.

YÊU CẦU BẢO HỘ

1. Thiết bị truyền tín hiệu phát rộng gồm có:

môđun định dạng đầu vào được tạo cấu hình để nhập dữ liệu đầu vào xử lý và xuất ít nhất một dữ liệu PLP (Physical Layer Pipe - ống lớp vật lý);

môđun BICM (Bit Interleaved Coded Modulation - mã hóa đan xen và điều biến bít) được tạo cấu hình để thực hiện xử lý sửa lỗi trên dữ liệu PLP;

môđun tạo khung được tạo cấu hình để tạo khung tín hiệu gồm có dữ liệu PLP;

bộ đan xen tần số được tạo cấu hình để đan xen tần số dữ liệu có trong khung tín hiệu; và

môđun tạo dạng sóng được tạo cấu hình để điều biến OFDM (Orthogonal Frequency Division Multiplexing - dồn kênh phân chia tần số trực giao) khung tín hiệu và tạo tín hiệu truyền chứa khung tín hiệu,

trong đó khung tín hiệu gồm có mào đầu và ít nhất một khung con,

trong đó bộ tạo độ lệch ký hiệu của bộ đan xen tần số được thiết lập lại trên ký hiệu thứ nhất của mào đầu,

trong đó bộ tạo độ lệch ký hiệu của bộ đan xen tần số được thiết lập lại trên ký hiệu thứ nhất của khung con thứ hai và các khung con tiếp theo ngoại trừ khung con thứ nhất, khung con thứ nhất là khung con mà theo ngay sau mào đầu,

trong đó bộ đan xen tần số luôn đan xen tần số mào đầu và tùy chọn đan xen tần số ít nhất một khung con, và

trong đó mào đầu gồm có thông tin bộ đan xen tần số biểu thị liệu việc đan xen tần số có được thực hiện hay không đối với khung con.

2. Thiết bị truyền tín hiệu phát rộng theo điểm 1,

trong đó kích thước FFT (Fast Fourier Transform - biến đổi Fourier nhanh) giống nhau được sử dụng cho mào đầu và khung con thứ nhất.

3. Thiết bị truyền tín hiệu phát rộng theo điểm 1,

trong đó bộ tạo độ lệch ký hiệu tạo độ lệch ký hiệu mới cho mọi cặp ký hiệu và cặp ký hiệu gồm có hai ký hiệu liên tiếp.

4. Thiết bị truyền tín hiệu phát rộng theo điểm 1,

trong đó bộ đan xen tần số còn bao gồm khối bổ sung độ lệch và khối kiểm tra

địa chỉ,

trong đó khối bổ sung độ lệch tạo địa chỉ đan xen tần số bằng cách sử dụng địa chỉ ngẫu nhiên được hoán vị và độ lệch ký hiệu và khối kiểm tra địa chỉ xác nhận địa chỉ đan xen tần số.

5. Phương pháp truyền tín hiệu phát rộng, gồm có các bước:

nhập dữ liệu đầu vào xử lý và xuất ít nhất một dữ liệu PLP (Physical Layer Pipe - ống lớp vật lý);

xử lý sửa lỗi dữ liệu PLP;

tạo khung tín hiệu gồm có dữ liệu PLP;

đan xen tần số dữ liệu có trong khung tín hiệu; và

điều biến OFDM (Orthogonal Frequency Division Multiplexing - dồn kênh phân chia tần số trực giao) khung tín hiệu và tạo tín hiệu truyền gồm có khung tín hiệu,

trong đó khung tín hiệu gồm có mào đầu và ít nhất một khung con,

trong đó bước tạo độ lệch ký hiệu của hoạt động đan xen tần số được thiết lập lại trên ký hiệu thứ nhất của mào đầu,

trong đó bước tạo độ lệch ký hiệu của hoạt động đan xen tần số được thiết lập lại trên ký hiệu thứ nhất của khung con thứ hai và các khung con tiếp theo ngoại trừ khung con thứ nhất, khung con thứ nhất là khung con mà theo ngay sau mào đầu,

trong đó hoạt động đan xen tần số luôn được thực hiện trên mào đầu và được thực hiện một cách tùy chọn trên ít nhất một khung con,

trong đó mào đầu gồm có thông tin bộ đan xen tần số biểu thị liệu việc đan xen có được thực hiện hay không đối với khung con.

6. Phương pháp truyền tín hiệu phát rộng theo điểm 5,

trong đó kích thước FFT (Fast Fourier Transform - biến đổi Fourier nhanh) giống nhau được sử dụng cho mào đầu và khung con thứ nhất.

7. Phương pháp truyền tín hiệu phát rộng theo điểm 5,

trong đó bước tạo độ lệch ký hiệu tạo độ lệch ký hiệu mới cho mọi cặp ký hiệu và cặp ký hiệu gồm có hai ký hiệu liên tiếp.

8. Phương pháp truyền tín hiệu phát rộng theo điểm 5,

trong đó hoạt động đan xen tần số còn bao gồm bước bổ sung độ lệch và bước kiểm tra địa chỉ và

trong đó bước bổ sung độ lệch tạo địa chỉ đan xen tần số bằng cách sử dụng địa chỉ ngẫu nhiên được hoán vị và độ lệch ký hiệu và bước kiểm tra địa chỉ xác nhận địa chỉ đan xen tần số.

9. Thiết bị thu tín hiệu phát rộng gồm có:

bộ giải điều OFDM (Orthogonal Frequency Division Multiplexing - dồn kênh phân chia tần số trực giao) được tạo cấu hình để giải điều tín hiệu phát rộng, tín hiệu phát rộng được giải điều bao gồm khung tín hiệu, khung tín hiệu bao gồm mào đầu và một hoặc nhiều khung con;

bộ giải đan xen tần số được tạo cấu hình để giải đan xen tần số mào đầu và giải đan xen tần số một cách tùy chọn một hoặc nhiều khung con, trong đó:

bộ tạo độ lệch ký hiệu của bộ giải đan xen tần số được thiết lập lại trên ký hiệu thứ nhất của mào đầu và trên ký hiệu thứ nhất của khung con ngoại trừ khung con thứ nhất mà theo ngay sau mào đầu;

bộ phân tách khung được tạo cấu hình để phân tách khung tín hiệu được giải đan xen tần số và xuất dữ liệu PLP (Physical Layer Pipe - ống lớp vật lý) của khung tín hiệu được giải đan xen tần số; và

bộ giải điều BICM (Bit Interleaved Coded Modulation - mã hóa đan xen và điều biến bít) được tạo cấu hình để thực hiện giải mã sửa lỗi trên dữ liệu PLP.

10. Phương pháp thu tín hiệu phát rộng, gồm có các bước:

giải điều OFDM (Orthogonal Frequency Division Multiplexing - dồn kênh phân chia tần số trực giao) tín hiệu phát rộng, tín hiệu phát rộng được giải điều bao gồm khung tín hiệu, khung tín hiệu bao gồm mào đầu và một hoặc nhiều khung con;

giải đan xen tần số nhờ bộ giải đan xen tần số mào đầu và giải đan xen tần số một cách tùy chọn, nhờ bộ giải đan xen tần số, một hoặc nhiều khung con, trong đó:

bộ tạo độ lệch ký hiệu của bộ giải đan xen tần số được thiết lập lại trên ký hiệu thứ nhất của mào đầu và trên ký hiệu thứ nhất của khung con ngoại trừ khung con thứ nhất mà theo ngay sau mào đầu;

phân tách khung tín hiệu được giải đan xen tần số và xuất dữ liệu PLP

(Physical Layer Pipe - ống lớp vật lý) của khung tín hiệu được giải đan xen tần số; và thực hiện giải mã sửa lỗi trên dữ liệu PLP.

FIG. 1

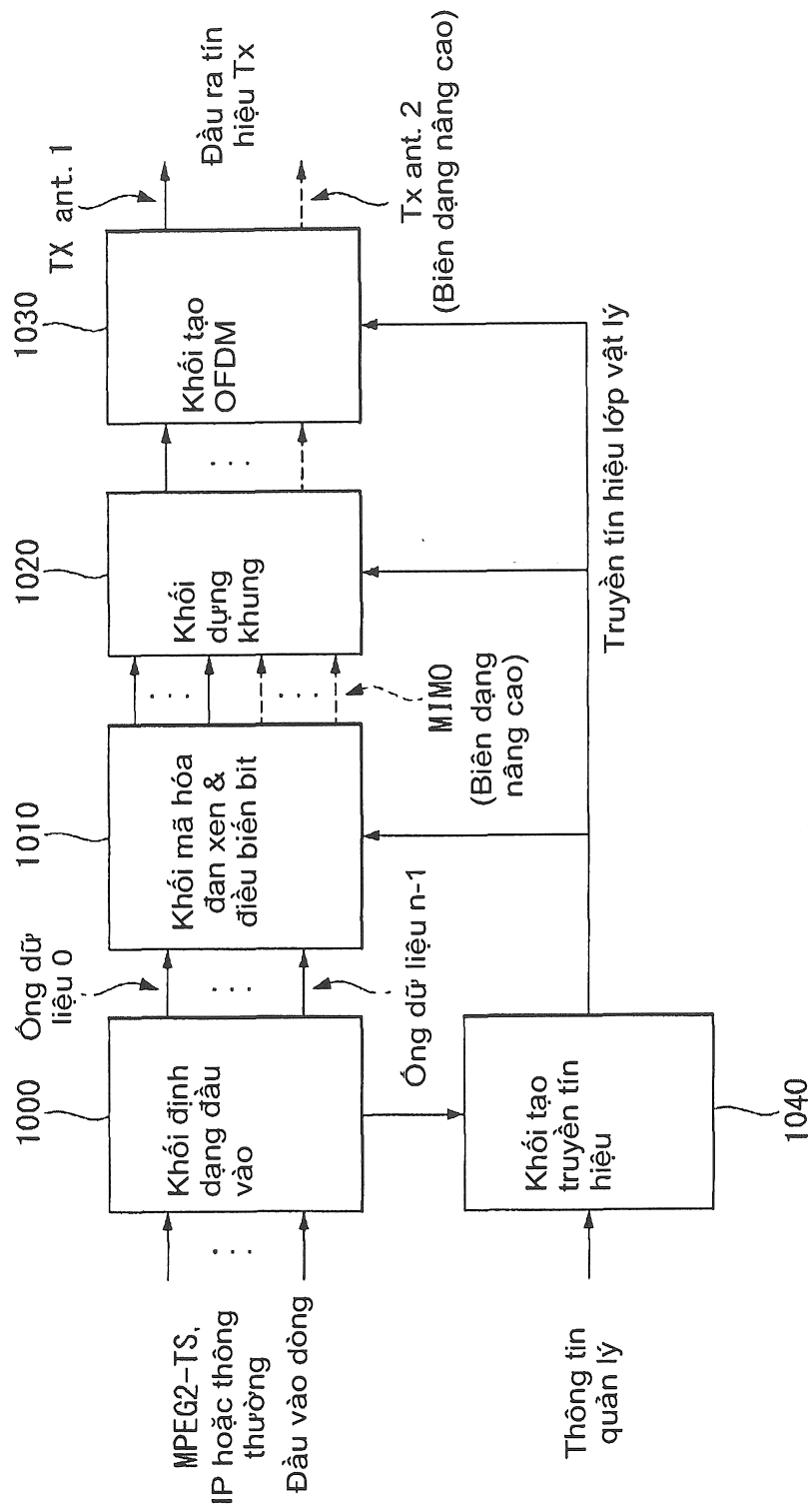


FIG. 2

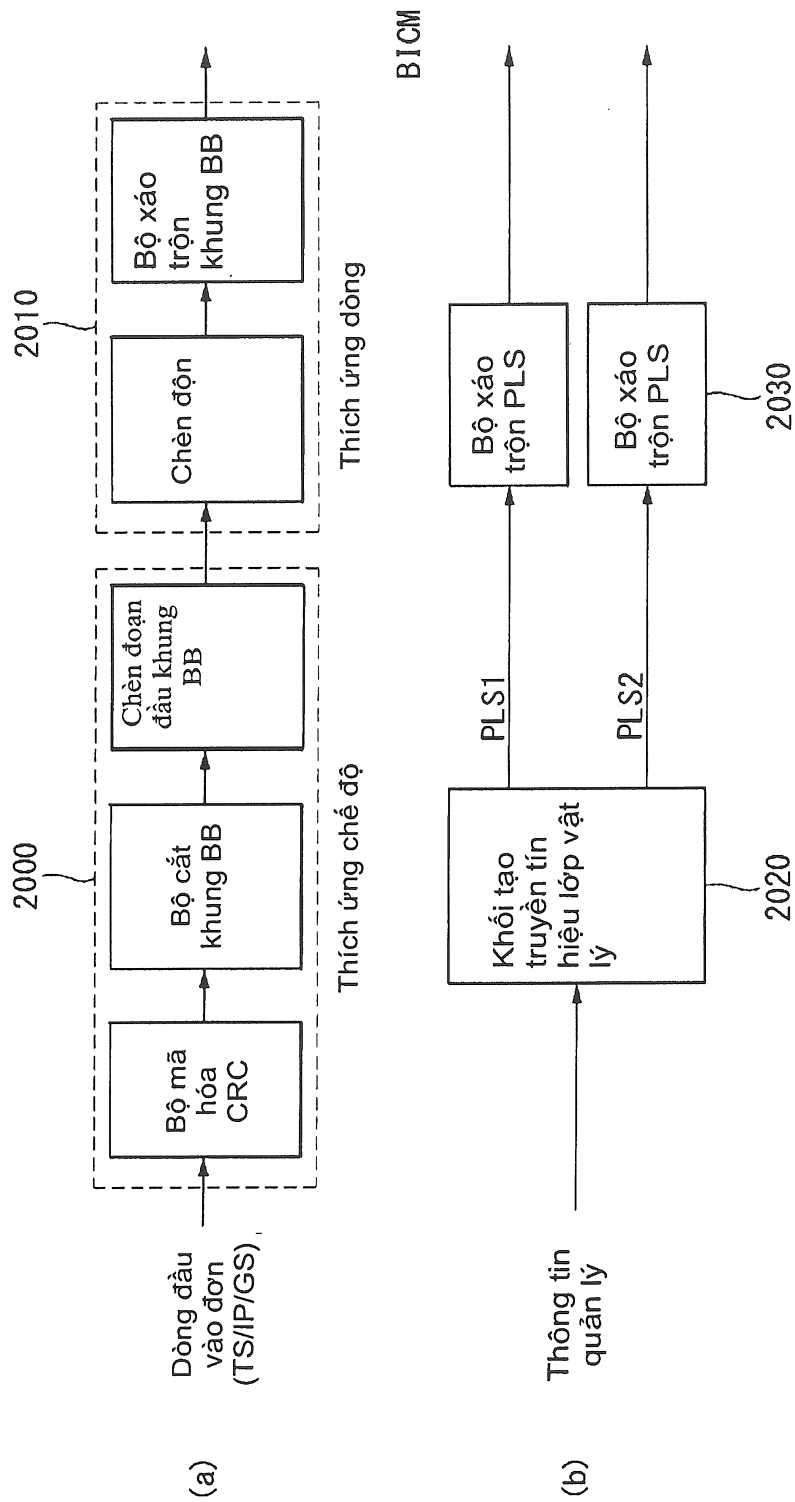
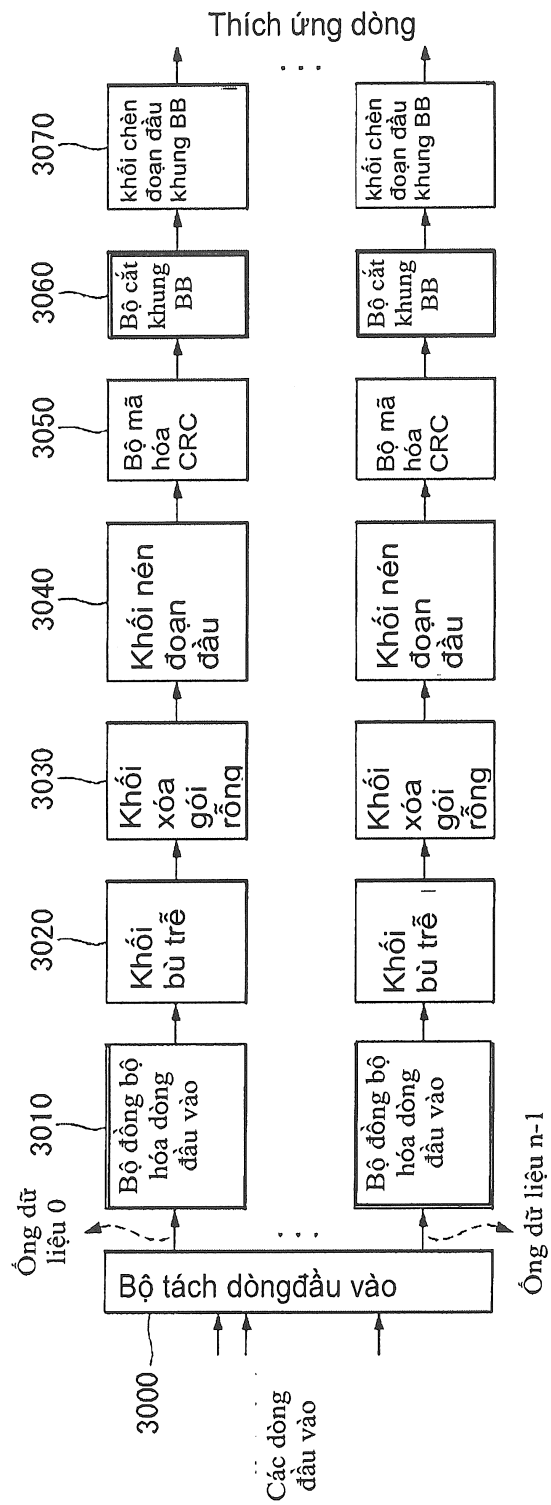


FIG. 3



Ống dữ liệu 0

Thích ứng chế độ

Ống dữ liệu n-1

Thông tin quản lý

4000 Bộ lập lịch

4010 Khối trễ một khung

4020 Khối chèn độn

4030 Khối truyền tín hiệu trong dài

4040 Bộ xáo trộn khung BB

PLS2-dyn DP0 (m)

PLS2-dyn DPn-1 (m)

4050 Khối tạo truyền tín hiệu lớp vật lý

4060 Bộ xáo trộn PLS

4060 Bộ xáo trộn PLS

BICM

FIG. 5

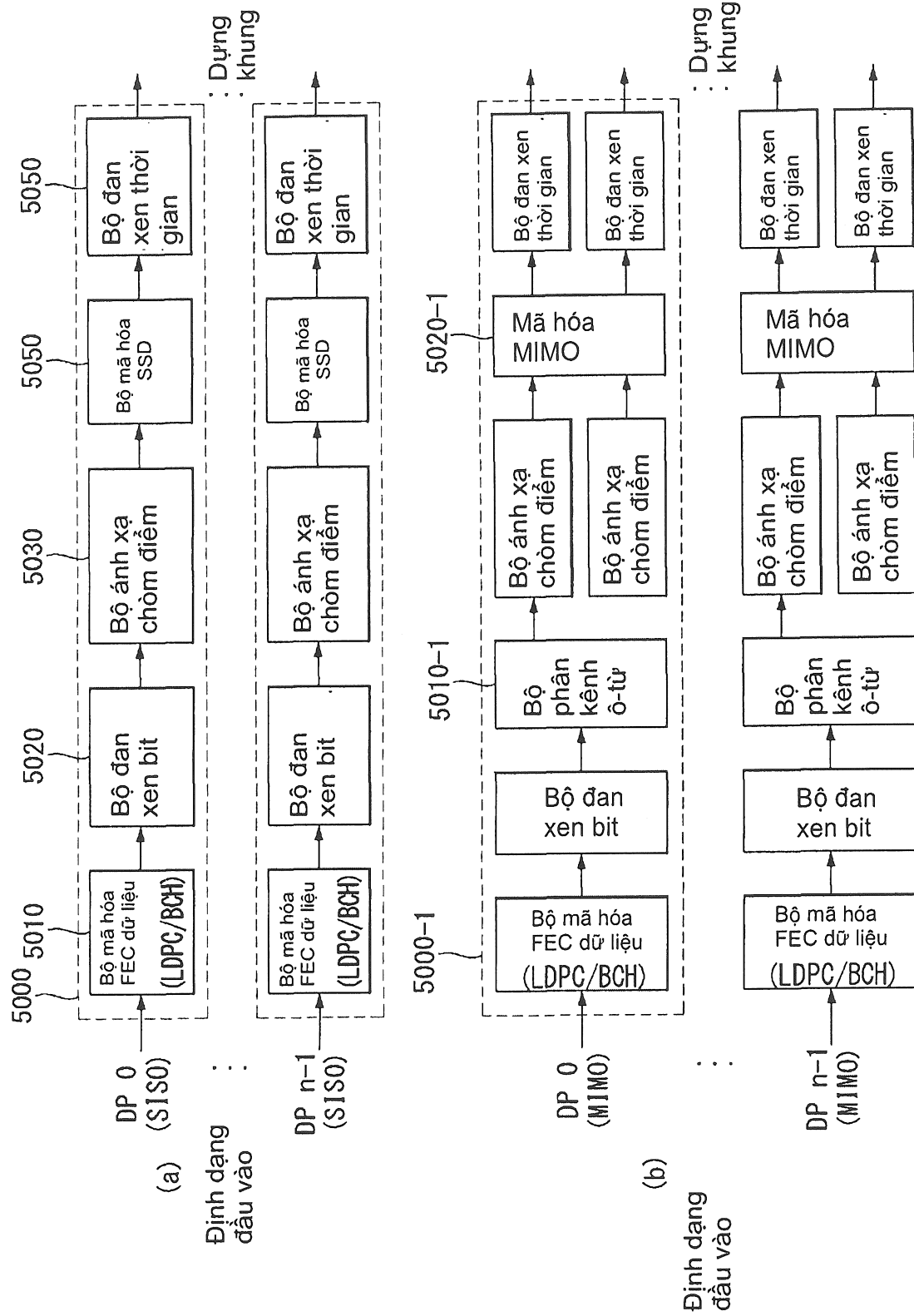


FIG. 6

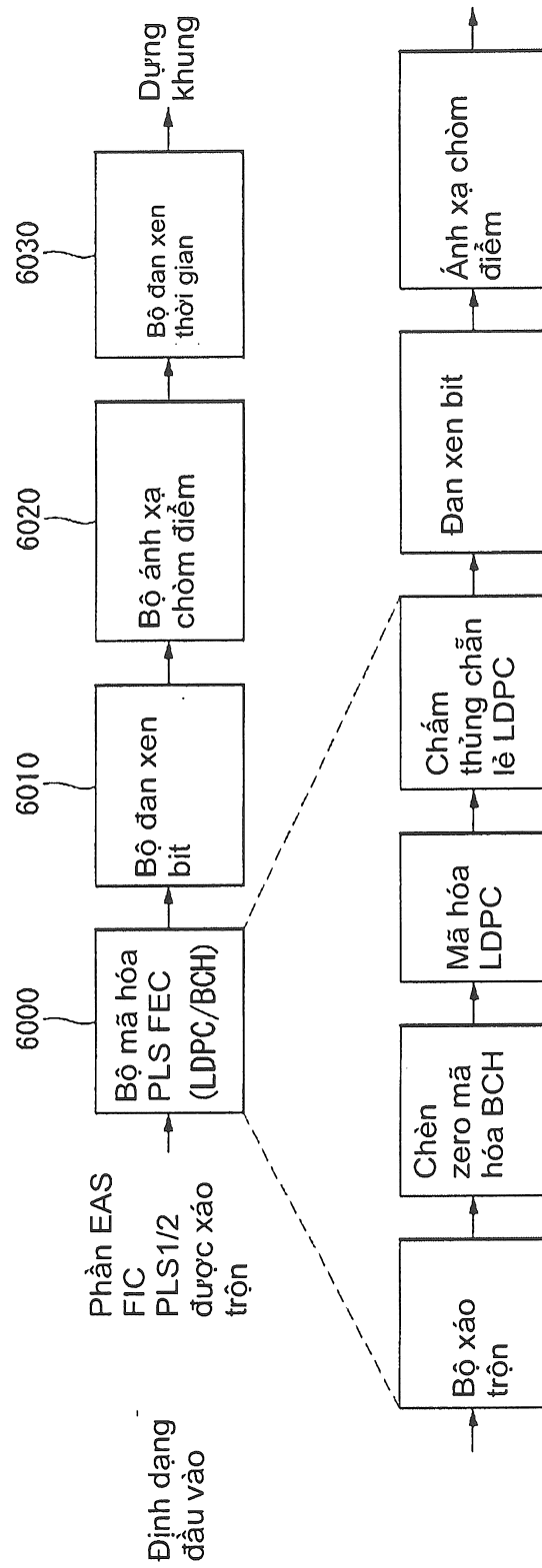


FIG. 7

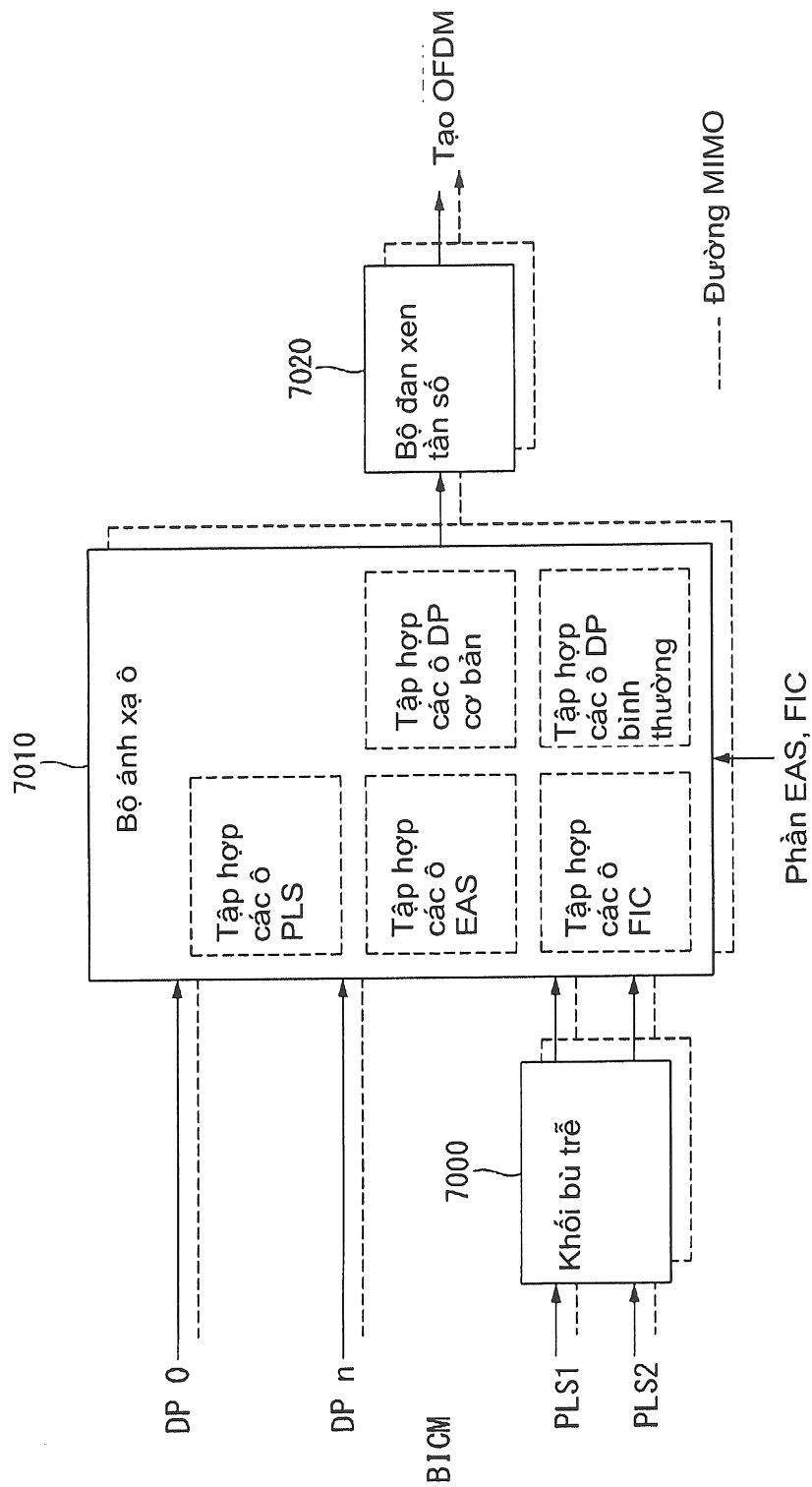
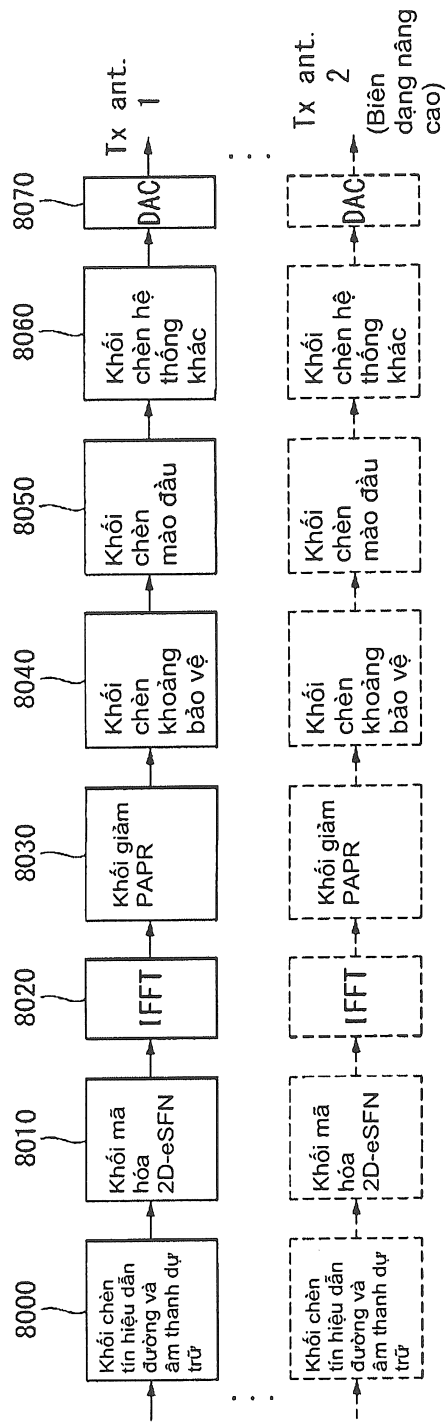


FIG. 8



Cấu trúc
khung

FIG. 9

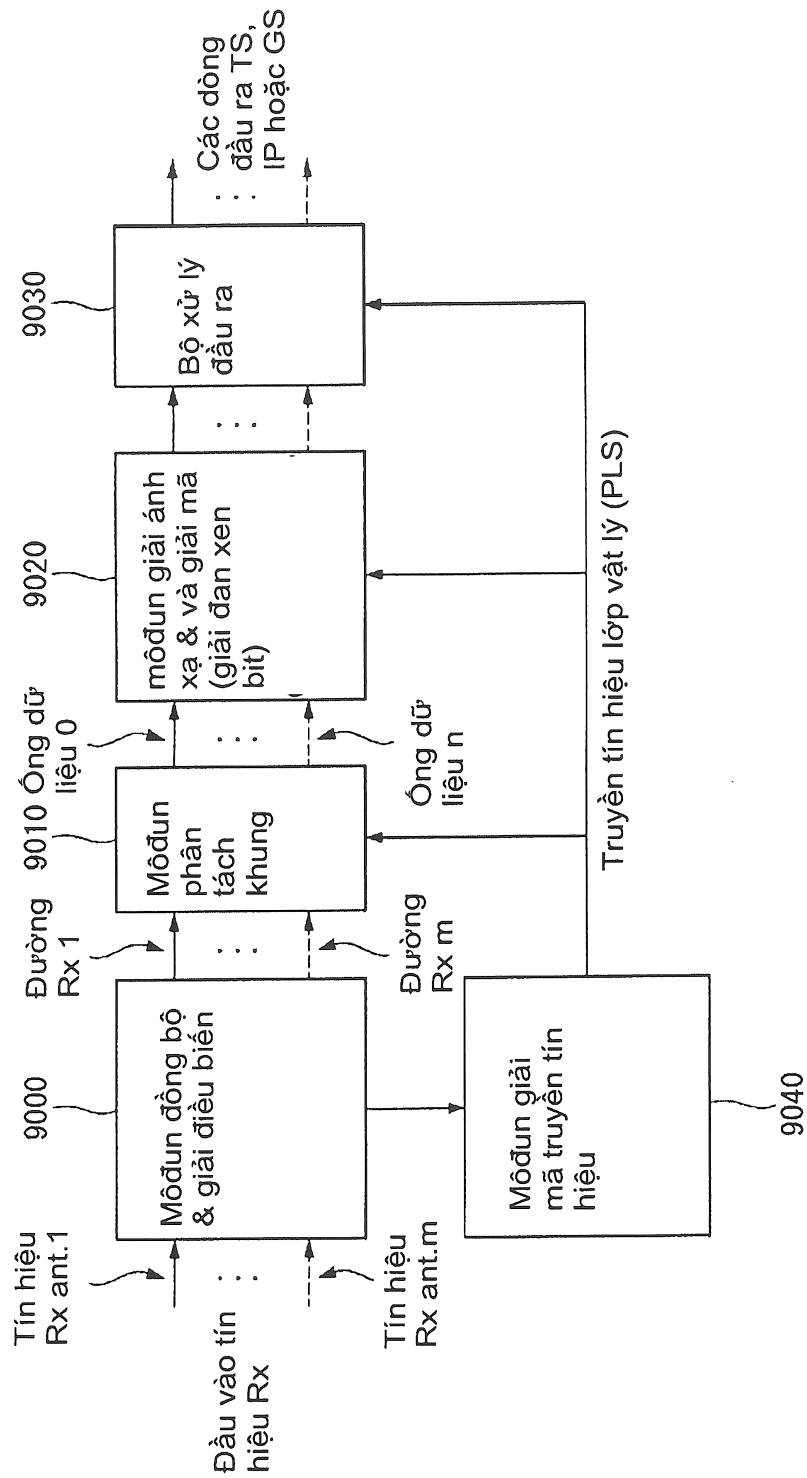


FIG. 10

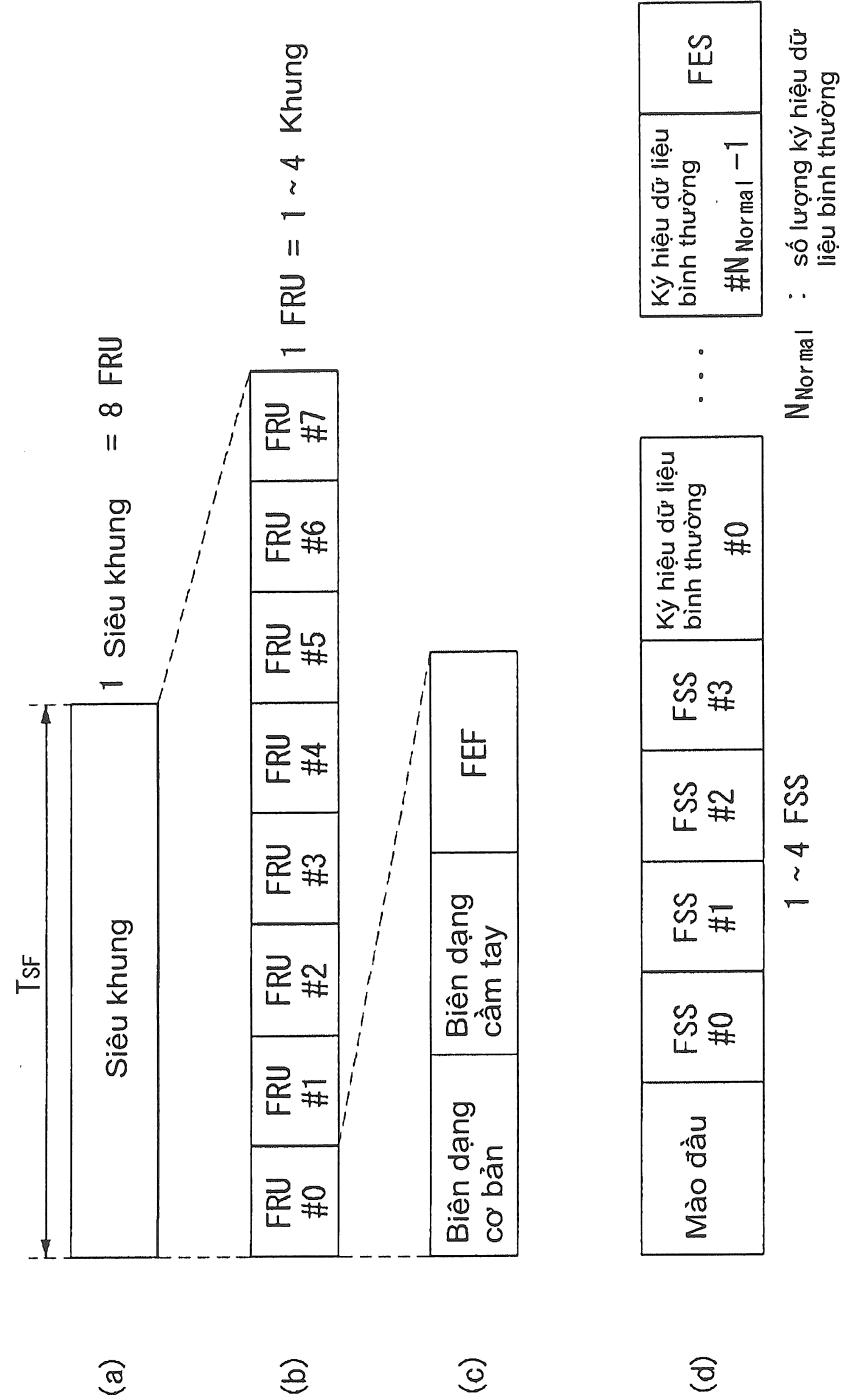


FIG. 11

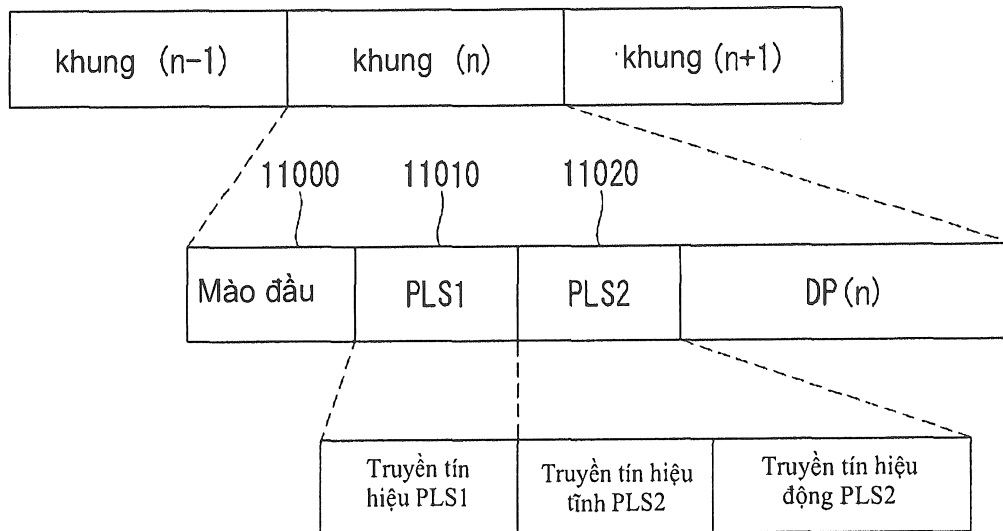
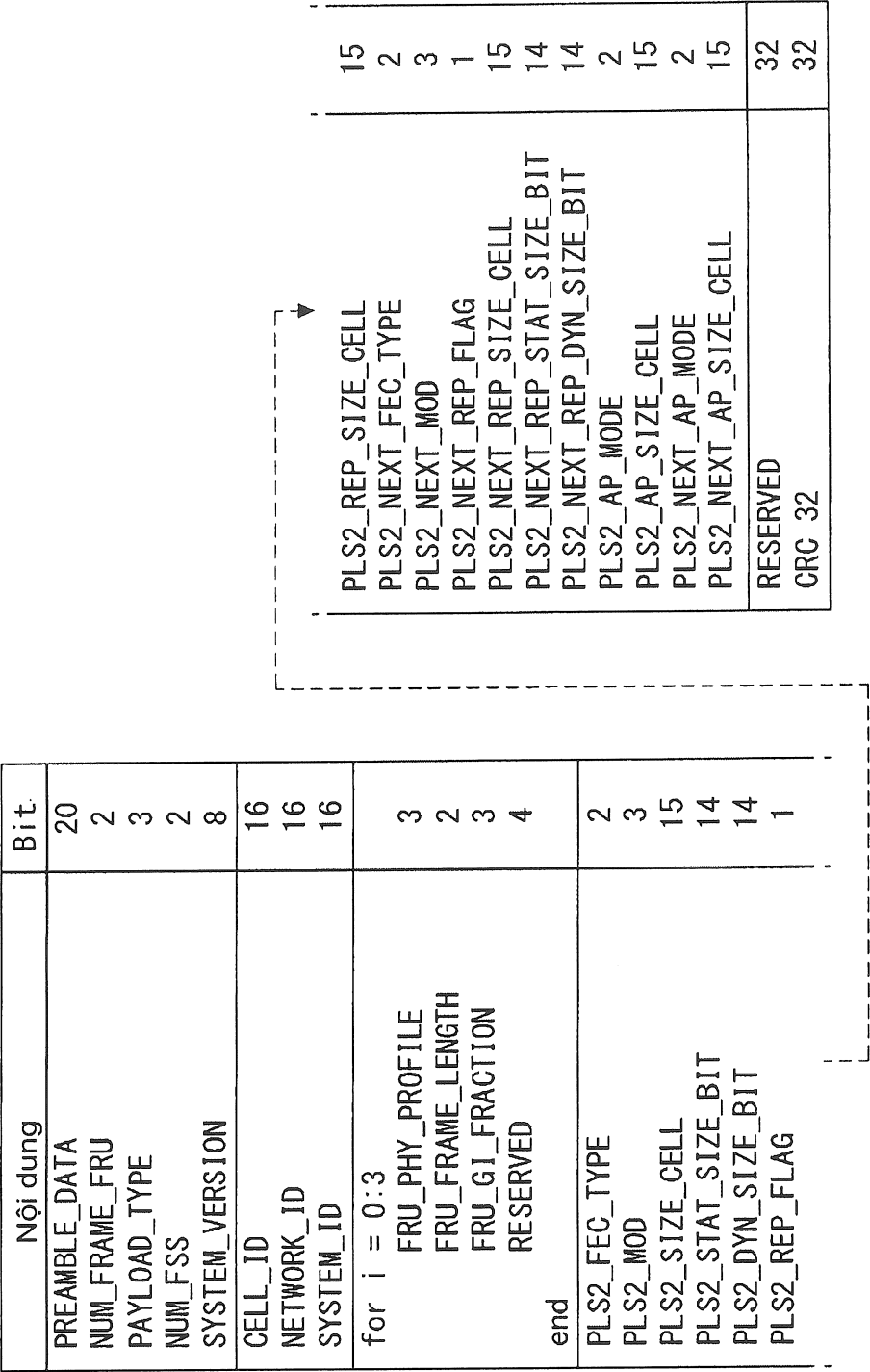


FIG. 12

Nội dung	Bit
PHY_PROFILE	3
FFT_SIZE	2
GI_FRACTION	3
EAC_FLAG	1
POLOT_MODE	1
PAPR_FLAG	1
FRU_CONFIGURE	3
RESERVED	7

FIG. 13



Nội dung	Bit
FIC_FLAG	1
AUX_FLAG	1
NUM_DP	6
for i = NUM_DP	
DP_ID	6
DP_TYPE	3
DP_GROUP_ID	8
BASE_DP_ID	6
DP_FEC_TYPE	2
DP_COD	4
DP_MOD	4
DP_SSD_FLAG	1
if PHY_PROFILE = '010'	
DP_MIMO	3
end	
DP_TI_TYPE	1
DP_TI_LENGTH	2
DP_TI_BYPASS	1
DP_FRAME_INTERVAL	2
DP_FIRST_FRAME_IDX	5
DP_NUM_BLOCK_MAX	10
DP_PAYLOAD_TYPE	2
DP_INBAND_MODE	2
DP_PROTOCOL_TYPE	2
DP_CRC_MODE	2

FIG. 15

Nội dung	Bit
FRAME_INDEX	5
PLS_CHANGE_COUNTER	4
FIC_CHANGE_COUNTER	4
RESERVED	16
for i = 1:NUM_DP	
DP_ID	6
DP_START	15(or 13)
DP_NUM_BLOCK	10
RESERVED	8
end	
EAC_FLAG	1
EAS_WAKE_UP_VERSION_NUM	8
if EAC_FLAG == 1	
EAC_LENGTH_BYTE	12
else	
EAC_COUNTER	12
end	
for i = 1:NUM_AUX	
AUX_PRIVATE_DYN	48
end	
CRC 32	32

FIG. 16

Mào đầu	PLS1	PLS2	EAC	FIC	Các DP	Các dòng phụ	Giả
---------	------	------	-----	-----	--------	--------------	-----

FIG. 17

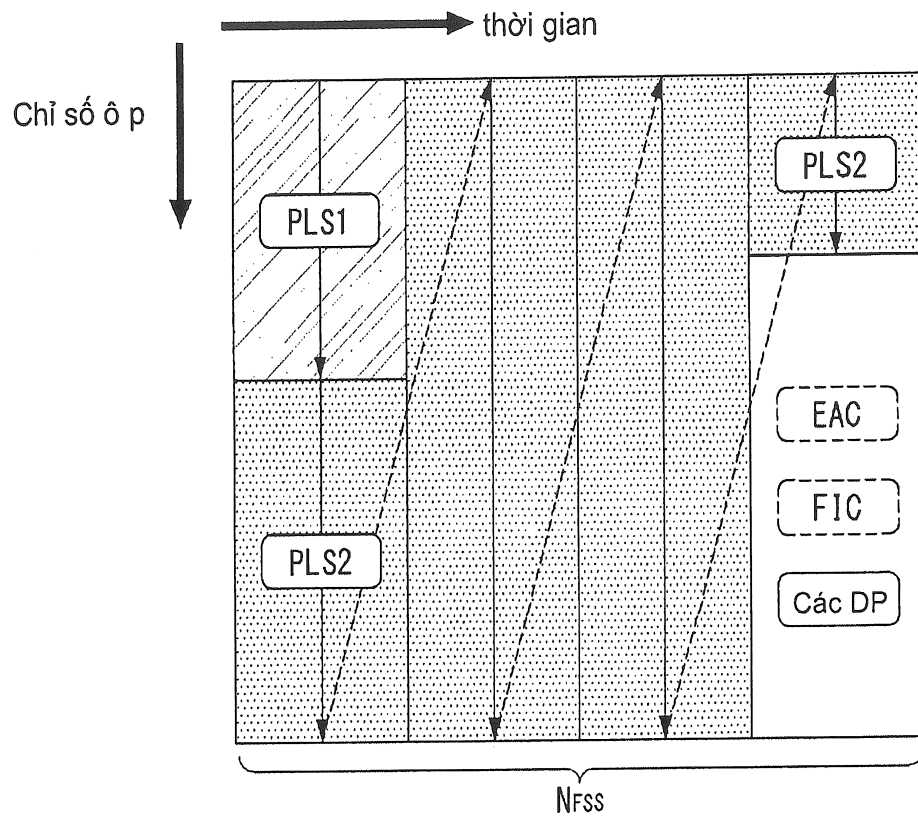


FIG. 18

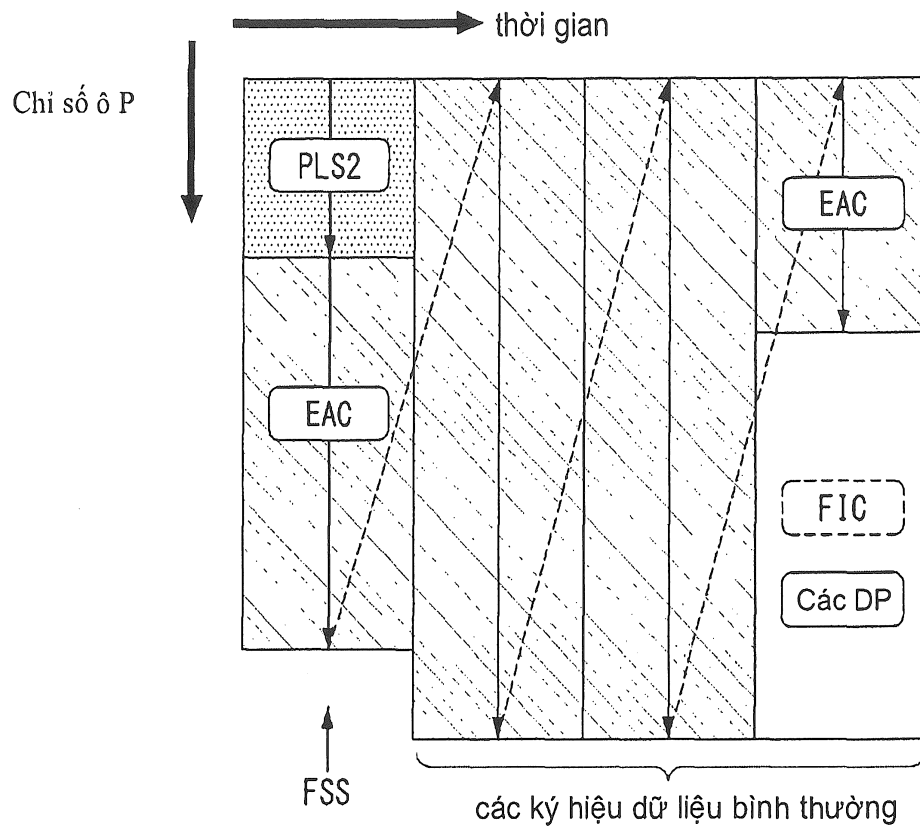


FIG. 19

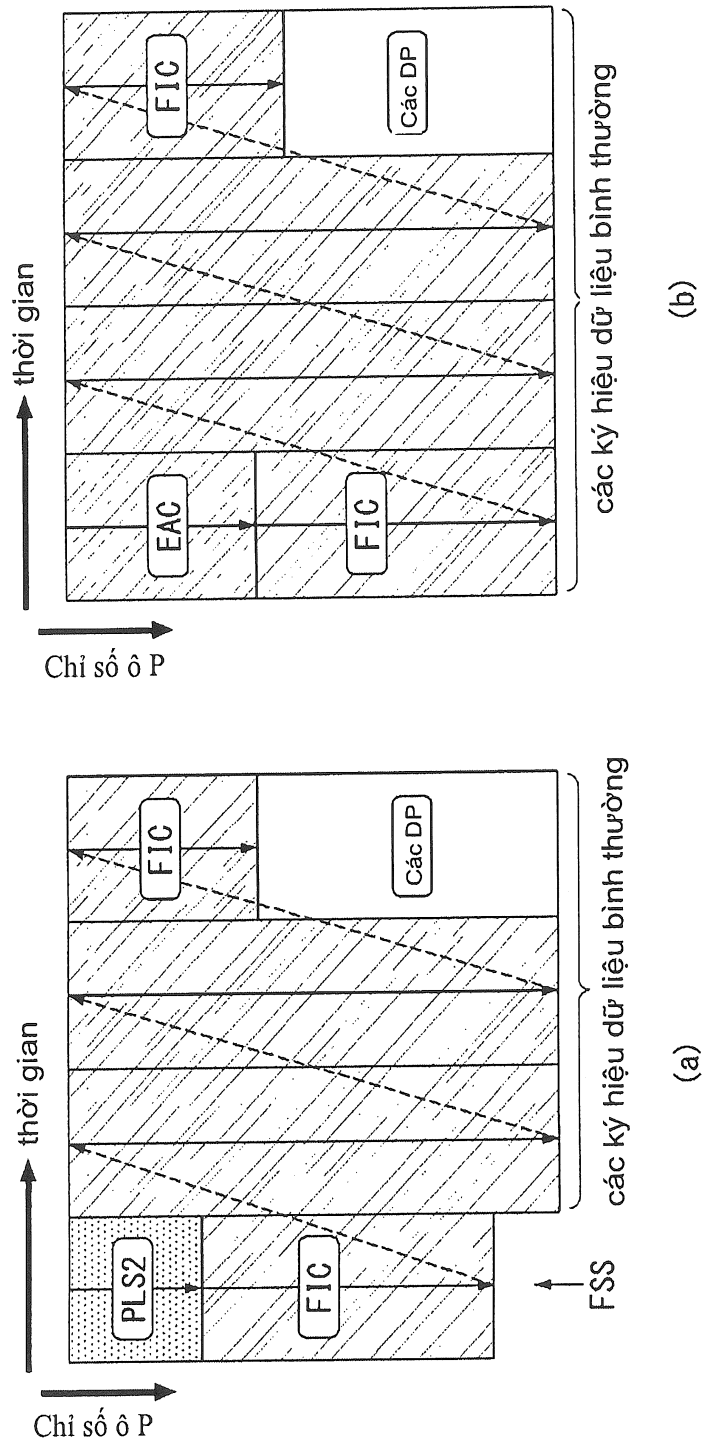


FIG. 20

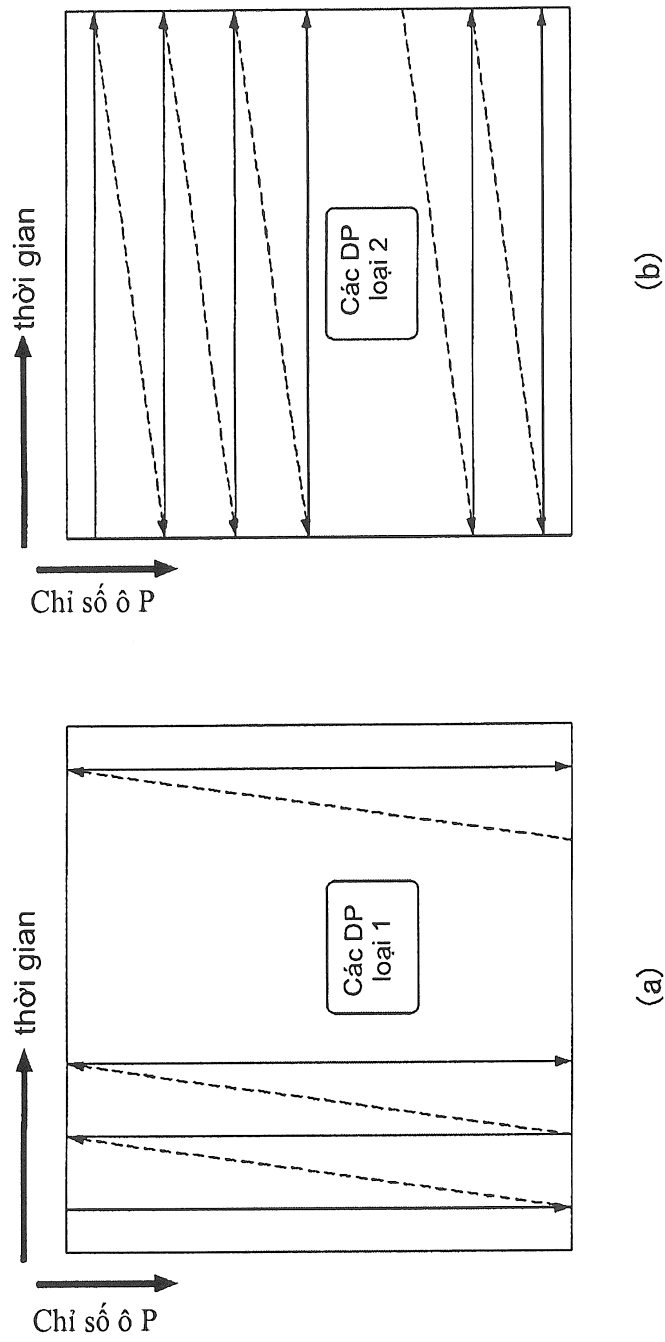


FIG. 21

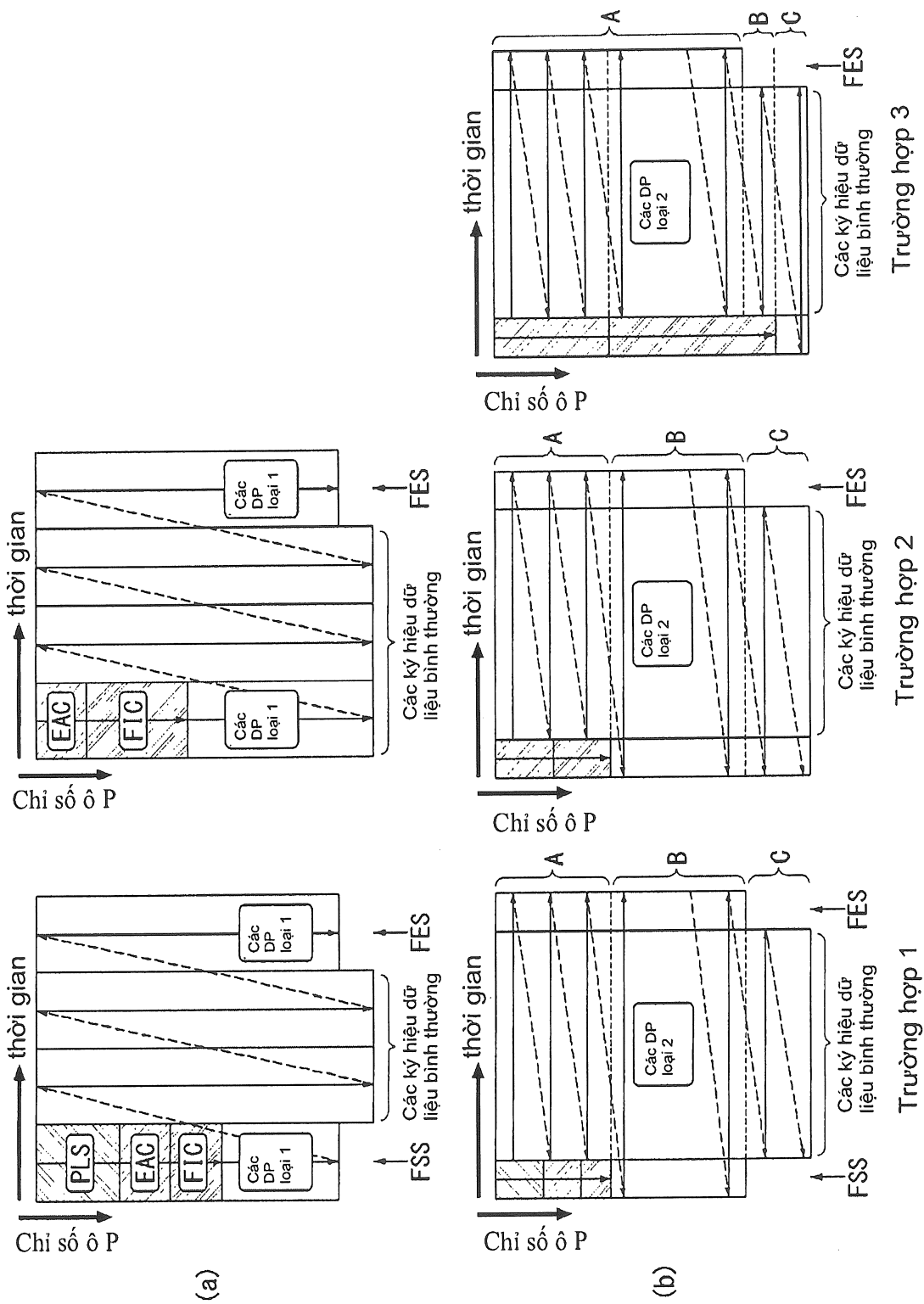


FIG. 22

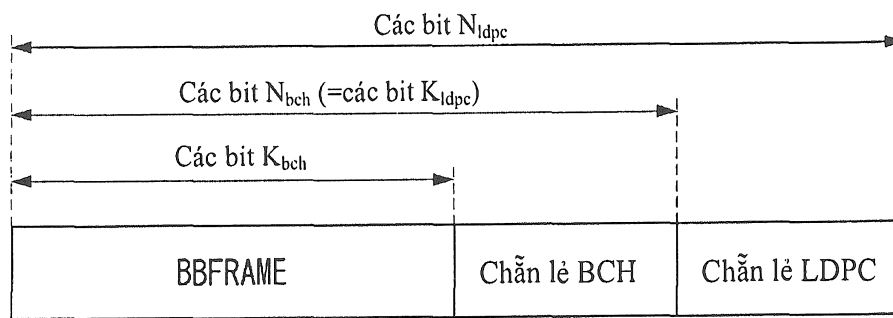


FIG. 23

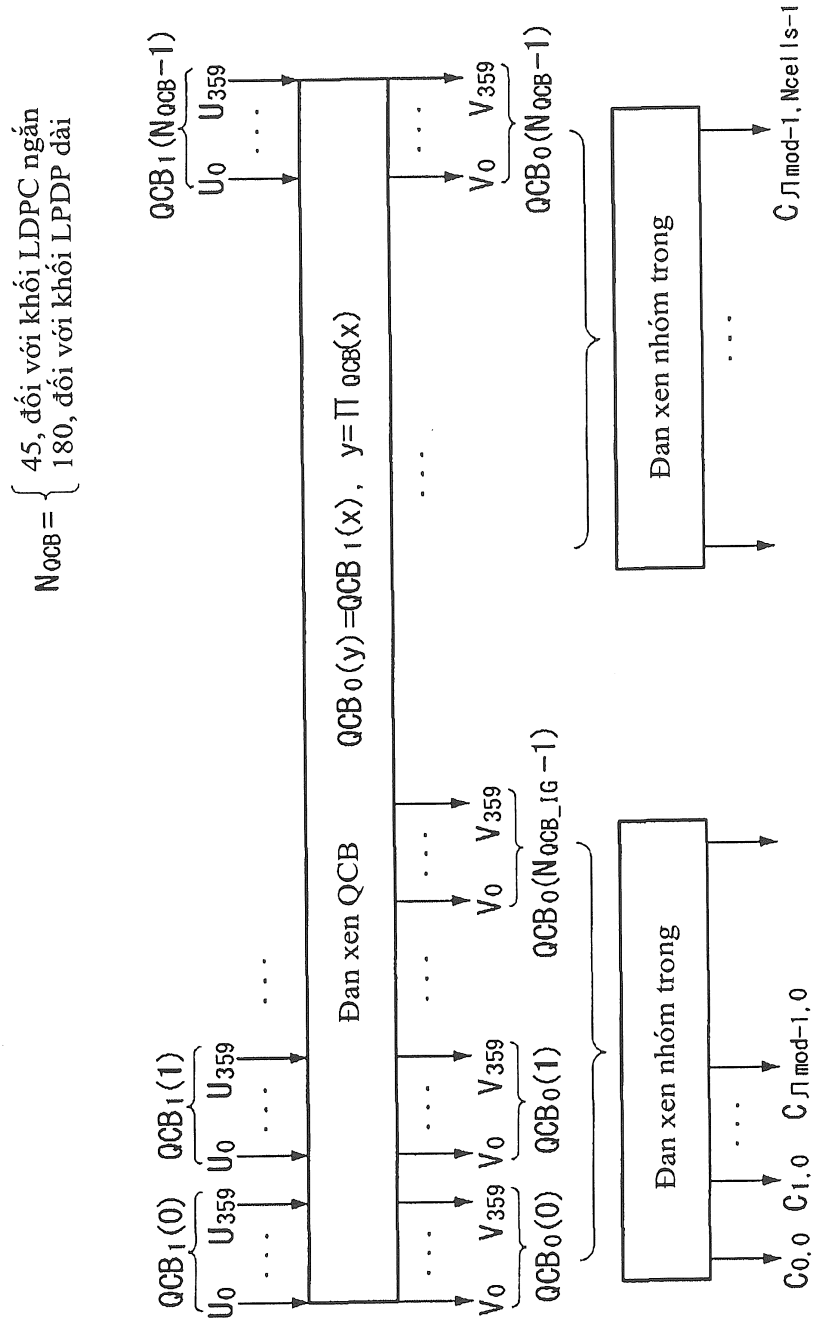


FIG. 24

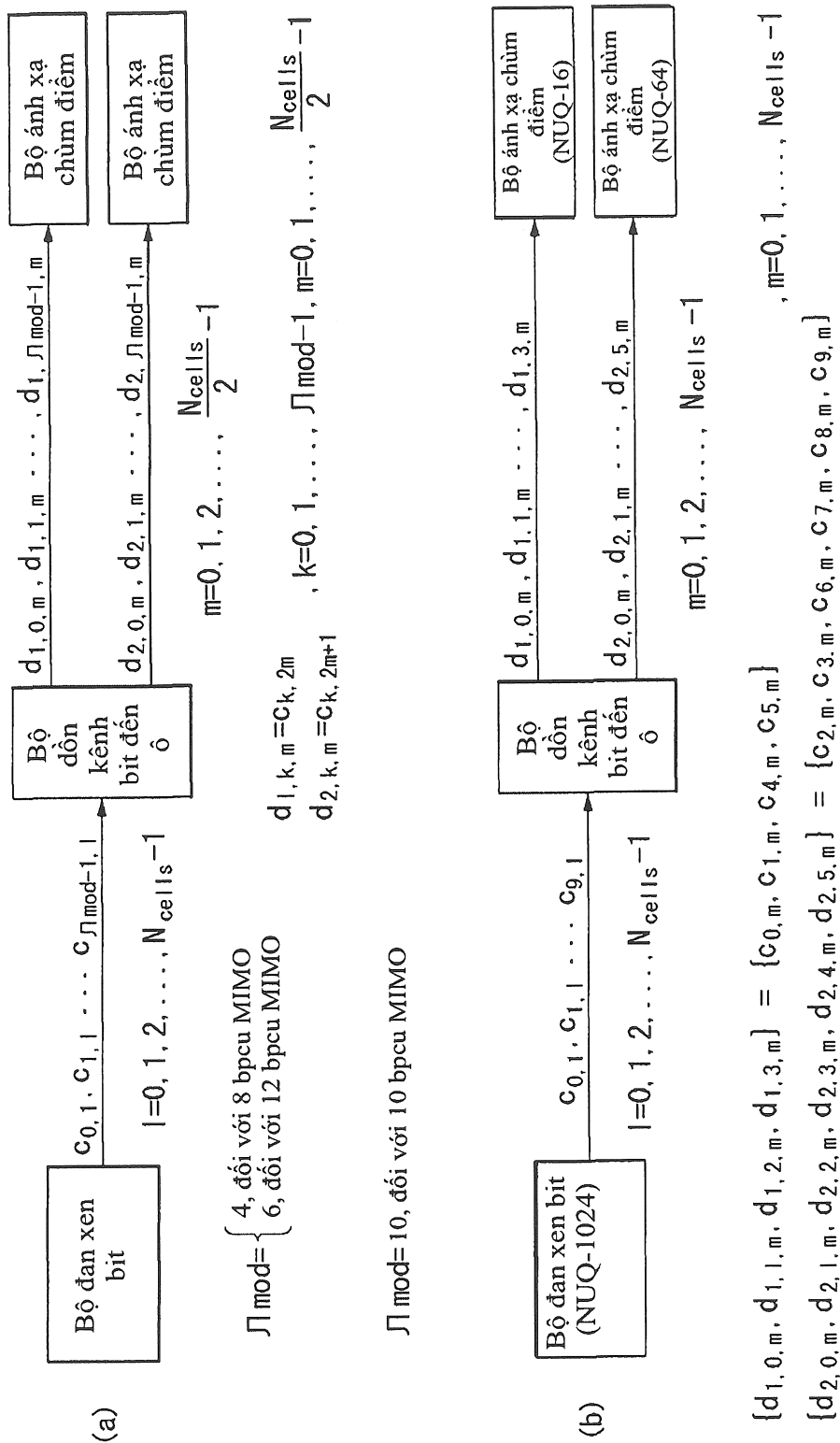


FIG. 25

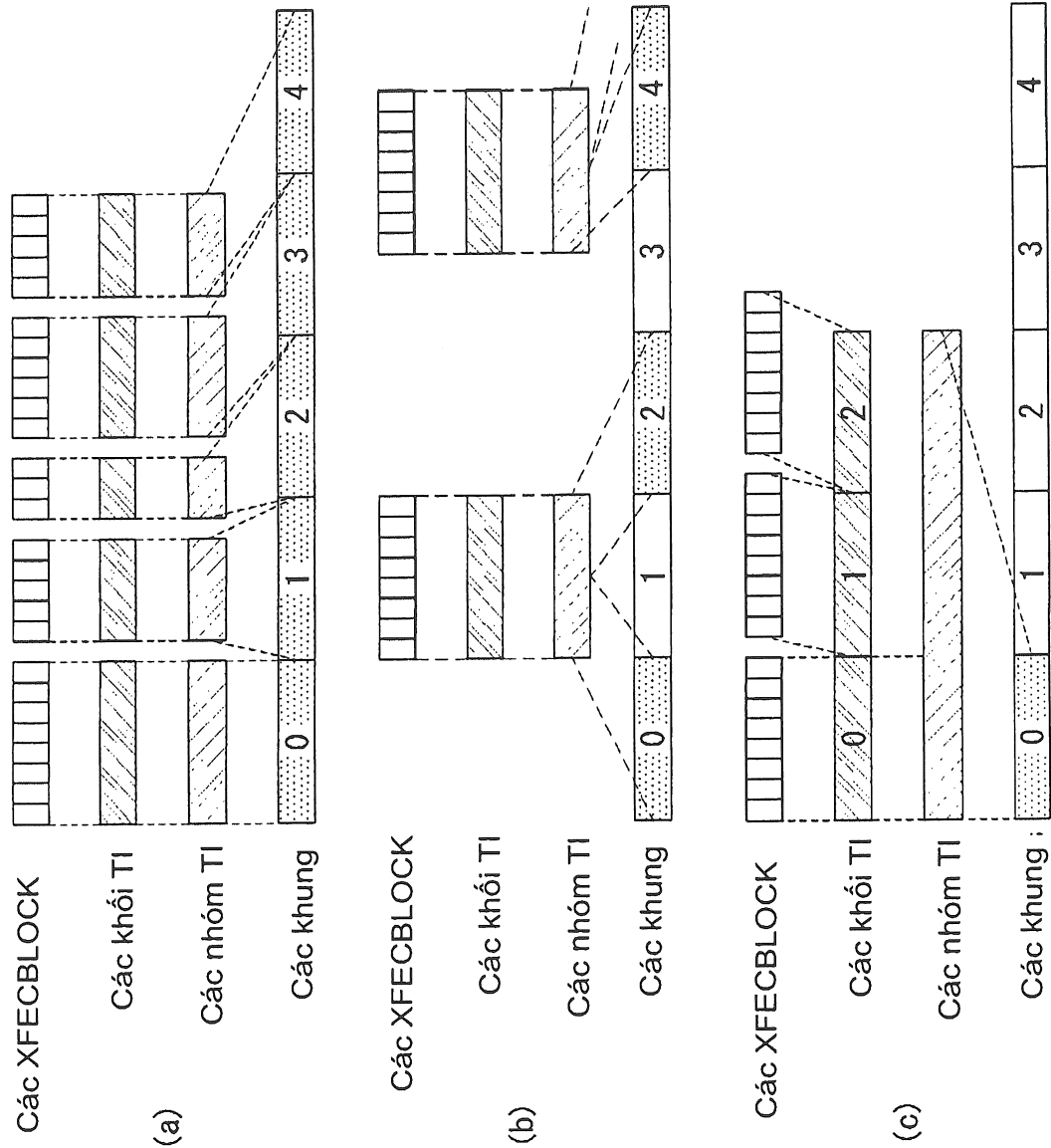


FIG. 26

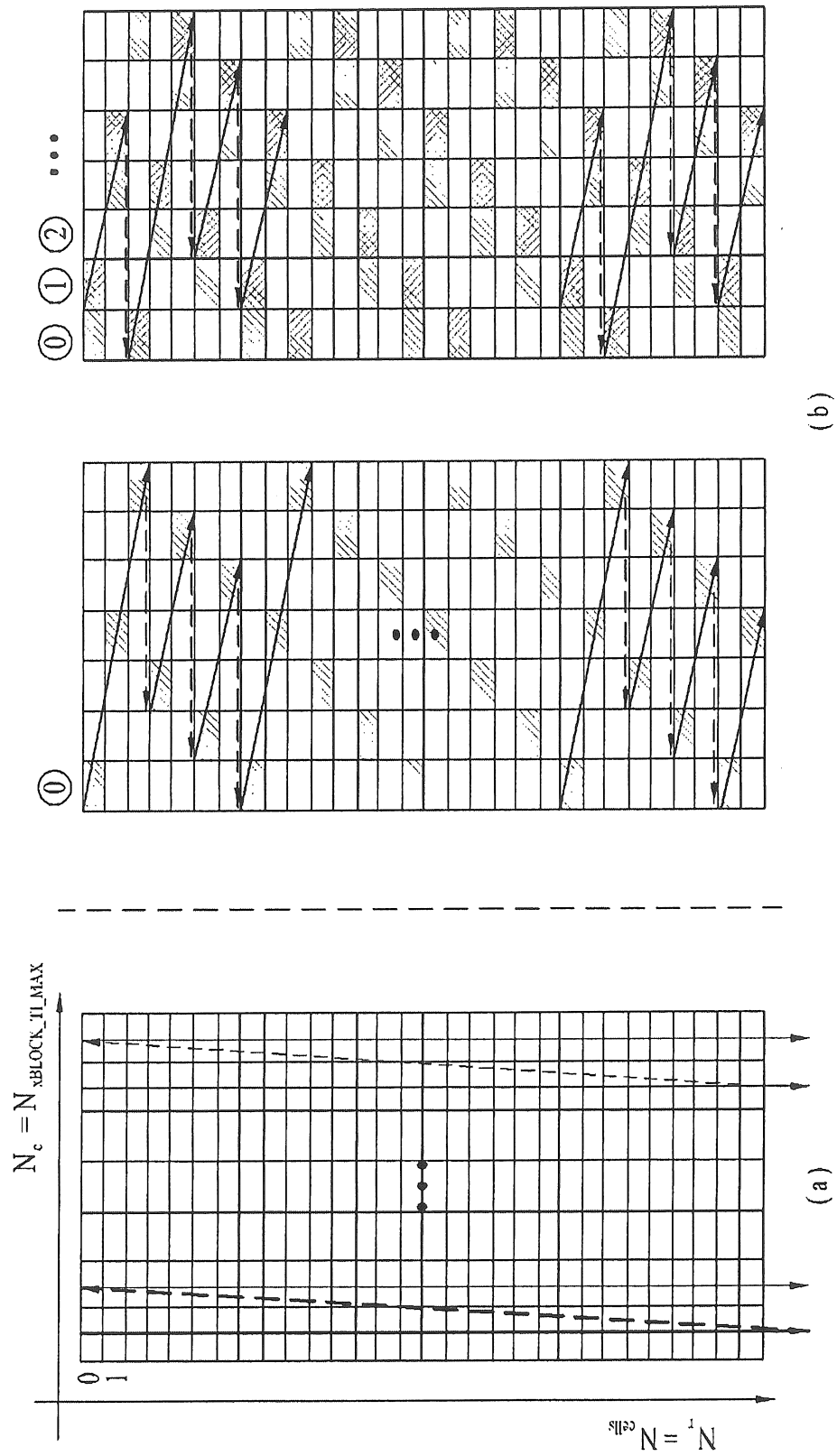


FIG. 27

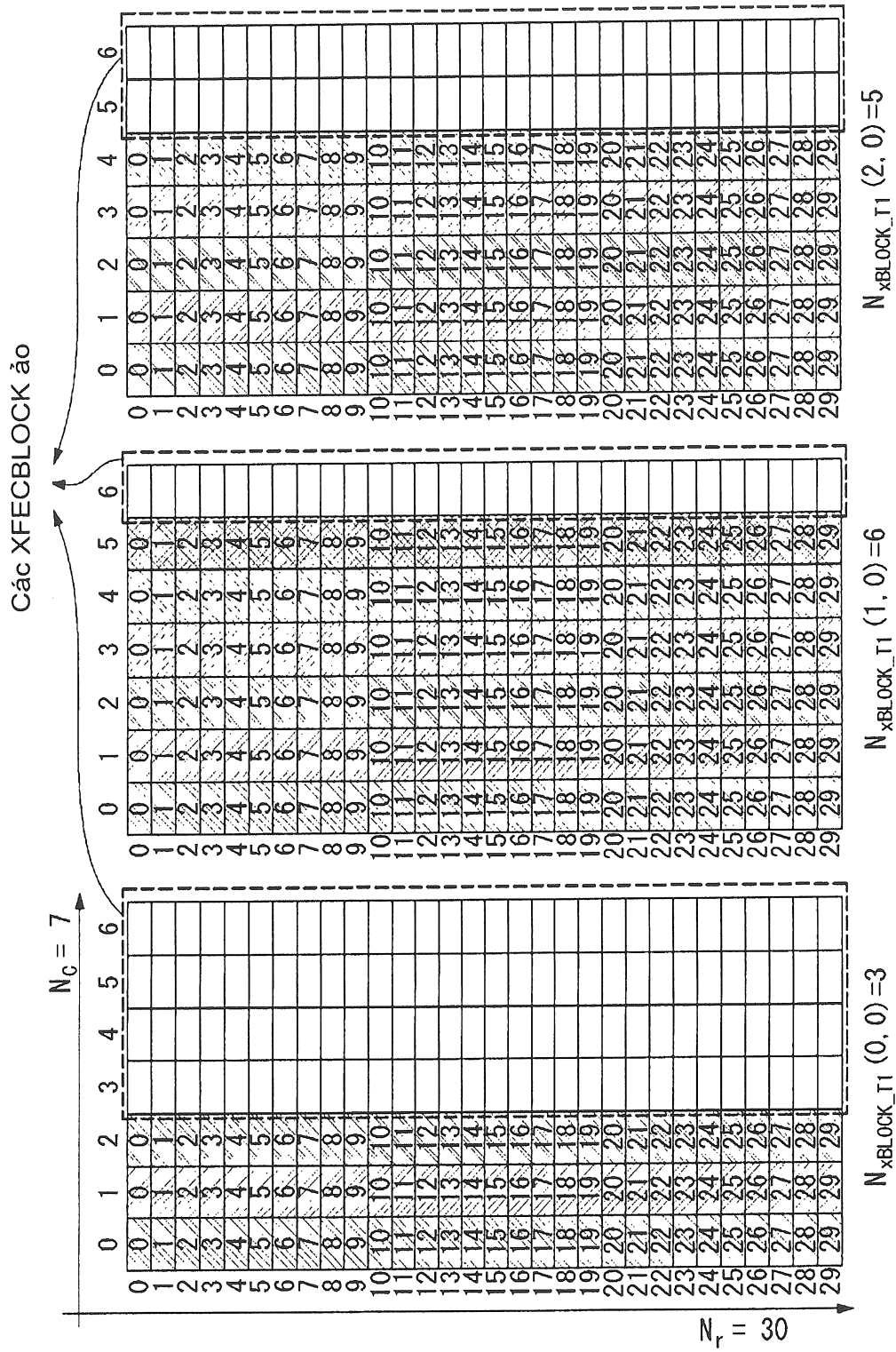


FIG. 28

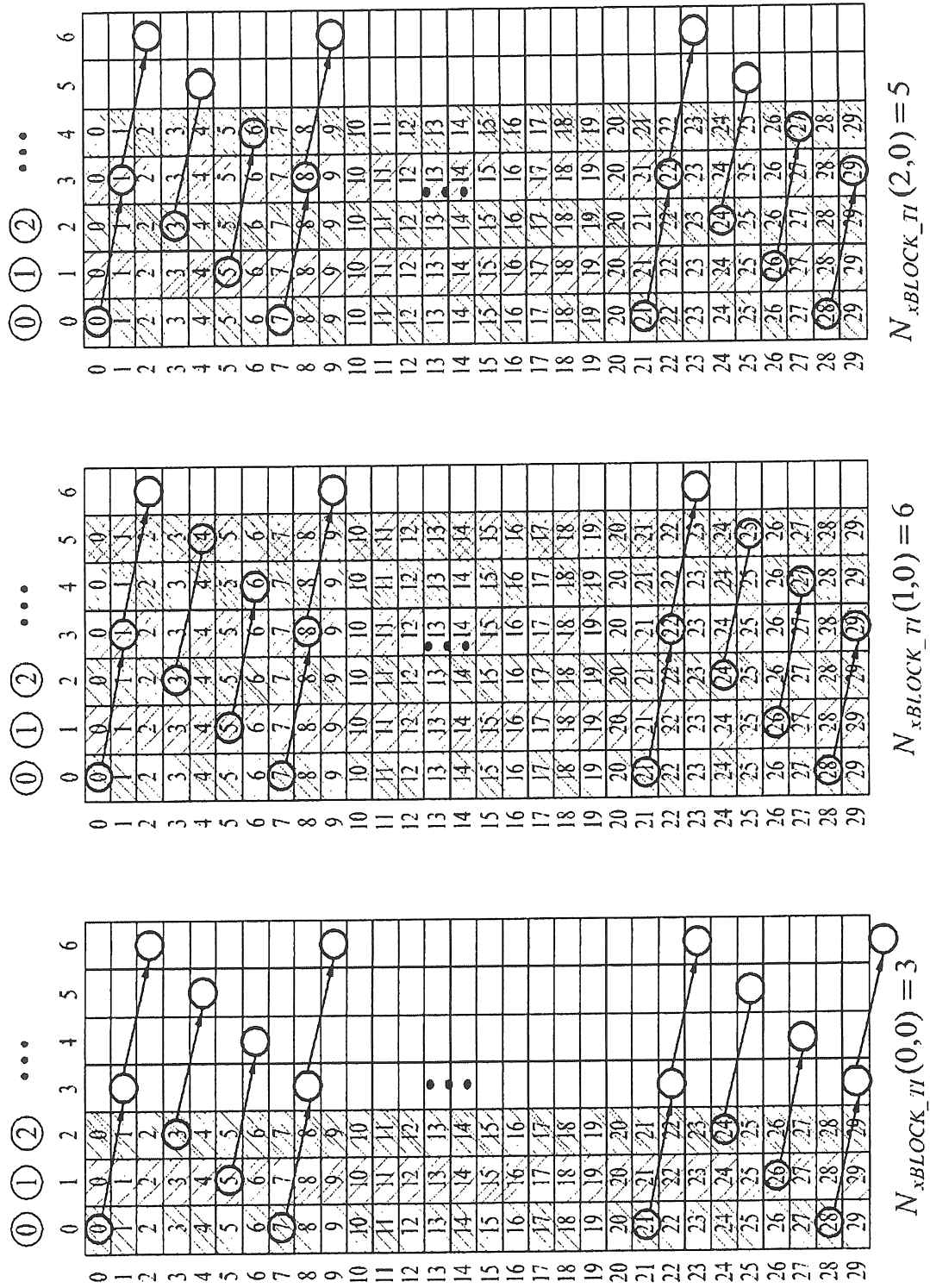


FIG. 29

	0	1	2	3	4
0	0	10	23	6	17
1	1	12	24	7	18
2	3	14	25	8	20
3	5	15	26	9	22
4	6	16	28	11	23
5	7	17	0	13	24
6	8	19	2	14	25
7	10	21	4	15	27
8	12	22	5	16	29
9	13	23	6	18	1
10	14	24	7	20	3
11	15	26	9	21	4
12	17	28	11	22	5
13	19	29	12	23	6
14	20	0	13	25	8
15	21	2	14	27	10
16	22	3	16	28	11
17	24	4	18	29	12
18	26	5	19	1	13
19	27	7	20	2	15
20	28	9	21	3	17
21	29	10	23	4	18
22	0	11	25	6	19
23	1	12	26	8	20
24	2	14	27	9	22
25	3	16	28	10	24
26	5	17	0	11	25
27	7	18	1	13	26
28	8	19	2	15	27
29	9	21	4	16	29

	0	1	2	3	4	5
0	0	5	9	14	20	24
1	1	6	10	16	21	25
2	3	7	11	17	22	27
3	4	8	12	18	23	28
4	5	9	14	19	25	29
5	6	10	15	20	26	1
6	7	12	16	21	27	2
7	8	13	17	23	28	3
8	10	14	18	24	29	4
9	11	15	19	25	0	5
10	12	16	21	26	1	6
11	13	17	22	27	2	8
12	14	19	23	28	3	9
13	15	20	24	0	4	10
14	17	21	25	1	6	11
15	18	22	26	2	7	12
16	19	23	28	4	8	13
17	20	24	29	5	9	15
18	21	26	0	6	10	16
19	22	27	2	7	11	17
20	24	28	3	8	13	18
21	25	29	4	9	14	19
22	26	0	5	11	15	20
23	27	1	6	12	16	22
24	28	2	7	13	17	23
25	29	3	9	14	18	24
26	0	4	10	15	20	25
27	1	5	11	16	21	26
28	2	7	12	18	23	27
29	3	8	13	19	23	29

	0	1	2
0	0	9	22
1	3	11	25
2	5	14	27
3	7	16	29
4	10	18	1
5	12	21	3
6	14	23	6
7	17	25	8
8	19	28	10
9	21	2	13
10	24	4	15
11	26	5	17
12	28	9	20
13	0	11	22
14	2	13	24
15	3	16	27
16	7	18	29
17	9	20	1
18	12	23	3
19	14	25	5
20	16	27	8
21	19	1	10
22	21	4	12
23	23	6	15
24	26	8	17
25	28	11	19
26	0	13	22
27	1	15	24
28	3	18	26
29	7	20	29

$$N_{x\text{BLOCK_}Tl}(2,0)=5$$

$$N_{x\text{BLOCK_}Tl}(1,0)=6$$

$$N_{x\text{BLOCK_}Tl}(0,0)=3$$

Cấu trúc kt

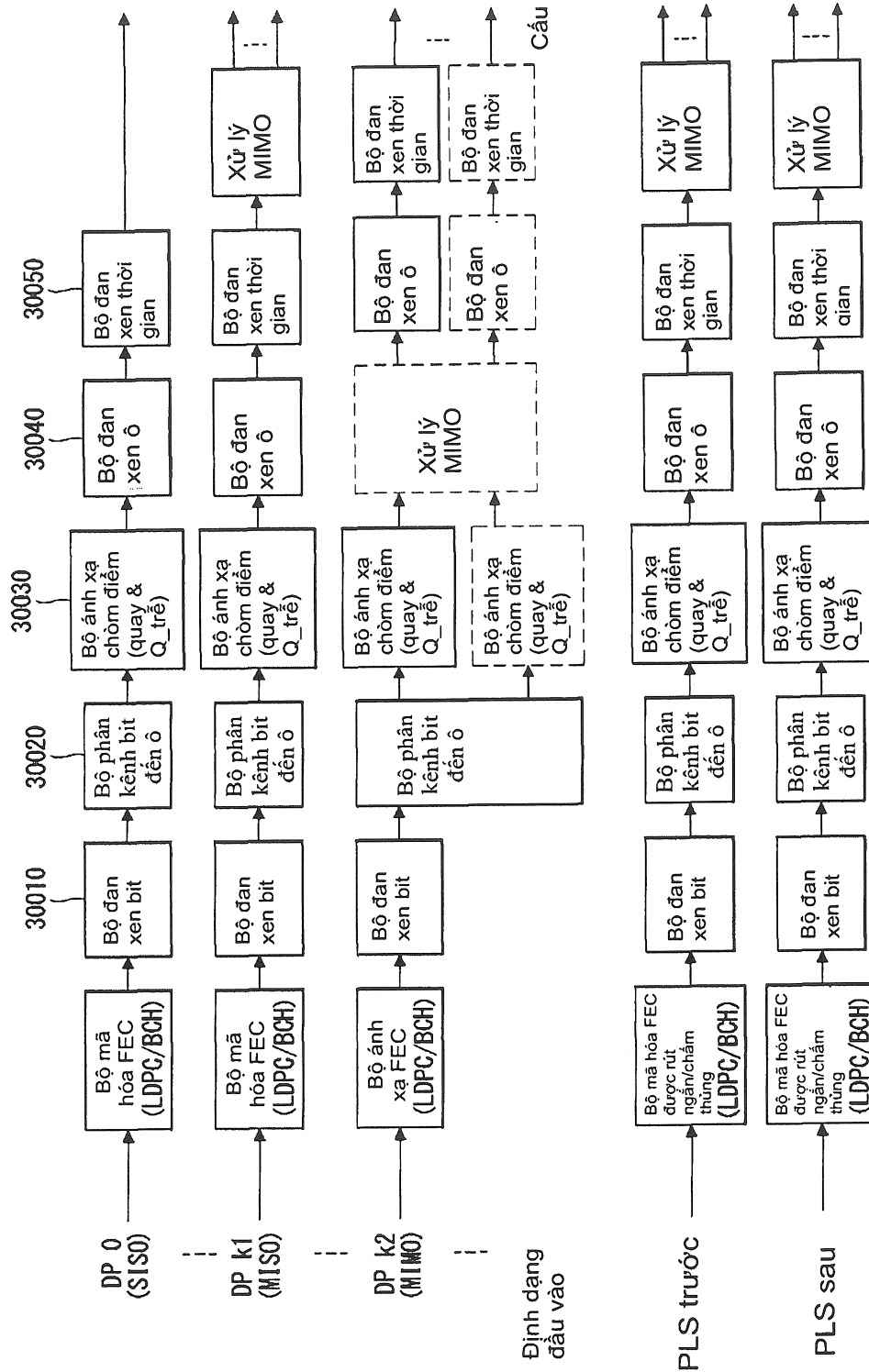


FIG. 31

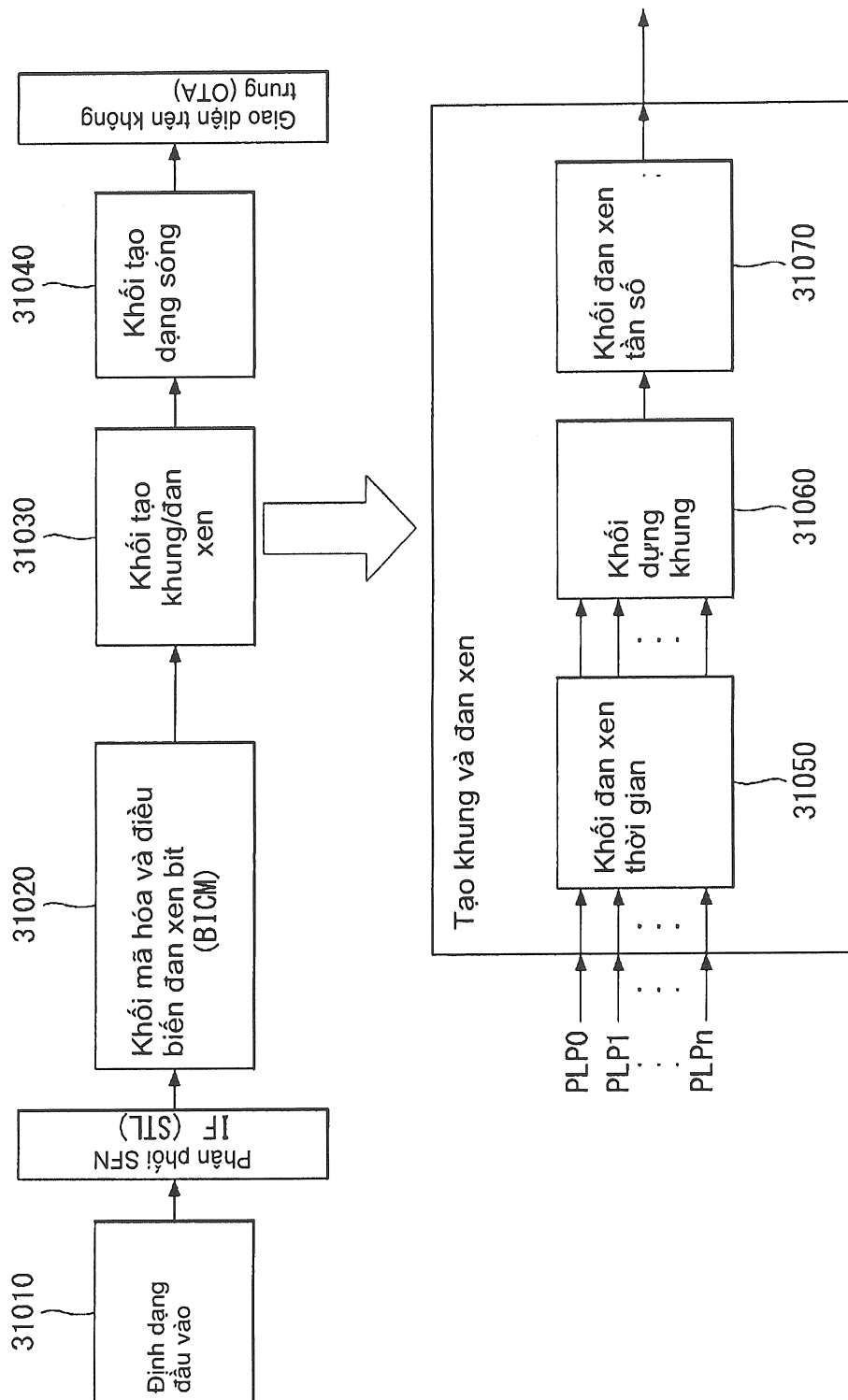


FIG. 32

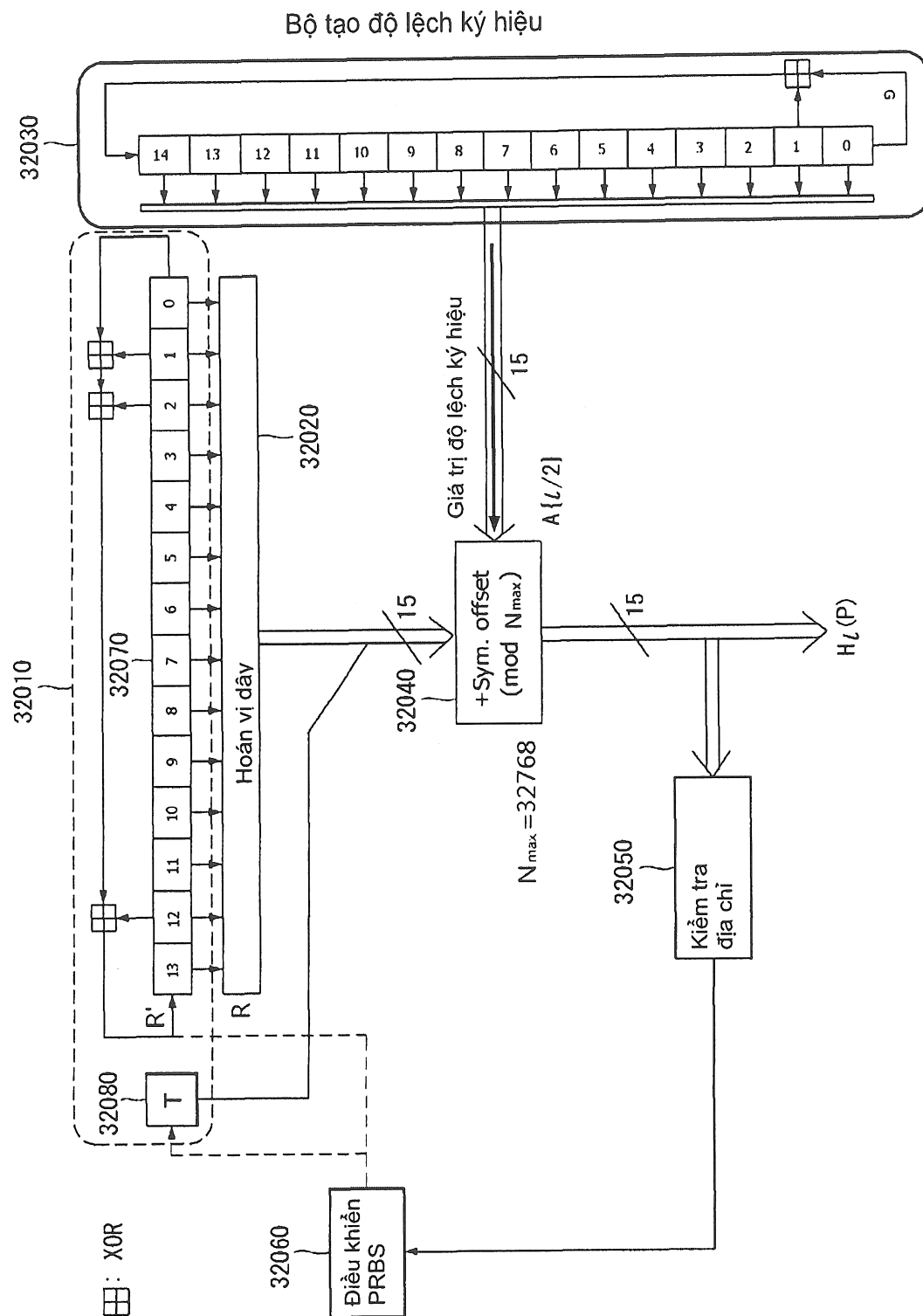


FIG. 33

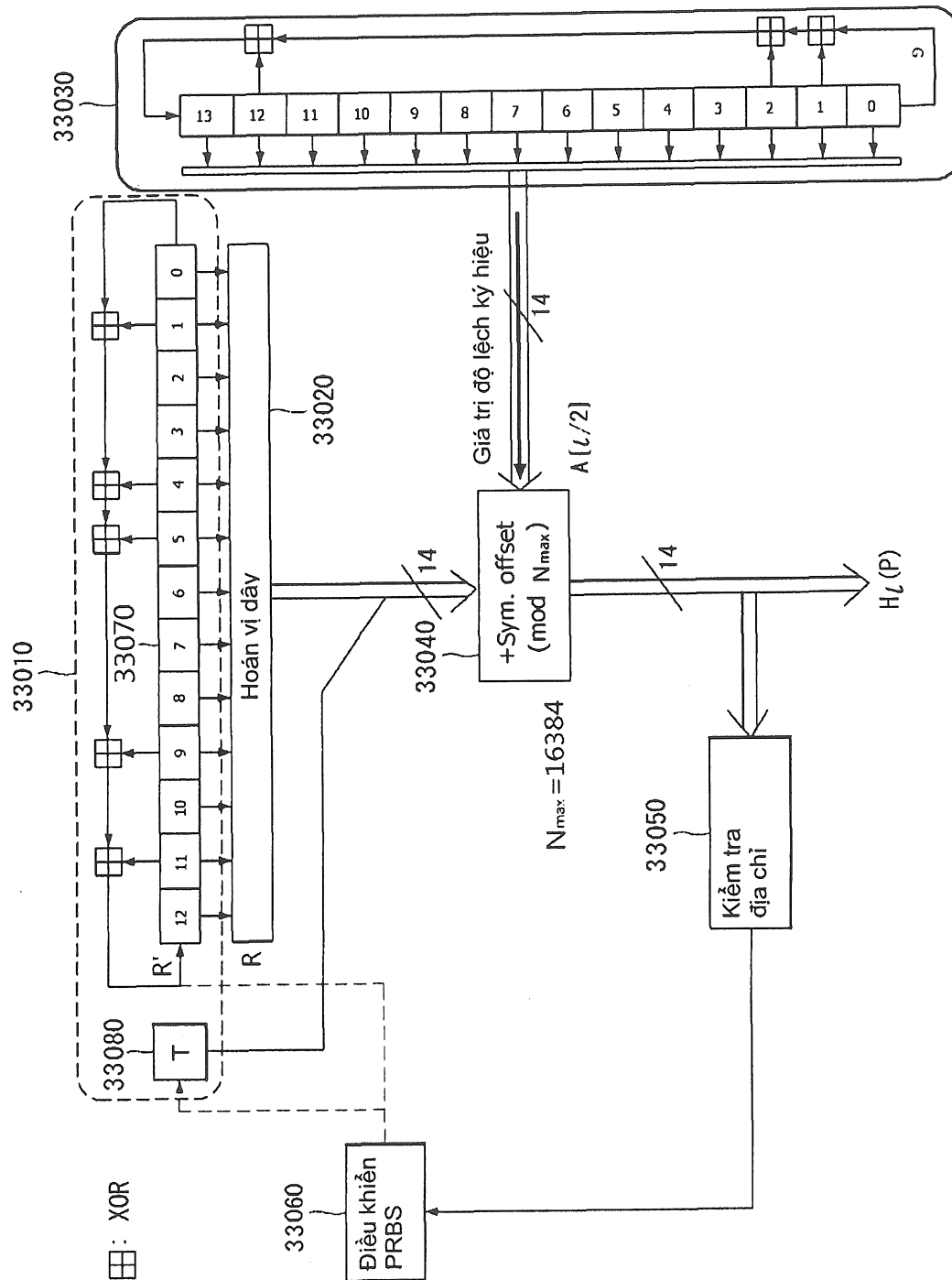


FIG. 34

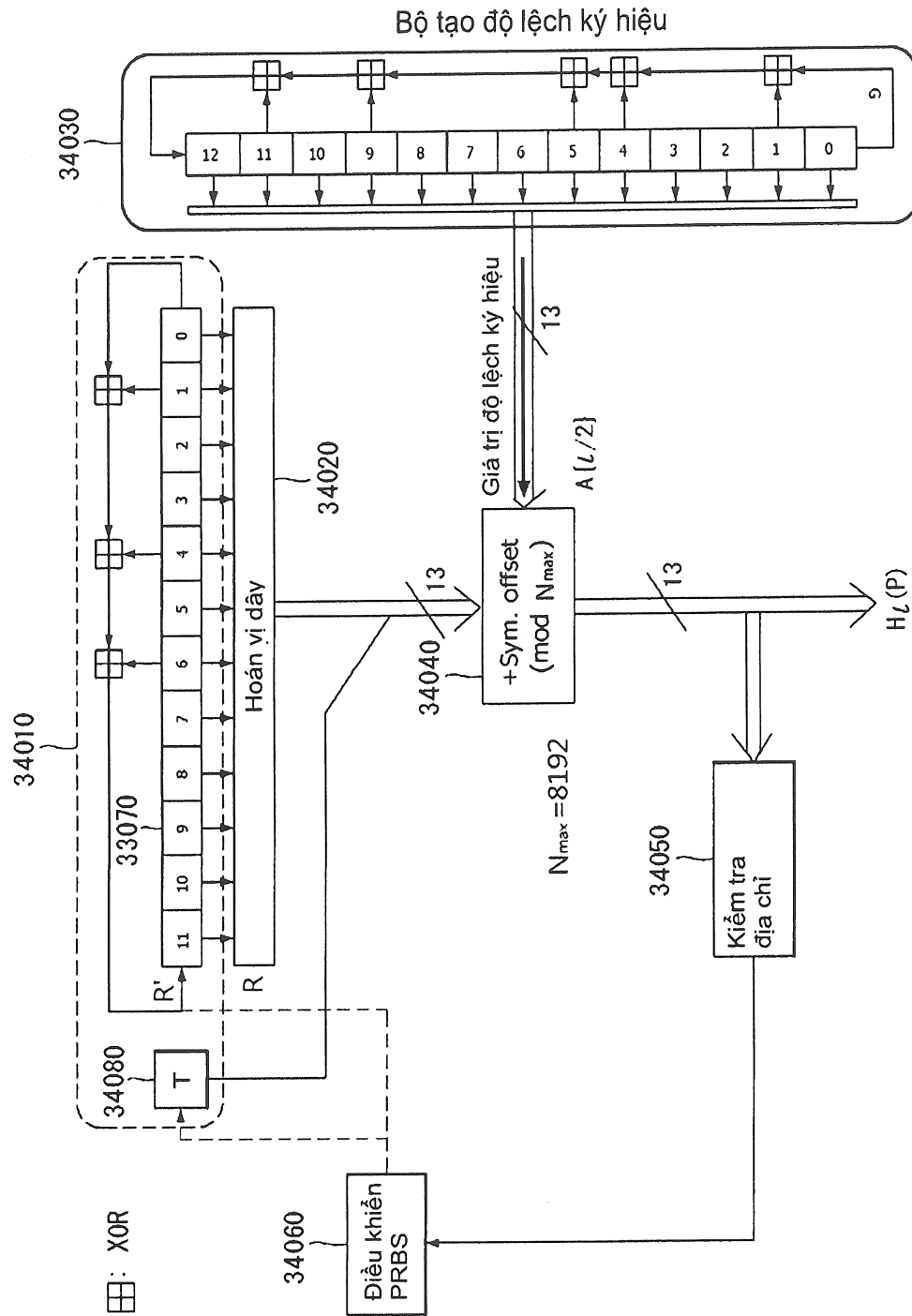


FIG. 35

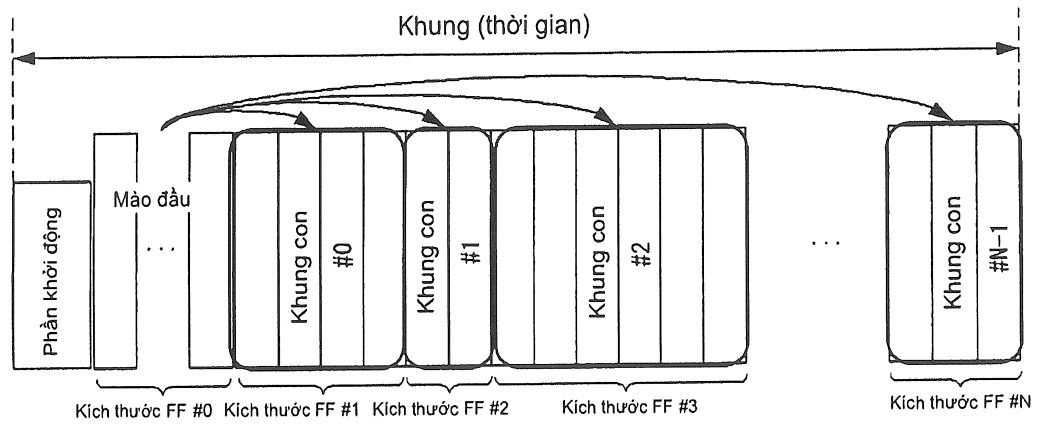


FIG. 36

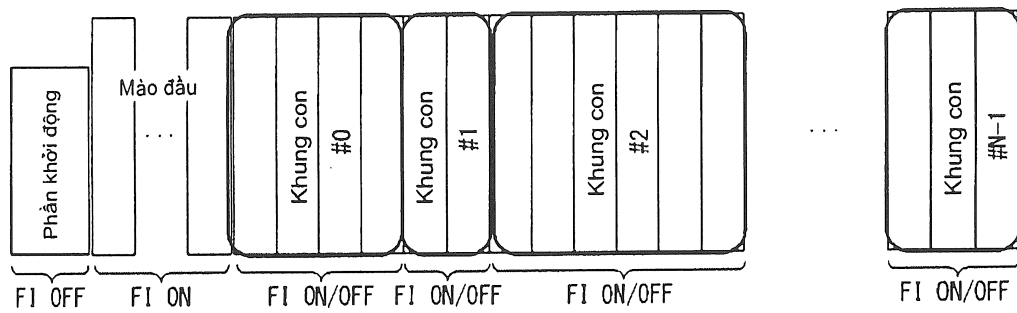


FIG. 37

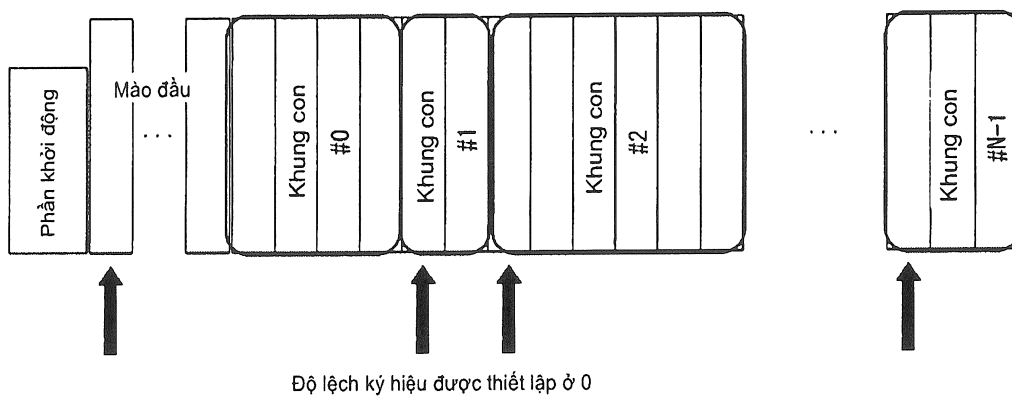


FIG. 38

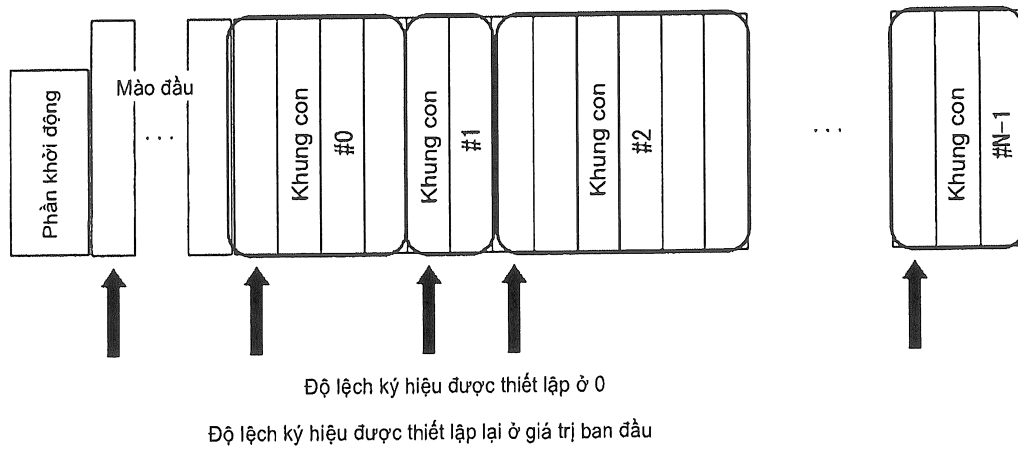
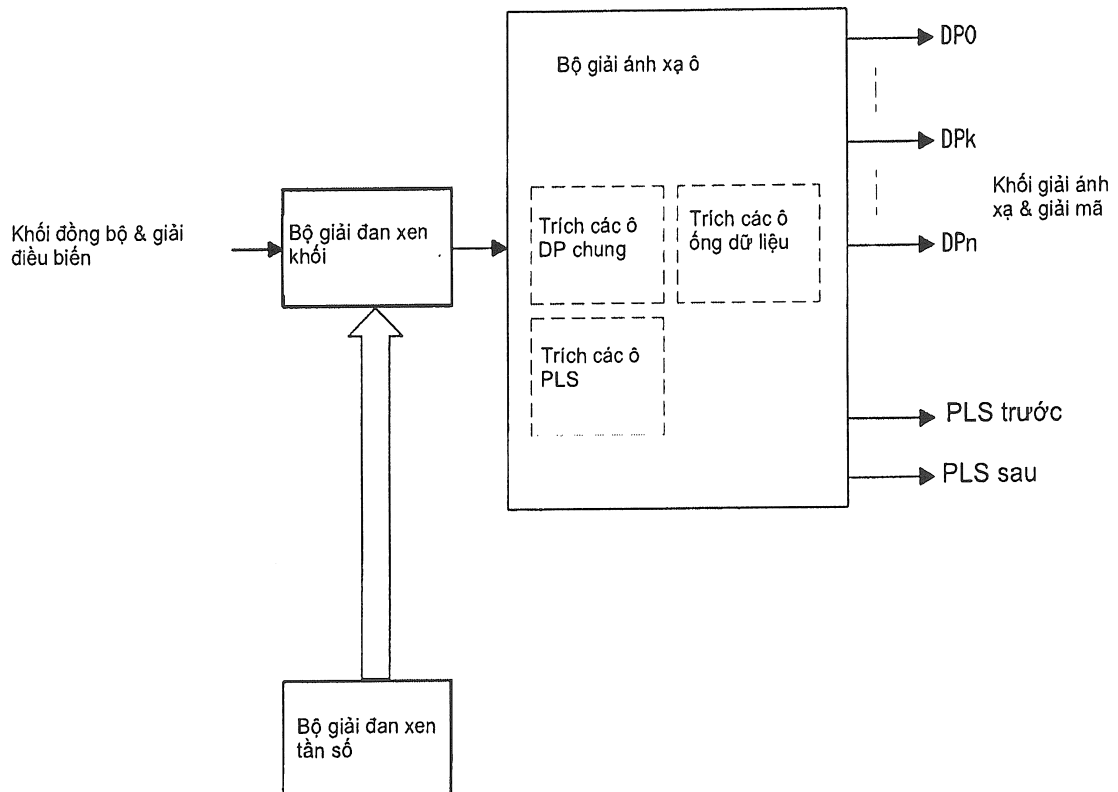


FIG. 39



[illegible]

FIG. 41

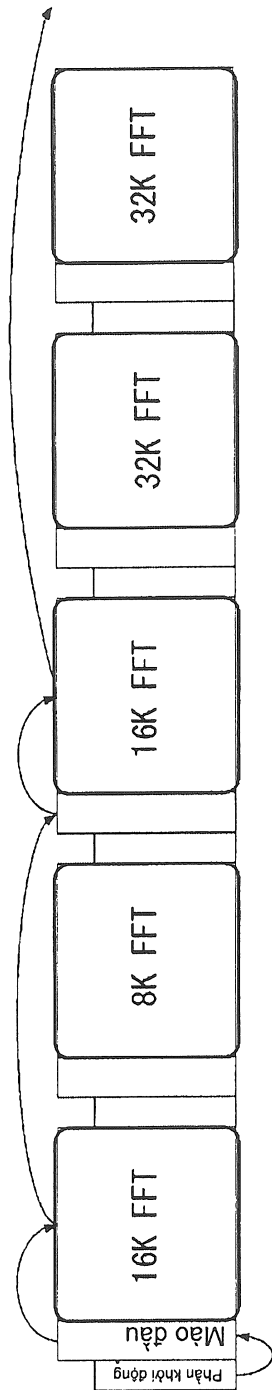


FIG. 42

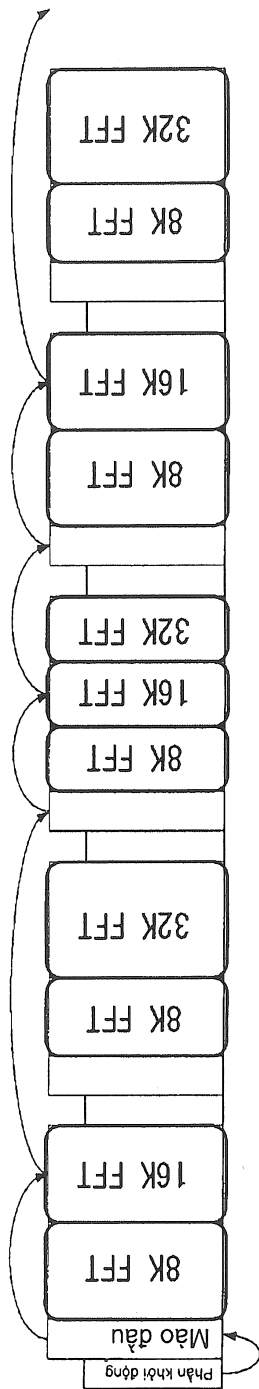


FIG. 43

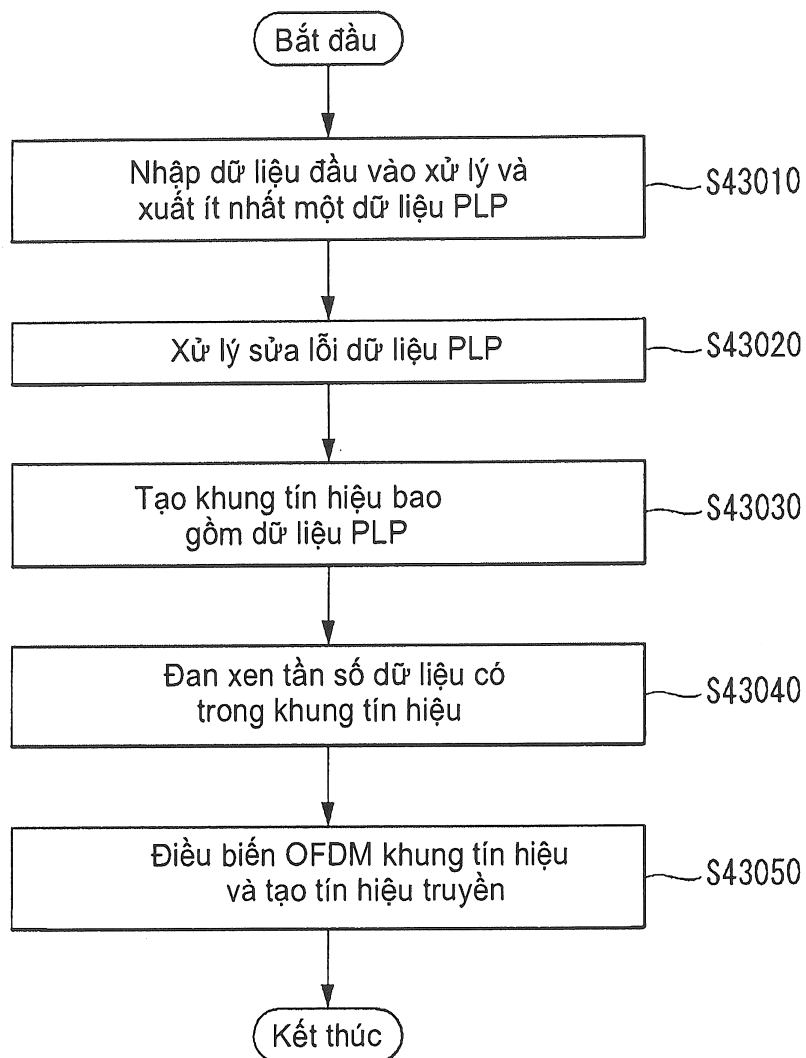


FIG. 44

