



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ



1-0029506

(21) 1-2017-05254

(22) 25/12/2017

(30) 10-2017-0087310 10/07/2017 KR

(45) 25/09/2021 402

(43) 25/01/2019 370A

(73) LG Display Co., Ltd. (KR)

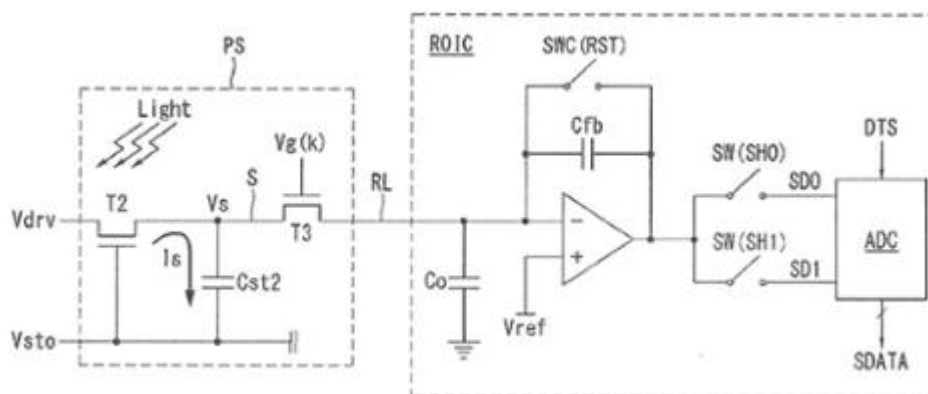
LG Twin Towers, 128, Yeouidaero, Yeungdeungpo-gu, Seoul 07336, Korea

(72) Joohee LEE (KR); Moonsoo CHUNG (KR).

(74) Công ty Luật TNHH T&G (TGVN)

(54) THIẾT BI HIỂN THI

(57) Sáng chế đề cập đến thiết bị hiển thị, bao gồm: nhiều đường công; nhiều điểm ảnh được nối với nhiều đường công; và cảm biến quang học được nối với đường công thứ k trong số nhiều đường công. Sáng chế còn đề cập đến thiết bị hiển thị, bao gồm: nhiều đường công; và điểm ảnh và cảm biến quang học chia sẻ cùng đường công trong số nhiều đường công.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị hiển thị có cảm biến quang học.

Tình trạng kỹ thuật của sáng chế

Các thiết bị hiển thị tinh thể lỏng được sử dụng nhiều hơn trong các lĩnh vực công nghiệp do các đặc tính phát sáng, mỏng, và tiêu thụ năng lượng thấp của nó. Các thiết bị hiển thị tinh thể lỏng được sử dụng cho các máy tính xách tay, chẳng hạn như các laptop và các máy tính cá nhân, các máy tự động văn phòng, các thiết bị audio/video, các thiết bị hiển thị quảng cáo ngoài nhà/trong nhà. Thiết bị hiển thị tinh thể lỏng truyền, mà thuộc loại thông thường nhất của các thiết bị hiển thị tinh thể lỏng, hiển thị hình ảnh bằng cách kiểm soát điện trường được áp dụng vào lớp tinh thể lỏng để điều chỉnh ánh sáng, mà tới từ bộ phận đèn nền, theo dữ liệu điện áp.

Thiết bị hiển thị có cảm biến quang học bao gồm cảm biến quang học bên trong bảng hiển thị, và điều khiển hình ảnh dựa trên kết quả cảm biến thu được bởi cảm biến quang học. Tuy nhiên, mất thời gian để thực hiện việc xử lý cảm biến và do đó hình ảnh phản xạ kết quả cảm biến cần phải được hiển thị trên bảng hiển thị bị trễ nhiều hơn một khung.

Bản chất kỹ thuật của sáng chế

Mục đích chung của sáng chế đề cập đến thiết bị hiển thị.

Theo một khía cạnh, sáng chế đề cập đến thiết bị hiển thị, bao gồm: nhiều đường cổng; nhiều điểm ảnh được nối với nhiều đường cổng; và cảm biến quang học được nối với đường cổng thứ k trong số nhiều đường cổng; trong đó xung cổng được áp dụng vào đường cổng thứ k bao gồm xung cổng cảm biến được áp dụng trong suốt khoảng thời gian nằm ngang thứ $(k-1)$ và xung cổng dẫn động điểm ảnh được áp dụng trong suốt khoảng thời gian nằm ngang thứ k , trong đó cảm biến quang học được nối với đường cổng thứ k đưa ra điện áp cảm biến phản ứng lại xung cổng cảm biến, và trong đó điểm ảnh được nối với đường cổng thứ k được áp dụng với điện áp dữ liệu phản ứng lại xung cổng dẫn động điểm ảnh.

Theo khía cạnh khác của sáng chế, sáng chế đề cập đến thiết bị hiển thị, bao gồm: nhiều đường công; và điểm ảnh và cảm biến quang học chia sẻ cùng đường công trong số nhiều đường công, trong đó, sau khi cảm biến quang học đưa ra điện áp cảm ứng được tạo ra dựa trên ánh sáng phát ra từ bên ngoài, điểm ảnh chia sẻ đường công với cảm biến quang học được áp dụng với điện áp dữ liệu được thay đổi dựa trên điện áp cảm nhận.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo, mà được bao gồm để tạo ra sự hiểu hơn về sáng chế và được kết hợp trong và cấu thành một phần của bản mô tả này, minh họa các phương án của sáng chế và cùng với phần mô tả đóng vai trò diễn giải các nguyên lý của sáng chế. Trên các hình vẽ:

Fig.1 là sơ đồ thể hiện thiết bị hiển thị có cảm biến quang học theo sáng chế;

Fig.2 là sơ đồ thể hiện một mảng của bảng hiển thị được thể hiện trên Fig.1;

Fig.3 là sơ đồ thể hiện mặt cắt của điểm ảnh;

Fig.4 là sơ đồ mạch tương đương thể hiện điểm ảnh và cảm biến quang học chia sẻ cùng đường công;

Fig.5 là sơ đồ mạch thể hiện cảm biến quang học và bộ dẫn động cảm biến quang học;

Fig.6 là sơ đồ thể hiện các khoảng định thời của xung công và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ nhất của sáng chế;

Fig.7 là sơ đồ thể hiện các khoảng định thời của xung công và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ hai của sáng chế;

Fig.8 là sơ đồ thể hiện các khoảng định thời của xung công và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ ba của sáng chế; và

Fig.9 là sơ đồ thể hiện các khoảng định thời của xung công và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ tư của sáng chế.

Mô tả chi tiết sáng chế

Việc chỉ dẫn bây giờ sẽ thực hiện về chi tiết cho các phương án của sáng chế, các ví dụ của nó được thể hiện trên các hình vẽ kèm theo. Bất kỳ đâu có thể, các số chỉ

dẫn giống nhau sẽ được sử dụng suốt các hình vẽ để đề cập đến các phần giống nhau hoặc tương tự. Phần mô tả chi tiết sáng chế theo các giải pháp kỹ thuật đã biết sẽ được bỏ qua nếu nó được xác định rằng các giải pháp kỹ thuật có thể không làm hiểu sai các phương án của sáng chế.

Chế độ tinh thể lỏng của thiết bị hiển thị tinh thể lỏng theo sáng chế có thể được coi như được chế độ nematic xoắn (Twisted Nematic - TN), chế độ xếp thẳng hàng theo phương thẳng đứng (Vertical Alignment - VA), chế độ chuyển mạch trong mặt phẳng (In Plane Switching - IPS), chế độ chuyển mạch trường biên (Fringe Field Switching - FFS), v.v. Khi được chia bởi việc truyền đến đặc tính điện áp, thiết bị hiển thị tinh thể lỏng theo sáng chế có thể được thực hiện ở chế độ màu trắng bình thường hoặc chế độ màu đen bình thường. Thiết bị hiển thị tinh thể lỏng theo sáng chế có thể được thực hiện dưới dạng bất kỳ, chẳng hạn như thiết bị hiển thị tinh thể lỏng truyền, thiết bị hiển thị tinh thể lỏng truyền phản chiếu, thiết bị hiển thị tinh thể lỏng phản chiếu, v.v.

Ngoài ra, các phương án của sáng chế được mô tả chủ yếu về thiết bị hiển thị tinh thể lỏng, nhưng ý tưởng kỹ thuật của sáng chế không bị hạn chế ở đó. Nghĩa là, sáng chế có thể được áp dụng vào thiết bị hiển thị có kết cấu trong đó các điểm ảnh để hiển thị hình ảnh và cảm biến quang học được nối với đường công.

Fig.1 là sơ đồ thể hiện thiết bị hiển thị có cảm biến quang học theo sáng chế. Fig.2 là sơ đồ thể hiện một mảng của bảng hiển thị được thể hiện trên Fig.1.

Đề cập đến Fig.1 và Fig.2, thiết bị hiển thị theo một phương án của sáng chế bao gồm bảng hiển thị PNL, bộ điều khiển định thời 101, bộ dẫn động hiển thị 102 và 103, bộ dẫn động cảm biến quang học ROIC, bộ phận năng lượng 130, bộ phận đèn nền 140, và bộ dẫn động đèn nền 141.

Bảng hiển thị PNL bao gồm nhiều điểm ảnh PXL và cảm biến quang học PS.

Các điểm ảnh PXL được sắp xếp dọc theo các đường điểm ảnh HL(k) đến HL(k+1]. Mỗi trong số các điểm ảnh PXL được nối với đường dữ liệu DL được sắp xếp dọc theo đường cột và với đường công GL được sắp xếp dọc theo đường điểm ảnh HL. Nghĩa là, các điểm ảnh PXL được sắp xếp trong cùng đường điểm ảnh HL chia sẻ cùng đường công GL và được dẫn động ở cùng thời điểm. Ngoài ra, khoảng thời gian quét trong đó dữ liệu được ghi vào trong các điểm ảnh PXL được nối với cùng đường

cổng GL có thể được xác định như một khoảng thời gian nằm ngang 1H. Các cảm biến quang học PS chia sẻ đường cổng GL với các điểm ảnh PXL. Kết cấu chi tiết của cảm biến quang học PS và mỗi điểm ảnh PXL sẽ được mô tả sau.

Bằng cách sử dụng tín hiệu định thời từ máy tính chủ 120, bộ điều khiển định thời 101 tạo ra các tín hiệu kiểm soát định thời để kiểm soát khoảng định thời vận hành của bộ dẫn động hiển thị 102 và 103.

Các tín hiệu kiểm soát khoảng định thời bao gồm tín hiệu kiểm soát khoảng định thời cổng để kiểm soát khoảng định thời về mặt vận hành của bộ dẫn động cổng 103, và tín hiệu kiểm soát khoảng định thời dữ liệu để kiểm soát khoảng định thời vận hành của bộ dẫn động dữ liệu 102 và việc phân cực của điện áp dữ liệu.

Tín hiệu kiểm soát khoảng định thời cổng bao gồm xung khởi động cổng (Gate Start Pulse - GSP), đồng hồ dịch chuyển cổng GSC, và tín hiệu có thể đưa ra cổng (Gate Output Enable - GOE). Xung khởi đầu cổng GSP được áp dụng từ bộ dẫn động cổng 103 đến IC dẫn động cổng thứ nhất mà trước tiên đưa ra xung cổng trong mọi khoảng thời gian khung, và kiểm soát khoảng định thời khởi đầu sự dịch chuyển của IC dẫn động cổng. Đồng hồ dịch chuyển cổng (Gate Shift Clock - GSC) là tín hiệu đồng hồ mà được đưa vào đến các IC dẫn động cổng của bộ dẫn động cổng 103 để dịch chuyển xung khởi đầu cổng. Tín hiệu có thể đưa ra cổng GOE kiểm soát khoảng định thời đầu ra của các IC dẫn động cổng của bộ dẫn động cổng 103.

Tín hiệu điều khiển khoảng định thời dữ liệu bao gồm xung khởi đầu nguồn (Source Start Pulse - SSP), đồng hồ lấy mẫu nguồn (Source Sampling Clock - SSC), tín hiệu kiểm soát sự phân cực (Polarity Control Signal - POL), và tín hiệu có thể đưa ra nguồn (Source Output Enable Signal - SOE). Xung khởi đầu nguồn SSP được áp dụng từ bộ dẫn động dữ liệu 102 đến IC dẫn động nguồn thứ nhất mà trước tiên lấy mẫu dữ liệu, và kiểm soát khoảng định thời khởi đầu lấy mẫu dữ liệu. Đồng hồ lấy mẫu nguồn SSC là tín hiệu đồng hồ mà kiểm soát khoảng định thời lấy mẫu trong các IC dẫn động nguồn tham chiếu đến rìa nâng hoặc hạ. Tín hiệu kiểm soát sự phân cực (Polarity Control Signal - POL) kiểm soát sự phân cực của điện áp dữ liệu đưa ra từ các IC dẫn động nguồn. Tín hiệu có thể đưa ra nguồn SOE kiểm soát các khoảng định thời đưa ra của các IC dẫn động nguồn. Khi dữ liệu video kỹ thuật số RGB được đưa vào bộ dẫn động dữ liệu 102 qua giao diện tín hiệu độ chênh điện áp rất thấp (Low

Voltage Differential Signaling - LVDS), xung khởi đầu nguồn SSP và đồng hồ lấy mẫu nguồn SSC có thể được bỏ qua.

Bộ dẫn động hiển thị 102 và 103 dẫn động bảng hiển thị PNL hiển thị dữ liệu video ở chế độ hiển thị và chế độ quét hình ảnh. Bộ dẫn động hiển thị 102 và 103 bao gồm bộ dẫn động dữ liệu 102 và bộ dẫn động cổng 103.

Dưới sự kiểm soát của bộ điều khiển định thời 101, bộ dẫn động dữ liệu 102 lấy mẫu và chốt dữ liệu video kỹ thuật số RGB. Bộ dẫn động dữ liệu 102 chuyển đổi dữ liệu video kỹ thuật số RGB thành các điện áp tham chiếu gama dương/âm GMA1 đến N để đảo ngược sự phân cực của điện áp dữ liệu. Điện áp dữ liệu dương/âm đưa ra từ bộ dẫn động dữ liệu 102 được đồng bộ hóa với xung cổng đưa ra từ bộ dẫn động cổng 103. Mỗi IC dẫn động nguồn của bộ dẫn động dữ liệu 102 có thể được nối với các đường dữ liệu DL của bảng hiển thị PNL bởi quá trình Chip trên tấm kính (Chip On Glass - COG) hoặc quá trình liên kết tự động hóa dải (Tape Automated Bonding - TAB). Các IC dẫn động nguồn được định vị một cách dày đặc trong bộ điều khiển định thời 101 cần phải được thực hiện dưới dạng một chip cùng với bộ điều khiển định thời 101.

Nếu bảng hiển thị PNL được dẫn động ở chế độ màu trắng bình thường, bộ dẫn động dữ liệu 102 đưa ra điện áp tối thiểu dưới sự kiểm soát của bộ điều khiển định thời 101 để tối đa hóa việc truyền của bảng hiển thị PNL ở chế độ quét hình ảnh. Nếu bảng hiển thị PNL được dẫn động ở chế độ màu trắng bình thường, bộ dẫn động dữ liệu 102 đưa ra điện áp tối đa dưới sự kiểm soát của bộ điều khiển định thời 101 để tối đa hóa việc truyền của bảng hiển thị PNL ở chế độ quét hình ảnh.

Dưới sự kiểm soát của bộ điều khiển định thời 101, bộ dẫn động cổng 103 tạo ra một cách liên tục các đầu ra của các xung cổng (hoặc các xung quét) ở chế độ hiển thị, và thay đổi điện áp lác của đầu ra thành điện áp cổng mức cao VGH và điện áp cổng mức thấp VGL. Xung cổng đưa ra từ bộ dẫn động cổng 103 được đồng bộ hóa với điện áp dữ liệu đưa ra từ bộ dẫn động dữ liệu 102 và được cấp vào các đường cổng GL một cách liên tục. Điện áp cổng mức cao VGH là điện áp cao hơn ngưỡng điện áp của các tranzito T1 đến T3 được tạo ra trong mảng điểm ảnh, và điện áp cổng mức thấp VGL là điện áp thấp hơn điện áp ngưỡng của các tranzito T1 đến T3 được tạo ra trong mảng điểm ảnh. Các IC dẫn động cổng của bộ dẫn động cổng 103 có thể được

nối với các đường cổng GL của tấm nền bên dưới GLS2 của bảng hiển thị PNL bởi quy trình TAB, hoặc có thể được tạo ra một cách trực tiếp trên tấm nền bên dưới GLS2 của bảng hiển thị bởi quy trình cổng trong bảng (GIP) cùng với mảng điểm ảnh.

Qua mặt phân giới chẳng hạn như mặt phân giới LVDS và mặt phân giới TMDS, máy tính chủ 120 truyền, đến bộ điều khiển định thời 101, dữ liệu video kỹ thuật số RGB và tín hiệu định thời Vsync, Hsync, DE, và MCLK được yêu cầu để khởi động chế độ hiển thị.

Bộ phận năng lượng 130 được coi như bộ chuyển đổi DC-DC mà bao gồm mạch điều biến độ rộng xung PWM, bộ chuyển đổi tăng áp, bộ hiệu chỉnh, bơm nạp, mạch phân tách điện áp, và bộ khuếch đại vận hành. Bộ phận năng lượng 130 điều chỉnh điện áp đầu vào Vin từ máy tính chủ 120 để tạo ra năng lượng được yêu cầu để dẫn động bảng hiển thị tinh thể PNL, bộ dẫn động hiển thị 102 và 103, bộ dẫn động cảm biến quang học ROIC, bộ điều khiển định thời 101, và bộ dẫn động đèn nền 141. Các năng lượng tới từ bộ phận năng lượng 130 bao gồm điện áp logic Vcc, điện áp điện thế cao VDD, điện áp cổng mức cao VGH, điện áp cổng mức thấp VGL, điện áp thông thường Vcom, các điện áp tham chiếu gama dương/âm GMA1~N, điện áp tham chiếu lưu trữ Vsto của cảm biến quang học, điện áp dẫn động Vdrv của cảm biến quang học, và điện áp tham chiếu Vref của cảm biến quang học.

Bộ phận đèn nền 140 được bố trí bên dưới bảng hiển thị PNL. Bộ phận đèn nền 140 bao gồm nhiều nguồn ánh sáng, mà được bật và tắt bởi bộ dẫn động đèn nền 141, để phát ra ánh sáng về phía bảng hiển thị PNL.

Ở chế độ hiển thị, bộ dẫn động đèn nền 141 bật và tắt các nguồn sáng của bộ phận đèn nền 140 dưới sự kiểm soát của bộ điều khiển định thời 101 phản ứng lại tín hiệu điều biến độ rộng xung của tín hiệu mờ DIM mà được thay đổi phụ thuộc vào hình ảnh đưa vào. Ở chế độ quét hình ảnh, bộ dẫn động đèn nền 141 bật các nguồn ánh sáng của bộ phận đèn nền 140 với độ sáng tối đa dưới sự kiểm soát của bộ điều khiển định thời 101.

Bộ dẫn động cảm biến quang học ROIC tạo ra dữ liệu thô cảm biến dựa trên điện áp cảm biến đưa ra từ cảm biến quang học PS, chuyển đổi dữ liệu thô cảm biến thành bộ phận định dạng dữ liệu thích hợp cho giao thức truyền thông, và truyền dữ liệu thô cảm biến được chuyển đổi đến bộ điều khiển định thời 101. Bộ dẫn động cảm

biến quang học ROIC lấy mẫu điện áp đầu ra của cảm biến quang học PS được cấp cùng với đường đọc ra 106, khuếch đại điện áp đầu ra, và chuyển đổi điện áp được khuếch đại thành dữ liệu số để đưa ra dữ liệu thô cảm biến.

Fig.3 là sơ đồ thể hiện mặt cắt của điểm ảnh..

Bảng hiển thị PNL bao gồm tấm nền bên trên GLS1 và tấm nền bên dưới GLS2. Giữa tấm nền bên trên GLS1 và tấm nền bên dưới GLS2, lớp tinh thể lỏng LC và miếng đệm CS được tạo ra để duy trì khe hở tế bào của lớp tinh thể lỏng LC. Trên tấm nền bên trên GLS1, mảng lọc màu bao gồm bộ lọc màu CF và ma trận màu đen BM được tạo ra. Điện cực thông thường COM được tạo ra trên mảng lọc màu. Tấm phân cực bên trên POL1 được gắn trên bề mặt đỉnh của tấm nền bên trên GLS1. Tấm nền bên dưới GLS2 bao gồm mảng điểm ảnh mảng mà bao gồm các đường dữ liệu DL, các đường cổng GL, các đường đọc ra 106, các điểm ảnh PX, và các cảm biến quang học PS. Mảng điểm ảnh còn bao gồm các đường cấp điện áp dẫn động cảm biến để dẫn động các cảm biến quang học PS. Tấm phân cực bên dưới POL2 được gắn trên bề mặt nút của tấm nền bên dưới GLS2.

Fig.4 là sơ đồ mạch tương đương thể hiện điểm ảnh và cảm biến quang học chia sẻ cùng đường cổng. Cụ thể là, Fig.4 thể hiện cảm biến quang học PS được nối với đường cổng thứ k GL(k) (k là số tự nhiên).

Đề cập đến Fig.4, mỗi trong số các điểm ảnh PXL bao gồm tranzito điểm ảnh T1, tế bào tinh thể lỏng Clc, và tụ điện lưu trữ thứ nhất Cst1.

Tranzito điểm ảnh T1 được bật phản ứng lại xung cổng Vg($k+1$) từ đường cổng thứ ($k+1$) GL($k+1$)GL để tạo ra điện áp dữ liệu Vd(m), được cấp qua đường dữ liệu thứ mDL (m là số nguyên dương), đến điện cực điểm ảnh của tế bào tinh thể lỏng Clc. Điện cực cổng của tranzito điểm ảnh T1 được nối với đường cổng thứ ($k+1$) GL($k+1$). Điện cực máng của tranzito điểm ảnh T1 được nối với đường dữ liệu thứ m DL, và điện cực nguồn của tranzito điểm ảnh T1 được nối với điện cực điểm ảnh của tế bào tinh thể lỏng Clc. Tụ điện lưu trữ thứ nhất Cst1 được nạp điện với điện áp khác nhau giữa điện áp của điện cực điểm ảnh và điện áp của điện cực thông thường để do đó duy trì điện áp của tế bào tinh thể lỏng Cls ở mức không đổi.

Cảm biến quang học PS bao gồm tranzito cảm biến T2, tụ điện lưu trữ thứ hai Cst2, và tranzito chuyển mạch T3.

Tranzito cảm biến T2 chuyển đổi ánh sáng, mà phát ra từ bên ngoài, thành dòng điện quang học và chứa dòng điện quang học trong tụ điện lưu trữ thứ hai Cst2. Điện cực cổng của tranzito cảm biến T2 được nối với đường cấp điện áp tham chiếu lưu trữ 116. Điện áp tham chiếu lưu trữ Vsto bằng 0 V được cấp đến đường cấp điện áp tham chiếu lưu trữ 116. Điện cực máng của tranzito cảm biến T2 được nối với đường cấp điện áp dẫn động cảm biến 115, và điện cực nguồn của tranzito cảm biến ST2 qua nút S và được nối với tụ điện lưu trữ thứ hai Cst2 và điện cực máng của tranzito chuyển mạch T3. Điện áp dẫn động cảm biến Vdrv bằng 12 V được cấp đến đường cấp điện áp dẫn động cảm biến 115.

Tụ điện lưu trữ thứ hai Cst2 tích lũy các dòng điện từ tranzito cảm biến T2 để do đó được nạp điện với cảm biến điện áp đầu ra. Một điện cực bên của tụ điện lưu trữ thứ hai Cst2 qua nút S và được nối với điện cực nguồn của tranzito cảm biến T2. Điện cực bên khác của tụ điện lưu trữ thứ hai Cst2 được nối với đường cấp điện áp tham chiếu lưu trữ 116.

Tranzito chuyển mạch T3 được bật lên phản ứng lại xung cổng Vg(k) từ đường cổng thứ k GL(k) để tạo ra điện áp của nút S đến bộ dẫn động cảm biến quang học ROIC qua đường đọc ra RL. Điện cực cổng của tranzito chuyển mạch T3 được nối với đường cổng thứ k GL(k). Điện cực máng của tranzito chuyển mạch T3 qua nút S và được nối với tụ điện lưu trữ thứ hai Cst2 và điện cực nguồn của tranzito cảm biến T3. Điện cực nguồn của tranzito chuyển mạch T3 được nối với đường đọc ra RL.

Fig.5 là sơ đồ mạch thể hiện cảm biến quang học và bộ dẫn động cảm biến quang học. Fig.6 là sơ đồ thể hiện các khoảng định thời của xung cổng và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ nhất của sáng chế. Dưới đây, như giống như trên Fig.4, phương án thứ nhất được mô tả chủ yếu về việc vận hành của cảm biến quang học được nối với đường cổng thứ k GL(k). Nghĩa là, phần sau là phần mô tả về dữ liệu được áp dụng vào điểm ảnh PXL được nối với đường cổng thứ k GL(k) được thay đổi dựa trên ánh sáng được cảm biến bởi cảm biến quang học PS được nối với đường cổng thứ k GL(k).

Đề cập đến Fig.5 và Fig.6, bộ dẫn động cảm biến quang học ROIC bao gồm bộ khuếch đại vận hành, các bộ chuyển mạch lấy mẫu thứ nhất và thứ hai SW(SH0) và SW(SH1), và bộ chuyển đổi tương tự sang số (Analog-to-Digital Converter - ADC).

Giữa thiết bị đầu cuối đầu vào đảo ngược và thiết bị đầu cuối đầu ra của bộ khuếch đại vận hành, bộ phận chuyển mạch được thiết lập lại SWC(RST) và tụ điện phản hồi Cfb được nối. Thiết bị đầu cuối đầu vào đảo ngược của bộ khuếch đại vận hành được nối với tụ điện Co và điện cực nguồn của tranzito chuyển mạch T3. Tụ điện Co được nối giữa thiết bị đầu cuối đầu vào đảo ngược của bộ dẫn động cảm biến quang học ROIC và nguồn điện áp cơ sở để loại bỏ thành phần nhiễu của điện áp mà được nhận từ cảm biến quang học PS. Điện áp tham chiếu Vref bằng 2 V được cấp đến thiết bị đầu cuối đầu vào không đảo ngược của bộ khuếch đại vận hành.

Xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ được nối với cảm biến quang học PS trở thành điện áp bật lên trong suốt khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$ và khoảng thời gian nằm ngang thứ k kth_H . Dưới đây, trong xung cổng thứ k $Vg(k)$, điện áp bật được áp dụng trong suốt khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$ được gọi là xung cổng cảm biến Vg_S , và điện áp bật được áp dụng trong suốt khoảng thời gian nằm ngang thứ k kth_H được gọi là xung cổng dẫn động điểm ảnh Vg_D .

Trước khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$, bộ phận chuyển mạch lấy mẫu thứ nhất SW(SH0) được bật phản ứng lại tín hiệu điều khiển chuyển mạch thứ nhất SH0, lấy mẫu điện áp tham chiếu Vref được lưu trữ trong tụ điện phản hồi Cfb, và đưa ra điện áp lấy mẫu thứ nhất SD0 đến ADC.

Trong suốt khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$, bộ phận chuyển mạch được thiết lập lại SWC(RST) được bật phản ứng lại tín hiệu được thiết lập lại logic mức thấp RST và khởi tạo điện áp của cả hai đầu của tụ điện phản hồi Cfb. Khi bộ phận chuyển mạch lấy mẫu thứ nhất SW(SH0) được tắt và xung cổng cảm biến Vg_S được áp dụng vào đường cổng thứ k $GL(k)$ được cấp, tranzito chuyển mạch T3 nhập điện áp của nút S vào trong bộ dẫn động cảm biến quang học ROIC.

Phản ứng lại tín hiệu điều khiển bộ phận chuyển mạch thứ hai SH1 được áp dụng sau khi khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$, bộ phận chuyển mạch lấy mẫu thứ hai SW(SH1) được bật, lấy mẫu điện áp cảm biến được lưu trữ trong tụ điện phản hồi Cfb, và đưa ra điện áp lấy mẫu thứ hai SD1 đến bộ chuyển đổi tương tự-số ADC. Trong suốt khoảng thời gian xử lý cảm biến T_ch , bộ chuyển đổi tương tự-số ADC chuyển đổi điện áp khác nhau giữa điện áp lấy mẫu thứ nhất SD0 và điện áp lấy

mẫu thứ hai SD1 thành dữ liệu thô cảm biến SDATA, và đưa ra dữ liệu thô cảm biến SDATA đến bộ điều khiển định thời 101 phản ứng lại tín hiệu kiểm soát việc truyền dữ liệu DTS.

Trong suốt khoảng thời gian nằm ngang thứ k kth_H , các điểm ảnh PXL được định vị trong đường điểm ảnh k $HL(k)$ được quét bởi xung cổng dẫn động điểm ảnh Vg_D . Bộ dẫn động dữ liệu 102 được đồng bộ hóa với xung cổng dẫn động điểm ảnh Vg_D để đưa ra điện áp dữ liệu. Kết quả là, điện áp dữ liệu được ghi vào trong các điểm ảnh PXL được định vị trong đường điểm ảnh thứ k $HL(k)$. Ở điểm này, điện áp dữ liệu được áp dụng vào các điểm ảnh PXL mà liên kết với cảm biến quang học PS trong số các điểm ảnh PXL được định vị trong đường điểm ảnh thứ k $HL(k)$ là điện áp dữ liệu được điều biến dựa trên kết quả cảm biến thu được bởi cảm biến quang học PS.

Như được mô tả ở trên, khi cảm biến quang học PS và các điểm ảnh PXL chia sẻ đường cổng thứ k $GL(k)$ theo phương án thứ nhất, xung cổng thứ k $Vg(k)$ được cấp đến đường cổng thứ k $GL(k)$ bao gồm xung cổng cảm biến Vg_S và xung cổng dẫn động điểm ảnh Vg_D . Ngoài ra, cảm biến quang học PS và bộ dẫn động cảm biến quang học ROIC được dẫn động ở thời điểm khi xung cổng cảm biến Vg_S được áp dụng, và các điểm ảnh PXL được dẫn động ở thời điểm khi xung cổng dẫn động điểm ảnh Vg_D được áp dụng. Do đó, có thể để điều biến dữ liệu được cấp đến các điểm ảnh PXL, mà không trễ bất kỳ, dựa trên kết quả cảm biến thu được bởi cảm biến quang học PS.

Nếu cảm biến quang học PS và các điểm ảnh PXL chia sẻ cùng đường cổng với cảm biến quang học PS được dẫn động ở cùng thời điểm, kết quả cảm biến thu được bởi cảm biến quang học PS có thể không được phản xạ trong các điểm ảnh trong đó cảm biến quang học tương ứng PS được định vị. Bởi vì khoảng thời gian xử lý cảm biến T_ch của bộ dẫn động cảm biến quang học ROIC tới sau khi cảm biến quang học PS thực hiện thao tác cảm biến và bởi vì khoảng thời gian xử lý cảm biến T_ch cần thời gian cụ thể. Do đó, nếu cảm biến quang học PS và các điểm ảnh PXL chia sẻ cùng đường cổng GL với cảm biến quang học PS được dẫn động ở cùng thời điểm, điện áp dữ liệu được thay đổi dựa trên kết quả cảm biến thu được bởi cảm biến quang học PS bị trễ khoảng ít nhất một khung và sau đó được cấp đến các điểm ảnh PXL.

Ngược lại, phương án thứ nhất của sáng chế được thực hiện theo cách trong đó

cảm biến quang học PS được dẫn động trước khi các điểm ảnh PXL và do đó có thể áp dụng một cách nhanh chóng điện áp dữ liệu, mà phản xạ kết quả cảm biến thu được bởi cảm biến quang học PS, trong các điểm ảnh PXL.

Khoảng giữa xung cổng cảm biến Vg_S và xung cổng dẫn động điểm ảnh Vg_D mong muốn là bằng hoặc lớn hơn khoảng thời gian xử lý cảm biến T_ch . Khoảng thời gian xử lý cảm biến T_ch có thể là khác nhau phụ thuộc vào số lượng của các đường cột trong đó cảm biến quang học PS được sắp xếp.

Fig.7 là sơ đồ thể hiện các khoảng định thời của xung cổng và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ hai của sáng chế. Theo phương án thứ hai, các số chỉ dẫn giống nhau đề cập đến gần như là các chi tiết giống nhau theo phương án thứ nhất và việc mô tả chi tiết của chúng trong bản mô tả này được bỏ qua.

Theo phương án thứ nhất, chỉ xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ chia sẻ bởi cảm biến quang học PS và các điểm ảnh PXL được áp dụng dưới dạng điện áp bật gấp đôi trong một khung.

Ngược lại, theo phương án thứ hai, mỗi xung cổng được áp dụng vào mỗi đường cổng GL trở thành điện áp bật gấp đôi trong một khung. Nghĩa là, dưới dạng bộ dẫn động cổng 103 cấp cùng xung cổng đến mỗi đường cổng GL , có thể đơn giản hóa bộ dẫn động cổng 103.

Theo phương án thứ hai, xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ chia sẻ bởi cảm biến quang học PS và các điểm ảnh PXL giống như theo phương án thứ nhất, và, kết quả là, phương pháp dẫn động theo phương án thứ hai giống như phương pháp dẫn động theo phương án thứ nhất.

Fig.8 là sơ đồ thể hiện các khoảng định thời của xung cổng và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ ba của sáng chế. Theo phương án thứ ba, các số chỉ dẫn giống nhau đề cập đến các gần như là chi tiết giống nhau theo các phương án ở trên và việc mô tả chi tiết của chúng trong bản mô tả này được bỏ qua.

Theo phương án thứ ba, xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ được chia sẻ bởi cảm biến quang học PS và các điểm ảnh PXL được duy trì dưới dạng điện áp bật từ khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$ đến khoảng thời gian nằm ngang thứ k kth_H . Nghĩa là, xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ được duy trì dưới dạng điện áp bật trong suốt khoảng thời

gian “(i+1)H”.

Theo phương án thứ ba, cảm biến quang học PS được nối với đường cổng thứ k $GL(k)$ thực hiện thao tác cảm biến trong suốt khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$, và các điểm ảnh PXL được dẫn động trong suốt khoảng thời gian nằm ngang thứ k kth_H . Như vậy, cảm biến quang học PS được dẫn động bằng cách áp dụng xung cổng từ trước trước khoảng thời gian nằm ngang thứ k kth_H trong đó các điểm ảnh PXL được dẫn động, có thể điều biến điện áp dữ liệu, mà được áp dụng vào các điểm ảnh PXL, dựa trên kết quả cảm biến thu được bởi cảm biến quang học PS trong một khung.

Fig.9 là sơ đồ thể hiện các khoảng định thời của xung cổng và tín hiệu kiểm soát khoảng định thời cảm biến theo phương án thứ tư của sáng chế. Theo phương án thứ tư, các số chỉ dẫn giống nhau đề cập đến gần như là các chi tiết giống nhau theo các phương án ở trên và việc mô tả chi tiết của chúng trong bản mô tả này được bỏ qua.

Theo phương án thứ tư, xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ được chia sẻ bởi cảm biến quang học PS và các điểm ảnh PXL được duy trì dưới dạng điện áp bật từ khoảng thời gian nằm ngang thứ $(k-i)$ $(k-i)th_H$ đến khoảng thời gian nằm ngang thứ k kth_H . Nghĩa là, xung cổng thứ k $Vg(k)$ được áp dụng vào đường cổng thứ k $GL(k)$ được duy trì dưới dạng điện áp bật trong suốt khoảng thời gian $(i+1)H$. Ngoài ra, theo phương án thứ tư, xung cổng Vg được áp dụng vào mỗi đường cổng GL được duy trì dưới dạng điện áp bật trong suốt khoảng thời gian $(i+1)H$. Do đó, bộ dẫn động cổng 103 theo phương án thứ tư có thể được đơn giản hóa nhiều hơn bộ dẫn động cổng 103 theo phương án thứ ba.

Mặc dù các phương án đã được mô tả với việc tham chiếu đến số lượng của các phương án minh họa của chúng, cần phải hiểu rằng một số cải biến và các phương án khác có thể được tạo ra bởi các người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng mà sẽ nằm trong phạm vi của các nguyên lý của sáng chế này. Cụ thể hơn, các thay đổi và các cải biến khác nhau có thể có trong các phần cấu thành và/hoặc các phương án trong số các phương án kết hợp chính nằm trong phạm vi của sáng chế, các hình vẽ và các điểm yêu cầu bảo hộ kèm theo. Ngoài các thay đổi và các cải biến trong các phần cấu thành và/hoặc các phương án, các việc sử dụng khác sẽ cũng là rõ ràng với các người có hiểu biết trung bình trong lĩnh vực kỹ thuật tương ứng.

YÊU CẦU BẢO HỘ

1. Thiết bị hiển thị, bao gồm:

nhiều đường công;

nhiều điểm ảnh được nối với nhiều đường công; và

cảm biến quang học được nối với đường công thứ k trong số nhiều đường công;

trong đó xung công được áp dụng vào đường công thứ k bao gồm xung công cảm biến được áp dụng trong suốt khoảng thời gian nằm ngang thứ $(k-i)$ và còn bao gồm xung công dẫn động điểm ảnh được áp dụng trong suốt khoảng thời gian nằm ngang thứ k ,

trong đó cảm biến quang học được nối với đường công thứ k đưa ra điện áp cảm biến phản ứng lại xung công cảm biến, và

trong đó điểm ảnh được nối với đường công thứ k được áp dụng với điện áp dữ liệu phản ứng lại xung công dẫn động điểm ảnh.

2. Thiết bị hiển thị theo điểm 1, trong đó xung công được áp dụng vào đường công thứ k được duy trì dưới dạng điện áp bật từ khoảng thời gian nằm ngang thứ $(k-i)$ đến khoảng thời gian nằm ngang thứ k .

3. Thiết bị hiển thị theo điểm 1 hoặc 2, trong đó mỗi trong số nhiều đường công được áp dụng với cùng xung công.

4. Thiết bị hiển thị theo điểm nêu trên bất kỳ, thiết bị này còn bao gồm:

bộ dẫn động cảm biến quang học tạo ra dữ liệu thô cảm biến dựa trên điện áp cảm biến được đưa ra khỏi cảm biến quang học.

5. Thiết bị hiển thị theo điểm 4, trong đó khoảng thời gian xử lý cảm biến trong đó bộ dẫn động cảm biến quang học tạo ra dữ liệu thô cảm biến dựa trên điện áp cảm biến được đưa ra khỏi cảm biến quang học bằng hoặc nhỏ hơn khoảng giữa xung công cảm biến và xung công dẫn động điểm ảnh.

6. Thiết bị hiển thị theo điểm 5, trong đó điểm ảnh được nối với đường cổng thứ k được áp dụng với điện áp dữ liệu được điều biến dựa trên dữ liệu thô cảm biến trong suốt khoảng thời gian nằm ngang thứ k.

7. Thiết bị hiển thị theo điểm nêu trên bất kỳ, trong đó bộ dẫn động cảm biến quang học bao gồm:

bộ phận chuyển mạch lấy mẫu thứ nhất được bật trước khoảng thời gian nằm ngang thứ (k-i) để lấy mẫu điện áp tham chiếu và đưa ra điện áp lấy mẫu thứ nhất;

bộ phận chuyển mạch lấy mẫu thứ hai được bật lên sau khoảng thời gian nằm ngang thứ (k-i) để lấy mẫu điện áp cảm biến và đưa ra điện áp lấy mẫu thứ hai; và

bộ chuyển đổi tương tự-số được nối với các bộ chuyển mạch lấy mẫu thứ nhất và thứ hai, và chuyển đổi điện áp khác nhau giữa điện áp lấy mẫu thứ nhất và điện áp lấy mẫu thứ hai thành dữ liệu thô cảm biến trong suốt khoảng thời gian xử lý cảm biến.

8. Thiết bị hiển thị theo điểm nêu trên bất kỳ, trong đó cảm biến quang học bao gồm:

tranzito cảm biến chuyển đổi ánh sáng phát ra từ bên ngoài thành dòng điện quang học;

tụ điện lưu trữ được nối với tranzito cảm biến để lưu trữ dòng điện quang học từ tranzito cảm biến dưới dạng điện áp cảm biến; và

tranzito chuyển mạch được bật phản ứng lại xung cổng cảm biến từ đường cổng thứ k để cấp điện áp cảm biến được lưu trữ trong tụ điện lưu trữ đến bộ dẫn động cảm biến quang học.

9. Thiết bị hiển thị, bao gồm;

nhiều đường cổng; và

điểm ảnh và cảm biến quang học chia sẻ cùng đường cổng trong số nhiều đường cổng,

trong đó, sau khi cảm biến quang học đưa ra điện áp cảm biến được tạo ra dựa trên ánh sáng phát ra từ bên ngoài, điểm ảnh chia sẻ đường cổng với cảm biến quang học được áp dụng với điện áp dữ liệu thay đổi dựa trên điện áp cảm biến, trong đó xung cổng được áp dụng vào đường cổng chia sẻ bởi điểm ảnh và cảm biến quang học

bao gồm xung công cảm biến để điều khiển cảm biến quang học để đưa ra điện áp cảm biến và xung công dẫn động điểm ảnh để dẫn động điểm ảnh.

10. Thiết bị hiển thị theo điểm 9, trong đó xung công được áp dụng vào đường công chia sẻ bởi điểm ảnh và cảm biến quang học được duy trì dưới dạng điện áp bật trong suốt khoảng giữa xung công cảm biến và xung công dẫn động điểm ảnh.

11. Thiết bị hiển thị theo điểm 9 hoặc 10, trong đó mỗi trong số nhiều đường công được áp dụng với cùng xung công.

FIG. 1

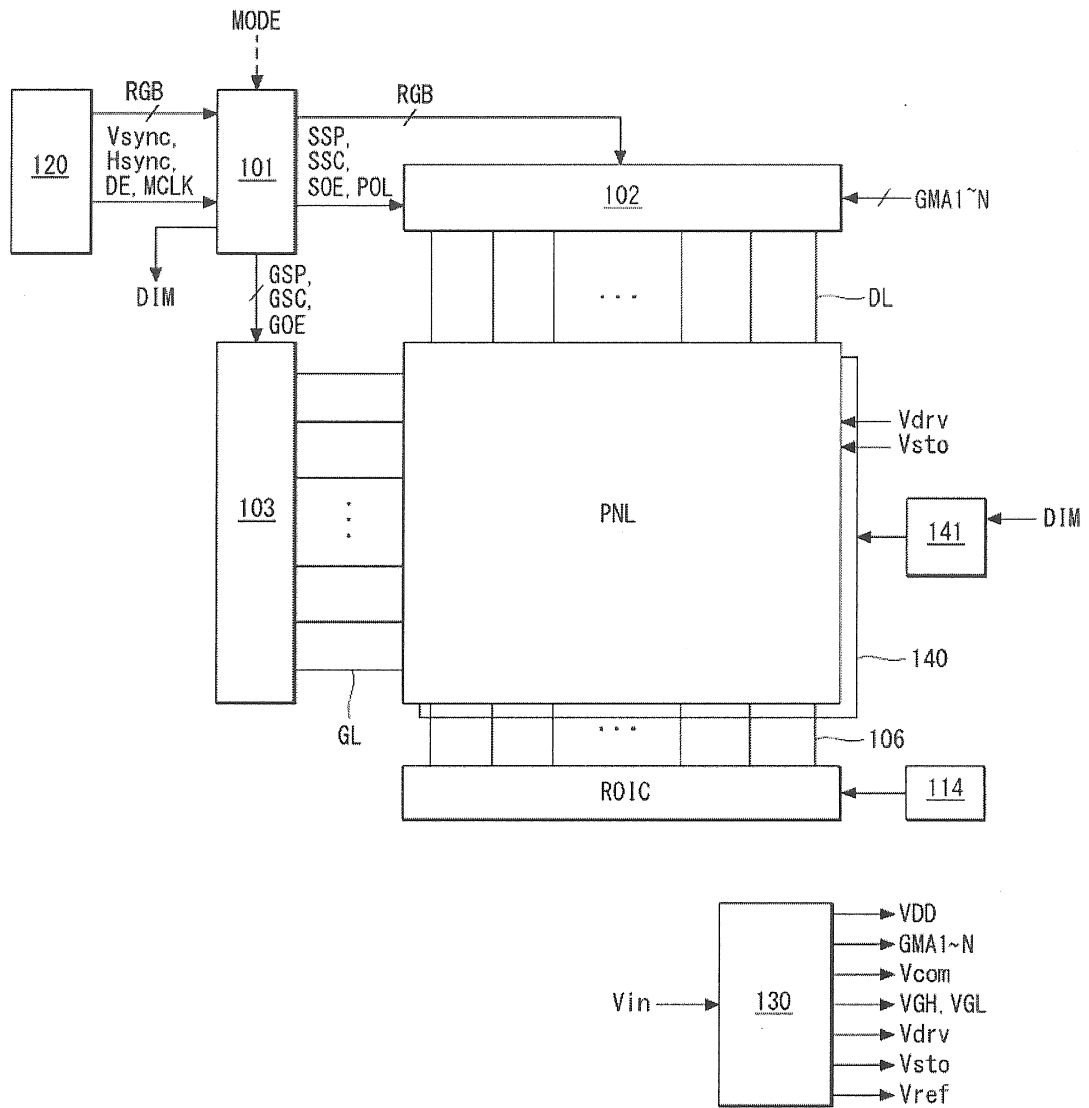


FIG. 2

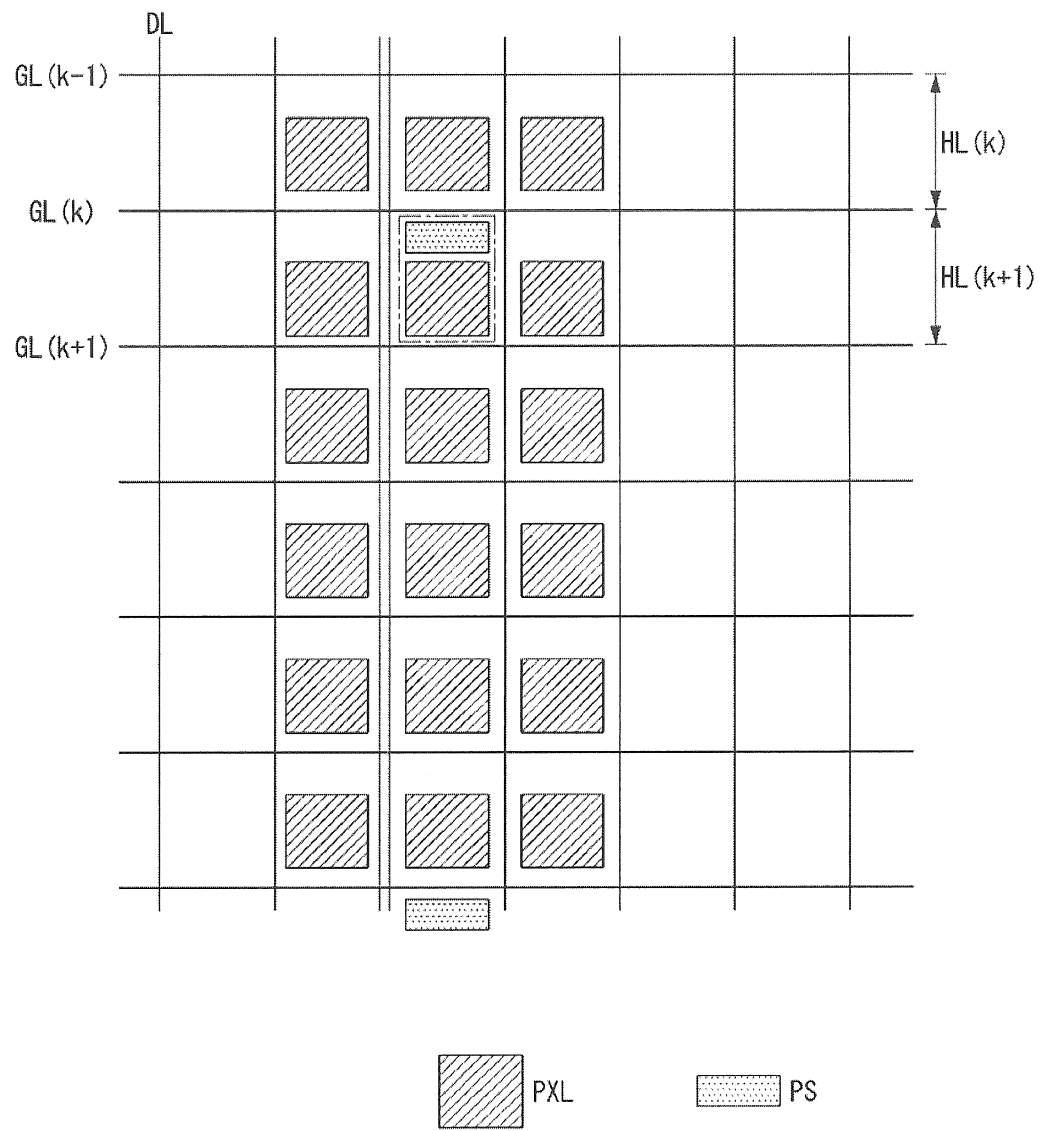


FIG. 3

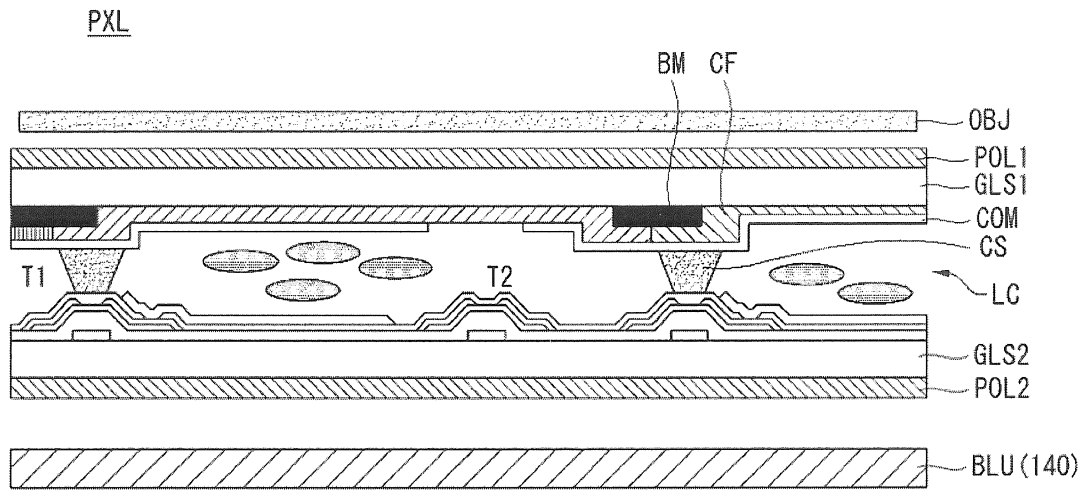


FIG. 4

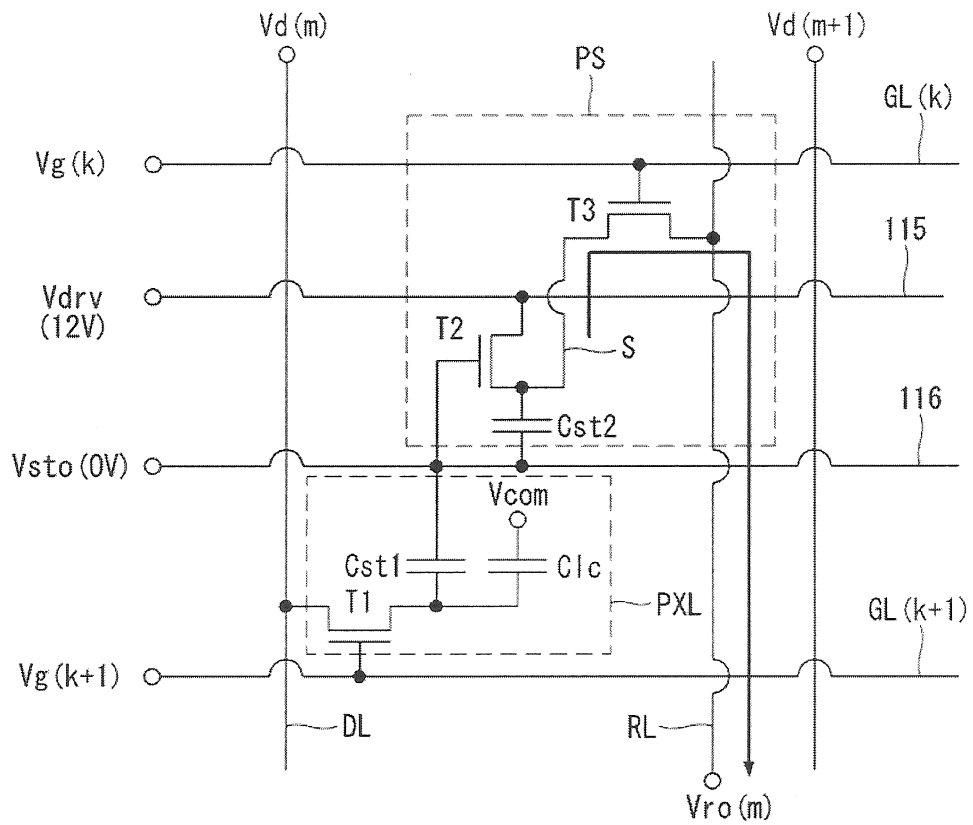


FIG. 5

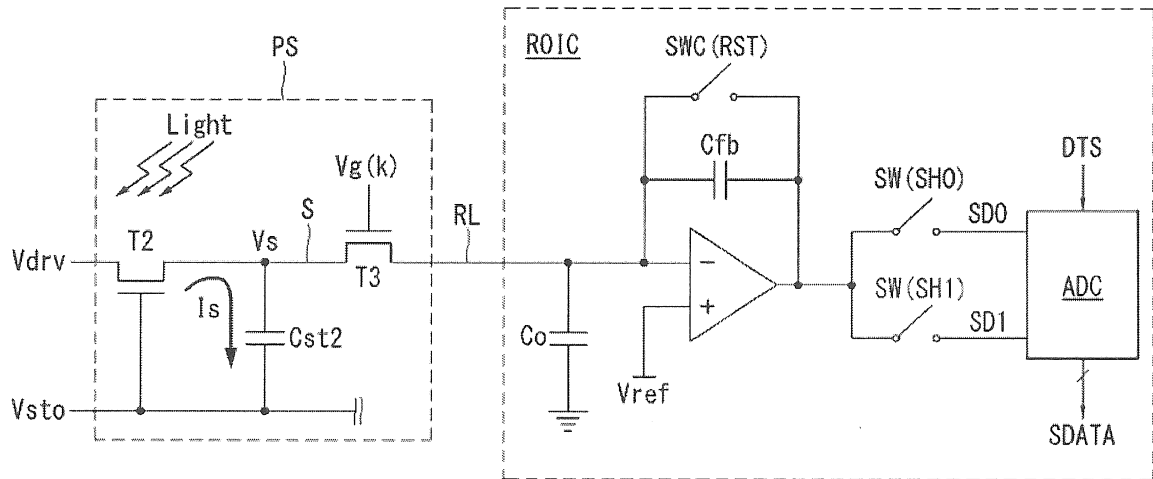


FIG. 6

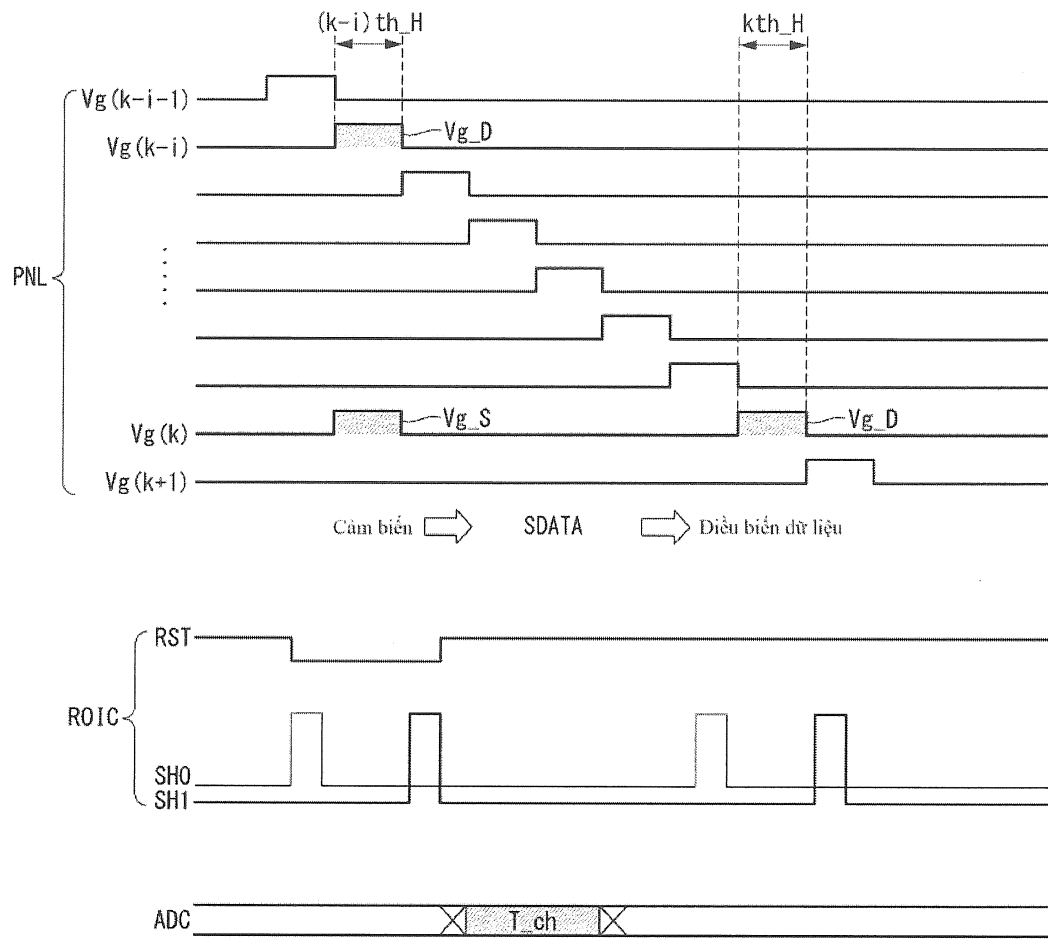


FIG. 7

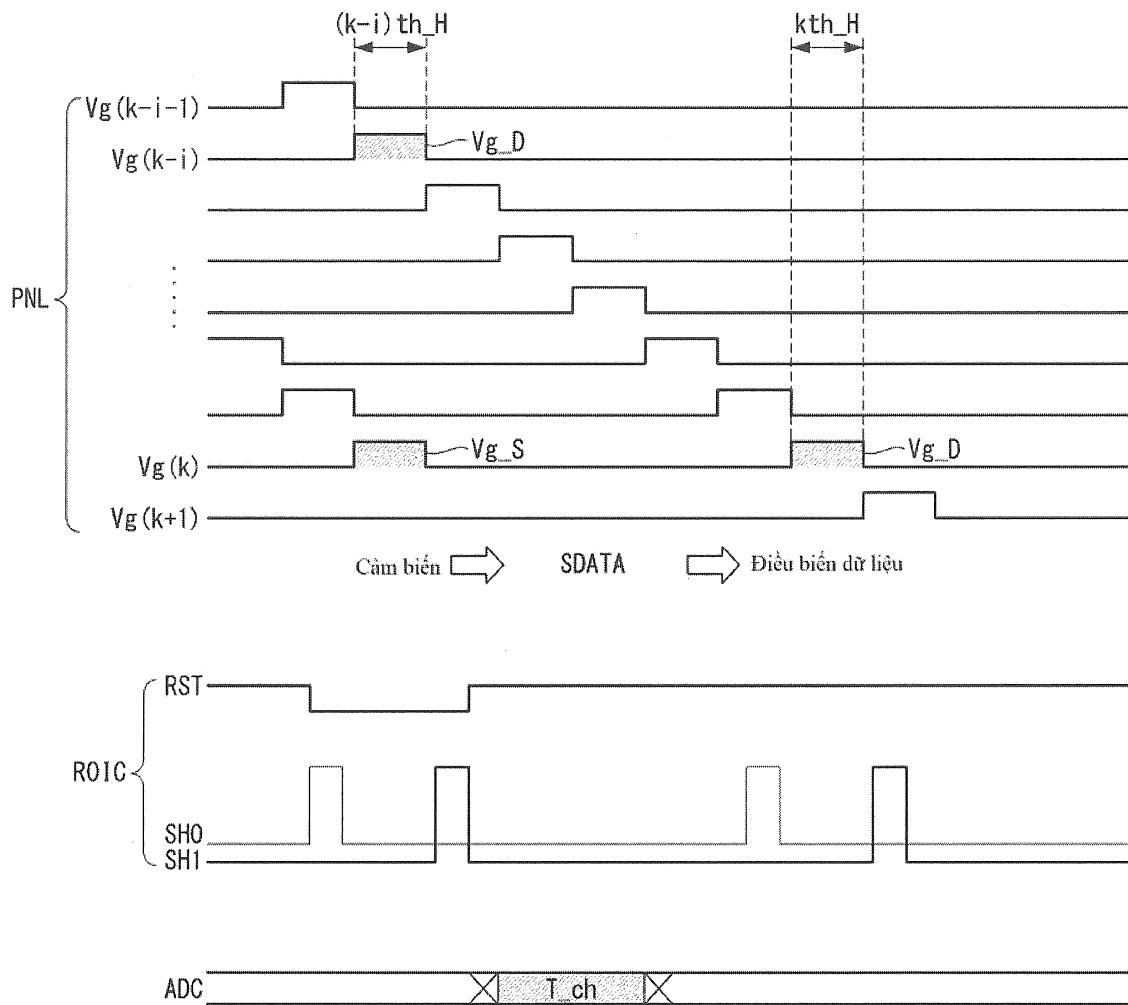


FIG. 8

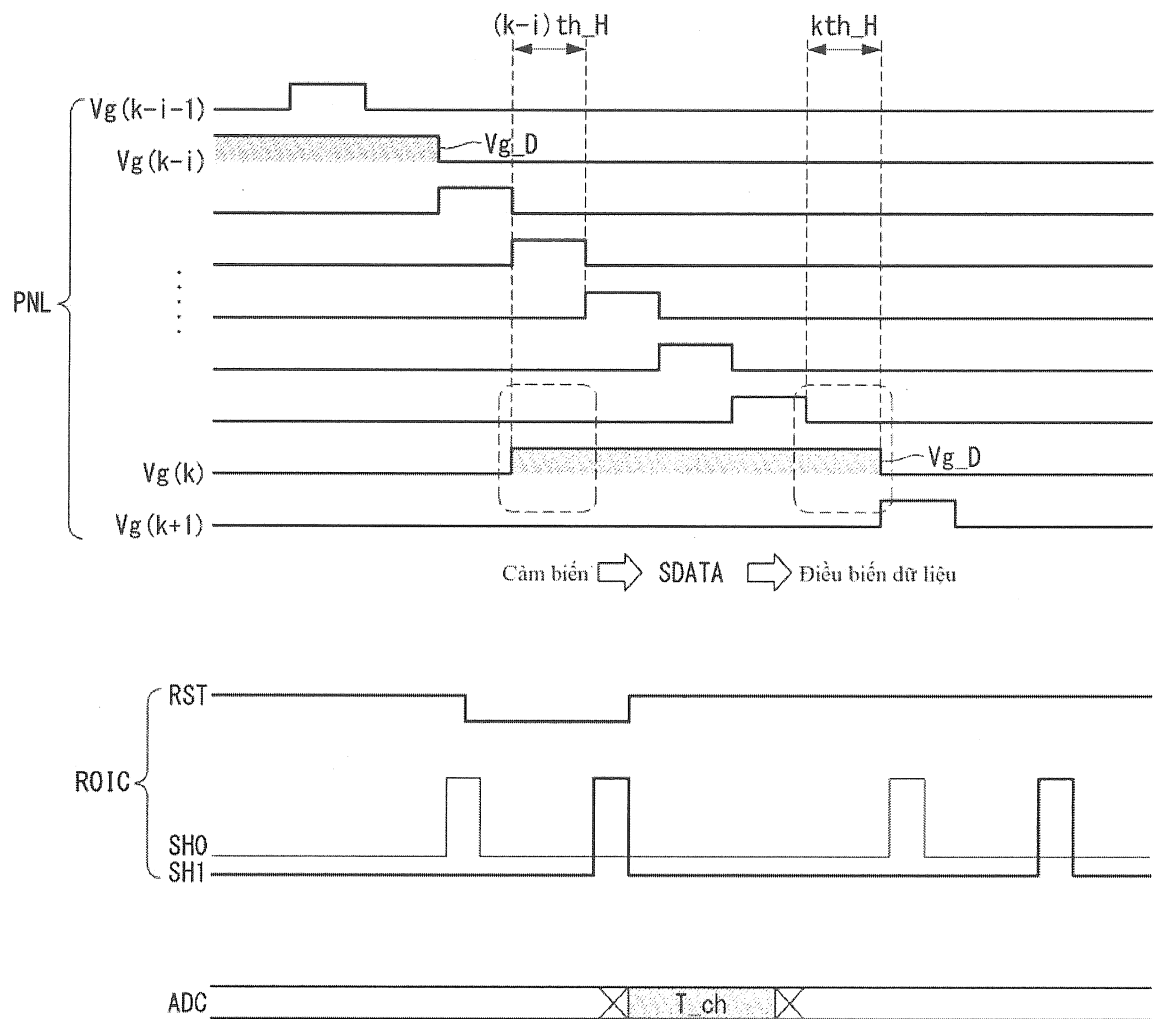


FIG. 9

