



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0028928

(51)⁷ C09G 3/36

(13) B

(21) 1-2017-00011

(22) 20/08/2015

(86) PCT/CN2015/087643 20/08/2015

(87) WO2016/161743 13/10/2016

(30) 201520205678.3 07/04/2015 CN

(45) 25/07/2021 400

(43) 25/07/2017 352A

(73) BOE TECHNOLOGY GROUP CO., LTD. (CN)

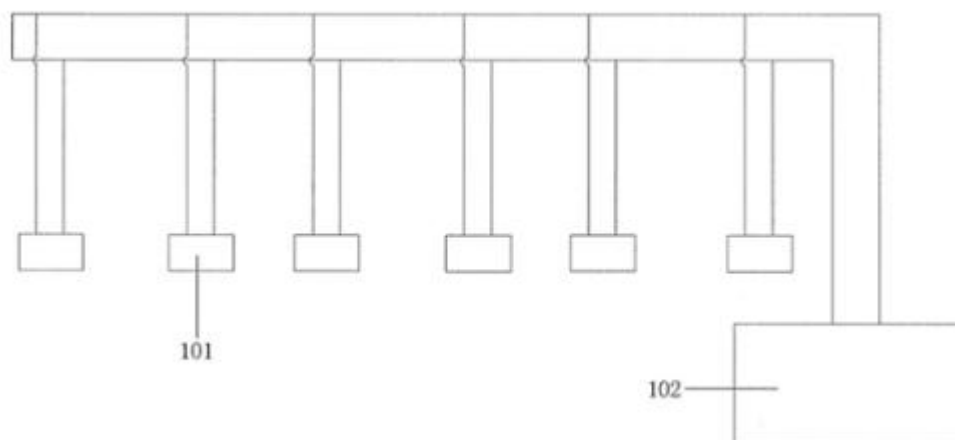
No.10 Jiuxianqiao Rd., Chaoyang District, Beijing 100015, China

(72) Xingchen SHANGGUAN (CN); Pan LI (CN); Jian XU (CN); Yongda MA (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) MẠCH ĐIỆN, ĐỂ BỘ HIỂN THỊ VÀ THIẾT BỊ HIỂN THỊ

(57) Sáng chế đề xuất mạch điện, để bộ hiển thị, và thiết bị hiển thị. Mạch điện này có các mô đun mạch (101). Ít nhất một mô đun trong số các mô đun mạch (101) được bố trí phân cách với hai mô đun mạch (101) liền kề tới đó lần lượt bởi khoảng cách thứ nhất và khoảng cách thứ hai, trong đó khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai, và trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ hai và khoảng cách thứ nhất khác với bội số nguyên bất kỳ của khoảng cách thứ nhất. Khi điều kiện cụ thể đã được mô tả mà được thỏa mãn bởi các khoảng cách giữa ít nhất một mô đun trong số các mô đun mạch (101) với cả hai mô đun mạch (101) liền kề tới đó, thì ít nhất một mô đun trong số các mô đun mạch (101) tránh khỏi việc bị bố trí ở vị trí giữa của trường sóng đứng giữa hai mô đun mạch (101) liền kề, nhờ đó giảm được các nhiễu từ sóng đứng tới tín hiệu truyền, và làm giảm mức méo tín hiệu và suy giảm tín hiệu.



Lĩnh vực kỹ thuật được đề cập

Sáng chế liên quan tới lĩnh vực công nghệ hiển thị, và cụ thể là liên quan tới mạch điện, để bộ hiển thị và thiết bị hiển thị.

Tình trạng kỹ thuật của sáng chế

Trong ngành công nghiệp, mạch logic số được gọi chung là mạch tốc độ cao nếu tần số của mạch này đạt tới hoặc vượt quá khoảng tần số 45MHz~50MHz, và các mạch làm việc trong khoảng này chiếm một tỷ lệ phần trăm nhất định (ví dụ, 1/3) của toàn bộ hệ thống điện tử. Sự truyền và phản xạ của sóng điện từ là hiện tượng cơ bản trong mạch tốc độ cao. Cụ thể là, khi lan truyền trong đường truyền tín hiệu, thì tín hiệu sẽ bị phản xạ mạnh trong trường hợp gặp phải vật cản. Sự phối hợp trở kháng bất hợp lý thậm chí còn có thể làm cho tín hiệu trong mạch sinh ra sóng đứng. Sóng đứng dẫn đến việc tín hiệu quá mạnh hoặc quá yếu trong một vùng nhất định, làm cho việc thu tín hiệu trở nên khó khăn, trong điều kiện xấu nhất có thể xảy ra sự méo tín hiệu nghiêm trọng, bộ thu thậm chí không thể chốt tín hiệu, và sự méo tín hiệu càng trở nên nghiêm trọng hơn khi tần số của tín hiệu tăng lên.

Trong tấm hiển thị tinh thể lỏng, một lượng lớn dữ liệu cần được truyền từ bộ điều khiển định thời tới bộ dẫn động nguồn. Kỹ thuật tín hiệu vi sai nói chung được chấp nhận trong quy trình truyền dữ liệu, và tín hiệu lan truyền dưới dạng sóng điện từ trong đường truyền tín hiệu vi sai. Cùng với việc tiếp tục tăng độ phân giải của tấm hiển thị tinh thể lỏng thì tần số truyền dữ liệu cũng tăng thêm. Hiện nay, các tần số truyền dữ liệu trong một số thiết bị hiển thị tinh thể lỏng độ phân giải cao đã chuyển sang dải sóng cực ngắn (từ 300MHz tới 300GHz). Tuy nhiên, các đặc tính trên đây của mạch tần số cao đã hạn chế thiết kế của đường truyền tín hiệu, khi mà tín hiệu chắc chắn phải đi qua bộ phát tín hiệu, bộ thu tín hiệu và thiết bị đầu cuối trong quy trình được truyền từ bộ điều khiển định thời tới bộ dẫn động nguồn. Sự mất phối hợp trở

kháng có thể xảy ra ở bất cứ bộ phận nào trong số bộ phát tín hiệu, bộ thu tín hiệu và thiết bị đầu cuối. Nếu xảy ra mất phối hợp trở kháng thì có thể sinh ra sóng đứng và do đó, sự méo tín hiệu và suy giảm tín hiệu có thể xảy ra.

Bản chất kỹ thuật của sáng chế

Nhằm giải quyết vấn đề nêu trên, sáng chế đề xuất mạch điện, để bộ hiển thị và thiết bị hiển thị, được sử dụng để giải quyết vấn đề méo tín hiệu và suy giảm tín hiệu gây ra bởi hiện tượng giao thoa sóng đứng trong các giải pháp kỹ thuật đã biết.

Nhằm mục đích này, sáng chế đề xuất mạch điện, bao gồm các mô đun mạch, đối với ít nhất một trong số các mô đun mạch này, thì các khoảng cách từ mô đun mạch này tới hai mô đun mạch liền kề với nó lần lượt là khoảng cách thứ nhất và khoảng cách thứ hai, khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai, và trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ hai và khoảng cách thứ nhất khác với bội số nguyên của khoảng cách thứ nhất.

Theo tùy chọn, tỷ số của trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ nhất và khoảng cách thứ hai trên tổng của khoảng cách thứ nhất và khoảng cách thứ hai lớn hơn trị số định trước.

Theo tùy chọn, trị số định trước này là 0,1048.

Theo tùy chọn, các mô đun mạch là các COF (Chip On Film- Vi mạch trên màng mỏng), và các COF được kết nối với mạch điều khiển định thời.

Theo tùy chọn, các mô đun mạch là các COG (Chip On Glass- Vi mạch trên kính), và các COG được kết nối với mạch điều khiển định thời.

Theo tùy chọn, mạch này còn bao gồm bảng mạch in thứ nhất, mà trên đó nhiều vùng liên kết lần lượt tương ứng với các COF được tạo ra, nhiều chốt vàng thứ nhất được tạo ra trong mỗi vùng liên kết, và mỗi COF được kết nối với bảng mạch in thứ nhất thông qua vùng liên kết tương ứng.

Theo tùy chọn, khoảng cách giữa hai COF liền kề bất kỳ là khoảng cách thứ nhất, và khoảng cách thứ nhất và khoảng cách thứ hai luân phiên với nhau.

Theo tùy chọn, các mô đun mạch bao gồm các COF, một phần của các COF tạo nên nhóm COF thứ nhất, các COF còn lại tạo nên nhóm COF thứ hai, và nhóm COF thứ nhất và nhóm COF thứ hai lần lượt được kết nối với mạch điều khiển định thời.

Theo tùy chọn, các mô đun mạch bao gồm các COG, một phần của các COG tạo nên nhóm COG thứ nhất, các COG còn lại tạo nên nhóm COG thứ hai, và nhóm được tạo nên bởi các COG còn lại và nhóm COG thứ hai lần lượt được kết nối với mạch điều khiển định thời.

Theo tùy chọn, mô đun mạch còn bao gồm bảng mạch in thứ hai, mà trên đó nhiều vùng liên kết lần lượt tương ứng với các COF được tạo ra, nhiều chốt vàng thứ nhất được tạo ra trong mỗi vùng liên kết, và mỗi COF được kết nối với bảng mạch in thứ hai thông qua vùng liên kết tương ứng.

Theo tùy chọn, khoảng cách giữa hai COF liền kề bất kỳ là khoảng cách thứ nhất hoặc khoảng cách thứ hai, và khoảng cách thứ nhất và khoảng cách thứ hai luân phiên với nhau.

Nhóm COF thứ nhất bao gồm COF thứ nhất và COF thứ ba, nhóm COF thứ hai bao gồm COF thứ hai và COF thứ tư, trong đó COF thứ nhất và thứ hai là liền kề với nhau, COF thứ ba và thứ nhất là liền kề với nhau, COF thứ tư và thứ hai là liền kề với nhau, và khoảng cách giữa COF thứ nhất và COF thứ ba là bằng hoặc gần bằng khoảng cách giữa COF thứ hai và COF thứ tư.

Theo tùy chọn, đối với ít nhất một trong số các vùng liên kết, các khoảng cách từ vùng liên kết tới hai vùng liên kết liền kề tới đó lần lượt là khoảng cách liên kết thứ nhất và khoảng cách liên kết thứ hai, khoảng cách liên kết thứ nhất tương ứng với khoảng cách thứ nhất, khoảng cách liên kết thứ hai tương ứng với khoảng cách thứ hai, khoảng cách liên kết thứ nhất lớn gấp K1 lần khoảng cách thứ nhất, và khoảng cách liên kết thứ hai lớn gấp K2 lần khoảng cách thứ hai, trong đó cả K1 và K2 đều lớn hơn 1.

Theo tùy chọn, K1 nằm trong khoảng từ 1,01 tới 1,10, và K2 nằm trong khoảng từ 1,01 tới 1,10.

Theo tùy chọn, K1 bằng với K2.

Theo tùy chọn, cả K1 và K2 bằng 1,05.

Theo tùy chọn, nhiều chốt vàng thứ hai được tạo ra giữa các vùng liên kết liền kề, và các chốt vàng thứ hai và các chốt vàng thứ nhất được tạo ra đồng thời.

Sáng chế cũng đề xuất để bộ hiển thị bao gồm mạch bất kỳ trong số các mạch nêu trên.

Sáng chế cũng đề xuất thiết bị hiển thị bao gồm để bộ hiển thị nêu trên.

Sáng chế có các ưu điểm sau đây:

trong mạch điện, để bộ hiển thị và thiết bị hiển thị theo sáng chế, các khoảng cách từ ít nhất một mô đun mạch tới hai mô đun mạch liền kề với nó thỏa mãn điều kiện cụ thể nêu trên, sao cho ít nhất một mô đun mạch có thể tránh khỏi việc bị bố trí tại điểm giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, kết quả là, sự giao thoa của sóng đứng tới các tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Mô tả vắn tắt các hình vẽ

Fig. 1 là sơ đồ kết cấu của mạch theo phương án thứ nhất của sáng chế;

Fig. 2 là sơ đồ kết cấu của bảng mạch in thứ nhất theo phương án thứ nhất của sáng chế;

Fig. 3 là sơ đồ liên kết bảng mạch in thứ nhất với các COF theo phương án thứ nhất của sáng chế;

Fig. 4 là biểu đồ dạng sóng của sóng đứng sinh ra theo phương án thứ nhất của sáng chế;

Fig. 5 là biểu đồ dạng sóng của các tín hiệu truyền theo phương án thứ nhất của sáng chế;

Fig. 6 là sơ đồ kết cấu của mạch theo phương án thứ hai của sáng chế;

Fig. 7 là sơ đồ kết cấu của bảng mạch in thứ hai theo phương án thứ hai của sáng chế; và

Fig. 8 là sơ đồ liên kết bảng mạch in thứ hai với các COF theo phương án thứ hai của sáng chế.

Mô tả chi tiết các phương án thực hiện sáng chế

Để làm cho những người có hiểu biết trong lĩnh vực kỹ thuật này hiểu rõ hơn các giải pháp kỹ thuật theo sáng chế, mạch điện, để bộ hiển thị và thiết bị hiển thị theo sáng chế sẽ được mô tả một cách chi tiết dưới đây có dựa vào các hình vẽ kèm theo.

Phương án thứ nhất:

Fig. 1 là sơ đồ kết cấu của mạch theo phương án thứ nhất của sáng chế. Như được thể hiện trên Fig. 1, mạch điện bao gồm nhiều mô đun mạch có thể được bố trí thành hàng. Đối với ít nhất một trong số các mô đun mạch này, các khoảng cách từ mô đun mạch này tới hai mô đun mạch liền kề với nó lần lượt là khoảng cách thứ nhất và khoảng cách thứ hai. Khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai, và trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ hai và khoảng cách thứ nhất khác với bội số nguyên của khoảng cách thứ nhất. Nghĩa là, khoảng cách thứ nhất và khoảng cách thứ hai thỏa mãn điều kiện nhất định sao cho ít nhất một mô đun mạch tránh khỏi bị bố trí ở vị trí giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, nghĩa là, ít nhất một mô đun mạch tránh khỏi bị bố trí tại bụng của sóng đứng, kết quả là, sự giao thoa của sóng đứng tới tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Theo tùy chọn, tỷ số của trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ nhất và khoảng cách thứ hai trên tổng của khoảng cách thứ nhất và khoảng cách thứ hai lớn hơn trị số định trước.

Tốt hơn là, trị số định trước này là 0,1048.

Theo phương án này, các mô đun mạch là COF (Chip On Film) 101, các COF 101 được kết nối, nối tiếp hoặc song song, một cách tương ứng với mạch

điều khiển định thời 102, và chế độ kết nối không bị giới hạn theo sáng chế. Trong ứng dụng thực tế, theo cách khác, các mô đun mạch có thể là các COG (Chip On Glass), các COG 101 được kết nối, nối tiếp hoặc song song, một cách tương ứng với mạch điều khiển định thời và chế độ kết nối không bị giới hạn theo sáng chế.

Cần lưu ý rằng, các linh kiện điện tử khác có thể tồn tại giữa các COF, và các điện trở hoặc các linh kiện điện tử khác có thể được bố trí trên các đường kết nối giữa các COF hoặc các COG và mạch điều khiển định thời. Để đơn giản hóa phần mô tả, việc mô tả chi tiết các linh kiện này không được thực hiện khi mô tả sáng chế và không được thể hiện trên các hình vẽ kèm theo.

Fig. 2 là sơ đồ kết cấu của bảng mạch in thứ nhất theo phương án thứ nhất của sáng chế, và Fig. 3 là sơ đồ liên kết bảng mạch in thứ nhất với các COF theo phương án thứ nhất của sáng chế. Như được thể hiện trên các Fig. 2 và 3, mạch điện còn bao gồm bảng mạch in thứ nhất 103, nhiều vùng liên kết 104 lần lượt tương ứng với các COF, được tạo ra trên bảng mạch in thứ nhất 103, nhiều chót vàng thứ nhất được tạo ra trong mỗi vùng liên kết 104, và các COF được kết nối với bảng mạch in thứ nhất thông qua các vùng liên kết tương ứng 104.

Bề rộng của vùng liên kết 104 khớp với bề rộng của COF tương ứng. Theo tùy chọn, bề rộng của vùng liên kết 104 có thể hơi lớn hơn, hơi nhỏ hơn hoặc bằng với bề rộng của COF tương ứng. Trong ứng dụng thực tế, do có vùng không dây dẫn được tạo ra trên COF, nên nói chung, bề rộng của vùng liên kết 104 là hơi nhỏ hơn bề rộng của COF tương ứng hoặc hơi nhỏ hơn bề rộng tối đa của COF tương ứng khi COF này được liên kết lên bảng mạch in thứ nhất 103 thông qua vùng liên kết tương ứng 104. Cần lưu ý rằng, trên Fig. 3, nhằm minh họa vùng liên kết 104, bề rộng của vùng liên kết 104 này được thể hiện nhỏ hơn bề rộng của COF tương ứng, nhưng sáng chế không bị giới hạn ở đây.

Ngoài ra, đối với ít nhất một trong số các vùng liên kết 104, các khoảng cách từ vùng liên kết 104 tới hai vùng liên kết 104 liền kề tới đó lần lượt là khoảng cách liên kết thứ nhất và khoảng cách liên kết thứ hai, khoảng cách liên

kết thứ nhất tương ứng với khoảng cách thứ nhất, khoảng cách liên kết thứ hai tương ứng với khoảng cách thứ hai, khoảng cách liên kết thứ nhất lớn gấp $K1$ lần khoảng cách thứ nhất, và khoảng cách liên kết thứ hai lớn gấp $K2$ lần khoảng cách thứ hai, trong đó cả $K1$ và $K2$ đều lớn hơn 0.

Tốt hơn là, cả $K1$ và $K2$ đều hơi lớn hơn 1, nói cách khác, khoảng cách liên kết thứ nhất là hơi lớn hơn khoảng cách thứ nhất, và khoảng cách liên kết thứ hai là hơi lớn hơn khoảng cách thứ hai. $K1$ có thể nằm trong khoảng từ 1,01 tới 1,10, và $K2$ có thể nằm trong khoảng từ 1,01 tới 1,10. Do đó, bề rộng của vùng liên kết 104 là hơi nhỏ hơn bề rộng của COF tương ứng.

Theo tùy chọn, $K1$ bằng $K2$. Ví dụ, cả $K1$ và $K2$ đều bằng 1,05.

Theo phương án này, nhiều chốt vàng thứ hai (không được thể hiện trên các hình vẽ) được tạo ra giữa các vùng liên kết liền kề 104. Các chốt vàng thứ hai và các chốt vàng thứ nhất có thể được tạo ra cùng lúc, và cũng có thể được tạo ra từ cùng một loại vật liệu. Nói chung, chốt vàng thứ hai được ngắt kết nối khỏi chốt vàng thứ nhất, để tránh việc tín hiệu được nhập vào từ chốt vàng thứ hai do nhầm lẫn, và có thể tránh được khoảng trống không khớp dễ thấy giữa các COF sau khi các COF này được liên kết vào bảng mạch in thứ nhất 103 thông qua các vùng liên kết tương ứng 104.

Ngoài ra, trong trường hợp khi bề rộng của vùng liên kết 104 là hơi nhỏ hơn bề rộng của COF tương ứng, thì sau khi các COF được liên kết vào bảng mạch in thứ nhất 103 thông qua các vùng liên kết tương ứng 104, phần nhô vuông góc, trên bảng mạch in thứ nhất 103, của mỗi chốt vàng thứ hai có thể trùng với phần này của các COF liền kề với chốt vàng thứ hai nêu trên, sao cho mỗi chốt vàng thứ hai tạo nên bộ đỡ bên dưới các phần đầu của các COF liền kề tới đó, và do đó các phần đầu của các COF tương ứng tránh khỏi bị hỏng do khoảng trống không khớp.

Theo tùy chọn, khoảng cách giữa hai COF liền kề bất kỳ là khoảng cách thứ nhất hoặc khoảng cách thứ hai, và khoảng cách thứ nhất và khoảng cách thứ hai luân phiên với nhau. Theo cách này, mỗi mô đun mạch không được

định vị ở vị trí giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, điều này tiếp tục làm giảm sự giao thoa của sóng đứng tới tín hiệu truyền, và còn làm giảm tiếp sự méo tín hiệu và suy giảm tín hiệu.

Nguyên lý của sáng chế như sau: các khoảng cách từ ít nhất một mô đun mạch tới hai mô đun mạch liền kề với nó thỏa mãn điều kiện cụ thể nêu trên, sao cho ít nhất một mô đun mạch có thể tránh khỏi việc bị bố trí tại điểm giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, kết quả là, sự giao thoa của sóng đứng tới tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Nguyên lý của sáng chế được mô tả chi tiết dưới đây.

Fig. 4 là biểu đồ dạng sóng của sóng đứng sinh ra theo phương án thứ nhất của sáng chế. Như được thể hiện trên Fig. 4, sóng đứng có các bụng sóng và các nút sóng. Sóng đứng có biên độ tối thiểu tại các nút sóng và có biên độ tối đa tại các bụng sóng. Do sóng đứng có biên độ tối đa tại các bụng sóng, sự giao thoa mạnh nhất tới các tín hiệu truyền xảy ra tại các bụng sóng. Nếu mô đun mạch được bố trí gần bụng sóng, thì sự giao thoa tín hiệu mạnh mẽ sẽ xảy ra, và do đó, cách tốt nhất để ngăn ngừa tín hiệu khỏi bị nhiễu bởi sóng đứng là tránh việc mô đun mạch bị bố trí gần với các bụng sóng.

Liên quan tới Fig. 4, khi chiều dài của trường sóng đứng bằng bội số nguyên của nửa chiều dài bước sóng của sóng đứng, thì sóng đứng là dễ thấy nhất. Khi chiều dài của trường sóng đứng là bội số lẻ của nửa chiều dài bước sóng của sóng đứng, thì bụng sóng xảy ra ở vị trí giữa của trường sóng đứng. Có thể thấy rằng, xác suất của việc bụng sóng xảy ra ở vị trí giữa của trường sóng đứng là rất lớn, và do đó, mô đun mạch cần được tránh khỏi bị bố trí ở vị trí giữa, nằm giữa bộ phát và nguồn phản xạ. Ngoài ra, trong khi phản xạ nhiều lần, thì nguồn phản xạ có thể trở thành bộ phát, và do đó, khi xét đến hiện tượng giao thoa sóng đứng, thì cả trường hợp khi bộ điều khiển định thời hoạt động như đầu phát ra tín hiệu lẫn trường hợp khi bộ dẫn động nguồn hoạt động như đầu phát ra tín hiệu đều phải được tính đến.

Từ sự phân tích trên đây thấy rằng, sóng đứng xảy ra khi chiều dài của trường sóng đứng bằng bội số nguyên của nửa chiều dài bước sóng của sóng đứng, biên độ của sóng đứng tại nút sóng bằng không, và biên độ của nó tại bụng sóng lớn gấp đôi biên độ của sóng ban đầu. Do đó, chiều dài bước sóng của tín hiệu truyền không được bằng với bội số nguyên của nửa chiều dài bước sóng của sóng đứng.

Chiều dài của trường sóng đứng bằng:

$$L = n \times \lambda/2, \quad n=1, 2, 3, \dots (1)$$

Vị trí của bụng sóng bằng:

$$x = (2k+1)\lambda/4, \quad k=0, 1, 2, 3, \dots (2)$$

trong đó, λ là chiều dài bước sóng của sóng đứng.

Sau khi kết hợp đẳng thức (1) với đẳng thức (2) sẽ thu được:

$$x = (2k+1)L/2n \quad (3)$$

Có thể thấy rằng, khi n là số lẻ, thì x bằng $L/2$ và do đó, vị trí tương ứng với $L/2$ được liên kết với bụng sóng trong đó sự giao thoa sóng đứng là mạnh mẽ nhất.

Thiết bị hiển thị FHD (Full High Definition – Độ phân giải cao đầy đủ) hiện đang là sản phẩm chính được lấy làm ví dụ.

Trong trường hợp mà trong đó $V\text{-total}=2100$, $H\text{-total}=1200$, tốc độ làm mới bằng 120 Hz, và đầu ra một cổng được thiết lập, thì tín hiệu (sau đây gọi là tín hiệu LVDS) xuất ra từ giao diện Mini-LVDS (Low Voltage Differential Signaling – Phát tín hiệu Vi sai Điện áp thấp) để kết nối bộ điều khiển định thời và bộ dẫn động cột có tần số bằng 303MHz, chiều dài bước sóng vào khoảng 0,98m, và nửa chiều dài bước sóng bằng 0,48m. Khoảng cách giữa các COF liền kề theo giải pháp kỹ thuật đã biết vào khoảng 0,1m, không thỏa mãn điều kiện dẫn đến sự phát sinh sóng đứng. Tuy nhiên, cùng với sự tăng của cả mật độ điểm ảnh lẫn tần số, thì chiều dài bước sóng có thể dần dần ngắn lại tới chiều dài so sánh được với khoảng cách giữa các COF, và do đó sóng đứng sẽ xảy ra.

Giả thiết rằng khoảng cách giữa các COF liền kề là 0,1m, khi chiều dài bước sóng là 0,2m, thì tần số tương ứng bằng 1,5GHz, và do đó sóng đứng thứ nhất sẽ xảy ra.

Tại điểm này, $n=1$, $L = \lambda/2$, bụng sóng xảy ra tại vị trí X, bằng $L/2$. Hơn nữa, có thể thấy từ phân tích trên đây rằng giao thoa sóng đứng sẽ xảy ra khi giao thoa sóng đứng thứ nhất mạnh hơn, và bụng sóng xảy ra ở vị trí giữa nằm giữa nguồn phản xạ và bộ phát.

Fig. 5 là biểu đồ dạng sóng của các tín hiệu truyền theo phương án thứ nhất của sáng chế. Như được thể hiện trên Fig. 5, tín hiệu LVDS kích hoạt đọc dữ liệu chỉ trên các sườn đi lên và các sườn đi xuống của tín hiệu CLK (nghĩa là, tín hiệu đồng hồ). Đối với tín hiệu LVDS, nếu tín hiệu này duy trì ở mức cao hoặc mức thấp trong một khoảng thời gian nào đó, thì nó có thể được xác định là tín hiệu mức cao hoặc tín hiệu mức thấp. Xét đến việc tín hiệu có thể được xác định là tín hiệu mức cao chỉ khi điện áp của nó cao hơn 90 phần trăm của trị số tối đa của điện áp số và được xác định là tín hiệu mức thấp chỉ khi điện áp của nó thấp hơn 10 phần trăm của trị số tối đa của điện áp số, tín hiệu mà điện áp của nó nằm giữa 10 tới 90 phần trăm của trị số tối đa của điện áp số thì không thể được xác định. Cụ thể là, nếu điện áp của tín hiệu LVDS nằm giữa 10 tới 90 phần trăm của trị số tối đa của điện áp số khi nó kích hoạt việc đọc dữ liệu trên các sườn đi lên và các sườn đi xuống của tín hiệu CLK, thì tại điểm này, tín hiệu LVDS được coi là bị mất. Tuy nhiên, các sườn đi lên và các sườn đi xuống luôn tồn tại trong khi truyền tín hiệu, các sườn đi lên và các sườn đi xuống của tín hiệu tốc độ cao có thể chiếm phần trăm lớn hơn của toàn bộ chu kỳ, và việc mất tín hiệu có thể xảy ra nếu sườn đi lên hoặc sườn đi xuống của tín hiệu CLK thẳng hàng với các sườn này của tín hiệu LVDS.

Các trị số đặc trưng được thiết lập trước như sau:

khoảng cách giữa các COF liền kề bằng 0,1m, tần số tương ứng bằng 1.5GHz khi chiều dài bước sóng bằng 0,2m, biên độ của tín hiệu CLK là A, và hệ số phản xạ bằng 0,3.

Dựa trên các trị số thiết lập trước nêu trên có thể thu được kết quả dưới đây:

sóng tới được biểu thị như sau:

$$y = A \cos(\omega t - 2\pi x/\lambda) \quad (4)$$

sóng phản xạ được biểu thị như sau:

$$y' = -A' \cos(\omega t + 2\pi x/\lambda) \quad (5)$$

có thể suy ra rằng

$$\begin{aligned} y + y' &= A \cos(\omega t - 2\pi x/\lambda) + A' \cos(\omega t + 2\pi x/\lambda) \\ &= (A - A') \cos(\omega t - 2\pi x/\lambda) + 2A' \cos(\omega t) \cos(2\pi x/\lambda) \quad (6) \end{aligned}$$

Có thể thấy rằng, tín hiệu thu được là sóng đứng nếu $A' = A$, là sóng chạy nếu $A' = 0$, và là sự kết hợp của sóng đứng và sóng chạy nếu $0 < A' < A$. Tín hiệu sóng chạy bình thường sẽ được vượt lên hoặc trễ lại ở mức độ nào đó do bị nhiễu bởi sóng đứng, và việc đọc dữ liệu được kích hoạt khi $y + y' = 0$.

Khi $x = 0$ (nghĩa là, bụng sóng được định vị ở vị trí giữa của trường sóng đứng), thì tín hiệu thu được được tính toán như sau:

$$y + y' = (A - A') \cos(\omega t) + 2A' \cos(\omega t) = (A + A') \cos(\omega t) \quad (7)$$

tại điểm này, biên độ ở vị trí giữa của trường sóng đứng được tăng lên đáng kể, và nhiễu được tăng lên đáng kể này sẽ gây ra sự giao thoa tới việc truyền tín hiệu.

Bụng sóng tại mọi thời điểm và ở mọi vị trí được tính toán như sau:

$$y + y' = (A - A') \cos(\omega t - 2\pi x/\lambda) + 2A' \cos(\omega t) \cos(2\pi x/\lambda) \quad (8)$$

Trong biểu thức (8) nêu trên, số hạng thứ nhất là số hạng sóng chạy mà biên độ của nó không phụ thuộc vào vị trí, và số hạng thứ hai là số hạng sóng đứng mà biên độ của nó liên quan đến vị trí và cụ thể là:

$$|2A' \cos(2\pi x/\lambda)| \quad (9)$$

Tiêu chuẩn để xác định tín hiệu số là tín hiệu mức cao hoặc tín hiệu mức thấp như sau: tín hiệu có biên độ cao hơn 90 phần trăm của biên độ tối đa là tín hiệu mức cao và tín hiệu có biên độ thấp hơn 10 phần trăm của biên độ tối đa là tín hiệu mức thấp. Do đó, nhằm bảo đảm rằng tín hiệu không bị nhiễu thì ít

nhất điều kiện sau đây phải được thỏa mãn:

$$|2A'\cos(2x\pi/\lambda)| < 10\% \times A, \text{ nghĩa là, } |\cos(2x\pi/\lambda)| < 5\% \times A/A' \quad (10)$$

Nếu $A/A' = 0,3$ thì thu được kết quả dưới đây:

$x/\lambda < -0,0262$ hoặc $x/\lambda > 0,0262$, và vì sóng đứng thứ nhất phải thỏa mãn điều kiện rằng $\lambda = 2L$, nên có thể thu được kết quả dưới đây:

$x < -0,0524L$ hoặc $x > 0,0524L$. Do đó, COF không thể được bố trí tại vị trí có khoảng cách tới vị trí giữa của trường sóng đứng nằm trong khoảng $0,0524L$.

Liên quan tới Fig. 1, giả sử rằng các khoảng cách giữa COF bất kỳ và hai COF liền kề tới đó lần lượt là khoảng cách thứ nhất $L1$ và khoảng cách thứ hai $L2$, và $L1 \neq L2$, nếu $L1$ và $L2$ thỏa mãn điều kiện cụ thể là:

$$|L1 - L2|/2 > 0,0524 \times (L1 + L2),$$

thì mỗi COF có thể tránh khỏi bị bố trí ở vị trí giữa của trường sóng đứng giữa hai COF liền kề tới đó trong mạch, và do đó, sự giao thoa của sóng đứng tới các tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Cần lưu ý rằng các trị số được gán cho các tham số như khoảng cách giữa các COF bằng $0,1m$, tần số tương ứng bằng $1,5GHz$ khi chiều dài bước sóng bằng $0,2$, biên độ của tín hiệu CLK bằng A , hệ số phản xạ bằng $0,3$, và các trị số tương tự chỉ được nêu làm ví dụ, và các tham số nêu trên có thể được thiết lập một cách tương ứng bởi người có hiểu biết trong lĩnh vực kỹ thuật này dựa trên các điều kiện thực tế và nguyên lý làm việc nêu trên.

Trong mạch theo phương án này, các khoảng cách từ ít nhất một mô đun mạch tới hai mô đun mạch liền kề với nó thỏa mãn điều kiện cụ thể nêu trên, sao cho ít nhất một mô đun mạch có thể tránh khỏi việc bị bố trí tại điểm giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, kết quả là, sự giao thoa của sóng đứng tới các tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Cần lưu ý rằng, mạch này có thể bao gồm nhiều bảng mạch in thứ nhất

103, trong đó nhiều vùng liên kết 104, lần lượt tương ứng với các COF, được tạo ra trên mỗi bảng mạch in thứ nhất 103, và nhiều chốt vàng thứ nhất được tạo ra trong mỗi vùng liên kết 104.

Theo tùy chọn, khoảng cách giữa hai COF, mà ở trong các bảng mạch in thứ nhất liên hệ tương ứng và là gần nhất với nhau, là lớn hơn khoảng cách thứ nhất hoặc khoảng cách thứ hai.

Phương án thứ hai

Fig. 6 là sơ đồ kết cấu của mạch khác theo phương án thứ hai của sáng chế. Như được thể hiện trên Fig. 6, mạch này bao gồm nhiều mô đun mạch, có thể được bố trí thành hàng, và đối với ít nhất một trong số các mô đun mạch này, các khoảng cách từ mô đun mạch này tới hai mô đun mạch liên hệ với nó lần lượt là khoảng cách thứ nhất và khoảng cách thứ hai, khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai, và trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ hai và khoảng cách thứ nhất khác với bội số nguyên của khoảng cách thứ nhất.

Theo tùy chọn, tỷ số của trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ nhất và khoảng cách thứ hai trên tổng của khoảng cách thứ nhất và khoảng cách thứ hai lớn hơn trị số định trước.

Tốt hơn là, trị số định trước này là 0,1048.

Theo phương án này, như được thể hiện trên Fig. 6, các mô đun mạch là các COF 101, một phần của các COF 101 tạo nên nhóm COF thứ nhất 106, phần còn lại của các COF 101 tạo nên nhóm COF thứ hai 107, và nhóm COF thứ nhất 106 và nhóm COF thứ hai 107 lần lượt được kết nối với mạch điều khiển định thời 102.

Theo cách khác, các mô đun mạch là các COG, một phần của các COG tạo nên nhóm COG thứ nhất, các COG còn lại tạo nên nhóm COG thứ hai, và nhóm COG thứ nhất và nhóm COG thứ hai lần lượt được kết nối với mạch điều khiển định thời (không được thể hiện trên hình vẽ).

Fig. 7 là sơ đồ kết cấu của bảng mạch in thứ hai theo phương án thứ hai của sáng chế; và Fig. 8 là sơ đồ liên kết bảng mạch in thứ hai với các COF theo phương án thứ hai của sáng chế. Như được thể hiện trên các Fig. 7 và 8, mạch còn bao gồm bảng mạch in thứ hai 105, mà trên đó nhiều vùng liên kết 104 lần lượt tương ứng với các COF được tạo ra, nhiều chốt vàng thứ nhất được tạo ra trong mỗi vùng liên kết 104, và mỗi COF được kết nối với bảng mạch in thứ hai thông qua vùng liên kết tương ứng 104.

Liên quan tới các Fig. 6 và 8, nhóm COF thứ nhất 106 và nhóm COF thứ hai 107 có thể được bố trí trên cùng bảng mạch in thứ hai 105. Không cần nói rằng, nhóm COF thứ nhất 106 và nhóm COF thứ hai 107 có thể được bố trí trên hai bảng mạch in thứ hai 105 lần lượt được nối điện với nhau. Như được thể hiện trên Fig. 8, trong trường hợp nhóm COF thứ nhất 106 và nhóm COF thứ hai 107 được tạo ra trên cùng một bảng mạch in thứ hai 105, thì COF thứ nhất 108 trong nhóm COF thứ nhất 106 và COF thứ hai 109 trong nhóm COF thứ hai 107 là liền kề với nhau; COF thứ ba 201 và COF thứ nhất 108 trong nhóm COF thứ nhất 106 là liền kề với nhau và khoảng cách giữa chúng là khoảng cách thứ nhất hoặc khoảng cách thứ hai; COF thứ tư 202 và COF thứ hai 109 trong nhóm COF thứ hai 107 là liền kề với nhau và khoảng cách giữa chúng là khoảng cách thứ nhất hoặc khoảng cách thứ hai. Ở đây, khoảng cách giữa COF thứ nhất 108 và COF thứ ba 201 và khoảng cách giữa COF thứ hai 109 và COF thứ tư 202 là bằng nhau hoặc gần bằng nhau.

Theo tùy chọn, khoảng cách giữa COF thứ nhất 108 trong nhóm COF thứ nhất 106 và COF thứ hai 109 trong nhóm COF thứ hai 107 là lớn hơn khoảng cách thứ nhất hoặc khoảng cách thứ hai.

Tốt hơn là, khoảng cách giữa hai COF liền kề bất kỳ là khoảng cách thứ nhất hoặc khoảng cách thứ hai, và khoảng cách thứ nhất và khoảng cách thứ hai luân phiên với nhau. Theo cách này, mỗi mô đun mạch không được định vị ở vị trí giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, điều này làm giảm bớt hơn nữa sự giao thoa của sóng đứng tới các tín hiệu truyền,

và làm giảm thêm sự méo tín hiệu và suy giảm tín hiệu.

Trong ứng dụng thực tế, vì vùng không dây dẫn được tạo ra trên COF, nên nói chung, bề rộng của vùng liên kết 104 là hơi nhỏ hơn bề rộng của COF tương ứng hoặc hơi nhỏ hơn bề rộng tối đa của COF tương ứng khi COF được liên kết lên bảng mạch in thứ hai 105 thông qua vùng liên kết tương ứng 104.

Ngoài ra, các khoảng cách giữa vùng liên kết 104 và hai vùng liên kết 104 liền kề tới đó lần lượt là khoảng cách liên kết thứ nhất và khoảng cách liên kết thứ hai, khoảng cách liên kết thứ nhất tương ứng với khoảng cách thứ nhất, khoảng cách liên kết thứ hai tương ứng với khoảng cách thứ hai, khoảng cách liên kết thứ nhất lớn gấp K1 lần khoảng cách thứ nhất, và khoảng cách liên kết thứ hai lớn gấp K2 lần khoảng cách thứ hai, trong đó cả K1 và K2 là lớn hơn 0.

Tốt hơn là, cả K1 và K2 đều hơi lớn hơn 1, nói cách khác, khoảng cách liên kết thứ nhất là hơi lớn hơn khoảng cách thứ nhất, và khoảng cách liên kết thứ hai là hơi lớn hơn khoảng cách thứ hai. K1 có thể nằm trong khoảng từ 1,01 tới 1,10, và K2 có thể nằm trong khoảng từ 1,01 tới 1,10. Ví dụ, cả K1 và K2 đều bằng 1,05. Một cách tương ứng, bề rộng của vùng liên kết 104 là hơi nhỏ hơn bề rộng của COF tương ứng.

Không cần nói rằng cả K1 và K2 đều có thể lớn hơn 0 và nhỏ hơn hoặc bằng 1.

Theo phương án này, nhiều chốt vàng thứ hai (không được thể hiện trên hình vẽ) được tạo ra giữa các vùng liên kết liền kề 104, các chốt vàng thứ hai và các chốt vàng thứ nhất có thể được tạo ra cùng lúc, và cũng có thể được tạo ra từ cùng một loại vật liệu. Nói chung, chốt vàng thứ hai được ngắt kết nối khỏi chốt vàng thứ nhất, để tránh việc tín hiệu được nhập vào từ chốt vàng thứ hai do nhầm lẫn, và có thể tránh được khoảng trống không khớp dễ thấy giữa các COF sau khi các COF này được liên kết vào bảng mạch in thứ hai 105 thông qua các vùng liên kết tương ứng 104.

Ngoài ra, trong trường hợp khi bề rộng của vùng liên kết 104 là hơi nhỏ hơn bề rộng của COF tương ứng, thì sau khi các COF được liên kết vào bảng

mạch in thứ hai 105 thông qua các vùng liên kết tương ứng 104, phần nhô vuông góc, trên bảng mạch in thứ hai 105, của mỗi chốt vàng thứ hai có thể trùng với phần này của các COF liên kề với chốt vàng thứ hai nêu trên, sao cho mỗi chốt vàng thứ hai tạo nên bộ đỡ bên dưới các phần đầu của các COF liên kề tới đó, và do đó, phần đầu của mỗi COF tránh khỏi bị hư hỏng do khoảng trống không khớp nêu trên.

Phần mô tả cụ thể khác của mạch theo phương án này có thể xem trong phần mô tả theo phương án thứ nhất, và không được nhắc lại ở đây.

Trong mạch theo phương án, các khoảng cách từ ít nhất một mô đun mạch tới hai mô đun mạch liên kề với nó thỏa mãn điều kiện cụ thể nêu trên, sao cho ít nhất một mô đun mạch có thể tránh khỏi việc bị bố trí tại điểm giữa của trường sóng đứng giữa hai mô đun mạch liên kề tới đó, kết quả là, sự giao thoa của sóng đứng tới các tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Phương án thứ ba

Theo phương án này, sáng chế đề xuất để bộ hiển thị bao gồm mạch theo phương án thứ nhất hoặc phương án thứ hai, và phần mô tả cụ thể của mạch này có thể xem trong phần mô tả nêu trên của phương án thứ nhất hoặc thứ hai và không được nhắc lại ở đây.

Mạch có trong để bộ hiển thị theo phương án này có thể ngăn không cho ít nhất một mô đun mạch trong đó khỏi bị bố trí ở vị trí giữa của trường sóng đứng giữa hai mô đun mạch liên kề tới đó, kết quả là, sự giao thoa của sóng đứng tới các tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Phương án thứ tư

Theo phương án này, sáng chế đề xuất thiết bị hiển thị bao gồm để bộ hiển thị được đề xuất theo phương án thứ ba, và phần mô tả cụ thể của đề này có thể

xem trong phần mô tả nêu trên theo phương án thứ ba và không được nhắc lại ở đây.

Mạch có trong thiết bị hiển thị theo phương án này có thể ngăn không cho ít nhất một mô đun mạch trong đó khỏi bị bố trí ở vị trí giữa của trường sóng đứng giữa hai mô đun mạch liền kề tới đó, kết quả là, sự giao thoa của sóng đứng tới các tín hiệu truyền được giảm bớt, và sự méo tín hiệu và suy giảm tín hiệu được giảm đi.

Cần hiểu rằng các phương án thực hiện nêu trên chỉ là các phương án được nêu làm ví dụ dùng để giải thích nguyên lý của sáng chế, nhưng sáng chế không bị giới hạn ở đó. Đối với những người hiểu biết trong lĩnh vực kỹ thuật này, các cải tiến và cải biến khác nhau có thể được thực hiện mà không ra khỏi phạm vi của sáng chế, và các cải tiến và cải biến này cũng được coi là nằm trong phạm vi bảo hộ của sáng chế.

YÊU CẦU BẢO HỘ

1. Mạch điện bao gồm các mô đun mạch, trong đó đối với ít nhất một mô đun trong số các mô đun mạch này, các khoảng cách từ mô đun mạch này tới hai mô đun mạch liền kề với nó lần lượt là khoảng cách thứ nhất và khoảng cách thứ hai, khoảng cách thứ nhất nhỏ hơn khoảng cách thứ hai, và trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ hai và khoảng cách thứ nhất khác với bội số nguyên của khoảng cách thứ nhất.
2. Mạch điện theo điểm 1, trong đó tỷ số của trị số tuyệt đối của mức chênh lệch giữa khoảng cách thứ nhất và khoảng cách thứ hai trên tổng của khoảng cách thứ nhất và khoảng cách thứ hai lớn hơn trị số định trước.
3. Mạch điện theo điểm 2, trong đó trị số định trước này là 0,1048.
4. Mạch điện theo điểm bất kỳ trong số các điểm từ 1 tới 3, trong đó các mô đun mạch là các COF, và các COF này được kết nối với mạch điều khiển định thời.
5. Mạch điện theo điểm bất kỳ trong số các điểm từ 1 tới 3, trong đó các mô đun mạch là các COG, và các COG này được kết nối với mạch điều khiển định thời.
6. Mạch điện theo điểm 4, trong đó mạch này còn có bảng mạch in thứ nhất, mà trên đó các vùng liên kết lần lượt tương ứng với các COF được tạo ra, các chốt vàng thứ nhất được tạo ra trong mỗi vùng liên kết, và mỗi COF được kết nối với bảng mạch in thứ nhất thông qua vùng liên kết tương ứng.
7. Mạch điện theo điểm 6, trong đó khoảng cách giữa hai mô đun mạch liền kề

bất kỳ là khoảng cách thứ nhất hoặc khoảng cách thứ hai, và khoảng cách thứ nhất và khoảng cách thứ hai luân phiên với nhau.

8. Mạch điện theo điểm 4, trong đó một phần của các COF tạo nên nhóm COF thứ nhất, các COF còn lại tạo nên nhóm COF thứ hai, và nhóm COF thứ nhất và nhóm COF thứ hai lần lượt được kết nối với mạch điều khiển định thời.

9. Mạch điện theo điểm 5, trong đó một phần của các COG tạo nên nhóm COG thứ nhất, các COG còn lại tạo nên nhóm COG thứ hai, và nhóm COG thứ nhất và nhóm COG thứ hai lần lượt được kết nối với mạch điều khiển định thời.

10. Mạch điện theo điểm 8, trong đó mạch này còn có bảng mạch in thứ hai, mà trên đó các vùng liên kết lần lượt tương ứng với các COF được tạo ra, các chốt vàng thứ nhất được tạo ra trong mỗi vùng liên kết, và mỗi COF được kết nối với bảng mạch in thứ hai thông qua vùng liên kết tương ứng.

11. Mạch điện theo điểm 10, trong đó, khoảng cách giữa hai COF liền kề bất kỳ là khoảng cách thứ nhất hoặc khoảng cách thứ hai, và khoảng cách thứ nhất và khoảng cách thứ hai luân phiên với nhau.

12. Mạch điện theo điểm 11, trong đó nhóm COF thứ nhất bao gồm COF thứ nhất và COF thứ ba, nhóm COF thứ hai bao gồm COF thứ hai và COF thứ tư, các COF thứ nhất và thứ hai liền kề với nhau, các COF thứ ba và thứ nhất liền kề với nhau, các COF thứ tư và thứ hai liền kề với nhau, và khoảng cách giữa COF thứ nhất và COF thứ ba bằng hoặc gần bằng khoảng cách giữa COF thứ hai và COF thứ tư.

13. Mạch điện theo điểm 6 hoặc 10, trong đó đối với ít nhất một trong số các vùng liên kết, các khoảng cách từ vùng liên kết này tới hai vùng liên kết liền kề

tới đó lần lượt là khoảng cách liên kết thứ nhất và khoảng cách liên kết thứ hai, khoảng cách liên kết thứ nhất tương ứng với khoảng cách thứ nhất, khoảng cách liên kết thứ hai tương ứng với khoảng cách thứ hai, khoảng cách liên kết thứ nhất lớn gấp K1 lần khoảng cách thứ nhất, và khoảng cách liên kết thứ hai lớn gấp K2 lần khoảng cách thứ hai, trong đó cả K1 và K2 đều lớn hơn 0.

14. Mạch điện theo điểm 13, trong đó K1 nằm trong khoảng từ 1,01 tới 1,10, và K2 nằm trong khoảng từ 1,01 tới 1,10.

15. Mạch điện theo điểm 14, trong đó K1 bằng K2.

16. Mạch điện theo điểm 15, trong đó cả K1 và K2 đều bằng 1,05.

17. Mạch điện theo điểm 13, trong đó các chốt vàng thứ hai được tạo ra giữa các vùng liên kết liền kề.

18. Đế bộ hiển thị có mạch điện theo điểm bất kỳ trong số các điểm từ 1 tới 17.

19. Thiết bị hiển thị có đế bộ hiển thị theo điểm 18.

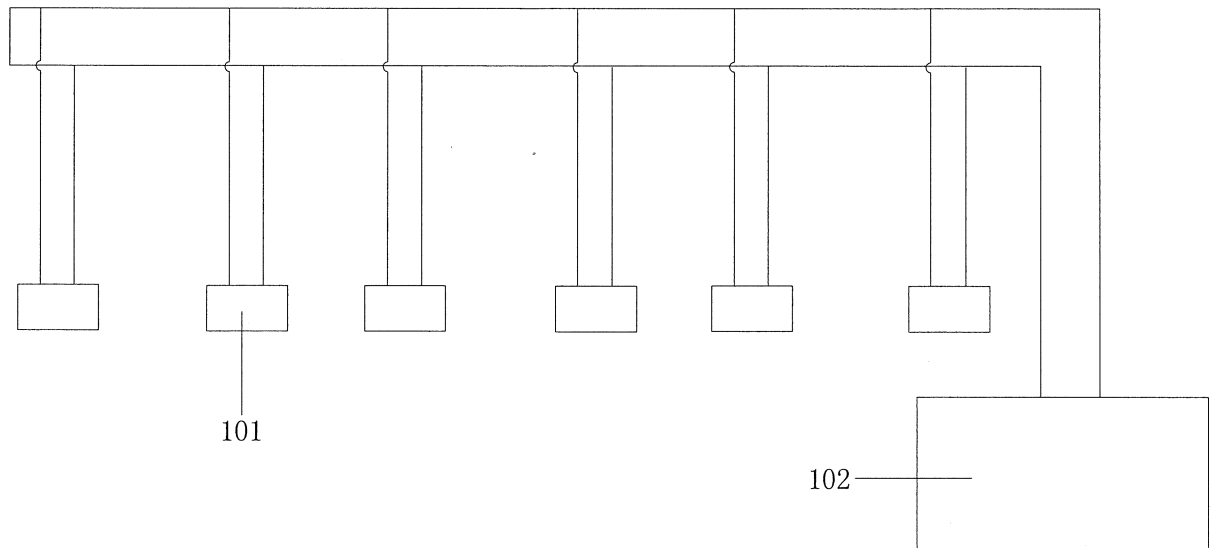


Fig. 1

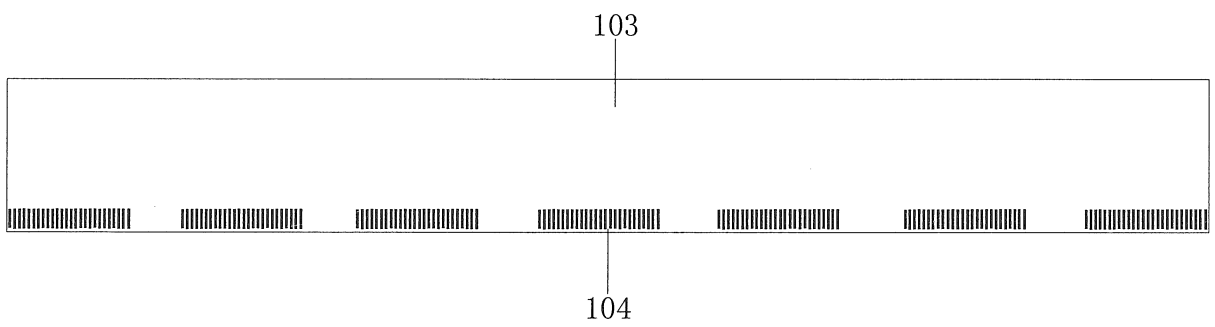


Fig. 2

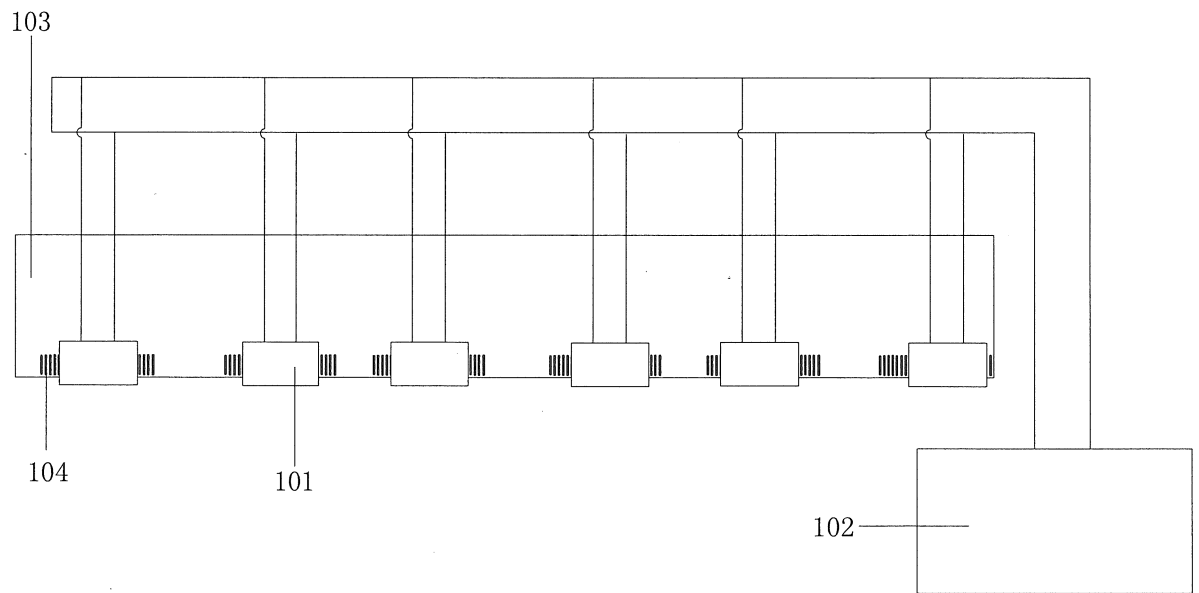


Fig. 3

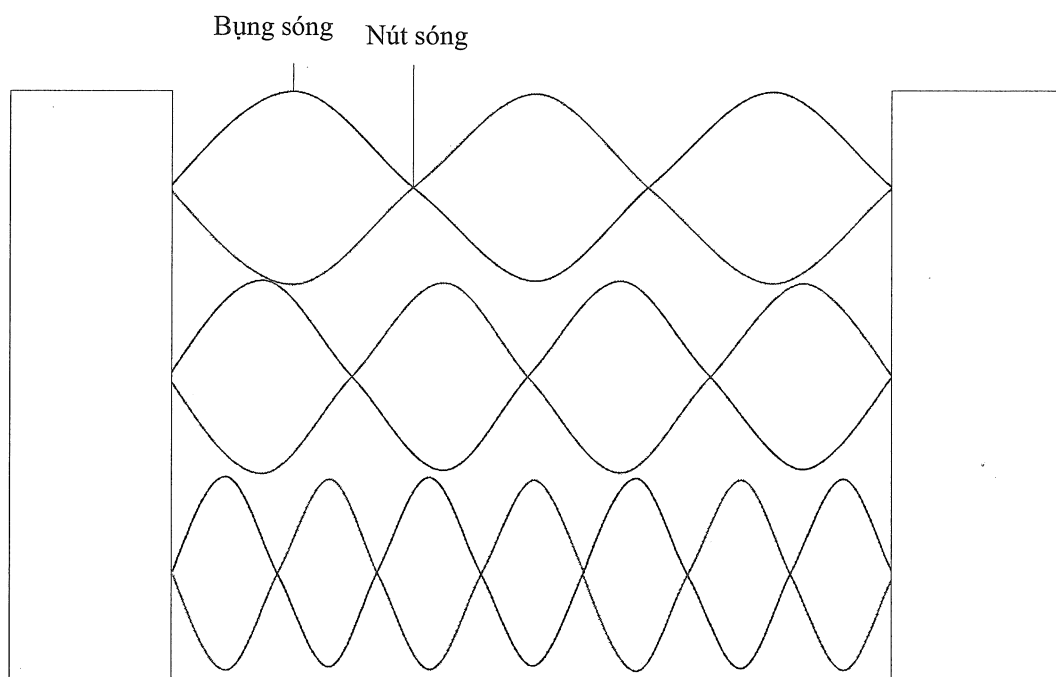


Fig. 4

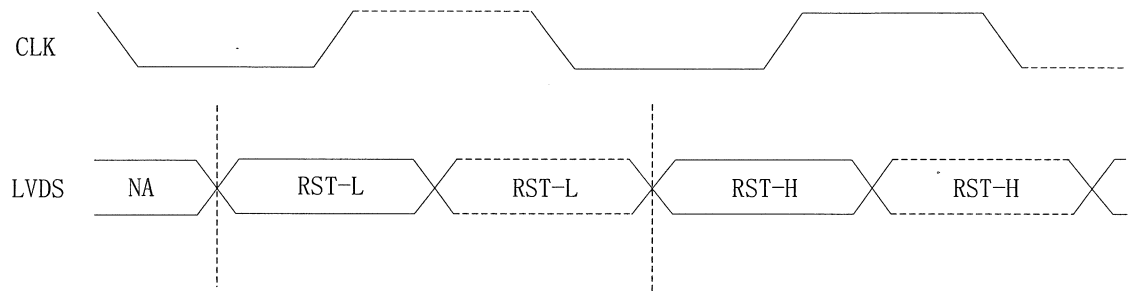


Fig. 5

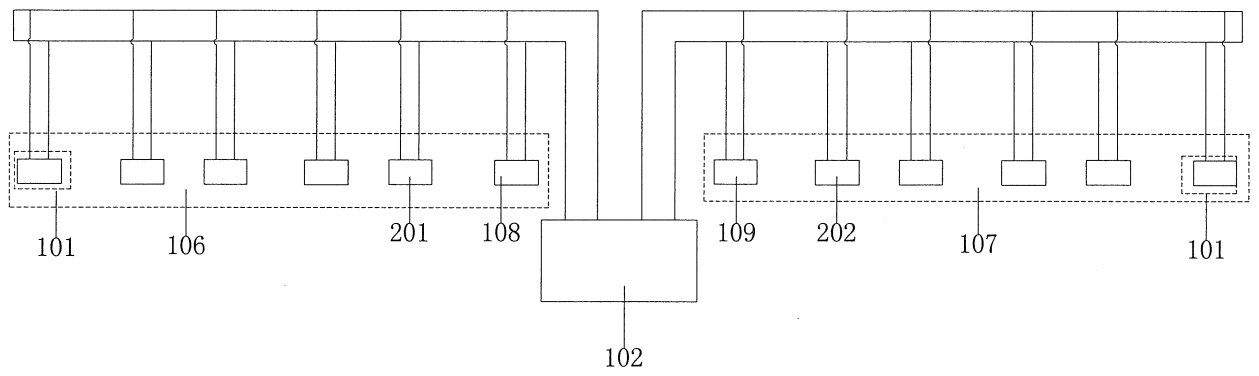


Fig. 6

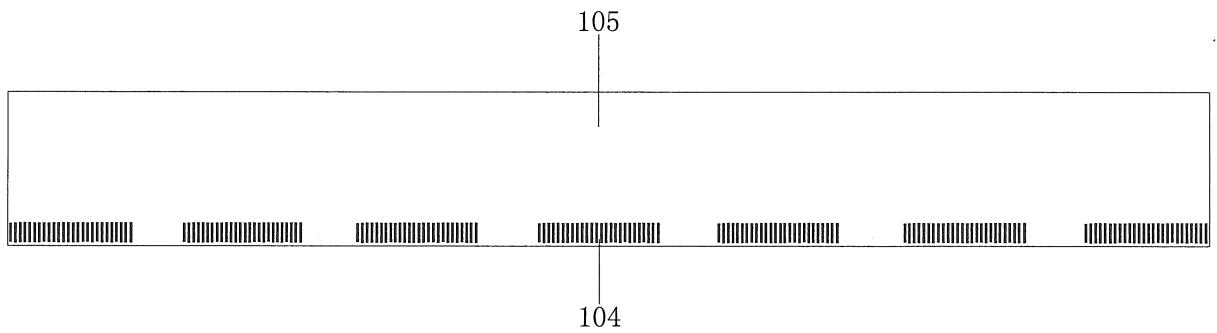


Fig. 7

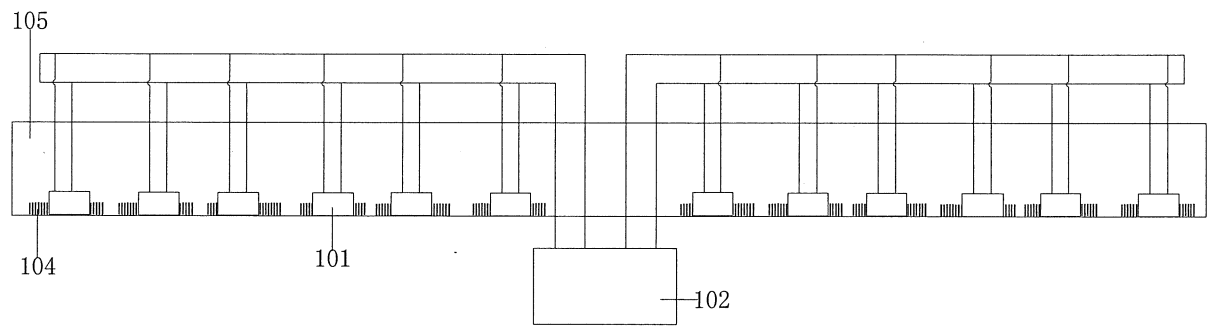


Fig. 8