



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0027540

(51)⁷ H05K 3/28; H05K 3/46; H05K 1/02

(13) B

(21) 1-2015-01786

(22) 14/01/2014

(86) PCT/JP2014/050431 14/01/2014

(87) WO 2015/079713 A1 04/06/2015

(45) 25/02/2021 395

(43) 26/12/2016 345A

(73) MEIKO ELECTRONICS CO., LTD. (JP)

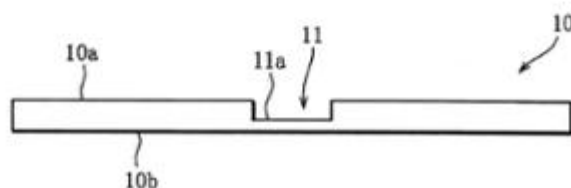
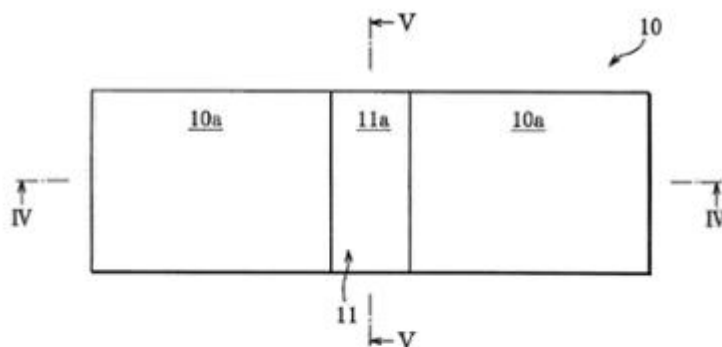
5-14-15, Ogami, Ayase- shi, Kanagawa 252-1104, Japan

(72) Akihiro ISHIKAWA (JP); Toru YAMAMOTO (JP); Kazuya INOKUCHI (JP).

(74) Công ty Luật TNHH BIZCONSULT (BIZCONSULT LAW FIRM)

(54) BẢNG MẠCH IN

(57) Sáng chế đề cập đến bảng mạch in (10) bao gồm: thân có cấu trúc dạng lớp bên trong (20) chứa ít nhất một vật liệu nền cách điện dạng lớp bên trong (31) gồm vải thủy tinh (31a) và nhựa (31b) phủ vải thủy tinh (31a) và không chứa vật liệu nền cách điện dạng nhựa mà chỉ cấu thành từ nhựa; mạch dạng lớp bên ngoài (21) được tạo ra trên mặt thứ nhất (20a) của thân có cấu trúc dạng lớp bên trong (20); và lớp chịu hàn (23) được tạo thành trên bề mặt của dạng mạch bên ngoài (21), trong đó trong thân có cấu trúc dạng lớp bên trong (20), lỗ hở (11) được tạo thành, và lớp chịu hàn (23) bao gồm bộ phận mực thứ nhất (23a) bảo vệ được ít nhất dạng mạch bên ngoài (21) tạo ra trên vùng riêng phần của mặt thứ nhất (20a) tương ứng với lỗ hở (11) và bộ phận mực thứ hai (23b) được đặt giữa hai đầu của bộ phận mực thứ nhất (23a) và kém linh động hơn bộ phận mực thứ nhất (23a).



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến bảng mạch in có đặc tính gấp lại được thông qua quy trình xử lý bề mặt theo điểm.

Tình trạng kỹ thuật của sáng chế

Thông thường, để tạo ra cấu trúc có thể gấp lại và lắp đặt được cho nhiều thiết bị điện/điện tử (cấu trúc uốn-đẽ-lắp đặt), nhiều bảng mạch đã được sử dụng, như bảng mạch dẻo có tính đàn hồi, bảng mạch ghép thu được bằng cách ghép bảng mạch tương đối cứng và cố định với bảng mạch dẻo thích hợp, hoặc bảng mạch cứng-dẻo thu được bằng cách tích hợp bảng mạch dẻo thích hợp và bảng mạch cứng thích hợp mà không có sự ráp nối giữa chúng.

Cụ thể, để làm các bảng mạch dùng cho mục đích hạn chế gấp lại, bảng mạch đã biết thu được bằng cách thực hiện quy trình xử lý bề mặt theo điểm trên bảng mạch cứng với công cụ gia công cơ khí như dao phay, và bằng cách đó, có thể gấp lại được tại điểm gấp là lỗ hổng được tạo ra bằng quy trình xử lý bề mặt theo điểm. Áp dụng cấu trúc này giúp giảm chi phí cho bảng mạch. Ví dụ như bảng mạch cứng trải qua quy trình xử lý bề mặt theo điểm, tấm trước (prepreg) được sử dụng là vật liệu nền ở trạng thái khi mà vải thủy tinh được nhúng vào nhựa nhiệt rắn như nhựa epoxy, và sau đó, được sấy khô dưới nhiệt và là bán đông rắn. Ngoài ra, tài liệu sáng chế 1 và 2 đề cập đến các bảng mạch in có sử dụng cấu trúc gấp lại được này.

Tài liệu kỹ thuật đã biết

Tài liệu sáng chế

Tài liệu sáng chế 1: Công bố đơn yêu cầu cấp patent Nhật Bản số 2007-96131

Tài liệu sáng chế 2: Công bố đơn yêu cầu cấp patent Nhật Bản số 2013-98536

Bản chất kỹ thuật của sáng chế

Vấn đề được giải quyết theo sáng chế

Trong bảng mạch in được đề cập trong tài liệu sáng chế 1, hai bảng mạch

với hệ số đàn hồi khác nhau được tạo lớp và bảng mạch có hệ số đàn hồi cao hơn trải qua quy trình xử lý bề mặt theo điểm. Bằng cách đó, đặc tính gấp lại được trong bảng mạch in được cải thiện. Ngoài ra, trong bảng mạch in có thể gấp lại được nêu trong tài liệu sáng chế 2, một lớp kết dính được cấu thành từ nhựa và không chứa vải thủy tinh được đặt giữa hai tấm prepreg, lớp kết dính này được đặt ở mặt đáy của lỗ hở thu được do quá trình xử lý bề mặt theo điểm, lớp kết dính này có độ mềm cao, và bằng cách đó có thể cải thiện đặc tính gấp lại được của bảng mạch in.

Tuy nhiên, việc sử dụng hai bảng mạch với hệ số đàn hồi khác nhau và/hoặc sử dụng một lớp kết dính không chứa vải thủy tinh làm tăng chi phí sản xuất của bảng mạch in. Hơn nữa, việc tạo thêm lớp kết dính không chứa vải thủy tinh dẫn đến quy trình phức tạp như việc tạo lớp, khoan lỗ để hình thành các lỗ xuyên, và làm ráp các bề mặt. Do vậy, không thể đơn giản hóa quy trình sản xuất.

Ngoài ra, trong tiêu chuẩn UL (Tổ chức Chứng nhận An toàn Sản phẩm) là tiêu chuẩn chứng nhận độ an toàn của các sản phẩm điện máy ở Hoa Kỳ, có quy định về độ dày tối thiểu của bảng mạch in cho mỗi vật liệu khác nhau là các vùng mà tại đó thực hiện quy trình xử lý bề mặt theo điểm. Cụ thể, nếu một vật liệu có độ dày tối thiểu được quy định là 200 μm và một vật liệu có độ dày tối thiểu được quy định là 150 μm được sử dụng làm composit, thì chúng cần phải có độ dày tương ứng ít nhất là 200 μm và 150 μm , khiến tổng độ dày của bảng mạch ít nhất là bằng hoặc hơn 350 μm . Vì vậy, việc giới hạn độ dày của bảng mạch in bị nghiêm trọng nếu các vật liệu khác nhau được sử dụng.

Do vậy, nhằm giải quyết vấn đề nêu trên, có thể cân nhắc tới các bảng mạch cứng phổ biến có giá thành tương đối rẻ (mỗi bảng mạch là một tấm prepreg được cấu thành từ vải thủy tinh và nhựa epoxy) được tạo lớp qua các lá đồng mà không dùng các loại bảng mạch khác nhau, lớp kết dính không chứa vải thủy tinh, hoặc tương tự. Tuy nhiên, đặc tính gấp lại được hoặc độ ổn định lại không đạt được. Điều này làm bảng mạch in không thể tương thích với nhiều cách sử dụng khác nhau.

Sáng chế này được phát hiện khi xem xét vấn đề này, và mục đích của

sáng chế nhằm đề xuất bảng mạch in có thể đạt được đầy đủ đặc tính gấp lại được và độ ổn định trong khi vẫn giảm được giá thành và thỏa mãn tiêu chuẩn mong muốn.

Để đạt được mục đích nói trên, sáng chế đề xuất bảng mạch in bao gồm: thân có cấu trúc dạng lớp bên trong chứa ít nhất một vật liệu nền cách điện dạng lớp bên trong cấu thành từ vải thủy tinh và nhựa phủ lên vải thủy tinh và thân có cấu trúc dạng lớp bên trong không chứa vật liệu nền cách điện nhựa mà chỉ cấu thành từ nhựa; mạch dạng lớp bên ngoài được tạo ra trực tiếp trên mặt thứ nhất của thân có cấu trúc dạng lớp bên trong; và lớp chịu hàn được tạo ra trên bề mặt của mạch dạng lớp bên ngoài, trong đó trong thân có cấu trúc dạng lớp bên trong, lỗ hở kéo dài từ mặt thứ hai được đặt đối diện với mặt thứ nhất hướng vào bên trong và không chạm tới mặt thứ nhất được tạo ra, trong đó, mặt đáy của lỗ hở được đặt bên trong phần nhựa của thân có cấu trúc dạng lớp bên trong và lớp chịu hàn cấu thành từ bộ phận mực thứ nhất bảo vệ ít nhất mạch dạng lớp bên ngoài mà được tạo ra trên vùng riêng phần của mặt thứ nhất ứng với lỗ hở và bộ phận mực thứ hai được đặt giữa hai đầu của bộ phận mực thứ nhất và kém linh động hơn so với bộ phận mực thứ nhất, bộ phận mực thứ nhất có thể thu được từ vật liệu thứ nhất chứa ít nhất là nhựa acrylat, nhựa epoxy và chất độn, bộ phận mực thứ hai có thể thu được từ vật liệu thứ hai bao gồm ít nhất là nhựa acrylat, monome acrylic, nhựa epoxy và chất độn, tỷ lệ lượng monome acrylic trong vật liệu thứ nhất là thấp hơn so với vật liệu thứ hai.

Những lợi ích có thể đạt được của sáng chế

Trong bảng mạch in theo sáng chế này, có thể đạt được đặc tính gấp lại được và độ ổn định vừa đủ cả khi giảm giá thành và thỏa mãn tiêu chuẩn mong muốn.

Mô tả vắn tắt các hình vẽ

FIG. 1 là hình chiếu bằng của bảng mạch in theo ví dụ của sáng chế này.

FIG. 2 là hình chiếu đứng của bảng mạch in theo ví dụ của sáng chế này.

FIG. 3 là hình chiếu đứng trong trạng thái sử dụng của bảng mạch in theo ví dụ của sáng chế này.

FIG. 4 là hình chiếu mặt cắt khuếch đại một phần dọc theo đường IV-IV trên FIG. 1.

FIG. 5 là hình chiếu mặt cuối khuếch đại một phần dọc theo đường V-V trên FIG. 1.

Mô tả chi tiết sáng chế

Sau đây, sáng chế được mô tả chi tiết qua ví dụ có dựa vào các hình vẽ. Lưu ý, sáng chế này không bị giới hạn trong nội dung được mô tả dưới đây mà có thể được thực hiện với sự cảm biến bất kỳ mà không vượt ra ngoài phạm vi của sáng chế. Ngoài ra, hình vẽ mô tả các ví dụ của bảng mạch in theo sáng chế này và các bộ phận cấu thành được minh họa dưới dạng biểu đồ và đôi khi không thể hiện chính xác theo tỷ lệ, hình dạng hoặc tương tự của bảng mạch in và các bộ phận cấu thành do được làm nổi bật, phóng to, co nhỏ, lược bỏ từng phần và/hoặc tương tự để dễ hiểu hơn. Thêm vào đó, nhiều trị số được sử dụng trong các ví dụ đôi lúc chỉ để làm mẫu và có thể được điều chỉnh theo nhiều cách khi cần.

Sau đây, một cấu trúc tổng quát của bảng mạch in 10 theo ví dụ của sáng chế này được mô tả có dựa vào các hình vẽ từ FIG. 1 đến FIG. 3. Trong đó, FIG. 1 là hình chiếu bằng của bảng mạch in 10 theo ví dụ của sáng chế. Ngoài ra, FIG. 2 là hình chiếu đứng của bảng mạch in 10 theo ví dụ của sáng chế. Thêm nữa, FIG. 3 là hình chiếu đứng minh họa trạng thái sử dụng của bảng mạch in 10 theo ví dụ của sáng chế này.

Như được minh họa trên FIG. 1 và FIG. 2, bảng mạch in 10 theo ví dụ này là một bảng dạng tấm có mặt phẳng là hình chữ nhật. Ngoài ra, trong bảng mạch in 10, lỗ hở 11 được tạo ra tại phần trung tâm của bảng mạch in 10 sao cho song song với các cạnh ngắn trong hình chiếu bằng của FIG. 1. Như có thể thấy tại FIG. 1 và FIG. 2, lỗ hở 11 chạy dài từ một trong các cạnh dài trong hình chiếu bằng ở FIG. 1 tới cạnh dài còn lại, được tạo ra trên cạnh của mặt thứ nhất 10a của bảng mạch in 10, và không chạm tới mặt thứ hai 10b của bảng mạch in 10.

Mặc dù bảng mạch in 10 theo ví dụ này về tổng thể có đặc tính tương đối cứng, nhưng có thể gấp lại được dễ dàng như được minh họa trên FIG. 3 với lỗ

hở 11 làm điểm gấp (tâm gấp) do lỗ hở 11 được tạo ra trong phần trung tâm của bảng mạch.

Lưu ý, mặc dù không được minh họa trên FIG. 1 hoặc FIG. 2, các cực và tương tự để lắp đặt nhiều thiết bị điện/điện tử như đa số bảng mạch, điện trở, tụ điện và linh kiện bán dẫn được tạo ra trên mặt thứ nhất 10a của bảng mạch in 10 theo ví dụ này. Ngoài ra, dạng hai chiều của bảng mạch in 10 không chỉ giới hạn ở hình chữ nhật mà có thể được điều chỉnh một cách hợp lý theo hình dạng của thiết bị điện tử/điện mà bảng mạch in 10 được lắp đặt vào.

Tiếp theo, cấu trúc chi tiết của bảng mạch in 10 theo ví dụ này được mô tả có dựa vào FIG. 4 và FIG. 5. Ở đây, FIG. 4 là hình chiếu mặt cắt khuếch đại một phần dọc theo đường IV-IV trên FIG. 1. Ngoài ra, FIG. 5 là hình chiếu mặt cuối khuếch đại một phần dọc theo đường V-V trên FIG. 1.

Như được minh họa trên FIG. 4 và FIG. 5, bảng mạch in 10 theo ví dụ này có cấu trúc mà trong đó thân có cấu trúc dạng lớp bên trong 20, lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên mặt thứ nhất 20a của thân có cấu trúc dạng lớp bên trong, lá đồng dạng lớp bên ngoài thứ hai 22 được tạo ra trên mặt thứ hai 20b của thân có cấu trúc dạng lớp bên trong, lớp chịu hàn thứ nhất 23 được tạo ra trên bề mặt của lá đồng dạng lớp bên ngoài thứ nhất 21, và lớp chịu hàn thứ hai 24 được tạo ra trên bề mặt của lá đồng dạng lớp bên ngoài thứ hai 22, được tạo lớp. Ở đây, thân có cấu trúc dạng lớp bên trong 20 có cấu trúc mà trong đó lớp epoxy thủy tinh thứ nhất 31 là vật liệu nền cách điện dạng lớp bên trong được đặt ở phần trung tâm của cấu trúc dạng lớp, lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 được tạo ra trên các bề mặt trước và sau của lớp epoxy thủy tinh thứ nhất 31, lớp epoxy thủy tinh thứ hai 34 là vật liệu nền cách điện dạng lớp bên trong bổ sung được tạo ra trên bề mặt của lá đồng dạng lớp bên trong thứ nhất 32, và lớp epoxy thủy tinh thứ ba 35 là vật liệu nền cách điện dạng lớp bên trong bổ sung được tạo ra trên bề mặt của lá đồng dạng lớp bên trong thứ hai 33 được tạo lớp. Cụ thể, thân có cấu trúc dạng lớp bên trong 20 có cấu trúc mà trong đó đa số các vật liệu nền cách điện dạng lớp bên trong (lớp epoxy thủy tinh thứ nhất 31, lớp epoxy thủy tinh thứ hai 34 và lớp

epoxy thủy tinh thứ ba 35) được tạo lớp bằng lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33.

Hơn nữa, lớp epoxy thủy tinh thứ nhất 31 được cấu thành từ vải thủy tinh 31a và nhựa epoxy 31b phủ lên vải thủy tinh 31a. Tương tự, lớp epoxy thủy tinh thứ hai 34 được cấu thành từ vải thủy tinh 34a và nhựa epoxy 34b, và lớp epoxy thủy tinh thứ ba 35 được cấu thành từ vải thủy tinh 35a và nhựa epoxy 35b. Ở đây, lớp epoxy thủy tinh thứ nhất 31 được hiểu là tấm mỏng do được xử lý trong quy trình sản xuất ở trạng thái mà lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 được dán lên trên, và lớp epoxy thủy tinh thứ hai 34 và lớp epoxy thủy tinh thứ ba 35 được hiểu là những tấm prepreg do chúng được xử lý trong quy trình sản xuất ở trạng thái độc lập (nghĩa là, trạng thái mà các lá đồng không được dán lên trên). Vật liệu của những lớp này là giống nhau, và tất cả đôi khi đều được hiểu là những tấm prepreg. Hơn nữa, trạng thái của linh kiện mà lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 được dán lên trên lớp epoxy thủy tinh thứ nhất 31 cũng được hiểu là lớp mạ đồng (CCL).

Lưu ý, dù lớp epoxy thủy tinh được cấu thành từ vải thủy tinh và nhựa epoxy được sử dụng làm vật liệu nền cách điện dạng lớp bên trong của bảng mạch in 10 theo ví dụ này, nhưng chất nhựa nhiệt rắn khác có thể được sử dụng thay cho nhựa epoxy.

Trong ví dụ này, độ dày của lớp epoxy thủy tinh thứ nhất 31 được điều chỉnh là 200 μm hoặc lớn hơn đến dưới hoặc bằng 1200 μm , và độ dày của lớp epoxy thủy tinh thứ hai 34 và lớp epoxy thủy tinh thứ ba 35 được điều chỉnh là 100 μm hoặc lớn hơn đến dưới hoặc bằng 200 μm . Ngoài ra, độ dày của lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 được điều chỉnh là 18 μm hoặc lớn hơn đến dưới hoặc bằng 70 μm , và độ dày của lá đồng dạng lớp bên ngoài thứ nhất 21 và lá đồng dạng lớp bên ngoài thứ hai 22 được điều chỉnh là 18 μm hoặc lớn hơn đến dưới hoặc bằng 75 μm . Lưu ý, độ dày những lớp này có thể được điều chỉnh hợp lý cả khi vượt ngoài các khoảng như đã đề cập ở trên tùy vào việc sử dụng cũng như yêu cầu về độ ổn định của

bảng mạch in 10. Cụ thể, độ dày của lớp epoxy thủy tinh thứ nhất 31, lớp epoxy thủy tinh thứ hai 34 và lớp epoxy thủy tinh thứ ba 35 được điều chỉnh để thu được trở kháng tương hợp tốt hơn.

Hơn nữa, mỗi lá đồng dạng lớp bên ngoài thứ nhất 21, lá đồng dạng lớp bên ngoài thứ hai 22, lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 đều trải qua công đoạn tạo hình được yêu cầu và thực hiện chức năng như nhiều loại mạch điện tử hoặc mạch nền. Lưu ý, dù đồng được dùng làm vật liệu của mạch dạng lớp bên trong và mạch dạng lớp bên ngoài của bảng mạch in 10 trong ví dụ này, thì các vật liệu mạch như vàng, bạc và tương tự có thể được dùng để tạo ra mạch trong lớp bên trong và lớp bên ngoài tùy theo việc sử dụng cũng như yêu cầu về độ ổn định của bảng mạch in 10.

Như có thể thấy trên FIG. 4 và FIG. 5, lỗ hờ 11 được tạo ra trong thân có cấu trúc dạng lớp bên trong 20 kéo dài từ mặt thứ hai 20b hướng vào bên trong và không chạm đến mặt thứ nhất 20a. Cụ thể hơn, lỗ hờ 11 xuyên qua lớp epoxy thủy tinh thứ ba 35 và vải thủy tinh 31a của lớp epoxy thủy tinh thứ nhất 31 và chạm đến nhựa epoxy 31b của lớp epoxy thủy tinh thứ nhất 31. Mặt đáy 11a của lỗ hờ 11 được đặt trong nhựa epoxy 31b. Cụ thể, trong ví dụ này, lỗ hờ 11 không chạm đến lá đồng dạng lớp bên trong thứ nhất 32.

Ngoài, như có thể thấy trên FIG. 4 và FIG. 5, tại phần mà độ dày của bảng mạch in 10 là mỏng nhất (nghĩa là, tại phần mà lỗ hờ 11 được tạo ra) nhựa epoxy 31b, lá đồng dạng lớp bên trong thứ nhất 32, nhựa epoxy 34b, vải thủy tinh 34a, lá đồng dạng lớp bên ngoài thứ nhất 21, và bộ phận mực thứ nhất 23a cấu thành nên lớp chịu hàn thứ nhất 23 được tạo lớp. Cụ thể, tại phần mà lỗ hờ 11 của bảng mạch in 10 được tạo ra, bộ phận mực thứ hai 23b cấu thành nên lớp chịu hàn thứ nhất 23 không được tạo lớp. Tiếp theo đây, cấu hình lắp đặt bộ phận mực thứ nhất 23a và phần mực thứ hai 23b, lớp chịu hàn thứ nhất 23 và lớp chịu hàn thứ hai 24 đều được mô tả.

Lớp chịu hàn thứ nhất 23 được cấu thành bằng bộ phận mực thứ nhất 23a bảo vệ được ít nhất lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên vùng riêng phần 20c của mặt thứ nhất 20a tương ứng với lỗ hờ 11, và bộ phận mực thứ

hai 23b được tạo ra để đặt giữa hai đầu của bộ phận mực thứ nhất 23a. Nói cách khác, bộ phận mực thứ nhất 23a bảo vệ được ít nhất lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên mặt thứ nhất 20a tại phần mà độ dày của thân có cấu trúc dạng lớp bên trong 20 là mỏng nhất, và bộ phận mực thứ hai 23b bảo vệ lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên mặt thứ nhất 20a, ngoại trừ phần mà độ dày của thân có cấu trúc dạng lớp bên trong 20 là mỏng nhất (nghĩa là tại phần mà lỗ hở 11 không được tạo ra) và đặt giữa hai đầu của bộ phận mực thứ nhất 23a. Trong ví dụ này, bộ phận mực thứ nhất 23a không chỉ bảo vệ lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên vùng 20c mà còn cả lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên vùng gần với phần cạnh bên ngoài của vùng 20c. Cụ thể, bộ phận mực thứ nhất 23a được tạo ra trên một vùng rộng hơn mặt đáy 11a của lỗ hở 11 (ví dụ, rộng hơn xấp xỉ 0,5 mm). Ngoài ra, bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b được tạo lớp sao cho bộ phận mực thứ nhất 23a bảo vệ bộ phận mực thứ hai 23b tại phần ranh giới giữa chúng. Trong ví dụ này, chiều rộng của vùng tạo lớp liên quan là xấp xỉ 0,5 mm. Thêm nữa, trong ví dụ này, độ dày của bộ phận mực thứ nhất 23a được điều chỉnh ở mức 20 μm hoặc ít hơn, và độ dày của bộ phận mực thứ hai 23b được điều chỉnh là 20 μm hoặc lớn hơn đến dưới hoặc bằng 40 μm , độ dày lớp của bộ phận mực thứ nhất 23a mỏng hơn độ dày lớp của bộ phận mực thứ hai 23b.

Bộ phận mực thứ nhất 23a được cấu thành từ một thành phần đặc biệt thu được bằng việc trộn nhựa acrylat, monome acrylic, nhựa epoxy và chất độn theo tỷ lệ trộn mong muốn. Trong khi đó, phần mực thứ hai 23b được cấu thành từ một thành phần đặc thù thu được bằng việc trộn nhựa acrylat, monome acrylic, nhựa epoxy và chất độn theo tỷ lệ trộn đặc thù. Trong ví dụ này, đối với bộ phận mực thứ nhất 23a, tỷ lệ trộn của các vật liệu nói trên được điều chỉnh sao cho có thể có độ dẻo vượt trội hơn bộ phận mực thứ hai 23b và có thể có đủ độ bền chịu nhiệt kể cả với độ dày lớp không quá 20 μm . Cụ thể hơn, tỷ lệ lượng của monome acrylic mà ảnh hưởng đến độ dẻo, tính độ bền chịu nhiệt và độ ổn định trước nhiều quy trình xử lý bề mặt khác nhau của bộ phận mực thứ nhất 23a sẽ thấp hơn so với của bộ phận mực thứ hai 23b. Ở đây, độ dẻo vượt trội, ví dụ

như, đối với bảng mạch in 10 theo như ví dụ này nghĩa là bộ phận mực thứ nhất 23a sẽ không bị nứt vỡ cả khi bảng mạch in 10 bị gấp lại nhiều lần với lỗ hở 11 làm điểm gấp trong trường hợp mà chiều rộng của lỗ hở 11 (nghĩa là, chiều dài của vùng 20c) được đặt là 5,4 mm. Lưu ý, khi việc gấp lại trên được thực hiện một lần trong trường hợp mà lớp chịu hàn thứ nhất 23 chỉ được tạo ra từ thành phần cấu tạo nên bộ phận mực thứ hai 23b, thì bộ phận mực thứ hai 23b trên lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên vùng 20c sẽ bị nứt vỡ. Ngoài ra, đủ độ bền chịu nhiệt nghĩa là lá đồng dạng lớp bên ngoài thứ nhất 21 có thể được bảo vệ và đáp ứng các đặc tính như của lớp chịu hàn, ví dụ như, kể cả khi bảng mạch in 10 bị nhúng trong bể hàn ở nhiệt độ xấp xỉ 288 °C đến 260 °C (2 lần trong 10 giây).

Lưu ý, dưới góc độ cải tiến độ dẻo, độ bền chịu nhiệt và độ ổn định trước nhiều quy trình xử lý bề mặt khác nhau, bộ phận mực thứ nhất 23a có thể không chứa monome acrylic. Dưới góc độ cải tiến thêm độ dẻo, độ bền chịu nhiệt và độ ổn định trước nhiều quy trình xử lý bề mặt khác nhau, nhựa epoxy có thể được thay thế bằng polyimide.

Thêm vào đó, bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b có thể được tạo lớp tại phần ranh giới giữa chúng sao cho bộ phận mực thứ hai 23b bảo vệ bộ phận mực thứ nhất 23a, và thậm chí trong trường hợp này, bộ phận mực thứ hai 23b không cần thiết trải rộng đến phần mà độ dày của bảng mạch in 10 là mỏng nhất. Ở đây, lý do mà cả hai bộ phận mực được tạo lớp tại phần ranh giới giữa bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b là vì có quan ngại rằng lá đồng dạng lớp bên ngoài thứ nhất 21 có thể bị lộ ra khi các phần cạnh bên (các mặt bên) của bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b không tiếp xúc với nhau phụ thuộc vào điều kiện phơi sáng của mỗi bộ phận mực. Cụ thể, bằng việc gộp bộ phận mực thứ nhất 23a lên bộ phận mực thứ hai 23b tại phần ranh giới giữa chúng, lá đồng dạng lớp bên ngoài thứ nhất 21 sẽ không bị lộ ra cho ngay cả trong điều kiện phơi sáng, độ ổn định của bảng mạch in 10 tự được cải tiến.

Cần lưu ý rằng, nếu các phần bên cạnh của bộ phận mực thứ nhất 23a và

bộ phận mực thứ hai 23b có thể chắc chắn được tiếp xúc với nhau, thì sẽ ưu tiên việc bộ phận mực thứ nhất 23a chỉ bảo vệ lá đồng lớp ngoài thứ nhất 21 được tạo ra trên mặt thứ nhất 20a tại phần mà độ dày của thân có cấu trúc dạng lớp bên trong 20 là mỏng nhất, và rằng ranh giới giữa bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b chạy dọc theo mặt bên của lỗ hở 11. Bằng cách đó có thể giảm thêm lượng tiêu thụ của phần mực thứ nhất 23a, cho phép giảm chi phí sản xuất bảng mạch in 10.

Thêm vào đó, độ dày của bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b có thể được điều chỉnh kể cả ngoài phạm vi nói trên tùy theo việc sử dụng cũng như yêu cầu về độ ổn định của bảng mạch in 10. Ở đây, dưới góc độ cải tiến đặc tính gấp lại được của bảng mạch in 10, tốt nhất là bộ phận mực thứ nhất 23a dày bằng hoặc dưới 20 μm . Dưới góc độ tăng độ bền chịu nhiệt vượt trội nhằm tương thích với sử dụng trong phương tiện di chuyển, độ dày mong muốn là bằng hoặc hơn 10 μm . Lưu ý rằng độ dày trên có thể được điều chỉnh để rơi vào khoảng, ví dụ như, bằng 5 μm hoặc lớn hơn và bằng 20 μm hoặc nhỏ hơn khi không yêu cầu độ bền chịu nhiệt như sử dụng trong phương tiện di chuyển trường hợp việc sử dụng sản phẩm tiêu dùng đặc thù.

Thêm nữa, tỷ lệ lượng của các vật liệu liên quan tới bộ phận mực thứ nhất 23a không bị giới hạn bởi các trị số nêu trên mà tỷ lệ lượng có thể được điều chỉnh miễn sao có thể đạt được độ dẻo và độ bền chịu nhiệt nói trên ngay cả khi độ dày của chúng là bằng hoặc nhỏ hơn 20 μm , và ngoài ra, có thể trộn vào vật liệu cấu thành lớp bảo vệ như nhựa, bên cạnh những vật liệu nói trên.

Tương tự đối với bộ phận mực thứ hai 23b của lớp chịu hàn thứ nhất 23, lớp chịu hàn thứ hai 24 được cấu thành từ thành phần đặc thù thu được bằng việc trộn nhựa acrylat, monome acrylic, nhựa epoxy và chất độn theo tỷ lệ trộn đặc thù. Độ dày của lớp chịu hàn thứ hai 24 được điều chỉnh là hoặc lớn hơn 20 μm và bằng hoặc nhỏ hơn 40 μm theo ví dụ này nhưng có thể được điều chỉnh kể cả ngoài khoảng liên quan tùy theo việc sử dụng cũng như yêu cầu về độ ổn định của bảng mạch in 10.

Để làm phương pháp sản xuất bảng mạch in 10 theo ví dụ, đầu tiên thực hiện khắc trên tấm dạng lớp được phủ đồng khi lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 được dán lên hai bề mặt của lớp epoxy thủy tinh thứ nhất 31 để thực hiện tạo hình lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 trên đó và tạo ra mạch dạng lớp bên trong. Tiếp đó, tấm dạng lớp được phủ đồng sau khi trải qua quy trình tạo hình được đặt vào giữa hai tấm prepreg, các linh kiện trong trạng thái kẹp giữa được ép nhiệt bằng máy ép chân không, và bằng cách này, các linh kiện được cố định chắc chắn với nhau để hoàn thành việc tạo hình cấu trúc cơ bản của thân có cấu trúc dạng lớp bên trong 20 (cấu trúc mà trong đó không tạo ra lỗ hở 11). Lưu ý, khi tạo hình thân có cấu trúc dạng lớp bên trong 20, các lỗ dẫn điện cho lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33 được tạo ra sao cho phù hợp.

Tiếp theo, lá đồng dạng lớp bên ngoài thứ nhất 21 sau khi tạo hình được dán lên mặt thứ nhất 20a của thân có cấu trúc dạng lớp bên trong 20, lá đồng dạng lớp bên ngoài thứ hai 22 sau khi tạo hình được dán lên mặt thứ hai 20b, thực hiện việc ép nhiệt bằng máy ép chân không, và bằng cách này, lá đồng dạng lớp bên ngoài thứ nhất 21 và lá đồng dạng lớp bên ngoài thứ hai 22 được cố định vào thân có cấu trúc dạng lớp bên trong 20.

Tiếp theo, công cụ gia công như là dao phay được sử dụng để thực hiện quy trình xử lý bề mặt theo điểm trên thân có cấu trúc dạng lớp bên trong 20 từ mặt thứ hai 20b cạnh của nó để tạo ra lỗ hở 11. Trong bước này, như được minh họa ở FIG. 1, FIG. 2 và FIG. 4, phần được thực hiện quy trình xử lý bề mặt là phần trung tâm của bảng mạch in 10 và là phần mà tại đó lá đồng dạng lớp bên ngoài thứ hai 22 hoặc lá đồng dạng lớp bên trong 33 không được tạo ra (phần chỉ gồm lớp epoxy thủy tinh thứ nhất 31 và lớp epoxy thủy tinh thứ ba 35). Sau đó, vải thủy tinh 31a của lớp epoxy thủy tinh thứ nhất 31 bị xuyên qua, loại bỏ một phần nhựa epoxy 31b của lớp epoxy thủy tinh 31, và bằng cách này, quy trình xử lý bề mặt theo điểm hoàn tất. Ví dụ, có thể điều chỉnh phần bề mặt được xử lý theo điểm sao cho khoảng cách từ mặt đáy 11a của lỗ hở 11 đến bề mặt của lá

đồng dạng lớp bên ngoài thứ nhất 21 là xấp xỉ 230 μm .

Tiếp theo, lớp chịu hàn (thành phần lớp bảo vệ đặc thù thu được bằng cách trộn nhựa acrylat, monome acrylic, nhựa epoxy và chất độn theo tỷ lệ trộn đặc thù) được dùng để bảo vệ thân có cấu trúc dạng lớp bên trong 20, lá đồng dạng lớp bên ngoài thứ nhất 21 và lá đồng dạng lớp bên ngoài thứ hai 22. Tiếp theo, lớp chịu hàn được đặt lên vùng có mối hàn và vùng mà trong đó bộ phận mực thứ nhất 23a được tạo ra và là vùng tiếp xúc với lá đồng dạng lớp bên trong thứ nhất 32 bị loại bỏ bằng phơi sáng và quy trình xử lý phát triển để tạo ra bộ phận mực thứ hai 23b và lớp chịu hàn thứ hai 24.

Tiếp theo, lớp chịu hàn (thành phần lớp bảo vệ đặc thù thu được bằng cách trộn nhựa acrylat, monome acrylic, nhựa epoxy và chất độn theo tỷ lệ trộn mong muốn) được dùng để bảo vệ mặt thứ nhất 20a của thân có cấu trúc dạng lớp bên trong 20, lá đồng dạng lớp bên ngoài thứ nhất 21 và bộ phận mực thứ hai 23b để tạo thành bộ phận mực thứ nhất 23a bảo vệ lá đồng lớp ngoài thứ nhất 21 được tạo ra trên vùng riêng phần 20c của mặt thứ nhất 20a tương ứng với lỗ hờ 11, và một phần của bộ phận mực thứ hai 23b. Sau đó, sau khi tạo thành bộ phận mực thứ nhất 23a, quy trình gia nhiệt có thể được thực hiện để bố trí các thành phần bảo vệ.

Thông qua các quy trình nêu trên, bảng mạch in 10 có thể gấp lại được sẽ hoàn thiện.

Lưu ý, trong ví dụ này, thân có cấu trúc dạng lớp bên trong 20 sẽ không chỉ giới hạn theo cấu trúc mà, trong đó ba lớp epoxy thủy tinh (lớp epoxy thủy tinh thứ nhất 31, lớp epoxy thủy tinh thứ hai 34 và lớp epoxy thủy tinh thứ ba 35) được tạo lớp qua hai lá đồng dạng lớp bên trong (lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên trong thứ hai 33). Ví dụ, thân có cấu trúc dạng lớp bên trong 20 có thể được cấu thành gồm một lớp thủy tinh epoxy và bảng mạch in 10 có thể có cấu trúc mà trong đó không sử dụng các lá đồng dạng lớp bên trong nhưng có hai lớp của các lá đồng (các lá đồng lớp ngoài).

Ngoài ra, có thể tăng số lượng lớp của các lớp epoxy thủy tinh và các lá đồng dạng lớp bên trong trong thân có cấu trúc dạng lớp bên trong 20, ví dụ như,

có thể có sáu lớp lá đồng và bảng mạch in 10 có thể có cấu trúc mà trong đó bao gồm tám lớp lá đồng (sáu lá đồng dạng lớp bên trong và hai lá đồng dạng lớp bên ngoài). Trong trường hợp này, các lá đồng dạng lớp bên trong có thể được tạo lớp thông qua các tấm prepreg sử dụng một hoặc nhiều tấm dạng lớp được phủ đồng được tạo lớp qua các tấm prepreg.

Thêm vào đó, trong ví dụ này, mặc dù lá đồng dạng lớp bên trong thứ nhất 32 và lá đồng dạng lớp bên ngoài thứ nhất 21 xuất hiện trong phần gấp của bảng mạch in 10 mà tại đó tạo ra điểm gấp là lỗ hờ 11, thì còn có thể áp dụng cấu trúc mà trong đó không sử dụng lá đồng dạng lớp bên trong tại phần gấp liên quan bằng cách điều chỉnh hình dạng của lá đồng dạng lớp bên trong. Cụ thể, tại phần gấp vừa nêu, lớp epoxy thủy tinh thứ nhất 31 và lớp epoxy thủy tinh thứ hai 34 tiếp xúc với nhau. Với cấu trúc phần gấp, trường hợp tăng số lá đồng dạng lớp bên trong như đã nêu ở trên, ngoài có thể là cấu trúc mà trong đó xuất hiện một lá đồng dạng lớp bên trong và một lá đồng dạng lớp bên ngoài theo ví dụ này, thì còn có thể là cấu trúc mà trong đó không có lá đồng dạng lớp bên trong như đã nêu ở trên hoặc cấu trúc mà trong đó có hai lá đồng dạng lớp bên trong hoặc nhiều hơn và một lá đồng dạng lớp bên ngoài.

Hiệu quả của sáng chế

Trong bảng mạch in 10 theo ví dụ của sáng chế, thân có cấu trúc dạng lớp bên trong 20 không bao gồm vật liệu nền cách điện nhựa chỉ cấu thành từ nhựa (nghĩa là, không bao gồm vải thủy tinh). Ngoài ra, các lớp epoxy thủy tinh được cấu thành từ các vật liệu tương tự. Theo đó, so sánh trường hợp sử dụng hai bảng mạch có hệ số đàn hồi khác nhau với trường hợp sử dụng lớp keo hoặc vật liệu nền cách điện nhựa không chứa vải thủy tinh, đối với bảng mạch in 10 theo ví dụ này, chi phí sản xuất được giảm xuống, và giới hạn về độ dày của bảng mạch in không còn bị đặt nặng theo sự thay đổi của tiêu chuẩn UL nêu trên, từ đó cho phép đáp ứng tiêu chuẩn mong muốn như tiêu chuẩn UL.

Ngoài ra, trong bảng mạch in 10 theo ví dụ này, lớp chịu hàn thứ nhất 23 gồm bộ phận mực thứ nhất 23a bảo vệ được ít nhất lá đồng dạng lớp bên ngoài thứ nhất 21 được tạo ra trên vùng riêng phần của mặt thứ nhất 20a tương ứng với

lỗ hờ 11, và bộ phận mực thứ hai 23b đặt ở giữa hai đầu của bộ phận mực thứ nhất 23a và kém linh động hơn bộ phận mực thứ nhất 23a. Như đã nêu ở trên, lớp chịu hàn thứ nhất 23 được chia thành hai khu vực và điều chỉnh sự bố trí và tính năng của bộ phận mực thứ nhất 23a. Bằng cách này, độ dẻo tại điểm gấp (phần gấp) của bảng mạch in 10 có thể được nâng cấp, và đặc tính gấp lại được và cải thiện độ ổn định của bảng mạch in 10 tự nó được cải tiến.

Như vậy, bảng mạch in 10 theo ví dụ này có thể giúp giảm giá thành, thỏa mãn đầy đủ các tiêu chuẩn và đạt được đủ đặc tính gấp lại được và độ ổn định.

Ngoài ra, trong bảng mạch in 10 theo ví dụ này, độ dẻo của bộ phận mực thứ nhất 23a so với của bộ phận mực thứ hai 23b được tối ưu hơn. Bằng cách đó, độ dẻo tại điểm gấp của bảng mạch in 10 có thể được nâng cấp hơn và cải tiến thêm đặc tính gấp lại được của bảng mạch in 10.

Thêm vào đó, trong bảng mạch in 10 theo ví dụ này, bộ phận mực thứ nhất 23a và bộ phận mực thứ hai 23b chứa ít nhất là nhựa acrylat, monome acrylic, nhựa epoxy và chất độn, và bộ phận mực thứ nhất 23a có tỷ lệ lượng monome acrylic thấp hơn bộ phận mực thứ hai 23b. Bằng cách này, độ dẻo, độ bền chịu nhiệt và độ ổn định trước nhiều loại quy trình xử lý bề mặt khác nhau của bộ phận mực thứ nhất 23a sẽ cao hơn bộ phận mực thứ hai 23b, và cả khi độ dày lớp của bộ phận mực thứ nhất 23a được làm mỏng đi, thì độ bền chịu và độ ổn định trước nhiều loại quy trình xử lý bề mặt vẫn có thể được duy trì. Hơn nữa, do độ dày lớp của bộ phận mực thứ nhất 23a được làm mỏng hơn, đặc tính gấp lại được của bảng mạch in 10 có thể được nâng cấp và giảm giá thành của bảng mạch in 10.

Hơn nữa, trong bảng mạch in 10 theo ví dụ này, độ dày của bộ phận mực thứ nhất 23a là bằng hoặc ít hơn 20 μm , và mỏng hơn độ dày của bộ phận mực thứ hai 23b. Bằng cách này, độ dày của bộ phận mực thứ nhất 23a được làm mỏng hơn trong phạm vi có thể, do đó có thể cải tiến được đặc tính gấp lại được của bảng mạch in 10, ngoài ra, giảm được lượng vật liệu sử dụng cho bộ phận mực thứ nhất 23a, và có thể giảm giá thành bảng mạch in 10.

Giải thích các ký hiệu liên quan

10	Bảng mạch in
10a	Mặt thứ nhất
10b	Mặt thứ hai
11	Lỗ hở
11a	Mặt đáy
20	Thân có cấu trúc dạng lớp bên trong
20a	Mặt thứ nhất
20b	Mặt thứ hai
20c	Vùng
21	Lá đồng dạng lớp bên ngoài thứ nhất (lớp mạch bên ngoài)
22	Lá đồng dạng lớp bên ngoài thứ hai (lớp mạch bên ngoài)
23	Lớp chịu hàn thứ nhất
23a	Bộ phận mực thứ nhất
23b	Bộ phận mực thứ hai
24	Lớp chịu hàn thứ hai
31	Lớp epoxy thủy tinh thứ nhất (lớp cách điện bên trong nền kim loại)
31a	Vải thủy tinh
31b	Nhựa epoxy
32	Lá đồng dạng lớp bên trong thứ nhất (lớp mạch bên trong)
33	Lá đồng dạng lớp bên trong thứ hai (lớp mạch bên trong)
34	Lớp epoxy thủy tinh thứ hai (vật liệu nền cách điện lớp bên trong)
34a	Vải thủy tinh
34b	Nhựa epoxy
35	Lớp epoxy thủy tinh thứ ba (vật liệu nền cách điện lớp bên trong)
35a	Vải thủy tinh
35b	Nhựa epoxy

YÊU CẦU BẢO HỘ

1. Bảng mạch in (10) bao gồm:

thân có cấu trúc dạng lớp bên trong (20) chứa ít nhất một vật liệu nền cách điện dạng lớp bên trong gồm có vải thủy tinh (31a) và nhựa (31b) phủ lên vải thủy tinh (31a), thân có cấu trúc dạng lớp bên trong (20) không chứa vật liệu nền cách điện dạng nhựa mà chỉ cấu thành từ nhựa;

mạch dạng lớp bên ngoài được tạo ra trực tiếp trên mặt thứ nhất của thân có cấu trúc dạng lớp bên trong (20); và

lớp chịu hàn (23) được tạo ra trên bề mặt của mạch dạng lớp bên ngoài,

trong đó trong thân có cấu trúc dạng lớp bên trong (20), lỗ hở (11) kéo dài từ mặt thứ hai được đặt đối diện với mặt thứ nhất hướng vào phía bên trong không chạm tới mặt thứ nhất được tạo ra,

trong đó mặt đáy (11a) của lỗ hở (11) được đặt bên trong phần nhựa (31b) của thân có cấu trúc dạng lớp bên trong (20) và lớp chịu hàn (23) được cấu thành từ bộ phận mực thứ nhất (23a) bảo vệ ít nhất mạch dạng lớp bên ngoài mà được tạo ra trên vùng riêng phần của mặt thứ nhất tương ứng với lỗ hở và bộ phận mực thứ hai (23b) được đặt giữa hai đầu của bộ phận mực thứ nhất (23a) và kém linh động hơn so với bộ phận mực thứ nhất, bộ phận mực thứ nhất (23a) có thể thu được từ vật liệu thứ nhất chứa ít nhất là nhựa acrylat, nhựa epoxy và chất độn, bộ phận mực thứ hai (23b) có thể thu được từ vật liệu thứ hai chứa ít nhất là nhựa acrylat, monome acrylic, nhựa epoxy và chất độn, tỷ lệ lượng monome acrylic trong vật liệu thứ nhất là thấp hơn so với vật liệu thứ hai.

2. Bảng mạch in theo điểm 1, trong đó:

vật liệu thứ nhất chứa monome acrylic.

3. Bảng mạch in theo điểm 1 trong đó:

vật liệu thứ nhất không chứa monome acrylic.

4. Bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 3, trong đó:

độ dày lớp của bộ phận mực thứ nhất mỏng hơn độ dày lớp của bộ phận mực thứ hai.

5. Bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 4, trong đó:

độ dày của bộ phận mực thứ nhất là 20 μm hoặc nhỏ hơn.

6. Bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó:

bộ phận mực thứ nhất và bộ phận mực thứ hai được tạo lớp trên lớp mạch bên ngoài, mà được tạo ra trên vùng bên ngoài của vùng riêng phần của mặt thứ nhất tương ứng với lỗ hở.

7. Bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 5, trong đó:

bộ phận mực thứ nhất chỉ che phủ lớp mạch bên ngoài, mà được tạo ra trên vùng riêng phần của mặt thứ nhất tương ứng với lỗ hở, và

bộ phận mực thứ hai chỉ che phủ lớp mạch bên ngoài, mà được tạo ra trên vùng bên ngoài của vùng riêng phần của mặt thứ nhất tương ứng với lỗ hở.

8. Bảng mạch in theo điểm bất kỳ trong số các điểm từ 1 đến 7, trong đó:

thân có cấu trúc dạng lớp bên trong có cấu trúc mà trong đó các vật liệu nền cách điện dạng lớp bên trong được tạo lớp bằng mạch dạng lớp bên trong.

FIG. 1

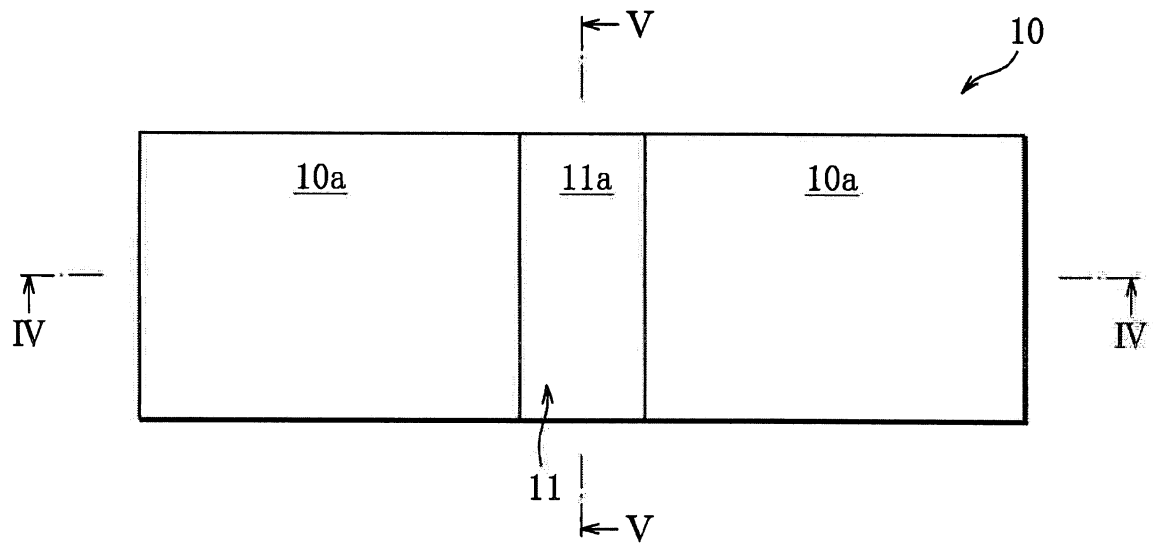


FIG. 2

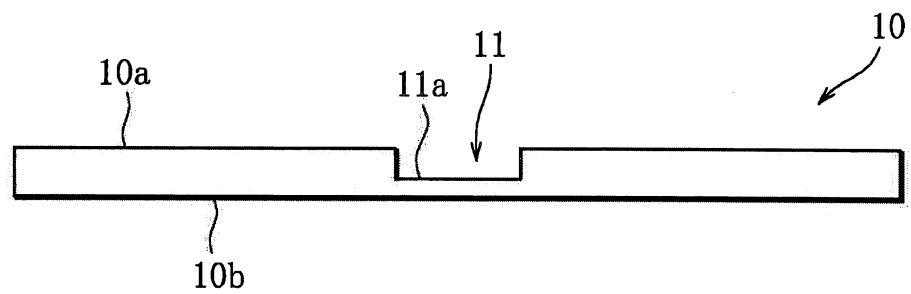


FIG. 3

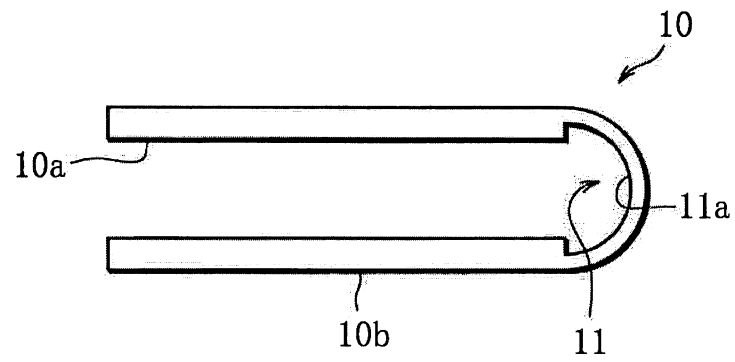


FIG. 4

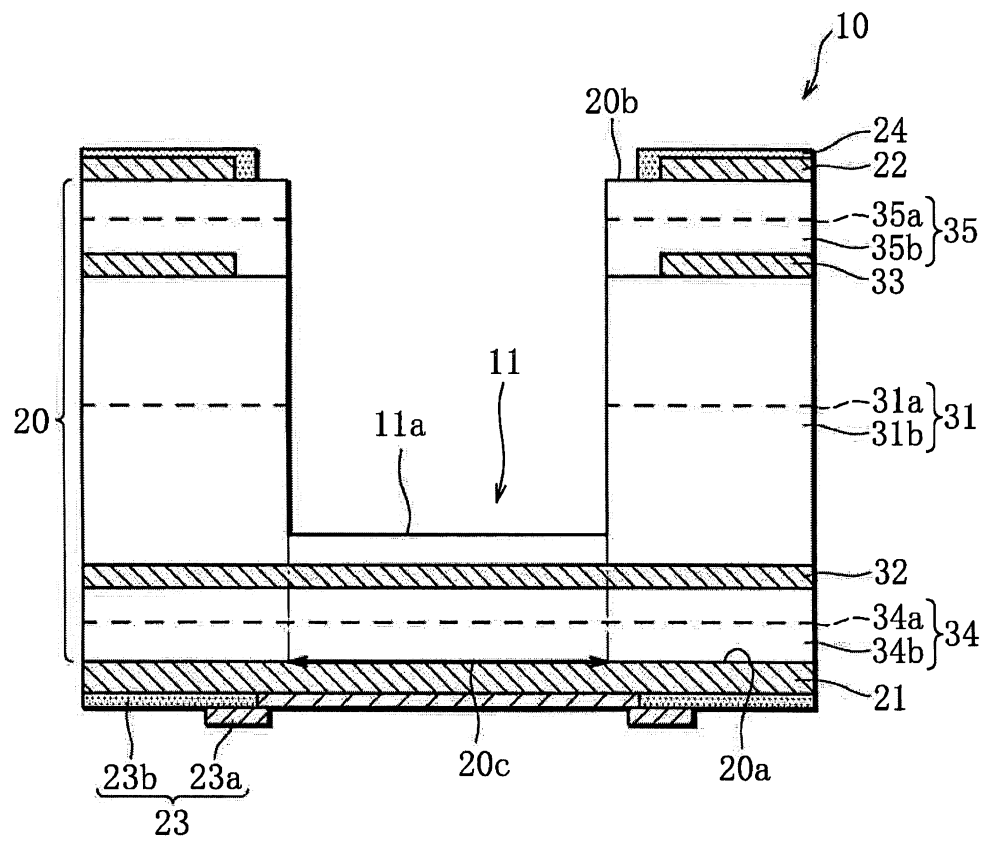


FIG. 5

