



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0027346

(51)⁷ F21H 1/00

(13) B

(21) 1-2019-06573

(22) 22/11/2019

(30) 107141830 23/11/2018 TW

(45) 25/02/2021 395

(43) 25/05/2020 386ASC

(73) AU Optronics Corporation (TW)

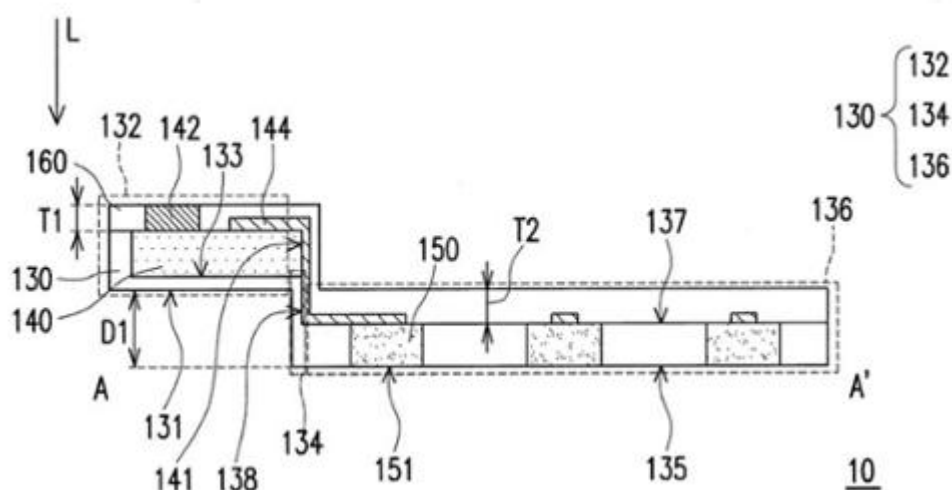
No. 1, Li-Hsin Road 2, Science-Based Industrial Park, Hsin-Chu, Taiwan

(72) Je-Ruei JANG (TW); Min-Yao LU (TW); Chun-Han TAI (TW).

(74) Công ty TNHH Tư vấn ALIATLEGAL (ALIAT LEGAL)

(54) CHI TIẾT GHÉP NỐI VÀ BẢNG GHÉP NỐI

(57) Sáng chế đề cập đến chi tiết ghép nối bao gồm đế, mạch và các chi tiết phát sáng, trong đó đế bao gồm phần thứ nhất có bề mặt đáy thứ nhất và bề mặt trên cùng thứ nhất đối diện với bề mặt đáy thứ nhất và phần thứ hai có bề mặt đáy thứ hai và bề mặt trên cùng thứ hai đối diện với bề mặt đáy thứ hai; có sự khác biệt về chiều cao giữa bề mặt đáy thứ nhất của phần thứ nhất và bề mặt đáy thứ hai của phần thứ hai; các mạch được đặt trên bề mặt thứ nhất và các chi tiết phát sáng được đặt trong phần thứ hai của đế; theo hướng của đường pháp tuyến vuông góc với đế, phần thứ nhất của đế và phần thứ hai của đế không bị chồng lấn, và mạch và các chi tiết phát sáng không bị chồng lấn. Sáng chế còn đề xuất bảng ghép nối bao gồm các chi tiết ghép nối.



10

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến chi tiết ghép nối và bảng ghép nối; cụ thể hơn là liên quan đến chi tiết ghép nối có chiều cao chênh lệch và bảng ghép nối bao gồm các chi tiết ghép nối.

Tình trạng kỹ thuật của sáng chế

Để đáp ứng nhu cầu của người dùng muốn hiển thị nhiều thông tin được chia sẻ và thông tin toàn diện trên quy mô lớn, thiết bị hiển thị ghép nối với nhiều bảng hiển thị tích hợp đã được sử dụng rộng rãi trong các lĩnh vực khác nhau. Ví dụ: thiết bị hiển thị ghép nối thường thấy trong lĩnh vực hiển thị thông tin công cộng (ví dụ: mẫu quảng cáo lớn, màn hình quản lý thiết bị giám sát, v.v.) hoặc lĩnh vực hiển thị thông tin riêng tư (ví dụ: điện thoại di động, v.v.).

Thông thường, bảng hiển thị đi-ốt phát sáng (LED) bao gồm nhiều đèn LED (ví dụ: đèn LED siêu nhỏ) và mạch điều khiển để điều khiển đèn LED. Tuy nhiên, nhu cầu về độ phân giải tăng lên làm số lượng đèn LED cũng tăng lên, và làm cho mạch điều khiển chiếm nhiều hơn diện tích của bảng hiển thị. Do đó, mật độ của đèn LED không thể tăng thêm, và theo đó độ phân giải không thể được cải thiện hơn nữa.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất chi tiết ghép nối và bảng ghép nối có khả năng cải thiện độ phân giải và chất lượng hiển thị.

Theo một phương án của sáng chế, chi tiết ghép nối bao gồm đế, mạch và nhiều chi tiết phát sáng. Đế bao gồm phần thứ nhất có bề mặt đáy thứ nhất và bề mặt trên cùng thứ nhất đối diện với bề mặt đáy thứ nhất và phần thứ hai có bề mặt đáy thứ hai và bề mặt trên cùng thứ hai đối diện với bề mặt đáy thứ hai. Có sự khác biệt về chiều cao giữa bề mặt đáy thứ nhất của phần thứ nhất và bề mặt đáy thứ hai của phần thứ hai. mạch được đặt ở bề mặt trên cùng thứ nhất. Các chi tiết phát sáng được đặt ở phần thứ hai của đế. Theo hướng của một đường pháp tuyến vuông góc với đế, phần thứ nhất của đế và phần thứ hai của đế không bị chồng lấn, và mạch và các chi tiết phát sáng không bị chồng lấn.

Theo một phương án của sáng chế, bảng ghép nối bao gồm nhiều chi tiết ghép nối và bảng mạch điều khiển. Mỗi chi tiết ghép nối bao gồm đế. Đế bao gồm phần thứ nhất có bề mặt đáy thứ nhất và phần thứ hai có bề mặt đáy thứ hai. Có sự khác biệt về chiều cao giữa bề mặt đáy thứ nhất của phần thứ nhất và bề mặt đáy thứ hai của phần thứ hai. Các chi tiết ghép nối được gắn trên bảng mạch điều khiển và phần thứ nhất được đặt giữa phần thứ hai và bảng mạch điều khiển. chi tiết ghép nối bao gồm ít nhất một chi tiết ghép nối thứ nhất và ít nhất một chi tiết ghép nối thứ hai. Có một khoảng trống tồn tại giữa phần thứ hai của ít nhất một chi tiết ghép nối thứ nhất và bảng mạch điều khiển, và phần thứ nhất của ít nhất một chi tiết ghép nối thứ hai được đặt trong khoảng trống nói trên.

Tiếp theo đó, trong chi tiết ghép nối và bảng ghép nối được đề xuất theo một hoặc nhiều phương án của sáng chế, mặt cắt ngang của chi tiết ghép nối có hình dạng giống như bậc thang; do đó, mạch và các chi tiết phát sáng có thể được đặt ở các mặt phẳng ngang khác nhau, và mạch và các chi tiết phát sáng trên cùng một chi

tiết ghép nối không bị chồng lấn. Do đó, trong quá trình ghép nối, các chi tiết phát sáng của các chi tiết ghép nối thứ nhất liền kề trong bảng ghép nối và mạch của chi tiết ghép nối thứ hai có thể đặt chồng lên nhau. Như vậy, mạch không có khả năng thực hiện chức năng hiển thị có thể được đặt trong khoảng trống giữa phần thứ hai và bảng mạch điều khiển mà không chiếm bất kỳ không gian hiển thị nào. Với các cấu hình đã nêu, phần thứ hai của chi tiết ghép nối thứ nhất có thể kết nối với phần thứ hai của chi tiết ghép nối thứ hai. Do đó, mật độ tổng thể của các chi tiết phát sáng trên bảng ghép nối có thể được tăng lên, để cải thiện hơn nữa độ phân giải và chất lượng hiển thị của bảng ghép nối.

Để làm cho những điều nói trên dễ hiểu hơn, một số phương án đi kèm với các hình vẽ được mô tả chi tiết như sau.

Mô tả vắn tắt các hình vẽ

Các hình vẽ kèm theo được đưa vào để cung cấp thêm sự hiểu biết về sáng chế, và được hợp nhất và tạo thành một phần của bản mô tả sáng chế. Các hình vẽ minh họa các phương án của sáng chế và, cùng với bản mô tả, phục vụ cho việc giải thích các nguyên lý của sáng chế.

Fig.1A đến Fig.1J là các sơ đồ mặt cắt ngang minh họa quy trình sản xuất chi tiết ghép nối theo một phương án của sáng chế.

Fig.2 là sơ đồ nhìn từ trên xuống của chi tiết ghép nối theo một phương án của sáng chế.

Fig.3A là sơ đồ nhìn từ trên xuống của bảng ghép nối theo một phương án của sáng chế.

Fig.3B là sơ đồ mặt cắt ngang của bảng ghép nối được thực hiện dọc theo mặt cắt

ngang B-B' được mô tả ở Fig. 3A.

Fig.4 là sơ đồ nhìn từ trên xuống của bảng ghép nối theo một phương án khác của sáng chế.

Mô tả chi tiết sáng chế

Trong các hình vẽ đi kèm, độ dày của các lớp, phim, bảng, khu vực, v.v. được phóng đại cho rõ ràng. Trong toàn bộ phần mô tả, các chữ số tham chiếu tương tự trong các hình vẽ đi kèm biểu thị cho các yếu tố tương ứng. Cần hiểu rằng khi một yếu tố như lớp, phim, khu vực hoặc đế được gọi là đang “ở trên” hoặc “được kết nối với” một yếu tố khác, nó có thể trực tiếp ở trên hoặc kết nối với yếu tố khác, hoặc cũng có thể xuất hiện các yếu tố xen giữa. Ngược lại, khi một yếu tố được gọi là đang “trực tiếp ở trên” hoặc “được kết nối trực tiếp với” một yếu tố khác, thì không có yếu tố nào xen giữa. Như được sử dụng trong tài liệu này, thuật ngữ “được kết nối” có thể nói đến kết nối vật lý và/hoặc kết nối điện. Bên cạnh đó, “kết nối điện” hoặc “mắc nối” có thể dùng để nói đến một yếu tố xen giữa tồn tại giữa hai yếu tố.

Cần biết rằng các thuật ngữ “thứ nhất”, “thứ hai”, “thứ ba”, và tương tự được áp dụng trong sáng chế để mô tả từng yếu tố, bộ phận, vùng, lớp và/hoặc các phần, nhưng các thuật ngữ đó sẽ không có ý nghĩa giới hạn các yếu tố, bộ phận, khu vực, lớp và/hoặc các phần. Các thuật ngữ này chỉ được sử dụng để phân biệt một yếu tố, bộ phận, khu vực, lớp hoặc một phần so với các cái khác. Do đó, “yếu tố thứ nhất”, “bộ phận thứ nhất”, “khu vực thứ nhất”, “lớp thứ nhất”, hoặc “phần thứ nhất”, cũng có thể được gọi là “yếu tố thứ hai”, “bộ phận thứ hai”, “khu vực thứ hai”, “lớp thứ hai”, hoặc “phần thứ hai”, mà không đi chệch khỏi những điều được cung cấp ở

trong đây.

Trừ khi được quy định khác, tất cả các thuật ngữ (bao gồm các thuật ngữ khoa học và kỹ thuật) được sử dụng ở đây đều có cùng ý nghĩa như thường được hiểu bởi những người có hiểu biết trung bình trong lĩnh vực kỹ thuật. Thêm vào đó, các thuật ngữ, chẳng hạn như các thuật ngữ được định nghĩa trong từ điển thường được sử dụng, cần được hiểu là có nghĩa phù hợp với ý nghĩa của chúng trong bối cảnh của lĩnh vực kỹ thuật có liên quan và sáng chế và sẽ không được giải thích theo nghĩa được lý tưởng hóa hoặc kiểu cách quá mức trừ khi được quy định rõ ràng như vậy ở đây.

Fig. 1A đến Fig. 1J là các sơ đồ mặt cắt ngang minh họa quy trình sản xuất một chi tiết ghép nối theo phương án của sáng chế. Fig. 2 là sơ đồ nhìn từ trên xuống của chi tiết ghép nối theo một phương án của sáng chế. Để giải thích và quan sát tốt hơn, Fig. 2 minh họa dưới dạng sơ đồ một số thành phần trong khi bỏ qua các thành phần khác. Tham chiếu đến Fig. 1J và Fig. 2, theo phương án này, chi tiết ghép nối 10 bao gồm đế 130, mạch 140 và nhiều chi tiết phát sáng 150. Đế 130 bao gồm phần thứ nhất 132 có bề mặt đáy thứ nhất 131 và bề mặt trên cùng thứ nhất 133 đối diện với bề mặt đáy thứ nhất 131 và phần thứ hai 136 có bề mặt đáy thứ hai 135 và bề mặt trên cùng thứ hai 137 đối diện với bề mặt đáy thứ hai 135. mạch 140 được đặt ở bề mặt trên cùng thứ nhất 133. Chi tiết phát sáng 150 được đặt ở phần thứ hai 136 của đế 130. Một quy trình sản xuất chi tiết ghép nối 10 được mô tả ngắn gọn dưới đây.

Như được thể hiện trong Fig. 1A, giá mang tạm thời 110 được đề xuất. Lớp ăn mòn thay thế 120 có hình mẫu được tạo thành trên giá mang tạm thời 110. Theo phương án này, vật liệu của giá mang tạm thời 110 có thể là thủy tinh, thạch

anh, polyme hữu cơ, vật liệu không trong suốt và/hoặc phản chiếu (ví dụ, miếng bán dẫn, gốm hoặc bất kỳ vật liệu phù hợp nào khác), hoặc bất kỳ vật liệu phù hợp nào khác. Vật liệu của lớp ăn mòn thay thế 120 cũng có thể là vật liệu vô cơ, ví dụ: polysilicon, silicon oxit hoặc bất kỳ vật liệu phù hợp nào khác. Trong một số phương án, lớp ăn mòn thay thế 120 được tạo hình bằng cách khắc khô hoặc khắc ướt. Ví dụ, trong trường hợp khắc ướt, kali hydroxit (KOH) hoặc natri hydroxit (NaOH) được chọn làm chất khắc để tạo hình cho lớp ăn mòn thay thế 120, tuy nhiên điều này không được hiểu là một sự giới hạn đối với sáng chế.

Tiếp theo, như được thể hiện trong Fig. 1B, lớp vật liệu cảm quang 130' được đặt lên trên giá mang tạm thời 110 và bao phủ lớp ăn mòn thay thế 120. Theo phương án này, vật liệu dùng để tạo nên lớp vật liệu cảm quang 130' bao gồm vật liệu polyme hoặc vật liệu acrylic, đây không được hiểu là một sự giới hạn đối với sáng chế.

Như được thể hiện trong Fig. 1B và Fig. 1C, lớp vật liệu cảm quang 130' được tạo hình để tạo thành đế 130 có khoảng trống 139. Theo phương án này, phương pháp tạo thành đế 130 bao gồm kỹ thuật in ảnh litô và quá trình khắc, tuy nhiên đây không nên được hiểu là một giới hạn đối với sáng chế. Ví dụ, mặt nạ (không hiển thị) có hình mẫu đặt sẵn có thể được áp vào để thực hiện việc khắc, khắc nửa hoặc khắc một phần lớp vật liệu cảm quang 130', để tạo thành khoảng trống 139 trong đế 130. Mặt nạ có hình mẫu đặt sẵn bao gồm mẫu cảm quang theo mẫu, mặt nạ tông màu xám hoặc mặt nạ nửa tông (HTM), tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế.

Như được thể hiện trong Fig. 1C và Fig. 1D, mạch 140 tương ứng và các

chi tiết phát sáng 150 tương ứng được đặt trong khoảng trống 139. Ví dụ, theo hướng của một đường pháp tuyến L vuông góc với đế 130, đế 130 theo hình mẫu bao gồm phần thứ nhất 132 chồng lên lớp ăn mòn thay thế 120, phần thứ hai 136 được đặt trên giá mang tạm thời 110 và không bị chồng chéo với lớp ăn mòn thay thế 120 và phần kết nối 134 nối phần thứ nhất 132 với phần thứ hai 136. Từ góc nhìn khác, theo hướng song song đến trục dài của giá mang tạm thời 110, phần kết nối 134 nằm giữa phần thứ nhất 132 và phần thứ hai 136.

Phần thứ nhất 132 của đế 130 có bề mặt đáy thứ nhất 131 và bề mặt trên cùng thứ nhất 133 đối diện với bề mặt đáy thứ nhất 131. Phần thứ hai 136 của đế 130 có bề mặt đáy thứ hai 135 và bề mặt trên cùng thứ hai 137 đối diện với bề mặt đáy thứ hai 135. mạch 140 được đặt trong khoảng trống 139 của phần thứ nhất 132 và trên bề mặt trên cùng thứ nhất 133. mạch 140 là, ví dụ, mạch tích hợp (IC) hoặc chip điều khiển các chi tiết phát sáng 150. Các chi tiết phát sáng 150 được đặt trong khoảng trống 139 trong phần thứ hai 136 của đế 130. theo phương án này, các chi tiết phát sáng 150 là, ví dụ, các đèn LED bao gồm đèn LED siêu nhỏ, đèn LED mini và đèn LED chấm lượng tử. Phương pháp gắn các chi tiết phát sáng 150 bao gồm: tạo thành các chi tiết phát sáng 150 trước tiên trên băng truyền tải và thực hiện quy trình chọn và đặt để gắn các chi tiết phát sáng 150 vào phần thứ hai 136. Trong một số phương án, các chi tiết phát sáng 150 có thể được gắn vào phần thứ hai 136 theo cách ngửa lên. Tức là, các điện cực (không được hiển thị) của các chi tiết phát sáng 150 gần với bề mặt trên cùng thứ hai 137 và các bề mặt phát sáng 151 của các chi tiết phát sáng 150 gần với bề mặt đáy thứ hai 135 hoặc về căn bản đồng phẳng với mặt đáy thứ hai 135; sáng chế không bị giới hạn ở cách thức này.

Điều đáng chú ý, theo hướng của đường pháp tuyến L vuông góc với đế

130, có sự chênh lệch chiều cao D1 giữa bề mặt đáy thứ nhất 131 của phần thứ nhất 132 và bề mặt đáy thứ hai 135 của phần thứ hai 136 của đế 130. Ví dụ, chênh lệch chiều cao D1 là 8 μm đến 11 μm . Ngoài ra, phần thứ nhất 132 của đế 130 và phần thứ hai 136 của đế 130 không bị chồng lấn, và mạch 140 và các chi tiết phát sáng 150 không bị chồng lấn. Với cấu hình đã nêu, mặt cắt ngang của đế 130 có hình dạng giống như bậc thang. Mạch 140 và các chi tiết phát sáng 150 có thể được đặt tương ứng trên phần thứ nhất 132 và phần thứ hai 136 trên các mặt phẳng ngang khác nhau.

Như được thể hiện trong Fig. 1E và Fig. 2, nhiều đường tín hiệu 144 được đặt trên đế 130. Xét về độ dẫn, các đường tín hiệu 144 thường được làm bằng vật liệu kim loại, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế. Trong các phương án khác, các đường tín hiệu 144 cũng có thể được làm bằng các vật liệu dẫn điện khác, ví dụ như hợp kim, nitrua của kim loại, oxit kim loại, oxynitrit kim loại, hoặc một lớp kim loại xếp chồng lên với các vật liệu dẫn điện khác. Phương pháp hình thành các đường tín hiệu 144 bao gồm lắng đọng hơi vật lý (PVD), lắng đọng hơi hóa học (CVD), mạ điện hoặc bất kỳ phương pháp thích hợp nào khác, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế.

Các đường tín hiệu 144 tương ứng kéo dài từ mạch 140 đến các chi tiết phát sáng 150 dọc theo cạnh bên 138 của phần kết nối 134. Đặc biệt, mạch 140 bao gồm nhiều miếng liên kết bên trong 146 (thể hiện trong Fig. 2) và nhiều miếng liên kết bên ngoài 142. Các miếng liên kết bên ngoài 142 và các miếng liên kết bên trong 146 có thể được hình thành trên các dây dẫn hoặc mấu lồi tương ứng (không hiển thị) trên mạch 140 trong khi các đường tín hiệu 144 đang được hình thành, để được kết nối điện với mạch 140. Thông qua kết nối từ các đường tín hiệu 144 đến

các miếng liên kết bên trong 146 và chi tiết phát sáng 150, mạch 140 có thể được kết nối điện với các chi tiết phát sáng 150. Như vậy, việc điều khiển tín hiệu của mạch 140 có thể được truyền đến các chi tiết phát sáng 150. Các miếng liên kết bên ngoài 142 và các đường tín hiệu 144 cách điện, để cho phép các miếng liên kết bên ngoài 142 được kết nối điện với các thiết bị điện tử bên ngoài (ví dụ: bảng mạch in (PCB) hoặc phim gắn trên chip (COF)) trong các bước tiếp theo.

Đáng chú ý là, khi khoảng trống 139 (được hiển thị trong Fig. 1C) được hình thành trước, cạnh bên 141 của mạch 140 và cạnh bên 138 của phần kết nối 134 có thể được căn thẳng. Do đó, một phần của đường tín hiệu 144, nằm ở cạnh bên 141 của mạch 140 và cạnh bên 138 của phần kết nối 134, có thể mở rộng trên bề mặt phẳng thẳng hàng của các bức tường thẳng hàng mà không gặp phải vấn đề do chênh lệch độ cao. Như vậy, khả năng phá vỡ các đường tín hiệu 144 có thể giảm xuống và độ an toàn điện tổng thể có thể được cải thiện. Trong các phương án khác, cạnh bên của phần kết nối có thể kéo dài lên tới mặt phẳng của bề mặt trên của mạch. Tức là, thiết bị mạch được gắn vào trong đế, và cạnh bên của đế song song với cạnh bên của thiết bị mạch. Như vậy, các đường tín hiệu kéo dài từ bề mặt trên của thiết bị mạch đến bên hông của phần kết nối và kết nối các chi tiết phát sáng.

Như được thể hiện trong Fig. 1F, lớp vật liệu bảo vệ 160' được đặt trên đế 130. Cụ thể, lớp vật liệu bảo vệ 160' được đặt trên toàn bộ đế 130 và bao phủ mạch 140, các miếng liên kết ngoài 142, các đường tín hiệu 144 và các chi tiết phát sáng 150. theo phương án này, vật liệu của lớp vật liệu bảo vệ 160', chẳng hạn, là vật liệu quang học bao gồm vật liệu polyme hoặc vật liệu acrylic, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế.

Như được thể hiện trong Fig. 1F và Fig. 1G, lớp ăn mòn thay thế 120

được loại bỏ. Phương pháp loại bỏ lớp ăn mòn thay thế 120 bao gồm: sử dụng chất khắc ăn mòn (không hiển thị) để loại bỏ lớp ăn mòn thay thế 120. Chất khắc ăn mòn có thể được chọn từ KOH, NaOH hoặc bất kỳ chất khắc ăn mòn kiềm hoặc axit thích hợp nào khác, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế.

Như được thể hiện trong Fig. 1G và Fig. 1H, quá trình ăn mòn và quá trình làm phẳng (không được hiển thị) được thực hiện trên lớp vật liệu bảo vệ 160 để tạo thành lớp bảo vệ 160 và phơi bày ra các miếng liên kết bên ngoài 142. Ví dụ, quá trình in ảnh litô và khắc hoặc quá trình đánh bóng cơ học hóa học (CMP) có thể được thực hiện để khắc và loại bỏ lớp vật liệu bảo vệ 160 trên phần thứ nhất 132, nhằm loại bỏ lớp bảo vệ 160 trên phần thứ nhất 132 của đế 130, phần kết nối 134 và phần thứ hai 136. Lớp bảo vệ 160 bao phủ một phần của mạch 140 và các chi tiết phát sáng 150.

Đáng chú ý rằng lớp bảo vệ 160 có tấm thứ nhất là T1 ở phần thứ nhất 132 và có tấm thứ hai là T2 ở phần thứ hai 136, và T2 lớn hơn T1. Với các cấu hình đã nêu, một tấm của lớp bảo vệ 160 ở phần thứ nhất 132 có thể được giảm đi cho đến khi lớp bảo vệ 160 không bao phủ các miếng liên kết bên ngoài 142, để các miếng liên kết bên ngoài 142 có thể được kết nối điện với các thiết bị điện tử bên ngoài. Tấm của lớp bảo vệ 160 trên phần thứ hai 136 không giảm và vẫn đủ để che và bảo vệ các đường tín hiệu 144 và các chi tiết phát sáng 150. Bên cạnh đó, lớp bảo vệ 160 có thể có thêm tác dụng giúp cho phần thứ hai 136 và các chi tiết phát sáng 150 nằm ở phần thứ hai 136. Do đó, lớp bảo vệ 160 có thể cải thiện độ chắc chắn về kết cấu tổng thể và độ bền của chi tiết ghép nối 10.

Như được thể hiện trong Fig. 1I và Fig. 1J, đế 130 và các chi tiết phát

sáng 150 được tách ra khỏi giá mang tạm thời 110 để hoàn thành quy trình sản xuất chi tiết ghép nối 10. theo phương án này, phương pháp tách chi tiết ghép nối 10 bao gồm quá trình nâng laser hoặc loại bỏ cơ học, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế.

Vui lòng tham khảo Fig. 1J và Fig. 2. Fig. 1J là sơ đồ mặt cắt ngang của chi tiết ghép nối được thực hiện dọc theo mặt cắt A-A, được mô tả trong Fig. 2. Về mặt cấu trúc, chi tiết ghép nối 10 bao gồm đế 130, mạch 140 và các chi tiết phát sáng 150. Đế bao gồm phần thứ nhất 132 và phần thứ hai 136. mạch 140 được gắn ở bề mặt trên cùng thứ nhất 133 của phần thứ nhất 132. Các chi tiết phát sáng 150 được đặt ở phần thứ hai 136. Chênh lệch chiều cao D1 tồn tại giữa bề mặt đáy thứ nhất 131 và bề mặt đáy thứ hai 135 và theo hướng của đường pháp tuyến L vuông góc với đế 130, phần thứ nhất 132 của đế 130 không bị chồng lấn với phần thứ hai 136 của đế 130. mạch 140 và các chi tiết phát sáng 150 không bị chồng lấn. Ngoài ra, phần kết nối 134 kết nối phần thứ nhất 132 với phần thứ hai 136. mạch 140 bao gồm các miếng liên kết bên trong 146 và các miếng liên kết bên ngoài 142. Các đường tín hiệu 144 kết nối điện các miếng liên kết bên trong 146 với các chi tiết phát sáng 150.

Tóm lại, với các cấu hình đã nêu, mặt cắt ngang của chi tiết ghép nối 10 có hình dạng như bậc thang. mạch 140 và các chi tiết phát sáng 150 có thể được gắn lần lượt trên phần thứ nhất 132 và phần thứ hai 136 trên các mặt phẳng ngang khác nhau và không bị chồng lấn. Do đó, trong quá trình ghép nối tiếp theo, mạch 140 của một trong hai chi tiết ghép nối liền kề 10 có thể được đặt chồng lên nhau với các chi tiết phát sáng 150 của một trong hai chi tiết ghép nối 10. Do đó, trên cùng một mặt phẳng ngang, không mạch 140 nào được kẹp giữa các chi tiết phát sáng

150 của các chi tiết được ghép nối 10 khác nhau. Như vậy, khoảng cách giữa các chi tiết phát sáng 150 của các chi tiết ghép nối 10 liền kề có thể được giảm đi và do đó, vùng hiển thị bị chiếm bởi mạch 140 được cắt giảm.

Ngoài ra, cạnh bên 141 của mạch 140 được đặt thẳng hàng với cạnh bên 138 của phần kết nối 134. Theo đó, có thể tránh được vấn đề về chênh lệch độ cao, khả năng phá vỡ các đường tín hiệu 144 và độ an toàn điện tổng thể có thể được cải thiện. Ngoài ra, lớp bảo vệ 160 không chỉ có thể dùng để bảo vệ các chi tiết phát sáng 150 mà còn có thể dùng để hỗ trợ phần thứ hai 136. Lớp bảo vệ 160 có thể cải thiện độ chắc chắn về kết cấu tổng thể và độ bền của thiết bị ghép nối 10.

Các số tham chiếu và một phần nội dung theo phương án trước được sử dụng trong các phương án sau, trong đó các số tham chiếu giống nhau sẽ dùng để chỉ các thiết bị giống hoặc tương tự nhau, và việc lặp lại mô tả của cùng một nội dung kỹ thuật sẽ được bỏ qua.

Fig. 3A là sơ đồ nhìn từ trên xuống của một bảng ghép nối theo một phương án của sáng chế. Để giải thích và theo dõi tốt hơn, Fig. 3 minh họa dưới dạng sơ đồ một số thành phần và bỏ qua các thành phần khác. Fig. 3B là sơ đồ mặt cắt ngang của bảng ghép nối được thực hiện dọc theo mặt cắt ngang B-B' được mô tả trong Fig. 3A. Cần phải đề cập rằng Fig. 3A là sơ đồ nhìn từ trên xuống của bảng ghép nối 1. Để minh họa rõ ràng, một số phần tử có thể thấy được khi nhìn từ trên xuống được thể hiện bằng các đường liền nét, trong khi các phần tử nằm trong phần chồng lấn của hai chi tiết ghép nối 10A và 20A được thể hiện bởi đường chấm chấm.

Như được thể hiện trong Fig. 3A và Fig. 3B, theo phương án này, bảng ghép nối 1 bao gồm nhiều chi tiết ghép nối 10 và bảng mạch điều khiển 30. Các chi

tiết ghép nối 10 được đặt trên bảng mạch điều khiển 30. Ví dụ, bảng mạch điều khiển 30 là PCB được thiết lập cấu hình để cung cấp tín hiệu hình ảnh bằng cách cung cấp tín hiệu điều khiển, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế. Trong một số phương án, bảng mạch điều khiển 30 được trang bị thiết bị điều khiển 32 bao gồm chip hoặc IC, tuy nhiên đây không được hiểu là một sự giới hạn đối với sáng chế. theo phương án này, các chi tiết ghép nối 10 liền kề có thể được nối liền với nhau để tạo thành bảng ghép nối 1.

Theo phương án này, các chi tiết ghép nối 10 bao gồm ít nhất một chi tiết ghép nối thứ nhất 10A và ít nhất một chi tiết ghép nối thứ hai 20A. Theo phương án này, bảng ghép nối 1 bao gồm hai chi tiết ghép nối thứ nhất và thứ hai - 10A và 20A liền kề để thực hiện thao tác ghép nối, được lấy làm ví dụ để giải thích. Tuy nhiên, sáng chế không bị giới hạn theo đây. Trong một số phương án, bảng ghép nối 1 có thể bao gồm thêm các chi tiết ghép nối thứ nhất và thứ hai 10A, 20A để thực hiện thao tác ghép nối.

Mỗi chi tiết ghép nối 10A và 20A bao gồm các đế 130A và 230A. Các đế 130A và 230A bao gồm các phần thứ nhất 132A và 232A và các phần thứ hai 136A và 236A. Như thể hiện trong Fig. 1J, phần thứ nhất 132 có bề mặt đáy thứ nhất 131 và phần thứ hai 136 có bề mặt đáy thứ hai 135. Giữa bề mặt đáy thứ nhất 131 và bề mặt đáy thứ hai 135 tồn tại một khoảng chênh lệch về chiều cao D1. Theo phương án này, các phần thứ nhất 132A và 232A tiếp xúc với bảng mạch điều khiển 30 và các bề mặt phát sáng 151A của các chi tiết phát sáng 150 được bố trí theo hướng cách xa bảng mạch điều khiển 30. Do đó, các bề mặt phát sáng 151A có thể quay về phía người dùng (không hiển thị). Với các cấu hình đã nêu, mặt cắt ngang của các chi tiết ghép nối 10A và 20A có hình dạng như bậc thang; do đó, các mạch 140A và

240A và các chi tiết phát sáng 150A và 250A có thể được gắn lần lượt trên các phần thứ nhất 132A và 232A và các phần thứ hai 136A và 236A trên các mặt phẳng ngang khác nhau. theo phương án này, mỗi phần thứ nhất 132A và 232A của các chi tiết ghép nối 10A và 20A được đặt giữa các phần thứ hai 136A và 236A và bảng mạch điều khiển 30.

Thêm vào đó, các chi tiết ghép nối 10A và 20A còn bao gồm các mạch 140A và 240A được đặt ở các phần thứ nhất 132A và 232A, nhiều chi tiết phát sáng 150A và 250A được đặt ở các phần thứ hai 136A và 236A, các phần kết nối 134A và 234A lần lượt kết nối các phần thứ nhất 132A và 232A với các phần thứ hai 136A và 236A, và nhiều đường tín hiệu 144A và 244A kết nối điện các mạch 140A và 240A với các chi tiết phát sáng 150A và 250A.

Theo phương án này, các mạch 140A và 240A bao gồm nhiều miếng liên kết bên trong 146A và 246A và nhiều miếng liên kết bên ngoài 142A và 242A. Các miếng liên kết bên trong 146A và 246A được kết nối điện lần lượt với các đường tín hiệu 144A và 244A. Các phần thứ nhất 132A và 232A tiếp xúc với bảng mạch điều khiển 30 và các miếng liên kết ngoài 142A và 242A được kết nối điện với các điểm tiếp xúc trên bảng mạch điều khiển 30 (không hiển thị). Qua đó, tín hiệu điều khiển của bảng mạch điều khiển 30 có thể được truyền đến các mạch 140A và 240A thông qua các miếng liên kết ngoài 142A và 242A. Tín hiệu điều khiển sau đó được truyền đến các chi tiết phát sáng 150A và 250A thông qua các đường tín hiệu 144A và 244A.

Đáng chú ý rằng, có khoảng trống 12 tồn tại giữa phần thứ hai 136A của chi tiết ghép nối thứ nhất 10A và bảng mạch điều khiển 30, và phần thứ nhất 132A của chi tiết ghép nối thứ hai 20A được đặt trong khoảng trống 12. Chẳng hạn, theo

hướng của đường pháp tuyến L vuông góc với các đế 130A và 230A, một số phần thứ hai 136A của chi tiết ghép nối thứ nhất 10A và phần thứ nhất 232A của chi tiết ghép nối thứ hai 20A chồng lẫn lên nhau. Do đó, các chi tiết phát sáng 150A của phần thứ hai 136A của chi tiết ghép nối thứ nhất 10A và mạch 240A của phần thứ nhất 232A của chi tiết ghép nối thứ hai 20A được chồng lẫn nhau. Ngoài ra, phần thứ hai 136A của chi tiết ghép nối thứ nhất 10A tiếp giáp với phần thứ hai 236A của chi tiết ghép nối thứ hai 20A. Với các cấu hình như đã nêu, mạch 240A không có khả năng thực hiện chức năng hiển thị có thể bị chồng lẫn với các chi tiết phát sáng 150A và được đặt trong khoảng trống 12 giữa phần thứ hai 136A và bảng mạch điều khiển 30. Do đó, mạch 240A không chiếm bất kỳ không gian hiển thị nào. Bằng cách này, trên cùng một mặt phẳng nằm ngang, không có mạch 140A và 240A nào bị kẹp giữa các chi tiết phát sáng 150A của chi tiết ghép nối thứ nhất 10A và chi tiết phát sáng 250A của chi tiết ghép nối thứ hai 20A. Nhờ vậy, có thể giảm khoảng cách giữa các chi tiết phát sáng 150A và 250A của các chi tiết ghép nối 10A và 20A liền kề, và do đó, có thể giảm diện tích mà các mạch 140A và 240A chiếm giữ; bằng cách đó, mật độ tổng thể của các chi tiết phát sáng 150A và 250A trên bảng ghép nối 1 có thể được tăng lên, để cải thiện hơn nữa độ phân giải và chất lượng hiển thị của bảng ghép nối 1.

Tóm lại, các mặt cắt ngang của các chi tiết ghép nối 10A và 20A có hình dạng như bậc thang; nhờ vậy các mạch 140A và 240A và các chi tiết phát sáng 150A và 250A có thể được đặt lần lượt trên các mặt phẳng ngang khác nhau. Do đó, trong quá trình ghép nối, các chi tiết phát sáng 150A của các chi tiết ghép nối thứ nhất liền kề 10A và mạch 240A của chi tiết ghép nối thứ hai 20A có thể được chồng lẫn nhau. Như vậy, mạch 240A không có khả năng thực hiện chức năng hiển thị có

thể được đặt trong khoảng trống 12 giữa phần thứ hai 136A và bảng mạch điều khiển 30 mà không chiếm bất kỳ không gian hiển thị nào. Với các cấu hình đã nêu, phần thứ hai 136A của chi tiết ghép nối thứ nhất 10A có thể nối với phần thứ hai 236A của chi tiết ghép nối thứ hai 20A, và mật độ chung của các chi tiết phát sáng 150A và 250A trên bảng ghép nối 1 có thể tăng lên, để cải thiện độ phân giải và chất lượng hiển thị của bảng ghép nối 1.

Fig. 4 là sơ đồ nhìn từ trên xuống của bảng ghép nối theo một phương án khác của sáng chế. Để giải thích và quan sát tốt hơn, Fig. 4 minh họa dưới dạng sơ đồ một số thành phần, trong khi bỏ qua các thành phần khác. Cần phải đề cập rằng Fig. 4 là sơ đồ nhìn từ trên xuống của bảng ghép nối 1A. Để minh họa rõ ràng, một số phần tử có thể thấy được khi nhìn từ trên xuống được thể hiện bằng các đường liền nét, trong khi các phần tử nằm trong phần chồng lấn của hai chi tiết ghép nối 10A và 20A và 20B được thể hiện bởi đường chấm chấm. Tham chiếu đến Fig. 4 và Fig. 3A, bảng ghép nối 1A được đề xuất theo phương án này tương tự như bảng ghép nối 1 được mô tả trong Fig. 3A, trong khi sự khác biệt chính nằm ở chỗ số lượng các chi tiết ghép nối thứ hai 20A và 20B là nhiều. Như thể hiện trong Fig. 4, phần thứ hai 136A của chi tiết ghép nối thứ nhất 10A trên bảng mạch điều khiển 30 được đặt chồng lấn với một phần của phần thứ nhất 232A của chi tiết ghép nối thứ hai 20A gần với phía trên của bảng mạch điều khiển 30 và một phần của phần thứ nhất 232B của chi tiết ghép nối thứ hai 20B gần với phía dưới của bảng mạch điều khiển 30. Nói cách khác, các chi tiết phát sáng 150A của phần thứ hai 136A và một phần của các mạch 240A và 240B ở các phần thứ nhất 232A và 232B được chồng lên nhau. Do đó, một phần của các phần thứ nhất 232A và 232B của các chi tiết ghép nối thứ hai 20A và 20B có thể được đặt trong khoảng trống 12 tương ứng

(hiển thị trong Fig. 3B). Với các cấu hình đã nêu, các vị trí mà các chi tiết ghép nối 10A, 20A và 20B chồng lẫn hoặc số lượng các chi tiết ghép nối thứ hai 20A và 20B tương ứng với mỗi chi tiết ghép nối thứ nhất 10A có thể được điều chỉnh theo yêu cầu của người dùng. Do đó, phương pháp ghép nối các chi tiết ghép nối có thể linh hoạt hơn, chất lượng của bảng ghép nối 1A có thể được cải thiện và các hiệu quả kỹ thuật đạt được ở đây tương tự như các mẫu được hoàn thành theo các phương án trước.

Tóm lại, trong chi tiết ghép nối và bảng ghép nối được đề xuất trong một hoặc nhiều phương án của sáng chế, mặt cắt ngang của chi tiết ghép nối có hình dạng như bậc thang; do đó, mạch và các chi tiết phát sáng có thể được đặt ở các mặt phẳng ngang khác nhau, và mạch và các chi tiết phát sáng trên cùng một chi tiết ghép nối không bị chồng lẫn. Do đó, trong quá trình ghép nối, các chi tiết phát sáng của các chi tiết ghép nối thứ nhất liền kề trong bảng ghép nối và mạch của chi tiết ghép nối thứ hai có thể được chồng lên nhau. Như vậy, mạch không có khả năng thực hiện chức năng hiển thị có thể được đặt trong khoảng trống gian giữa phần thứ hai và bảng mạch điều khiển mà không chiếm bất kỳ không gian hiển thị nào. Với cấu hình đã nêu, phần thứ hai của chi tiết ghép nối thứ nhất có thể nối với phần thứ hai của chi tiết ghép nối thứ hai. Do đó, mật độ tổng thể của các chi tiết phát sáng trên bảng ghép có thể được tăng lên, để cải thiện hơn nữa độ phân giải và chất lượng hiển thị của bảng ghép nối. Ngoài ra, phần cạnh bên của phần kết nối kết nối phần thứ nhất với phần thứ hai và phần cạnh bên của mạch được căn thẳng hàng với nhau. Như vậy, xác suất phá vỡ các đường tín hiệu có thể được giảm xuống và độ an toàn điện tổng thể có thể được cải thiện. Ngoài ra, chi tiết ghép nối được bao gồm thêm lớp bảo vệ, tấm thứ nhất của lớp bảo vệ ở phần thứ nhất cho phép các

miếng liên kết bên ngoài được tiếp xúc và kết nối điện với bảng mạch điều khiển và tấm thứ hai của lớp bảo vệ trên phần thứ hai không chỉ có thể bảo vệ các chi tiết phát sáng mà còn có thể hỗ trợ phần thứ hai và các chi tiết phát sáng. Như vậy, độ chắc chắn về cấu trúc và độ bền của chi tiết ghép nối và bảng ghép nối có thể được cải thiện.

Những người có hiểu biết trung bình trong lĩnh vực kỹ thuật này sẽ thấy rõ rằng có thể thực hiện những sửa đổi và biến thể khác nhau cho các phương án đã được trình bày mà không rời khỏi phạm vi của sáng chế. Xét những điều trên, sáng chế được định rằng bao gồm cả các sửa đổi và các biến thể miễn là chúng nằm trong phạm vi của các yêu cầu bảo hộ sau đây và các yêu cầu tương đương chúng.

YÊU CẦU BẢO HỘ

1. Chi tiết ghép nối bao gồm:

 đế bao gồm:

 phần thứ nhất có bề mặt đáy thứ nhất và bề mặt trên cùng thứ nhất đối diện với bề mặt đáy thứ nhất; và

 phần thứ hai có bề mặt đáy thứ hai và bề mặt trên cùng thứ hai đối diện với bề mặt đáy thứ hai, trong đó có sự khác biệt về chiều cao giữa bề mặt đáy thứ nhất của phần thứ nhất và bề mặt đáy thứ hai của phần thứ hai;

 mạch được đặt ở bề mặt trên cùng thứ nhất; và

 nhiều chi tiết phát sáng được đặt ở phần thứ hai của đế,

 trong đó theo hướng của một đường pháp tuyến vuông góc với đế, phần thứ nhất của đế và phần thứ hai của đế không bị chồng lấn, và mạch và các chi tiết phát sáng không bị chồng lấn.

2. Chi tiết ghép nối theo điểm 1, còn bao gồm:

 phần kết nối kết nối phần thứ nhất với phần thứ hai,

 trong đó một cạnh bên của mạch được căn thẳng với cạnh bên của phần kết nối.

3. Chi tiết ghép nối theo điểm 2, còn bao gồm nhiều dòng tín hiệu được gắn trên đế, các đường tín hiệu kéo dài tương ứng dọc theo phần cạnh bên của bộ phận kết nối từ mạch và kết nối điện giữa mạch với các chi tiết phát sáng.

4. Chi tiết ghép nối theo điểm 2, còn bao gồm:

 lớp bảo vệ được đặt trên phần thứ nhất của đế, phần kết nối và phần thứ hai và

bao phủ một phần mạch và các chi tiết phát sáng,

trong đó lớp bảo vệ có tấm thứ nhất là T1 ở phần thứ nhất và có tấm thứ hai là T2 ở phần thứ hai, và T2 thì lớn hơn T1.

5. Bảng ghép nối bao gồm:

nhiều chi tiết ghép nối, mỗi chi tiết ghép nối bao gồm:

để bao gồm phần thứ nhất có bề mặt đáy thứ nhất và phần thứ hai có bề mặt đáy thứ hai, có sự chênh lệch chiều cao tồn tại giữa bề mặt đáy thứ nhất của phần thứ nhất và bề mặt đáy thứ hai của phần thứ hai; và

bảng mạch điều khiển, các chi tiết ghép nối được đặt trên bảng mạch điều khiển và phần thứ nhất được đặt giữa phần thứ hai và bảng mạch điều khiển,

trong đó các chi tiết ghép nối bao gồm ít nhất một chi tiết ghép nối thứ nhất và ít nhất một chi tiết ghép nối thứ hai,

trong đó có khoảng trống tồn tại giữa phần thứ hai của ít nhất một chi tiết ghép nối thứ nhất và bảng mạch điều khiển, và phần thứ nhất của ít nhất một chi tiết ghép nối thứ hai được đặt trong khoảng trống.

6. Bảng ghép nối theo điểm 5, trong đó, theo hướng của một đường pháp tuyến vuông góc với đế, phần thứ hai của ít nhất một chi tiết ghép nối thứ nhất và phần thứ nhất của ít nhất một chi tiết ghép nối thứ hai được chồng lên nhau và phần thứ hai của ít nhất một chi tiết ghép nối thứ nhất liền kề với phần thứ hai của ít nhất một chi tiết ghép nối thứ hai.

7. Bảng ghép nối theo điểm 5, mỗi chi tiết ghép nối còn bao gồm:

mạch được gắn ở phần thứ nhất; và

nhiều chi tiết phát sáng được gắn ở phần thứ hai;

phần kết nối kết nối phần thứ nhất với phần thứ hai; và

nhiều đường tín hiệu được gắn trên đế và kết nối điện giữa mạch với các chi tiết phát sáng.

8. Bảng ghép nối theo điểm 7, trong đó, mạch bao gồm nhiều miếng liên kết bên trong được kết nối điện với các đường tín hiệu và nhiều miếng liên kết bên ngoài được kết nối điện với bảng mạch điều khiển.

9. Bảng ghép nối theo điểm 7, trong đó, theo hướng của đường pháp tuyến vuông góc với đế, các chi tiết phát sáng của phần thứ hai của ít nhất một chi tiết ghép nối thứ nhất và mạch của phần thứ nhất của ít nhất một chi tiết ghép nối thứ hai được chồng lên nhau.

10. Bảng ghép nối theo điểm 5, trong đó số lượng của ít nhất một chi tiết ghép nối thứ hai là số nhiều, và theo hướng của đường pháp tuyến vuông góc với đế, phần thứ hai của ít nhất một chi tiết ghép nối thứ nhất và phần thứ nhất của các chi tiết ghép nối thứ hai chồng lẫn lên nhau một phần.

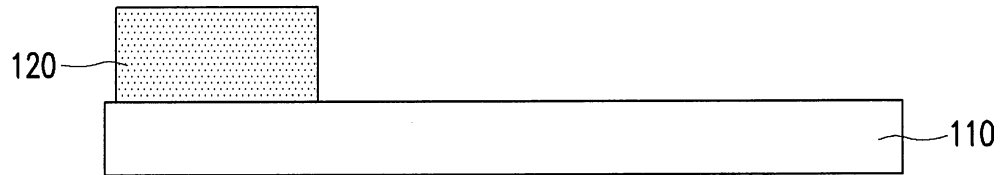


FIG. 1A

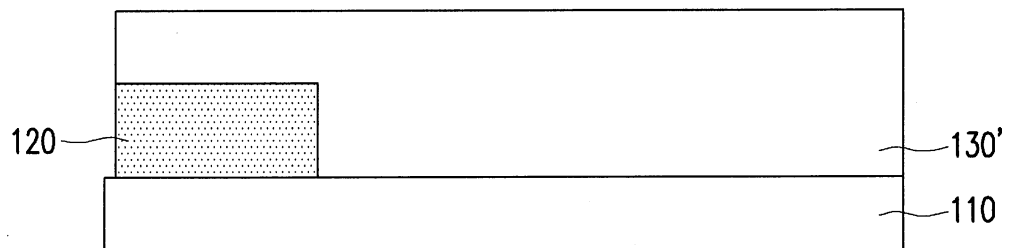


FIG. 1B

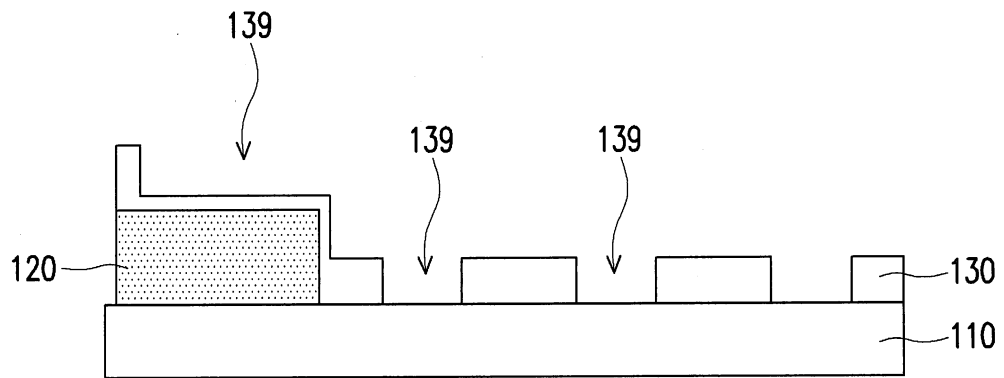


FIG. 1C

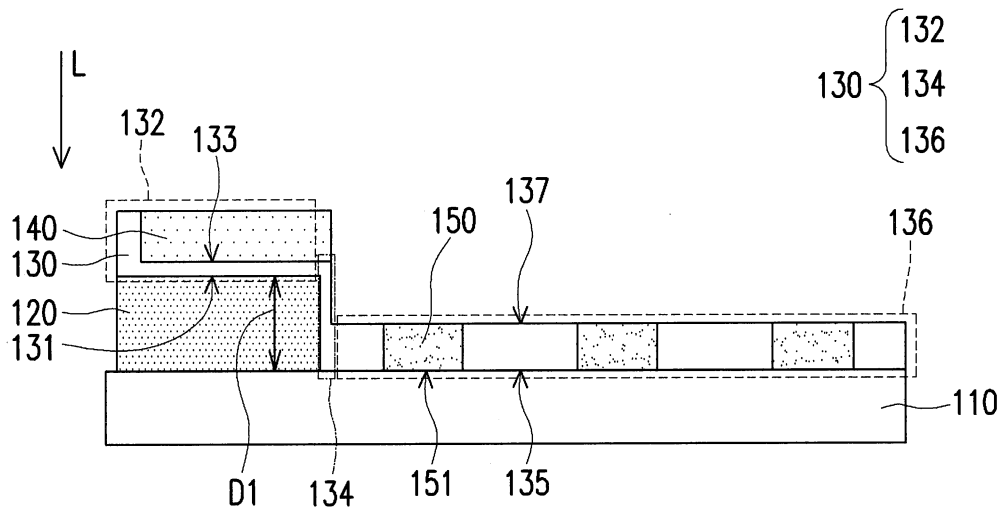


FIG. 1D

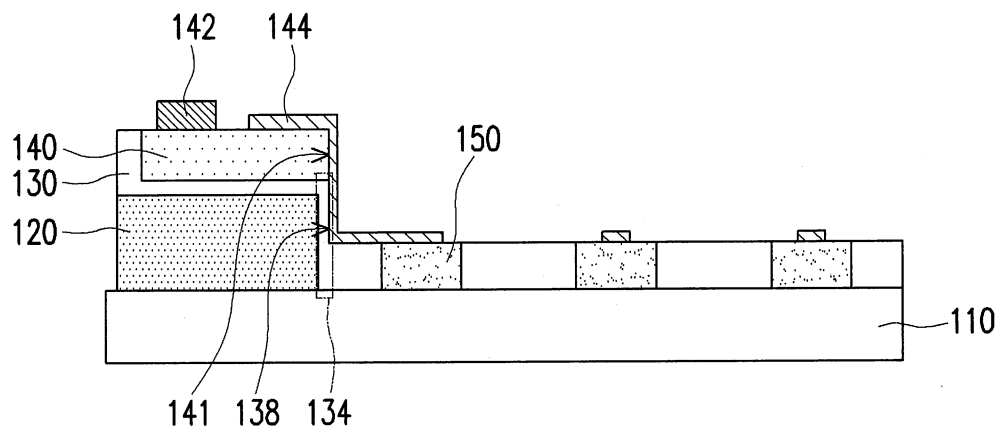


FIG. 1E

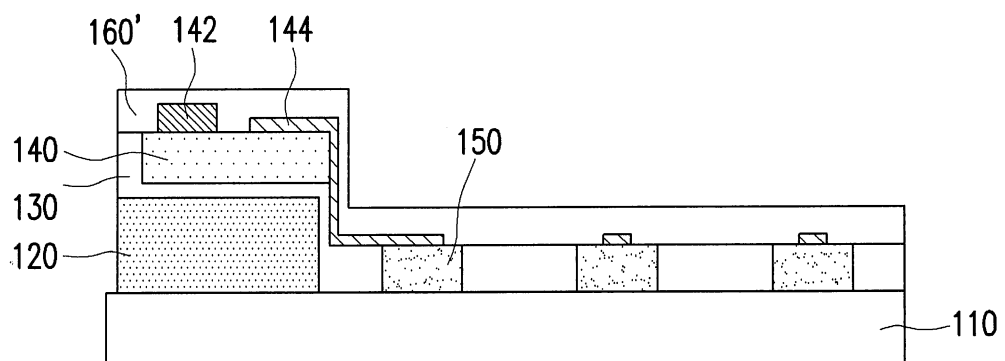


FIG. 1F

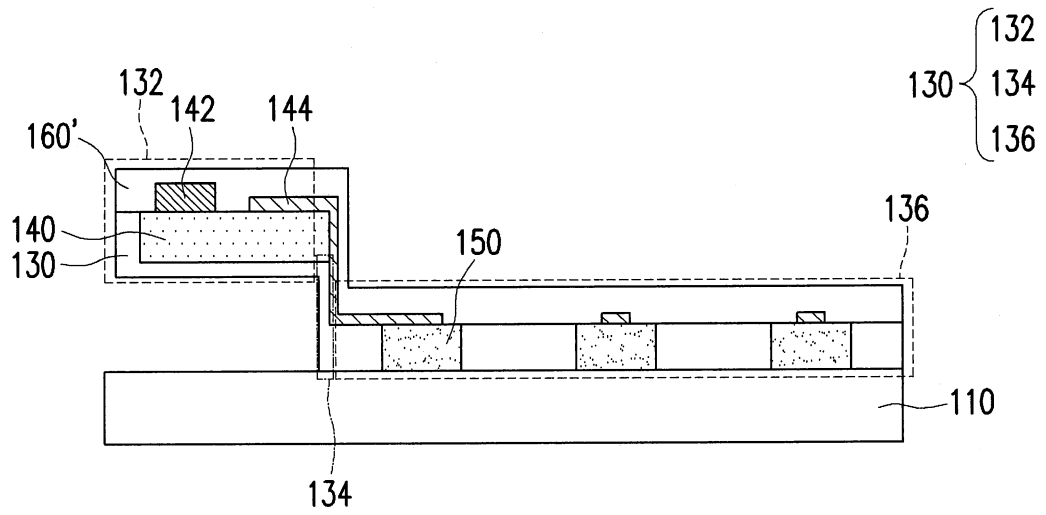


FIG. 1G

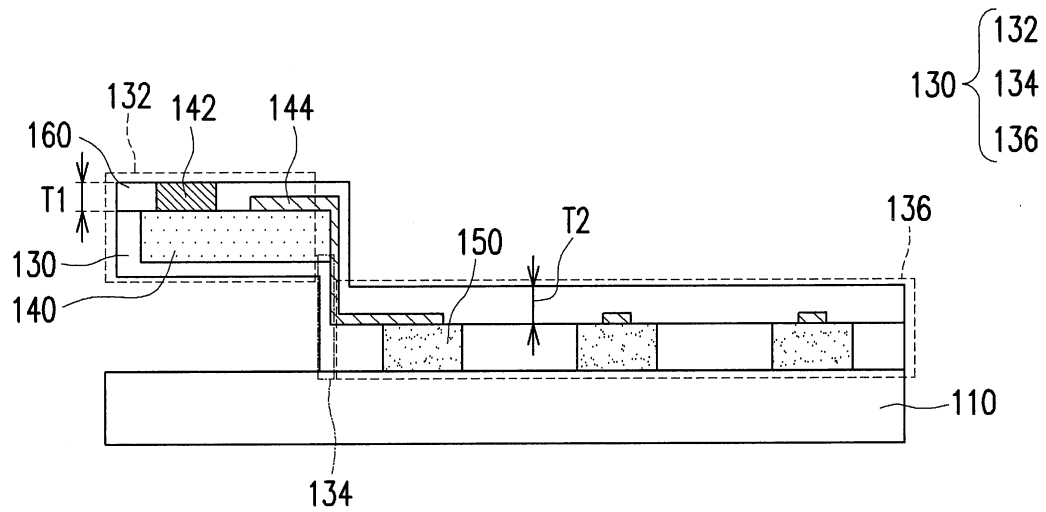


FIG. 1H

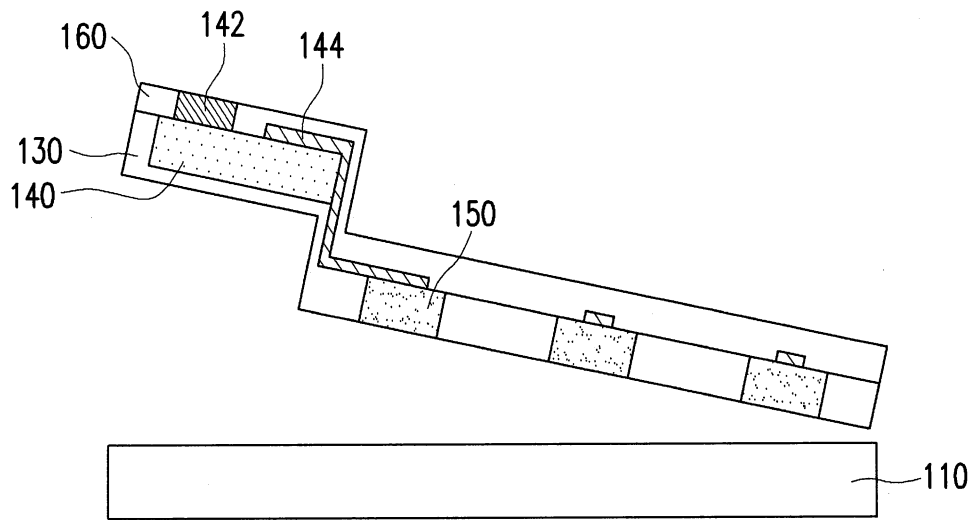


FIG. 1I

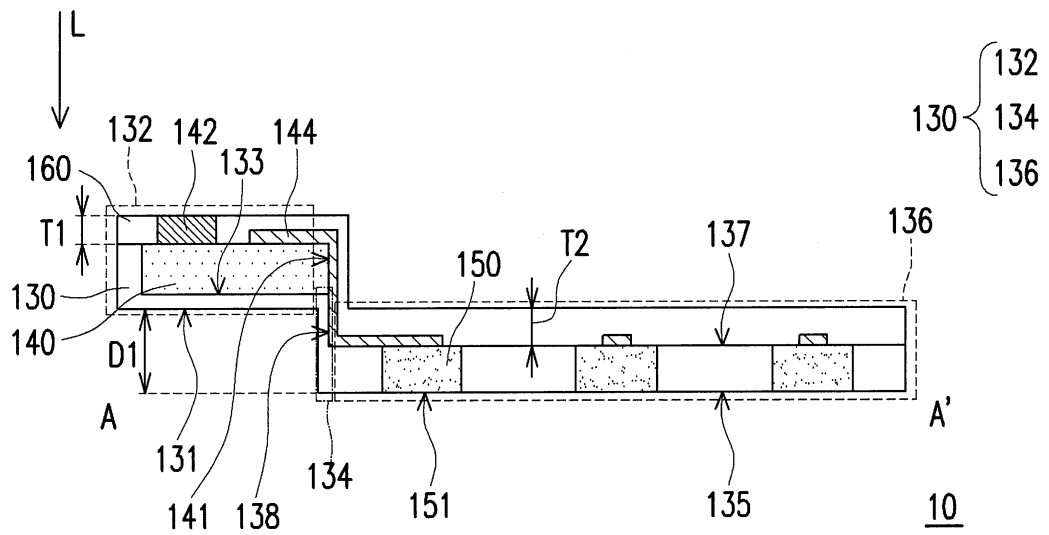


FIG. 1J

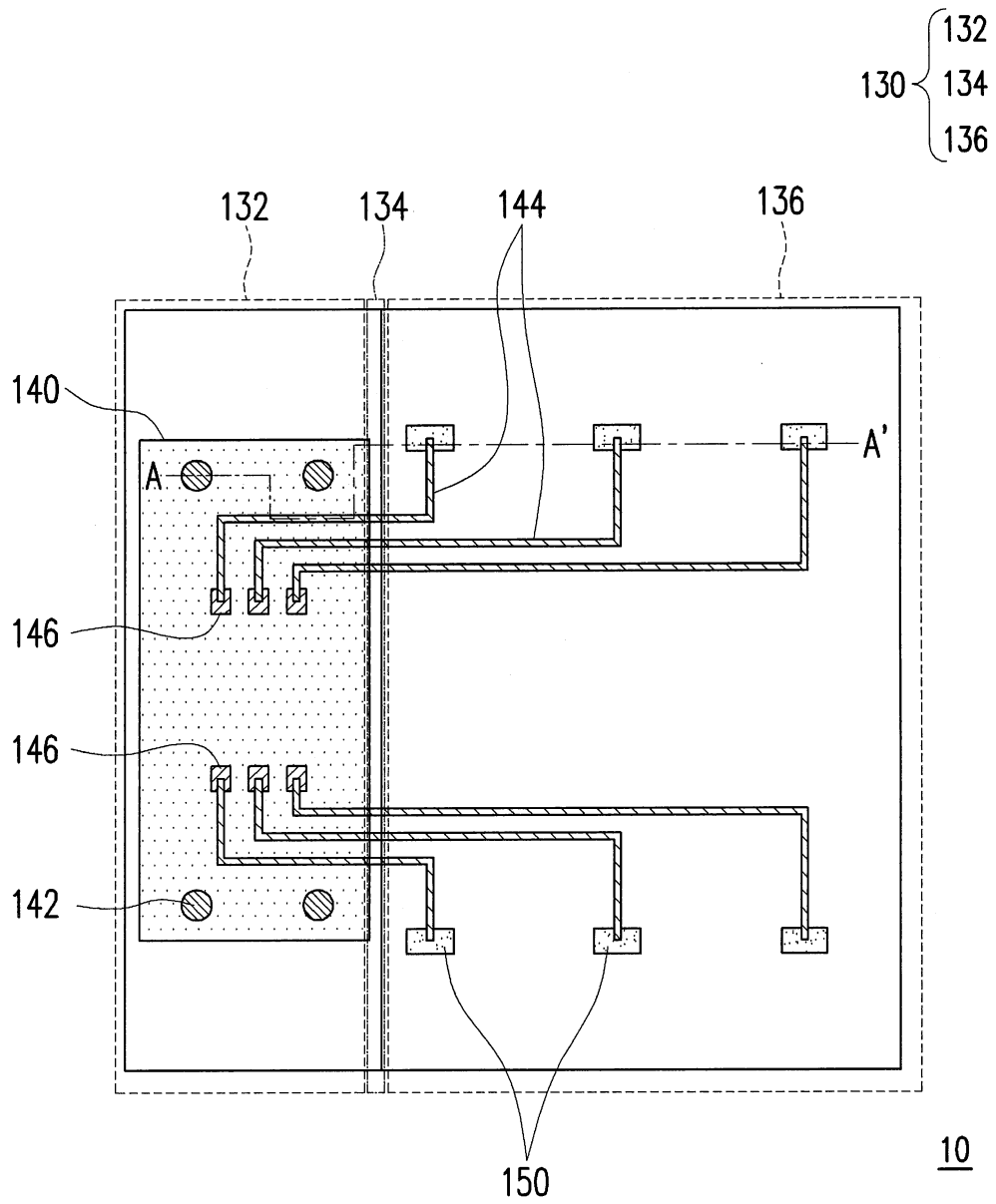


FIG. 2

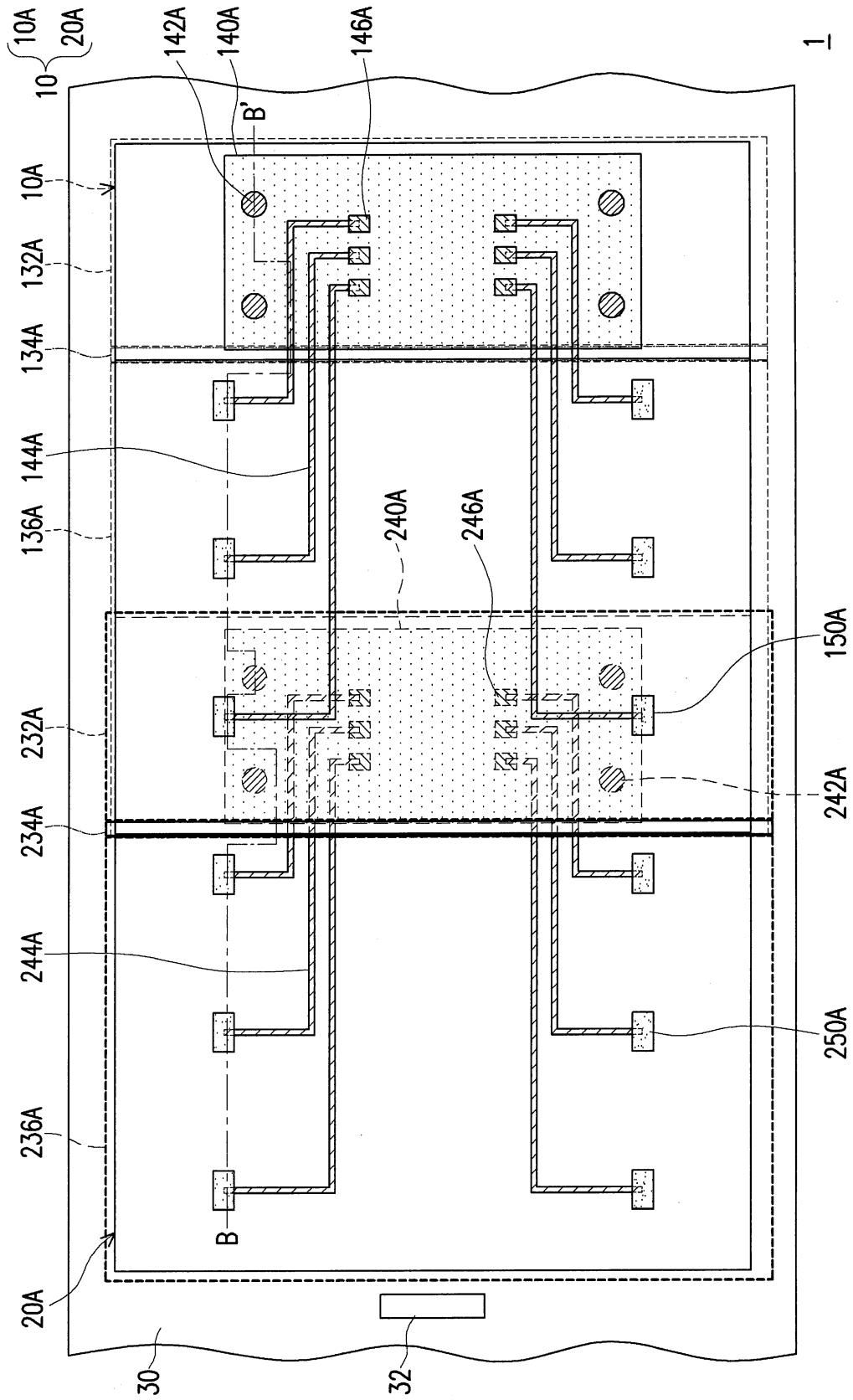


FIG. 3A

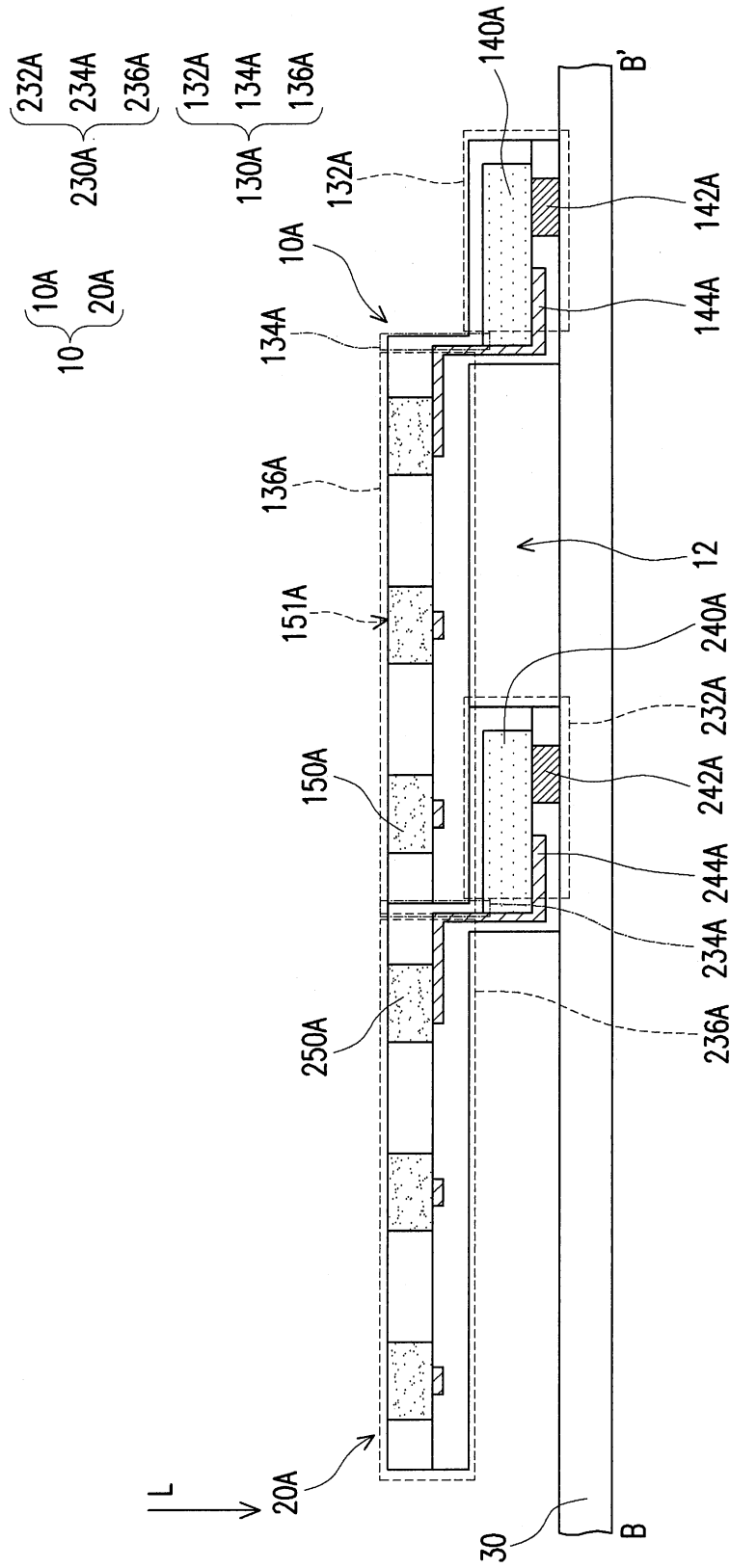


FIG. 3B

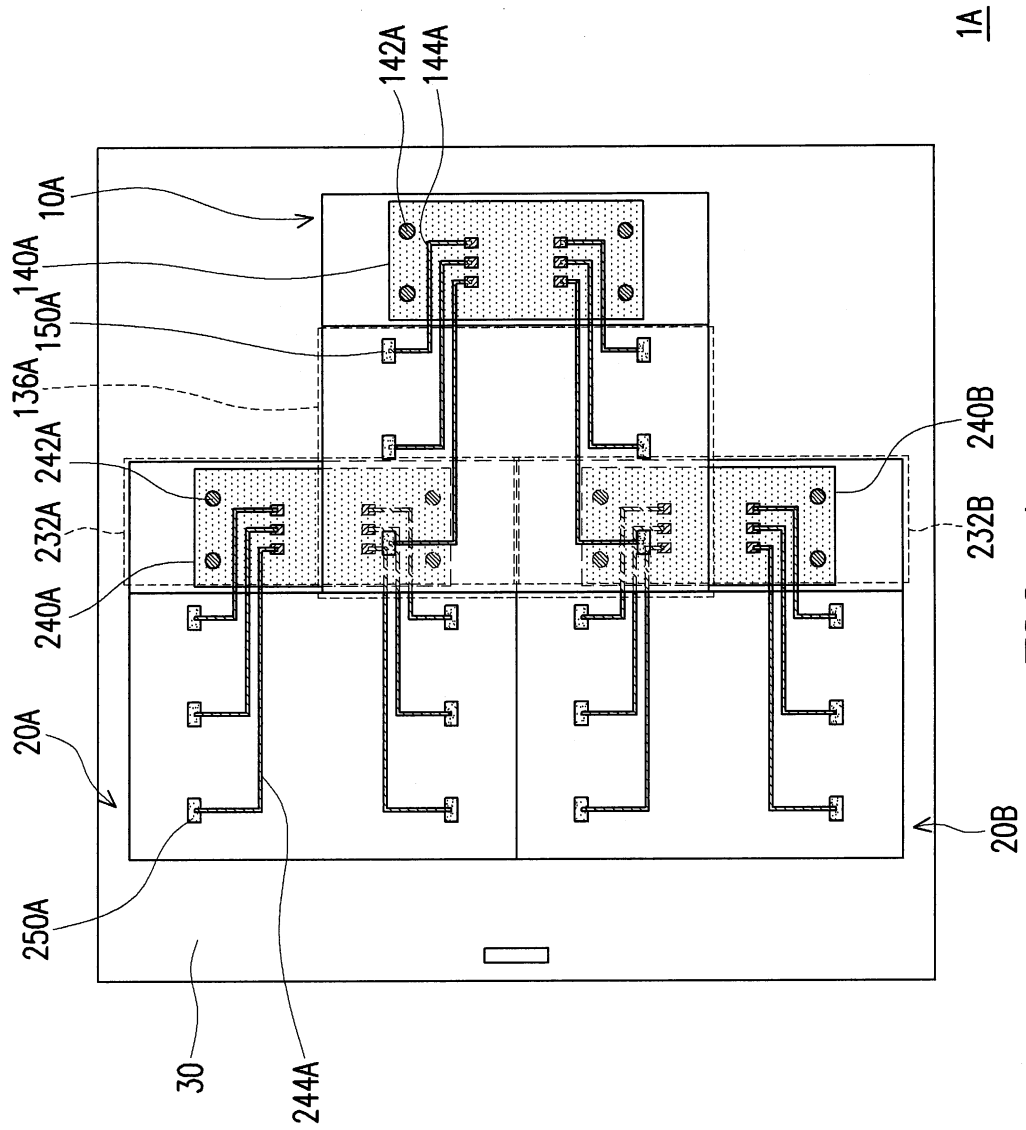


FIG. 4