



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0026853

(51)⁷ H03M 13/15

(13) B

(21) 1-2017-02428

(22) 30/05/2014

(86) PCT/CN2014/079020 30/05/2014

(87) WO 2015/180187 A1 03/12/2015

(45) 25/12/2020 393

(43) 25/09/2017 354A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

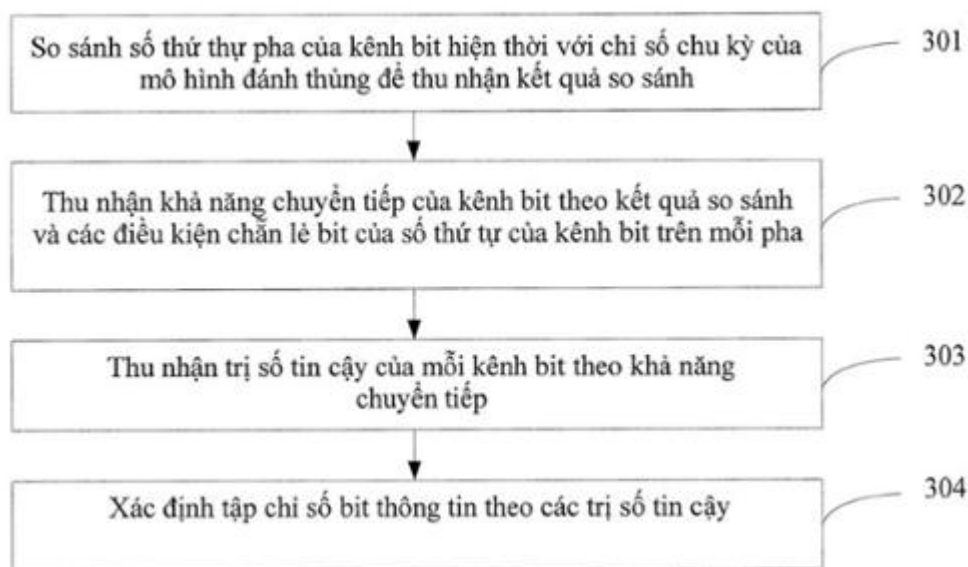
Huawei Administration Building, Bantian, Longgang District, Shenzhen, Guangdong
518129, China

(72) SHEN, Hui (CN); LI, Bin (CA).

(74) Công ty TNHH một thành viên Sở hữu trí tuệ VCCI (VCCI-IP CO.,LTD)

(54) PHƯƠNG PHÁP VÀ THIẾT BỊ TẠO LẬP MÃ CỰC THÙNG

(57) Sáng chế đề cập đến phương pháp và thiết bị dùng để tạo lập mã cực thùng, mà liên quan đến lĩnh vực mã hóa và giải mã, và có thể nâng cao hiệu quả giải mã của mã cực thùng và làm giảm tỷ lệ lỗi khung của mã cực thùng. Phương pháp này như sau: so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thùng để thu nhận kết quả so sánh; thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trên mỗi pha; thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và xác định tập chỉ số bit thông tin theo các trị số tin cậy. Các phương án của sáng chế được sử dụng để tạo lập mã cực thùng.



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến lĩnh vực mã hóa và giải mã, và cụ thể là đến phương pháp và thiết bị dùng để tạo lập mã cực thủng.

Tình trạng kỹ thuật của sáng chế

Trong hệ thống truyền thông, mã hóa kênh thường được sử dụng để nâng cao độ tin cậy truyền dữ liệu, để đảm bảo chất lượng truyền thông. Mã cực là mã thứ nhất mà được chứng minh về mặt lý thuyết rằng nó có thể đạt được dung lượng Shannon và có mức độ phức tạp mã hóa-giải mã thấp. Mã cực là mã khối tuyến tính, và việc giải mã mã cực có thể được thực hiện nhờ sử dụng phương pháp hủy bỏ liên tiếp (Successive-Cancellation, viết tắt là SC) hoặc phương pháp danh sách hủy bỏ liên tiếp (Successive-Cancellation List, viết tắt là SC-List).

Theo kỹ thuật trước đó, kỹ thuật yêu cầu lặp lại tự động lai (Hybrid Automatic Repeat Request, viết tắt là HARQ) đánh thủng ngẫu nhiên thông thường được sử dụng đối với mã cực, nghĩa là, vị trí đánh thủng được lựa chọn ngẫu nhiên. Tuy nhiên, vì sử dụng kỹ thuật thông thường này, tỷ lệ lỗi khung là tương đối cao và hiệu suất HARQ là tương đối thấp.

Ngoài ra, khi độ dài mã quá dài, thì phương pháp giải mã SC có thể đạt được hiệu suất cao gần với giới hạn Shannon. Tuy nhiên, khi độ dài mã là tương đối ngắn hoặc là độ dài trung bình, thì phương pháp giải mã SC của mã cực có hiệu suất tương đối thấp, và mã cực thủng có tỷ lệ lỗi khung cao. So với hiệu suất của phương pháp giải mã SC, thì hiệu suất của phương pháp giải mã theo danh sách được nâng cao, nhưng sự phức tạp của phương pháp giải mã theo danh sách cao hơn so với sự phức tạp của phương pháp giải mã SC.

Bản chất kỹ thuật của sáng chế

Mục đích của sáng chế là đề xuất phương pháp và thiết bị dùng để tạo lập mã cực thủng, mà có thể nâng cao hiệu quả của mã cực thủng, và làm giảm tỷ lệ

lỗi khung của mã cực thủng.

Theo khía cạnh thứ nhất, thiết bị dùng để tạo lập mã cực thủng được đề xuất, bao gồm:

bộ phận so sánh, được tạo cấu hình để so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh;

bộ phận thu nhận, được tạo cấu hình để thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong mỗi pha, mà ở đó

bộ phận thu nhận còn được tạo cấu hình để thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và

bộ phận xác định, được tạo cấu hình để xác định tập chỉ số bit thông tin theo các trị số tin cậy.

Dựa vào khía cạnh thứ nhất, theo cách thực hiện có thể thứ nhất của khía cạnh thứ nhất, trị số tin cậy bao gồm thông số Bhattacharyya; và

bộ phận xác định được tạo cấu hình cụ thể để:

sắp xếp các thông số Bhattacharyya theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Dựa vào khía cạnh thứ nhất, theo cách thực hiện có thể thứ hai của khía cạnh thứ nhất, trị số tin cậy bao gồm khả năng lỗi, và bộ phận xác định được tạo cấu hình cụ thể để:

sắp xếp các khả năng lỗi theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Dựa vào khía cạnh thứ nhất, theo cách thực hiện có thể thứ ba của khía cạnh thứ nhất, trị số tin cậy bao gồm thông số Bhattacharyya và khả năng lỗi, và

bộ phận xác định được tạo cấu hình cụ thể để:

lựa chọn một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit, sắp xếp khả năng lỗi và thông số Bhattacharyya nhỏ hơn được lựa chọn theo thứ tự tăng dần, và lựa chọn các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất để tạo nên tập chỉ số bit thông tin, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Dựa vào khía cạnh thứ nhất, theo cách thực hiện có thể thứ tư của khía cạnh thứ nhất,

bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ; hoặc

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ; mà ở đó

công thức thứ nhất bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in X} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa; và

công thức thứ ba bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

Dựa vào cách thực hiện có thể thứ tư của khía cạnh thứ nhất, theo cách thực hiện có thể thứ năm của khía cạnh thứ nhất, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, thì bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp theo công thức thứ nhất, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ hai, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Dựa vào cách thực hiện có thể thứ tư của khía cạnh thứ nhất, theo cách thực hiện có thể thứ sáu của khía cạnh thứ nhất, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, thì bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp theo công thức thứ ba, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ tư, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Dựa vào cách thực hiện có thể thứ năm hoặc cách thực hiện có thể thứ sáu của khía cạnh thứ nhất, theo cách thực hiện có thể thứ bảy của khía cạnh thứ nhất, khi trị số tin cậy là thông số Bhattacharyya, bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; thì

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; thì

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; mà ở đó

công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ Z(W_0^{(j)}, 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2) \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

Theo khía cạnh thứ hai, phương pháp tạo lập mã cực thủng được đề xuất, bao gồm các bước:

so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh;

thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong mỗi pha;

thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và xác định tập chỉ số bit thông tin theo các trị số tin cậy.

Dựa vào khía cạnh thứ hai, theo cách thực hiện có thể thứ nhất của khía cạnh thứ hai, trị số tin cậy bao gồm thông số Bhattacharyya; và

việc xác định tập chỉ số bit thông tin theo các trị số tin cậy bao gồm các bước:

sắp xếp các thông số Bhattacharyya theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Dựa vào khía cạnh thứ hai, theo cách thực hiện có thể thứ hai của khía cạnh thứ hai, trị số tin cậy bao gồm khả năng lỗi; và

việc xác định tập chỉ số bit thông tin theo các trị số tin cậy bao gồm các bước:

sắp xếp các khả năng lỗi theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Dựa vào khía cạnh thứ hai, theo cách thực hiện có thể thứ ba của khía cạnh thứ hai, trị số tin cậy bao gồm thông số Bhattacharyya và khả năng lỗi; và

việc xác định tập chỉ số bit thông tin theo các trị số tin cậy bao gồm các bước:

lựa chọn một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit, sắp xếp khả năng lỗi và thông số Bhattacharyya nhỏ hơn được lựa chọn theo thứ tự tăng dần, và lựa chọn các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất để tạo nên tập chỉ số bit thông tin, trong đó K là số nguyên dương nhỏ hơn hoặc

bằng tổng số các kênh bit.

Dựa vào khía cạnh thứ hai, theo cách thực hiện có thể thứ tư của khía cạnh thứ hai, việc thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong mỗi pha bao gồm các bước:

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ; hoặc

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ; mà ở đó

công thức thứ nhất bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in X} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh của kênh bit, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa; và

công thức thứ ba bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự

pha.

Dựa vào cách thực hiện có thể thứ tư của khía cạnh thứ hai, theo cách thực hiện có thể thứ năm của khía cạnh thứ hai, thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha bao gồm:

thu nhận khả năng chuyển tiếp theo công thức thứ nhất, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ hai, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Dựa vào cách thực hiện có thể thứ tư của khía cạnh thứ hai, theo cách thực hiện có thể thứ sáu của khía cạnh thứ hai, thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha bao gồm:

thu nhận khả năng chuyển tiếp theo công thức thứ ba, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ tư, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Dựa vào cách thực hiện có thể thứ năm hoặc cách thực hiện có thể thứ sáu của khía cạnh thứ hai, theo cách thực hiện có thể thứ bảy của khía cạnh thứ hai, khi trị số tin cậy là thông số Bhattacharyya, việc thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp bao gồm các bước:

thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; thì

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; thì

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số

thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; mà ở đó

công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ Z(W_0^{(j)}), 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2 \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

Theo phương pháp và thiết bị dùng để tạo lập mã cực thủng được cung cấp theo các phương án của sáng chế, số thứ tự pha của kênh bit hiện thời được so sánh với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh, trong đó mô hình đánh thủng là thông số đầu vào dùng để tạo lập mã cực thủng; khả năng chuyển tiếp của kênh bit thu được theo kết quả so sánh và các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong mỗi pha; trị số tin cậy của mỗi kênh bit thu được theo khả năng chuyển tiếp; và tập chỉ số bit thông tin được xác định theo các trị số tin cậy. Theo cách này, thông số đầu vào của mã cực thủng được xác định theo trị số tin cậy của kênh, mà có thể nâng cao hiệu quả của mã

cực thủng, và làm giảm tỷ lệ lỗi khung của mã cực thủng.

Mô tả vắn tắt các hình vẽ

Để mô tả các giải pháp kỹ thuật theo các phương án của sáng chế rõ ràng hơn, phần dưới đây mô tả các hình vẽ kèm theo được yêu cầu để mô tả các phương án. Rõ ràng là, các hình vẽ kèm theo trong phần mô tả dưới đây thể hiện chỉ một số các phương án của sáng chế, và người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể vẫn suy ra các hình vẽ khác từ các hình vẽ kèm theo này mà không cần phải nỗ lực sáng tạo.

Fig.1 là sơ đồ giản lược của hệ thống truyền thông không dây theo các phương án của sáng chế;

Fig.2 là sơ đồ giản lược của hệ thống trong đó phương pháp tạo lập mã cực thủng của sáng chế được thực hiện trong môi trường truyền thông không dây;

Fig.3 là lưu đồ giản lược của phương pháp tạo lập mã cực thủng theo một phương án của sáng chế;

Fig.4 là sơ đồ giản lược về việc so sánh đường cong tỷ lệ lỗi khung FER giữa việc đánh thủng ngẫu nhiên và thuật toán dùng để tạo lập mã cực thủng theo một phương án của sáng chế;

Fig.5 là sơ đồ khối của thiết bị dùng để tạo lập mã cực thủng theo một phương án của sáng chế;

Fig.6 là sơ đồ giản lược của thiết bị đầu cuối truy cập, mà hữu dụng trong việc thực hiện phương pháp tạo lập mã cực thủng, trong hệ thống truyền thông không dây;

Fig.7 là sơ đồ giản lược của hệ thống ví dụ, trong đó phương pháp tạo lập mã cực thủng được thực hiện, trong môi trường truyền thông không dây; và

Fig.8 là sơ đồ giản lược của hệ thống trong đó phương pháp tạo lập mã cực thủng có thể được sử dụng trong môi trường truyền thông không dây.

Mô tả chi tiết sáng chế

Phần dưới đây mô tả chi tiết các giải pháp kỹ thuật theo các phương án của sáng chế dựa vào các hình vẽ kèm theo theo các phương án của sáng chế. Rõ

ràng là, các phương án được mô tả chỉ là một phần mà không phải là tất cả các phương án của sáng chế. Tất cả các phương án khác thu được bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật dựa vào các phương án của sáng chế mà không cần phải nỗ lực sáng tạo sẽ nằm trong phạm vi bảo hộ của sáng chế.

Các thuật ngữ kỹ thuật chẳng hạn như "thành phần", "môđun", và "hệ thống" được sử dụng trong sáng chế được sử dụng để chỉ báo các thực thể liên quan đến máy tính, phần cứng, phần sụn, các sự kết hợp của phần cứng và phần mềm, phần mềm, hoặc phần mềm được thực hiện. Chẳng hạn, thành phần có thể là, nhưng không giới hạn ở, quy trình chạy trong bộ xử lý, bộ xử lý, đối tượng, tệp thực thi được, luồng thực hiện, chương trình, và/hoặc máy tính. Như được thể hiện trên các hình vẽ, cả thiết bị tính toán và ứng dụng mà chạy trên thiết bị tính toán có thể là các thành phần. Một hoặc nhiều thành phần có thể thường trú trong quy trình và/hoặc luồng thực hiện, và thành phần có thể được đặt trên một máy tính và/hoặc được phân bổ giữa hai hoặc nhiều máy tính. Ngoài ra, các thành phần này có thể được thực hiện từ các phương tiện đọc được bằng máy tính khác nhau mà lưu trữ các cấu trúc dữ liệu khác nhau. Các thành phần có thể truyền thông nhờ sử dụng quy trình xử lý cục bộ hoặc từ xa và theo, ví dụ, tín hiệu có một hoặc nhiều gói dữ liệu (ví dụ, dữ liệu từ hai thành phần tương tác với thành phần khác trong hệ thống cục bộ, hệ thống được phân bổ, và/hoặc qua mạng chẳng hạn như Internet tương tác với các hệ thống khác nhờ sử dụng tín hiệu).

Ngoài ra, mỗi phương án được mô tả dựa vào thiết bị đầu cuối truy cập. Thiết bị đầu cuối truy cập có thể cũng được đề cập đến là hệ thống, đơn vị thuê bao, trạm thuê bao, trạm di động, điện thoại di động, trạm từ xa, thiết bị đầu cuối từ xa, thiết bị di động, thiết bị đầu cuối người dùng, thiết bị đầu cuối, thiết bị truyền thông không dây, tác nhân người dùng, thiết bị người dùng, hoặc UE (thiết bị người dùng). Thiết bị đầu cuối truy cập có thể là điện thoại di động, điện thoại không dây, điện thoại SIP (Session Initiation Protocol – giao thức khởi tạo phiên), trạm WLL (Wireless Local Loop – vòng lặp cục bộ không dây), PDA (Personal Digital Assistant – thiết bị hỗ trợ số cá nhân), thiết bị cầm tay có

chức năng truyền thông không dây, thiết bị tính toán, hoặc thiết bị xử lý khác được kết nối với môđem không dây. Ngoài ra, mỗi phương án được mô tả dựa vào trạm gốc. Trạm gốc có thể được sử dụng để truyền thông với thiết bị di động; và trạm gốc có thể là BTS (Base Transceiver Station – trạm thu phát gốc) trong GSM (Global System Of Mobile Communications – hệ thống truyền thông di động toàn cầu) hoặc CDMA (Code Division Multiple Access - đa truy cập phân chia theo mã); có thể là NB (NodeB) trong WCDMA (Wideband Code Division Multiple Access - đa truy cập phân chia theo mã băng rộng); hoặc có thể là eNB hoặc eNodeB (NodeB cải tiến) trong LTE (Long Term Evolution - phát triển dài hạn), trạm chuyển tiếp hoặc điểm truy cập, thiết bị trạm gốc trong mạng 5G tương lai, hoặc tương tự.

Ngoài ra, các khía cạnh hoặc các dấu hiệu của sáng chế có thể được thực hiện như phương pháp, thiết bị hoặc sản phẩm mà sử dụng sự lập trình tiêu chuẩn và/hoặc các công nghệ kỹ thuật. Thuật ngữ "sản phẩm" được sử dụng trong đơn này bao gồm chương trình máy tính mà có thể được truy cập từ vật mang hoặc phương tiện, thành phần đọc được bởi máy tính bất kỳ. Chẳng hạn, phương tiện đọc được bởi máy tính có thể bao gồm nhưng không giới hạn ở: thành phần lưu trữ từ tính (ví dụ, đĩa cứng, đĩa mềm hoặc băng từ), đĩa quang (ví dụ, CD (Compact Disk - đĩa compact), DVD (Digital Versatile Disk – đĩa đa năng số), thẻ thông minh và thành phần bộ nhớ chớp (ví dụ, EPROM (Erasable Programmable Read - bộ nhớ chỉ đọc lập trình được xóa được), thẻ, thẻ nhớ, hoặc ổ đĩa chính). Ngoài ra, các phương tiện lưu trữ khác nhau được mô tả trong sáng chế có thể chỉ báo một hoặc nhiều thiết bị và/hoặc các phương tiện đọc được bằng máy khác mà được sử dụng để lưu trữ thông tin. Thuật ngữ "các phương tiện đọc được bằng máy" có thể bao gồm nhưng không giới hạn ở kênh radio, và các phương tiện khác nhau mà có thể lưu trữ, chứa và/hoặc mang lệnh và/hoặc dữ liệu.

Bây giờ, dựa vào Fig.1, mà thể hiện hệ thống truyền thông không dây 100 theo các phương án được mô tả trong sáng chế. Hệ thống truyền thông không dây 100 bao gồm trạm gốc 102, và trạm gốc 102 có thể bao gồm nhóm nhiều

anten. Mỗi nhóm anten có thể bao gồm một hoặc nhiều anten. Chẳng hạn, nhóm anten có thể bao gồm các anten 104 và 106, nhóm anten khác có thể bao gồm các anten 108 và 110, và nhóm bổ sung có thể bao gồm các anten 112 và 114. Fig.1 thể hiện hai anten đối với mỗi nhóm anten, nhưng nhiều hoặc ít anten hơn có thể được sử dụng đối với mỗi nhóm. Trạm gốc 102 có thể bao gồm thêm chuỗi truyền và chuỗi thu. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể hiểu rằng cả chuỗi truyền và chuỗi thu có thể bao gồm nhiều thành phần (chẳng hạn như các bộ xử lý, các bộ điều biến, các bộ đa hợp, các bộ giải điều biến, các bộ giải đa hợp, hoặc các anten) liên quan tới việc truyền và thu tín hiệu.

Trạm gốc 102 có thể truyền thông với một hoặc nhiều thiết bị đầu cuối truy cập (chẳng hạn như thiết bị đầu cuối truy cập 116 và thiết bị đầu cuối truy cập 122). Tuy nhiên, có thể hiểu rằng trạm gốc 102 có thể truyền thông với số lượng các thiết bị đầu cuối truy cập bất kỳ giống như thiết bị đầu cuối truy cập 116 hoặc 122. Các thiết bị đầu cuối truy cập 116 và 122 có thể là, ví dụ, các điện thoại di động, các điện thoại thông minh, các máy tính xách tay, các thiết bị truyền thông cầm tay, các thiết bị tính toán cầm tay, các thiết bị radio vệ tinh, các hệ thống định vị toàn cầu, các PDA, và/hoặc các thiết bị thích hợp khác bất kỳ được sử dụng để truyền thông trong hệ thống truyền thông không dây 100. Như được thể hiện trên hình vẽ, thiết bị đầu cuối truy cập 116 truyền thông với các anten 112 và 114, trong đó các anten 112 và 114 gửi thông tin đến thiết bị đầu cuối truy cập 116 nhờ sử dụng liên kết chuyển tiếp 118, và thu thông tin từ thiết bị đầu cuối truy cập 116 nhờ sử dụng liên kết ngược 120. Ngoài ra, thiết bị đầu cuối truy cập 122 truyền thông với các anten 104 và 106, trong đó các anten 104 và 106 gửi thông tin đến thiết bị đầu cuối truy cập 122 nhờ sử dụng liên kết chuyển tiếp 124, và thu thông tin từ thiết bị đầu cuối truy cập 122 nhờ sử dụng liên kết ngược 126. Trong hệ thống FDD (Frequency Division Duplex – song công phân chia theo tần số), ví dụ, liên kết chuyển tiếp 118 có thể sử dụng dải tần số khác với dải tần số được sử dụng bởi liên kết ngược 120, và liên kết chuyển tiếp 124 có thể sử dụng dải tần số khác với dải tần số được sử dụng bởi

liên kết ngược 126. Ngoài ra, trong hệ thống TDD (Time Division Duplex – song công phân chia theo thời gian), liên kết chuyển tiếp 118 và liên kết ngược 120 có thể sử dụng cùng dải tần số, và liên kết chuyển tiếp 124 và liên kết ngược 126 có thể sử dụng cùng dải tần số.

Mỗi nhóm anten và/hoặc vùng được thiết kế để truyền thông được đề cập đến là khu vực của trạm gốc 102. Chẳng hạn, nhóm anten có thể được thiết kế để truyền thông với thiết bị đầu cuối truy cập trong khu vực của vùng được bao phủ bởi trạm gốc 102. Theo quy trình mà trạm gốc 102 truyền thông tương ứng với các thiết bị đầu cuối truy cập 116 và 122 nhờ sử dụng các liên kết chuyển tiếp 118 và 124, anten truyền của trạm gốc 102 có thể sử dụng việc tạo chùm để nâng cao tỷ số tín hiệu trên nhiễu của các liên kết chuyển tiếp 118 và 124. Ngoài ra, khi trạm gốc 102 sử dụng việc tạo chùm để gửi các tín hiệu đến các thiết bị đầu cuối truy cập 116 và 122 mà được phân bổ ngẫu nhiên trong vùng phủ liên quan, thiết bị di động trong ô lân cận thu ít nhiễu, được so sánh với cách thức trong đó trạm gốc sử dụng anten đơn để gửi các tín hiệu đến tất cả các thiết bị đầu cuối truy cập được phục vụ bởi trạm gốc.

Trong chu kỳ được đưa ra, trạm gốc 102, thiết bị đầu cuối truy cập 116 và/hoặc thiết bị đầu cuối truy cập 122 có thể là thiết bị truyền thông không dây truyền và/hoặc thiết bị truyền thông không dây thu. Khi gửi dữ liệu, thiết bị truyền thông không dây truyền có thể mã hóa dữ liệu để truyền. Cụ thể là, thiết bị truyền thông không dây truyền có thể có (chẳng hạn như tạo ra, thu nhận, và lưu trữ trong bộ nhớ) số lượng cụ thể của các bit thông tin mà cần được gửi đến thiết bị truyền thông không dây thu nhờ sử dụng kênh. Bit thông tin này có thể được bao gồm trong một khối vận chuyển (hoặc nhiều khối vận chuyển) của dữ liệu, và khối vận chuyển có thể được phân đoạn để tạo ra nhiều khối mã. Ngoài ra, thiết bị truyền thông không dây truyền có thể sử dụng bộ mã hóa cực (không được thể hiện) để mã hóa mỗi khối mã.

Fig.2 thể hiện hệ thống mà phương pháp tạo lập mã cực thủng của sáng chế ứng dụng được trong môi trường truyền thông không dây. Hệ thống bao gồm thiết bị truyền thông không dây 202. Nó cho thấy rằng thiết bị truyền thông

không dây 202 thực hiện việc gửi nhờ sử dụng kênh. Mặc dù được minh họa rằng thiết bị truyền thông không dây 202 gửi dữ liệu, thiết bị truyền thông không dây 202 có thể thu thêm dữ liệu nhờ sử dụng kênh (ví dụ, thiết bị truyền thông không dây 202 có thể gửi và thu dữ liệu ở cùng thời điểm, thiết bị truyền thông không dây 202 có thể gửi và thu dữ liệu ở những thời điểm khác nhau, hoặc sự kết hợp của chúng). Chẳng hạn, thiết bị truyền thông không dây 202 có thể là trạm gốc (chẳng hạn như trạm gốc 102 trên Fig.1) hoặc thiết bị đầu cuối truy cập (chẳng hạn như thiết bị đầu cuối truy cập 116 trên Fig.1 hoặc thiết bị đầu cuối truy cập 122 trên Fig.1).

Thiết bị truyền thông không dây 202 có thể bao gồm môđun 204 dùng để tạo lập mã cực thủng, thiết bị so khớp tỷ lệ 205, và bộ truyền 206,

Môđun 204 dùng để tạo lập mã cực thủng có thể là bộ mã hóa cực, được tạo cấu hình để mã hóa dữ liệu cần được truyền để thu nhận mã cực tương ứng. Mặt khác, môđun khác có thể được tạo cấu hình để tạo lập mã cực thủng, mà không bị giới hạn ở đây. Thiết bị so khớp tỷ lệ 205 được tạo cấu hình để xác định các bit đầu ra theo mã cực tương ứng, và bộ truyền 206 có thể truyền sau đó các bit đầu ra trên kênh. Chẳng hạn, bộ truyền 206 có thể gửi dữ liệu liên quan đến thiết bị truyền thông không dây khác nhau khác.

Phần mô tả chi tiết của quy trình xử lý cụ thể để tạo lập mã cực thủng nêu trên sẽ được đưa ra dưới đây.

Fig.3 là lưu đồ giản lược của phương pháp tạo lập mã cực thủng theo một phương án của sáng chế. Phương pháp được thể hiện trên Fig.3 có thể được thực hiện bởi môđun, (ví dụ, bộ mã hóa cực) dùng để tạo lập mã cực thủng, trong thiết bị truyền thông không dây. Phương pháp này bao gồm các bước:

301. So sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh.

302. Thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong mỗi pha, trong đó điều kiện chẵn lẻ bit chỉ báo xem liệu số thứ tự của kênh bit là lẻ hay chẵn.

303. Thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp.

304. Xác định tập chỉ số bit thông tin theo các trị số tin cậy.

Mã cực là mã thứ nhất mà có thể được xác định về mặt lý thuyết rằng nó có thể đạt được dung lượng Shannon và có mức độ phức tạp mã hóa-giải mã thấp (mức độ phức tạp mã hóa-giải mã là $O(N \log N)$, trong đó N là độ dài mã). Phần mô tả tóm tắt về việc mã hóa-giải mã của mã cực như sau:

Mã cực là mã khối tuyến tính, ma trận tạo của nó là G_N , và quy trình mã hóa của nó là $X_1^N = u_1^N G_N$, trong đó $G_N = B_N F^{\otimes n}$. $u_1^N = \{u_1, u_2, \dots, u_N\}$ là vector nhị phân và biểu diễn vector trước khi mã hóa, X_1^N biểu diễn vector sau khi mã hóa, và N biểu diễn độ dài vector, nghĩa là, độ dài mã là N . Đối với độ dài mã

$N = 2^n, n \geq 0$, ở đây $F = \begin{bmatrix} 1 & 0 \\ 1 & 1 \end{bmatrix}$, và B_N là ma trận chuyển vị, ví dụ, ma trận nghịch đảo bit. $F^{\otimes n}$ là lũy thừa Kronecker của F và được xác định như sau $F^{\otimes n} = F \otimes F^{\otimes (n-1)}$.

Mã cực có thể được biểu diễn là (N, K, A, u_{A^c}) nhờ sử dụng mã lớp, và quy trình mã hóa của nó là $x_1^N = u_A G_N(A) \oplus u_{A^c} G_N(A^c)$, trong đó A ở đây là tập chỉ số bit thông tin, $G_N(A)$ là ma trận con, trong G_N , thu được từ hàng tương ứng với chỉ số trong tập hợp A , $G_N(A^c)$ là ma trận con, trong G_N , thu được từ hàng tương ứng với chỉ số trong tập A^c , và việc lựa chọn tập hợp quyết định hiệu suất của mã cực. u_{A^c} là bit đóng băng, số lượng của nó là $(N-K)$, và u_{A^c} là bit đã biết. Để đơn giản, các bit đóng băng này có thể được thiết đặt là 0,

Ở bước 301, mô hình đánh thủng là thông số đầu vào dùng để tạo lập mã cực. Để biểu diễn mô hình đánh thủng nói chung, có thể sử dụng mô hình đánh thủng của chu kỳ nhận biết rộng, và có thể được xác định như sau: Được giả định rằng độ dài mã của mã cực là $N = 2^m$, và mô hình đánh thủng chỉ báo rằng mô hình đánh thủng là vector độ dài 2^t ; và nếu $i \in \{0, 1, \dots, 2^t - 1\}$ được chỉ báo, nó chỉ báo rằng các vị trí của các ký tự mã c_j và $j = i \bmod 2^t$ được đánh thủng, nghĩa

là, mô hình đánh thủng theo chu kỳ, và chu kỳ là $\mathcal{Z}$, trong đó j ở đây biểu diễn số thứ tự pha.

Mô hình đánh thủng của chu kỳ nhận biết rộng có thể cũng được sử dụng để biểu diễn mô hình đánh thủng không theo chu kỳ; ví dụ, nếu $t=m$, có thể chỉ báo rằng mô hình đánh thủng không theo chu kỳ.

Trong thuật toán dùng để tạo lập mã cực thủng, số thứ tự pha j của kênh bit hiện thời, nghĩa là, kênh bit thứ j , có thể được so sánh với chỉ số chu kỳ t của mô hình đánh thủng để thu nhận kết quả so sánh.

Theo kết quả so sánh của bước 301, ở bước 302, khả năng chuyển tiếp W của kênh bit thứ j thu được một cách đệ quy theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự i của kênh bit hiện thời trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha j nhỏ hơn hoặc bằng chỉ số chu kỳ t .

Khả năng chuyển tiếp của kênh bit thu được theo công thức thứ nhất, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng là 0; hoặc khả năng chuyển tiếp của kênh bit thu được theo công thức thứ hai, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ nhất ở đây bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in x} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa.

Khả năng chuyển tiếp W của kênh bit thứ j thu được theo cách đệ quy theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự i của kênh bit trong mỗi pha, nếu kết quả

so sánh là kết quả mà số thứ tự pha j lớn hơn so với chỉ số chu kỳ t .

Khả năng chuyển tiếp của kênh bit thu được theo công thức thứ ba, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc khả năng chuyển tiếp của kênh bit thu được theo công thức thứ tư, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ ba ở đây bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

Công thức thứ ba và công thức thứ tư ở đây có cùng công thức để tính toán khả năng chuyển tiếp như mã cực không thủng.

Theo cách này, sau khi khả năng chuyển tiếp của mỗi kênh bit thu được, ở bước 303, bởi vì nhiễu thường xuyên xuất hiện trên kênh, lỗi không thể tránh được trong quy trình truyền thông tin. Sau khi khả năng chuyển tiếp của mỗi kênh bit thu được, trị số tin cậy của mỗi kênh bit có thể thu được theo khả năng chuyển tiếp. Trị số tin cậy có thể bao gồm thông số Bhattacharyya, khả năng lỗi, hoặc thông số Bhattacharyya và khả năng lỗi. Khả năng lỗi là khả năng lỗi của việc chuyển không đúng cách bit từ 0 sang 1 hoặc việc chuyển không đúng cách từ 1 sang 0. Cách thức thực hiện ở đây để thu nhận khả năng lỗi theo khả năng chuyển tiếp có thể được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật, mà không cần phải mô tả lặp lại. Ngoài ra, thông số Bhattacharyya của mỗi kênh bit có thể còn thu được theo khả năng chuyển tiếp.

Cách thức thực hiện để thu nhận thông số Bhattacharyya tương ứng với mỗi kênh bit theo khả năng chuyển tiếp W có thể là: theo phương pháp so sánh ở bước 301, thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu

diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; thì

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; thì

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thuận, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ Z(W_0^{(j)}, 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2) \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

Sau khi thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit thu được, ở bước 304, các khả năng lỗi có thể được sắp xếp theo thứ tự tăng dần, và tập hợp chỉ số bit được tạo nên theo các số thứ tự tương ứng với các kênh bit của K

khả năng lỗi thứ nhất; các thông số Bhattacharyya được sắp xếp theo thứ tự tăng dần, và tập chỉ số bit thông tin được tạo nên theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất; hoặc một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit được lựa chọn sẽ được sắp xếp theo thứ tự tăng dần, và các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất được lựa chọn để tạo nên tập chỉ số bit thông tin. Chẳng hạn, nếu khả năng lỗi của kênh bit là $1/1000$, và thông số Bhattacharyya là $2/1000$, $1/1000$ được lựa chọn để sắp xếp kênh bit.

Giá trị K ở đây được thiết đặt trước và đã biết, và K có thể được lựa chọn theo tỷ lệ mã hoặc độ dài mã của kênh mã hóa-giải mã.

Theo cách này, đối với thuật toán dùng để tạo lập mã cực thủng, trong khoảng thời gian thu nhận tập chỉ số bit thông tin A, khả năng lỗi hoặc thông số Bhattacharyya của mỗi kênh bit thu được, sao cho các số thứ tự của các kênh bit của K khả năng lỗi thứ nhất và/hoặc các thông số Bhattacharyya được lựa chọn như tập chỉ số bit thông tin A, và bộ truyền và bộ thu trong thiết bị truyền thông có thể thực hiện mã hóa và giải mã theo tập chỉ số bit thông tin.

Fig.4 thể hiện việc so sánh đường cong tỷ lệ lỗi khung FER giữa việc đánh thủng ngẫu nhiên và thuật toán dùng để tạo lập mã cực thủng theo phương án này của sáng chế, trong đó phương pháp giải mã SC được sử dụng. Đường cong với * là dùng cho trường hợp trong đó phương pháp đánh thủng ngẫu nhiên thông thường được sử dụng, và đường cong với $\square$ là dùng cho trường hợp trong đó phương pháp đánh thủng theo phương án này của sáng chế được sử dụng. Trục hoành chỉ báo tỷ số bit tín hiệu trên nhiễu (E_b/N_0), và trục tung chỉ báo trị số FER. Có thể thấy rằng nhờ sử dụng thuật toán dùng để tạo lập mã cực thủng theo phương án này của sáng chế, hiệu suất FER của mã cực thủng có thể được nâng cao và tỷ lệ lỗi khung của mã cực thủng có thể được làm giảm. Chẳng hạn, nếu độ dài mã $N=256$, $K=128$, và số lượng đánh thủng=64, khi $FER=10^{-2}$, hiệu suất của mã cực thủng được tạo lập nhờ sử dụng thuật toán theo phương án này của sáng chế là 0,7 dB tốt hơn so với hiệu suất của mã cực thủng ngẫu nhiên, trong đó số lượng đánh thủng chỉ báo số lượng các bit được đánh thủng. FER

phản ánh chất lượng chuyển tiếp liên kết toàn diện, và là khả năng lỗi truyền khung trong quy trình truyền dữ liệu. Chẳng hạn, đối với trạm gốc và điện thoại di động của người dùng, FER nhỏ hơn chỉ báo rằng liên kết trên đó điện thoại di động được định vị tốt hơn, và tín hiệu thu được từ trạm gốc tốt hơn.

Do đó, trong phương pháp tạo lập mã cực thủng được đề xuất theo phương án này của sáng chế, số thứ tự pha của kênh bit hiện thời được so sánh với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh, trong đó mô hình đánh thủng được sử dụng để tạo ra thông số đầu vào của mã cực; khả năng chuyển tiếp của kênh bit thu được một cách đệ quy theo kết quả so sánh và các điều kiện chặn lẻ bit theo sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha; khả năng lỗi của mỗi kênh bit thu được theo khả năng chuyển tiếp, các khả năng lỗi được sắp xếp theo thứ tự tăng dần, và các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất được lựa chọn để tạo nên tập chỉ số bit thông tin, sao cho bộ thu của thiết bị đầu cuối thực hiện việc giải mã theo tập chỉ số bit thông tin được tạo lập bởi mã cực thủng theo phương án này của sáng chế, mà có thể nâng cao hiệu quả giải mã của mã cực.

Fig.5 là sơ đồ khối của thiết bị 500 dùng để tạo lập mã cực thủng theo một phương án của sáng chế. Thiết bị có thể được đặt trên thiết bị đầu cuối người dùng di động, trạm gốc, hoặc tương tự, và bao gồm bộ phận so sánh 501, bộ phận thu nhận 502, và bộ phận xác định 503,

Bộ phận so sánh 501 được tạo cấu hình để so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh;

bộ phận thu nhận 502 được tạo cấu hình để thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong mỗi pha;

bộ phận thu nhận 502 còn được tạo cấu hình để thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và

bộ phận xác định 503 được tạo cấu hình để xác định tập chỉ số bit

thông tin theo các trị số tin cậy.

Trị số tin cậy ở đây có thể bao gồm thông số Bhattacharyya, khả năng lỗi, hoặc thông số Bhattacharyya và khả năng lỗi.

Theo cách tùy chọn, trị số tin cậy bao gồm thông số Bhattacharyya, và bộ phận xác định 503 được tạo cấu hình cụ thể để:

sắp xếp các thông số Bhattacharyya theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Theo cách tùy chọn, trị số tin cậy bao gồm khả năng lỗi, và bộ phận xác định 503 được tạo cấu hình cụ thể để:

sắp xếp các khả năng lỗi theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Theo cách tùy chọn, trị số tin cậy bao gồm thông số Bhattacharyya và khả năng lỗi, và bộ phận xác định 503 được tạo cấu hình cụ thể để:

lựa chọn một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit, sắp xếp khả năng lỗi và thông số Bhattacharyya nhỏ hơn được lựa chọn theo thứ tự tăng dần, và lựa chọn các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất để tạo nên tập chỉ số bit thông tin, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Theo cách tùy chọn, bộ phận thu nhận 502 có thể được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chẵn lẻ bit của sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ; hoặc

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ.

Theo cách tùy chọn, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, thì bộ phận thu nhận 502 có thể được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp theo công thức thứ nhất, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ hai, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ nhất bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in x} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thuận, y_0 và y_1 biểu diễn đầu ra kênh, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa.

Theo cách tùy chọn,

nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, thì bộ phận thu nhận 502 có thể được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp theo công thức thứ ba, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ tư, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ ba bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

Theo cách tùy chọn,

bộ phận thu nhận 502 có thể được tạo cấu hình cụ thể để:

thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; thì

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; thì

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ W_0^{(j)}, 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2 \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

Theo thiết bị dùng để tạo lập mã cực thủng được đề xuất theo phương án này của sáng chế, số thứ tự pha của kênh bit hiện thời được so sánh với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh, trong đó mô hình đánh thủng là thông số đầu vào dùng để tạo lập mã cực; khả năng chuyển tiếp của kênh bit thu được một cách đệ quy theo kết quả so sánh và các điều kiện chẵn lẻ bit của sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha; thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit thu được theo khả năng chuyển tiếp; và tập chỉ số bit thông tin được xác định theo các thông số Bhattacharyya và/hoặc các khả năng lỗi, sao cho bộ thu thực hiện giải mã theo tập chỉ số bit thông tin được tạo lập bởi mã cực thủng theo phương án này của sáng chế, mà có thể nâng cao hiệu quả giải mã của mã cực.

Fig.6 là sơ đồ giản lược của thiết bị đầu cuối truy cập 600, mà hữu dụng trong việc thực hiện phương pháp nêu trên để tạo lập mã cực thủng, trong hệ thống truyền thông không dây. Thiết bị đầu cuối truy cập 600 bao gồm bộ thu 602, trong đó bộ thu 602 được tạo cấu hình để thu tín hiệu từ, ví dụ, anten thu (không được thể hiện), thực hiện hoạt động đặc trưng (chẳng hạn như lọc, khuếch đại, và chuyển đổi xuống) trên tín hiệu thu được, và số hóa tín hiệu được điều chỉnh để thu nhận mẫu. Bộ thu 602 có thể là, ví dụ, bộ thu MMSE (Minimum Mean Square Error – sai số bình phương trung bình tối thiểu). Thiết bị đầu cuối truy cập 600 có thể còn bao gồm bộ giải điều biến 604, trong đó bộ giải điều biến 604 có thể được tạo cấu hình để giải điều biến ký hiệu thu được và cung cấp ký hiệu đến bộ xử lý 606 để đánh giá kênh. Bộ xử lý 606 có thể là: bộ

xử lý mà được tạo cấu hình đặc biệt để phân tích thông tin thu được bởi bộ thu 602 và/hoặc tạo ra thông tin cần được gửi bởi bộ truyền 616; bộ xử lý được tạo cấu hình để điều khiển một hoặc nhiều thành phần của thiết bị đầu cuối truy cập 600; và/hoặc bộ điều khiển được tạo cấu hình để phân tích thông tin thu được bởi bộ thu 602, tạo ra thông tin cần được gửi bởi bộ truyền 616, và điều khiển một hoặc nhiều thành phần của thiết bị đầu cuối truy cập 600.

Thiết bị đầu cuối truy cập 600 có thể bao gồm thêm bộ nhớ 608. Bộ nhớ 608 có thể được ghép hoạt động với bộ xử lý 606, và lưu trữ dữ liệu sau đây: dữ liệu cần được gửi, dữ liệu thu được, và thông tin thích hợp khác bất kỳ liên quan tới việc thực hiện các hoạt động và các chức năng khác nhau được mô tả trong sáng chế. Bộ nhớ 608 có thể lưu trữ thêm giao thức và/hoặc thuật toán mà liên quan tới quy trình xử lý mã cục.

Có thể hiểu rằng thiết bị lưu trữ dữ liệu (chẳng hạn như bộ nhớ 608) được mô tả trong sáng chế có thể là bộ nhớ khả biến hoặc bộ nhớ bất khả biến, hoặc có thể bao gồm cả bộ nhớ khả biến và bộ nhớ bất khả biến. Ví dụ nhưng không hạn chế, bộ nhớ bất khả biến có thể bao gồm: ROM (bộ nhớ chỉ đọc), PROM (Programmable Read-Only Memory - bộ nhớ chỉ đọc lập trình được), EPROM (bộ nhớ chỉ đọc lập trình được xóa được), EEPROM (Electrically Erasable Programmable Read-Only Memory - bộ nhớ chỉ đọc lập trình được xóa được bằng điện), hoặc bộ nhớ chớp. Bộ nhớ khả biến có thể bao gồm: RAM (Random Access Memory - bộ nhớ truy cập ngẫu nhiên), mà được sử dụng làm bộ nhớ đệm ngoài. Ví dụ nhưng không hạn chế, RAM có nhiều hình thức ứng dụng được, chẳng hạn như SRAM (Static Random Access Memory - bộ nhớ truy cập ngẫu nhiên tĩnh), DRAM (Dynamic Random Access Memory - bộ nhớ truy cập ngẫu nhiên động), SDRAM (Synchronous Dynamic Random Access Memory - bộ nhớ truy cập ngẫu nhiên động đồng bộ hóa), DDR SDRAM (Double Data Rate Synchronous Dynamic Random Access Memory - bộ nhớ truy cập ngẫu nhiên động đồng bộ hóa tỷ lệ dữ liệu kép), ESDRAM (Enhanced Synchronous Dynamic Random Access Memory - bộ nhớ truy cập ngẫu nhiên động đồng bộ hóa cải tiến), SLDRAM (Synchlink Dynamic Random Access Memory - bộ nhớ

truy cập ngẫu nhiên động đồng bộ liên kết), và DR RAM (Direct Rambus Random Access Memory - bộ nhớ truy cập ngẫu nhiên rambus trực tiếp). Bộ nhớ 608 trong cả hệ thống và phương pháp được mô tả trong sáng chế nhằm bao gồm nhưng không giới hạn ở các loại bộ nhớ này và loại bộ nhớ thích hợp khác. Trong ứng dụng thực tiễn, thiết bị đầu cuối truy cập 600 có thể bao gồm bộ mã hóa cực. Bộ mã hóa cực 612 về cơ bản giống như bộ mã hóa cực 204 trên Fig.2, và có thể được tạo cấu hình để: so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thùng để thu nhận kết quả so sánh; thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong mỗi pha; thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và xác định tập chỉ số bit thông tin theo các trị số tin cậy.

Trị số tin cậy có thể bao gồm thông số Bhattacharyya, khả năng lỗi, hoặc thông số Bhattacharyya và khả năng lỗi.

Theo cách tùy chọn, theo một phương án, khả năng chuyển tiếp W của kênh bit thứ j thu được theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự i của kênh bit hiện thời trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha j nhỏ hơn hoặc bằng chỉ số chu kỳ t .

Khả năng chuyển tiếp của kênh bit thu được theo công thức thứ nhất, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc khả năng chuyển tiếp của kênh bit thu được theo công thức thứ hai, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ nhất ở đây bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in x} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh

tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa.

Khả năng chuyển tiếp W thu được theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự i của kênh bit trong mỗi pha, nếu kết quả so sánh là kết quả mà số thứ tự pha j lớn hơn so với chỉ số chu kỳ t .

Khả năng chuyển tiếp của kênh bit thu được theo công thức thứ ba, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc khả năng chuyển tiếp của kênh bit thu được theo công thức thứ tư, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ ba ở đây bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

Công thức thứ ba và công thức thứ tư ở đây có cùng công thức để tính toán khả năng chuyển tiếp như mã cực không thủng.

Theo cách tùy chọn, sau khi bộ mã hóa cực thu nhận khả năng chuyển tiếp của mỗi kênh bit, bởi vì nhiễu thường xuyên xuất hiện trên kênh, lỗi không thể tránh được trong quy trình truyền thông tin. Sau khi khả năng chuyển tiếp của mỗi kênh bit thu được, khả năng lỗi của việc chuyển không đúng cách bit từ 0 sang 1 hoặc việc chuyển không đúng cách từ 1 sang 0 của mỗi kênh bit có thể thu được theo khả năng chuyển tiếp. Cách thức thực hiện ở đây để thu nhận khả năng lỗi theo khả năng chuyển tiếp có thể được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật, mà không cần phải mô tả lặp lại. Ngoài ra, thông số Bhattacharyya của mỗi kênh bit có thể còn thu được theo khả năng chuyển tiếp.

Cách thức thực hiện để thu nhận thông số Bhattacharyya tương ứng với mỗi kênh bit theo khả năng chuyển tiếp W có thể là: theo phương pháp so sánh ở bước 301, thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; thì

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; thì

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ Z(W_0^{(j)}), 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2 \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số

Bhattacharyya đối với pha thứ $(j-1)$.

Theo cách tùy chọn, sau khi thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit thu được, các khả năng lỗi có thể được sắp xếp theo thứ tự tăng dần, và tập hợp chỉ số bit được tạo nên theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất; các thông số Bhattacharyya được sắp xếp theo thứ tự tăng dần, và tập chỉ số bit thông tin được tạo nên theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất; hoặc một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit được lựa chọn sẽ được sắp xếp theo thứ tự tăng dần, và các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất được lựa chọn để tạo nên tập chỉ số bit thông tin.

Ngoài ra, thiết bị đầu cuối truy cập 600 có thể còn bao gồm bộ điều biến 614 và bộ truyền 616, trong đó bộ truyền 616 còn được tạo cấu hình để gửi tín hiệu đến trạm gốc, thiết bị đầu cuối truy cập khác, hoặc tương tự. Mặc dù được minh họa rằng bộ mã hóa cực 612, thiết bị so khớp tỷ lệ 610, và/hoặc bộ điều biến 614 là độc lập với bộ xử lý 606, cần được hiểu rằng bộ mã hóa cực 612, thiết bị so khớp tỷ lệ 610, và/hoặc bộ điều biến 614 có thể là một phần của bộ xử lý 606 hoặc các bộ xử lý (không được thể hiện). Trong ứng dụng thực tiễn, bộ thu 602 và bộ truyền 616 có thể cũng được tích hợp để cấu thành một bộ thu phát.

Fig.7 là sơ đồ giản lược của hệ thống ví dụ, trong đó phương pháp tạo lập mã cực thủng được thực hiện, trong môi trường truyền thông không dây. Trạm gốc 702 (chẳng hạn như điểm truy cập, NB, hoặc eNB) được bao gồm. Trạm gốc 702 có bộ thu 710 mà thu tín hiệu từ một hoặc nhiều thiết bị đầu cuối truy cập 704 nhờ sử dụng các anten thu 706, và có bộ truyền 724 mà truyền tín hiệu đến một hoặc nhiều thiết bị đầu cuối truy cập 704 nhờ sử dụng anten truyền 708. Nói chung, "anten thu" và "anten truyền" có thể được tích hợp để cấu thành một anten thu-truyền. Bộ thu 710 có thể thu thông tin từ anten thu 706, và có thể được liên kết về mặt hoạt động với bộ giải điều biến 712 mà thực hiện giải điều biến trên thông tin thu được. Ký hiệu được giải điều biến được

phân tích nhờ sử dụng bộ xử lý 714. Bộ xử lý 714 được kết nối với bộ nhớ 716, trong đó bộ nhớ 716 được tạo cấu hình để lưu trữ dữ liệu mà cần được gửi đến thiết bị đầu cuối truy cập 704 (hoặc trạm gốc khác nhau (không được thể hiện)), hoặc dữ liệu thu được từ thiết bị đầu cuối truy cập 704 (hoặc trạm gốc khác nhau (không được thể hiện)), và/hoặc thông tin riêng khác bất kỳ liên quan tới việc thực hiện các hoạt động và các chức năng khác nhau được mô tả trong sáng chế. Bộ xử lý 714 có thể còn được ghép với bộ mã hóa cực 726 để so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thùng P để thu nhận kết quả so sánh; thu nhận theo cách đệ quy khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha; thu nhận thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit theo khả năng chuyển tiếp; và xác định tập chỉ số bit thông tin theo các thông số Bhattacharyya và/hoặc các khả năng lỗi.

Theo cách tùy chọn, trị số tin cậy bao gồm thông số Bhattacharyya; và việc xác định tập chỉ số bit thông tin theo trị số tin cậy bao gồm các bước:

sắp xếp các thông số Bhattacharyya theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Theo cách tùy chọn, trị số tin cậy bao gồm khả năng lỗi; và xác định tập chỉ số bit thông tin theo trị số tin cậy bao gồm: sắp xếp các khả năng lỗi theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Theo cách tùy chọn, trị số tin cậy bao gồm thông số Bhattacharyya và khả năng lỗi; và

xác định tập chỉ số bit thông tin theo trị số tin cậy bao gồm:

lựa chọn một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn đối với mỗi kênh bit, sắp xếp khả năng lỗi và thông số Bhattacharyya nhỏ hơn được lựa chọn theo thứ tự tăng dần, và lựa chọn các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất để tạo nên tập chỉ số bit thông tin, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

Theo cách tùy chọn, theo một phương án, khả năng chuyển tiếp W của kênh bit thứ j thu được theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự i của kênh bit hiện thời trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha j nhỏ hơn hoặc bằng chỉ số chu kỳ t.

Khả năng chuyển tiếp của kênh bit thu được theo công thức thứ nhất, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc khả năng chuyển tiếp của kênh bit thu được theo công thức thứ hai, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ nhất ở đây bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in X} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa.

Khả năng chuyển tiếp W thu được theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự i của kênh bit trong mỗi pha, nếu kết quả so sánh là kết quả mà số thứ tự pha j lớn hơn so với chỉ số chu kỳ t.

Khả năng chuyển tiếp của kênh bit thu được theo công thức thứ ba, nếu bit

biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc khả năng chuyển tiếp của kênh bit thu được theo công thức thứ tư, nếu bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ ba ở đây bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

Công thức thứ ba và công thức thứ tư ở đây có cùng công thức để tính toán khả năng chuyển tiếp như mã cực không thủng.

Theo cách tùy chọn, sau khi bộ mã hóa cực thu nhận khả năng chuyển tiếp của mỗi kênh bit, bởi vì nhiễu thường xuyên xuất hiện trên kênh, lỗi không thể tránh được trong quy trình truyền thông tin. Sau khi khả năng chuyển tiếp của mỗi kênh bit thu được, khả năng lỗi của mỗi kênh bit có thể thu được theo khả năng chuyển tiếp. Khả năng lỗi là khả năng lỗi của việc chuyển không đúng cách bit từ 0 sang 1 hoặc việc chuyển không đúng cách từ 1 sang 0. Cách thức thực hiện ở đây để thu nhận khả năng lỗi theo khả năng chuyển tiếp có thể được hiểu bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật, mà không cần phải mô tả lặp lại. Ngoài ra, thông số Bhattacharyya của mỗi kênh bit có thể còn thu được theo khả năng chuyển tiếp.

Cách thức thực hiện để thu nhận thông số Bhattacharyya tương ứng với mỗi kênh bit theo khả năng chuyển tiếp W có thể là: theo phương pháp so sánh ở bước 301, thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; thì

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit biểu

diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; thì

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

Công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ Z(W_0^{(j)}), 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2 \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

Theo cách tùy chọn, sau khi thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit thu được, các khả năng lỗi có thể được sắp xếp theo thứ tự tăng dần, và tập hợp chỉ số bit được tạo nên theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất; các thông số Bhattacharyya được sắp xếp theo thứ tự tăng dần, và tập chỉ số bit thông tin được tạo nên theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất; hoặc một

trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit được lựa chọn sẽ được sắp xếp theo thứ tự tăng dần, và các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất được lựa chọn để tạo nên tập chỉ số bit thông tin.

Ngoài ra, thiết bị đầu cuối truy cập có thể còn bao gồm bộ điều biến 722 và bộ truyền 724, trong đó bộ truyền 724 được tạo cấu hình để gửi tín hiệu đến trạm gốc, thiết bị đầu cuối truy cập khác, hoặc tương tự. Mặc dù được minh họa rằng bộ mã hóa cực 726, thiết bị so khớp tỷ lệ 720, và/hoặc bộ điều biến 722 là độc lập với bộ xử lý 714, cần được hiểu rằng bộ mã hóa cực 726, thiết bị so khớp tỷ lệ 720, và/hoặc bộ điều biến 722 có thể là một phần của bộ xử lý 714 hoặc các bộ xử lý (không được thể hiện).

Ngoài ra, trong hệ thống, bộ điều biến 722 có thể điều biến khung, và bộ truyền 724 gửi, nhờ sử dụng anten 706, khung được điều biến bởi bộ điều biến 722 đến thiết bị đầu cuối truy cập 704. Mặc dù được minh họa rằng bộ mã hóa cực 726, thiết bị so khớp tỷ lệ 720, và/hoặc bộ điều biến 722 là độc lập với bộ xử lý 714, cần được hiểu rằng bộ mã hóa cực 726, thiết bị so khớp tỷ lệ 720, và/hoặc bộ điều biến 722 có thể là một phần của bộ xử lý 714 hoặc các bộ xử lý (không được thể hiện).

Có thể hiểu rằng các phương án được mô tả trong sáng chế có thể được thực hiện bởi phần cứng, phần mềm, phần sụn, phần mềm trung gian, vi mã hoặc sự kết hợp của chúng. Đối với sự thực hiện phần cứng, bộ phận xử lý có thể được thực hiện trong bộ phận điện tử khác để thực hiện các chức năng được mô tả trong đơn này và sự kết hợp của chúng, chẳng hạn như một hoặc nhiều ASIC (Application Specific Integrated Circuit - mạch tích hợp dùng cho ứng dụng cụ thể), DSP (Digital Signal Processor - bộ xử lý tín hiệu số), DSPD (Digital Signal Processing Device - thiết bị xử lý tín hiệu số), PLD (Programmable Logic Device - thiết bị logic lập trình được), FPGA (Field-Programmable Gate Array - mảng cổng lập trình được dạng trường), bộ xử lý, bộ điều khiển, bộ vi điều khiển, bộ vi xử lý, và chip.

Khi các phương án được thực hiện trong phần mềm, phần sụn, phần mềm

trung gian, vi mã, mã chương trình, hoặc đoạn mã, chúng có thể được lưu trữ trong phương tiện đọc được bằng máy của, ví dụ, thành phần lưu trữ. Đoạn mã có thể biểu diễn quy trình, chức năng, chương trình con, chương trình, thủ tục, thủ tục con, môđun, phần mềm nhóm, lớp, hoặc sự kết hợp bất kỳ của các lệnh, các cấu trúc dữ liệu hoặc các câu lệnh chương trình. Đoạn mã có thể được ghép với đoạn mã khác hoặc mạch phần cứng bằng cách truyền và/hoặc thu thông tin, dữ liệu, biến độc lập, thông số, hoặc nội dung bộ nhớ. Thông tin, biến độc lập, thông số, dữ liệu, và tương tự có thể được chuyển, được chuyển tiếp, hoặc được gửi theo cách thích hợp bao gồm chia sẻ bộ nhớ, truyền thông báo, truyền mã thông báo, truyền mạng, và tương tự.

Đối với sự thực hiện phần mềm, kỹ thuật được mô tả trong sáng chế có thể được thực hiện nhờ sử dụng các môđun để thực hiện các chức năng (ví dụ, quy trình hoặc chức năng) được mô tả trong sáng chế. Mã phần mềm có thể được lưu trữ trong bộ nhớ và được thực hiện bởi bộ xử lý. Bộ phận nhớ có thể được thực hiện bên trong bộ xử lý hoặc bên ngoài bộ xử lý, và trong trường hợp thứ hai, bộ phận nhớ có thể được ghép với bộ xử lý theo cách truyền thông qua các phương tiện khác nhau được biết đến trong kỹ thuật.

Theo thiết bị dùng để tạo lập mã cực thủng được đề xuất theo phương án này của sáng chế, số thứ tự pha của kênh bit hiện thời được so sánh với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh, trong đó mô hình đánh thủng là thông số đầu vào dùng để tạo lập mã cực; khả năng chuyển tiếp của kênh bit thu được một cách đệ quy theo kết quả so sánh và các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha; thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit thu được theo khả năng chuyển tiếp; và tập chỉ số bit thông tin được xác định theo các thông số Bhattacharyya và/hoặc các khả năng lỗi, sao cho bộ thu thực hiện giải mã theo tập chỉ số bit thông tin được tạo lập bởi mã cực thủng theo phương án này của sáng chế, mà có thể nâng cao hiệu quả giải mã của mã cực.

Dựa vào Fig.8, mà thể hiện hệ thống 800 trong đó phương pháp tạo lập mã cực thủng có thể được sử dụng trong môi trường truyền thông không dây. Chẳng

hạn, hệ thống 800 có thể ít nhất là thường trú một phần trên trạm gốc. Theo ví dụ khác, hệ thống 800 có thể ít nhất là thường trú một phần trên thiết bị đầu cuối truy cập. Nên được hiểu rằng, hệ thống 800 có thể bao gồm khối chức năng, mà có thể biểu diễn khối chức năng của các chức năng được thực hiện bởi bộ xử lý, phần mềm, hoặc sự kết hợp của chúng (ví dụ, phần sụn). Hệ thống 800 bao gồm nhóm logic 802 mà có các thành phần điện tử mà có thể hoạt động cùng nhau.

Chẳng hạn, nhóm logic 802 có thể được tạo cấu hình để: so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thùng để thu nhận thành phần điện tử 804 của kết quả so sánh; thu nhận theo cách đệ quy thành phần điện tử 806 của khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của sự biểu diễn nhị phân của số thứ tự của kênh bit trong mỗi pha; thu nhận thành phần điện tử 808 của thông số Bhattacharyya và khả năng lỗi của mỗi kênh bit theo khả năng chuyển tiếp; và xác định thành phần điện tử 810 của tập chỉ số bit thông tin theo các thông số Bhattacharyya và/hoặc các khả năng lỗi.

Trong phương pháp tạo lập mã cực thùng được cung cấp trong sáng chế, bộ thu thực hiện giải mã theo tập chỉ số bit thông tin được tạo lập bởi mã cực thùng theo phương án này của sáng chế, mà có thể nâng cao hiệu quả giải mã của mã cực.

Ngoài ra, hệ thống 800 có thể bao gồm bộ nhớ 812, và bộ nhớ 812 lưu trữ các lệnh để thực hiện các chức năng liên quan tới các thành phần điện tử 804, 806, 808, và 810. Mặc dù được minh họa rằng một hoặc nhiều trong số các thành phần điện tử 804, 806, 808, và 810 hiện có bên ngoài bộ nhớ 812, có thể hiểu rằng, một hoặc nhiều trong số các thành phần điện tử 804, 806, 808, và 810 có thể hiện có trong bộ nhớ 812.

Người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể nhận thấy rằng, kết hợp với các ví dụ được mô tả theo các phương án được bộc lộ trong sáng chế, các đơn vị và các bước thuật toán có thể được thực hiện bởi phần cứng điện tử hoặc sự kết hợp của phần mềm máy tính và phần cứng điện tử. Xem liệu các chức năng được thực hiện bởi phần cứng hoặc phần mềm có dựa vào các

ứng dụng và các điều kiện ràng buộc thiết kế cụ thể của các giải pháp kỹ thuật hay không. Người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể sử dụng các phương pháp khác nhau để thực hiện các chức năng được mô tả đối với mỗi ứng dụng cụ thể, nhưng không nên xem xét việc thực hiện vượt quá phạm vi của sáng chế.

Người có hiểu biết trung bình trong lĩnh vực kỹ thuật có thể hiểu rõ rằng, vì mục đích tiện lợi và mô tả vắn tắt, đối với quy trình làm việc chi tiết của hệ thống, thiết bị, và bộ phận nêu trên, sự tham chiếu có thể được thực hiện với quy trình tương ứng theo các phương án theo phương pháp nêu trên, và các phần chi tiết không được mô tả ở đây.

Theo một vài phương án được đề xuất trong sáng chế, cần được hiểu rằng thiết bị và phương pháp được bộc lộ có thể được thực hiện theo các cách khác. Chẳng hạn, thiết bị phương án được mô tả chỉ là ví dụ. Chẳng hạn, sự phân chia bộ phận chỉ là sự phân chia chức năng logic và có thể là sự phân chia khác theo sự thực hiện thực tế. Chẳng hạn, các bộ phận hoặc các thành phần có thể được kết hợp hoặc được tích hợp thành hệ thống khác, hoặc một số các dấu hiệu có thể được bỏ qua hoặc không được thực hiện. Ngoài ra, các ghép nối lẫn nhau hoặc các ghép nối trực tiếp hoặc sự kết nối truyền thông được mô tả hoặc được thảo luận có thể được thực hiện nhờ sử dụng một số giao diện. Các ghép nối không trực tiếp hoặc sự kết nối truyền thông giữa các thiết bị hoặc các bộ phận có thể được thực hiện theo dạng điện tử, cơ học, hoặc các dạng khác.

Ngoài ra, các bộ phận chức năng trong các thiết bị và các hệ thống theo các phương án của sáng chế có thể được kết hợp thành một bộ phận xử lý, hoặc mỗi trong số các bộ phận có thể tồn tại riêng lẻ về mặt vật lý, hoặc hai hoặc nhiều bộ phận được kết hợp thành một bộ phận. Các bộ phận có thể được thực hiện dưới dạng phần cứng, hoặc có thể được thực hiện dưới dạng phần cứng ngoài bộ phận chức năng phần mềm.

Tất cả hoặc một số bước của các phương án theo phương pháp có thể được thực hiện bởi phần cứng thích hợp hướng dẫn chương trình. Chương trình có thể được lưu trữ trong phương tiện lưu trữ đọc được bởi máy tính. Khi chương trình

chạy, các bước của các phương án theo phương pháp được thực hiện. Phương tiện lưu trữ nêu trên bao gồm: phương tiện bất kỳ mà có thể lưu trữ mã chương trình, chẳng hạn như ổ USB, ổ cứng di động, bộ nhớ chỉ đọc (Read Only Memory, viết tắt là ROM), bộ nhớ truy cập ngẫu nhiên (Random Access Memory, viết tắt là RAM), đĩa từ, hoặc đĩa quang.

Các phần mô tả nêu trên chỉ nhằm chỉ ra các cách thực hiện cụ thể của sáng chế, mà không nhằm giới hạn phạm vi bảo hộ của sáng chế. Sự thay đổi hoặc thay thế bất kỳ được thực hiện bởi người có hiểu biết trung bình trong lĩnh vực kỹ thuật nằm trong phạm vi kỹ thuật được bộc lộ trong sáng chế sẽ nằm trong phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế sẽ được hiểu là phạm vi bảo hộ của yêu cầu bảo hộ.

YÊU CẦU BẢO HỘ

1. Thiết bị tạo lập mã cực thủng bao gồm:

bộ phận so sánh được tạo cấu hình để so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh;

bộ phận thu nhận được tạo cấu hình để thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong mỗi pha, trong đó:

bộ phận thu nhận còn được tạo cấu hình để thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và

bộ phận xác định, được tạo cấu hình để xác định tập chỉ số bit thông tin theo các trị số tin cậy;

trong đó trị số tin cậy bao gồm thông số Bhattacharyya và khả năng lỗi, và bộ phận xác định được tạo cấu hình cụ thể để:

lựa chọn một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit, sắp xếp khả năng lỗi và thông số Bhattacharyya nhỏ hơn được lựa chọn theo thứ tự tăng dần, và lựa chọn các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất để tạo nên tập chỉ số bit thông tin, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

2. Thiết bị theo điểm 1, trong đó trị số tin cậy bao gồm thông số Bhattacharyya, và bộ phận xác định được tạo cấu hình cụ thể để:

sắp xếp các thông số Bhattacharyya theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

3. Thiết bị theo điểm 1, trong đó trị số tin cậy bao gồm khả năng lỗi, và bộ phận xác định được tạo cấu hình cụ thể để:

sắp xếp các khả năng lỗi theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ

nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

4. Thiết bị theo điểm 1, trong đó bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ; hoặc

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ; trong đó:

công thức thứ nhất bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in X} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa; và

công thức thứ ba bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

5. Thiết bị theo điểm 4, trong đó nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, thì bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp theo công thức thứ nhất, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ hai, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

6. Thiết bị theo điểm 4, trong đó nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, thì bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận khả năng chuyển tiếp theo công thức thứ ba, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ tư, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

7. Thiết bị theo điểm 5 hoặc 6, trong đó khi trị số tin cậy là thông số Bhattacharyya, bộ phận thu nhận được tạo cấu hình cụ thể để:

thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0;

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1;

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; trong đó:

công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{W_0^{(j)}, 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2\}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

8. Phương pháp tạo lập mã cực thủng bao gồm các bước:

so sánh số thứ tự pha của kênh bit hiện thời với chỉ số chu kỳ của mô hình đánh thủng để thu nhận kết quả so sánh;

thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong mỗi pha;

thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp; và

xác định tập chỉ số bit thông tin theo các trị số tin cậy;

trong đó trị số tin cậy bao gồm thông số Bhattacharyya và khả năng lỗi;

việc xác định tập chỉ số bit thông tin theo các trị số tin cậy bao gồm các bước:

lựa chọn một trong số khả năng lỗi và thông số Bhattacharyya nhỏ hơn của mỗi kênh bit, sắp xếp khả năng lỗi và thông số Bhattacharyya nhỏ hơn được lựa chọn theo thứ tự tăng dần, và lựa chọn các số thứ tự của các kênh bit tương ứng với K khả năng lỗi và thông số Bhattacharyya nhỏ hơn thứ nhất để tạo nên tập chỉ số bit thông tin, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

9. Phương pháp theo điểm 8, trong đó trị số tin cậy bao gồm thông số

Bhattacharyya; và

việc xác định tập chỉ số bit thông tin theo các trị số tin cậy bao gồm các bước:

sắp xếp các thông số Bhattacharyya theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K thông số Bhattacharyya thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

10. Phương pháp theo điểm 8, trong đó trị số tin cậy bao gồm khả năng lỗi; và

việc xác định tập chỉ số bit thông tin theo các trị số tin cậy bao gồm các bước:

sắp xếp các khả năng lỗi theo thứ tự tăng dần, và tạo nên tập chỉ số bit thông tin theo các số thứ tự tương ứng với các kênh bit của K khả năng lỗi thứ nhất, trong đó K là số nguyên dương nhỏ hơn hoặc bằng tổng số các kênh bit.

11. Phương pháp theo điểm 8, trong đó việc thu nhận khả năng chuyển tiếp của kênh bit theo kết quả so sánh và các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong mỗi pha bao gồm các bước:

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ; hoặc

thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chặn lẻ bit của số thứ tự của kênh bit trong các pha, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ; trong đó:

công thức thứ nhất bao gồm:

$$(W_0 \otimes W_1)(y_0 y_1 | u_0) = \sum_{u_1 \in X} W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

và công thức thứ hai bao gồm:

$$(W_0 \oplus W_1)(y_0 y_1 u_0 | u_1) = W_0(y_0 | u_0 + u_1) W_1(y_1 | u_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, y_0 và y_1 biểu diễn đầu ra kênh của kênh bit, và u_0 và u_1 biểu diễn các bit đầu vào trước khi mã hóa; và

công thức thứ ba bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \otimes Q_0^{(j-1)}$$

và công thức thứ tư bao gồm:

$$W_0^{(j)} \leftarrow Q_0^{(j-1)} \oplus Q_0^{(j-1)}$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Q_0^{(j-1)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ $(j-1)$, và j biểu diễn số thứ tự pha.

12. Phương pháp theo điểm 11, trong đó việc thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ nhất hoặc công thức thứ hai và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha bao gồm các bước:

thu nhận khả năng chuyển tiếp theo công thức thứ nhất, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ hai, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

13. Phương pháp theo điểm 11, trong đó việc thu nhận khả năng chuyển tiếp của kênh bit theo công thức thứ ba hoặc công thức thứ tư và theo các điều kiện chẵn lẻ bit của số thứ tự của kênh bit trong các pha bao gồm các bước:

thu nhận khả năng chuyển tiếp theo công thức thứ ba, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận khả năng chuyển tiếp theo công thức thứ tư, nếu bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1.

14. Phương pháp theo điểm 12 hoặc 13, trong đó khi trị số tin cậy là thông số Bhattacharyya, thu nhận trị số tin cậy của mỗi kênh bit theo khả năng chuyển tiếp bao gồm các bước:

thu nhận thông số Bhattacharyya theo công thức thứ năm, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0;

thu nhận thông số Bhattacharyya theo công thức thứ sáu, nếu kết quả so sánh là kết quả mà số thứ tự pha nhỏ hơn hoặc bằng chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1;

thu nhận thông số Bhattacharyya theo công thức thứ bảy, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 0; hoặc

thu nhận thông số Bhattacharyya theo công thức thứ tám, nếu kết quả so sánh là kết quả mà số thứ tự pha lớn hơn so với chỉ số chu kỳ, và bit của số thứ tự của kênh bit trong mỗi pha tương ứng với 1; trong đó:

công thức thứ năm bao gồm:

$$Z(W_0 \otimes W_1) \leq Z(W_0) + Z(W_1)$$

và công thức thứ sáu bao gồm:

$$Z(W_0 \oplus W_1) = Z(W_0)Z(W_1)$$

trong đó W_0 và W_1 biểu diễn các khả năng chuyển tiếp của hai kênh tương ứng với đơn vị cơ bản biến đổi phân cực của mã cực thủng, và Z biểu diễn thông số Bhattacharyya; và

công thức thứ bảy bao gồm:

$$Z_0^{(j)} \leftarrow \min \{ Z(W_0^{(j)}, 2Z_0^{(j-1)} - (Z_0^{(j-1)})^2) \}$$

và công thức thứ tám bao gồm:

$$Z_0^{(j)} \leftarrow (Z_0^{(j-1)})^2$$

trong đó $W_0^{(j)}$ biểu diễn khả năng chuyển tiếp đối với pha thứ j , $Z_0^{(j)}$ biểu diễn thông số Bhattacharyya đối với pha thứ j , và $Z_0^{(j-1)}$ biểu diễn thông số Bhattacharyya đối với pha thứ $(j-1)$.

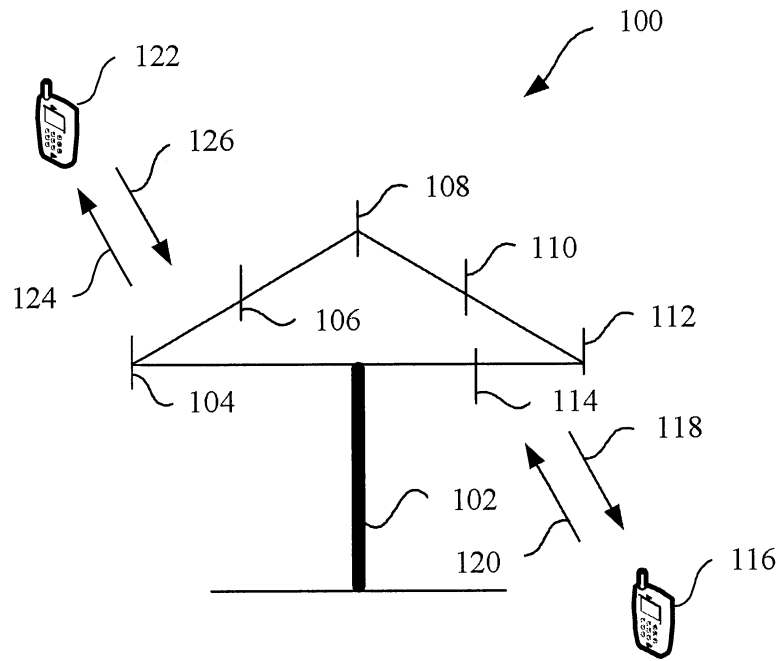


FIG. 1

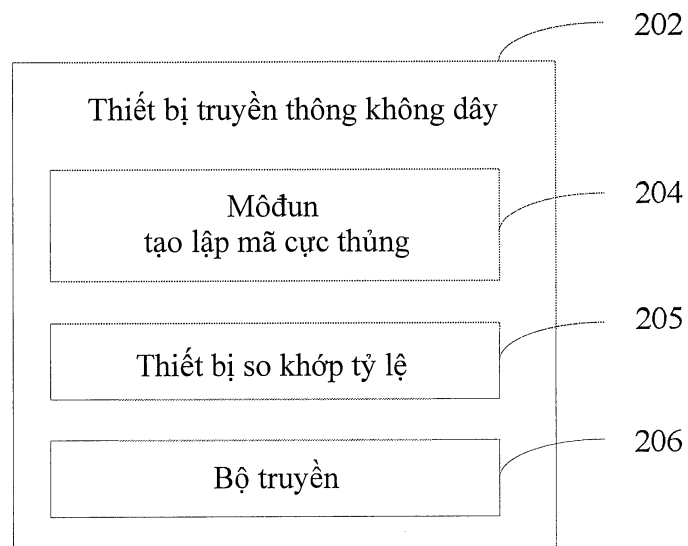


FIG. 2

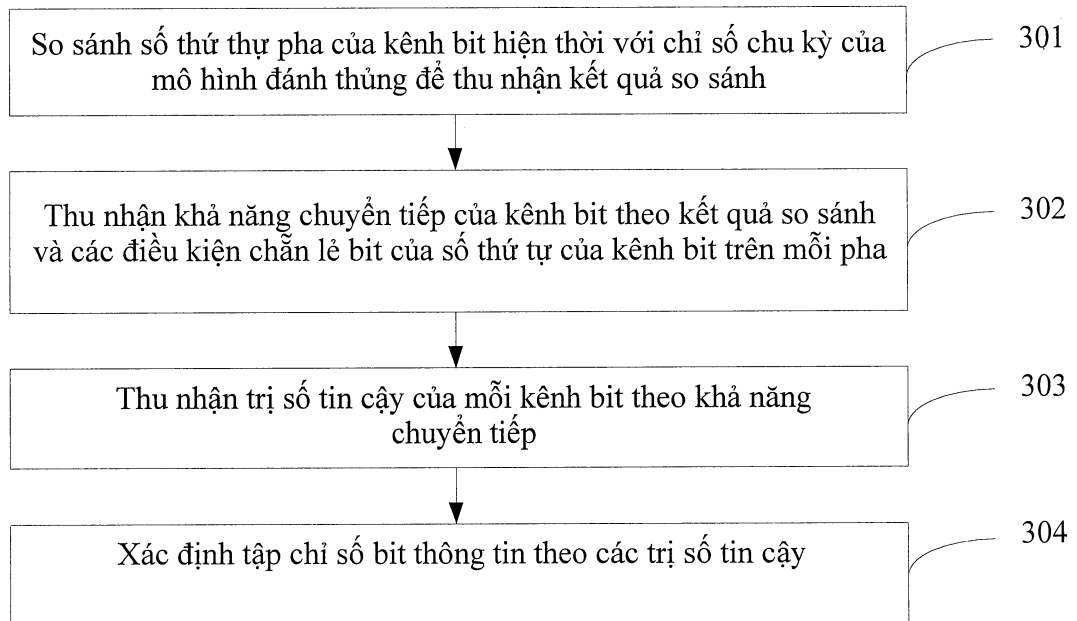


FIG. 3

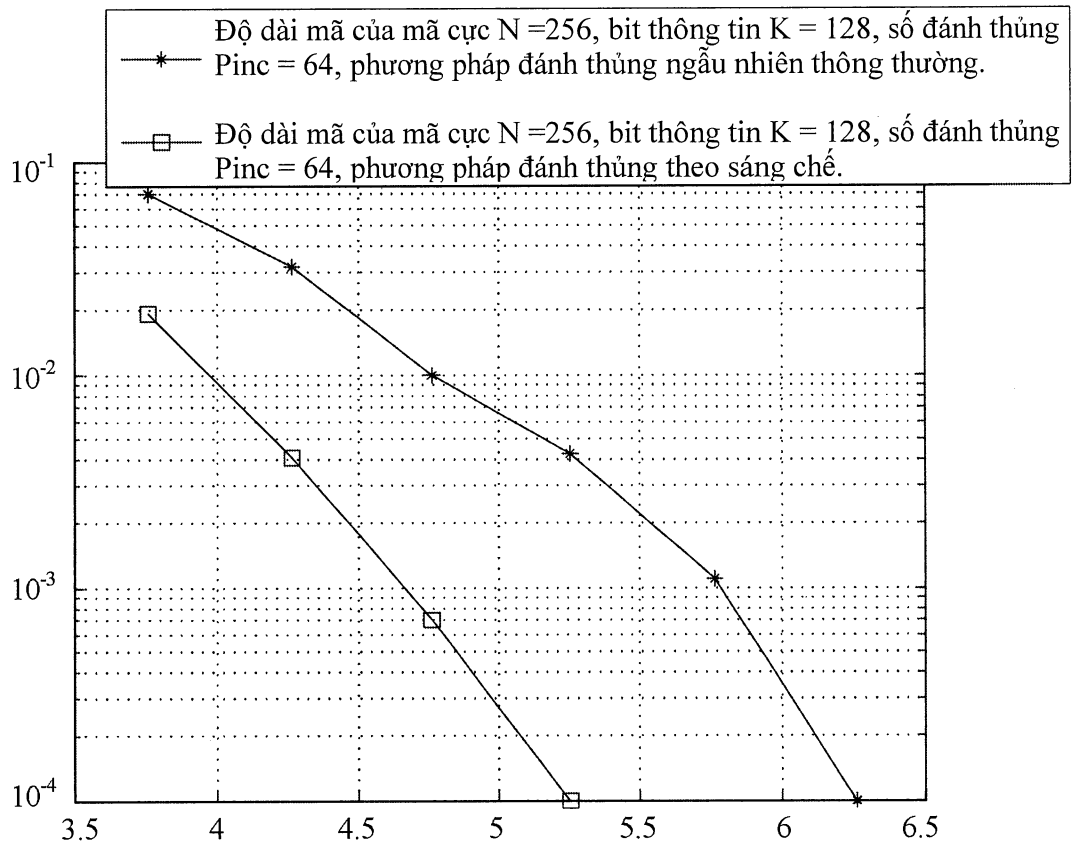


FIG. 4

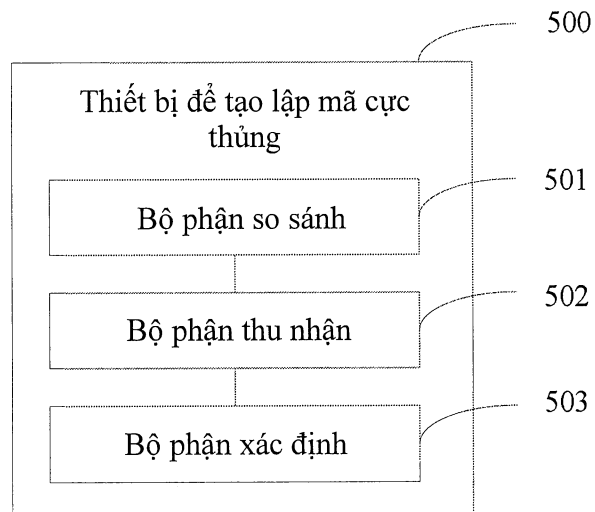


FIG. 5

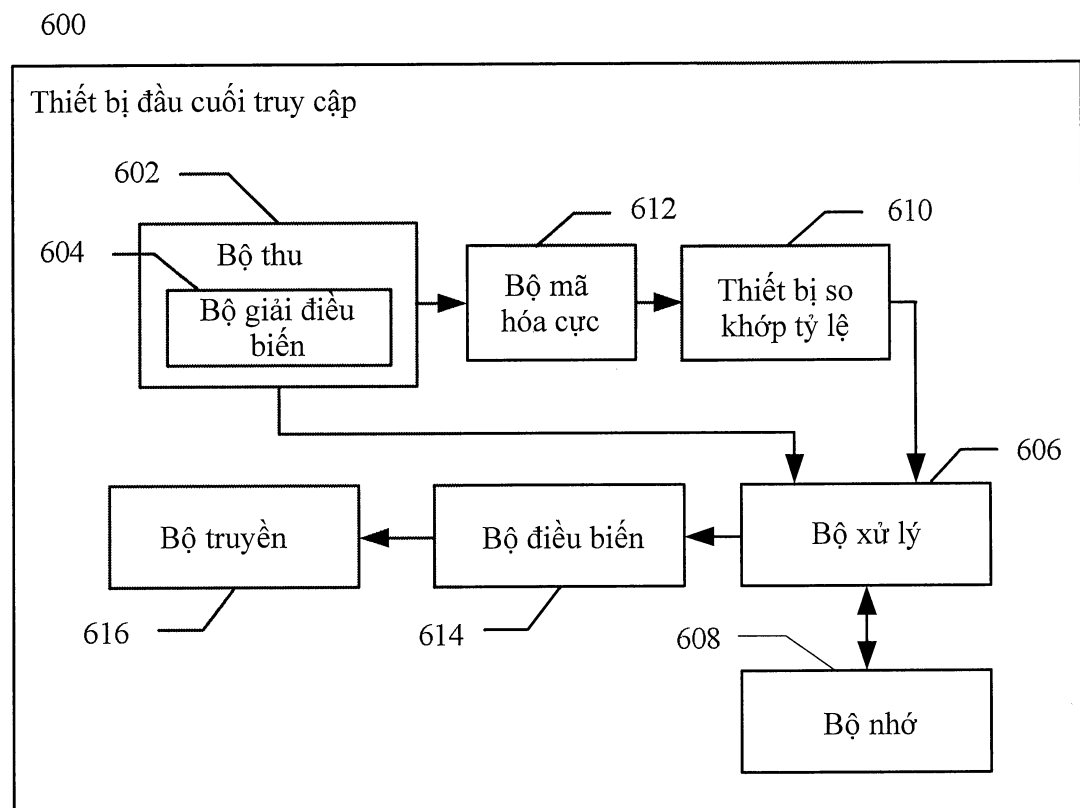


FIG. 6

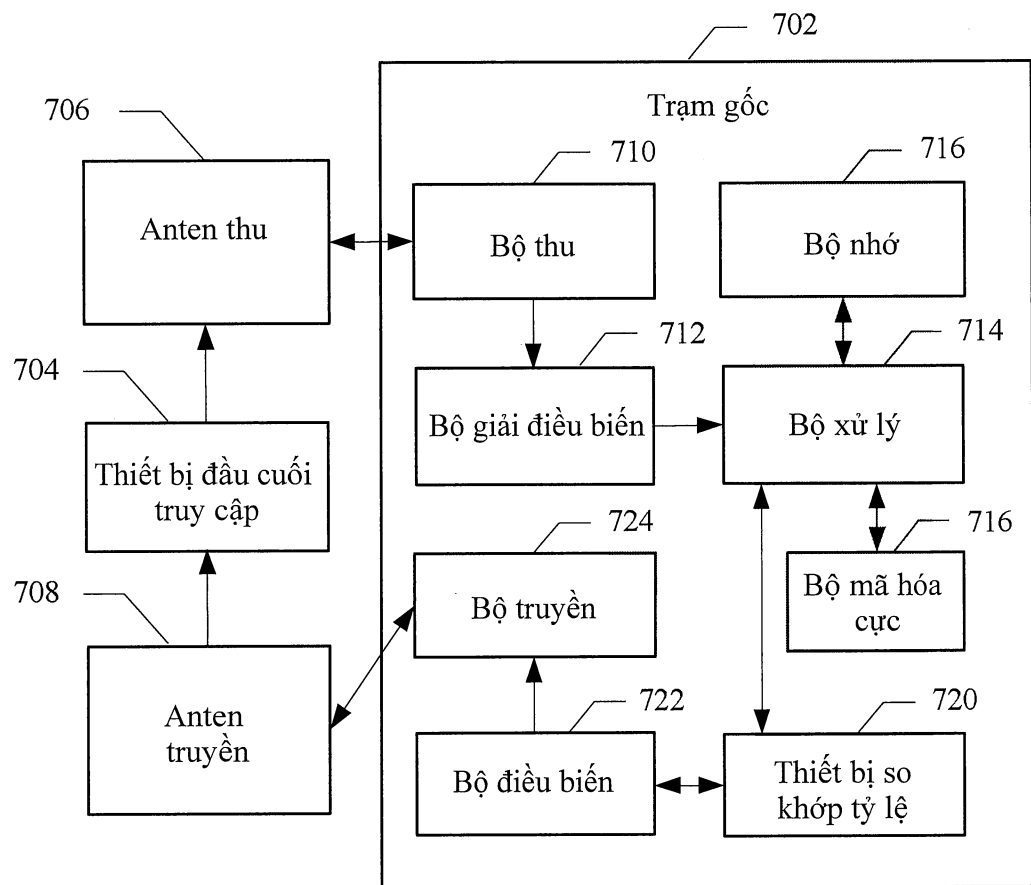


FIG. 7

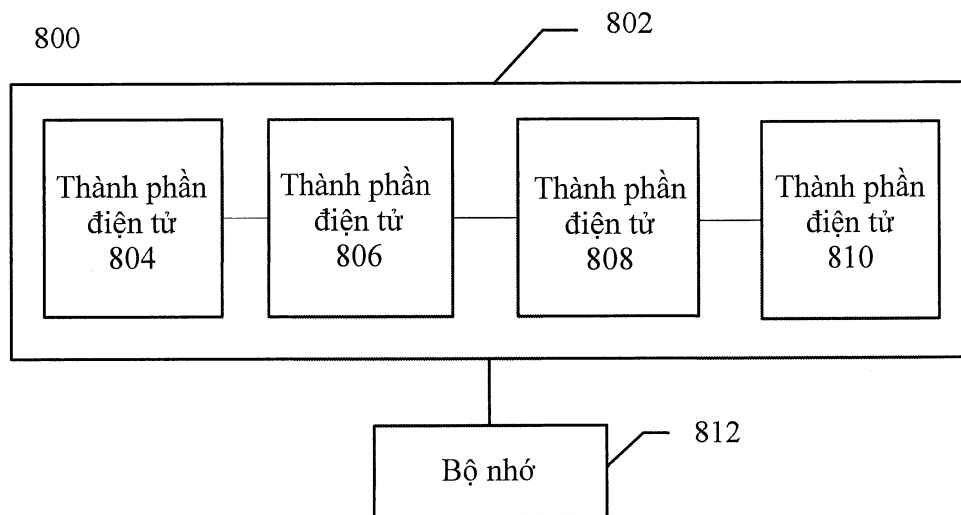


FIG. 8