



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0026614

(51)⁷ H04N 21/235; H04N 21/43

(13) B

(21) 1-2016-00370

(22) 24/06/2014

(86) PCT/KR2014/005592 24/06/2014

(87) WO 2014/208988 A1 31/12/2014

(30) 10-2013-0075725 28/06/2013 KR

(45) 25/12/2020 393

(43) 27/06/2016 339A

(73) SAMSUNG ELECTRONICS CO., LTD. (KR)

129, Samsung-ro, Yeongtong-gu, Suwon-si, Gyeonggi-do, 16677, Republic of Korea

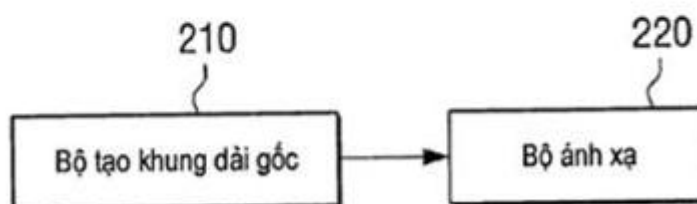
(72) HWANG, Sung-hee (KR); YANG, Hyun-koo (KR); LEE, Hak-ju (KR).

(74) Công ty TNHH Sở hữu trí tuệ WINCO (WINCO CO., LTD.)

(54) THIẾT BỊ PHÁT

(57) Sáng chế đề cập đến thiết bị phát bao gồm bộ tạo khung dải gốc được tạo cấu hình để tạo ra khung dải gốc có phần đầu dải gốc, trường dữ liệu và trường tín hiệu đệm; và bộ ánh xạ để ánh xạ nhiều dòng dữ liệu vào trường dữ liệu, trong đó bộ tạo khung dải gốc còn được tạo cấu hình để chèn trường độ dài tín hiệu đệm chỉ báo số byte của trường tín hiệu đệm vào khung dải gốc, và chèn trường tín hiệu chỉ báo tín hiệu đệm chứa thông tin chỉ báo về việc trường độ dài tín hiệu đệm vào có mặt trong phần đầu dải gốc.

200



Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến thiết bị phát, thiết bị thu và phương pháp điều khiển trong các thiết bị này, và cụ thể hơn là, thiết bị phát, thiết bị thu và phương pháp điều khiển trong các thiết bị này sử dụng phương pháp theo tiêu chuẩn truyền hình kỹ thuật số mặt đất thế hệ thứ hai (Digital Video Broadcasting - Second Generation Terrestrial, DVB-T2).

Tình trạng kỹ thuật của sáng chế

Tiêu chuẩn DVB-T2 là tiêu chuẩn truyền hình kỹ thuật số mặt đất thế hệ thứ hai của châu Âu để nâng cao hiệu quả của tiêu chuẩn truyền hình kỹ thuật số mặt đất (Digital Video Broadcasting – Terrestrial, DVB-T) hiện đang được chọn làm tiêu chuẩn và đã bắt đầu được phục vụ ở hơn 35 quốc gia trên thế giới trong đó có châu Âu. Tiêu chuẩn DVB-T2 đạt được dung lượng truyền dẫn lớn hơn và hiệu quả dải thông cao hơn nhờ áp dụng các kỹ thuật mới nhất như mã kiểm tra chẵn lẻ mật độ thấp (Low Density Parity Check, LDPC), phương pháp điều biến biên độ vuông góc 256-QAM (Quadrature Amplitude Modulation, QAM), v.v.. Do đó, tiêu chuẩn DVB-T2 có ưu điểm là có thể cung cấp nhiều dịch vụ chất lượng cao như dịch vụ truyền hình độ nét cao (High-Definition TeleVision, HDTV) trong dải thông hữu hạn.

Mặt khác, để sử dụng phương pháp theo tiêu chuẩn DVB-T2, thiết bị phát sẽ phân chia ngẫu nhiên các dòng dữ liệu, ánh xạ các dòng dữ liệu đã phân chia vào trường dữ liệu của khung dải gốc, và gán phần đầu dải gốc.

Ngoài ra, nếu các dòng dữ liệu không có đủ để ánh xạ vào trường dữ liệu hoặc nếu độ trễ mạng xuất hiện, thì trường tín hiệu đệm sẽ được chèn vào trong khung dải gốc.

Khi thực hiện phương pháp đóng gói tầng L1, trường độ dài của trường dữ liệu (Data Field Length, DFL) lưu trữ thông tin DFL, và do đó, trường này đóng vai trò trực tiếp thông báo độ dài DFL. Tuy nhiên, sẽ phát sinh vấn đề trong trường hợp là mặc dù trường tín hiệu đệm không được chèn vào trong khung dải gốc, nhưng trường DFL trực tiếp chỉ báo độ dài DFL thì vẫn được chèn vào trong phần đầu dải gốc (BaseBand, BB), dưới dạng là thông tin thủ tục bổ sung khi truyền các dòng dữ liệu.

Bản chất kỹ thuật của sáng chế

Theo một hoặc nhiều phương án làm ví dụ, sáng chế được tạo ra nhằm mục đích khắc phục các nhược điểm nêu trên và giải quyết các vấn đề khác liên quan đến hệ thống thông thường. Theo một hoặc nhiều phương án làm ví dụ, sáng chế đề xuất thiết bị phát, thiết bị thu và phương pháp điều khiển trong các thiết bị này để xác định độ dài của trường dữ liệu tùy thuộc vào việc tín hiệu đệm có được chèn vào hay không.

Theo khía cạnh của một phương án làm ví dụ, sáng chế đề xuất thiết bị phát, thiết bị phát này có thể bao gồm: bộ tạo khung dải gốc để tạo ra khung dải gốc có phần đầu dải gốc, trường dữ liệu và trường tín hiệu đệm; và bộ ánh xạ để ánh xạ nhiều dòng dữ liệu vào trường dữ liệu.

Theo sáng chế, bộ tạo khung dải gốc có thể chèn trường độ dài tín hiệu đệm chỉ báo số byte của trường tín hiệu đệm vào khung dải gốc, và chèn trường tín hiệu chỉ báo tín hiệu đệm chứa thông tin về trường độ dài tín hiệu đệm vào trong phần đầu dải gốc.

Bộ tạo khung dải gốc có thể bổ sung trường tín hiệu đệm dựa vào số byte của trường dữ liệu, thiết lập số byte của trường độ dài tín hiệu đệm tùy thuộc vào số byte của trường tín hiệu đệm được bổ sung, và chỉ báo thông tin về số byte đã được thiết lập của trường độ dài tín hiệu đệm trong trường tín hiệu chỉ báo tín hiệu đệm.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường độ dài tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường độ dài tín hiệu đệm có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường độ dài tín hiệu đệm có kích thước hai byte.

Cụ thể là, nếu số byte của trường tín hiệu đệm bằng không, thì bộ tạo khung dải gốc có thể không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì bộ tạo khung dải gốc có thể thiết lập trường độ dài tín hiệu đệm có kích thước một byte, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì bộ tạo khung dải gốc có thể thiết lập trường độ dài tín hiệu đệm có kích thước hai byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Nếu trường đồng bộ hoá dòng đầu vào (Input Stream Synchronization, ISSY) được bổ sung vào khung dải gốc, thì bộ tạo khung dải gốc có thể bổ sung trường tín hiệu chỉ báo ISSY để chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY vào trong phần đầu dải gốc.

Nếu số byte của trường tín hiệu đệm nhỏ hơn hoặc bằng kích thước định trước, thì bộ tạo khung dải gốc có thể bổ sung một trường độ dài tín hiệu đệm chỉ báo tổng số byte của trường tín hiệu đệm vào trong trường tín hiệu đệm, và, nếu số byte của trường tín hiệu đệm lớn hơn kích thước định trước, thì bộ tạo khung dải gốc có thể chèn trường độ dài tín hiệu đệm thứ nhất và trường độ dài tín hiệu đệm thứ hai vào trong trường tín hiệu đệm, trong đó trường độ dài tín hiệu đệm thứ nhất có thể chỉ báo sự có mặt của trường độ dài tín hiệu đệm thứ hai trong trường tín hiệu đệm, và trường độ dài tín hiệu đệm thứ hai có thể chỉ báo tổng số byte của trường tín hiệu đệm.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có giá trị thứ nhất chỉ báo rằng trường tín hiệu đệm không có mặt hoặc giá trị thứ hai chỉ báo rằng trường tín hiệu đệm có mặt.

Nếu số byte của trường tín hiệu đệm bằng không, thì bộ tạo khung dải gốc có thể không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì bộ tạo khung dải gốc có thể thiết lập trường độ dài tín hiệu đệm bằng một byte, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì bộ tạo khung dải gốc có thể bổ sung trường độ dài tín hiệu đệm thứ nhất và trường độ dài tín hiệu đệm thứ hai vào trong trường tín hiệu đệm, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm. Theo sáng chế, trường độ dài tín hiệu đệm thứ nhất có thể có kích thước một byte, và trường độ dài tín hiệu đệm thứ hai có thể có kích thước hai byte.

Trường độ dài tín hiệu đệm thứ nhất có thể được thiết lập bằng giá trị được biểu diễn bằng một byte hoặc ít hơn như vậy, và trường độ dài tín hiệu đệm thứ hai có thể được chèn vào vị trí tương ứng với giá trị đã được thiết lập của trường độ dài tín hiệu đệm thứ nhất có kích thước hai byte.

Nếu trường ISSY được bổ sung vào khung dải gốc, thì bộ tạo khung dải gốc có thể bổ sung trường tín hiệu chỉ báo ISSY để chỉ báo sự có mặt hoặc sự không có mặt của

trường ISSY vào trong phần đầu dải gốc.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường độ dài tín hiệu đệm và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường độ dài tín hiệu đệm không có mặt và trường tín hiệu đệm có số byte định trước, giá trị thứ ba chỉ báo rằng trường độ dài tín hiệu đệm có kích thước một byte, và giá trị thứ tư chỉ báo rằng trường độ dài tín hiệu đệm có kích thước hai byte. Số byte định trước có thể bằng một.

Nếu số byte của trường tín hiệu đệm bằng không, thì bộ tạo khung dải gốc có thể không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm bằng một, thì bộ tạo khung dải gốc có thể không chèn trường độ dài tín hiệu đệm, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn một và nhỏ hơn hoặc bằng 256, thì bộ tạo khung dải gốc có thể thiết lập trường độ dài tín hiệu đệm có kích thước một byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì bộ tạo khung dải gốc có thể thiết lập trường độ dài tín hiệu đệm có kích thước hai byte, và ghi giá trị thứ tư vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường độ dài tín hiệu đệm và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường độ dài tín hiệu đệm không có mặt và trường tín hiệu đệm có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường độ dài tín hiệu đệm có kích thước hai byte.

Nếu số byte của trường tín hiệu đệm bằng không, thì bộ tạo khung dải gốc có thể không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm, nếu số byte của trường tín hiệu đệm bằng một, thì bộ tạo khung dải gốc có thể không chèn trường độ dài tín hiệu đệm, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm, còn nếu số byte của trường tín hiệu đệm lớn hơn một, thì bộ tạo khung dải gốc có thể thiết lập trường độ dài tín hiệu đệm có kích thước hai byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Theo khía cạnh của một phương án làm ví dụ, sáng chế đề xuất thiết bị thu, thiết bị

thu này có thể bao gồm: bộ thu để thu dòng truyền chứa khung dài gốc; bộ điều khiển để tính kích thước của trường dữ liệu trong khung dài gốc; và bộ phận xử lý để xử lý nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu của khung dài gốc.

Theo sáng chế, khung dài gốc có thể có phần đầu dài gốc, trường dữ liệu, trường tín hiệu đệm và trường độ dài tín hiệu đệm chỉ báo số byte của trường tín hiệu đệm, và phần đầu dài gốc có thể có trường tín hiệu chỉ báo tín hiệu đệm chứa thông tin về trường độ dài tín hiệu đệm.

Bộ điều khiển có thể tìm ra thông tin về trường độ dài tín hiệu đệm dựa vào trường tín hiệu chỉ báo tín hiệu đệm, tính số byte của trường tín hiệu đệm dựa vào thông tin tìm được, và tính số byte của trường dữ liệu dựa vào số byte của phần đầu dài gốc, số byte của trường độ dài tín hiệu đệm và số byte của trường tín hiệu đệm.

Nếu khung dài gốc có trường ISSY, thì phần đầu dài gốc có thể có trường tín hiệu chỉ báo ISSY để chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY, và bộ điều khiển có thể tính số byte của trường dữ liệu dựa vào số byte của phần đầu dài gốc, số byte của trường độ dài tín hiệu đệm, số byte của trường ISSY và số byte của trường tín hiệu đệm.

Theo khía cạnh của một phương án làm ví dụ, sáng chế đề xuất phương pháp điều khiển trong thiết bị phát để tạo ra dòng dữ liệu, phương pháp này có thể bao gồm các bước: tạo ra khung dài gốc có phần đầu dài gốc, trường dữ liệu và trường tín hiệu đệm; ánh xạ nhiều dòng dữ liệu vào trường dữ liệu; và tạo ra dòng truyền chứa khung dài gốc.

Theo sáng chế, khung dài gốc có thể có trường độ dài tín hiệu đệm chỉ báo số byte của trường tín hiệu đệm, và phần đầu dài gốc có thể có trường tín hiệu chỉ báo tín hiệu đệm chứa thông tin về trường độ dài tín hiệu đệm.

Bước tạo ra khung dài gốc có thể bao gồm bước bổ sung trường tín hiệu đệm dựa vào số byte của trường dữ liệu, thiết lập số byte của trường độ dài tín hiệu đệm tùy thuộc vào số byte của trường tín hiệu đệm được bổ sung, và chỉ báo thông tin về số byte đã được thiết lập của trường độ dài tín hiệu đệm trong trường tín hiệu chỉ báo tín hiệu đệm.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường độ dài tín hiệu đệm, giá trị thứ hai chỉ báo rằng

trường độ dài tín hiệu đệm có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường độ dài tín hiệu đệm có kích thước hai byte.

Bước tạo ra khung dải gốc có thể bao gồm bước không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm bằng không, thiết lập trường độ dài tín hiệu đệm có kích thước một byte, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, và thiết lập trường độ dài tín hiệu đệm có kích thước hai byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn 256.

Bước tạo ra khung dải gốc có thể bao gồm bước bổ sung trường tín hiệu chỉ báo ISSY để chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY vào trong phần đầu dải gốc nếu trường ISSY được bổ sung vào khung dải gốc.

Bước tạo ra khung dải gốc có thể bao gồm bước bổ sung một trường độ dài tín hiệu đệm chỉ báo tổng số byte của trường tín hiệu đệm vào trong trường tín hiệu đệm nếu số byte của trường tín hiệu đệm nhỏ hơn hoặc bằng kích thước định trước, và chèn trường độ dài tín hiệu đệm thứ nhất và trường độ dài tín hiệu đệm thứ hai vào trong trường tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn kích thước định trước, trong đó trường độ dài tín hiệu đệm thứ nhất có thể chỉ báo sự có mặt của trường độ dài tín hiệu đệm thứ hai trong trường tín hiệu đệm, và trường độ dài tín hiệu đệm thứ hai có thể chỉ báo tổng số byte của trường tín hiệu đệm.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có giá trị thứ nhất chỉ báo rằng trường tín hiệu đệm không có mặt hoặc giá trị thứ hai chỉ báo rằng trường tín hiệu đệm có mặt.

Bước tạo ra khung dải gốc có thể bao gồm bước không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm bằng không, thiết lập trường độ dài tín hiệu đệm có kích thước một byte, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, và bổ sung trường độ dài tín hiệu đệm thứ nhất và trường độ dài tín hiệu đệm thứ hai vào trong trường tín hiệu đệm, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ

báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn 256, trong đó trường độ dài tín hiệu đệm thứ nhất có thể có kích thước một byte, và trường độ dài tín hiệu đệm thứ hai có thể có kích thước hai byte.

Trường độ dài tín hiệu đệm thứ nhất có thể được thiết lập bằng giá trị được biểu diễn bằng một byte hoặc ít hơn như vậy, và trường độ dài tín hiệu đệm thứ hai có thể được chèn vào vị trí tương ứng với giá trị đã được thiết lập của trường độ dài tín hiệu đệm thứ nhất có kích thước hai byte.

Bước tạo ra khung dải gốc có thể bao gồm bước bổ sung trường tín hiệu chỉ báo ISSY để chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY vào trong phần đầu dải gốc nếu trường ISSY được bổ sung vào khung dải gốc.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường độ dài tín hiệu đệm và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường độ dài tín hiệu đệm không có mặt và trường tín hiệu đệm có kích thước một byte, giá trị thứ ba chỉ báo rằng trường độ dài tín hiệu đệm có kích thước một byte, và giá trị thứ tư chỉ báo rằng trường độ dài tín hiệu đệm có kích thước hai byte.

Bước tạo ra khung dải gốc có thể bao gồm bước không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm bằng không, không chèn trường độ dài tín hiệu đệm, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm bằng một, thiết lập trường độ dài tín hiệu đệm có kích thước một byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn một (1) và nhỏ hơn hoặc bằng 256, và thiết lập trường độ dài tín hiệu đệm có kích thước hai byte, và ghi giá trị thứ tư vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn 256.

Trường tín hiệu chỉ báo tín hiệu đệm có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường độ dài tín hiệu đệm và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường độ dài tín hiệu đệm không có mặt và trường tín hiệu đệm có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường độ dài tín hiệu đệm có kích thước hai byte.

Bước tạo ra khung dải gốc có thể bao gồm bước, không chèn trường tín hiệu đệm và trường độ dài tín hiệu đệm, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm bằng không, không chèn trường độ dài tín hiệu đệm, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm bằng một, và thiết lập trường độ dài tín hiệu đệm có kích thước hai byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm nếu số byte của trường tín hiệu đệm lớn hơn một.

Theo khía cạnh của một phương án làm ví dụ, sáng chế đề xuất phương pháp điều khiển trong thiết bị thu, phương pháp này có thể bao gồm các bước: thu dòng truyền chứa khung dải gốc; tính kích thước của trường dữ liệu trong khung dải gốc; và xử lý nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu của khung dải gốc.

Theo sáng chế, khung dải gốc có thể có phần đầu dải gốc, trường dữ liệu, trường tín hiệu đệm, và trường độ dài tín hiệu đệm chỉ báo số byte của trường tín hiệu đệm, và phần đầu dải gốc có thể có trường tín hiệu chỉ báo tín hiệu đệm chứa thông tin về trường độ dài tín hiệu đệm.

Bước tính kích thước của trường dữ liệu trong khung dải gốc có thể bao gồm bước tìm ra thông tin về trường độ dài tín hiệu đệm dựa vào trường tín hiệu chỉ báo tín hiệu đệm, tính số byte của trường tín hiệu đệm dựa vào thông tin tìm được, và tính số byte của trường dữ liệu dựa vào số byte của phần đầu dải gốc, số byte của trường độ dài tín hiệu đệm và số byte của trường tín hiệu đệm.

Nếu khung dải gốc có trường ISSY, thì phần đầu dải gốc có thể có trường tín hiệu chỉ báo ISSY để chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY, và bước tính kích thước của trường dữ liệu trong khung dải gốc có thể bao gồm bước tính số byte của trường dữ liệu dựa vào số byte của phần đầu dải gốc, số byte của trường độ dài tín hiệu đệm, số byte của trường ISSY và số byte của trường tín hiệu đệm.

Theo các phương án làm ví dụ thực hiện sáng chế, do độ dài của trường dữ liệu có thể được tính dựa vào độ dài của trường tín hiệu đệm, nên kích thước của phần đầu dải gốc có thể được giảm bớt so với phương pháp trực tiếp chỉ báo độ dài của trường dữ liệu.

Các đối tượng yêu cầu bảo hộ, ưu điểm và dấu hiệu nổi bật khác của sáng chế sẽ trở

nên rõ ràng hơn sau khi xem phần mô tả chi tiết sáng chế dưới đây, kết hợp với các hình vẽ kèm theo, phần này mô tả các phương án làm ví dụ thực hiện sáng chế.

Mô tả vắn tắt các hình vẽ

Các khía cạnh này và/hoặc các khía cạnh khác của sáng chế sẽ trở nên rõ ràng và dễ hiểu hơn sau khi xem phần mô tả các phương án làm ví dụ thực hiện sáng chế dưới đây, kết hợp với các hình vẽ kèm theo, trong đó:

Fig.1 là sơ đồ khối thể hiện cấu hình của thiết bị phát sóng phát rộng kỹ thuật số sử dụng phương pháp theo tiêu chuẩn DVB-T2, theo phương án làm ví dụ của sáng chế;

Fig.2 là sơ đồ khối thể hiện cấu hình của thiết bị phát theo phương án làm ví dụ của sáng chế;

Fig.3 đến Fig.8 là các hình vẽ thể hiện cấu trúc của khung dải gốc theo phương án thực hiện sáng chế;

Fig.9(a) và Fig.9(b) là bảng thể hiện các giá trị được thiết lập trong trường tín hiệu chỉ báo tín hiệu đệm khi trường tín hiệu đệm có kích thước một byte được chèn vào, theo các phương án làm ví dụ của sáng chế;

Fig.10 là sơ đồ khối thể hiện quy trình thu của thiết bị thu sử dụng phương pháp theo tiêu chuẩn DVB-T2;

Fig.11 là sơ đồ khối thể hiện cấu hình của thiết bị thu theo phương án làm ví dụ của sáng chế;

Fig.12 là lưu đồ thể hiện phương pháp điều khiển trong thiết bị phát để tạo ra dòng dữ liệu theo phương án làm ví dụ của sáng chế; và

Fig.13 là lưu đồ thể hiện phương pháp điều khiển trong thiết bị thu theo phương án làm ví dụ của sáng chế.

Cần phải hiểu rằng, các số chỉ dẫn giống nhau trên các hình vẽ được dùng để thể hiện các bộ phận, phần tử và cấu hình giống nhau.

Mô tả chi tiết sáng chế

Một số phương án làm ví dụ thực hiện sáng chế sẽ được mô tả chi tiết dưới đây dựa

vào các hình vẽ kèm theo.

Các bộ phận được xác định cụ thể trong sáng chế, như cấu trúc chi tiết và các bộ phận trong đó, được mô tả để giúp hiểu rõ về sáng chế. Vì vậy, rõ ràng là, các phương án làm ví dụ thực hiện sáng chế có thể được thực hiện mà không cần có các bộ phận được xác định cụ thể đó. Ngoài ra, để cho phần mô tả các phương án làm ví dụ thực hiện sáng chế rõ ràng và ngắn gọn, trong sáng chế sẽ không mô tả các chức năng hoặc cấu trúc đã biết.

Fig.1 là sơ đồ khối thể hiện cấu hình của thiết bị phát sóng phát rộng kỹ thuật số sử dụng phương pháp theo tiêu chuẩn DVB-T2, theo phương án làm ví dụ của sáng chế.

Dựa vào Fig.1, thiết bị phát sóng phát rộng kỹ thuật số bao gồm môđun thích ứng chế độ 110, môđun thích ứng dòng 120, môđun mã hoá và điều biến đan xen bit 130, môđun ánh xạ khung 140, và môđun điều biến 150.

Môđun thích ứng chế độ 110 có thể bao gồm giao diện nhập 111, bộ phận đồng bộ hoá dòng đầu vào 112, bộ phận xoá gói rỗng 113, bộ mã hoá kiểm dư vòng CRC-8 (Cyclic Redundancy Check, CRC) 114, và bộ phận chèn phần đầu dải gốc (BaseBand, BB) 115.

Môđun thích ứng chế độ 110 tạo ra khung dải gốc có ít nhất một ống tăng vật lý (Physical Layer Pipe, PLP) được tạo ra trong bộ xử lý không có đầu vào (không được thể hiện trên hình vẽ). Ngoài ra, khi thu được PLP tương ứng với một dịch vụ, thì môđun thích ứng chế độ 110 có thể tách PLP thu được ra thành các PLP tương ứng với các bộ phận dịch vụ, và sau đó, tạo ra khung dải gốc.

Theo sáng chế, bộ xử lý không có đầu vào (không được thể hiện trên hình vẽ) có thể cung cấp ít nhất một PLP cho môđun thích ứng chế độ 110. Định dạng của PLP được nhập vào môđun thích ứng chế độ 110 có thể là một loại định dạng trong số định dạng dòng vận chuyển (Transport Stream, TS), định dạng dòng đóng gói chung (Generic Encapsulated Stream, GES), định dạng dòng chung liên tục (Generic Continuous Stream, GCS), định dạng dòng đóng gói chung có độ dài cố định (Generic Fixed-length Packetized Stream, GFPS), v.v..

Môđun thích ứng dòng 120 có thể bao gồm bộ lập lịch biểu 121, bộ phận chèn tín

hiệu đệm và/hoặc tín hiệu báo hiệu trong dải 122, và bộ phận xáo trộn dải gốc 123.

Tiếp sau môđun thích ứng chế độ 110, môđun thích ứng dòng 120 thu dữ liệu trong đơn vị PLP mà quy trình thích ứng chế độ đã được thực hiện trên đó, và thực hiện quy trình thích ứng dòng trong đơn vị PLP.

Liên quan đến cấu hình của thiết bị phát sóng phát rộng kỹ thuật số sử dụng phương pháp theo tiêu chuẩn DVB-T2 như đã nêu trên, bộ tạo khung dải gốc 210 của thiết bị phát 200 để tạo ra khung dải gốc theo phương án làm ví dụ được mô tả dưới đây dựa vào Fig.2 có thể được dùng cho giao diện nhập 111, bộ phận chèn phần đầu BB 115, và bộ phận chèn tín hiệu đệm và/hoặc tín hiệu báo hiệu trong dải 122 như được thể hiện trên Fig.1.

Fig.2 là sơ đồ khối thể hiện cấu hình của thiết bị phát theo phương án làm ví dụ của sáng chế.

Dựa vào Fig.2, thiết bị phát 200 bao gồm bộ tạo khung dải gốc 210 và bộ ánh xạ 220. Theo sáng chế, bộ tạo khung dải gốc 210 có thể tạo ra khung dải gốc có phần đầu BB, trường dữ liệu và trường tín hiệu đệm.

Bộ ánh xạ 220 có thể ánh xạ nhiều dòng dữ liệu vào trường dữ liệu.

Các bước xử lý, trong đó bộ tạo khung dải gốc 210 tạo ra khung dải gốc và bộ ánh xạ 220 ánh xạ các dòng dữ liệu vào trường dữ liệu của khung dải gốc được tạo ra, có thể được thực hiện trong giao diện nhập 111 và bộ phận chèn phần đầu BB 115 của môđun thích ứng chế độ 110 và bộ phận chèn tín hiệu đệm và/hoặc tín hiệu báo hiệu trong dải 122 của môđun thích ứng dòng 120 như được thể hiện trên Fig.1.

Dựa vào Fig.1, giao diện nhập 111 có thể ánh xạ các PLP được nhập vào theo định dạng bit logic quốc tế. Nói cách khác, giao diện nhập 111 có thể xử lý theo cách sao cho bit đầu tiên được coi là bit có giá trị lớn nhất (Most Significant Bit, MSB) và mỗi PLP được ánh xạ dưới dạng định dạng bit logic quốc tế.

Giao diện nhập 111 có thể ánh xạ bằng cách tách các PLP được nhập vào theo đơn vị logic để thực hiện quy trình mã hoá sửa lỗi trước (Forward Error Correction, FEC) bao gồm bước mã hoá Bose-Chaudhuri-Hocquenghem (BCH) và/hoặc mã hoá kiểm tra chẵn lẻ mật độ thấp (Low Density Parity Check, LDPC) trong môđun mã hoá và điều biến đan xen bit (Bit Interleaver Coding and Modulation module, BICM) 130 ở phía sau. Giao

diện nhập 111 có thể tạo ra khung dài gốc từ các PLP đã được tách ra và ánh xạ theo đơn vị logic.

Phần đầu BB có thể được bổ sung vào khung dài gốc đã được tạo ra. Cụ thể là, bộ phận chèn phần đầu BB 115 có thể chèn phần đầu có kích thước cố định ở đầu khung dài gốc để xác định định dạng của trường dữ liệu trong khung dài gốc. Ví dụ, phần đầu BB có thể chứa các thông tin như thông tin về dạng thích ứng chế độ chỉ báo định dạng TS, GCS, GSE hoặc GFPS, thông tin về độ dài của gói dữ liệu người dùng, thông tin về độ dài trường dữ liệu, thông tin về byte đồng bộ hoá gói dữ liệu người dùng, v.v..

Phần đầu BB có kích thước bằng mười byte, và được chèn vào ở trước trường dữ liệu để xác định định dạng của trường dữ liệu.

Thông tin về dạng thích ứng chế độ (Mode Adaptation Type information, MATYPE) được sắp đặt ở trước phần đầu BB có kích thước bằng hai byte. Theo sáng chế, byte thứ nhất trong số hai byte MATYPE được gọi là MATYPE-1, và hai bit đầu trong byte thứ nhất của MATYPE-1 là trường TS/GS, và hai bit này chỉ báo định dạng của dòng đầu vào là định dạng nào trong số các định dạng GFPS, TS, GCS và GSE. Một bit tiếp theo là trường SIS/MIS (Single Input Stream/Multiple Input Streams, SIS/MIS), và bit này chỉ báo việc khung dài gốc chứa một dòng đầu vào hay chứa nhiều dòng đầu vào. Một bit tiếp theo là trường CCM/ACM (Constant Coding and Modulation/Adaptive Coding and Modulation, CCM/ACM) chỉ báo việc sơ đồ mã hoá và điều biến không đổi được thực hiện trên khung dài gốc hay sơ đồ mã hoá và điều biến thích ứng được thực hiện trên khung dài gốc. Một bit tiếp theo là trường tín hiệu chỉ báo đồng bộ hoá dòng đầu vào (Input Stream Synchronization Indicator, ISSYI), nếu giá trị đã được thiết lập của trường ISSYI bằng một, thì trường ISSYI được kích hoạt, do đó thời gian đồng bộ hoá sẽ được tính, còn nếu giá trị đã được thiết lập của trường ISSYI bằng không, thì trường ISSYI được bất hoạt. Một bit tiếp theo là trường NPD (Null Packet Deletion, NPD), và chỉ báo rằng bước xoá gói rỗng được thực hiện hay không được thực hiện. Nếu trường NPD được kích hoạt, thì số lượng gói rỗng được xoá sẽ được tính và sau đó được bổ sung vào trường gói dữ liệu người dùng (User Packet, UP). Hai bit tiếp theo là trường EXT, và được để lại để sau này sử dụng cho tiêu chuẩn truyền thông thế hệ kế tiếp.

Trường UPL (User Packet Length, UPL) trong phần đầu BB có kích thước bằng hai

byte, và lưu trữ thông tin về độ dài của gói dữ liệu người dùng. Trường DFL có kích thước bằng hai byte, và lưu trữ thông tin về độ dài của trường dữ liệu. Trường SYNC có kích thước bằng một byte, và sao chép và lưu trữ giá trị đồng bộ hoá của gói dữ liệu người dùng. Trường SYNCD có kích thước bằng hai byte, và lưu trữ khoảng cách bit từ điểm đầu của trường dữ liệu đến trường UP đầu tiên được truyền ở sau điểm đầu. Trường CRC-8 MODE có kích thước bằng một byte, và là trường kết hợp giữa trường CRC-8 để phát hiện mã lỗi và trường chế độ để xác định xem chế độ hiện thời là chế độ hoạt động bình thường hay là chế độ hoạt động hiệu quả cao.

Tuy nhiên, khác với phần đầu BB theo tiêu chuẩn DVB-T2 nêu trên, phần đầu BB theo phương án làm ví dụ của sáng chế có kích thước bằng hai byte, và có thể có trường SYNCD và trường tín hiệu chỉ báo tín hiệu đệm (PADding Indicator, PADI), hoặc có thể có trường SYNCD, trường PADI và trường ISSYI, như sẽ được mô tả dưới đây.

Phương án này nhằm mục đích giảm bớt phần thông tin được gọi là thông tin thủ tục bổ sung bằng cách giảm bớt những phần không cần thiết được dùng trong phần đầu BB.

Dựa vào Fig.2, bộ tạo khung dải gốc 210 chèn trường độ dài tín hiệu đệm (PADding Length, PADL) chỉ báo số byte của trường tín hiệu đệm vào trong khung dải gốc, tức là, số byte mà trường tín hiệu đệm chiếm giữ trong khung dải gốc, và có thể chèn tín hiệu PADI chỉ báo thông tin về độ dài PADL vào trong phần đầu BB.

Bộ tạo khung dải gốc 210 có thể bổ sung trường tín hiệu đệm dựa vào số byte của trường dữ liệu. Theo sáng chế, nếu nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu không có khoảng trống, thì trường tín hiệu đệm sẽ không được bổ sung. Nếu nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu nhưng không có đủ dữ liệu để lấp kín hết trường dữ liệu hay trường dữ liệu không được ánh xạ kín toàn bộ với các dòng dữ liệu đó, thì trường tín hiệu đệm có thể được bổ sung. Theo đó, bộ tạo khung dải gốc 210 có thể bổ sung trường tín hiệu đệm vào phần còn lại của vùng trong khung dải gốc mà trường dữ liệu được sắp xếp ở trong đó.

Ngoài ra, số byte của trường độ dài tín hiệu đệm, tức là, số byte mà trường PADL chiếm giữ, có thể được thiết lập tùy thuộc vào số byte của trường tín hiệu đệm được bổ sung, và thông tin về số byte của trường PADL đã được thiết lập có thể được chỉ báo ở

trong trường PADI bằng một đơn vị bit.

Nói cách khác, nếu trường tín hiệu đệm được bổ sung vào khung dải gốc, thì trường PADL chỉ báo số byte của trường tín hiệu đệm được tạo ra và được chèn vào trong khung dải gốc, và sau đó, tín hiệu PADI chỉ báo việc trường PADL có mặt hay không có mặt và, nếu trường PADL có mặt, thì số byte mà trường PADL đó chiếm giữ có thể được tạo ra và được chèn vào trong phần đầu BB.

Vì vậy, khác với phương pháp trong đó trường DFL của phần đầu BB đang được sử dụng theo tiêu chuẩn DVB-T2 hiện hành có kích thước bằng hai byte, trực tiếp lưu trữ và chỉ báo thông tin về độ dài của trường dữ liệu, phương án này của sáng chế đề xuất rằng độ dài của trường dữ liệu có thể được tính bằng cách tính độ dài của trường tín hiệu đệm. Phương án này sẽ được mô tả dưới đây.

Bộ tạo khung dải gốc 210 có thể tạo ra khung dải gốc theo thứ tự gồm có phần đầu BB, trường độ dài tín hiệu đệm, trường tín hiệu đệm và trường dữ liệu. Trong trường hợp như vậy, trường tín hiệu đệm có thể có trường độ dài tín hiệu đệm, và vì vậy, một hoặc hai byte trong số các byte của trường tín hiệu đệm có thể được phân định cho trường độ dài tín hiệu đệm. Khi đó, khung dải gốc được tạo ra như đã nêu trên có thể được áp dụng cho tất cả các phương án làm ví dụ của sáng chế, như sẽ được mô tả dưới đây.

Fig.3 đến Fig.8 là các hình vẽ thể hiện cấu trúc của khung dải gốc theo phương án làm ví dụ của sáng chế.

Dựa vào Fig.3, khung dải gốc 300 có thể có phần đầu BB 310, trường PADL 320, trường dữ liệu 330 và trường tín hiệu đệm 340.

Phần đầu BB 310 có thể có trường SYNCD 311, trường PADI 312 và trường RFU 313. Trường SYNCD 311 lưu trữ khoảng cách bit từ điểm đầu của trường dữ liệu 330 đến trường UP đầu tiên được truyền ở sau điểm đầu, và trường RFU 313 là trường được để lại để sau này sử dụng.

Trường PADI 312 có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL, giá trị thứ hai chỉ báo rằng trường PADL có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường PADL có kích thước hai byte.

Nếu khung dải gốc 300 chỉ có phần đầu BB 310 và trường dữ liệu 330, còn trường

tín hiệu đệm 340 không được chèn vào trong khung, thì bộ tạo khung dài gốc 210 không cần phải chèn trường PADL 320 để chỉ báo số byte của trường tín hiệu đệm. Vì vậy, bộ tạo khung dài gốc 210 ghi giá trị 00 để làm giá trị thứ nhất 312-1 vào trong trường PADI 312 trong phần đầu BB 310. Giá trị 00, tức là giá trị thứ nhất 312-1, chỉ báo rằng trường PADL 320 không được chèn vào trong khung dài gốc 300.

Tuy nhiên, nếu khung dài gốc 300 có phần đầu BB 310, trường dữ liệu 330 và trường tín hiệu đệm 340, thì bộ tạo khung dài gốc 210 chèn trường PADL 320 chỉ báo số byte của trường tín hiệu đệm 340. Khi đó, số byte của trường PADL 320 được xác định tùy thuộc vào số byte của trường tín hiệu đệm 340, và sau đó, giá trị 01, tức là giá trị thứ hai 312-2, hoặc giá trị 10, tức là giá trị thứ ba 312-3, có thể được ghi vào trong trường PADI 312 tùy thuộc vào số byte đã được xác định của trường PADL 320.

Cụ thể, nếu tổng số bit của khung dài gốc 300 bằng K_{bch} , thì tổng số byte sẽ bằng $K_{bch}/8$, và số byte tối đa của trường dữ liệu 330 bằng $K_{bch}/8 - 2$, trong đó 2 là hai byte được phân định cho phần đầu BB 310. Khi đó, do số byte của trường dữ liệu 330 bằng $K_{bch}/8 - 2$, nên số byte của trường tín hiệu đệm 340 bằng không. Nói cách khác, do toàn bộ vùng của khung dài gốc 300 trừ vùng cho phần đầu BB 310 là trường dữ liệu, nên bộ tạo khung dài gốc 210 không chèn trường tín hiệu đệm 340 và trường PADL 320, và sau đó, có thể ghi giá trị 00 tương ứng với số chỉ dẫn 312-1 vào trong trường PADI 312.

Ngoài ra, nếu số byte của trường dữ liệu 330 lớn hơn $K_{bch}/8 - 2 - 257$ và nhỏ hơn $K_{bch}/8 - 2$, tức là, nếu trường tín hiệu đệm 340 được chèn vào và số byte của trường tín hiệu đệm 340 lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì một byte là đủ để biểu diễn số byte của trường tín hiệu đệm 340. Trong trường hợp như vậy, bộ tạo khung dài gốc 210 thiết lập trường PADL 320 có kích thước một byte, và sau đó, có thể ghi giá trị 01 tương ứng với số chỉ dẫn 312-2 vào trong trường PADI 312.

Khi đó, số byte của trường tín hiệu đệm 340, tức là, số byte của trường tín hiệu đệm, được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dài gốc 300 trừ đi hai là số byte của phần đầu BB 310, một là số byte của trường PADL 320, và số byte của trường dữ liệu 330.

Mặt khác, nếu số byte của trường dữ liệu 330 nhỏ hơn hoặc bằng $K_{bch}/8 - 2 - 257$, tức là, nếu số byte của trường tín hiệu đệm 340 lớn hơn 256, thì cần có ít nhất hai byte để

biểu diễn số byte của trường tín hiệu đệm 340. Trong trường hợp như vậy, bộ tạo khung dài gốc 210 thiết lập trường PADL 320 có kích thước hai byte, và sau đó, có thể ghi giá trị 10 tương ứng với số chỉ dẫn 312-3 vào trong trường PADI 312.

Khi đó, số byte của trường tín hiệu đệm 340 được tính bằng cách lấy $K_{\text{bch}}/8$ là tổng số byte của khung dài gốc 300 trừ đi hai là số byte của phần đầu BB 310, hai là số byte của trường PADL 320, và số byte của trường dữ liệu 330.

Bộ tạo khung dài gốc 210 cũng có thể ghi giá trị 11 tương ứng với số chỉ dẫn 312-4 vào trong trường PADI 312 để sau này sử dụng, nếu cần.

Dựa vào Fig.4, khung dài gốc 400 có thể có phần đầu BB 410, trường ISSY 420, trường PADL 430, trường dữ liệu 440 và trường tín hiệu đệm 450.

Phần đầu BB 410 có thể có trường SYNCD 411, trường tín hiệu chỉ báo ISSY (ISSYI) 412 và trường PADI 413. Nói cách khác, nếu trường ISSY 420 được bổ sung vào khung dài gốc 400, thì bộ tạo khung dài gốc 210 có thể bổ sung trường ISSYI 412 chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY 420 vào phần đầu BB 410.

Theo sáng chế, trường SYNCD 411 đã được mô tả chi tiết; vì vậy ở đây sẽ không mô tả chi tiết nữa. Trường ISSY 420 được sử dụng để truyền giá trị đếm nhịp tính theo tốc độ xung nhịp điều biến và tái tạo sự định thời chính xác để khôi phục dòng đầu ra bằng bộ thu.

Ngoài ra, phương pháp truyền trường ISSY 420 có thể thay đổi tùy thuộc vào định dạng của dòng đầu vào và chế độ hoạt động. Ở chế độ hoạt động bình thường, trường ISSY 420 có thể được truyền bằng cách bổ sung trường này vào một gói UP của dòng đã được đóng gói, và ở chế độ hoạt động hiệu quả cao, thì trường này có thể được truyền bằng cách bổ sung trường này vào phần đầu BB của khung BB.

Ngoài ra, nếu giá trị đã được thiết lập của trường ISSYI 412 bằng một, thì trường ISSYI 412 được kích hoạt để tính thời gian đồng bộ hoá, và nếu giá trị đã được thiết lập của trường tín hiệu chỉ báo đồng bộ hoá dòng đầu vào (Input Stream Synchronization, ISSY) 412 bằng không, thì trường ISSYI 412 được bất hoạt.

Trường PADI 413 có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL, giá trị thứ hai chỉ báo rằng trường PADL có kích thước một byte,

và giá trị thứ ba chỉ báo rằng trường PADL có kích thước hai byte.

Nếu giá trị đã được thiết lập của trường ISSYI 412 bằng một, thì bộ tạo khung dài gốc 210 có thể được kích hoạt và chèn trường ISSY 420 trong khung dài gốc 400.

Nếu giá trị đã được thiết lập của trường ISSYI 412 bằng một, khung dài gốc 400 chỉ có phần đầu BB 410, trường ISSY 420 và trường dữ liệu 440, còn trường tín hiệu đệm 450 không được chèn vào trong khung, thì bộ tạo khung dài gốc 210 không cần phải chèn trường PADL 430 chỉ báo số byte của trường tín hiệu đệm 450. Do đó, bộ tạo khung dài gốc 210 ghi giá trị 00 để làm giá trị thứ nhất 413-1 vào trong trường PADI 413 trong phần đầu BB 410. Giá trị 00, tức là giá trị thứ nhất 413-1, chỉ báo rằng trường PADL 430 không được chèn vào trong khung dài gốc 400.

Tuy nhiên, nếu khung dài gốc 400 có phần đầu BB 410, trường ISSY 420, trường dữ liệu 440 và trường tín hiệu đệm 450, thì bộ tạo khung dài gốc 210 chèn trường PADL 430 chỉ báo số byte của trường tín hiệu đệm 450. Lúc này, bộ tạo khung dài gốc 210 xác định số byte của trường PADL 430 tùy thuộc vào số byte của trường tín hiệu đệm 450, và sau đó, có thể ghi giá trị 01, tức là giá trị thứ hai 413-2, hoặc giá trị 10, tức là giá trị thứ ba 413-3, vào trong trường PADI 413 tùy thuộc vào số byte đã được xác định của trường PADL 430.

Cụ thể, nếu tổng số bit của khung dài gốc 400 là K_{bch} , thì tổng số byte sẽ là $K_{bch}/8$, và số byte tối đa của trường dữ liệu 440 sẽ là $K_{bch}/8 - 5$, trong đó 5 có nghĩa là hai byte của phần đầu BB 310 và ba byte của trường ISSY 420. Khi đó, do số byte của trường dữ liệu 440 là $K_{bch}/8 - 5$, cho nên số byte của trường tín hiệu đệm 450 sẽ bằng không. Nói cách khác, do toàn bộ vùng của khung dài gốc 400 trừ phần đầu BB 410 và trường ISSY 420 là trường dữ liệu 440, cho nên bộ tạo khung dài gốc 210 sẽ không chèn trường tín hiệu đệm 450 và trường PADL 430, và sau đó, có thể ghi giá trị 00 tương ứng với số chỉ dẫn 413-1 vào trong trường PADI 413.

Ngoài ra, nếu số byte của trường dữ liệu 450 lớn hơn $K_{bch}/8 - 5 - 257$ và nhỏ hơn $K_{bch}/8 - 5$, tức là, nếu trường tín hiệu đệm 450 được chèn vào và số byte của trường tín hiệu đệm 450 lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì một byte là đủ để biểu diễn số byte của trường tín hiệu đệm 450. Trong trường hợp như vậy, bộ tạo khung dài gốc 210 thiết lập trường PADL 430 có kích thước một byte, và sau đó, có thể ghi giá

trị 01 tương ứng với số chỉ dẫn 413-2 vào trong trường PADI 413.

Khi đó, số byte của trường tín hiệu đệm 450, tức là, số byte của trường tín hiệu đệm, được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dài gốc 300 trừ đi hai là số byte của phần đầu BB 410, ba là số byte của trường ISSY 420, một là số byte của trường PADL 430, và số byte của trường dữ liệu 440.

Mặt khác, nếu số byte của trường dữ liệu 440 nhỏ hơn hoặc bằng $K_{bch}/8 - 5 - 257$, tức là, nếu số byte của trường tín hiệu đệm 450 lớn hơn 256, thì cần có ít nhất hai byte để biểu diễn số byte của trường tín hiệu đệm 450. Trong trường hợp như vậy, bộ tạo khung dài gốc 210 thiết lập trường PADL 430 có kích thước hai byte, và sau đó, có thể ghi giá trị 10 tương ứng với số chỉ dẫn 413-3 vào trong trường PADI 413.

Khi đó, số byte của trường tín hiệu đệm 450 được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dài gốc 400 trừ đi hai là số byte của phần đầu BB 410, ba là số byte của trường ISSY 420, hai là số byte của trường PADL 430, và số byte của trường dữ liệu 440.

Bộ tạo khung dài gốc 210 cũng có thể ghi giá trị 11 tương ứng với số chỉ dẫn 413-4 vào trong trường PADI 413 để sau này sử dụng, nếu cần.

Nếu giá trị đã được thiết lập của trường ISSYI 412 bằng không, thì bộ tạo khung dài gốc 210 sẽ không chèn trường ISSY 420 vào trong khung dài gốc 400. Do đó, nếu giá trị đã được thiết lập của trường ISSYI 412 bằng không, thì bộ tạo khung dài gốc 210 có thể tạo ra khung dài gốc theo cách giống như đã được mô tả dựa vào Fig.3.

Dựa vào Fig.5, khung dài gốc 500 có thể có phần đầu BB 510, trường dữ liệu 520, trường tín hiệu đệm 530 và trường PADL 540.

Khi đó, phần đầu BB 510 có thể có trường SYNCN 511, trường PADI 512 và trường RFU 513. Trường SYNCN 511 lưu trữ khoảng cách bit từ điểm đầu của trường dữ liệu 520 đến trường UP đầu tiên được truyền ở sau điểm đầu như đã nêu trên, và trường RFU 513 là trường được để lại để sau này sử dụng.

Trường PADI 512 có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL, giá trị thứ hai chỉ báo rằng trường PADL có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường PADL có kích thước hai byte.

Để tạo ra khung dải gốc 500 như được thể hiện trên Fig.5, thì bộ tạo khung dải gốc 210 bổ sung trường tín hiệu đệm 530 dựa vào số byte của trường dữ liệu 520, thiết lập số byte của trường PADL 540 tùy thuộc vào số byte của trường tín hiệu đệm được bổ sung 530, và có thể ghi thông tin về số byte đã được thiết lập của trường PADL 540 theo đơn vị bit, đó là giá trị 00 tương ứng với số chỉ dẫn 512-1, giá trị 01 tương ứng với số chỉ dẫn 512-2, giá trị 10 tương ứng với số chỉ dẫn 512-3 và giá trị 11 tương ứng với số chỉ dẫn 512-4 vào trong trường PADI 512.

Phương pháp này giống như phương pháp mà trong đó bộ tạo khung dải gốc 210 tạo ra khung dải gốc 300 như được thể hiện trên Fig.3.

Tuy nhiên, khung dải gốc 500 như được thể hiện trên Fig.5 có cấu trúc khác biệt ở chỗ trường PADL 540 được bổ sung vào sau trường tín hiệu đệm 530. Do sự khác biệt về cấu trúc này, nên có thể có sự khác biệt về thứ tự để tạo ra hoặc đọc khung dải gốc. Tuy nhiên, việc chèn trường PADI chỉ báo sự có mặt hoặc sự không có mặt của trường PADL và số byte của trường PADL, chỉ báo số byte của trường tín hiệu đệm, thì vẫn giống nhau.

Dựa vào Fig.6, khung dải gốc 600 có thể có phần đầu BB 610, trường ISSY 620, trường dữ liệu 630, trường tín hiệu đệm 640 và trường PADL 650.

Phần đầu BB 610 có thể có trường SYNCN 611, trường ISSYI 612 và trường PADI 613. Nói cách khác, nếu trường ISSY 620 được bổ sung vào khung dải gốc 600, thì bộ tạo khung dải gốc 210 có thể bổ sung trường ISSYI 612 chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY 620 vào phần đầu BB 610.

Cụ thể, để tạo ra khung dải gốc 600 như được thể hiện trên Fig.6, thì bộ tạo khung dải gốc 210 bổ sung trường tín hiệu đệm 640 dựa vào số byte của trường dữ liệu 630, thiết lập số byte của trường PADL 650 tùy thuộc vào số byte của trường tín hiệu đệm được bổ sung 640, và có thể ghi thông tin về số byte đã được thiết lập của trường PADL 650 theo đơn vị bit, đó là giá trị 00 tương ứng với số chỉ dẫn 613-1, giá trị 01 tương ứng với số chỉ dẫn 613-2, giá trị 10 tương ứng với số chỉ dẫn 613-3, và giá trị 11 tương ứng với số chỉ dẫn 613-4 vào trong trường PADI 613.

Nếu giá trị đã được thiết lập của trường ISSYI 612 bằng một, thì số byte của trường

tín hiệu đếm 640 được tính bằng cách coi là trường ISSY 620 được chèn vào trong khung dài gốc 600. Nếu giá trị đã được thiết lập của trường ISSYI 612 bằng không, thì số byte của trường tín hiệu đếm 640 được tính bằng cách coi là trường ISSY 620 không được chèn vào trong khung dài gốc 600.

Phương pháp này giống như phương pháp mà trong đó bộ tạo khung dài gốc 210 tạo ra khung dài gốc 400 như được thể hiện trên Fig.4.

Tuy nhiên, khung dài gốc 600 như được thể hiện trên Fig.6 có cấu trúc khác biệt ở chỗ trường PADL 650 được bổ sung vào sau trường tín hiệu đếm 640. Do sự khác biệt về cấu trúc này, nên có thể có sự khác biệt về thứ tự để tạo ra hoặc đọc khung dài gốc. Tuy nhiên, việc chèn trường PADI chỉ báo sự có mặt hoặc sự không có mặt của trường PADL và số byte của trường PADL, chỉ báo số byte của trường tín hiệu đếm, thì vẫn giống nhau.

Dựa vào Fig.7, nếu số byte của trường tín hiệu đếm 730 nhỏ hơn hoặc bằng kích thước định trước, thì bộ tạo khung dài gốc 210 chèn một trường PADL 731 chỉ báo tổng số byte của trường tín hiệu đếm 730 vào trong trường tín hiệu đếm 730, còn nếu số byte của trường tín hiệu đếm 730 lớn hơn kích thước định trước, thì bộ tạo khung dài gốc 210 chèn trường PADL thứ nhất 731 và trường PADL thứ hai 732 vào trong trường tín hiệu đếm 730. Trường PADL thứ nhất 731 có thể chỉ báo sự có mặt của trường PADL thứ hai 732 ở trong trường tín hiệu đếm 730, và trường PADL thứ hai 732 có thể chỉ báo tổng số byte của trường tín hiệu đếm 730.

Khung dài gốc 700 có thể có phần đầu BB 710, trường dữ liệu 720 và trường tín hiệu đếm 730 có trường PADL thứ nhất 731 và trường PADL thứ hai 732.

Khi đó, phần đầu BB 710 có thể có trường SYNCD 711, trường PADI 712 và trường RFU 713. Trường SYNCD 711 lưu trữ khoảng cách bit từ điểm đầu của trường dữ liệu 720 đến trường UP đầu tiên được truyền ở sau điểm đầu như đã nêu trên, và trường RFU 713 là trường được để lại để sau này sử dụng.

Trường PADI 712 có thể có giá trị thứ nhất xác định trường hợp là trường tín hiệu đếm 730 không có mặt hoặc giá trị thứ hai xác định trường hợp là trường tín hiệu đếm 730 có mặt.

Nếu khung dài gốc 700 chỉ có phần đầu BB 710 và trường dữ liệu 720, còn trường tín hiệu đệm 730 không được chèn vào trong khung này, thì bộ tạo khung dài gốc 210 không cần phải chèn bất cứ trường nào trong số trường PADL thứ nhất 731 và trường PADL thứ hai 732 để chỉ báo số byte của trường tín hiệu đệm. Vì vậy, bộ tạo khung dài gốc 210 ghi giá trị 0 để làm giá trị thứ nhất 712-1 vào trong trường PADI 712 trong phần đầu BB 710, và giá trị 0, giá trị thứ nhất 712-1, chỉ báo rằng trường tín hiệu đệm 730 không được chèn vào trong khung dài gốc 700.

Theo sáng chế, trường tín hiệu đệm 730 có trường PADL thứ nhất 731 và trường PADL thứ hai 732 khác với các trường hợp được thể hiện trên các hình vẽ Fig.3, Fig.4, Fig.5 và Fig.6. Nói cách khác, nếu số byte của trường tín hiệu đệm 730 bằng 256, thì trường tín hiệu đệm 730 chứa tín hiệu đệm có kích thước 255 byte và trường PADL thứ nhất 731 có kích thước một byte. Nếu số byte của trường tín hiệu đệm 730 bằng 356, giá trị này lớn hơn 256, thì trường tín hiệu đệm 730 có thể có tín hiệu đệm được chèn vào có kích thước 353 byte, trường PADL thứ nhất 731 có kích thước một byte, và trường PADL thứ hai 732 có kích thước hai byte.

Theo sáng chế, nếu tổng số byte của trường tín hiệu đệm 730 lớn hơn 256, thì bộ tạo khung dài gốc 210 chèn trường PADL thứ nhất 731 và trường PADL thứ hai 732 vào trong trường tín hiệu đệm 730. Trường PADL thứ nhất 731 được thiết lập bằng giá trị được biểu diễn bằng một byte hoặc ít hơn như vậy, và trường PADL thứ hai 732 có thể được chèn vào ở vị trí tương ứng với giá trị đã được thiết lập của trường PADL thứ nhất 731 có kích thước hai byte.

Nói cách khác, trường PADL thứ nhất 731 có thể được đặt bằng một trong số 256 giá trị được biểu diễn bằng một byte hoặc ít hơn như vậy. Ví dụ, nếu giá trị đã được thiết lập của trường PADL thứ nhất 731 bằng 255, thì trường PADL thứ hai 732 có mặt ở byte thứ 255 và byte thứ 256 so với byte mà trường PADL thứ nhất 731 nằm ở đó.

Cấu trúc của khung dài gốc 700 giống với cấu trúc của khung dài gốc theo các phương án nêu trên ở chỗ, khi khung dài gốc 700 có phần đầu BB 710, trường dữ liệu 720 và trường tín hiệu đệm 730, thì bộ tạo khung dài gốc 210 có thể chèn trường PADL chỉ báo số byte của trường tín hiệu đệm 730.

Cụ thể, nếu tổng số bit của khung dài gốc 700 là K_{bch} , thì tổng số byte sẽ là $K_{bch}/8$,

và số byte tối đa của trường dữ liệu 720 là $K_{bch}/8 - 2$, trong đó 2 là hai byte được phân định cho phần đầu BB 710. Khi đó, do số byte của trường dữ liệu 720 là $K_{bch}/8 - 2$, nên số byte của trường tín hiệu đệm 730 bằng không. Nói cách khác, do toàn bộ vùng của khung dải gốc 700 trừ vùng cho phần đầu BB 710 là trường dữ liệu 720, cho nên bộ tạo khung dải gốc 210 sẽ không chèn trường tín hiệu đệm 730, trường PADL thứ nhất 731 và trường PADL thứ hai 732, và sau đó, có thể ghi giá trị 0 tương ứng với số chỉ dẫn 712-1 vào trong trường PADI 712.

Ngoài ra, nếu số byte của trường dữ liệu 720 lớn hơn $K_{bch}/8 - 2 - 256$ và nhỏ hơn $K_{bch}/8 - 2$, tức là, nếu trường tín hiệu đệm 730 được chèn vào và số byte của trường tín hiệu đệm 730 lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì bộ tạo khung dải gốc 210 có thể chèn trường PADL thứ nhất 731 có kích thước một byte vào trong trường tín hiệu đệm 730 để chỉ báo số byte của trường tín hiệu đệm 730, và ghi giá trị 1 tương ứng với số chỉ dẫn 712-2 vào trong trường PADI 712 để chỉ báo rằng trường tín hiệu đệm 730 đã được chèn vào.

Theo sáng chế, như đã nêu trên, nếu số byte của trường tín hiệu đệm 730 bằng 256, thì trường tín hiệu đệm 730 chứa tín hiệu đệm có kích thước 255 byte và trường PADL thứ nhất 731 có kích thước một byte. Lý do giải thích tại sao lại lấy $K_{bch}/8 - 2$ trừ đi 256 chứ không phải là 257 khi tính số byte tối thiểu của trường dữ liệu 720 là vì trường độ dài tín hiệu đệm thứ nhất 731 được chèn vào trong trường tín hiệu đệm 730.

Khi đó, số byte của trường tín hiệu đệm 730 được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dải gốc 700 trừ đi hai là số byte của phần đầu BB 710 và số byte của trường dữ liệu 720.

Mặt khác, nếu số byte của trường dữ liệu 720 nhỏ hơn hoặc bằng $K_{bch}/8 - 2 - 256$, tức là, khi số byte của trường tín hiệu đệm 730 lớn hơn 256, thì bộ tạo khung dải gốc 210 có thể chèn trường PADL thứ hai 732 có kích thước hai byte vào trong trường tín hiệu đệm 730 để chỉ báo số byte của trường tín hiệu đệm 730. Trong trường hợp như vậy, bộ tạo khung dải gốc 210 cũng có thể chèn trường PADL thứ nhất 731 chỉ báo sự có mặt của trường PADL thứ hai 732 trong trường tín hiệu đệm 730, và ghi giá trị 1 tương ứng với số chỉ dẫn 712-2 vào trong trường PADI 712 để chỉ báo rằng trường tín hiệu đệm 730 đã được chèn vào.

Theo sáng chế, điểm đầu của trường PADL thứ hai 732 nằm ở vị trí mà ở đó có byte thứ 256 tính từ điểm cuối của khung dải gốc 700 mà trường PADL thứ nhất 731 được chèn vào tại đó. Trường PADL thứ nhất 731 có thể lưu trữ thông tin chỉ báo sự có mặt của trường PADL thứ hai 732 như đã nêu trên bằng cách thiết lập và lưu trữ một giá trị cụ thể (ví dụ giá trị 255).

Ngoài ra, như đã nêu trên, nếu số byte của trường tín hiệu đệm 730 bằng 356, giá trị này lớn hơn 256, thì trường tín hiệu đệm 730 có thể chứa tín hiệu đệm đã được chèn vào có kích thước 353 byte, trường PADL thứ nhất 731 có kích thước một byte, và trường PADL thứ hai 732 có kích thước hai byte.

Ngoài ra, giống như trong trường hợp số byte của trường tín hiệu đệm 730 lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, số byte của trường tín hiệu đệm 730 được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dải gốc 700 trừ đi hai là số byte của phần đầu BB 710 và số byte của trường dữ liệu 720.

Dựa vào Fig.8, khung dải gốc 800 có thể có phần đầu BB 810, trường ISSY 820, trường dữ liệu 830 và trường tín hiệu đệm 840.

Phần đầu BB 810 có thể có trường SYNCN 811, trường ISSYI 812, trường PADI 813 và trường RFU 814. Nói cách khác, nếu trường ISSY 820 được bổ sung vào khung dải gốc 800, thì bộ tạo khung dải gốc 210 có thể bổ sung trường ISSYI 812 chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY 820 vào phần đầu BB 810.

Tuy nhiên, nếu số byte của trường tín hiệu đệm 840 nhỏ hơn hoặc bằng kích thước định trước, thì bộ tạo khung dải gốc 210 bổ sung trường PADL 841 chỉ báo số byte của trường tín hiệu đệm 840 trong khung dải gốc 800, còn nếu số byte của trường tín hiệu đệm 840 lớn hơn kích thước định trước, thì bộ tạo khung dải gốc 210 có thể bổ sung trường PADL thứ hai 842 chỉ báo số byte của trường tín hiệu đệm 840 và trường PADL thứ nhất 841 chỉ báo sự có mặt của trường PADL thứ hai 842 vào trong khung dải gốc 800.

Nếu giá trị đã được thiết lập của trường ISSYI 812 bằng một, thì số byte của trường tín hiệu đệm 840 được tính bằng cách coi là trường ISSY 820 đã được chèn vào trong khung dải gốc 800. Nếu giá trị đã được thiết lập của trường ISSYI 812 bằng không, thì số

byte của trường tín hiệu đệm 840 được tính bằng cách coi là trường ISSY 820 không được chèn vào trong khung dài gốc 800.

Nói cách khác, nếu giá trị đã được thiết lập của trường ISSYI 812 bằng không, thì số byte của trường tín hiệu đệm 840 có thể được tính theo cách giống như đã được mô tả dựa vào Fig.7. Tuy nhiên, nếu giá trị đã được thiết lập của trường ISSYI 812 bằng một và giá trị đã được thiết lập của trường PADI 813 bằng không, thì trường tín hiệu đệm 840 không có mặt, cho nên số byte của trường dữ liệu 830 được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dài gốc trừ đi hai là số byte của phần đầu BB và ba là số byte của trường ISSY.

Ngoài ra, nếu giá trị đã được thiết lập của trường ISSYI 812 bằng một và giá trị đã được thiết lập của trường PADI 813 bằng một, và nếu số byte của trường dữ liệu 830 lớn hơn $K_{bch}/8 - 5 - 256$ và nhỏ hơn $K_{bch}/8 - 5$, tức là, nếu trường tín hiệu đệm 840 được chèn vào và số byte của trường tín hiệu đệm 840 lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì bộ tạo khung dài gốc 210 có thể chèn trường PADL thứ nhất 841 có kích thước một byte vào trong trường tín hiệu đệm 840 để chỉ báo số byte của trường tín hiệu đệm 840, và ghi giá trị 1 tương ứng với số chỉ dẫn 813-2 vào trong trường PADI 813 để chỉ báo rằng trường tín hiệu đệm 840 đã được chèn vào.

Ngoài ra, như đã nêu trên, nếu số byte của trường tín hiệu đệm 840 bằng 256, thì trường tín hiệu đệm 840 chứa tín hiệu đệm có kích thước 255 byte và trường PADL thứ nhất 841 có kích thước một byte. Lý do giải thích tại sao lại lấy $K_{bch}/8 - 2$ trừ đi 256 chứ không phải là 257 khi tính số byte tối thiểu của trường dữ liệu 830 là vì trường PADL thứ nhất 841 được chèn vào trong trường tín hiệu đệm 840.

Ngoài ra, nếu giá trị đã được thiết lập của trường ISSYI 812 bằng một và giá trị đã được thiết lập của trường PADI 813 bằng một, và nếu số byte của trường dữ liệu 830 nhỏ hơn hoặc bằng $K_{bch}/8 - 5 - 256$, tức là, nếu số byte của trường tín hiệu đệm 840 lớn hơn 256, thì bộ tạo khung dài gốc 210 có thể chèn trường PADL thứ hai 842 có kích thước hai byte vào trong trường tín hiệu đệm 840 để chỉ báo số byte của trường tín hiệu đệm 840. Trong trường hợp như vậy, bộ tạo khung dài gốc 210 cũng có thể chèn trường PADL thứ nhất 841 chỉ báo sự có mặt của trường PADL thứ hai 842 trong trường tín hiệu đệm 840, và ghi giá trị 1 tương ứng với số chỉ dẫn 813-2 vào trong trường PADI 813

để chỉ báo rằng trường tín hiệu đệm 840 đã được chèn vào.

Ngoài ra, như đã nêu trên, nếu số byte của trường tín hiệu đệm 840 bằng 356, giá trị này lớn hơn 256, thì trường tín hiệu đệm 840 có thể chứa tín hiệu đệm đã được chèn vào có kích thước 353 byte, trường PADL thứ nhất 841 có kích thước một byte, và trường PADL thứ hai 842 có kích thước hai byte.

Theo sáng chế, nếu tổng số byte của trường tín hiệu đệm 840 lớn hơn 256, thì bộ tạo khung dài gốc 210 chèn trường PADL thứ nhất 841 và trường PADL thứ hai 842 vào trong trường tín hiệu đệm 840. Trường PADL thứ nhất 841 được thiết lập bằng giá trị được biểu diễn bằng một byte hoặc ít hơn như vậy, và trường PADL thứ hai 842 có thể được chèn vào ở vị trí tương ứng với giá trị đã được thiết lập của trường PADL thứ nhất 841 có kích thước hai byte.

Tuy nhiên, nếu số byte của trường tín hiệu đệm 840 lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, hoặc lớn hơn 256, tức là, chỉ khi có tín hiệu đệm có số byte lớn hơn hoặc bằng một, thì số byte của trường tín hiệu đệm 840 được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dài gốc 800 trừ đi hai là số byte của phần đầu BB 810, ba là số byte của trường ISSY 820, và số byte của trường dữ liệu 830.

Fig.9(a) và Fig.9(b) là bảng thể hiện các giá trị được thiết lập trong trường PADI khi trường tín hiệu đệm có kích thước một byte được chèn vào, theo phương án làm ví dụ của sáng chế.

Dựa vào Fig.9(a), trường PADI có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường PADL không có mặt và trường tín hiệu đệm có kích thước một byte, giá trị thứ ba chỉ báo rằng trường PADL có kích thước một byte, và giá trị thứ tư chỉ báo rằng trường PADL có kích thước hai byte.

Theo sáng chế, nếu số byte của trường tín hiệu đệm bằng không, thì bộ tạo khung dài gốc 210 sẽ không chèn trường tín hiệu đệm và trường PADL, và ghi giá trị thứ nhất vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm bằng một, thì bộ tạo khung dài gốc 210 sẽ không chèn trường PADL, và ghi giá trị thứ hai vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn 1

và nhỏ hơn hoặc bằng 256, thì bộ tạo khung dải gốc 210 sẽ thiết lập trường PADL có kích thước một byte, và ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì bộ tạo khung dải gốc 210 sẽ thiết lập trường PADL có kích thước hai byte, và ghi giá trị thứ tư vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Nếu không có trường tín hiệu đệm, thì bộ tạo khung dải gốc 210 sẽ không chèn trường PADL, và có thể ghi giá trị 00 tương ứng với số chỉ dẫn 910 vào trong trường PADI.

Nếu trường tín hiệu đệm có kích thước một byte, thì bộ tạo khung dải gốc 210 không chèn riêng trường PADL bằng cách cho phép trường PADI trực tiếp chỉ báo rằng trường tín hiệu đệm có kích thước một byte được chèn vào, và có thể ghi giá trị 01 tương ứng với số chỉ dẫn 920 vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Nếu số byte của trường tín hiệu đệm lớn hơn một, thì bộ tạo khung dải gốc 210 có thể thiết lập số byte của trường PADL bằng một hoặc hai tùy thuộc vào số byte của trường tín hiệu đệm, và ghi giá trị 10 tương ứng với số chỉ dẫn 930 hoặc giá trị 11 tương ứng với số chỉ dẫn 940 vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Nói cách khác, phương án làm ví dụ như được thể hiện trên Fig.9(a) có thể được áp dụng cho tất cả các phương án của sáng chế như đã nêu trên. Nói cách khác, theo tất cả các phương án, nếu trường tín hiệu đệm có kích thước một byte, thì trường PADI trực tiếp chỉ báo rằng trường tín hiệu đệm có kích thước một byte được chèn vào và trường PADL không được chèn riêng.

Dựa vào Fig.9(b), trường PADI có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường PADL không có mặt và trường tín hiệu đệm có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường PADL có kích thước hai byte.

Khi đó, nếu số byte của trường tín hiệu đệm bằng không, thì bộ tạo khung dải gốc 210 không chèn trường tín hiệu đệm và trường PADL, và có thể ghi giá trị thứ nhất vào trong trường PADI. Nếu số byte của trường tín hiệu đệm bằng một, thì bộ tạo khung dải gốc 210 không chèn trường PADL, và có thể ghi giá trị thứ hai vào trong trường PADI.

Nếu số byte của trường tín hiệu đệm lớn hơn một, thì bộ tạo khung dài gốc 210 thiết lập trường PADL dưới dạng hai byte, và có thể ghi giá trị thứ ba vào trong trường tín hiệu chỉ báo tín hiệu đệm.

Nếu không có trường tín hiệu đệm, thì bộ tạo khung dài gốc 210 có thể không chèn trường PADL, và có thể ghi giá trị 00 tương ứng với số chỉ dẫn 950 vào trong trường độ dài tín hiệu đệm.

Nếu trường tín hiệu đệm có kích thước một byte, thì bộ tạo khung dài gốc 210 có thể không chèn riêng trường PADL bằng cách cho phép trường PADI trực tiếp chỉ báo rằng trường tín hiệu đệm có kích thước một byte được chèn vào, và có thể ghi giá trị 01 tương ứng với số chỉ dẫn 960 vào trong trường PADI.

Nếu số byte của trường tín hiệu đệm lớn hơn một, thì bộ tạo khung dài gốc 210 có thể thiết lập cố định số byte của trường PADL bằng hai bất kể số byte của trường tín hiệu đệm, và ghi giá trị 10 tương ứng với số chỉ dẫn 970 vào trong trường PADI.

Ngoài ra, bộ tạo khung dài gốc 210 có thể ghi giá trị 11 tương ứng với số chỉ dẫn 980 vào trong trường PADI để sau này sử dụng.

Phương án làm ví dụ như được thể hiện trên Fig.9(b) có thể được áp dụng cho tất cả các phương án của sáng chế như đã nêu trên. Nói cách khác, theo tất cả các phương án, nếu trường tín hiệu đệm có kích thước một byte, thì trường PADL trực tiếp chỉ báo rằng trường tín hiệu đệm có kích thước một byte được chèn vào, trường PADL không được chèn riêng, và, nếu số byte của trường tín hiệu đệm lớn hơn một, thì số byte của trường PADL được thiết lập cố định bằng hai.

Phương pháp tạo ra khung dài gốc như được thể hiện trên Fig.9(b) có điểm khác biệt ở chỗ trường PADL được thiết lập cố định có kích thước hai byte so với phương pháp tạo ra khung dài gốc như được thể hiện trên Fig.9(a). Nói cách khác, trong trường hợp được thể hiện trên Fig.9(b), do trường PADL, nếu cần, được thiết lập cố định có kích thước hai byte để chỉ báo số byte của trường tín hiệu đệm, cho nên khung dài gốc có thể có cấu trúc tương đối đơn giản so với trường hợp được thể hiện trên Fig.9(a).

Để áp dụng phương pháp tạo ra khung dài gốc như được thể hiện trên Fig.9(b) cho các phương án như được thể hiện trên Fig.7 và Fig.8, thì bộ tạo khung dài gốc 210 phân

định hai byte cuối của khung dải gốc cho trường PADL, và có thể lưu trữ ở trong đó thông tin chỉ báo độ dài của trường tín hiệu đệm, độ dài của trường tín hiệu đệm này được tính bằng cách lấy $K_{bch}/8$ là tổng số byte của khung dải gốc, trừ đi số byte của phần đầu BB hoặc trừ đi tổng của số byte của phần đầu BB và số byte của trường ISSY, và số byte của trường dữ liệu.

Bộ tạo khung dải gốc 210 có thể tạo ra khung dải gốc theo thứ tự gồm có phần đầu dải gốc, trường PADL, trường tín hiệu đệm, và trường dữ liệu. Trong trường hợp như vậy, trường tín hiệu đệm có thể có trường PADL, và do đó, một hoặc hai byte trong số các byte của trường tín hiệu đệm có thể được phân định cho trường PADL. Khi đó, khung dải gốc được tạo ra theo cách sao cho cách đó có thể được áp dụng cho tất cả các phương án của sáng chế như đã nêu trên.

Fig.10 là sơ đồ khối thể hiện quy trình thu của thiết bị thu sử dụng phương pháp theo tiêu chuẩn DVB-T2.

Thiết bị thu 1000 bao gồm môđun DVB-T2 tần số vô tuyến (Radio Frequency, RF) 1010, môđun DVB-T2 BB 1020, bộ tăng tốc 1030, bộ xử lý khung 1040, bộ phân kênh 1050 và bộ giải mã audio/video 1060.

Môđun DVB-T2 RF 1010 có thể thu các tín hiệu truyền theo tiêu chuẩn DVB-T2.

Khi thu được các tín hiệu truyền từ môđun DVB-T2 RF 1010, môđun DVB-T2 BB 1020 bắt đầu hoạt động, và có thể thực hiện các quy trình xử lý tín hiệu dải gốc (đồng bộ hoá, đánh giá kênh, cân bằng, giải đan xen, v.v.).

Bộ tăng tốc 1030 thực hiện bước giải mã LDPC và BCH cho tín hiệu theo tiêu chuẩn DVB-T2, và, ngoài ra, có thể thực hiện bước biến đổi Fourier nhanh (Fast Fourier Transform, FFT) cho tín hiệu theo tiêu chuẩn DVB-T2.

Bộ xử lý khung 1040 có thể xử lý vùng dữ liệu bằng cách sử dụng thông tin phần đầu của khung dải gốc theo tiêu chuẩn DVB-T2.

Bộ phân kênh 1050 có thể tái tạo các tín hiệu theo định dạng như TS, GCS, GFPS, GSE, v.v., thu được từ thiết bị phát bằng cách thực hiện các quy trình xử lý ngược của môđun thích ứng dòng và môđun thích ứng chế độ.

Bộ giải mã audio/video 1060 có thể phát lại các tín hiệu audio/video từ các tín hiệu

theo định dạng như TS, GCS, GFPS, GSE, v.v..

Fig.11 là sơ đồ khối thể hiện cấu hình của thiết bị thu theo phương án làm ví dụ của sáng chế.

Thiết bị thu 1100 bao gồm bộ thu 1110, bộ điều khiển 1120 và bộ xử lý 1130.

Bộ thu 1110 có thể thu dòng truyền chứa khung dải gốc giống như môđun DVB-T2 RF 1010 như được thể hiện trên Fig.10.

Bộ điều khiển 1120 có thể tính kích thước của trường dữ liệu trong khung dải gốc.

Cụ thể là, bộ điều khiển 1120 có thể thực hiện các chức năng được thực hiện bằng môđun DVB-T2 BB 1020, bộ tăng tốc 1030 và bộ xử lý khung 1040 như được thể hiện trên Fig.10. Nói cách khác, bộ điều khiển 1120 có thể thực hiện các quy trình xử lý tín hiệu dải gốc bằng cách thực hiện các bước đồng bộ hoá, đánh giá kênh, cân bằng, giải đan xen, v.v., trên dòng truyền thu được, và sau đó, có thể tìm ra khung dải gốc bằng cách thực hiện bước giải mã LDPC và BCH. Ngoài ra, bộ điều khiển 1120 có thể thực hiện chức năng để xử lý vùng dữ liệu bằng cách sử dụng thông tin phần đầu của khung dải gốc.

Khung dải gốc có thể có phần đầu dải gốc, trường dữ liệu, trường tín hiệu đệm, và trường PADL chỉ báo số byte của trường tín hiệu đệm. Phần đầu BB có trường PADI chỉ báo thông tin về trường PADL.

Do đó, bộ điều khiển 1120 có thể tìm ra thông tin về trường PADL dựa vào trường tín hiệu chỉ báo tín hiệu đệm, tính số byte của trường tín hiệu đệm dựa vào thông tin tìm được, và tính số byte của trường dữ liệu dựa vào số byte của phần đầu dải gốc, số byte của trường PADL, và số byte của trường tín hiệu đệm.

Ngoài ra, nếu khung dải gốc còn có trường ISSY, thì bộ điều khiển 1120 có thể tính số byte của trường dữ liệu dựa vào số byte của phần đầu dải gốc, số byte của trường PADL, số byte của trường ISSY và số byte của trường tín hiệu đệm.

Sau đó, bộ xử lý 1130 có thể xử lý nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu của khung dải gốc. Nói cách khác, bộ xử lý 1130 có thể tái tạo các tín hiệu theo định dạng như TS, GCS, GFPS, GSE, v.v., thu được từ thiết bị phát bằng cách thực hiện các quy trình xử lý ngược của môđun thích ứng dòng và môđun thích ứng chế độ giống như

bộ phân kênh 1050 như được thể hiện trên Fig.10.

Fig.12 là lưu đồ thể hiện phương pháp điều khiển trong thiết bị phát để tạo ra dòng dữ liệu theo phương án làm ví dụ của sáng chế.

Theo phương pháp như được thể hiện trên Fig.12, khung dải gốc có phần đầu dải gốc, trường dữ liệu và trường tín hiệu đệm có thể được tạo ra (S1210).

Sau đó, nhiều dòng dữ liệu có thể được ánh xạ vào trường dữ liệu (S1220). Theo sáng chế, khung dải gốc có thể có trường PADL chỉ báo số byte của trường tín hiệu đệm, và phần đầu BB có thể có trường PADI chỉ báo thông tin về trường PADL.

Cụ thể là, thiết bị phát có thể bổ sung trường tín hiệu đệm dựa vào số byte của trường dữ liệu, thiết lập số byte của trường PADL tùy thuộc vào số byte của trường tín hiệu đệm được bổ sung, và chỉ báo thông tin về số byte đã được thiết lập của trường PADL trong trường PADI theo đơn vị bit.

Theo sáng chế, trường PADI có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL, giá trị thứ hai chỉ báo rằng trường PADL có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường PADL có kích thước hai byte.

Cụ thể là, nếu số byte của trường tín hiệu đệm bằng không, thì trường tín hiệu đệm và trường PADL có thể không được chèn vào, và giá trị thứ nhất có thể được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì trường PADL có thể được thiết lập có kích thước một byte, và giá trị thứ hai có thể được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì trường PADL có thể được thiết lập có kích thước hai byte, và giá trị thứ ba có thể được ghi vào trong trường PADI.

Ngoài ra, nếu trường ISSY được bổ sung vào khung dải gốc, thì trường ISSYI chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY có thể được bổ sung vào phần đầu dải gốc.

Mặt khác, nếu số byte của trường tín hiệu đệm nhỏ hơn hoặc bằng kích thước định trước, thì chỉ có một trường PADL chỉ báo tổng số byte của trường tín hiệu đệm có thể được chèn vào trong trường tín hiệu đệm, còn nếu số byte của trường tín hiệu đệm lớn hơn kích thước định trước, thì trường PADL thứ nhất và trường PADL thứ hai có thể

được chèn vào trong trường tín hiệu đệm. Trường PADL thứ nhất có thể chỉ báo sự có mặt của trường PADL thứ hai trong trường tín hiệu đệm, và trường PADL thứ hai có thể chỉ báo tổng số byte của trường tín hiệu đệm.

Theo sáng chế, trường PADI có thể có giá trị thứ nhất chỉ báo trường hợp là trường tín hiệu đệm không có mặt hoặc giá trị thứ hai chỉ báo trường hợp là trường tín hiệu đệm có mặt. Ngoài ra, nếu số byte của trường tín hiệu đệm bằng không, thì trường tín hiệu đệm và trường PADL không được chèn vào, và khi đó, giá trị thứ nhất được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn hoặc bằng một và nhỏ hơn hoặc bằng 256, thì trường PADL được thiết lập có kích thước một byte, và sau đó, giá trị thứ hai được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì trường độ dài tín hiệu đệm thứ nhất và trường độ dài tín hiệu đệm thứ hai được bổ sung vào khung dải gốc, và giá trị thứ hai có thể được ghi vào trong trường PADI. Khi đó, trường PADL thứ nhất có kích thước một byte, và trường PADL thứ hai có kích thước hai byte.

Ngoài ra, nếu tổng số byte của trường tín hiệu đệm lớn hơn 256, thì trường độ dài tín hiệu đệm thứ nhất và trường độ dài tín hiệu đệm thứ hai được chèn vào trong trường tín hiệu đệm, trường PADL thứ nhất được thiết lập bằng giá trị được biểu diễn bằng một byte hoặc ít hơn như vậy, và trường PADL thứ hai có thể được chèn vào vị trí tương ứng với giá trị đã được thiết lập của trường PADL thứ nhất có kích thước hai byte.

Ngoài ra, nếu trường ISSY được bổ sung vào khung dải gốc, thì trường ISSYI chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY có thể được bổ sung vào khung dải gốc.

Mặt khác, trường PADI có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường PADL không có mặt và trường tín hiệu đệm có kích thước một byte, giá trị thứ ba chỉ báo rằng trường PADL có kích thước một byte, và giá trị thứ tư chỉ báo rằng trường PADL có kích thước hai byte.

Trong trường hợp như vậy, nếu số byte của trường tín hiệu đệm bằng không, thì trường tín hiệu đệm và trường PADL không được chèn vào, và khi đó, giá trị thứ nhất được ghi vào trong trường tín hiệu chỉ báo tín hiệu đệm. Nếu số byte của trường tín hiệu

đệm bằng một, thì trường PADL không được chèn vào, và khi đó, giá trị thứ hai được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn một và nhỏ hơn hoặc bằng 256, thì trường PADL được thiết lập có kích thước một byte, và giá trị thứ ba có thể được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn 256, thì trường PADL được thiết lập có kích thước hai byte, và sau đó giá trị thứ tư có thể được ghi vào trong trường PADI.

Mặt khác, trường PADI có thể có một giá trị trong số giá trị thứ nhất chỉ báo sự không có mặt của trường PADL và trường tín hiệu đệm, giá trị thứ hai chỉ báo rằng trường PADL không có mặt và trường tín hiệu đệm có kích thước một byte, và giá trị thứ ba chỉ báo rằng trường PADL có kích thước hai byte.

Trong trường hợp như vậy, nếu số byte của trường tín hiệu đệm bằng không, thì trường tín hiệu đệm và trường PADL không được chèn vào, và khi đó, giá trị thứ nhất được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm bằng một, thì trường PADL không được chèn vào, và khi đó, giá trị thứ hai được ghi vào trong trường PADI. Nếu số byte của trường tín hiệu đệm lớn hơn một, thì trường PADL được thiết lập có kích thước hai byte, và giá trị thứ ba có thể được ghi vào trong trường PADI.

Fig.13 là lưu đồ thể hiện phương pháp điều khiển trong thiết bị thu theo phương án thực hiện sáng chế.

Theo phương pháp như được thể hiện trên Fig.13, dòng truyền chứa khung dài gốc có thể được thu (S1310).

Sau đó, kích thước của trường dữ liệu trong khung dài gốc có thể được tính (S1320). Theo sáng chế, thông tin về trường PADL có thể được tìm ra dựa vào trường PADI, số byte của trường tín hiệu đệm có thể được tính dựa vào thông tin tìm được, và số byte của trường dữ liệu có thể được tính dựa vào số byte của phần đầu dài gốc, số byte của trường PADL, và số byte của trường tín hiệu đệm.

Ngoài ra, nếu khung dài gốc có thêm trường ISSY, thì phần đầu BB có thêm trường ISSYI chỉ báo sự có mặt hoặc sự không có mặt của trường ISSY, và số byte của trường dữ liệu có thể được tính dựa vào số byte của phần đầu dài gốc, số byte của trường PADL, số byte của trường ISSY và số byte của trường tín hiệu đệm.

Tiếp theo, nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu của khung dải góc có thể được xử lý (S1330).

Theo phương án làm ví dụ, sáng chế có thể đề cập đến vật ghi bất khả biến đọc được bằng máy tính trên đó lưu trữ chương trình để lần lượt thực hiện các phương pháp điều khiển theo các phương án thực hiện sáng chế.

Ví dụ, sáng chế có thể đề cập đến vật ghi bất khả biến đọc được bằng máy tính trên đó lưu trữ chương trình để thực hiện bước tạo ra khung dải góc có phần đầu dải góc, trường dữ liệu và trường tín hiệu đệm, bước ánh xạ nhiều dòng dữ liệu vào trường dữ liệu, và bước tạo ra dòng truyền chứa khung dải góc.

Sáng chế có thể còn đề cập đến vật ghi bất khả biến đọc được bằng máy tính trên đó lưu trữ chương trình để thực hiện bước tính kích thước của trường dữ liệu trong khung dải góc, và bước xử lý nhiều dòng dữ liệu được ánh xạ vào trường dữ liệu của khung dải góc.

Khác với phương tiện nhớ để lưu trữ dữ liệu trong một khoảng thời gian ngắn, như thanh ghi, bộ nhớ tác động nhanh, bộ nhớ, v.v., vật ghi bất khả biến đọc được bằng máy tính là phương tiện có thể lưu trữ dữ liệu theo cách bán ổn định và phương tiện nhớ này có thể đọc được bằng các thiết bị. Cụ thể là, các ứng dụng hoặc chương trình đã được mô tả trên đây có thể được lưu trữ trên vật ghi bất khả biến đọc được bằng máy tính và được cung cấp từ vật ghi bất khả biến đọc được bằng máy tính như đĩa compac (Compact Disc, CD), đĩa đa năng kỹ thuật số (Digital Versatile Disc, DVD), đĩa cứng, đĩa Blu-ray, bộ nhớ sử dụng giao thức bus nối tiếp đa năng (Universal Serial Bus, USB), thẻ nhớ, bộ nhớ chỉ đọc (Read-Only Memory, ROM), v.v..

Ngoài ra, Fig.2 và Fig.11 là các hình vẽ lần lượt thể hiện thiết bị phát 200 và thiết bị thu 1100, mặc dù trên các hình vẽ này không thể hiện bus, nhưng sự truyền thông giữa các bộ phận của mỗi thiết bị trong số thiết bị phát và thiết bị thu có thể được thực hiện thông qua bus. Ngoài ra, mỗi bộ phận có thể có bộ xử lý để thực hiện các bước như đã được mô tả trên đây, ví dụ bộ xử lý trung tâm (Central Processing Unit, CPU), bộ vi xử lý, v.v..

Ngoài ra, mỗi bộ phận của thiết bị phát 200 và thiết bị thu 1100 có thể được thể hiện

dưới dạng là các khối cấu trúc chức năng và các thao tác xử lý. Các khối chức năng đó có thể được thực hiện ở dạng nhiều bộ phận phần cứng và/hoặc phần mềm để thực hiện các chức năng cụ thể. Ví dụ, mỗi bộ phận có thể sử dụng một cấu trúc mạch trực tiếp, như bộ nhớ, bộ xử lý, mạch logic, bảng tìm kiếm, v.v., có thể thực hiện các chức năng khác nhau thông qua sự điều khiển của một hoặc nhiều bộ vi xử lý hoặc thiết bị điều khiển khác.

Mặc dù các phương án thực hiện sáng chế đã được mô tả trên đây, nhưng các phương án cải biến và các phương án thay đổi khác có thể được người có hiểu biết trung bình về lĩnh vực kỹ thuật này tìm ra dựa trên ý tưởng sáng tạo cơ bản của sáng chế này. Vì vậy, cần phải hiểu rằng phạm vi của sáng chế được xác định dựa vào các điểm yêu cầu bảo hộ kèm theo, các phương án nêu trên và tất cả các phương án cải biến và các phương án thay đổi như vậy đều nằm trong phạm vi sáng tạo của sáng chế này.

YÊU CẦU BẢO HỘ

1. Thiết bị phát bao gồm:

bộ tạo gói được tạo cấu hình để tạo ra gói có phần đầu và phần tải hữu ích; và
 bộ phát được tạo cấu hình để phát tín hiệu được tạo ra dựa vào gói,
 trong đó phần đầu có trường thứ nhất,
 trong đó trường thứ nhất có một giá trị trong số giá trị thứ nhất, giá trị thứ hai và giá trị thứ ba,
 trong đó giá trị thứ nhất chỉ báo sự không có mặt của trường thứ hai và trường thứ ba trong gói,
 trong đó giá trị thứ hai chỉ báo sự có mặt của trường thứ hai có độ dài bằng 1 byte,
 trong đó giá trị thứ ba chỉ báo sự có mặt của trường thứ hai có độ dài bằng 2 byte,
 trong đó trường thứ hai chứa thông tin độ dài chỉ báo độ dài của tín hiệu đệm,
 trong đó nếu độ dài của tín hiệu đệm bằng 1 byte và trường thứ nhất có giá trị thứ hai, thì trường thứ hai được sử dụng làm tín hiệu đệm dài 1 byte,
 trong đó nếu số byte của trường thứ ba bằng không, thì trường thứ nhất có giá trị thứ nhất,
 trong đó nếu số byte của trường thứ ba nằm trong khoảng từ 1 đến giá trị ngưỡng, thì trường thứ nhất có giá trị thứ hai, và
 trong đó nếu số byte của trường thứ ba lớn hơn giá trị ngưỡng, thì trường thứ nhất có giá trị thứ ba.

2. Thiết bị phát theo điểm 1, trong đó nếu trường đồng bộ hoá dòng đầu vào (Input Stream Synchronization, ISSY) được bổ sung vào gói, thì bộ tạo gói bổ sung trường tín hiệu chỉ báo ISSY để chỉ báo về việc trường ISSY có mặt trong phần đầu.

Fig. 1

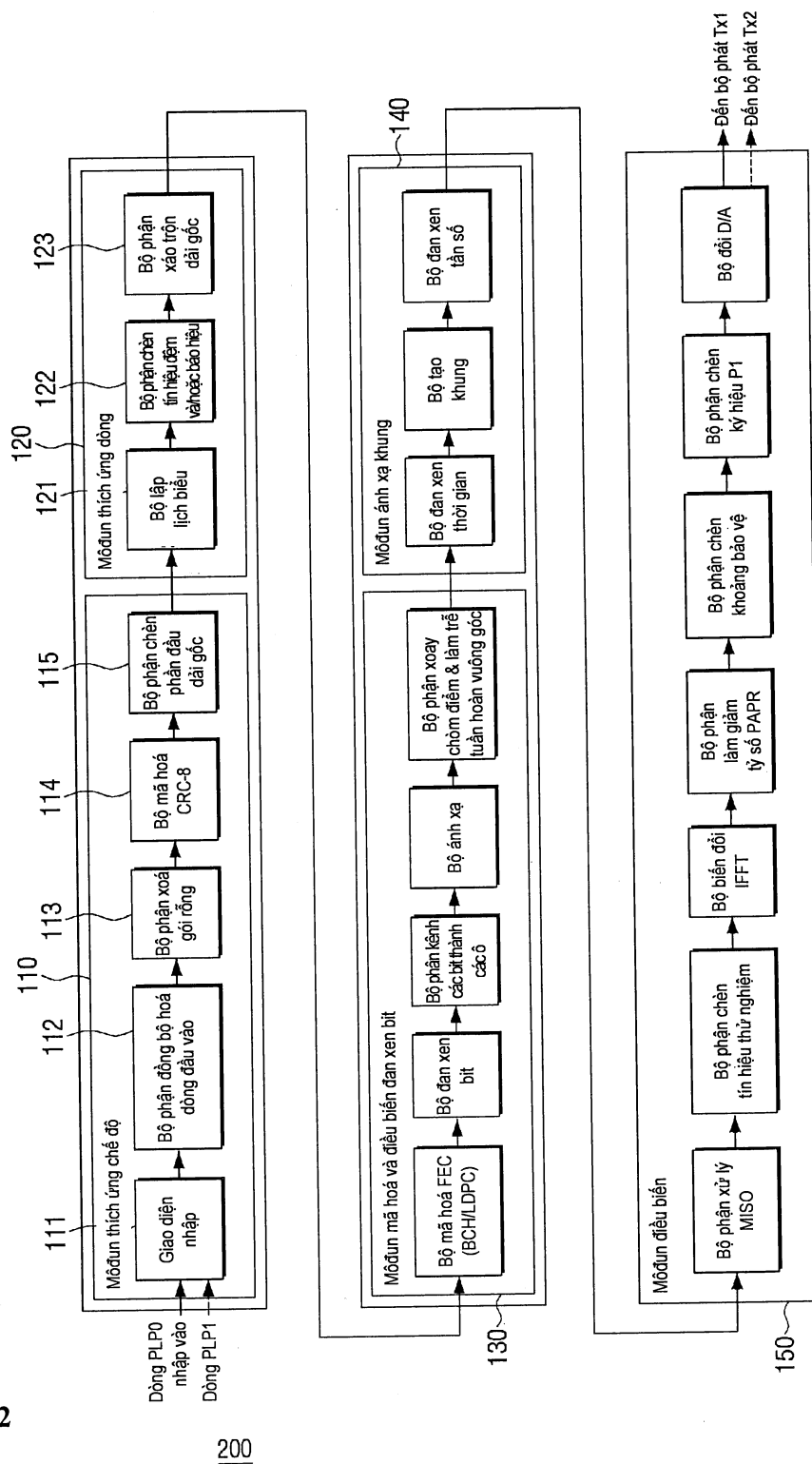


Fig. 2

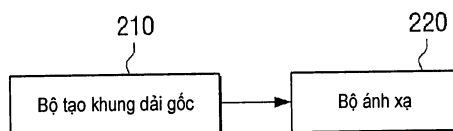


Fig. 3

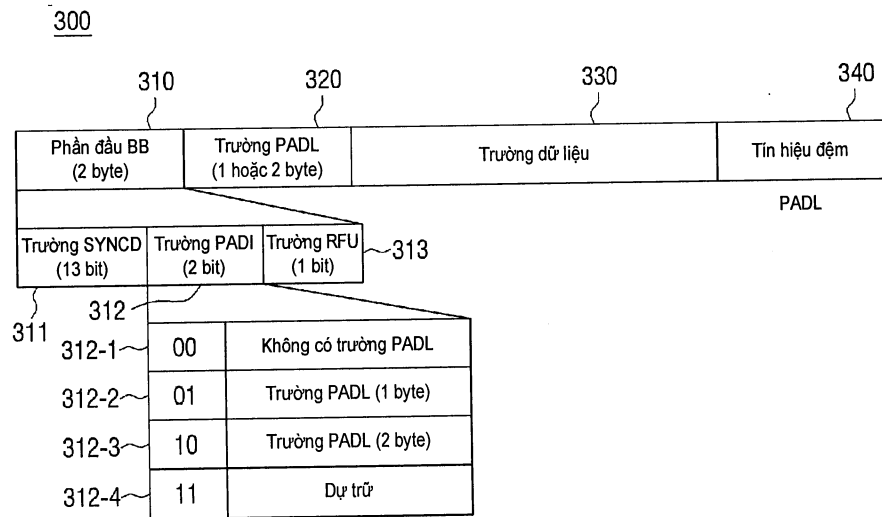


Fig. 4

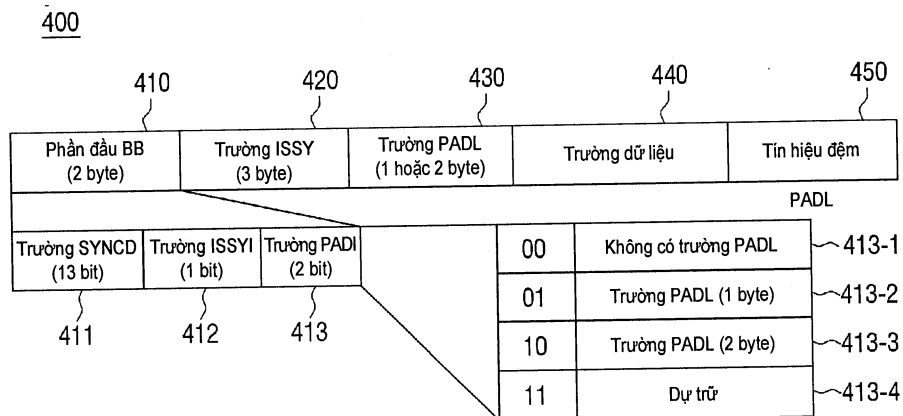


Fig. 5

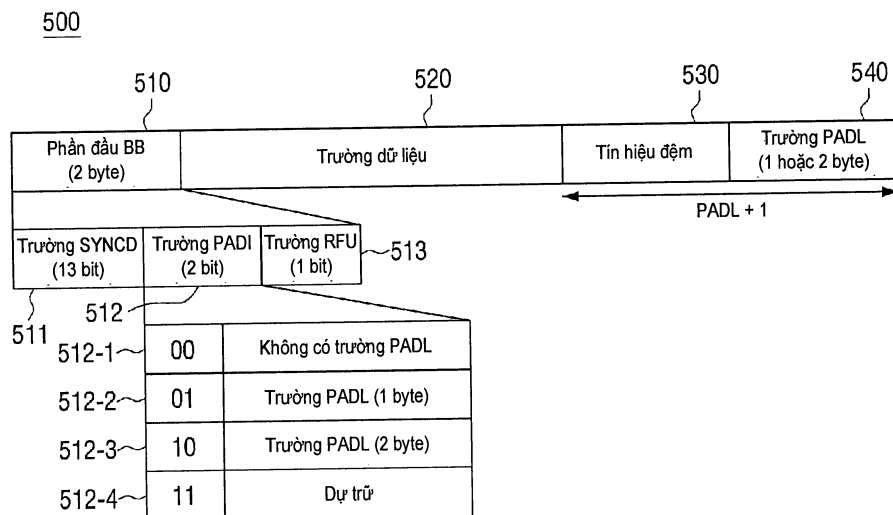


Fig. 6

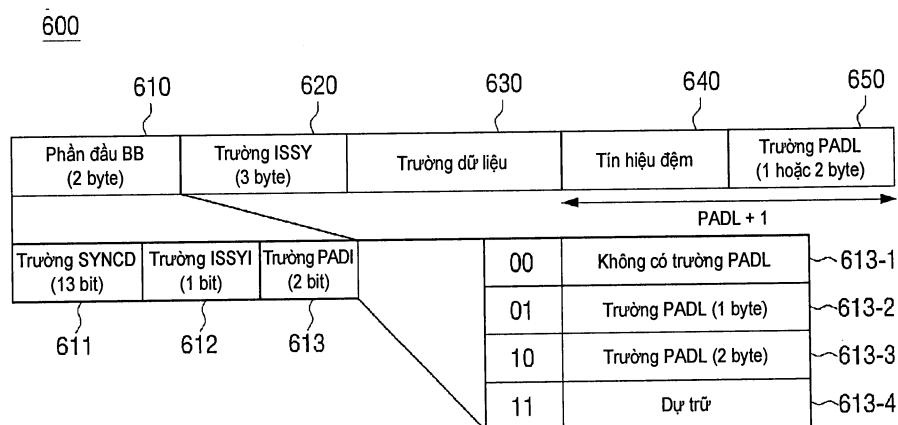


Fig. 7

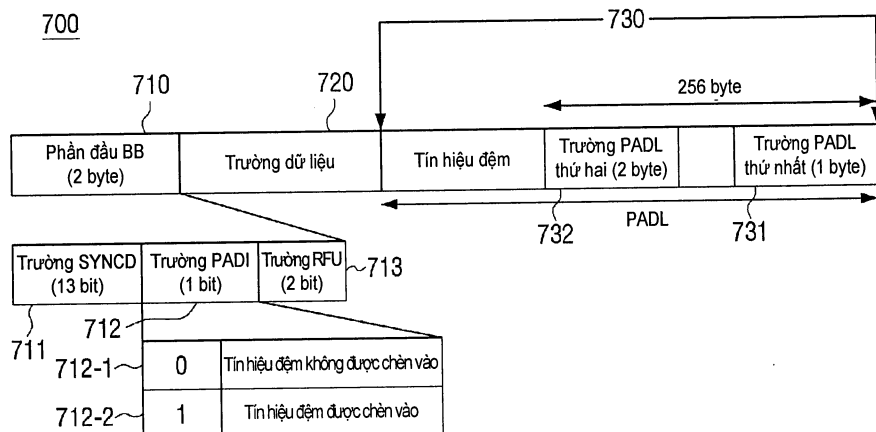


Fig. 8

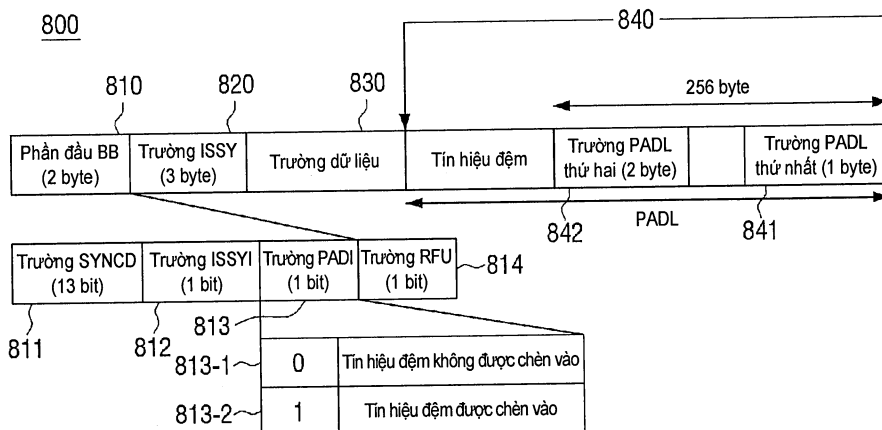


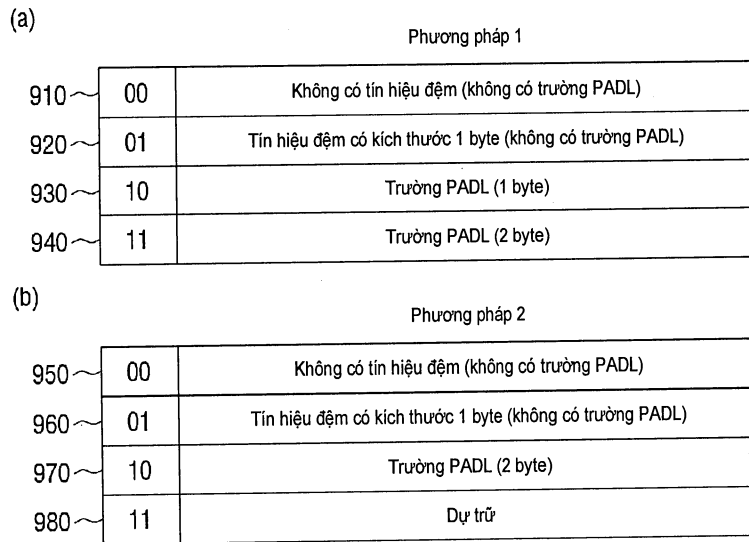
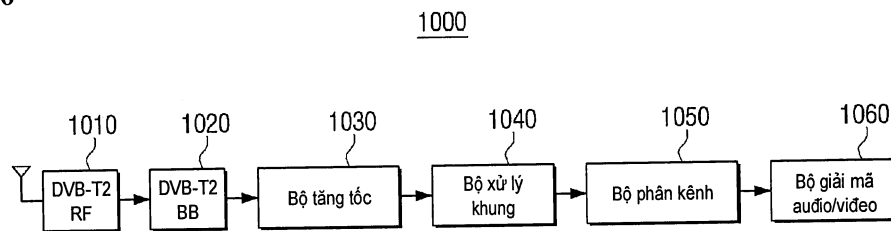
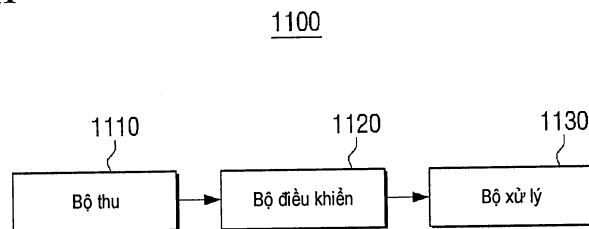
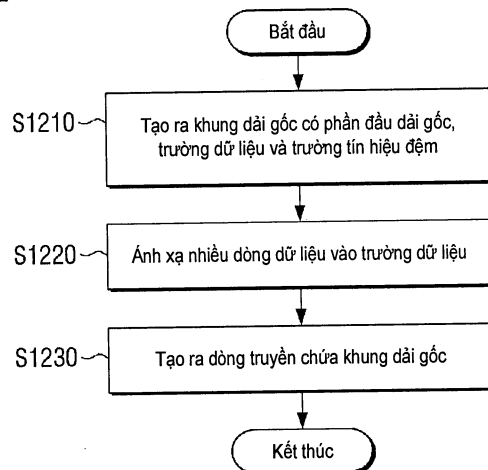
Fig. 9**Fig. 10****Fig. 11****Fig. 12**

Fig. 13