



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0026516

(51)⁷ H04W 56/00

(13) B

(21) 1-2015-02238

(22) 21/12/2012

(86) PCT/CN2012/087164 21/12/2012

(87) WO2014/094299 26/06/2014

(45) 25/12/2020 393

(43) 25/08/2015 329A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

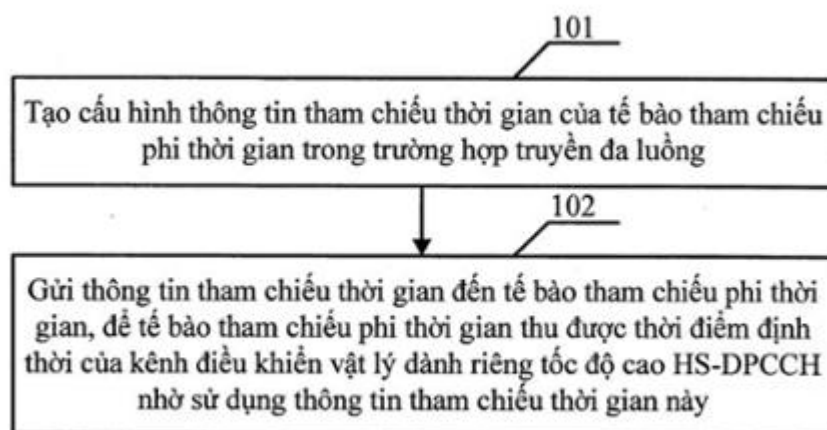
Huawei Administration Building, Bantian, Longgang, Shenzhen, Guangdong 518129, China

(72) WANG, Fan (CN); MA, Xueli (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) PHƯƠNG PHÁP, THIẾT BỊ ĐỊNH THỜI KÊNH VÀ HỆ THỐNG TRUYỀN
THÔNG ĐỀ TRUYỀN ĐA LUỒNG

(57) Sáng chế đề xuất phương pháp và thiết bị định thời kênh để truyền đa luồng, trong đó phương pháp này bao gồm các bước: tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian trong trường hợp truyền đa luồng; và gửi thông tin tham chiếu thời gian đến tế bào tham chiếu phi thời gian, để tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này. Theo giải pháp nêu trên thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.



Lĩnh vực kĩ thuật được đề cập

Sáng chế đề cập đến các công nghệ truyền thông, và cụ thể là đến phương pháp, thiết bị định thời kênh, và hệ thống truyền thông để truyền đa luồng.

Tình trạng kĩ thuật của sáng chế

Hệ thống viễn thông di động đa năng (Universal Mobile Telecommunications System - UMTS) là tiêu chuẩn truyền thông vô tuyến thế hệ thứ ba (Third Generation - 3G) chủ đạo được thành lập bởi dự án hợp tác thế hệ thứ ba (Third Generation Partnership Project - 3GPP). Để thoả mãn các yêu cầu về tốc độ ngày càng tăng của người dùng, thì công nghệ truy cập gói tốc độ cao (High Speed Packet Access - HSPA) đã được đưa vào UMTS để cải thiện hiệu quả phổ.

HSPA hỗ trợ truyền đa luồng (Multiflow) trong giao thức phiên bản (Release) 11 đã được công bố, tức là thiết bị người dùng (User Equipment - UE) có thể nhận được các kênh chung đường xuống tốc độ cao (High Speed Downlink Shared Channel - HS-DSCH) đường xuống từ nhiều tế bào tại mép tế bào. Giao thức này hỗ trợ sóng mang kép tần số đơn (Single

Frequency Dual Cell - SF-DC), sóng mang kép tần số kép (Dual Frequency Dual Cell - DF-DC), ba sóng mang tần số kép (Dual Frequency Triple Cell - DF-3C), và bốn sóng mang tần số kép (Dual Frequency Quad Cell - DF-4C).

Trong trường hợp SF-DC, thì UE nhận dữ liệu đường xuống của hai tế bào tại cùng một tần số, trong đó một tế bào là tế bào phục vụ (tế bào HS-DSCH phục vụ), và tế bào còn lại là tế bào phục vụ phụ trợ (tế bào HS-DSCH phục vụ phụ trợ). Tương ứng theo đó, UE phản hồi ACK/CQI (Acknowledgement (báo nhận)/Channel Quality Indication (chỉ thị chất lượng kênh)) đến từng tế bào. Ở phiên thứ 68 của nhóm làm việc mạng truy cập vô tuyến 1 (Radio Access Network 1 - RAN 1), đã đạt được sự nhất trí là: đối với SF-DC, thì UE sử dụng một HS-DPCCH (High Speed Dedicated Physical Control Channel - kênh điều khiển vật lý dành riêng tốc độ cao) để cung cấp phản hồi kết hợp đến hai tế bào, và kênh này mang thông tin ACK/CQI tương ứng với đường xuống.

Đối với các mối quan hệ định thời giữa HS-DPCCH với kênh vật lý dành riêng (Dedicated Physical Channel - DPCH) đường lên, và giữa HS-DPCCH với HS-PDSCH (High Speed Physical Downlink Shared Channel - kênh chung đường xuống vật lý tốc độ cao), thì các khái niệm về tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian đã được áp dụng cho trường hợp đa luồng Multiflow. Tế bào tham chiếu thời gian này (vốn có thể là tế bào phục vụ, và cũng có thể là tế bào phụ trợ) được tạo cấu

hình bởi lớp cao hơn, và các mối quan hệ định thời giữa HS-DPCCH trong tế bào tham chiếu thời gian với kênh vật lý dành riêng (Dedicated Physical Channel - DPCH) đường lên, và giữa HS-DPCCH với HS-PDSCH, cũng được duy trì giống như các mối quan hệ định thời trong trường hợp phi đa luồng (non - Multiflow).

Hiện nay, giao thức TS25.211 chỉ bộc lộ rằng mối quan hệ định thời của HS-DPCCH trong tế bào tham chiếu thời gian là thu được bằng cách tính nhờ sử dụng Γ_{DIFF} , chứ không bộc lộ cách thức để thu được mối quan hệ định thời của HS-DPCCH trong tế bào tham chiếu phi thời gian. Bằng cách trực tiếp áp dụng những quy tắc liên quan của Γ_{DIFF} , thì có thể thu được các mối quan hệ định thời giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH, hoặc có thể xảy ra sai số.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất phương pháp và thiết bị định thời kênh để truyền đa luồng, để thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Khía cạnh thứ nhất của sáng chế đề xuất phương pháp định thời kênh để truyền đa luồng, phương pháp này bao gồm các bước:

tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi

thời gian trong trường hợp truyền đa luồng; và

gửi thông tin tham chiếu thời gian đến tế bào tham chiếu phi thời gian, để tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này.

Dựa vào cách thức thực hiện của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ nhất, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là tham chiếu phi thời gian (Non-time reference).

Dựa vào khía cạnh thứ nhất hoặc cách thức thực hiện khả thi thứ nhất của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ hai, thì có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ nhất, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ ba, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256.

Dựa vào khía cạnh thứ nhất, hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc thứ ba của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ tư, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip,

trong đó, các chip ở đây là các bước giá trị.

Dựa vào cách thức thực hiện khả thi thứ ba hoặc thứ tư của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ năm, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, là Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào cách thức thực hiện khả thi thứ ba, thứ tư, hoặc thứ năm của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ sáu, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, là Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Dựa vào cách thức thực hiện khả thi thứ năm hoặc thứ sáu của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ bảy, thì thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là:

$$m = (\Gamma_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101; \text{ hoặc}$$

$m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó

mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Dựa vào khía cạnh thứ nhất, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ tám, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $[0, 3840]$ chip.

Dựa vào khía cạnh thứ nhất hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc cách thức thực hiện khả thi thứ tám của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ chín, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $\text{Non-time Reference} = \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ nhất hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, thứ tám, hoặc thứ chín của khía cạnh thứ nhất, theo cách thức thực hiện khả thi thứ mười, thì thời điểm định thời HS-DPCCH của tế bào tham

chiều phi thời gian là:

$$m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101; \text{ hoặc}$$

$$m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101, \text{ trong}$$

đó

mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Khía cạnh thứ hai của sáng chế đề xuất thiết bị định thời kênh để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này là thiết bị mạng lớp cao hơn, và bao gồm:

khối tạo cấu hình, được làm thích ứng để tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian trong trường hợp truyền đa luồng; và

khối gửi, được tạo cấu hình để gửi thông tin tham chiếu thời gian mà khối tạo cấu hình đã tạo cấu hình đến tế bào tham chiếu phi thời gian, để tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này.

Dựa vào cách thức thực hiện của khía cạnh thứ hai, theo cách thức thực

hiện khả thi thứ nhất, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là tham chiếu phi thời gian (Non-time reference).

Dựa vào khía cạnh thứ hai hoặc cách thức thực hiện khả thi thứ nhất của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ hai, thì có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ hai, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ ba, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là bội số nguyên của 256.

Dựa vào khía cạnh thứ hai, hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc thứ ba của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ tư, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip, trong đó, các chip ở đây là các bước giá trị.

Dựa vào cách thức thực hiện khả thi thứ ba hoặc thứ tư của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ năm, thì thông tin tham chiếu

thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào cách thức thực hiện khả thi thứ ba, thứ tư, hoặc thứ năm của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ sáu, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Dựa vào khía cạnh thứ hai, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ hai, theo cách thức thực hiện khả thi thứ tám, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là $[0, 3840]$ chip.

Dựa vào khía cạnh thứ hai hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc cách thức thực hiện khả thi thứ tám của khía cạnh thứ hai, theo

cách thức thực hiện khả thi thứ chín, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình đã tạo cấu hình, là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Khía cạnh thứ ba của sáng chế đề xuất phương pháp định thời kênh để truyền đa luồng, phương pháp này bao gồm các bước:

nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian này.

Dựa vào cách thức thực hiện khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ nhất, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là tham chiếu phi thời gian (Non-time reference).

Dựa vào khía cạnh thứ ba hoặc cách thức thực hiện khả thi thứ nhất của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ hai, thì có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ ba, hoặc cách thức thực hiện khả thi thứ nhất

hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ ba, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256.

Dựa vào khía cạnh thứ ba, hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc thứ ba của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ tư, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip.

Dựa vào cách thức thực hiện khả thi thứ ba hoặc thứ tư của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ năm, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào cách thức thực hiện khả thi thứ ba, thứ tư, hoặc thứ năm của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ sáu, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch

biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Dựa vào cách thức thực hiện khả thi thứ năm hoặc thứ sáu của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ bảy, thì thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là:

$$m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101; \text{ hoặc}$$

$$m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101, \text{ trong đó}$$

mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Dựa vào khía cạnh thứ ba, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ tám, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là [0, 3840] chip.

Dựa vào khía cạnh thứ ba hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc cách thức thực hiện khả thi thứ tám của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ chín, thì thông tin tham chiếu thời gian của

tế bào tham chiếu phi thời gian là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ ba hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, thứ tám, hoặc thứ chín của khía cạnh thứ ba, theo cách thức thực hiện khả thi thứ mười, thì thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là:

$$m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101; \text{ hoặc}$$

$$m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101,$$

trong đó

mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Khía cạnh thứ tư của sáng chế đề xuất thiết bị định thời kênh để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này là thiết bị người dùng, và bao gồm:

khối nhận, được tạo cấu hình để nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

khối tính thời điểm, được tạo cấu hình để thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian mà khối nhận nhận được.

Dựa vào cách thức thực hiện khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ nhất, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận nhận được, là tham chiếu phi thời gian (Non-time reference).

Dựa vào khía cạnh thứ tư hoặc cách thức thực hiện khả thi thứ nhất của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ hai, thì có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ tư, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ ba, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận nhận được, là bội số nguyên của 256.

Dựa vào khía cạnh thứ tư, hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc thứ ba của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ tư, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu

phi thời gian là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip.

Dựa vào cách thức thực hiện khả thi thứ ba hoặc thứ tư của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ năm, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận nhận được, là $\text{Non-time Reference} = \Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào cách thức thực hiện khả thi thứ ba, thứ tư, hoặc thứ năm của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ sáu, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận nhận được, là $\text{Non-time Reference} = \text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Dựa vào cách thức thực hiện khả thi thứ năm hoặc thứ sáu của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ bảy, thì khối tính thời điểm được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời

điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$ hoặc $m = (\text{mod}(T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó

mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Dựa vào khía cạnh thứ tư, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ tám, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận nhận được, là $[0, 3840]$ chip.

Dựa vào khía cạnh thứ tư hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc cách thức thực hiện khả thi thứ tám của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ chín, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận nhận được là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ tư hoặc cách thức thực hiện khả thi thứ nhất, thứ

hai, thứ tám hoặc thứ chín của khía cạnh thứ tư, theo cách thức thực hiện khả thi thứ mười, thì khối tính thời điểm được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$ hoặc $m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Khía cạnh thứ năm của sáng chế đề xuất thiết bị mạng lớp cao hơn, thiết bị này bao gồm bộ xử lý, bộ nhớ, và thiết bị gửi, trong đó

bộ xử lý được làm thích ứng để tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian trong trường hợp truyền đa luồng; và

thiết bị gửi được tạo cấu hình để gửi thông tin tham chiếu thời gian, được tạo cấu hình bởi bộ xử lý trong tế bào tham chiếu phi thời gian, đến tế bào tham chiếu phi thời gian, trong đó thông tin tham chiếu thời gian được tạo cấu hình bởi bộ xử lý này sẽ cho phép tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ

cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này.

Dựa vào cách thức thực hiện khía cạnh thứ năm, theo cách thức thực hiện khả thi thứ nhất, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý đã tạo cấu hình, là tham chiếu phi thời gian (Non-time reference).

Dựa vào khía cạnh thứ năm hoặc cách thức thực hiện khả thi thứ nhất của khía cạnh thứ năm, theo cách thức thực hiện khả thi thứ hai, thì có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ năm, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ năm, theo cách thức thực hiện khả thi thứ ba, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý đã tạo cấu hình, là bội số nguyên của 256.

Dựa vào khía cạnh thứ năm hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc thứ ba của khía cạnh thứ năm, theo cách thức thực hiện khả thi thứ tư, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý đã tạo cấu hình, là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip, trong đó, các chip ở đây là các bước giá trị.

Dựa vào cách thức thực hiện khả thi thứ ba hoặc thứ tư của khía cạnh

thứ năm, theo cách thức thực hiện khả thi thứ năm, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý đã tạo cấu hình, là Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào cách thức thực hiện khả thi thứ ba, thứ tư, hoặc thứ năm của khía cạnh thứ năm, theo cách thức thực hiện khả thi thứ sáu, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý đã tạo cấu hình, là Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Dựa vào khía cạnh thứ năm, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ năm, theo cách thức thực hiện khả thi thứ tám, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $[0, 3840]$ chip.

Dựa vào khía cạnh thứ năm hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc cách thức thực hiện khả thi thứ tám của khía cạnh thứ năm,

theo cách thức thực hiện khả thi thứ chín, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý đã tạo cấu hình, là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Khía cạnh thứ sáu của sáng chế đề xuất thiết bị định thời kênh để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này là thiết bị người dùng, và bao gồm bộ xử lý, bộ nhớ, và thiết bị nhận, trong đó

thiết bị nhận được tạo cấu hình để nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

bộ xử lý được tạo cấu hình để thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian này.

Dựa vào cách thức thực hiện khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ nhất, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận nhận được, là tham chiếu phi thời gian (Non-time reference).

Dựa vào khía cạnh thứ sáu hoặc cách thức thực hiện khả thi thứ nhất của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ hai, thì có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH

của tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ sáu, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ ba, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận nhận được, là bội số nguyên của 256.

Dựa vào khía cạnh thứ sáu, hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc thứ ba của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ tư, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận nhận được, là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip.

Dựa vào cách thức thực hiện khả thi thứ ba hoặc thứ tư của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ năm, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận nhận được, là $\text{Non-time Reference} = \Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào cách thức thực hiện khả thi thứ ba, thứ tư, hoặc thứ năm của

khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ sáu, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận được, là $\text{Non-time Reference} = \text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Dựa vào cách thức thực hiện khả thi thứ năm hoặc thứ sáu của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ bảy, thì bộ xử lý được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$ hoặc $m = (\text{mod}(T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Dựa vào khía cạnh thứ sáu, hoặc cách thức thực hiện khả thi thứ nhất hoặc cách thức thực hiện khả thi thứ hai của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ tám, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận được, là

[0, 3840] chip.

Dựa vào khía cạnh thứ sáu hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, hoặc cách thức thực hiện khả thi thứ tám của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ chín, thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận nhận được, là $\text{Non-time Reference} = \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Dựa vào khía cạnh thứ sáu hoặc cách thức thực hiện khả thi thứ nhất, thứ hai, thứ tám hoặc thứ chín của khía cạnh thứ sáu, theo cách thức thực hiện khả thi thứ mười, thì bộ xử lý được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$ hoặc $m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Với các giải pháp nêu trên thì sáng chế có những ưu điểm như sau:

thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Mô tả vắn tắt các hình vẽ

Để mô tả các giải pháp kỹ thuật của sáng chế một cách rõ ràng hơn, thì phần sau đây sẽ mô tả vắn tắt các hình vẽ kèm theo, vốn cần thiết để mô tả các phương án của sáng chế. Các hình vẽ kèm theo trong phần mô tả sau đây chỉ thể hiện một số phương án của sáng chế, và người có kiến thức trung bình trong lĩnh vực này có thể tạo ra các hình vẽ khác dựa vào các hình vẽ kèm theo này mà không cần đến hoạt động có tính sáng tạo nào.

Fig.1 là hình thể hiện lưu đồ của phương pháp theo một phương án của sáng chế;

Fig.2 là hình thể hiện lưu đồ của phương pháp khác theo một phương án của sáng chế;

Fig.3 là hình vẽ thể hiện sơ đồ cấu trúc của thiết bị theo một phương án của sáng chế;

Fig.4 là hình vẽ thể hiện sơ đồ cấu trúc của thiết bị khác theo một

phương án của sáng chế;

Fig.5 là hình vẽ thể hiện sơ đồ cấu trúc của thiết bị mạng theo một phương án thực hiện sáng chế; và

Fig.6 là hình vẽ thể hiện sơ đồ cấu trúc của thiết bị theo một phương án của sáng chế.

Mô tả chi tiết các phương án thực hiện sáng chế

Phần sau đây sẽ tiếp tục mô tả chi tiết sáng chế dựa vào các hình vẽ kèm theo để làm cho các mục đích, các giải pháp kỹ thuật và các ưu điểm của sáng chế rõ ràng hơn. Phần này chỉ mô tả một số chứ không phải tất cả các phương án thực hiện sáng chế. Tất cả các phương án khác mà người có kiến thức trung bình trong lĩnh vực này có thể tạo ra dựa trên các phương án này của sáng chế mà không cần đến hoạt động sáng tạo nào thì cũng nằm trong phạm vi bảo hộ của sáng chế.

Một phương án thực hiện sáng chế đề xuất phương pháp định thời kênh để truyền đa luồng. Như được thể hiện trên Fig.1, phương pháp này bao gồm các bước:

101: Tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian trong trường hợp truyền đa luồng.

Bước 101 nêu trên có thể có nghĩa là công việc tạo cấu hình được thực hiện tại lớp cao hơn, và theo quy định trong giao thức HS25, thì lớp cao hơn là thiết bị mạng lớp 3 (Layer 3), ví dụ, bộ điều khiển mạng vô tuyến (Radio

Network Controller - RNC), v.v..

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian ở bước 101 có thể được thiết đặt bằng cách sử dụng giá trị tham chiếu phi thời gian được xác định bởi lớp cao hơn, vốn được xác định trong giao thức HS25, trong đó thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là tham chiếu phi thời gian Non-time Reference.

Có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian. Sự tương ứng này có thể là sự tương ứng được định trước. Chỉ cần có thể thiết lập mối quan hệ giữa hai yếu tố này thì có thể thu được yếu tố kia bằng cách tính dựa trên yếu tố này. Sự tương ứng cụ thể không bị giới hạn ở phương án này của sáng chế.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256. Các giá trị, vốn được xác định trong giao thức hiện tại, của Non-time Reference đều là các số nguyên trong khoảng $[0, 3840]$ chip. Do đó, bước giá trị là 1 chip, nếu bội số nguyên của 256 được sử dụng, thì bước giá trị là 256 chip. Do đó, theo giải pháp này thì khoảng giá trị là nhỏ hơn, điều này có thể giảm phụ tải báo hiệu không cần thiết; và khoảng giá trị của Non-time Reference được giảm bớt, điều này sẽ giảm phụ tải kiểm tra không cần thiết.

Để tính và thu được giá trị m của tế bào tham chiếu phi thời gian giống như của tế bào tham chiếu thời gian để bảo đảm thời điểm định thời HS-DPCCH chính xác, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256, và một cách tùy chọn, giá trị cực đại của nó là 3840 chip, trong đó chip ở đây là các bước giá trị.

Thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian có thể là: Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian cũng có thể là: Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Non-time Reference có thể không nhất thiết phải là bội số nguyên của 256, và khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian có thể bao gồm $[0, 3840]$ chip, và một cách tùy chọn, có

thể là [0, 3840] chip.

Thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

102: Gửi thông tin tham chiếu thời gian đến tế bào tham chiếu phi thời gian, để tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này.

Theo phương án này, thông tin tham chiếu thời gian được sử dụng khi tế bào tham chiếu phi thời gian thu được thời điểm định thời HS-DPCCH, và có thể được gửi đến thực thể bất kì trong tế bào tham chiếu phi thời gian, ví dụ, UE và trạm gốc, vốn không bị giới hạn theo phương án này của sáng chế. Thông tin về thực thể gửi thông tin tham chiếu thời gian này có thể được tìm thấy ở phần mô tả trên đây, và thực thể này có thể là RNC.

Theo giải pháp nêu trên, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình tại lớp cao hơn, và được gửi đến tế bào tham chiếu phi thời gian, để tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, do đó, có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với kênh vật lý dành riêng (Dedicated Physical

Channel - DPCH) đường lên, và giữa HS-DPCCH với HS-PDSCH.

Nếu bội số nguyên của 256 được dùng làm Non-time Reference, thì thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung HS-PDSCH, và thời điểm định thời còn lại là khung của kênh vật lý dành riêng đường xuống (Downlink Dedicated Physical Channel - DL DPCH) hoặc mào đầu khung của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical Channel - F-DPCH), và khung DL DPCH hoặc khung F-DPCH bao gồm mào đầu khung HS-PDSCH.

Nếu Non-time Reference không nhất thiết phải là bội số nguyên của 256, thì thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là: $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH bao gồm

mào đầu khung HS-PDSCH.

Tương ứng với giải pháp thực hiện dùng lớp cao hơn, một phương án thực hiện sáng chế tiếp tục đề xuất phương pháp định thời kênh khác để truyền đa luồng. Phương pháp này được thực hiện ở phía thiết bị người dùng. Như được thể hiện trên Fig.2, phương pháp này bao gồm các bước:

201: Nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian ở bước 101 có thể được thiết đặt bằng cách sử dụng giá trị tham chiếu phi thời gian được xác định bởi lớp cao hơn, vốn được xác định trong giao thức HS25, trong đó thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là tham chiếu phi thời gian Non-time Reference.

Có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian. Sự tương ứng này có thể là sự tương ứng được định trước. Chỉ cần có thể thiết lập mối quan hệ giữa hai yếu tố này thì có thể thu được yếu tố kia bằng cách tính dựa trên yếu tố này. Sự tương ứng cụ thể không bị giới hạn ở phương án này của sáng chế.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256. Nhờ sử dụng phương

pháp này mà có thể tránh được phụ tải báo hiệu không cần thiết do việc các giá trị của Non-time Reference bao trùm khoảng giá trị quá lớn là $[0, 3840]$ chip, và tránh được phụ tải kiểm tra không cần thiết do các giá trị dư của Non-time Reference. Tương ứng theo đó, phụ tải báo hiệu và phụ tải kiểm tra có thể được giảm bớt.

Để tính và thu được giá trị m của tế bào tham chiếu phi thời gian giống như của tế bào tham chiếu thời gian để bảo đảm thời điểm định thời HS-DPCCH chính xác, thì giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256, và giá trị cực đại của nó là 3840 chip, trong đó chip ở đây là bước giá trị.

Thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $\text{Non-time Reference} = \Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $\text{Non-time Reference} = \text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời

gian, và round là phép tính làm tròn.

Non-time Reference có thể không nhất thiết phải là bội số nguyên của 256, và để tính và thu được giá trị m của tế bào tham chiếu phi thời gian giống như của tế bào tham chiếu thời gian để bảo đảm thời điểm định thời HS-DPCCH chính xác, thì khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $[0, 3840]$ chip.

Thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $\text{Non-time Reference} = \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

202: Thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian này.

Theo giải pháp nêu trên thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Nếu bội số nguyên của 256 được dùng làm Non-time Reference, thì thời điểm định thời HS-DPCCH trong tế bào tham chiếu phi thời gian là: m

$= (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH bao gồm mào đầu khung HS-PDSCH.

Nếu Non-time Reference không nhất thiết phải là bội số nguyên của 256, thì thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là: $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH bao gồm mào đầu khung HS-PDSCH.

Các ví dụ được sử dụng trong phương án sau đây để lần lượt mô tả trường hợp mà trong đó giá trị của Non-time Reference là bội số nguyên của 256 chip và trường hợp mà trong đó giá trị của Non-time Reference không phải là bội số nguyên của 256 chip:

1. Giải pháp này giới hạn giá trị, vốn được tạo cấu hình bởi lớp cao hơn,

của Non-time Reference là bội số nguyên của 256 chip, và thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian thu được nhờ sử dụng Non-time Reference, cụ thể như sau:

UE báo cáo Γ_{DIFF} trong sự kiện 1A, và khoảng giá trị của Γ_{DIFF} bao gồm $[0, 3840]$ chip, trong đó sự kiện 1A này là việc kênh hoa tiêu sơ cấp đi vào khoảng báo cáo, và được dùng để cho biết rằng chất lượng của tế bào là gần bằng chất lượng của tế bào tốt nhất, hoặc cho biết tập hoạt động, và khi tập hoạt động của UE đã đầy, thì hoạt động báo cáo sự kiện 1A này được dừng lại.

Sau đó, thông tin tham chiếu thời gian (vốn có thể là Non-time Reference) được tạo cấu hình bởi lớp cao hơn của mạng, và khoảng giá trị của thông tin tham chiếu thời gian này có thể là $\{0, 256, 512, \dots, 3840\}$ chip, và theo phương án này, thì giá trị của Non-time Reference là bội số nguyên của 256.

Một cách tùy chọn, một giải pháp cấu hình là: Non-time Reference = $\Gamma_{DIFF} \pm (\Gamma_{F-DPCH2} - \Gamma_{F-DPCH1})$, và giải pháp cấu hình khác là: Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó round là phép toán làm tròn.

Thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian thu được dựa trên Non-time Reference vốn được tạo cấu hình bởi lớp cao hơn, và phương pháp tính cụ thể là: trong tế bào tham chiếu phi thời gian, thì phương pháp tính thời điểm định thời HS-DPCCH là: $m = (T_{TX-diff} \pm$

Non-time Reference) / 256 + 101; hoặc $m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Hai ví dụ cụ thể được mô tả dưới đây:

(1) Ví dụ: $\Gamma_{DIFF} = 10$ chip, trong đó Γ_{DIFF} được UE báo cáo, tức là độ chênh lệch biên khung con HS-PDSCH giữa tế bào tham chiếu thời gian với tế bào tham chiếu phi thời gian là 10 chip, giá trị của T_{TX_diff} của tế bào tham chiếu thời gian là 0 chip, thời điểm định thời khung F-DPCH là 0 chip, giá trị của T_{TX_diff} của tế bào tham chiếu phi thời gian là 10 chip, và thời điểm định thời khung F-DPCH của tế bào tham chiếu phi thời gian là 10 chip. Trong tế bào tham chiếu thời gian, thì $m = (T_{TX_diff} / 256) + 101 = 101$; và trong tế bào tham chiếu phi thời gian, thì Non-time Reference $= \Gamma_{DIFF} \pm (\Gamma_{F-DPCH2} - \Gamma_{F-DPCH1})$, trong đó Non-time Reference được tạo cấu hình bởi lớp cao hơn của phía mạng, tức là Non-time Reference = 0 và $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101 = 101$. Do đó, các giá trị m tính được của tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian là bằng nhau, và tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian có thể thu được đúng thời điểm định thời HS-DPCCH, nên có thể nhận

được HS-DPCCH một cách chính xác.

(2) Ví dụ: $\Gamma_{DIFF} = 10$ chip, trong đó Γ_{DIFF} được UE báo cáo, tức là độ chênh lệch biên khung con HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian là 10 chip, giá trị của T_{TX_diff} của tế bào tham chiếu thời gian là 0, và giá trị của T_{TX_diff} của tế bào tham chiếu phi thời gian là 10. Ở tế bào tham chiếu thời gian, thì $m = (\Gamma_{TX_diff} / 256) + 101 = 101$; và ở tế bào tham chiếu phi thời gian, thì Non-time Reference được tạo cấu hình bởi lớp cao hơn của phía mạng là: Non-time Reference = round $(\Gamma_{DIFF} / 256) * 256$, tức là Non-time Reference = 0 và $m = ((T_{TX_diff} - \text{Non-time Reference}) / 256) + 101 = 101$. Do đó, các giá trị m tính được của tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian là bằng nhau, và tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian có thể thu được đúng thời điểm định thời HS-DPCCH, nên có thể nhận được HS-DPCCH một cách chính xác. Ngoài ra, giá trị của Non-time Reference là bội số nguyên của 256 chip, do đó, giá trị tùy chọn bị giảm nhiều so với giá trị tùy chọn được sử dụng khi độ hạt là 1 chip. Kết quả là giảm bớt được sự phức tạp khi kiểm tra và phụ tải báo hiệu lớp cao hơn.

2. Phương án này giới hạn rằng khoảng giá trị của Non-time Reference báo hiệu lớp 3 (Layer 3) là không bị cải tạo, và công thức tính giá trị m của tế bào tham chiếu phi thời gian là được cải tạo, và giải pháp cụ thể như sau:

Các bước theo phương án này là như sau:

UE báo cáo Γ_{DIFF} trong sự kiện 1A, trong đó khoảng giá trị của Γ_{DIFF}

bao gồm [0, 3840] chip; và

thông tin tham chiếu thời gian (vốn có thể là Non-time Reference) được tạo cấu hình bởi lớp cao hơn của mạng, và giải pháp cấu hình tùy chọn là: Non-time Reference = Γ_{DIFF} . Thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian được thu thập dựa trên Non-time Reference, và phương pháp tính cụ thể là như sau: phương pháp tính thời điểm định thời HS-DPCCH trong tế bào tham chiếu phi thời gian là: $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH bao gồm mào đầu khung HS-PDSCH. Khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, điều này có nghĩa là khoảng giá trị của T_{TX_diff} là ($T_{TX_diff} = 0, 256, \dots 38144$) chip.

Một ví dụ cụ thể được mô tả dưới đây:

(1) Ví dụ: $\Gamma_{DIFF} = 10$ chip, trong đó Γ_{DIFF} được UE báo cáo, tức là độ chênh lệch biên khung con HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian là 10 chip, giá trị của T_{TX_diff} trong tế bào tham chiếu thời gian là 0, và giá trị của T_{TX_diff} trong tế bào tham chiếu phi

thời gian là 10. Ở tế bào tham chiếu thời gian, thì $m = (T_{TX_diff} / 256) + 101 = 101$; và ở tế bào tham chiếu phi thời gian, thì Non-time Reference được tạo cấu hình bởi lớp cao hơn của phía mạng để bằng Γ_{DIFF} , tức là Non-time Reference = 10 và $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101 = 101$. Do đó, các giá trị m tính được của tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian là bằng nhau, và tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian có thể thu được đúng thời điểm định thời HS-DPCCH, nên có thể nhận được HS-DPCCH một cách chính xác.

Một phương án thực hiện sáng chế tiếp tục đề xuất thiết bị định thời kênh để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này có thể là thiết bị mạng lớp cao hơn. Thiết bị mạng lớp cao hơn này là thiết bị mạng lớp 3 được xác định trong giao thức HS25, ví dụ, thiết bị điều khiển tài nguyên vô tuyến (Radio Resource Control - RRC). Như được thể hiện trên Fig.3, thiết bị định thời kênh này bao gồm:

khối tạo cấu hình 301, được làm thích ứng để tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian trong trường hợp truyền đa luồng; và

khối gửi 302, được tạo cấu hình để gửi thông tin tham chiếu thời gian mà khối tạo cấu hình 301 đã tạo cấu hình đến tế bào tham chiếu phi thời gian, để tế bào tham chiếu phi thời gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này.

Theo giải pháp nêu trên thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian mà khối tạo cấu hình 301 đã tạo cấu hình là tham chiếu phi thời gian Non-time Reference.

Một cách tùy chọn, có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, là bội số nguyên của 256.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, là bội số nguyên của 256 và giá trị cực đại của nó là 3840 chip, trong đó chip ở đây là bước giá trị.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, là Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, là Non-time Reference = $\text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Một cách tùy chọn, khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, là [0, 3840] chip.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối tạo cấu hình 301 đã tạo cấu hình, là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham

chiều thời gian và tế bào tham chiếu phi thời gian.

Một phương án thực hiện sáng chế tiếp tục đề xuất thiết bị định thời kênh khác để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này có thể là thiết bị người dùng. Như được thể hiện trên Fig.4, thiết bị định thời kênh này bao gồm:

khối nhận 401, được tạo cấu hình để nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

khối tính thời điểm 402, được tạo cấu hình để thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian mà khối nhận 401 nhận được.

Theo giải pháp nêu trên thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian mà khối nhận 401 nhận được là tham chiếu phi thời gian Non-time Reference.

Một cách tùy chọn, có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, là bội số nguyên của 256.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, là bội số nguyên của 256 và giá trị cực đại của nó là 3840 chip.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, là Non-time Reference = $\Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, là Non-time Reference =

round ($\Gamma_{DIFF} / 256$) * 256, trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Một cách tùy chọn, khối tính thời điểm 402 được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$ hoặc $m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó

mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Một cách tùy chọn, khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, là [0, 3840] chip.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khối nhận 401 nhận được, là Non-time Reference = Γ_{DIFF} , trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế

bào tham chiếu phi thời gian.

Một cách tùy chọn, khối tính thời điểm 402 được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = \text{round} \left(\frac{T_{TX_diff} \pm \text{Non-time Reference}}{256 + 101} \right)$; hoặc $m = \text{round} \left(\text{mod} \left(\frac{T_{TX_diff} \pm \text{Non-time Reference, 38400}}{256 + 101} \right) \right)$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Một phương án thực hiện sáng chế tiếp tục đề xuất thiết bị mạng lớp cao hơn, thiết bị này bao gồm bộ xử lý 501, bộ nhớ 502, và thiết bị gửi 503, như được thể hiện trên Fig.5, trong đó:

bộ xử lý 501 được làm thích ứng để tạo cấu hình thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian trong trường hợp truyền đa luồng; và

thiết bị gửi 503 được tạo cấu hình để gửi thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, đến tế bào tham chiếu phi thời gian, trong đó thông tin tham chiếu thời gian được tạo cấu hình bởi bộ xử lý 501 này sẽ cho phép tế bào tham chiếu phi thời

gian thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này.

Theo giải pháp nêu trên thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian mà bộ xử lý 501 đã tạo cấu hình là tham chiếu phi thời gian Non-time Reference.

Một cách tùy chọn, có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, là bội số nguyên của 256.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, là bội số nguyên

của 256 và giá trị cực đại của nó là 3840 chip, trong đó chip ở đây là bước giá trị.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, là Non-time Reference $= \Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, là Non-time Reference $= \text{round}(\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Một cách tùy chọn, khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $[0, 3840]$ chip.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà bộ xử lý 501 đã tạo cấu hình, là Non-time Reference $= \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc

sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Một phương án thực hiện sáng chế tiếp tục đề xuất thiết bị định thời kênh khác để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này là thiết bị người dùng, và bao gồm bộ xử lý 601, bộ nhớ 602, và thiết bị nhận 603, trong đó

thiết bị nhận 603 được tạo cấu hình để nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

bộ xử lý 601 được tạo cấu hình để thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian này.

Theo giải pháp nêu trên thì thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian được tạo cấu hình ở lớp cao hơn, và được gửi đến thiết bị người dùng, để thiết bị người dùng thu được thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH nhờ sử dụng thông tin tham chiếu thời gian này, nên UE có thể thu được các mối quan hệ định thời đúng giữa HS-DPCCH trong tế bào tham chiếu phi thời gian với DPCH đường lên, và giữa HS-DPCCH với HS-PDSCH.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian mà thiết bị nhận 603 nhận được là tham chiếu phi thời gian Non-time Reference.

Một cách tùy chọn, có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH của tế bào tham chiếu phi thời gian.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, là bội số nguyên của 256.

Một cách tùy chọn, giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, là bội số nguyên của 256 và giá trị cực đại của nó là 3840 chip.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, là Non-time Reference $= \Gamma_{DIFF} \pm \Delta\Gamma_{F-DPCH}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và $\Delta\Gamma_{F-DPCH}$ là sự chênh lệch biên khung con của phân đoạn kênh vật lý dành riêng (Fractional Dedicated Physical CHannel - F-DPCH), sự chênh lệch biên khung F-DPCH, hoặc sự chênh lệch biên kí hiệu giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, là Non-time Reference

$= \text{round} (\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

Một cách tùy chọn, bộ xử lý 601 được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Một cách tùy chọn, khoảng giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, là $[0, 3840]$ chip.

Một cách tùy chọn, thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà thiết bị nhận 603 nhận được, là Non-time Reference $= \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

Một cách tùy chọn, bộ xử lý 601 được tạo cấu hình cụ thể để tính, trong tế bào tham chiếu phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, và round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

Cần lưu ý rằng thiết bị này chỉ là một đơn vị chức năng logic, chứ sáng chế không bị giới hạn ở đơn vị này, miễn là các chức năng tương ứng có thể được thực hiện. Ngoài ra, tên gọi cụ thể của các khối chức năng chỉ được dùng nhằm mục đích phân biệt khối này với khối kia, chứ không nhằm giới hạn phạm vi bảo hộ của sáng chế.

Ngoài ra, người có kiến thức trung bình trong lĩnh vực này có thể hiểu rằng toàn bộ hoặc một phần trong số các bước của các phương án về phương pháp là có thể được thực hiện bằng chương trình chạy trên phần cứng liên quan. Chương trình này có thể được lưu trữ trên phương tiện lưu trữ đọc được bằng máy tính. Phương tiện lưu trữ này có thể bao gồm: bộ nhớ chỉ đọc, đĩa từ, hoặc đĩa quang.

Phần mô tả nêu trên chỉ nêu những cách thức thực hiện ví dụ của sáng chế, chứ không nhằm giới hạn phạm vi bảo hộ của sáng chế. Các phương án biến thể hoặc thay thế bất kì mà chuyên gia trong lĩnh vực này tạo ra trong phạm vi kĩ thuật được bộc lộ trong các phương án của sáng chế thì cũng nằm trong phạm vi bảo hộ của sáng chế. Do đó, phạm vi bảo hộ của sáng chế được xác định theo phạm vi bảo hộ của các điểm yêu cầu bảo hộ kèm theo.

YÊU CẦU BẢO HỘ

1. Phương pháp định thời kênh để truyền đa luồng, phương pháp này bao gồm các bước:

nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao, HS-DPCCH, ở tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian này, trong đó thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là tham chiếu phi thời gian.

2. Phương pháp theo điểm 1, trong đó

có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian với sự chênh lệch biên khung con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

3. Phương pháp theo điểm 1 hoặc 2, trong đó

giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là bội số nguyên của 256.

4. Phương pháp theo điểm bất kì trong số các điểm từ 1 đến 3, trong đó thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $\text{Non-time Reference} = \text{round} (\Gamma_{DIFF} / 256) * 256$, trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian, và round là phép tính làm tròn.

5. Phương pháp theo điểm 4, trong đó

thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là:

$$m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101; \text{ hoặc}$$

$$m = (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101, \text{ trong đó}$$

mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

6. Phương pháp theo điểm bất kì trong số các điểm từ 1 đến 3, trong đó

thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian là $\text{Non-time Reference} = \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung

con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

7. Phương pháp theo điểm bất kì trong số các điểm từ 1 đến 3, trong đó

thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian là:

$$m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101; \text{ hoặc}$$

$$m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101,$$

trong đó

mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

8. Thiết bị định thời kênh để truyền đa luồng, trong đó thiết bị định thời kênh để truyền đa luồng này là thiết bị người dùng, và bao gồm:

khối nhận, được tạo cấu hình để nhận thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian đã được tạo cấu hình bởi lớp cao hơn; và

khối tính thời điểm, được tạo cấu hình để thu thập thời điểm định thời của kênh điều khiển vật lý dành riêng tốc độ cao HS-DPCCH trong tế bào tham chiếu phi thời gian nhờ sử dụng thông tin tham chiếu thời gian mà

khỏi nhận nhận được, trong đó

thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian mà
khỏi nhận nhận được là tham chiếu phi thời gian Non-time Reference.

9. Thiết bị theo điểm 8, trong đó

có sự tương ứng giữa thông tin tham chiếu thời gian của tế bào tham
chiếu phi thời gian, mà khỏi nhận nhận được, với sự chênh lệch biên khung
con của kênh chung đường xuống vật lý tốc độ cao HS-PDSCH hoặc sự
chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế
bào tham chiếu phi thời gian.

10. Thiết bị theo điểm 8 hoặc 9, trong đó

giá trị của thông tin tham chiếu thời gian của tế bào tham chiếu phi thời
gian, mà khỏi nhận nhận được, là bội số nguyên của 256.

11. Thiết bị theo điểm bất kì trong số các điểm từ 8 đến 10, trong đó

thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà
khỏi nhận nhận được, là Non-time Reference = round ($\Gamma_{DIFF} / 256$) * 256,
trong đó Γ_{DIFF} là độ chênh lệch biên khung con HS-PDSCH hoặc độ chênh
lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào
tham chiếu phi thời gian, và round là phép tính làm tròn.

12. Thiết bị theo điểm 11, trong đó

khởi tính thời điểm được tạo cấu hình cụ thể để tính thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian trong tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = (\text{mod}(T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó

mod là phép toán môđun, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung con HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung con HS-PDSCH.

13. Thiết bị theo điểm bất kì trong số các điểm từ 8 đến 10, trong đó

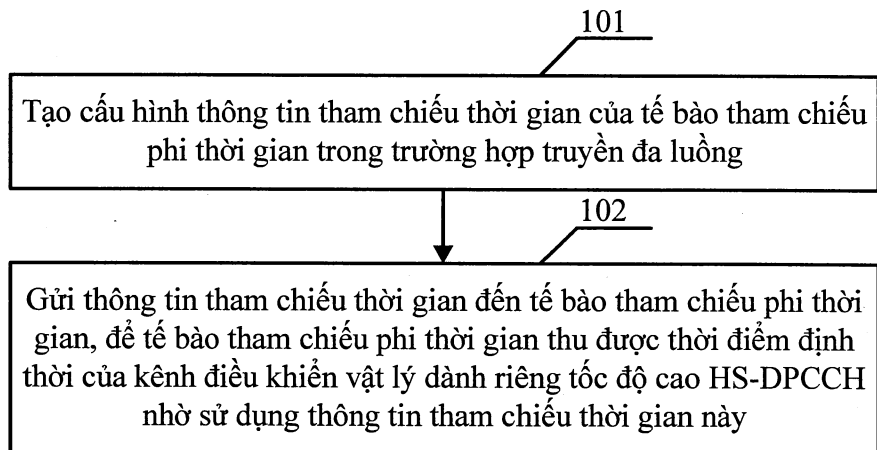
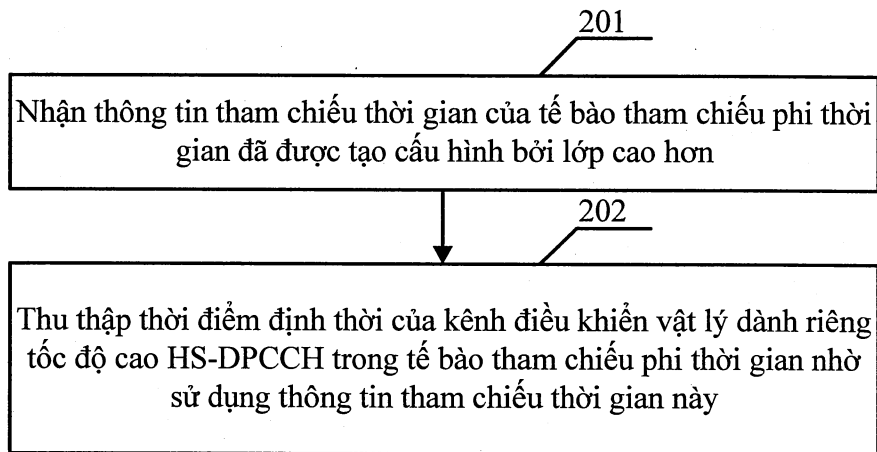
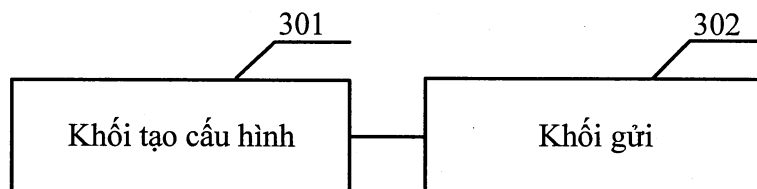
thông tin tham chiếu thời gian của tế bào tham chiếu phi thời gian, mà khởi nhận nhận được, là $\text{Non-time Reference} = \Gamma_{DIFF}$, trong đó Γ_{DIFF} là sự chênh lệch biên khung con HS-PDSCH hoặc sự chênh lệch biên khung HS-PDSCH giữa tế bào tham chiếu thời gian và tế bào tham chiếu phi thời gian.

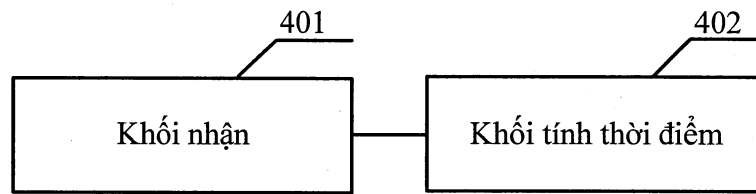
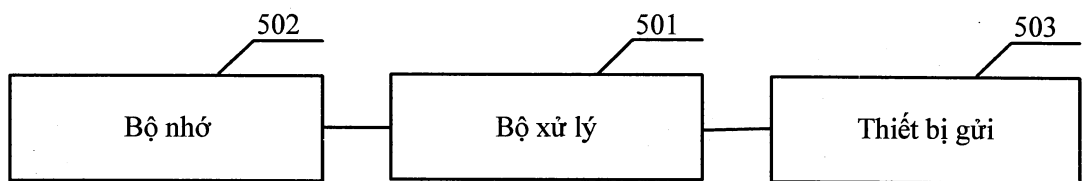
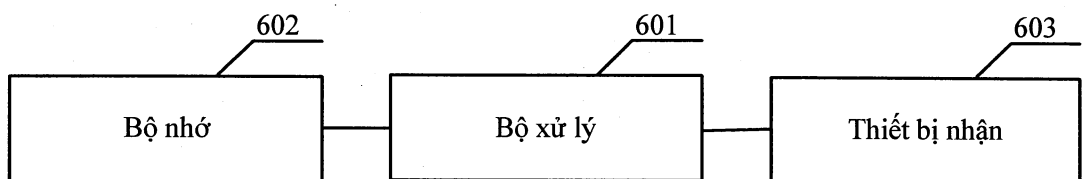
14. Thiết bị theo điểm bất kì trong số các điểm từ 8 đến 10, trong đó

khởi tính thời điểm được tạo cấu hình cụ thể để tính, trong tế bào tham

chiều phi thời gian, thời điểm định thời HS-DPCCH của tế bào tham chiếu phi thời gian bằng công thức sau đây: $m = \text{round} (T_{TX_diff} \pm \text{Non-time Reference}) / 256 + 101$; hoặc $m = \text{round} (\text{mod} (T_{TX_diff} \pm \text{Non-time Reference}, 38400)) / 256 + 101$, trong đó mod là phép toán môđun, round là phép toán làm tròn, khoảng giá trị của T_{TX_diff} là bội số nguyên của 256 và giá trị cực đại của nó là 38144 chip, và T_{TX_diff} là độ chênh lệch giữa hai thời điểm định thời sau đây, một là mào đầu khung HS-PDSCH, và thời điểm định thời còn lại là khung DL DPCH hoặc mào đầu khung F-DPCH, và khung DL DPCH hoặc khung F-DPCH thì bao gồm mào đầu khung HS-PDSCH.

15. Hệ thống truyền thông bao gồm thiết bị định thời kênh theo điểm bất kì trong số các điểm từ 8 đến 14 và thiết bị lớp cao hơn.

**Fig.1****Fig.2****Fig.3**

**Fig.4****Fig.5****Fig.6**