



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẢNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0026303

(51)⁷ H04L 27/26

(13) B

(21) 1-2016-01323

(22) 23/09/2013

(86) PCT/CN2013/084032 23/09/2013

(87) WO2015/039354 26/03/2015

(45) 25/11/2020 392

(43) 25/07/2016 340A

(73) HUAWEI TECHNOLOGIES CO., LTD. (CN)

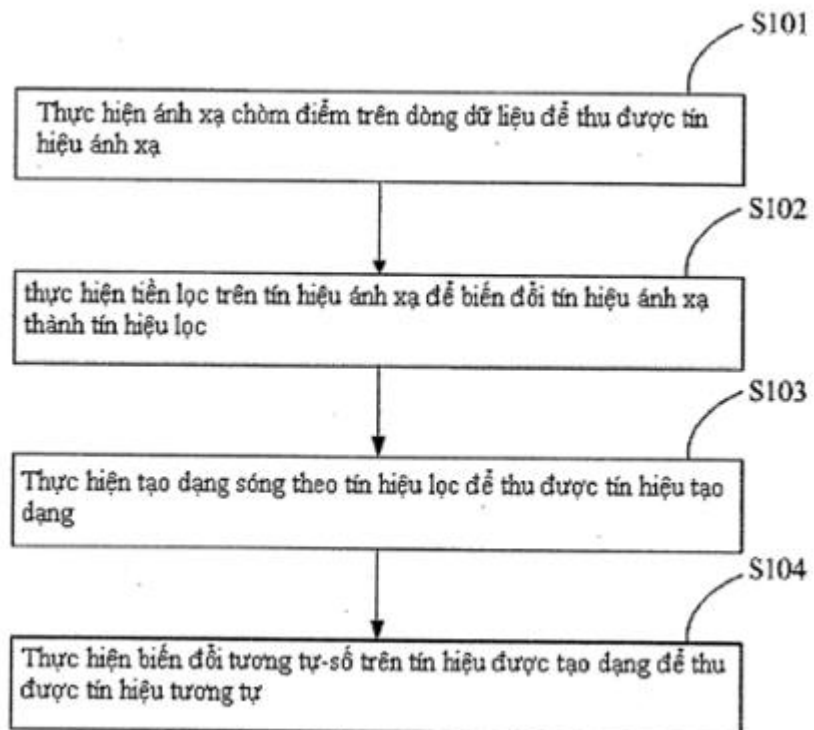
Huawei Administration Building, Bantian, Longgang District Shenzhen, Guangdong
518129, China

(72) LI, Liangchuan (CN); LIU, Ling (CN).

(74) Công ty Luật TNHH Phạm và Liên danh (PHAM & ASSOCIATES)

(54) PHƯƠNG PHÁP VÀ HỆ THỐNG TRUYỀN TÍN HIỆU

(57) Sáng chế đề xuất phương pháp gửi và thu nhận tín hiệu, và thiết bị và hệ thống tương ứng. Phương pháp gồm: thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ; thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc tín hiệu băng hẹp, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc tín hiệu băng hẹp nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc tín hiệu băng hẹp là tín hiệu tốc độ baud (số ký hiệu truyền trong một giây); thực hiện tạo dạng sóng theo tín hiệu lọc tín hiệu băng hẹp để thu được tín hiệu tạo dạng; và thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng để biến đổi tín hiệu thứ hai được tạo dạng thành tín hiệu tương tự, và gửi tín hiệu tương tự. Bộ phát theo các giải pháp nêu trên biến đổi tín hiệu được ánh xạ băng rộng thành tín hiệu được lọc băng hẹp bằng cách sử dụng bộ lọc, khiến cho tín hiệu lọc có thể đi qua tron tru bộ biến đổi số-tương tự có băng thông cũng hẹp, nhờ đó giảm các hư hại tín hiệu do không đủ băng thông của thiết bị.



Lĩnh vực kỹ thuật được đề cập

Sáng chế liên quan đến lĩnh vực truyền thông, và cụ thể là, đến phương pháp gửi và thu nhận tín hiệu, và thiết bị và hệ thống tương ứng

Tình trạng kỹ thuật của sáng chế

Trong lĩnh vực truyền thông, khi tốc độ baud của hệ thống tăng, băng thông bị chiếm bởi sóng mang đơn tăng khá lớn. Do vậy, khi băng thông của phần cứng của bộ phát và bộ thu nhận là không đủ, tổn hao tín hiệu xảy ra khi tín hiệu đi qua bộ phát hoặc bộ thu nhận, do đó ảnh hưởng toàn bộ hiệu năng của hệ thống. Đối với hệ thống ghép kênh phân chia bước sóng, nói chung tín hiệu được mang trên nhiều kênh mang đơn với khoảng cố định. Khi băng thông của sóng mang đơn tăng, xuyên âm giữa các kênh được tăng cường, và hiệu năng hệ thống giảm.

Bản chất kỹ thuật của sáng chế

Sáng chế đề xuất phương pháp gửi và thu nhận tín hiệu, và thiết bị và hệ thống tương ứng, có thể truyền tín hiệu tốc độ baud cao ở băng thông hẹp và giảm hiệu quả tổn hao tín hiệu.

Khía cạnh thứ nhất của sáng chế đề xuất phương pháp gửi tín hiệu, gồm các bước sau: thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ; thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc là tín hiệu tốc độ baud; thực hiện tạo dạng sóng theo tín hiệu lọc để thu được tín hiệu tạo dạng; và thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự.

Dựa vào khía cạnh thứ nhất, theo cách thức triển khai khả thi thứ nhất của khía cạnh thứ nhất của sáng chế, công thức để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi đơn vị thời gian i .

Khía cạnh thứ hai của sáng chế đề xuất phương pháp thu tín hiệu, gồm các bước sau: thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số; thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng; thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc; và thực hiện dò chuỗi trên tín hiệu lọc để thu được tín hiệu chuỗi.

Dựa vào khía cạnh thứ hai, theo cách thức triển khai khả thi thứ nhất của khía cạnh thứ hai của sáng chế, công thức để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian.

Khía cạnh thứ ba của sáng chế đề xuất bộ phát, gồm môđun ánh xạ, môđun tiền lọc, môđun tạo dạng, và môđun biến đổi số-tương tự; trong đó môđun ánh xạ được cấu hình để thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ, trong đó môđun ánh xạ gửi tín

hiệu ánh xạ đến môđun tiền lọc; môđun tiền lọc được cấu hình để thu nhận tín hiệu ánh xạ, và thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc là tín hiệu tốc độ baud, trong đó môđun tiền lọc gửi tín hiệu lọc đến môđun tạo dạng; môđun tạo dạng được cấu hình để thu nhận tín hiệu lọc, và thực hiện tạo dạng sóng trên tín hiệu lọc để thu được tín hiệu tạo dạng, trong đó môđun tạo dạng gửi tín hiệu được tạo dạng đến môđun biến đổi số-tương tự; và môđun biến đổi số-tương tự được cấu hình để thu nhận tín hiệu được tạo dạng, thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự.

Dựa vào khía cạnh thứ ba, theo cách thức triển khai khả thi thứ nhất của khía cạnh thứ ba của sáng chế, công thức để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian

Khía cạnh thứ tư của sáng chế đề xuất bộ thu nhận, gồm môđun biến đổi tương tự-số, môđun truy xuất và cân bằng, môđun hậu lọc, và môđun dò chuỗi; trong đó môđun biến đổi tương tự-số được cấu hình để thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số, trong đó môđun biến đổi tương tự-số gửi tín hiệu số đến môđun truy xuất và cân bằng; môđun truy xuất và cân bằng được cấu hình để thu nhận tín hiệu số, và thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng, trong đó môđun truy xuất và cân bằng gửi tín hiệu được truy xuất và cân bằng đến môđun lọc; môđun

hậu lọc được cấu hình để thu nhận tín hiệu được truy xuất và cân bằng, và thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc, trong đó môđun hậu lọc gửi tín hiệu lọc đến môđun dò chuỗi; và môđun dò chuỗi được cấu hình để thu nhận tín hiệu lọc, và thực hiện dò chuỗi trên tín hiệu lọc để thu được tín hiệu chuỗi.

Dựa vào khía cạnh thứ tư, theo cách thức triển khai khả thi thứ nhất của khía cạnh thứ tư của sáng chế, công thức để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian.

Khía cạnh thứ năm của sáng chế đề xuất bộ phát, gồm bộ xử lý và bộ biến đổi tương tự-số; trong đó bộ xử lý được cấu hình để: thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ; thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc là tín hiệu tốc độ baud; và thực hiện tạo dạng sóng theo tín hiệu lọc để thu được tín hiệu tạo dạng; và bộ biến đổi tương tự-số được cấu hình để thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự.

Dựa vào khía cạnh thứ năm, theo cách thức triển khai khả thi thứ nhất của khía cạnh thứ năm của sáng chế, công thức để triển khai bước tiền lọc bởi bộ xử lý là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k

là số chuỗi thời gian, $D(k)$ là tín hiệu lọc, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian.

Khía cạnh thứ sáu của sáng chế đề xuất bộ thu nhận, trong đó bộ thu nhận gồm bộ biến đổi tương tự-số và bộ xử lý; trong đó bao gồm bộ biến đổi tương tự-số được cấu hình để thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số; bộ xử lý được cấu hình để: thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng; thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc; và thực hiện dò chuỗi trên tín hiệu lọc để thu được tín hiệu chuỗi.

Dựa vào khía cạnh thứ sáu, theo cách thức triển khai khả thi thứ nhất của khía cạnh thứ sáu của sáng chế, công thức để triển khai bước hậu lọc bởi bộ xử lý là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian.

Khía cạnh thứ bảy của sáng chế đề xuất phương pháp truyền tín hiệu, gồm các bước sau: thực hiện, bằng bộ phát, ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ; thực hiện, bằng bộ phát, tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc thứ nhất nhỏ hơn băng thông của tín hiệu ánh xạ, tín hiệu lọc thứ nhất là tín hiệu tốc độ baud, và công thức để triển khai bước tiền lọc là

$D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc thứ nhất, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc i^{th} , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian; thực hiện, bằng bộ phát, tạo dạng sóng theo tín hiệu lọc thứ nhất để thu được tín hiệu tạo dạng; thực hiện, bằng bộ phát, biến đổi tương tự-số trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự; thực hiện, bằng bộ thu nhận, biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số; thực hiện, bằng bộ thu nhận, cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng; thực hiện, bằng bộ thu nhận, hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc thứ hai, và công thức để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian; và thực hiện, bằng bộ thu nhận, dò chuỗi trên tín hiệu lọc thứ hai để thu được tín hiệu chuỗi; trong đó lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai bước tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời gian trong công thức để triển khai bước hậu lọc.

Khía cạnh thứ tám của sáng chế đề xuất hệ thống truyền tín hiệu, gồm bộ phát và bộ thu nhận; trong đó bộ phát gồm môđun ánh xạ, môđun tiền lọc, môđun tạo dạng, và môđun biến đổi số-tương tự; môđun ánh xạ được

cấu hình để thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ, trong đó môđun ánh xạ gửi tín hiệu ánh xạ đến môđun tiền lọc; môđun tiền lọc được cấu hình để thu nhận tín hiệu ánh xạ, và thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc thứ nhất nhỏ hơn băng thông của tín hiệu ánh xạ, tín hiệu lọc thứ nhất là tín hiệu tốc độ baud, và công thức để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc thứ nhất, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian; trong đó môđun tiền lọc gửi tín hiệu lọc thứ nhất đến môđun tạo dạng; môđun tạo dạng được cấu hình để thu nhận tín hiệu lọc thứ nhất, và thực hiện tạo dạng sóng trên tín hiệu lọc thứ nhất để thu được tín hiệu tạo dạng, trong đó môđun tạo dạng gửi tín hiệu được tạo dạng đến môđun biến đổi số-tương tự; môđun biến đổi số-tương tự được cấu hình để thu nhận tín hiệu được tạo dạng, thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự; bộ thu nhận gồm môđun biến đổi tương tự-số, môđun truy xuất và cân bằng, môđun hậu lọc, và môđun dò chuỗi; môđun biến đổi tương tự-số được cấu hình để thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số, trong đó môđun biến đổi tương tự-số gửi tín hiệu số đến môđun truy xuất và cân bằng; môđun truy xuất và cân bằng được cấu hình để thu nhận tín hiệu số, và thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng, trong đó môđun truy xuất và cân bằng gửi tín hiệu được truy xuất và cân bằng đến môđun lọc; môđun hậu lọc được cấu hình để thu nhận tín hiệu được truy xuất và cân bằng, và thực hiện hậu lọc trên tín hiệu được truy

xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc thứ hai, và công thức để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bằng j đơn vị thời gian; trong đó môđun hậu lọc gửi tín hiệu lọc thứ hai đến môđun dò chuỗi; và môđun dò chuỗi được cấu hình để thu nhận tín hiệu lọc thứ hai, và thực hiện dò chuỗi trên tín hiệu lọc thứ hai để thu được tín hiệu chuỗi; trong đó lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai bước tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời gian trong công thức để triển khai bước hậu lọc.

Khía cạnh thứ chín của sáng chế đề xuất hệ thống truyền tín hiệu, gồm bộ phát và bộ thu nhận; trong đó bộ phát gồm bộ xử lý thứ nhất và bộ biến đổi tương tự-số; bộ xử lý thứ nhất được cấu hình để: thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ; thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc thứ nhất nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc thứ nhất là tín hiệu tốc độ baud; và thực hiện tạo dạng sóng theo tín hiệu lọc thứ nhất để thu được tín hiệu tạo dạng; trong đó công thức để triển khai bước tiền lọc bằng bộ xử lý thứ nhất là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc thứ nhất, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc i^{th} ,

và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bằng i đơn vị thời gian; bộ biến đổi tương tự-số được cấu hình để thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự; bộ thu nhận gồm bộ biến đổi tương tự-số và bộ xử lý thứ hai; bao gồm bộ biến đổi tương tự-số được cấu hình để thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số; và bộ xử lý thứ hai được cấu hình để: thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng; thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc thứ hai; và thực hiện dò chuỗi trên tín hiệu lọc thứ hai để thu được tín hiệu chuỗi; trong đó công thức để triển khai bước hậu lọc bởi bộ xử lý thứ hai là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian; trong đó lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai bước tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời gian trong công thức để triển khai bước hậu lọc.

Theo các giải pháp nêu trên, cách thức tiền lọc được sử dụng trên bộ phát để biến đổi tín hiệu băng rộng thành tín hiệu băng hẹp, khiến cho tổn hao tín hiệu có thể được giảm khi tín hiệu băng hẹp đi qua bộ biến đổi số-tương tự có băng thông cũng hẹp. Cách thức hậu lọc được sử dụng trên bộ thu nhận để lọc nhiễu, nhiễu giữa các ký hiệu điều khiển được (ISI – intersymbol inference) tương ứng với bộ phát được đưa vào, và sau

đó thực hiện dò chuỗi. Nhiều trắng, được chồng lên kênh, của tín hiệu được truyền được khuếch đại bằng cách sử dụng cân bằng kênh, và được nén sau khi hậu lọc. Ngoài ra, tín hiệu băng rộng được biến đổi thành tín hiệu băng hẹp theo cách thức lọc, vốn đưa nhiều giữa các ký hiệu điều khiển được; nhiều giữa các ký hiệu có thể được triệt tiêu bằng cách sử dụng dò chuỗi trong bộ thu nhận, nhờ đó cải thiện hiệu năng hệ thống.

Mô tả vắn tắt các hình vẽ đi kèm

Fig.1 là sơ đồ cấu trúc của bộ phát theo cách thức triển khai của sáng chế;

Fig.2 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ phát theo cách thức triển khai của sáng chế;

Fig.3 là sơ đồ của phân hoạch môđun bộ xử lý của bộ phát theo cách thức triển khai khác của sáng chế;

Fig.4 là sơ đồ cấu trúc của bộ phát theo cách thức triển khai khác của sáng chế;

Fig.5 là sơ đồ cấu trúc của bộ tiền lọc của bộ phát theo sáng chế;

Fig.6 là sơ đồ cấu trúc của bộ thu nhận theo cách thức triển khai của sáng chế;

Fig.7 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ thu nhận theo cách thức triển khai của sáng chế;

Fig.8 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ thu nhận theo cách thức triển khai khác của sáng chế;

Fig.9 là sơ đồ cấu trúc của bộ thu nhận theo cách thức triển khai khác của sáng chế;

Fig.10 là sơ đồ cấu trúc của bộ hậu lọc của bộ thu nhận theo sáng chế;

Fig.11 là lưu đồ của phương pháp gửi tín hiệu theo cách thức triển khai của sáng chế;

Fig.12 là lưu đồ của phương pháp thu tín hiệu theo cách thức triển

khai của sáng chế;

Fig.13 là sơ đồ cấu trúc của bộ phát theo cách thức triển khai khác của sáng chế;

Fig.14 là sơ đồ cấu trúc của bộ thu nhận theo cách thức triển khai khác của sáng chế.

Mô tả chi tiết sáng chế

Trong phần mô tả dưới đây, để minh họa thay vì giới hạn, các chi tiết cụ thể như cấu trúc hệ thống cụ thể, giao diện, và công nghệ được đề xuất để hiểu rõ sáng chế. Tuy nhiên, chuyên gia trong lĩnh vực nên hiểu rằng sáng chế có thể được thực thi theo các cách triển khai khác không cần những chi tiết cụ thể này. Trong các trường hợp khác, các mô tả chi tiết về các thiết bị, mạch điện, và các phương pháp đã biết được bỏ qua, khiến cho sáng chế được mô tả không bị làm mờ bởi những chi tiết không cần thiết.

Như được thể hiện trên Fig.1 và Fig.2, Fig.1 là sơ đồ cấu trúc của bộ phát theo cách thức triển khai của sáng chế, và Fig.2 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ phát theo cách thức triển khai của sáng chế. Tức là, Fig.2 còn mô tả chi tiết bộ xử lý 110 trên Fig.1. Hệ thống kết hợp ghép kênh phân cực được sử dụng theo cách thức triển khai này; do vậy, bộ phát gồm bộ xử lý 110, bộ biến đổi số-tương tự 120, bộ điều biến 130, bộ ghép nối phân cực 140, và bộ ghép kênh 150 lần lượt được kết nối. Bộ xử lý 110 gồm môđun ánh xạ chòm điểm 111, môđun tiền lọc 113, môđun tạo dạng sóng 115, và môđun tương tự.

Dòng dữ liệu được gửi tới bộ xử lý 110 để xử lý, trong đó dòng dữ liệu được phân chia thành hai dòng dữ liệu, lần lượt được nhập vào môđun ánh xạ chòm điểm thứ nhất 111 và môđun ánh xạ chòm điểm thứ hai 111. Chẳng hạn, dòng dữ liệu “01 01 00 10 10 10 10 10...” được phân chia thành hai dòng dữ liệu theo cách thức đan xen bằng cách sử dụng hai bit

làm một nhóm, trong đó dòng dữ liệu thứ nhất là “01 00 10 10...” và dòng dữ liệu thứ hai là “01 10 10 10...”. Rõ ràng, cũng có nhiều cách phân bố dòng dữ liệu, không được liệt kê ở đây.

Có thể được thiết lập rằng “00” được ánh xạ đến điểm thuộc chòm điểm $1+j$, “01” được ánh xạ đến điểm thuộc chòm điểm $-1+j$, “10” được ánh xạ đến điểm thuộc chòm điểm $-1-j$, và “11” được ánh xạ đến điểm thuộc chòm điểm $1-j$. Sau đó, dòng dữ liệu thứ nhất là “01 00 10 10...”, lần lượt được ánh xạ đến “ $-1+j$, $1+j$, $-1-j$, $-1-j$...”. Phần thực và phần ảo của điểm thuộc chòm điểm được tách riêng làm hai đầu ra, và có thể tu được tín hiệu được ánh xạ thứ nhất IX của phần thực đầu ra là “ -1 , 1 , -1 , -1 ...”, và tín hiệu được ánh xạ thứ hai QX của phần ảo đầu ra là “ 1 , 1 , -1 , -1 ...”. Tương tự, sau khi ánh xạ chòm điểm được thực hiện trên dòng dữ liệu thứ hai, tín hiệu được ánh xạ thứ ba IY của phần thực và tín hiệu được ánh xạ thứ tư QY của phần ảo có thể thu được. Do vậy, bốn tín hiệu được ánh xạ có thể thu được từ hai dòng dữ liệu. Có nhiều cách thức ánh xạ chòm điểm. Việc hai bit được sử dụng như nhóm nêu trên chỉ được sử dụng như là ví dụ để mô tả. Theo cách khác, theo cách thức triển khai khác, ba bit hoặc bốn bit có thể được sử dụng như là nhóm ánh xạ chòm điểm, không được liệt kê ở đây.

Sau khi ánh xạ chòm điểm, mỗi tín hiệu được ánh xạ được gửi tới môđun tiền lọc 113 để tiền lọc, để lần lượt biến đổi bốn tín hiệu được ánh xạ thành bốn tín hiệu được lọc. Tức là, tín hiệu được ánh xạ thứ nhất được gửi tới môđun tiền lọc thứ nhất 113, tín hiệu được ánh xạ thứ hai được gửi tới môđun tiền lọc thứ hai 113, tín hiệu được ánh xạ thứ ba được gửi tới môđun tiền lọc thứ ba 113, và tín hiệu được ánh xạ thứ tư được gửi tới môđun tiền lọc thứ tư 113. Bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc là tín hiệu tốc độ baud. Do vậy, sau bước tiền lọc, khi so với tín hiệu được ánh xạ tương ứng, tín hiệu lọc không có tổn hao thông

tin mà chiếm băng thông hẹp hơn.

Sau khi tiền lọc, bước tạo dạng sóng được thực hiện trên bốn tín hiệu được lọc để thu được tương ứng bốn tín hiệu được tạo dạng. Tín hiệu lọc thứ nhất và tín hiệu lọc thứ hai được nhập vào môđun tạo dạng sóng thứ nhất 115 để thu được tương ứng tín hiệu được tạo dạng thứ nhất và tín hiệu được tạo dạng thứ hai, và tín hiệu lọc thứ ba và tín hiệu lọc thứ tư được nhập vào môđun tạo dạng sóng thứ hai 115 để thu được tương ứng tín hiệu được tạo dạng thứ ba và tín hiệu được tạo dạng thứ tư. Chẳng hạn, tín hiệu lọc thứ nhất là “-1, 1, -1, -1...”; ở thời điểm khi giá trị bằng “-1”, sóng chữ nhật âm được nhập vào, hoặc ở thời điểm khi giá trị bằng “1”, sóng chữ nhật dương được nhập vào. Theo cách khác, sóng chữ nhật đầu ra có thể là sóng Gaussian, sóng hình sin, hoặc sóng tương tự. Để thu được hiệu quả truyền tốt hơn, việc bù cho đầu truyền có thể còn được thực hiện trong quá trình tạo dạng.

Tín hiệu được tạo dạng thứ nhất được nhập vào bộ biến đổi số-tương tự thứ nhất 120 để biến đổi số-tương tự để thu được tín hiệu tương tự thứ nhất; tín hiệu được tạo dạng thứ hai được nhập vào bộ biến đổi số-tương tự thứ hai 120 để biến đổi số-tương tự để thu được tín hiệu tương tự thứ hai; tín hiệu được tạo dạng thứ ba được nhập vào bộ biến đổi số-tương tự thứ ba 120 để biến đổi số-tương tự để thu được tín hiệu tương tự thứ ba; tín hiệu được tạo dạng thứ tư được nhập vào bộ biến đổi số-tương tự thứ tư 120 để biến đổi số-tương tự để thu được tín hiệu tương tự thứ tư. Do băng thông của tín hiệu lọc nhỏ hơn băng thông của dữ liệu được phép đi qua bộ biến đổi số-tương tự 120, nên không xuất hiện tổn hao tín hiệu.

Sau đó, tín hiệu tương tự thứ nhất và tín hiệu tương tự thứ hai được vận chuyển đến bộ điều biến thứ nhất 130 để điều biến để thu được tín hiệu được điều biến thứ nhất, và tín hiệu tương tự thứ ba và tín hiệu tương tự thứ tư được vận chuyển đến bộ điều biến thứ hai 130 để điều biến để thu được tín hiệu được điều biến thứ hai. Sau đó, tín hiệu được

điều biến thứ nhất và tín hiệu được điều biến thứ hai được gửi đến bộ ghép nối phân cực 140 được ghép nối thành một tín hiệu, tín hiệu được gửi tới bộ ghép kênh 150 được ghép nối với tín hiệu của kênh khác, và tín hiệu được ghép nối được nhập vào sợi quang vận chuyển.

Như thể hiện trên Fig.3, Fig.3 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ phát theo cách thức triển khai khác của sáng chế. Hệ thống kết hợp ghép kênh phân cực cũng được sử dụng theo cách thức triển khai này. Khác biệt của Fig.3 với Fig.2 nằm ở chỗ dòng dữ liệu thứ nhất, sau khi ánh xạ chòm điểm, được nhập vào làm tín hiệu được ánh xạ thứ nhất theo dạng số phức $-1+j$, $1+j$, $-1-j$, $-1-j$. Dòng dữ liệu thứ hai, sau khi ánh xạ chòm điểm, cũng được xuất ra dưới dạng tín hiệu được ánh xạ thứ hai ở dạng số phức. Do vậy, hai tín hiệu được ánh xạ có thể thu được từ hai dòng dữ liệu. Tín hiệu được ánh xạ thứ nhất được gửi tới môđun tiền lọc thứ nhất 113 để lọc để thu được hai tín hiệu được lọc: tín hiệu lọc thứ nhất và tín hiệu lọc thứ hai. Tín hiệu được ánh xạ thứ hai được gửi tới môđun tiền lọc thứ hai 113 để lọc để thu được hai tín hiệu được lọc: tín hiệu lọc thứ ba và tín hiệu lọc thứ tư. Bốn tín hiệu được lọc được gửi đến môđun tạo dạng sóng 115 tương tự để tạo dạng sóng để thu được bốn tín hiệu được tạo dạng tương ứng.

Như thể hiện trên Fig.4, Fig.4 là sơ đồ cấu trúc của bộ phát theo cách thức triển khai khác của sáng chế. Ở hệ thống dò trực tiếp kết hợp ghép kênh không phân cực, dòng dữ liệu được gửi trực tiếp đến môđun ánh xạ chòm điểm 111 để ánh xạ chòm điểm để thu được tín hiệu ánh xạ; tín hiệu ánh xạ được gửi tới môđun tiền lọc 113 để thu được tín hiệu được lọc; tín hiệu lọc được nhập vào môđun tạo dạng sóng 115 để tạo dạng sóng để thu được tín hiệu tạo dạng; tín hiệu được tạo dạng được nhập vào bộ biến đổi số-tương tự 120 để biến đổi số-tương tự để thu được tín hiệu tương tự; tín hiệu tương tự được vận chuyển đến bộ điều biến 130 để điều biến để thu được tín hiệu được điều biến; tín hiệu được điều biến được gửi tới bộ

ghép kênh 150 được ghép nối với tín hiệu của kênh khác, và tín hiệu được ghép nối được nhập vào sợi quang vận chuyển.

Như thể hiện trên Fig.5, Fig.5 là sơ đồ cấu trúc của bộ tiền lọc của bộ phát theo sáng chế. Công thức để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian. W_i có thể thu được bằng cách tối ưu hóa hệ thống truyền một cách cụ thể.

Bộ phát theo các giải pháp nêu trên biến đổi tín hiệu được ánh xạ bằng rộng thành tín hiệu được lọc bằng hẹp bằng cách sử dụng bộ lọc, khiến cho tín hiệu lọc có thể đi qua tron tru bộ biến đổi số-tương tự có băng thông cũng hẹp, nhờ đó giảm các hư hại tín hiệu do không đủ băng thông của thiết bị.

Như thể hiện trên Fig.6 và Fig.7, Fig.6 là sơ đồ cấu trúc của bộ thu nhận theo cách thức triển khai sáng chế, và Fig.7 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ thu nhận theo cách thức triển khai của sáng chế. Tức là, Fig.7 mô tả chi tiết bộ xử lý 260 trên Fig.6. Hệ thống kết hợp ghép kênh phân cực được sử dụng theo cách thức triển khai này. Do vậy, bộ thu nhận gồm bộ phân kênh 210, bộ tách phân cực 220, bộ trộn tần số 230, bộ dò quang điện tử 240, bộ biến đổi tương tự-số 250, và bộ xử lý 260. Bộ xử lý 260 gồm môđun bù tán xạ 261, môđun bù phân cực 262, môđun truy xuất pha 263, môđun hậu lọc 264, môđun dò chuỗi 265, và môđun hiệu chỉnh lỗi chuyển tiếp 266.

Bộ phân kênh 210 khử ghép tín hiệu quang nhận được để thu được tín hiệu quang thứ nhất, và tín hiệu quang thứ nhất được phân chia thành tín hiệu được điều biến thứ nhất và tín hiệu được điều biến thứ hai bởi bộ

tách phân cực 220. Tín hiệu được điều biến thứ nhất được nhập vào bộ trộn tần số thứ nhất 230. Bộ trộn tần số thứ nhất 230, bộ dò quang điện tử thứ nhất 240, và bộ dò quang điện tử thứ hai 240 khôi phục tín hiệu được điều biến thứ nhất cao tần về tín hiệu tương tự thứ nhất và tín hiệu tương tự thứ hai có băng gốc tần số thấp. Tín hiệu được điều biến thứ hai được nhập vào bộ trộn tần số thứ hai 230. Bộ trộn tần số thứ hai 230, bộ dò quang điện tử thứ ba 240, và bộ dò quang điện tử thứ tư 240 phục hồi tín hiệu được điều biến thứ hai cao tần về tín hiệu tương tự thứ ba và tín hiệu tương tự thứ tư có băng gốc tần số thấp.

Tín hiệu tương tự thứ nhất được gửi tới bộ biến đổi tương tự-số thứ nhất 250 để biến đổi tương tự-số để thu được tín hiệu số thứ nhất; tín hiệu tương tự thứ hai được gửi tới bộ biến đổi tương tự-số thứ hai 250 để biến đổi tương tự-số để thu được tín hiệu số thứ hai; tín hiệu tương tự thứ ba được gửi tới bộ biến đổi tương tự-số thứ ba 250 để biến đổi tương tự-số để thu được tín hiệu số thứ ba; tín hiệu tương tự thứ tư được gửi tới bộ biến đổi tương tự-số thứ tư 250 để biến đổi tương tự-số để thu được tín hiệu số thứ tư.

Sau khi thu được bốn tín hiệu số, thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng. Cụ thể là, tín hiệu số thứ nhất và tín hiệu số thứ hai được nhập vào môđun bù tán xạ thứ nhất 261 để bù tán xạ để thu được tín hiệu bù tán xạ thứ nhất, và tín hiệu số thứ ba và tín hiệu số thứ tư được nhập vào môđun bù tán xạ thứ hai 261 để bù tán xạ để thu được tín hiệu bù tán xạ thứ hai. Tín hiệu bù tán xạ thứ nhất và tín hiệu bù tán xạ thứ hai đều được nhập vào cùng môđun bù phân cực 262 để bù phân cực để thu được tín hiệu bù phân cực thứ nhất và tín hiệu bù phân cực thứ hai. Tín hiệu bù phân cực thứ nhất được gửi tới môđun truy xuất pha thứ nhất 263 để thu được tín hiệu được truy xuất và cân bằng thứ nhất và tín hiệu được truy xuất và cân bằng thứ hai, và tín hiệu bù phân cực thứ hai được gửi tới môđun truy xuất pha thứ

hai 263 để thu được tín hiệu được truy xuất và cân bằng thứ ba và tín hiệu được truy xuất và cân bằng thứ tư.

Tín hiệu được truy xuất và cân bằng thứ nhất được gửi tới môđun hậu lọc thứ nhất 264 để hậu lọc để thu được tín hiệu lọc thứ nhất; tín hiệu được truy xuất và cân bằng thứ hai được gửi tới môđun hậu lọc thứ hai 264 để hậu lọc để thu được tín hiệu lọc thứ hai; tín hiệu được truy xuất và cân bằng thứ ba được gửi tới môđun hậu lọc thứ ba 264 để hậu lọc để thu được tín hiệu lọc thứ ba; tín hiệu được truy xuất và cân bằng thứ tư được gửi tới môđun hậu lọc thứ tư 264 để hậu lọc để thu được tín hiệu lọc thứ tư.

Tín hiệu lọc thứ nhất được gửi tới môđun dò chuỗi thứ nhất 265 để dò chuỗi để thu được tín hiệu chuỗi thứ nhất; tín hiệu lọc thứ hai được gửi tới môđun dò chuỗi thứ hai 265 để dò chuỗi để thu được tín hiệu chuỗi thứ hai; tín hiệu lọc thứ ba được gửi tới môđun dò chuỗi thứ ba 265 để dò chuỗi để thu được tín hiệu chuỗi thứ ba; tín hiệu lọc thứ tư được gửi tới môđun dò chuỗi thứ tư 265 để dò chuỗi để thu được tín hiệu chuỗi thứ tư.

Bốn tín hiệu chuỗi thu được đều được gửi tới môđun hiệu chỉnh lỗi chuyển tiếp 266 để hiệu chỉnh lỗi chuyển tiếp để thu được tín hiệu cuối cùng.

Như thể hiện trên Fig.8, Fig.8 là sơ đồ của phân hoạch môđun của bộ xử lý của bộ thu nhận theo cách thức triển khai khác của sáng chế. Hệ thống kết hợp ghép kênh phân cực cũng được sử dụng theo cách thức triển khai này. Khác biệt của Fig.8 với Fig.7 nằm ở chỗ tín hiệu được truy xuất và cân bằng thứ nhất và tín hiệu được truy xuất và cân bằng thứ hai được gửi đến môđun hậu lọc thứ nhất 264 để hậu lọc để thu được tương ứng tín hiệu lọc thứ nhất và tín hiệu lọc thứ hai; tín hiệu được truy xuất và cân bằng thứ ba và tín hiệu được truy xuất và cân bằng thứ tư được gửi đến môđun hậu lọc thứ hai 264 cho hậu lọc để thu được tương ứng tín hiệu lọc thứ ba và tín hiệu lọc thứ tư.

Tín hiệu lọc thứ nhất và tín hiệu lọc thứ hai được gửi đến môđun dò chuỗi thứ nhất 265 để dò chuỗi để thu được tương ứng tín hiệu chuỗi thứ nhất và tín hiệu chuỗi thứ hai. Tín hiệu lọc thứ ba và tín hiệu lọc thứ tư được gửi đến môđun dò chuỗi thứ hai 265 để dò chuỗi để thu được tương ứng tín hiệu chuỗi thứ ba và tín hiệu chuỗi thứ tư.

Như thể hiện trên Fig.9, Fig.9 là sơ đồ cấu trúc của cách thức triển khai khác của bộ thu nhận theo sáng chế. Trong hệ thống dò trực tiếp kết hợp ghép kênh không phân cực, bộ phân kênh 210 khử ghép tín hiệu quang nhận được để thu được tín hiệu quang, và tín hiệu quang được biến đổi thành tín hiệu tương tự bằng cách sử dụng bộ dò quang điện tử 240. Tín hiệu tương tự được gửi tới bộ biến đổi tương tự-số 250 để biến đổi tương tự-số để thu được tín hiệu số. Sau khi thu được bốn tín hiệu số, thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng. Cụ thể là, tín hiệu số được nhập vào môđun bù tán xạ 261 để bù tán xạ để thu được tín hiệu bù tán xạ. Tín hiệu bù tán xạ được nhập vào môđun bù phân cực 262 để bù phân cực để thu được tín hiệu bù phân cực. Tín hiệu bù phân cực được gửi tới môđun truy xuất pha 263 để thu được tín hiệu được truy xuất và cân bằng.

Tín hiệu được truy xuất và cân bằng được gửi tới môđun hậu lọc 264 để hậu lọc để thu được tín hiệu được lọc. Tín hiệu lọc được gửi tới môđun dò chuỗi 265 để dò chuỗi để thu được tín hiệu chuỗi. Tín hiệu chuỗi thu được được gửi tới môđun hiệu chỉnh lỗi chuyển tiếp 266 để hiệu chỉnh lỗi chuyển tiếp để thu được tín hiệu cuối cùng.

Như thể hiện trên Fig.10, Fig.10 là sơ đồ cấu trúc của hậu lọc của bộ thu nhận theo sáng chế. Khi bộ xử lý 260 thực hiện hậu lọc trên tín hiệu cân bằng và truy xuất để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc, công thức để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian,

$F(k)$ là tín hiệu băng hẹp, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bằng j đơn vị thời gian. $\widehat{W}_j$ được xác định bởi bộ tiền lọc và hệ thống, trong đó cách thức xác định có thể là cách thức đào tạo chuỗi hoặc cách thức phân tích phổ nhiễu. Sau khi hậu lọc, nhiễu được nén.

Khi bộ xử lý 260 thực hiện dò chuỗi trên tín hiệu băng hẹp để thu được tín hiệu chuỗi, thuật toán được sử dụng để dò chuỗi là thuật toán Viterbi hoặc thuật toán BCJR. Do trong dò chuỗi, quyết định được thực hiện cho tất cả các tín hiệu nhận được, nhiễu giữa các ký hiệu có thể được nén hiệu quả.

Theo các giải pháp nêu trên, cách thức hậu lọc được sử dụng trên bộ thu nhận để lọc nhiễu, ISI điều khiển được tương ứng với bộ phát được đưa vào, và sau đó thực hiện dò chuỗi. Nhiễu trắng, được chồng lên kênh, của tín hiệu được truyền được khuếch đại bằng cách sử dụng cân bằng kênh, và được nén sau khi hậu lọc. Ngoài ra, tín hiệu băng rộng được biến đổi thành tín hiệu băng hẹp theo cách thức lọc, mà đưa vào nhiễu giữa các ký hiệu điều khiển được; nhiễu giữa các ký hiệu có thể được triệt tiêu bằng cách sử dụng dò chuỗi trong bộ thu nhận, nhờ đó cải thiện hiệu năng hệ thống.

Như thể hiện trên Fig.11, Fig.11 là lưu đồ của phương pháp gửi tín hiệu theo cách thức triển khai của sáng chế. Phương pháp gửi tín hiệu theo cách thức triển khai này gồm:

S101. bộ phát thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ.

Dòng dữ liệu được phân chia thành hai dòng dữ liệu, mà trên đó thực hiện riêng rẽ ánh xạ chòm điểm để thu được các tín hiệu được ánh xạ. Chẳng hạn, dòng dữ liệu “01 01 00 10 10 10 10 10...” được phân chia

thành hai dòng dữ liệu theo cách thức đan xen bằng cách sử dụng hai làm một nhóm, trong đó dòng dữ liệu thứ nhất là “01 00 10 10...” và dòng dữ liệu thứ hai là “01 10 10 10...”. Rõ ràng là, có nhiều cách thức phân phối dòng dữ liệu, không được liệt kê ở đây.

Có thể thiết lập trước việc “00” được ánh xạ đến điểm thuộc chòm điểm $1+j$, “01” được ánh xạ đến điểm thuộc chòm điểm $-1+j$, “10” được ánh xạ đến điểm thuộc chòm điểm $-1-j$, và “11” được ánh xạ đến điểm thuộc chòm điểm $1-j$. Sau đó, dòng dữ liệu thứ nhất là “01 00 10 10...”, được ánh xạ lần lượt đến “ $-1+j$, $1+j$, $-1-j$, $-1-j$...”. Phần thực và phần ảo của mỗi điểm thuộc chòm điểm được tách riêng làm hai đầu ra, và có thể thu được việc tín hiệu được ánh xạ thứ nhất của phần thực đầu ra là “ -1 , 1 , -1 , -1 ...”, và tín hiệu được ánh xạ thứ hai của phần ảo đầu ra là “ 1 , 1 , -1 , -1 ...”. Tương tự, sau khi ánh xạ chòm điểm được thực hiện trên dòng dữ liệu thứ hai, tín hiệu được ánh xạ thứ ba của phần thực và tín hiệu được ánh xạ thứ tư của phần ảo có thể thu được. Do vậy, bốn tín hiệu được ánh xạ có thể thu được từ hai dòng dữ liệu. Cũng có nhiều cách khác ánh xạ chòm điểm. Việc hai bit được sử dụng như là nhóm nên trên chỉ được sử dụng như là ví dụ mô tả. Theo cách khác, theo cách thức triển khai khác, ba bit hoặc bốn bit có thể được sử dụng như là nhóm ánh xạ chòm điểm, không được liệt kê ở đây.

S102. Bộ phát thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc.

Sau khi ánh xạ chòm điểm, mỗi tín hiệu được ánh xạ được gửi tới môđun tiền lọc để tiền lọc để tách bốn tín hiệu được ánh xạ thành bốn tín hiệu được lọc. Tức là, tín hiệu được ánh xạ thứ nhất được gửi tới môđun tiền lọc thứ nhất, tín hiệu được ánh xạ thứ hai được gửi tới môđun tiền lọc thứ hai, tín hiệu được ánh xạ thứ ba được gửi tới môđun tiền lọc thứ ba, và tín hiệu được ánh xạ thứ tư được gửi tới môđun tiền lọc thứ tư. Bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc nhỏ hơn

băng thông của tín hiệu ánh xạ, và tín hiệu lọc là tín hiệu tốc độ baud. Do vậy, sau khi tiền lọc, khi so với tín hiệu được ánh xạ tương ứng, tín hiệu lọc không có tổn hao thông tin nhưng chiếm băng thông hẹp hơn. Công thức để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bằng i đơn vị thời gian. W_i có thể thu được theo tối ưu hóa cụ thể hệ thống truyền.

S103. Bộ phát thực hiện tạo dạng sóng theo tín hiệu lọc để thu được tín hiệu tạo dạng.

Sau khi tiền lọc, bước tạo dạng sóng được thực hiện trên bốn tín hiệu được lọc để thu được tương ứng bốn tín hiệu được tạo dạng. Tín hiệu lọc thứ nhất và tín hiệu lọc thứ hai được nhập vào môđun tạo dạng sóng thứ nhất để thu được tương ứng tín hiệu được tạo dạng thứ nhất và tín hiệu được tạo dạng thứ hai, và tín hiệu lọc thứ ba và tín hiệu lọc thứ tư được nhập vào môđun tạo dạng sóng thứ hai để thu được tương ứng tín hiệu được tạo dạng thứ ba và tín hiệu được tạo dạng thứ tư. Chẳng hạn, tín hiệu được lọc là “-1, 1, -1, -1...”; ở thời điểm khi giá trị bằng “-1”, sóng chữ nhật âm được nhập vào, hoặc ở thời điểm khi giá trị bằng “1”, sóng chữ nhật dương được nhập vào. Theo cách khác, sóng chữ nhật đầu ra có thể là sóng Gaussian, sóng hình sin, hoặc sóng tương tự. Để thu được hiệu quả truyền tốt hơn, việc bù cho đầu truyền có thể còn được thực hiện trong quá trình tạo dạng.

S104. Bộ phát thực hiện biến đổi tương tự-số trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự.

Tín hiệu được tạo dạng thứ nhất được nhập vào bộ biến đổi số-tương tự thứ nhất để biến đổi số-tương tự để thu được tín hiệu tương tự thứ nhất;

tín hiệu được tạo dạng thứ hai được nhập vào bộ biến đổi số-tương tự thứ hai để biến đổi số-tương tự để thu được tín hiệu tương tự thứ hai; tín hiệu được tạo dạng thứ ba được nhập vào bộ biến đổi số-tương tự thứ ba để biến đổi số-tương tự để thu được tín hiệu tương tự thứ ba; tín hiệu được tạo dạng thứ tư được nhập vào bộ biến đổi số-tương tự thứ tư để biến đổi số-tương tự để thu được tín hiệu tương tự thứ tư. Do băng thông của tín hiệu lọc nhỏ hơn băng thông của dữ liệu được phép đi qua bộ biến đổi số-tương tự, không xuất hiện tổn hao tín hiệu. Sau đó, tín hiệu tương tự được vận chuyển đến bộ điều biến để điều biến để thu được tín hiệu được điều biến. Tín hiệu được điều biến được gửi tới bộ ghép kênh được ghép nối với tín hiệu của kênh khác, và tín hiệu được ghép nối được nhập vào sợi quang vận chuyển.

Bộ phát theo các giải pháp nêu trên biến đổi tín hiệu được ánh xạ bằng rộng thành tín hiệu được lọc băng hẹp bằng cách sử dụng bộ lọc, khiến cho tín hiệu lọc có thể đi qua tron tru bộ biến đổi số-tương tự có băng thông cũng hẹp, nhờ đó giảm các hư hại tín hiệu do không đủ băng thông của thiết bị.

Như thể hiện trên Fig.12, Fig.12 là lưu đồ của phương pháp thu tín hiệu theo cách thức triển khai của sáng chế. Phương pháp thu tín hiệu theo cách thức triển khai này gồm:

S201. bộ thu nhận thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số.

Bộ phân kênh khử ghép tín hiệu quang nhận được để thu được tín hiệu quang thứ nhất, và tín hiệu quang thứ nhất được phân chia thành tín hiệu được điều biến thứ nhất và tín hiệu được điều biến thứ hai bởi bộ tách phân cực. Tín hiệu được điều biến thứ nhất được nhập vào bộ trộn tần số thứ nhất. Bộ trộn tần số thứ nhất, bộ dò quang điện tử thứ nhất, và bộ dò quang điện tử thứ hai khôi phục tín hiệu được điều biến thứ nhất cao tần về tín hiệu tương tự thứ nhất và tín hiệu tương tự thứ hai có băng gốc tần

số thấp. Tín hiệu được điều biến thứ hai được nhập vào bộ trộn tần số thứ hai. Bộ trộn tần số thứ hai, bộ dò quang điện tử thứ ba, và bộ dò quang điện tử thứ tư khôi phục tín hiệu được điều biến thứ hai cao tần về lại tín hiệu tương tự thứ ba và tín hiệu tương tự thứ tư có băng gốc tần số thấp. Sau đó, thực hiện biến đổi tương tự-số trên tín hiệu tương tự để biến đổi tín hiệu tương tự thành tín hiệu số.

S202. Bộ thu nhận thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng.

Sau khi thu được bốn tín hiệu số, thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng. Cụ thể là, tín hiệu số thứ nhất và tín hiệu số thứ hai được nhập vào môđun bù tán xạ thứ nhất để bù tán xạ để thu được tín hiệu bù tán xạ thứ nhất, và tín hiệu số thứ ba và tín hiệu số thứ tư được nhập vào môđun bù tán xạ thứ hai để bù tán xạ để thu được tín hiệu bù tán xạ thứ hai. Tín hiệu bù tán xạ thứ nhất và tín hiệu bù tán xạ thứ hai đều được nhập vào cùng môđun bù phân cực để bù phân cực để thu được tín hiệu bù phân cực thứ nhất và tín hiệu bù phân cực thứ hai. Tín hiệu bù phân cực thứ nhất được gửi tới môđun truy xuất pha thứ nhất để thu được tín hiệu được truy xuất và cân bằng thứ nhất và tín hiệu được truy xuất và cân bằng thứ hai, và tín hiệu bù phân cực thứ hai được gửi tới môđun truy xuất pha thứ hai để thu được tín hiệu được truy xuất và cân bằng thứ ba và tín hiệu được truy xuất và cân bằng thứ tư.

S203: Bộ thu nhận thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc.

Tín hiệu được truy xuất và cân bằng thứ nhất được gửi tới môđun hậu lọc thứ nhất 264 để hậu lọc để thu được tín hiệu lọc thứ nhất; tín hiệu được truy xuất và cân bằng thứ hai được gửi tới môđun hậu lọc thứ hai 264 để hậu lọc để thu được tín hiệu lọc thứ hai; tín hiệu được truy xuất và

cân bằng thứ ba được gửi tới môđun hậu lọc thứ ba 264 để hậu lọc để thu được tín hiệu lọc thứ ba; tín hiệu được truy xuất và cân bằng thứ tư được gửi tới môđun hậu lọc thứ tư 264 để hậu lọc để thu được tín hiệu lọc thứ tư.

Khi hậu lọc được thực hiện trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc, công thức để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian. $\widehat{W}_j$ được xác định bởi bộ tiền lọc và hệ thống, trong đó cách thức xác định có thể là cách thức đào tạo chuỗi hoặc cách thức phân tích phổ nhiễu. Sau khi hậu lọc, nhiễu được nén.

S204. Bộ thu nhận thực hiện dò chuỗi trên tín hiệu lọc để thu được tín hiệu chuỗi.

Khi dò chuỗi được thực hiện trên tín hiệu lọc để thu được tín hiệu chuỗi, thuật toán được sử dụng để dò chuỗi là thuật toán Viterbi hoặc thuật toán BCJR. Do khi dò chuỗi, quyết định được thực hiện cho tất cả các tín hiệu nhận được, nhiễu giữa các ký hiệu có thể được nén hiệu quả.

Theo các giải pháp nêu trên, cách thức hậu lọc được sử dụng trên bộ thu nhận để lọc nhiễu, ISI điều khiển được tương ứng với bộ phát được đưa vào, và sau đó thực hiện dò chuỗi. Nhiễu trắng, được chồng lên kênh, của tín hiệu được truyền được khuếch đại bằng cách sử dụng cân bằng kênh, và được nén sau khi hậu lọc. Ngoài ra, tín hiệu băng rộng được biến đổi thành tín hiệu băng hẹp theo cách thức lọc, mà đưa vào nhiễu giữa các ký hiệu điều khiển được; nhiễu giữa các ký hiệu có thể được triệt tiêu bằng cách sử dụng dò chuỗi trong bộ thu nhận, nhờ đó cải thiện hiệu năng

hệ thống.

Như thể hiện trên Fig.13, Fig.13 là sơ đồ cấu trúc của bộ phát theo cách thức triển khai khác của sáng chế. Bộ phát theo cách thức triển khai này gồm môđun ánh xạ 310, môđun tiền lọc 320, môđun tạo dạng 330, và môđun biến đổi số-tương tự 340.

Môđun ánh xạ 310 được cấu hình để thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu ánh xạ. Chẳng hạn, dòng dữ liệu được phân chia thành hai dòng dữ liệu, mà trên đó thực hiện riêng rẽ ánh xạ chòm điểm để thu được các tín hiệu được ánh xạ. Chẳng hạn, dòng dữ liệu “01 01 00 10 10 10 10...” được phân chia thành hai dòng dữ liệu theo cách thức đan xen bằng cách sử dụng hai làm nhóm, trong đó dòng dữ liệu thứ nhất là “01 00 10 10...” và dòng dữ liệu thứ hai là “01 10 10 10...”. Rõ ràng, cũng có nhiều cách thức khác phân phối dòng dữ liệu, không được liệt kê ở đây.

Có thể được thiết lập việc “00” được ánh xạ đến điểm thuộc chòm điểm $1+j$, “01” được ánh xạ đến điểm thuộc chòm điểm $-1+j$, “10” được ánh xạ đến điểm thuộc chòm điểm $-1-j$, và “11” được ánh xạ đến điểm thuộc chòm điểm $1-j$. Sau đó, dòng dữ liệu thứ nhất là “01 00 10 10...”, lần lượt được ánh xạ đến “ $-1+j$, $1+j$, $-1-j$, $-1-j$...”. Phần thực và phần ảo của mỗi điểm thuộc chòm điểm được tách riêng làm hai đầu ra, và có thể thu được việc tín hiệu được ánh xạ thứ nhất của phần thực đầu ra là “ -1 , 1 , -1 , -1 ...”, và tín hiệu được ánh xạ thứ hai của phần ảo đầu ra là “ 1 , 1 , -1 , -1 ...”. Tương tự, sau khi ánh xạ chòm điểm được thực hiện trên dòng dữ liệu thứ hai, tín hiệu được ánh xạ thứ ba của phần thực và tín hiệu được ánh xạ thứ tư của phần ảo có thể thu được. Do vậy, bốn tín hiệu được ánh xạ có thể thu được từ hai dòng dữ liệu. Cũng có nhiều cách thức ánh xạ chòm điểm khác. Việc hai bit được sử dụng như là nhóm nêu trên chỉ được sử dụng như là ví dụ mô tả. Theo cách khác, theo cách thức triển khai khác, ba bit hoặc bốn bit có thể được sử dụng như là nhóm để ánh xạ

chòm điểm, không được liệt kê ở đây. Môđun ánh xạ 310 gửi tín hiệu ánh xạ đến môđun tiền lọc 320.

Môđun tiền lọc 320 được cấu hình để thu nhận tín hiệu ánh xạ và thực hiện tiền lọc trên tín hiệu ánh xạ để biến đổi tín hiệu ánh xạ thành tín hiệu lọc. Chẳng hạn, sau khi ánh xạ chòm điểm, tín hiệu được ánh xạ được gửi tới môđun tiền lọc để tiền lọc để biến đổi tín hiệu ánh xạ thành tín hiệu lọc. Bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu lọc nhỏ hơn băng thông của tín hiệu ánh xạ, và tín hiệu lọc là tín hiệu tốc độ baud. Do vậy, sau khi tiền lọc, khi so với tín hiệu được ánh xạ tương ứng, tín hiệu lọc không có tổn hao thông tin nhưng chiếm băng thông hẹp hơn. Công thức để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + L + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu lọc, $C(k)$ là tín hiệu ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian. W_i có thể thu được theo tối ưu hóa cụ thể hệ thống truyền. Môđun tiền lọc 320 gửi tín hiệu lọc đến môđun tạo dạng 330.

Môđun tạo dạng 330 được cấu hình để thu nhận tín hiệu lọc và thực hiện tạo dạng sóng theo tín hiệu lọc để thu được tín hiệu tạo dạng. Chẳng hạn, tín hiệu được lọc là “-1, 1, -1, -1...”; ở thời điểm khi giá trị bằng “-1”, sóng chữ nhật âm được nhập vào, hoặc ở thời điểm khi giá trị bằng “1”, sóng chữ nhật dương được nhập vào. Theo cách khác, sóng chữ nhật đầu ra có thể là sóng Gaussian, sóng hình sin, hoặc sóng tương tự. Để thu được hiệu quả truyền tốt hơn, việc bù cho đầu truyền có thể còn được thực hiện trong quá trình tạo dạng. Môđun tạo dạng 330 gửi tín hiệu được tạo dạng đến môđun biến đổi số-tương tự 340.

Môđun biến đổi số-tương tự 340 được cấu hình để thu nhận tín hiệu được tạo dạng, thực hiện biến đổi số-tương tự trên tín hiệu được tạo dạng

để thu được tín hiệu tương tự, và gửi tín hiệu tương tự. Chẳng hạn, tín hiệu được tạo dạng được gửi tới môđun biến đổi số-tương tự 340 để biến đổi số-tương tự để thu được tín hiệu tương tự. Do băng thông của tín hiệu lọc nhỏ hơn băng thông của dữ liệu mà được phép đi qua bộ biến đổi số-tương tự, không xuất hiện tổn hao tín hiệu. Sau đó, tín hiệu tương tự được vận chuyển đến bộ điều biến để điều biến để thu được tín hiệu được điều biến. Tín hiệu được điều biến được gửi tới bộ ghép kênh được ghép nối với tín hiệu của kênh khác, và tín hiệu được ghép nối được nhập vào sợi quang vận chuyển.

Bộ phát theo các giải pháp nêu trên biến đổi tín hiệu được ánh xạ bằng rộng thành tín hiệu được lọc băng hẹp bằng cách sử dụng bộ lọc, khiến cho tín hiệu lọc có thể đi qua tron tru bộ biến đổi số-tương tự có băng thông cũng hẹp, nhờ đó giảm các hư hại tín hiệu do không đủ băng thông của thiết bị.

Như thể hiện trên Fig.14, Fig.14 là sơ đồ cấu trúc của bộ thu nhận theo cách thức triển khai khác của sáng chế. Bộ thu nhận theo cách thức triển khai này gồm môđun biến đổi tương tự-số 410, môđun truy xuất và cân bằng 420, môđun hậu lọc 430, và môđun dò chuỗi 440.

Môđun biến đổi tương tự-số 410 được cấu hình để thực hiện biến đổi tương tự-số trên tín hiệu tương tự để thu được tín hiệu số. Chẳng hạn, bộ phân kênh khử ghép tín hiệu quang nhận được để thu được tín hiệu quang, và tín hiệu quang được biến đổi thành tín hiệu tương tự bởi bộ dò quang điện tử. Sau đó, thực hiện biến đổi tương tự-số trên tín hiệu tương tự để biến đổi tín hiệu tương tự thành tín hiệu số. Môđun biến đổi tương tự-số 410 gửi tín hiệu số đến môđun truy xuất và cân bằng 420.

Môđun truy xuất và cân bằng 420 được cấu hình để thu nhận tín hiệu số và thực hiện cân bằng và truy xuất trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng. Chẳng hạn, sau khi thu được tín hiệu số, thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được

truy xuất và cân bằng. Cụ thể là, tín hiệu số được nhập vào môđun bù tán xạ để bù tán xạ để thu được tín hiệu bù tán xạ. Tín hiệu bù tán xạ được nhập vào môđun bù phân cực để bù phân cực để thu được tín hiệu bù phân cực. Tín hiệu bù phân cực được gửi tới môđun truy xuất pha để thu được tín hiệu được truy xuất và cân bằng. Môđun truy xuất và cân bằng 420 gửi tín hiệu được truy xuất và cân bằng đến môđun lọc 430.

Môđun hậu lọc 430 được cấu hình để thu nhận tín hiệu được truy xuất và cân bằng, và thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng về tín hiệu được lọc, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu lọc. Chẳng hạn, tín hiệu cân bằng và truy xuất được gửi tới môđun hậu lọc để hậu lọc để thu được tín hiệu được lọc. Khi thực hiện hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu lọc, công thức để triển khai hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu lọc, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bằng j đơn vị thời gian. $\widehat{W}_j$ được xác định bởi bộ tiền lọc và hệ thống, trong đó cách thức xác định có thể là cách thức đào tạo chuỗi hoặc cách thức phân tích phổ nhiễu. Sau khi hậu lọc, nhiễu được nén. Môđun hậu lọc 430 gửi tín hiệu lọc đến môđun dò chuỗi 440.

Môđun dò chuỗi 440 được cấu hình để thu nhận tín hiệu lọc, và thực hiện dò chuỗi trên tín hiệu lọc để thu được tín hiệu chuỗi. Chẳng hạn, khi thực hiện dò chuỗi trên tín hiệu lọc để thu được tín hiệu chuỗi, thuật toán được sử dụng để dò chuỗi là thuật toán Viterbi hoặc thuật toán BCJR. Do khi dò chuỗi, quyết định được thực hiện cho tất cả các tín hiệu nhận

được, nhiều giữa các ký hiệu có thể được nén hiệu quả.

Theo các giải pháp nêu trên, cách thức hậu lọc được sử dụng trên bộ thu nhận để lọc nhiễu, ISI điều khiển được tương ứng với bộ phát được đưa vào, và sau đó thực hiện dò chuỗi. Nhiễu trắng, được chồng lên kênh, của tín hiệu được truyền được khuếch đại bằng cách sử dụng cân bằng kênh, và được nén sau khi hậu lọc. Ngoài ra, tín hiệu băng rộng được biến đổi thành tín hiệu băng hẹp theo cách thức lọc, mà đưa vào nhiễu giữa các ký hiệu điều khiển được; nhiễu giữa các ký hiệu có thể được triệt tiêu bằng cách sử dụng dò chuỗi trong bộ thu nhận, nhờ đó cải thiện hiệu năng hệ thống.

Dựa vào phương pháp gửi tín hiệu và phương pháp thu tín hiệu nêu trên, sáng chế còn đề xuất phương pháp truyền tín hiệu. Sau khi tín hiệu được gửi bằng cách sử dụng phương pháp gửi tín hiệu nêu trên, tín hiệu được thu nhận bằng cách sử dụng phương pháp thu tín hiệu nêu trên. Ngoài ra, để đạt được hiệu năng hệ thống tối ưu, có thể được thiết lập việc lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời gian trong công thức để triển khai hậu lọc.

Dựa vào bộ phát và bộ thu nhận nêu trên, sáng chế còn đề xuất hệ thống truyền tín hiệu, trong đó có thể thực hiện truyền dữ liệu giữa bộ phát và bộ thu nhận. Ngoài ra, để đạt được hiệu năng tối ưu của hệ thống, có thể thiết lập việc lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời gian trong công thức triển khai hậu lọc.

Theo một số cách thức triển khai sáng chế, nên hiểu rằng hệ thống, thiết bị, và phương pháp được bộc lộ có thể được triển khai theo các cách khác. Chẳng hạn, theo phương án thực hiện, thiết bị được mô tả chỉ lấy làm ví dụ. Chẳng hạn, việc phân chia môđun hoặc khối chỉ là phân chia chức năng logic và có thể là phân chia khác khi triển khai thực. Chẳng

hạn, các khối hoặc các thành phần có thể được kết hợp hoặc tích hợp vào hệ thống khác, hoặc một số dấu hiệu có thể bị bỏ qua hoặc không được thực hiện. Ngoài ra, các ghép nối qua lại được đề cập hoặc hiển thị hoặc các ghép nối trực tiếp hoặc các kết nối truyền thông có thể được triển khai bằng cách sử dụng một số giao diện. Các ghép nối gián tiếp hoặc các kết nối truyền thông giữa các thiết bị hoặc các khối có thể được triển khai dưới dạng điện tử, cơ khí hoặc dạng khác.

Các khối được mô tả như là các phần riêng rẽ có thể hoặc không tách riêng về mặt vật lý, và các phần được hiển thị dưới dạng các khối có thể hoặc không phải là các khối vật lý, có thể được đặt ở một vị trí, hoặc có thể được phân tán trên các khối mạng. Một số hoặc tất cả các khối có thể được lựa chọn theo các nhu cầu thực để đạt được các mục đích của các giải pháp theo các phương án thực hiện.

Ngoài ra, các khối chức năng theo các phương án thực hiện sáng chế có thể được tích hợp vào một khối xử lý, hoặc mỗi khối có thể tồn tại độc lập về mặt vật lý, hoặc hai hoặc nhiều khối có thể được tích hợp vào một khối. Khối tích hợp có thể được triển khai dưới dạng phần cứng, hoặc có thể được triển khai dưới dạng khối chức năng phần mềm.

Khối tích hợp, khi được triển khai dưới dạng khối chức năng phần mềm và được bán hoặc được sử dụng như là sản phẩm độc lập, có thể được chứa trong vật lưu trữ máy tính đọc được. Dựa vào hiểu biết này, các giải pháp kỹ thuật của sáng chế chủ yếu, hoặc một phần đóng góp vào giải pháp kỹ thuật đã biết, hoặc tất cả hoặc một phần các giải pháp kỹ thuật có thể được triển khai dưới dạng sản phẩm phần mềm. Sản phẩm phần mềm được chứa trong vật lưu trữ và gồm một số lệnh để ra lệnh thiết bị máy tính (có thể là máy tính cá nhân, máy chủ, hoặc thiết bị mạng) hoặc bộ xử lý thực hiện tất cả hoặc một phần các bước của các phương pháp được mô tả theo các cách thức triển khai của sáng chế. Vật lưu trữ nêu trên gồm: vật bất kỳ có thể chứa mã chương trình, như ổ nhớ nhanh

USB, ổ đĩa cứng, bộ nhớ chỉ đọc (ROM, Read-Only Memory), bộ nhớ truy nhập ngẫu nhiên (RAM, Random Access Memory), đĩa từ, hoặc đĩa quang.

YÊU CẦU BẢO HỘ

1. Phương pháp truyền tín hiệu bao gồm các bước:

thực hiện, bởi bộ truyền, ánh xạ chòm điểm trên dòng dữ liệu để thu được a tín hiệu được ánh xạ ;

thực hiện, bởi bộ truyền, tiền lọc trên tín hiệu được ánh xạ để biến đổi tín hiệu được ánh xạ thành tín hiệu được lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được lọc thứ nhất nhỏ hơn băng thông của tín hiệu được ánh xạ, và tín hiệu được lọc thứ nhất là tín hiệu tốc độ baud (số ký hiệu truyền trong một giây);

thực hiện, bởi bộ truyền, tạo dạng sóng theo tín hiệu được lọc thứ nhất để thu được tín hiệu được tạo dạng; và

thực hiện, bởi bộ truyền, biến đổi số sang tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và

gửi, bởi bộ truyền, tín hiệu tương tự;

thực hiện, bởi bộ nhận, biến đổi tương tự sang số trên tín hiệu tương tự để thu được tín hiệu số;

thực hiện, bởi bộ nhận, cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng;

thực hiện, bởi bộ nhận, hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu được lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu được lọc thứ hai, trong đó bước hậu lọc lọc nhiễu và áp dụng giao thoa liên ký hiệu (intersymbol interference, ISI) tương ứng với bộ truyền; và

thực hiện, bởi bộ nhận, dò chuỗi trên tín hiệu được lọc thứ hai để thu được tín hiệu chuỗi.

2. Phương pháp theo điểm 1, trong đó quan hệ để triển khai bước tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu được lọc thứ nhất, $C(k)$ là tín hiệu được ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ i đơn vị thời gian.

3. Phương pháp theo điểm 3, trong đó mối quan hệ để triển khai bước hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu được lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ j đơn vị thời gian.

4. Hệ thống truyền tín hiệu bao gồm bộ truyền và bộ nhận, và trong đó bộ nhận thực hiện bước hậu lọc để lọc nhiễu và áp dụng ISI tương ứng với bộ truyền; bộ truyền bao gồm môđun ánh xạ, môđun tiền lọc, môđun tạo dạng, và môđun biến đổi số sang tương tự;

môđun ánh xạ được tạo cấu hình để thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu được ánh xạ, trong đó môđun ánh xạ gửi tín hiệu được ánh xạ đến môđun tiền lọc;

môđun tiền lọc được tạo cấu hình để nhận tín hiệu được ánh xạ, và thực hiện tiền lọc trên tín hiệu được ánh xạ để biến đổi tín hiệu được ánh xạ thành tín hiệu được lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được lọc thứ nhất nhỏ hơn băng thông của tín hiệu được ánh xạ, tín hiệu được lọc thứ nhất là tín hiệu tốc độ baud (số ký hiệu truyền trong một giây), trong đó môđun tiền lọc gửi tín hiệu được lọc thứ nhất đến môđun tạo dạng;

môđun tạo dạng được tạo cấu hình để nhận tín hiệu được lọc thứ nhất, và thực hiện tạo dạng sóng trên tín hiệu được lọc thứ nhất để thu được tín hiệu được tạo dạng, trong đó môđun tạo dạng gửi tín hiệu được tạo dạng đến môđun biến đổi số sang tương tự;

môđun biến đổi số sang tương tự được tạo cấu hình để nhận tín hiệu được tạo dạng, thực hiện biến đổi số sang tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự;

bộ nhận bao gồm môđun biến đổi tương tự sang số, môđun cân bằng và truy xuất, môđun hậu lọc, và môđun dò chuỗi;

môđun biến đổi tương tự sang số được tạo cấu hình để thực hiện biến đổi tương tự sang số trên tín hiệu tương tự để thu được tín hiệu số, trong đó môđun biến đổi tương tự sang số gửi tín hiệu số đến môđun cân bằng và truy xuất;

môđun cân bằng và truy xuất được tạo cấu hình để nhận tín hiệu số, và thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng, trong đó môđun cân bằng và truy xuất gửi tín hiệu được truy xuất và cân bằng đến môđun lọc;

môđun hậu lọc được tạo cấu hình để nhận tín hiệu được truy xuất và cân bằng, và thực hiện bước hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu được lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu được lọc thứ hai, trong đó môđun hậu lọc gửi tín hiệu được lọc thứ hai đến môđun dò chuỗi; và

môđun dò chuỗi được tạo cấu hình để nhận tín hiệu được lọc thứ hai, và thực hiện dò chuỗi trên tín hiệu được lọc thứ hai để thu được tín hiệu chuỗi; trong đó:

lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời

gian trong công thức để triển khai hậu lọc.

5. Hệ thống truyền tín hiệu theo điểm 4, trong đó công thức triển khai tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu được lọc thứ nhất, $C(k)$ là tín hiệu được ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng độ trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian.

6. Hệ thống truyền tín hiệu theo điểm 4, trong đó công thức triển khai hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu được lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng độ trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian.

7. Phương pháp truyền tín hiệu bao gồm các bước sau:

thực hiện, bởi bộ truyền, ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu được ánh xạ ;

thực hiện, bởi bộ truyền, tiền lọc trên tín hiệu được ánh xạ để biến đổi tín hiệu được ánh xạ thành tín hiệu được lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được lọc thứ nhất nhỏ hơn băng thông của tín hiệu được ánh xạ, và tín hiệu được lọc thứ nhất là tín hiệu tốc độ baud, trong đó công thức triển khai tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu được lọc thứ nhất, $C(k)$ là tín hiệu được ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng độ trễ lớn nhất dựa trên đơn vị thời gian, W_i

là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian;

thực hiện, bởi bộ truyền, tạo dạng sóng theo tín hiệu được lọc thứ nhất để thu được tín hiệu được tạo dạng; và

thực hiện, bởi bộ truyền, biến đổi số sang tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và

gửi, bởi bộ truyền, tín hiệu tương tự;

thực hiện, bởi bộ nhận, biến đổi tương tự sang số trên tín hiệu tương tự để thu được tín hiệu số;

thực hiện, bởi bộ nhận, cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng;

thực hiện, bởi bộ nhận, bước hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu được lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, và băng thông của tín hiệu được truy xuất và cân bằng lớn hơn băng thông của tín hiệu được lọc thứ hai, trong đó công thức triển khai hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu được lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng độ trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian; trong đó bước hậu lọc lọc nhiễu và áp dụng ISI tương ứng với bộ truyền; và

thực hiện, bởi bộ nhận, dò chuỗi trên tín hiệu được lọc thứ hai để thu được tín hiệu chuỗi;

trong đó, lượng trễ lớn nhất dựa trên đơn vị thời gian $N-1$ trong công thức triển khai tiền lọc bằng lượng trễ lớn nhất dựa trên đơn vị thời gian $M-1$ trong công thức triển khai hậu lọc.

8. Hệ thống truyền tín hiệu bao gồm bộ truyền và bộ nhận, bộ truyền bao gồm môđun ánh xạ, môđun tiền lọc, môđun tạo dạng, và môđun biến đổi số sang tương tự;

môđun ánh xạ được tạo cấu hình để thực hiện ánh xạ chòm điểm trên dòng dữ liệu để thu được tín hiệu được ánh xạ, trong đó môđun ánh xạ gửi tín hiệu được ánh xạ đến môđun tiền lọc;

môđun tiền lọc được tạo cấu hình để nhận tín hiệu được ánh xạ, và thực hiện tiền lọc trên tín hiệu được ánh xạ để biến đổi tín hiệu được ánh xạ thành tín hiệu được lọc thứ nhất, trong đó bước tiền lọc là lọc đáp ứng xung hữu hạn, băng thông của tín hiệu được lọc thứ nhất nhỏ hơn băng thông của tín hiệu được ánh xạ, tín hiệu được lọc thứ nhất là tín hiệu tốc độ baud, trong đó công thức triển khai tiền lọc là $D(k) = W_0 C(k) + W_1 C(k-1) + \dots + W_{N-1} C(k-N+1)$, trong đó k là số chuỗi thời gian, $D(k)$ là tín hiệu được lọc thứ nhất, $C(k)$ là tín hiệu được ánh xạ, $0 \leq i \leq N-1$, $N-1$ là lượng độ trễ lớn nhất dựa trên đơn vị thời gian, W_i là hệ số lọc thứ i , và $C(k-i)$ là tín hiệu thu được bằng cách làm trễ $C(k)$ bởi i đơn vị thời gian, trong đó môđun tiền lọc gửi tín hiệu được lọc thứ nhất đến môđun tạo dạng;

môđun tạo dạng được tạo cấu hình để nhận tín hiệu được lọc thứ nhất, và thực hiện tạo dạng sóng trên tín hiệu được lọc thứ nhất để thu được tín hiệu được tạo dạng, trong đó môđun tạo dạng gửi tín hiệu được tạo dạng đến môđun biến đổi số sang tương tự;

môđun biến đổi số sang tương tự được tạo cấu hình để nhận tín hiệu được tạo dạng, thực hiện biến đổi số sang tương tự trên tín hiệu được tạo dạng để thu được tín hiệu tương tự, và gửi tín hiệu tương tự;

bộ nhận bao gồm môđun biến đổi tương tự sang số, môđun cân bằng và truy xuất, môđun hậu lọc, và môđun dò chuỗi;

môđun biến đổi tương tự sang số được tạo cấu hình để thực hiện

biến đổi tương tự sang số trên tín hiệu tương tự để thu được tín hiệu số, trong đó môđun biến đổi tương tự sang số gửi tín hiệu số đến môđun cân bằng và truy xuất;

môđun cân bằng và truy xuất được tạo cấu hình để nhận tín hiệu số, và thực hiện cân bằng và truy xuất pha trên tín hiệu số để thu được tín hiệu được truy xuất và cân bằng, trong đó môđun cân bằng và truy xuất gửi tín hiệu được truy xuất và cân bằng đến môđun lọc;

môđun hậu lọc được tạo cấu hình để nhận tín hiệu được truy xuất và cân bằng, và thực hiện bước hậu lọc trên tín hiệu được truy xuất và cân bằng để biến đổi tín hiệu được truy xuất và cân bằng thành tín hiệu được lọc thứ hai, trong đó bước hậu lọc là lọc đáp ứng xung hữu hạn, bằng thông của tín hiệu được truy xuất và cân bằng lớn hơn bằng thông của tín hiệu được lọc thứ hai, trong đó công thức triển khai hậu lọc là $F(k) = \widehat{W}_0 E(k) + \widehat{W}_1 E(k-1) + \dots + \widehat{W}_{M-1} E(k-M+1)$, trong đó k là số chuỗi thời gian, $F(k)$ là tín hiệu được lọc thứ hai, $E(k)$ là tín hiệu được truy xuất và cân bằng, $0 \leq j \leq M-1$, $M-1$ là lượng độ trễ lớn nhất dựa trên đơn vị thời gian, $\widehat{W}_j$ là hệ số lọc thứ j , và $E(k-j)$ là tín hiệu thu được bằng cách làm trễ $E(k)$ bởi j đơn vị thời gian, môđun hậu lọc gửi tín hiệu được lọc thứ hai đến môđun dò chuỗi; trong đó bước hậu lọc lọc nhiễu và áp dụng ISI tương ứng với bộ truyền;

môđun dò chuỗi được tạo cấu hình để nhận tín hiệu được lọc thứ hai, và thực hiện dò chuỗi trên tín hiệu được lọc thứ hai để thu được tín hiệu chuỗi;

trong đó, lượng trễ lớn nhất $M-1$ dựa trên đơn vị thời gian trong công thức để triển khai tiền lọc bằng lượng trễ lớn nhất $N-1$ dựa trên đơn vị thời gian trong công thức để triển khai hậu lọc.

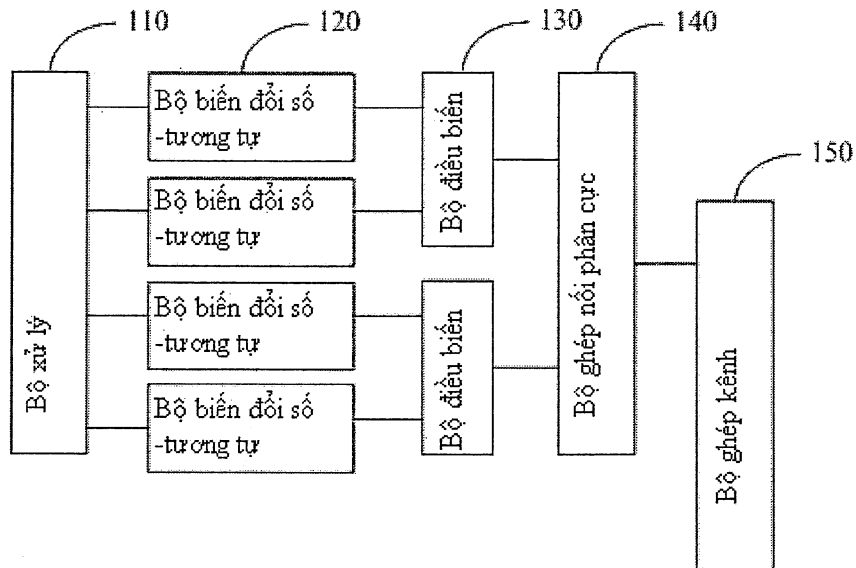


Fig.1

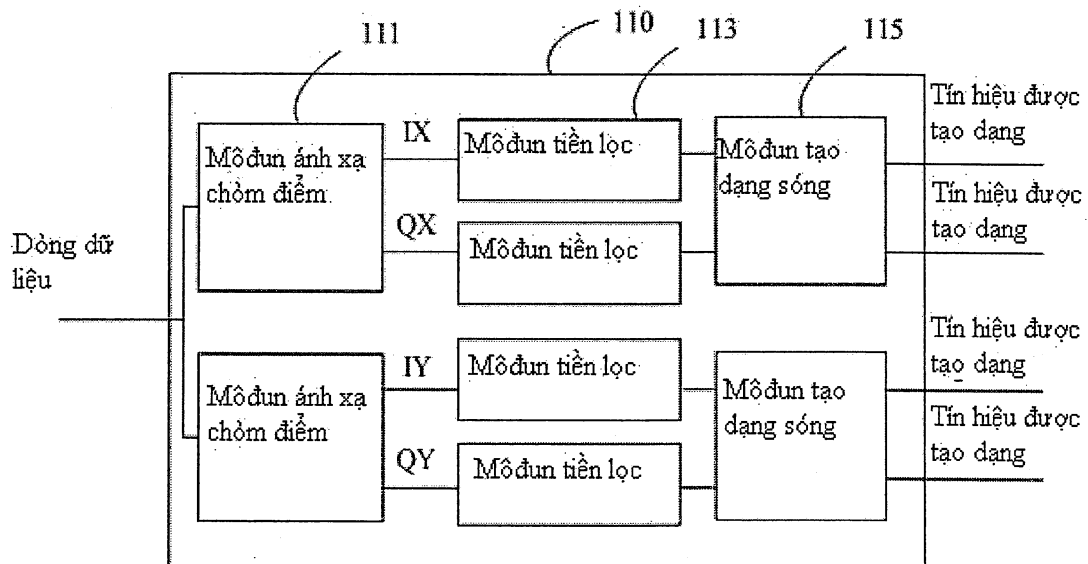


Fig.2

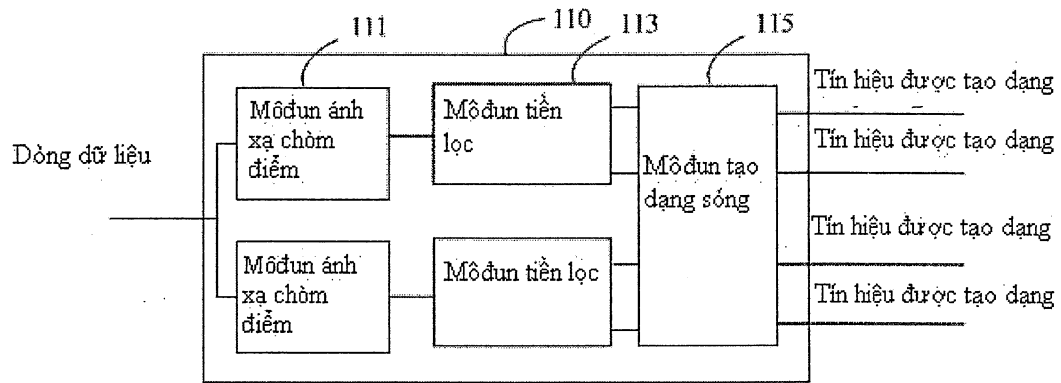


Fig.3

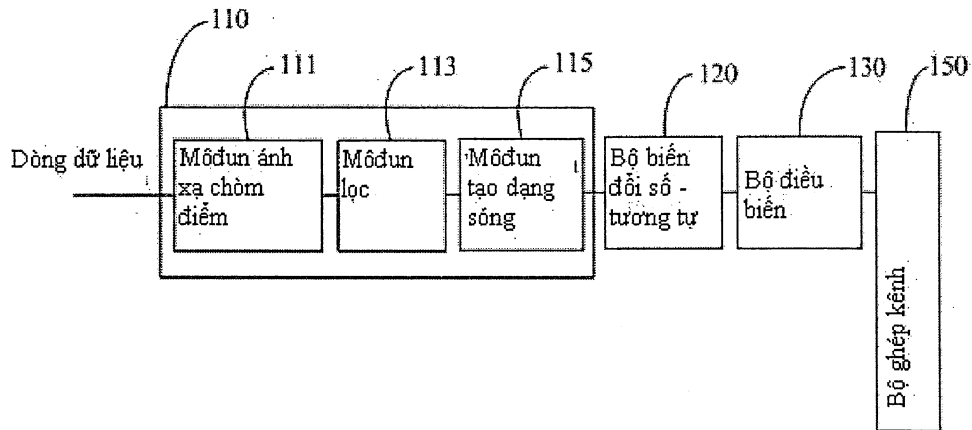


Fig.4

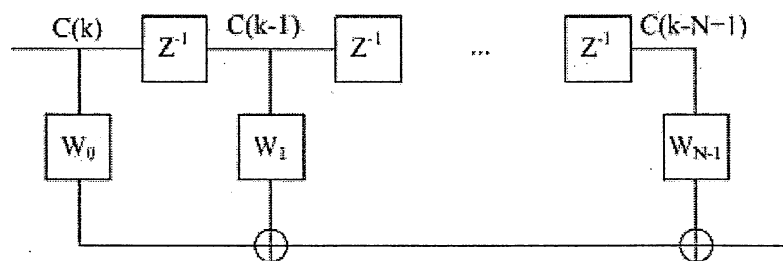


Fig.5

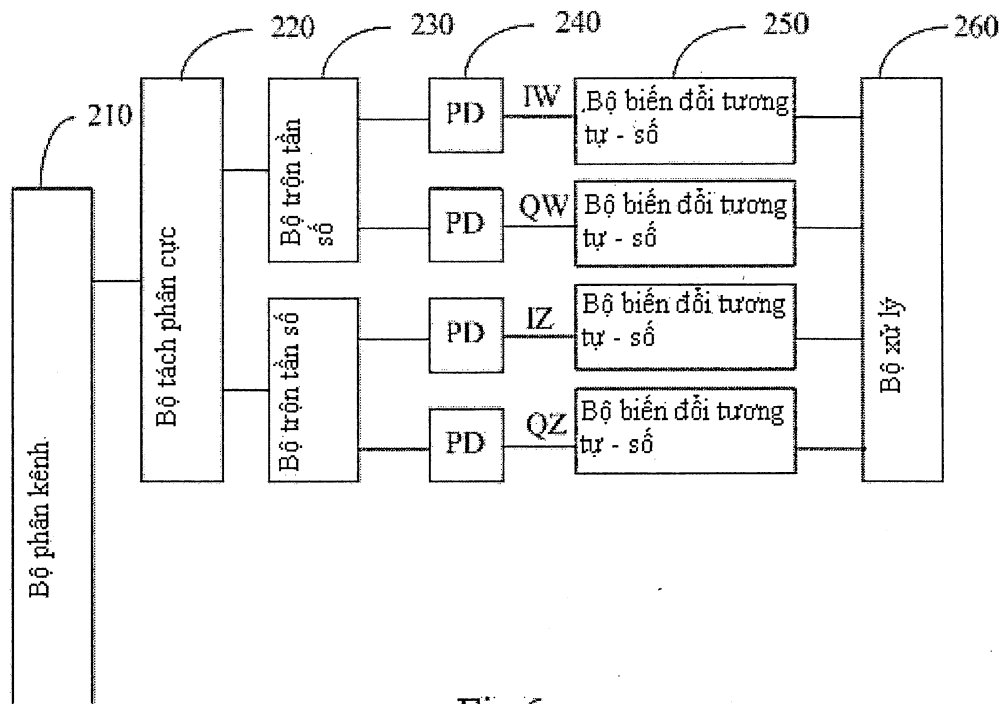


Fig.6

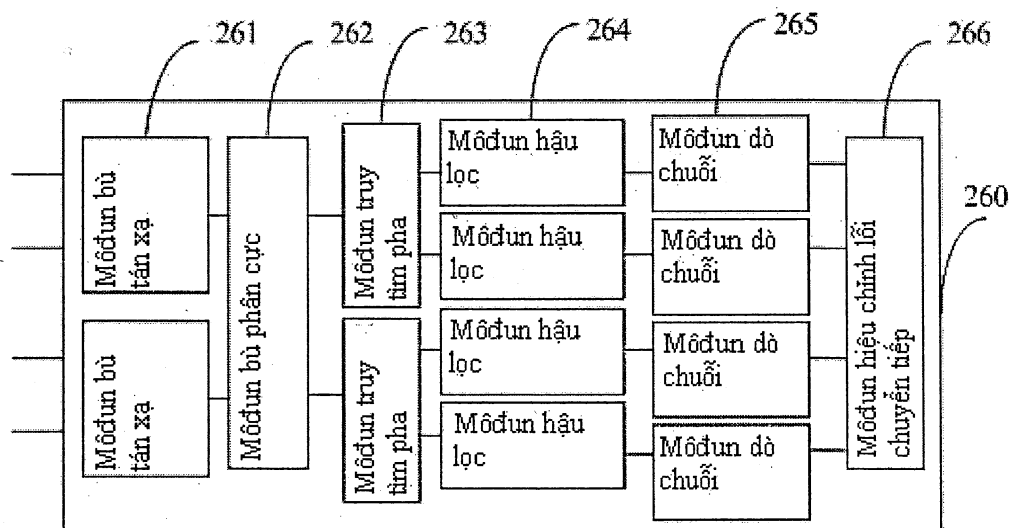


Fig.7

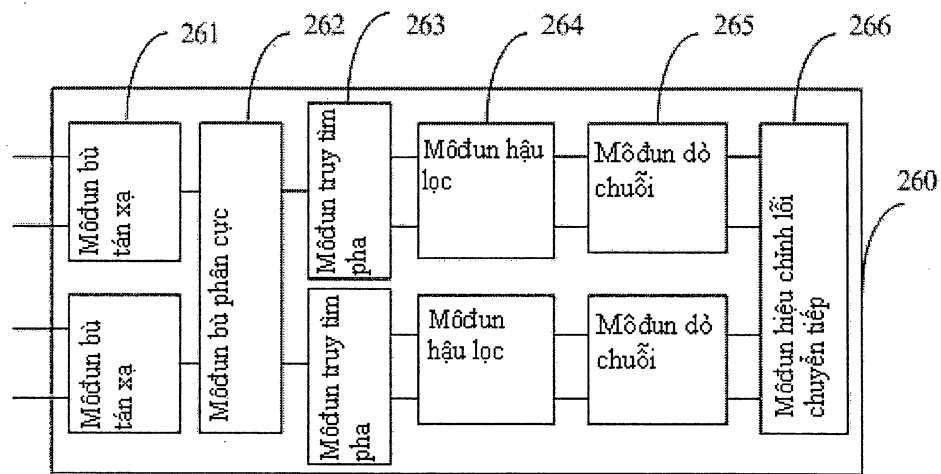


Fig.8

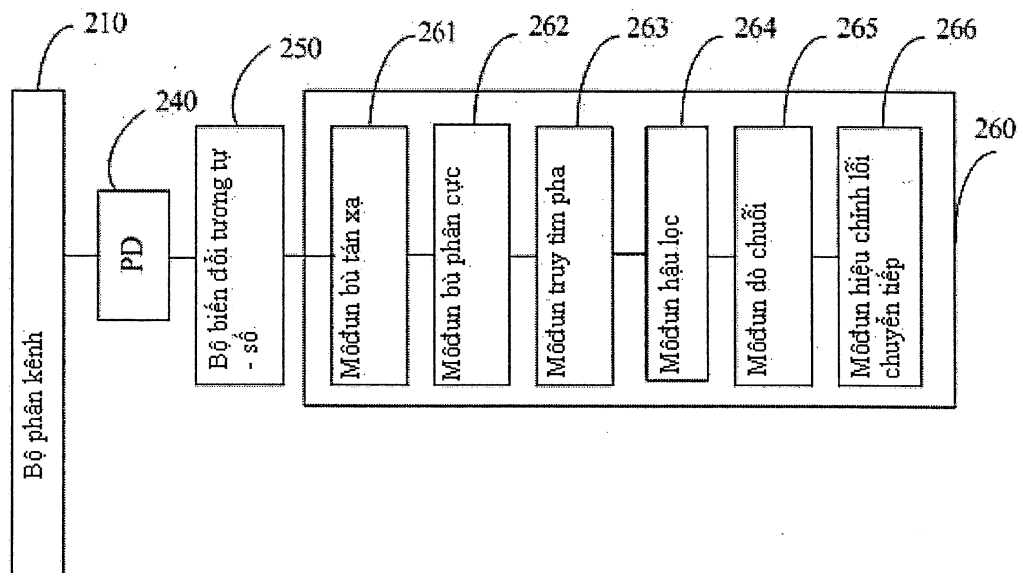


Fig.9

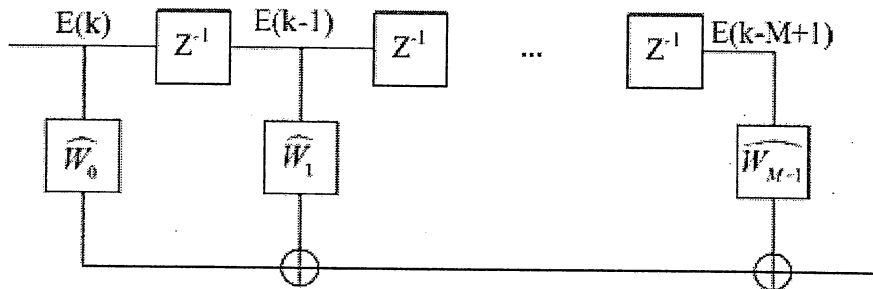


Fig.10

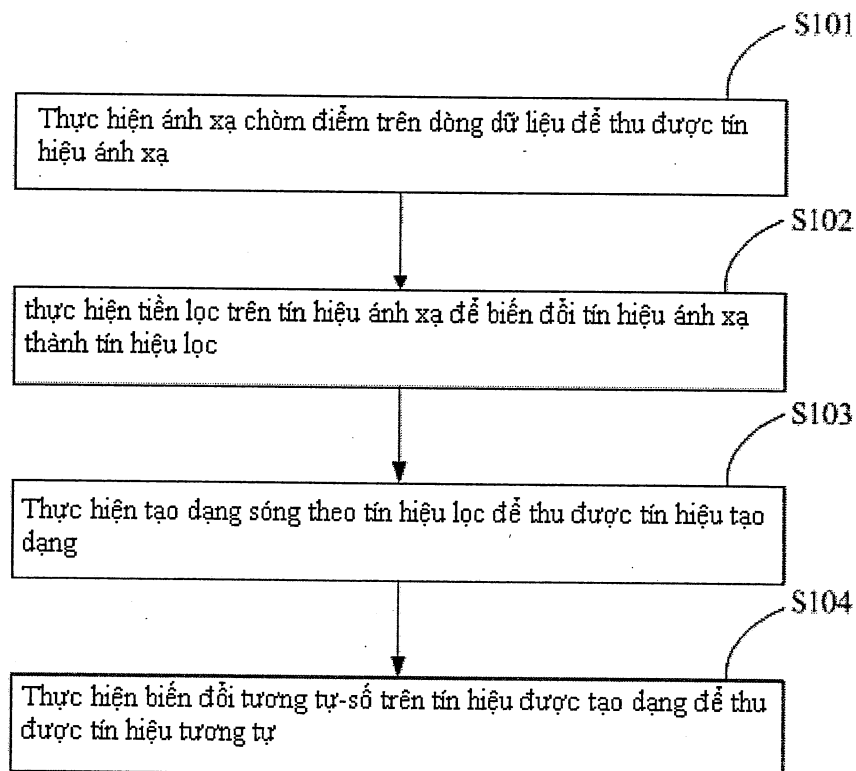


Fig.11

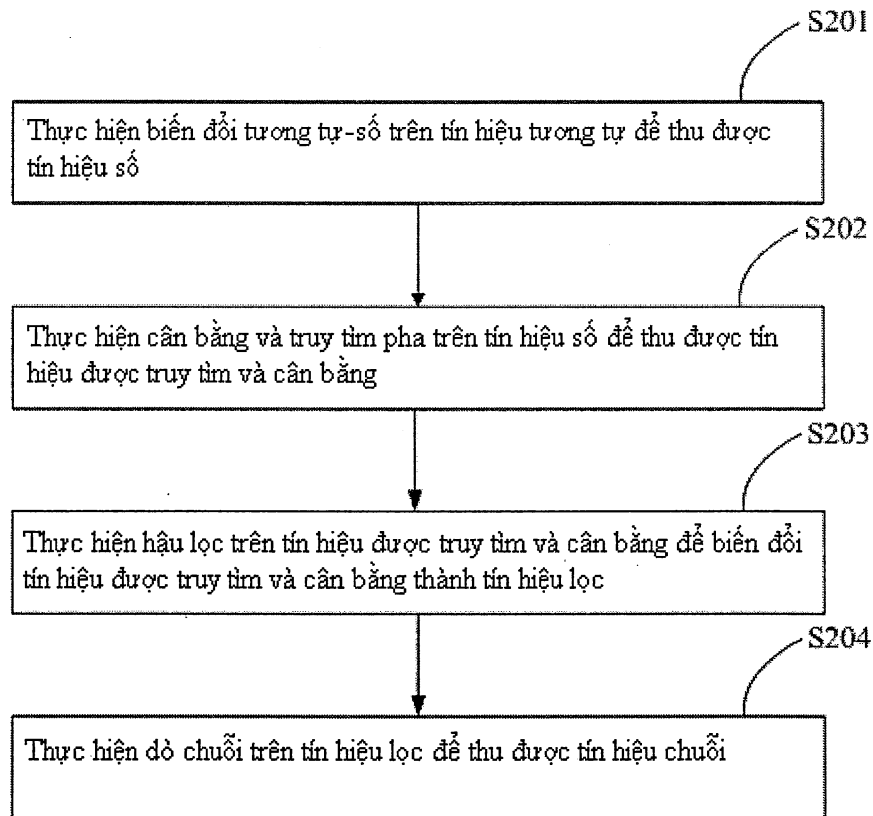


Fig.12

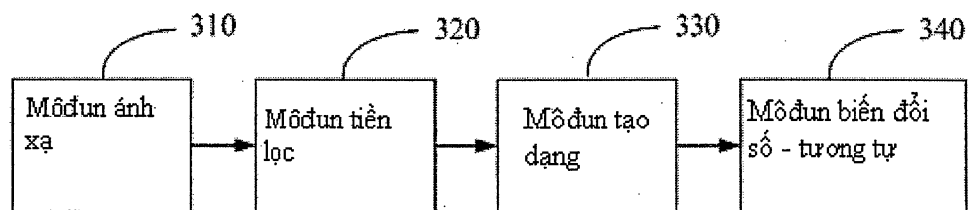


Fig.13

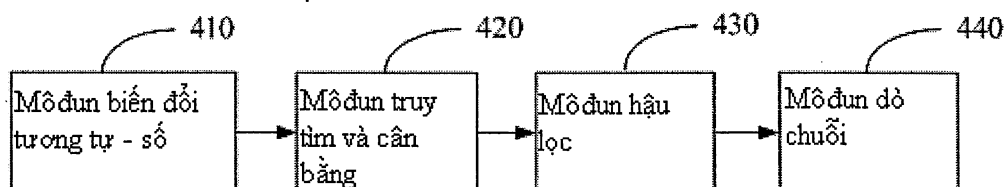


Fig.14