



(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) Cộng hòa xã hội chủ nghĩa Việt Nam (VN)  
CỤC SỞ HỮU TRÍ TUỆ

(11)



1-0026300

(51)<sup>7</sup> H04W 24/00; H04L 1/00

(13) B

(21) 1-2017-03487

(22) 08/09/2017

(45) 25/11/2020 392

(43) 27/11/2017 356A

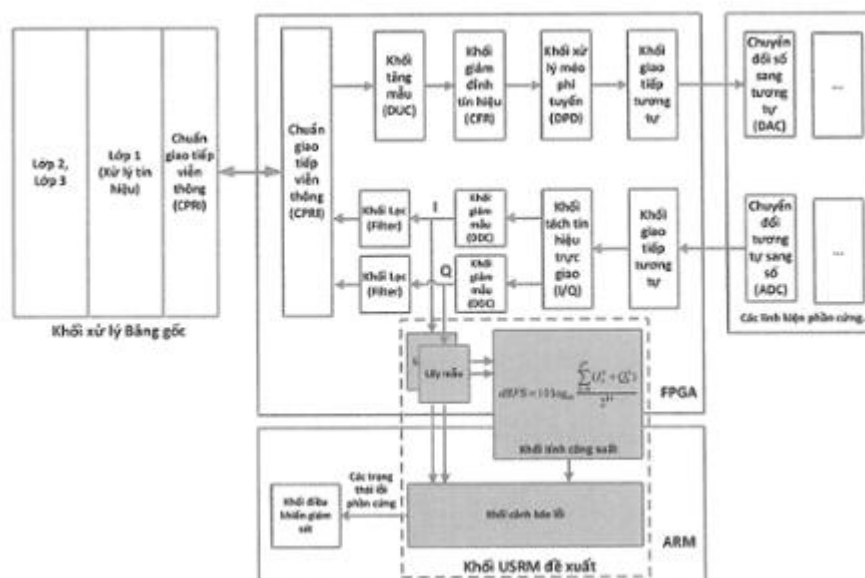
(73) Tập đoàn Công nghiệp - Viễn thông quân đội (VIETTEL) (VN)  
Số 1 Trần Hữu Dực, Mỹ Đình 2, quận Nam Từ Liêm, thành phố Hà Nội

(72) Nguyễn Tiến Sáng (VN); Lê Ngọc Quý (VN); Tăng Thiên Vũ (VN); Từ Tuấn Linh (VN); Huelam Hoang (US).

(74) Công ty Luật TNHH quốc tế BMVN (BMVN INTERNATIONAL LLC)

(54) PHƯƠNG PHÁP VÀ KHỐI GIÁM SÁT CHẤT LƯỢNG TÍN HIỆU TUYẾN THU TRÊN CÁC THIẾT BỊ THU PHÁT VÔ TUYẾN

(57) Sáng chế đề xuất phương pháp giám sát chất lượng tín hiệu tuyến thu trên các thiết bị thu phát vô tuyến bao gồm bước lấy mẫu, bước tính toán công suất và bước cảnh báo lỗi. Đồng thời, sáng chế cũng đề xuất khối giám sát chất lượng tín hiệu của tuyến thu trên các thiết bị thu phát vô tuyến, cũng như mô tả phương án triển khai cụ thể trên bộ thu phát sóng cao tần (Radio Remote Head - RRH) của thiết bị viễn thông do VTTEK sản xuất.



### **Lĩnh vực kỹ thuật được đề cập**

Sáng chế đề cập đến phương pháp và khối giám sát tín hiệu tuyến thu của bộ thu phát sóng cao tần (Radio Remote Head - RRH) nhằm cảnh báo các lỗi có thể xảy ra trong phần cứng của RRH này. Phương pháp và khối này giúp hỗ trợ quá trình vận hành và khai thác RRH được dễ dàng và có thể chủ động thay thế RRH ngay sau khi xảy ra lỗi phần cứng, giảm thiểu được thời gian gián đoạn cung cấp dịch vụ.

### **Tình trạng kỹ thuật của sáng chế**

Trong các hệ thống viễn thông 4G, RRH là thiết bị giao tiếp với môi trường truyền sóng vô tuyến, chất lượng dịch vụ của hệ thống hoàn toàn phụ thuộc vào chất lượng thu và phát sóng của RRH.

Một trạm thu phát sóng viễn thông 4G nếu xem xét theo tuyến phát, thì dữ liệu người dùng được lập lịch và đóng gói ở dạng dữ liệu số ở các Lớp 3, Lớp 2 và Lớp 1 trên khối xử lý băng gốc (Based Band Unit - BBU) trước khi được chuyển sang RRH thông qua chuẩn giao tiếp vô tuyến (Common Public Radio Interface - CPRI). Tại RRH, dữ liệu số tiếp tục được chuyển đến các khối tiền xử lý số bao gồm khối tăng mẫu, khối giảm độ chênh lệch đỉnh tín hiệu, khối khử méo phi tuyến của bộ khuếch đại trước khi được chuyển đổi thành tín hiệu tương tự và phát ra môi trường vô tuyến. Tuy nhiên, việc đảm bảo chất lượng của tuyến phát sẽ không nằm trong phạm vi của sáng chế này.

Sáng chế tập trung vào chất lượng tuyến thu của RRH. Xét theo tuyến thu, thì tín hiệu thu được giải điều chế ở cao tần, xuống trung tần, rồi qua các khối khuếch đại trung gian, trước khi biến đổi sang dạng tín hiệu số và tiếp tục xử lý ở các bước tiếp theo trong mảng công lập trình được dạng trường (Field-Programmable Gate Array - FPGA). Tại FPGA, tín hiệu ăng ten thu được xử lý tách ra thành hai nhánh trực giao (In Phase - I và Quadrature - Q), sau đó được lọc để loại bỏ các thành phần phát sinh không mong muốn, trước khi được đóng gói vào khung CPRI, truyền sang BBU để tiếp tục xử lý tại Lớp 1, Lớp 2 và Lớp 3 trước khi chuyển về mạng lõi của hệ thống viễn thông.

Theo trình tự xử lý truyền thống trên đây, thì chất lượng của tín hiệu thu, cũng như khả năng giải mã của tín hiệu hoàn toàn chỉ được xác định tại Lớp 1 của BBU. Trong trường hợp chất lượng tín hiệu của tuyến thu tại Lớp 1 được xác định là tốt, tức là giải mã được các thông tin mong muốn thu được từ môi trường, thì không có vấn đề gì xảy ra. Tuy nhiên, trên thực tế, chất lượng tín hiệu thu được tại Lớp 1 trong một số trường hợp chưa tốt, thì việc xác định chính xác khu vực gây ra lỗi, dẫn đến suy giảm chất lượng tín hiệu thu là tương đối khó khăn, vì lỗi có thể xảy ra do chính thuật toán xác định chất lượng tín

hiệu thu tại Lớp 1 hoặc do lỗi của phần xử lý số tại FPGA hoặc do lỗi của phần cứng tuyến thu (bao gồm bộ chuyển đổi tín hiệu tương tự sang tín hiệu số, bộ khuếch đại, bộ lọc hoặc bộ khuếch đại tạp âm thấp...).

Do lỗi có thể xảy ra tại bất cứ đâu, nên gây khó khăn cho quá trình khoanh vùng lỗi (đặc biệt là trong giai đoạn phát triển sản phẩm) hoặc khó cảnh báo kịp thời các lỗi phần cứng cũng như đưa ra yêu cầu thay thế thiết bị (trong quá trình vận hành khai thác thiết bị). Với những lý do nêu trên, giải pháp giám sát chất lượng tín hiệu thu tại FPGA để hỗ trợ cảnh báo lỗi do phần cứng gây ra là hết sức cần thiết.

### **Bản chất kỹ thuật của sáng chế**

Để giải quyết được vấn đề nêu trên, các tác giả sáng chế đề xuất phương pháp giám sát tín hiệu tuyến thu trực tuyến (Uplink Signal Realtime Monitoring – USRM). Các tác giả sáng chế cũng đề xuất khối USRM có khả năng giám sát chất lượng tín hiệu tuyến thu ngay trên RRH mà cụ thể là tại FPGA. Thông qua khối USRM, có thể phát hiện được các lỗi phát sinh của phần cứng tuyến thu.

Trong giai đoạn phát triển sản phẩm, khối USRM sẽ giúp các kỹ sư phát triển sản phẩm có thể phát hiện lỗi ở phần cứng hay thuật toán phần mềm trên cơ sở đó có thể rút ngắn được thời gian phát triển sản phẩm. Mặt khác, trong giai đoạn khai thác sản phẩm để cung cấp dịch vụ, thì khối USRM sẽ giúp phát hiện kịp thời các lỗi ở phần cứng và đưa ra cảnh báo để các nhân viên vận hành có thể chủ động thay thế các thiết bị phần cứng có liên quan, giảm thiểu được thời gian gián đoạn cung cấp dịch vụ trên mạng lưới.

Trên thực tế, khi khảo sát các tình huống tương ứng với các trạng thái làm việc khác nhau của RRH, thu được kết quả như sau:

- Khi tín hiệu thu gây hiện tượng bão hòa tín hiệu thu được trong FPGA, thì nguyên nhân có thể do công suất tín hiệu đầu vào quá lớn hoặc có lỗi trong quá trình cấu hình linh kiện tuyến thu hoặc lỗi thiết kế phần cứng.
- Khi tín hiệu thu được trong FPGA quá nhỏ, thì có thể hỏng một trong số các linh kiện trên tuyến thu hoặc đang hoàn toàn không có tín hiệu thu được từ thiết bị di động gửi lên.
- Ngoài trừ hai tình huống nêu trên, thì có thể hiển thị mức tín hiệu thu đang ở trạng thái bình thường.

Do đó, để phân biệt được các trạng thái nêu trên, đồng thời phân loại và phát ra các cảnh báo tương ứng, các tác giả sáng chế đề xuất phương pháp giám sát chất lượng tín hiệu tuyến thu trực tuyến USRM bao gồm các bước sau:

(i) lấy mẫu dữ liệu với số lượng mẫu đủ để tính toán công suất miền số của tuyến thu; trong đó số lượng mẫu này có giá trị là lũy thừa của 2;

(ii) tính toán công suất tín hiệu trong miền số theo công thức (1) dưới đây:

$$dBFS = 10 \log_{10} \frac{\sum_{k=0}^{2^N} (I_k^2 + Q_k^2)}{2^N} \quad (1)$$

(iii) cảnh báo lỗi bằng cách tiến hành đánh giá mức công suất dBFS tính toán được để xác định xem mức công suất này có nằm trong vùng làm việc bình thường hay không, hiển thị các cảnh báo tương ứng với tình huống được phát hiện và gửi cảnh báo lỗi này đến người sử dụng trong quá trình vận hành RRH; trong đó các cảnh báo lỗi này được hiển thị theo các ngưỡng giá trị công suất dBFS sau:

- ngưỡng rất thấp: nếu giá trị công suất dBFS đo được dưới mức ngưỡng này, thì khối cảnh báo lỗi sẽ thông báo “có lỗi phần cứng” (HW BROKEN);
- ngưỡng thấp: nếu giá trị công suất dBFS đo được dưới mức công suất này, thì khối cảnh báo lỗi sẽ thông báo “không có tín hiệu vào” (NO INPUT);
- ngưỡng cao: nếu giá trị công suất dBFS đo được lớn hơn ngưỡng thấp và nhỏ hơn ngưỡng cao, thì khối cảnh báo lỗi sẽ thông báo “Trạng thái bình thường” (INPUT NORMAL);
- ngưỡng rất cao: nếu giá trị công suất dBFS đo được trên mức công suất này, thì khối cảnh báo lỗi sẽ thông báo “Tuyến thu bão hòa” (SATURATION).

Để thực hiện phương pháp nêu trên, các tác giả sáng chế cũng đề xuất khối giám sát chất lượng tín hiệu tuyến thu trực tuyến (Uplink Signal Realtime Monitoring – USRM) được tích hợp trong các bộ thu phát sóng cao tần RRH bao gồm các khối sau:

- (i) khối lấy mẫu dữ liệu được vận hành để thực hiện lấy mẫu của  $2^N$  cặp I/Q;
- (ii) khối tính toán công suất được vận hành để tính công suất trung bình (dBFS) của  $2^N$  cặp I/Q bao gồm: bộ cộng tổng  $2^N$  phân tử I và  $2^N$  phân tử Q trên FPGA từ khối lấy mẫu và bộ tính giá trị dBFS theo công thức (1) trên bộ vi điều khiển (ARM); và
- (iii) khối cảnh báo lỗi được vận hành, dựa trên các giá trị ngưỡng đã được thiết lập trước theo cấu hình cụ thể của thiết bị, để phân loại các mức công suất và đưa ra các cảnh báo tương ứng với trạng thái của RRH.

#### **Mô tả vắn tắt các hình vẽ**

Hình 1 là hình vẽ mô tả luồng xử lý dữ liệu trong eNodeB của trạm thu phát gốc 4G.

Hình 2 là hình vẽ mô tả luồng xử lý dữ liệu trong eNodeB của trạm thu phát gốc 4G sau khi tích hợp khối USRM.

Hình 3 là đồ thị công suất thể hiện các mức ngưỡng tương ứng với các tình huống khác nhau của RRH.

Hình 4 là hình vẽ thể hiện các trạng thái hoạt động của khối USRM tương ứng với các giá trị công suất (dBFS) đo được.

Hình 5 là hình vẽ mô tả các bước thực hiện của khối USRM.

Hình 6 là sơ đồ triển khai thực tế khối USRM trên RRH do VTTEK sản xuất.

Hình 7 là ảnh chụp thể hiện thử nghiệm thực tế triển khai khối USRM, trong đó xảy ra tình huống hỏng phần cứng.

Hình 8 là ảnh chụp thể hiện thử nghiệm thực tế triển khai khối USRM, trong đó xảy ra tình huống tín hiệu thu được nhỏ nhưng vẫn ở trong vùng cho phép.

Hình 9 là ảnh chụp thể hiện thử nghiệm thực tế triển khai khối USRM, trong đó xảy ra tình huống tín hiệu thu quá lớn, gây bão hòa phần xử lý tương tự trên RRH.

### **Mô tả chi tiết sáng chế**

Sau đây, phương pháp giám sát tín hiệu tuyến thu trực tuyến USRM (các bước thực hiện của khối USRM) và khối USRM theo sáng chế cũng như quá trình triển khai khối USRM trên FPGA với sự hỗ trợ tính toán của vi xử lý ARM sẽ được mô tả chi tiết.

Hình 1 mô tả luồng xử lý tín hiệu trong eNodeB của trạm thu phát gốc trước khi tích hợp khối USRM. Ở đây, luồng xử lý tuyến phát sẽ không được đề cập chi tiết mà chúng ta chỉ tập trung vào tuyến thu. Theo tuyến thu, tín hiệu thu được từ môi trường được xử lý qua các khối tương tự bên ngoài, chuyển đổi từ tín hiệu tương tự sang tín hiệu số và chuyển tới FPGA. Trong FPGA, tín hiệu ăng ten ở dạng số sẽ được trộn bởi sóng trung tần (70MHz) và tách thành hai tín hiệu trực giao I/Q. Sau đó, hai tín hiệu I/Q được giảm tần số lấy mẫu xuống tương ứng với tần số lấy mẫu BB và được lọc thông thấp để loại bỏ thành phần tần số cao, chỉ giữ lại thành phần tần số BB trước khi đóng vào khung CPRI để gửi về BBU.

Hình 2 mô tả luồng xử lý tín hiệu trong eNodeB của trạm thu phát gốc sau khi tích hợp khối USRM. Như được thể hiện trong hình 2, khối USRM bao gồm ba khối xử lý chính: khối lấy mẫu, khối tính toán công suất và khối cảnh báo lỗi. Luồng xử lý dữ liệu tuyến thu vẫn giống như trong trường hợp không tích hợp khối USRM. Tuy nhiên, luồng tín hiệu I/Q sau khi được tách ra từ tín hiệu ăng ten sẽ được rẽ nhánh để đưa vào khối lấy mẫu, trước khi đưa vào khối tính toán công suất và so sánh với các mức ngưỡng đã được thiết lập trước tại khối cảnh báo lỗi. Việc rẽ nhánh này chỉ đơn thuần là động tác sao chép lại dữ liệu I/Q để đưa vào khối tính toán, không làm thay đổi bản chất của luồng xử lý dữ liệu tuyến thu như ở Hình 1. Cụ thể hoạt động của ba khối thành phần của USRM như sau:

*Khối lấy mẫu:*

Khối này sẽ có nhiệm vụ chính là lấy mẫu đủ số lượng cần thiết để phục vụ cho bước tính toán công suất miền số của tuyến thu theo công thức (1) dưới đây. Số lượng mẫu sẽ quyết định độ chính xác của phép tính so với mức công suất số lý thuyết (tức là độ chính xác tính trên toàn bộ số mẫu trên mỗi khung vô tuyến - 10ms). Theo nghiên cứu của các tác giả sáng chế, để vừa đạt độ chính xác tương đối thì số lượng mẫu là khoảng 16.000 mẫu và để dễ dàng cho việc tính toán thì số lượng mẫu là lũy thừa của 2. Cụ thể, sáng chế đề xuất số lượng mẫu là 16.384 mẫu ( $2^{14}$ ), mỗi mẫu gồm 16 bit và cho hai thành phần tính hiệu I và Q (tổng cộng là 32 bit cho mỗi tín hiệu ăng ten nhận từ môi trường).

*Khối tính toán công suất:*

Sau khi có được các giá trị mẫu I và Q, việc tính toán công suất tín hiệu trong miền số có thể được tính theo công thức (1), với bộ tín hiệu có  $N$  mẫu, (chọn  $N=16.384=2^{14}$ ):

$$dBFS = 10 \log_{10} \frac{\sum_{k=0}^{2^{14}} (I_k^2 + Q_k^2)}{2^{14}} \quad (1)$$

Với việc chọn  $N$  là lũy thừa của 2 (cụ thể như trên đã chọn là 16.384), ta có thể dễ dàng tính được giá trị trung bình của tổng bình phương I và Q trên FPGA. Tuy nhiên, việc tính  $\log_{10}$  thì cần phải có sự trợ giúp của ARM, tận dụng các thư viện sẵn có trên môi trường nhúng C.

*Khối cảnh báo lỗi*

Khối này sẽ dựa vào các mức công suất dBFS đo được của khối tính toán trên để quyết định xem các mức công suất có trong vùng làm việc bình thường hay không để hiển thị các tình huống cảnh báo tương ứng.

Hình 3 mô tả các mức ngưỡng công suất (dBFS) tương ứng với các tình huống bị hỏng phần cứng, hoặc thiết kế phần cứng sai, hoặc do cấu hình sai, gây các các hiện tượng bất thường của giá trị dBFS. Trên hình có 4 mức độ: ngưỡng rất thấp, ngưỡng thấp, ngưỡng cao và ngưỡng rất cao. Các giá trị công suất của tín hiệu thu được sẽ so sánh với các ngưỡng này để đánh giá được tình trạng của phần cứng, giá trị cụ thể của các ngưỡng này sẽ được xác định ở các phần sau.

Hình 4 là mô tả khối cảnh báo lỗi thực hiện phân vùng mức tín hiệu và cảnh báo các lỗi tương ứng căn cứ vào các ngưỡng công suất như mô tả ở Hình 3. Các ngưỡng công suất tương ứng phải được khảo sát thực tế, thay đổi phụ thuộc vào thiết kế phần cứng và cấu hình của hệ thống (ví dụ các thông số ảnh hưởng gồm băng thông, tần số trung tâm của sóng mang cao tần, hoặc thiết kế phần cứng thay đổi). Cụ thể phương pháp phân vùng như sau:

- Vùng rất thấp: Cảnh báo hỏng linh kiện phần cứng.

- Vùng làm việc bình thường:

Nếu có các hiện tượng bão hòa: cảnh báo chuẩn bị bão hòa.

Nếu ở mức nhỏ hơn ngưỡng thấp: cảnh báo không có tín hiệu thu.

Không có các hiện tượng trên: hoạt động bình thường.

- Vùng công suất quá cao:

Cảnh báo bão hòa, cấu hình sai.

Mặt khác, để thuận tiện khi áp dụng, tích hợp khối USRM, các mức ngưỡng công suất trên có thể được thiết kế để thay đổi được trong quá trình vận hành khai thác thiết bị và có thể được thay đổi bởi người sử dụng (thông qua giao diện với ARM).

Lưu đồ các bước xử lý của khối USRM được mô tả như Hình 5, bao gồm:

- Thực hiện lấy mẫu dữ liệu thực tế ở dạng số trong FPGA.
- Tính toán công suất trung bình (dBFS) tức thời trên tổng số mẫu lấy được (thực hiện phối hợp trên cả FPGA và ARM).
- Phân loại các mức công suất thực hiện trên ARM, ở ba trạng thái:
  - Mức rất thấp (do hỏng phần cứng).
  - Mức thấp (không phải do hỏng phần cứng).
  - Mức bình thường.
- Với trường hợp mức bình thường, thì cần kiểm tra xem có hiện tượng bão hòa hay không (để không bỏ sót lỗi thiết kế phần cứng hoặc cấu hình chưa đúng tuyến thu).
- Thực hiện cảnh báo các vấn đề phần cứng tương ứng với các trạng thái trên, và có thể cảnh báo lên hệ thống cảnh báo giám sát để thông báo với trung tâm điều hành mạng lưới.

Như vậy, với 3 khối chức năng trên đây (lấy mẫu, tính công suất và cảnh báo lỗi), chúng ta có thể liên tục giám sát mức công suất của tuyến thu (dBFS), qua đó đưa ra các mức cảnh báo cần thiết về tình trạng hoạt động của tuyến thu RRH trong quá trình vận hành, khai thác thiết bị.

### **Ví dụ thực hiện sáng chế**

Phương thức triển khai thực tế khối USRM được mô tả ở Hình 6. Thực hiện trên khối RRH của VTTEK sản xuất, cấu hình hệ thống như sau:

- Băng tần (bandwidth): 10Mhz;
- CPRI 4,9G, 15 Bit IQ;
- Dải (Band) 3, tần số phát 1,860 MHz; và
- Trên nền tảng chip ZynQ7035 (bao gồm FPGA và 2 lõi vi xử lý ARM).

Theo đó, việc tính toán tổng bình phương của hai thành phần I và Q theo công thức (2) được thực hiện trên FPGA với  $2^{14}$  mẫu.

$$AVS = \frac{\sum_{k=0}^{2^{14}} (I_k^2 + Q_k^2)}{2^{14}} \quad (2)$$

Trong đó, giá trị công suất AVS là trung bình của tổng bình phương I và Q. Việc tính tổng bình phương được cộng dồn liên tục đến khi đủ  $2^{14}$  mẫu, sau đó sẽ được dịch đi 14 bit, tương ứng với phép chia cho  $2^{14}$ .

Giá trị AVS được tính toán trên FPGA nhằm tận dụng khả năng xử lý nhanh, đặc biệt là các phép toán cộng dồn và khả năng dịch bit dễ dàng. AVS được lưu vào 1 thanh ghi trên FPGA và sẽ được ARM đọc ra qua giao diện bus AXI sau đó sẽ tiếp tục được tính toán phép  $\log_{10}$  trên ARM như công thức (3) để quy ra giá trị  $dBFS$ .

$$dBFS = 10 \log_{10}(AVS) \quad (3)$$

Giá trị  $dBFS$  sau khi được tính trên ARM sẽ được so sánh với các mức công suất ngưỡng nhằm đưa ra các cảnh báo tương ứng về khả năng bị lỗi phần cứng hoặc lỗi thiết kế hoặc lỗi cấu hình của phần cứng. Cụ thể, sau khi khảo sát các mức ngưỡng của công suất đầu vào từ tuyến thu (dBm), tương ứng với các mức công suất miền số đo được trong RRH ( $dBFS$ ), thì ta có Bảng 1 như sau:



*Bảng 1: Khảo sát tương ứng mức công suất tính toán tương ứng với các trạng thái phần cứng và tín hiệu tuyến thu*

| P_VSG                 | Giá trị suy hao | Công suất vào của RRH | RSSI AGC | AGC Gain | dBFS FPGA | Đánh giá                                                                     |
|-----------------------|-----------------|-----------------------|----------|----------|-----------|------------------------------------------------------------------------------|
| Không có bộ song công | N/A             | N/A                   | 0,038    | 22       | -64,3     | Cảnh báo: phần cứng đã hỏng                                                  |
| VSG Off               | 36              | N/A                   | 0,038    | 22       | -45,1     | Cảnh báo không có tín hiệu vào tuyến thu                                     |
| -75                   | 36              | -111                  | 0,038    | 22       | -44,6     |                                                                              |
| -70                   | 36              | -106                  | 0,038    | 22       | -43,6     | Vùng làm việc bình thường của thiết bị                                       |
| -65                   | 36              | -101                  | 0,038    | 22       | -40,6     |                                                                              |
| -60                   | 36              | -96                   | 0,038    | 22       | -37,3     |                                                                              |
| -55                   | 36              | -91                   | 0,038    | 22       | -32,9     |                                                                              |
| -50                   | 36              | -86                   | 0,04     | 22       | -28,1     |                                                                              |
| -45                   | 36              | -81                   | 0,048    | 22       | -23,3     |                                                                              |
| -40                   | 36              | -76                   | 0,132    | 17,512   | -19,8     |                                                                              |
| -35                   | 36              | -71                   | 0,265    | 12,99    | -19,6     |                                                                              |
| -30                   | 36              | -66                   | 0,4      | 8,4      | -19,6     |                                                                              |
| -25                   | 36              | -61                   | 0,53     | 3,98     | -19,6     |                                                                              |
| -20                   | 36              | -56                   | 0,67     | -0,78    | -19,6     |                                                                              |
| -15                   | 36              | -51                   | 0,81     | -5,54    | -19,7     |                                                                              |
| -10                   | 36              | -46                   | 0,99     | -11,66   | -19,8     |                                                                              |
| -9                    | 36              | -45                   | 2,37     | -12      | -19       | Cảnh báo đang làm việc trong vùng bão hòa của khối biến đổi tương tự sang số |
| -35                   | 6               | -41                   | 2,48     | -12      | -15,1     |                                                                              |
| -30                   | 6               | -36                   | 2,48     | -12      | -12,1     |                                                                              |
| -25                   | 6               | -31                   | 2,48     | -12      | -11,1     |                                                                              |
| -20                   | 6               | -26                   | 2,48     | -12      | -11,1     |                                                                              |
| -15                   | 6               | -21                   | 2,48     | -12      | -11,7     |                                                                              |

N/A: Không áp dụng

Căn cứ vào bảng khảo sát thực tế này, trong điều kiện cấu hình như đã mô tả trên đây, thì các mức công suất ngưỡng cảnh báo có thể chọn tương ứng như sau:

- Ngưỡng rất thấp = -64,3 dBFS:

Dưới mức ngưỡng này, thì khối cảnh báo lỗi sẽ thông báo “có lỗi phân cứng”

- Ngưỡng thấp = -44,6 dBFS:

Dưới mức công suất này, thì khối cảnh báo lỗi sẽ thông báo “không có tín hiệu vào”

- Ngưỡng cao = -19,8 dBFS:

Giá trị đo được lớn hơn Ngưỡng Thấp và nhỏ hơn Ngưỡng Cao, thì khối cảnh báo lỗi sẽ thông báo “Trạng thái bình thường”

- Ngưỡng rất cao = -19 dBFS:

Trên mức công suất này, thì khối cảnh báo lỗi sẽ thông báo “Tuyến thu bão hòa”

Như vậy, với bốn mức ngưỡng công suất trên, ta có thể cảnh báo tương đối đầy đủ những trạng thái của chất lượng tuyến thu, cụ thể là bốn trạng thái sau:

- Hỏng phân cứng
- Không có tín hiệu vào tuyến thu
- Trạng thái bình thường
- Trạng thái bão hòa

Kết quả triển khai thực tế trên FPGA *ZynQ035*, cho thấy việc tiêu tốn tài nguyên khi tích hợp khối USRM này là không đáng kể (Bảng 2), chỉ tăng khoảng 7% tài nguyên FlipFlop, hoàn toàn khả thi để triển khai vào sản phẩm thương mại, mà không phát sinh thêm bất kỳ chi phí nào.

Bảng 2: So sánh tài nguyên trước và sau khi tích hợp khối USRM lên RRH do VTTEK sản xuất

| XC7Z035    |        | Hệ thống có tích hợp USRM |           | Hệ thống RRH truyền thống |           | Thay đổi |
|------------|--------|---------------------------|-----------|---------------------------|-----------|----------|
| Tài nguyên | Sẵn có | Sử dụng                   | % Sử dụng | Sử dụng                   | % Sử dụng | Tăng (%) |
| LUT        | 171900 | 56748                     | 33,01     | 46507                     | 27,05     | 5,96     |
| LUTRAM     | 70400  | 8582                      | 12,19     | 8565                      | 12,17     | 0,02     |
| FF         | 343800 | 138613                    | 40,32     | 114313                    | 33,25     | 7,07     |
| BRAM       | 500    | 234                       | 46,80     | 234                       | 46,80     | 0,00     |
| DSP        | 900    | 560                       | 62,22     | 552                       | 61,33     | 0,89     |
| IO         | 250    | 197                       | 78,80     | 197                       | 78,80     | 0,00     |
| GT         | 8      | 1                         | 12,50     | 1                         | 12,50     | 0,00     |
| BUFG       | 32     | 23                        | 71,88     | 23                        | 71,88     | 0,00     |
| MMCM       | 8      | 6                         | 75,00     | 6                         | 75,00     | 0,00     |
| PLL        | 8      | 2                         | 25,00     | 2                         | 25,00     | 0,00     |

Hình 7, 8, 9 tương ứng là kết quả thử nghiệm đối với ba trường hợp:

- Trường hợp hoàn toàn không có phản nhận tín hiệu thu, tức là tháo rời khỏi song công. Trong trường hợp này, khối cảnh báo lỗi hiển thị trạng thái “Hỏng phần cứng” (HW BROKEN).

- Trường hợp công suất ở mức rất thấp, tương ứng với vị trí biên vùng phủ, công suất đầu vào là -116dBm. Trong trường hợp này, khối cảnh báo lỗi hiển thị trạng thái “Tín hiệu bình thường” (INPUT NORMAL).

- Trường hợp công suất ở mức cao (hoặc cấu hình sai, thiết kế sai phần cứng) gây bão hòa, tương đương với tình huống công suất đầu vào ở mức là -43dBm. Trong trường hợp này, khối cảnh báo lỗi hiển thị trạng thái “Tín hiệu bão hòa” (SATURATION).

Các thí nghiệm này cho thấy khả năng cảnh báo của tính năng USRM tương ứng với các trường hợp tín hiệu thu có hiện tượng bất thường, khi vận hành RRH trên thực tế.

### Hiệu quả đạt được của sáng chế

Khối USRM như mô tả ở sáng chế này là khối cảnh báo có ý nghĩa quan trọng trong việc giám sát trạng thái hiện tại của tuyến thu. Do làm việc độc lập với chức năng xử lý của Lớp 1, nên sẽ là kênh cảnh báo hữu hiệu, đối với các sai hỏng phần cứng mà phía Lớp 1 hầu như rất khó phân biệt. Ngoài ra, phương pháp đã tận dụng được các ưu điểm tính toán của cả FPGA và ARM và đề xuất được phương án triển khai khả thi, chỉ dựa trên nền

tăng phần cứng đang có trên thiết bị RRH của VTTEK. Do đó, tác giả đã xây dựng được khối USRM cảnh báo hiệu quả mà không yêu cầu thiết kế lại phần cứng cũng như tăng giá thành của sản phẩm.

## YÊU CẦU BẢO HỘ

1. Phương pháp giám sát chất lượng tín hiệu tuyến thu trên các thiết bị thu phát vô tuyến (Radio Remote Head - RRH), bao gồm các bước sau:

- (i) lấy mẫu dữ liệu với số lượng mẫu đủ để tính toán công suất miền số của tuyến thu; trong đó số lượng mẫu này có giá trị là lũy thừa của 2 ( $2^N$ );
- (ii) tính toán giá trị công suất trung bình (dBFS) của tín hiệu trong miền số theo công thức (1) dưới đây:

$$dBFS = 10 \log_{10} \frac{\sum_{k=0}^{2^N} (I_k^2 + Q_k^2)}{2^N} \quad (1)$$

(iii) cảnh báo lỗi bằng cách tiến hành đánh giá mức công suất dBFS tính toán được để xác định xem mức công suất này có nằm trong vùng làm việc bình thường hay không, hiển thị các cảnh báo tương ứng với tình huống được phát hiện và gửi cảnh báo lỗi này đến người sử dụng trong quá trình vận hành RRH; trong đó các cảnh báo lỗi này được hiển thị theo các ngưỡng giá trị công suất dBFS sau (tùy thuộc vào từng cấu hình của thiết bị thu phát vô tuyến sẽ có những ngưỡng giá trị cảnh báo cụ thể khác nhau) :

- ngưỡng rất thấp: nếu giá trị công suất dBFS đo được dưới mức ngưỡng này, thì khối cảnh báo lỗi sẽ thông báo “có lỗi phần cứng” (HW BROKEN);

- ngưỡng thấp: nếu giá trị công suất dBFS đo được dưới mức công suất này, thì khối cảnh báo lỗi sẽ thông báo “không có tín hiệu vào” (NO INPUT);

- ngưỡng cao: nếu giá trị công suất dBFS đo được lớn hơn ngưỡng thấp và nhỏ hơn ngưỡng cao, thì khối cảnh báo lỗi sẽ thông báo “Trạng thái bình thường” (INPUT NORMAL);

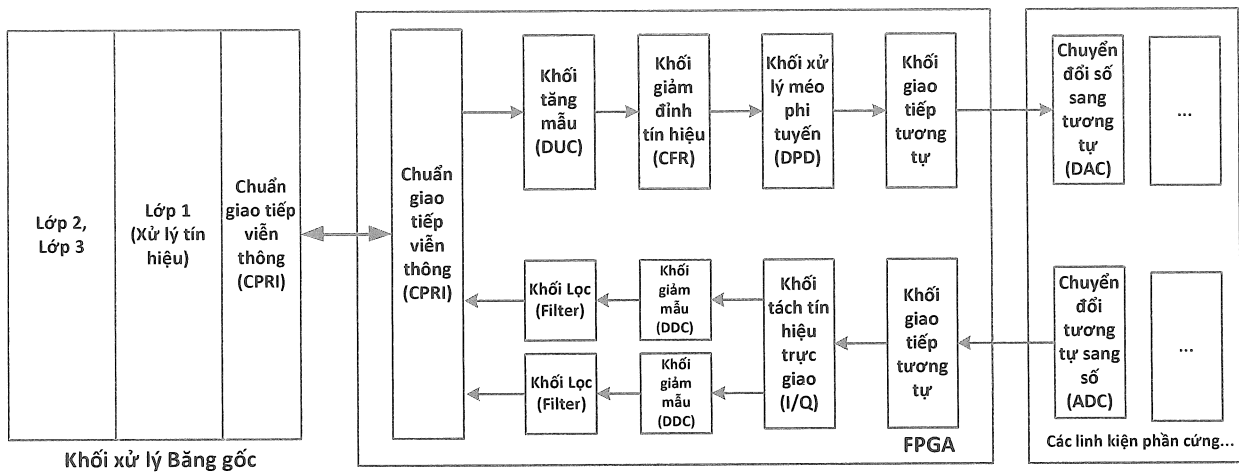
- ngưỡng rất cao: nếu giá trị công suất dBFS đo được trên mức công suất này, thì khối cảnh báo lỗi sẽ thông báo “Tuyến thu bão hòa” (SATURATION).

2. Khối giám sát chất lượng tín hiệu tuyến thu trực tuyến (Uplink Signal Realtime Monitoring – USRM) được tích hợp trên các thiết bị thu phát vô tuyến (RRH) bao gồm các khối sau:

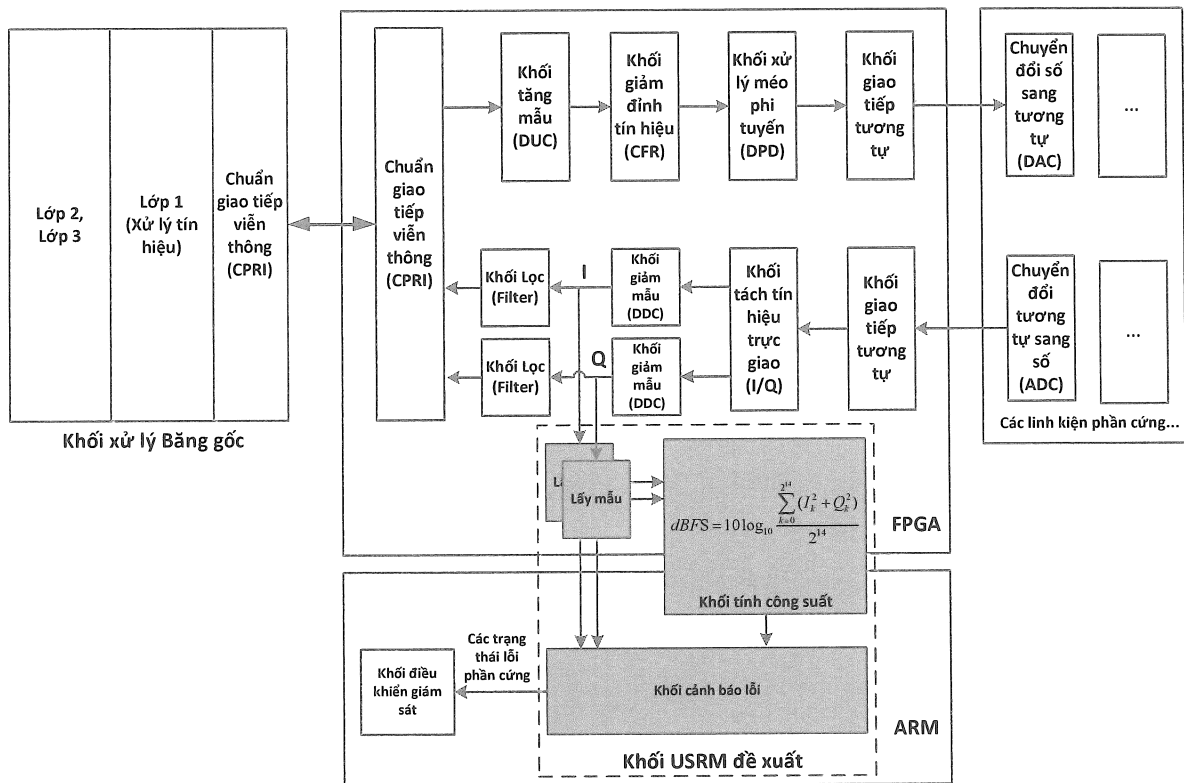
- (i) khối lấy mẫu dữ liệu được vận hành để thực hiện lấy mẫu của  $2^N$  cặp I/Q;
- (ii) khối tính toán công suất được vận hành để tính công suất trung bình (dBFS) của  $2^N$  cặp I/Q bao gồm: bộ cộng tổng  $2^N$  phân tử I và  $2^N$  phân tử Q trên FPGA từ khối lấy mẫu và bộ tính giá trị dBFS theo công thức (1) dưới đây trên bộ vi điều khiển (ARM):

$$dBFS = 10 \log_{10} \frac{\sum_{k=0}^{2^N} (I_k^2 + Q_k^2)}{2^N} \quad (1) ; \text{ và}$$

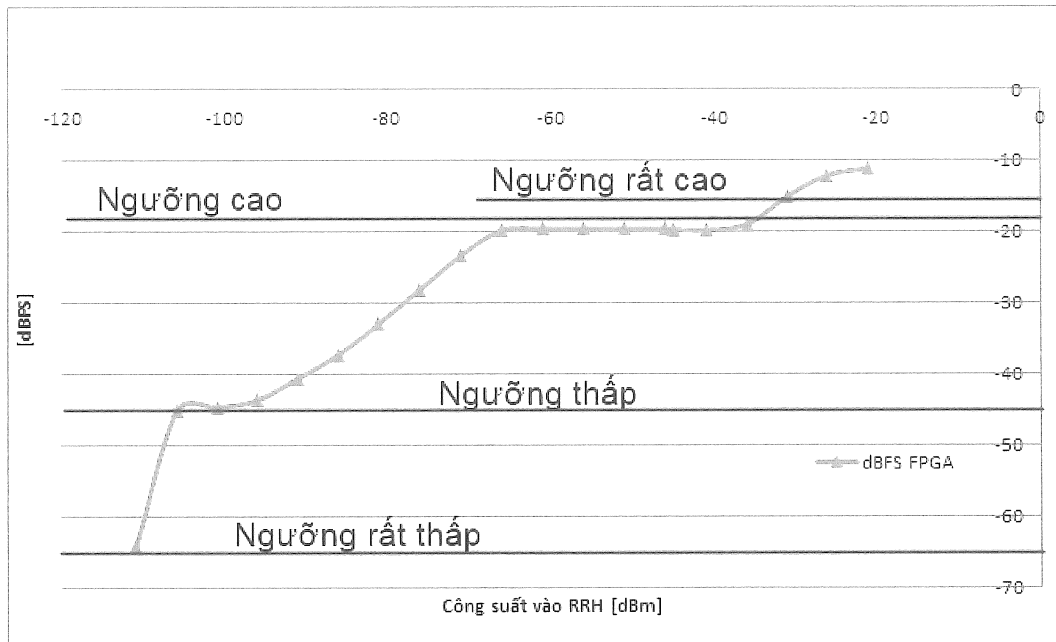
(iii) khối cảnh báo lỗi được vận hành, dựa trên các giá trị ngưỡng đã được thiết lập trước theo cấu hình cụ thể của thiết bị, để phân loại các mức công suất và đưa ra các cảnh báo tương ứng với trạng thái của RRH.



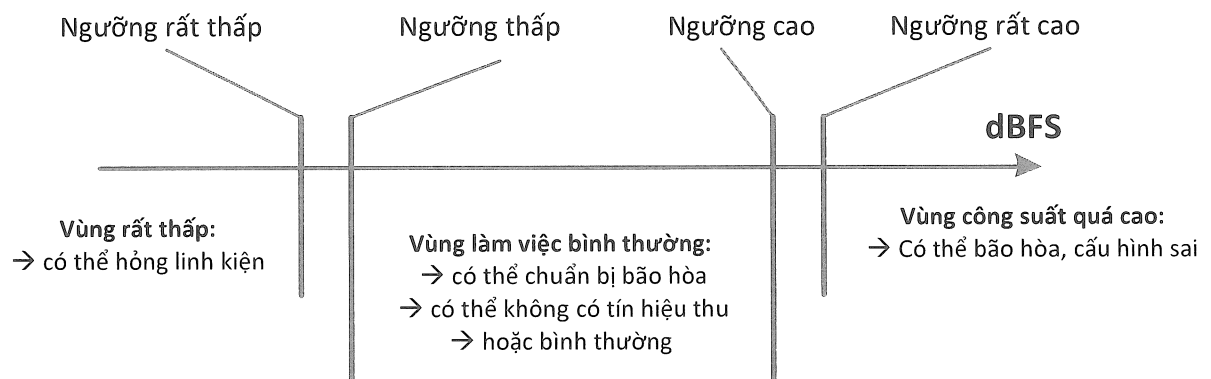
Hình 1



Hình 2

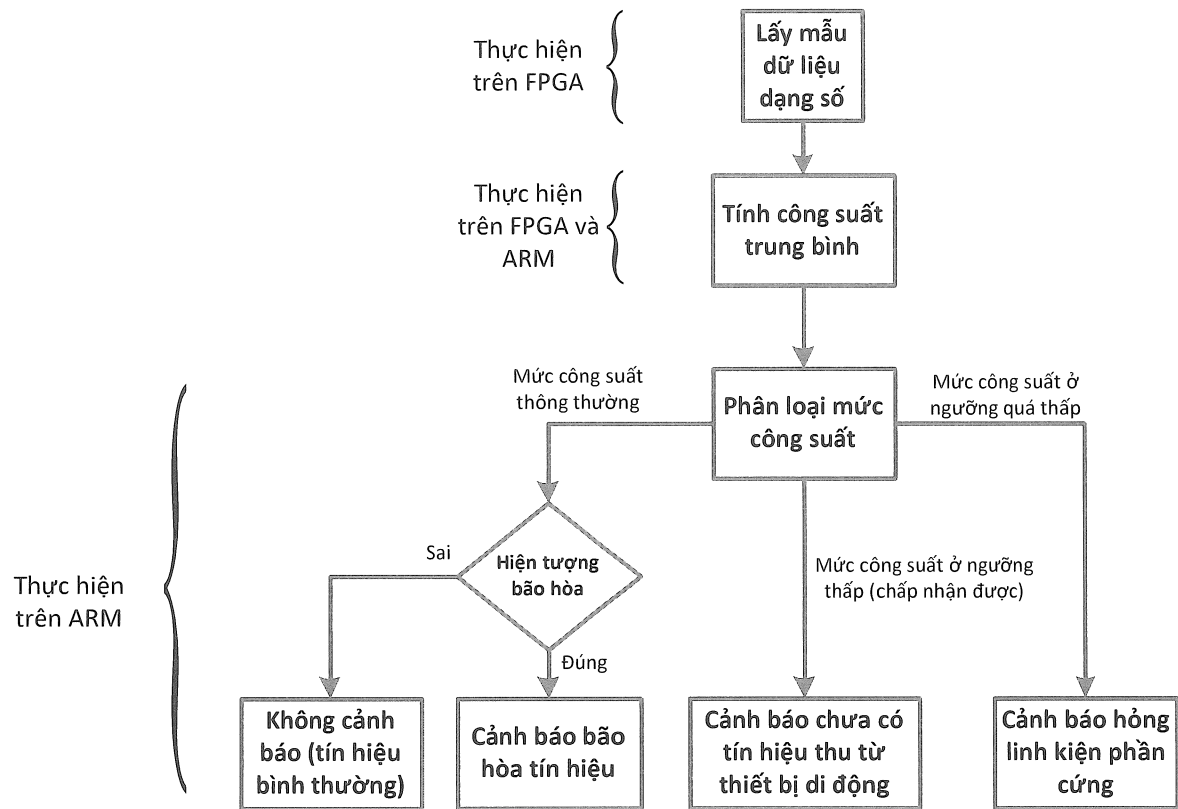


Hình 3

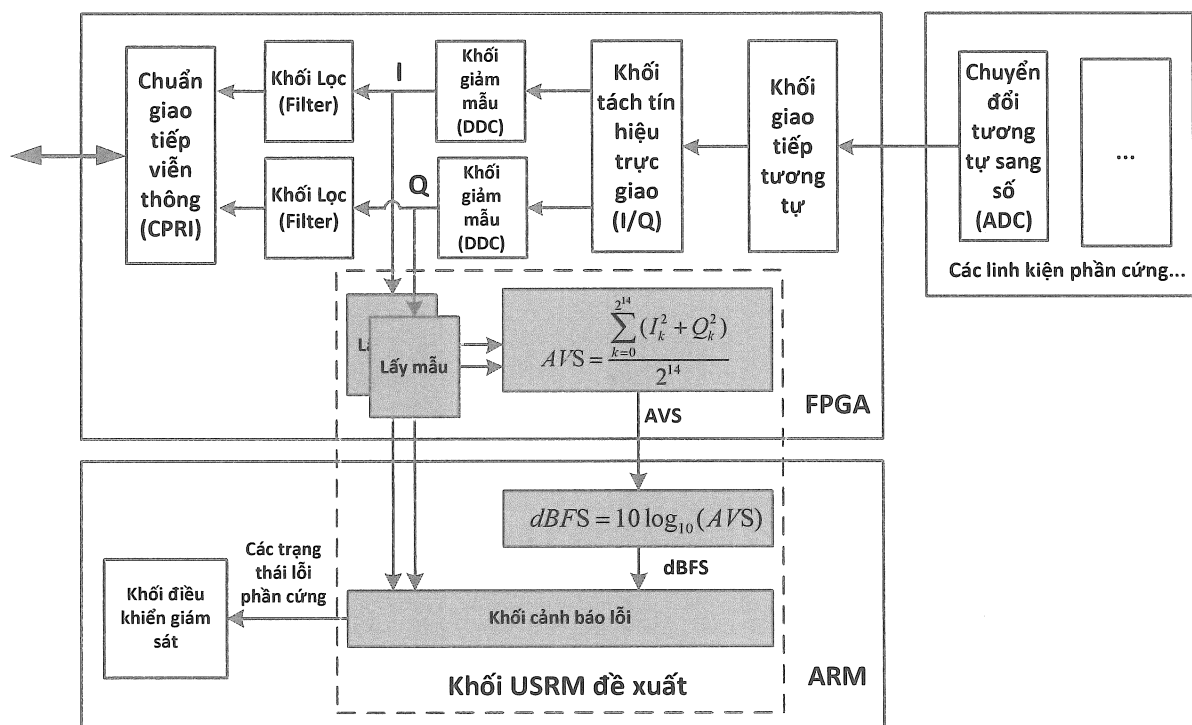


Hình 4

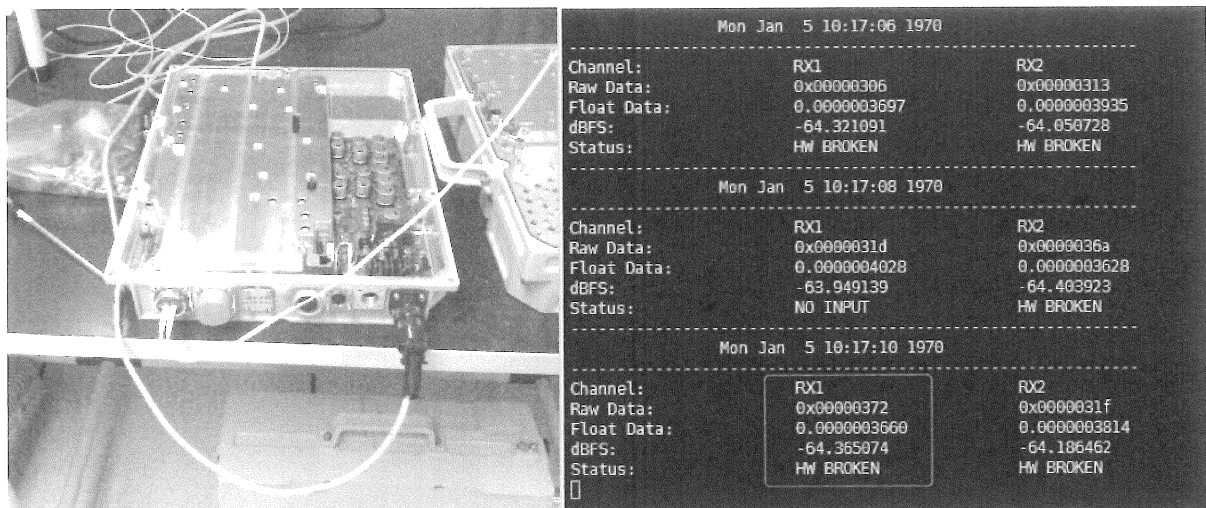




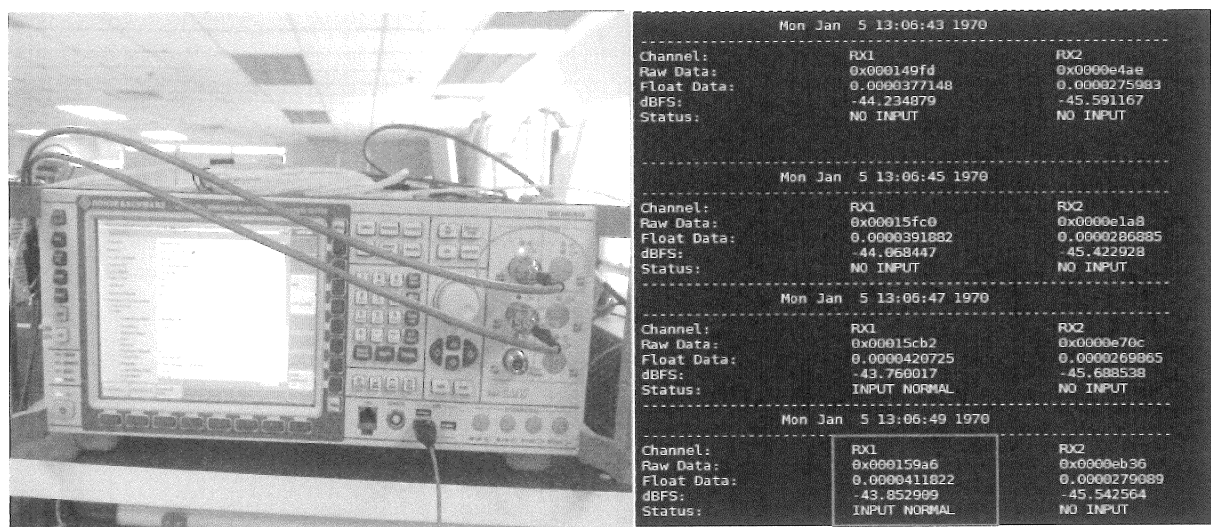
Hình 5



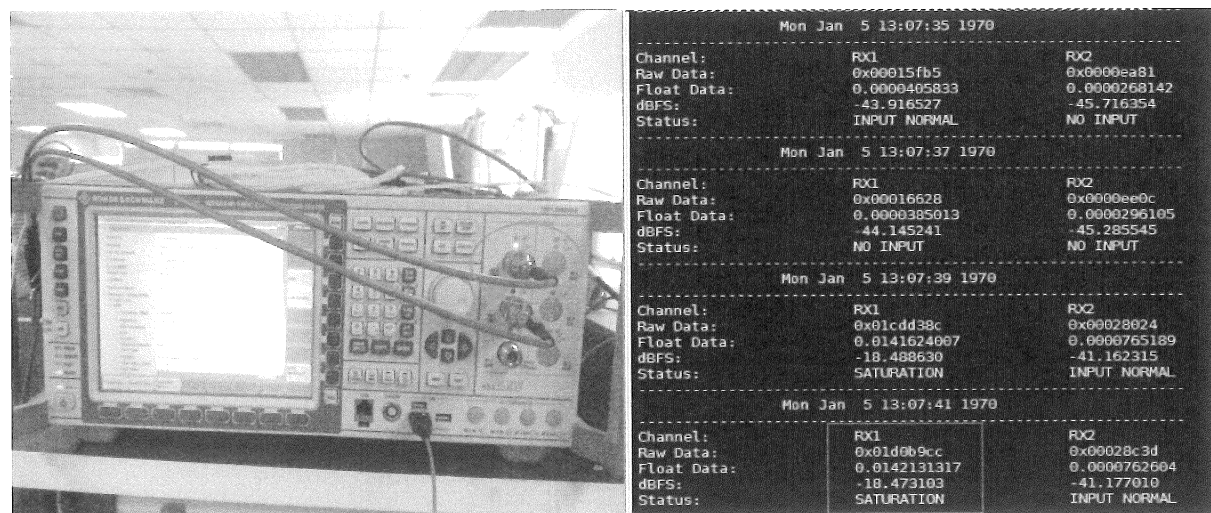
Hình 6



Hình 7



Hình 8



Hình 9