(12) BẢN MÔ TẢ SÁNG CHẾ THUỘC BẰNG ĐỘC QUYỀN SÁNG CHẾ

(19) **Cộng hòa xã hội chủ nghĩa Việt Nam (VN)**
CỤC SỞ HỮU TRÍ TUỆ

(11) **1-0026270**

(51)[8] **H03F 1/00**; H03F 3/00

(13) **B**

(21) 1-2018-04539

(22) 12/10/2018

(45) 25/11/2020 392

(43) 25/12/2018 369A

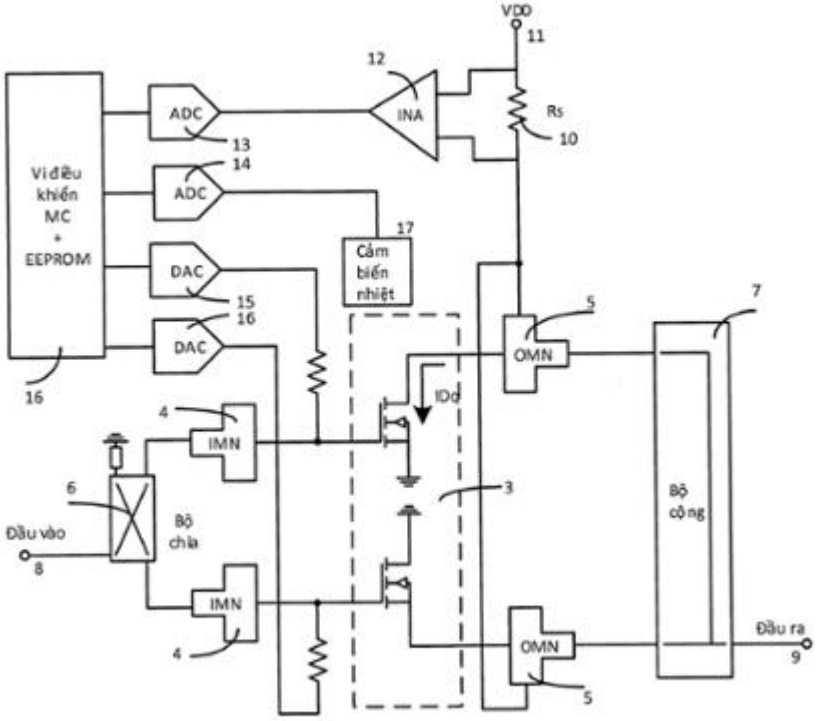
(73) TẬP ĐOÀN CÔNG NGHIỆP - VIỄN THÔNG QUÂN ĐỘI (VIETTEL) (VN)
Số 1 Trần Hữu Dực, Mỹ Đình 2, Nam Từ Liêm, Hà Nội

(72) Hoàng Mạnh Cường (VN); Nguyễn Đức Nhật (VN); Lê Đình An (VN); Cao Quang Hoàng (VN); Nguyễn Quốc Tuấn (VN); Hoàng Đinh Hải Truyền (VN); Phan Thanh Trung (VN); Nguyễn Việt Anh (VN).

(74) Công ty Luật TNHH quốc tế BMVN (BMVN INTERNATIONAL LLC)

(54) PHƯƠNG PHÁP PHÂN CỰC VÒNG KÍN VÀ BÙ NHIỆT SỐ GIÚP ỔN ĐỊNH CHẤT LƯỢNG TÍN HIỆU CỦA BỘ KHUẾCH ĐẠI CÔNG SUẤT TRONG TRẠM THU PHÁT GỐC THẾ HỆ THỨ TƯ

(57) Sáng chế đề xuất phương pháp phân cực vòng kín và bù nhiệt số giúp ổn định chất lượng tín hiệu của bộ khuếch đại công suất trong trạm thu phát gốc thế hệ thứ tư dựa trên việc sử dụng bộ chuyển đổi số - tương tự (Digital to Analog Converter - DAC), cảm biến nhiệt độ, cảm biến dòng điện và thuật toán điều khiển để xác định đặc tính trôi nhiệt của bóng bán dẫn, từ đó đưa ra phương án bù trôi nhiệt tương ứng nhằm duy trì ổn định dòng phân cực tĩnh (quiescent drain current - IDq) của bộ khuếch đại cao tần cho trạm thu phát gốc, đảm bảo chất lượng tín hiệu đầu ra của bộ khuếch đại.


VDD
11
12
INA
Rs
10
ADC
13
ADC
14
Vi điều khiển MC + EEPROM
DAC
15
DAC
16
16
17
Cảm biến nhiệt
5
OMN
7
Bộ cộng
IDD
4
IMN
6
Bộ chia
3
Đầu vào
8
IMN
4
OMN
5
Đầu ra
9

Lĩnh vực kỹ thuật được đề cập

Sáng chế đề cập đến phương pháp phân cực vòng kín tự động và bù trôi nhiệt bằng phương pháp số đảm bảo duy trì ổn định dòng phân cực tĩnh (quiescent drain current – IDq) của bộ khuếch đại cao tần cho trạm thu phát gốc thế hệ thứ tư (4^{th} Generation - 4G), nhờ đó đảm bảo chất lượng tín hiệu đầu ra của bộ khuếch đại.

Tình trạng kỹ thuật của sáng chế

Bộ khuếch đại công suất cao tần trong các trạm thu phát 4G thường sử dụng bóng bán dẫn (transistor) công nghệ ô xít kim loại – bán dẫn khuếch tán ngang (Laterally Diffused Metal Oxide Semiconductor – LDMOS) theo cấu trúc Doherty (cấu trúc bộ khuếch đại được đặt theo tên của nhà sáng chế William H. Doherty). Cấu trúc khuếch đại này được sử dụng phổ biến do đồng thời đảm bảo được hiệu suất cao và tính tuyến tính đối với tín hiệu điều chế có hệ số công suất đỉnh trên công suất trung bình cao.

Mô hình cơ bản của bộ khuếch đại Doherty được thể hiện trong Hình 1, được tạo thành bởi hai bộ khuếch đại được phân cực khác nhau và đảm nhiệm hai nhiệm vụ khác nhau đó là bộ khuếch đại chính và bộ khuếch đại phụ. Bộ khuếch đại chính đảm nhiệm việc khuếch đại tín hiệu ở công suất nhỏ và trung bình, bộ khuếch đại phụ chỉ tham gia khi tín hiệu đầu vào lớn và bộ khuếch đại chính bắt đầu bước vào trạng thái bão hòa. Nhờ sự phối hợp nhịp nhàng của hai bộ khuếch đại này, hiệu suất của bộ khuếch đại Doherty được duy trì ở mức cao trong dải công suất rộng đồng thời đảm bảo độ tuyến tính cho tín hiệu.

Bộ khuếch đại chính được phân cực ở chế độ AB, khi đó bóng bán dẫn được mở ở mức độ nhất định và điểm làm việc được xác định bởi thông số dòng phân cực tĩnh IDq. Khác với bộ khuếch đại chính, bộ khuếch đại phụ được phân cực ở chế độ C, bóng bán dẫn chưa được mở sẵn và chỉ được phân cực bởi một điện áp cực cửa (gate voltage - VG) khoảng vài trăm mi-li-vôn (mV).

Điểm phân cực tĩnh ban đầu này cũng là điểm mà chất lượng đầu ra của bộ khuếch đại ở mức tốt nhất. Tuy nhiên, dòng phân cực tĩnh của bộ khuếch đại chính sẽ không phải là giá trị cố định do luôn bị ảnh hưởng bởi nhiệt độ, sai số sản xuất và sự già hóa của linh kiện. Trong trường hợp phân cực với giá trị điện áp VG cố định, sự biến thiên nhiệt độ có thể khiến dòng phân cực tĩnh thay đổi từ 200 mA đến 400mA, tương đương với sự thay đổi từ 25% đến 80%. Ngoài ra, sự già hóa của bóng bán dẫn khuếch đại sẽ gây thay đổi khoảng 5% dòng cực máng (drain current - ID) sau khoảng thời gian hoạt động nằm trong khoảng từ 10 tháng đến 12 tháng.

Sự biến thiên của dòng tĩnh IDq là nguyên nhân gây ra suy giảm hiệu suất đầu ra của bộ khuếch đại, tăng méo phi tuyến biên độ và pha của sóng mang, kết quả là ảnh hưởng đến hiệu năng của hệ thống truyền thông số. Đặc biệt, trong bộ khuếch đại cao tần của trạm thu phát gốc 4G, sự kết hợp của công suất lớn và nhiệt độ cao (do thiết bị thường hoạt động ngoài trời) khiến hiện tượng suy giảm càng mạnh hơn.

Các phương pháp phân cực cho bóng bán dẫn LDMOS thường được sử dụng hiện nay là phân cực bằng điện áp cố định sử dụng biến trở, điốt ổn áp hoặc phân cực có bù nhiệt thụ động bằng tiếp giáp p-n của bóng bán dẫn lưỡng cực (Bipolar Junction Transistor - BJT). Các phương pháp này đều tồn tại nhiều hạn chế.

Cụ thể, phương pháp phân cực bằng điện áp cố định là một kỹ thuật cũ, trong đó dòng tĩnh IDq sẽ là hàm phụ thuộc vào nhiệt độ, đặc tính của bộ khuếch đại sẽ bị suy giảm không chỉ bởi nhiệt độ thay đổi mà còn bởi sự già hóa của linh kiện.

Phương pháp phân cực có bù nhiệt thụ động sử dụng tiếp giáp p-n là một phương pháp phổ biến nhưng có điểm yếu là sự sai khác đặc tính giữa linh kiện LDMOS và BJT. Điều này làm mạch bù nhiệt rất khó để theo dõi và phản ánh đúng sự biến thiên của IDq theo nhiệt độ, đặc biệt là khi có sự khác biệt cấu trúc của bộ khuếch đại.

Các phương pháp nêu trên cũng tỏ ra kém linh hoạt khi không thể áp dụng đồng loạt với các mẫu bộ khuếch đại hoặc bộ khuếch đại sử dụng bóng bán dẫn khác nhau. Trong quá trình sản xuất bộ khuếch đại, việc điều chỉnh biến trở để thay đổi VG từ đó xác định IDq được thực hiện thủ công, và cần điều chỉnh cho từng mẫu, dẫn đến tốn nhiều nhân công cho một quy trình đơn giản.

Bản chất kỹ thuật của sáng chế

Do đó, các tác giả sáng chế đã nghiên cứu phương pháp phân cực cho bóng bán dẫn LDMOS cấu trúc Doherty, tập trung vào việc sử dụng phương pháp số có phản hồi nhằm mục đích phân cực tự động và điều chỉnh liên tục để bù đắp sự thay đổi do nhiệt độ của dòng phân cực tĩnh IDq trên bộ khuếch đại chính.

Mỗi loại bóng bán dẫn LDMOS sẽ có đặc tính phân cực khác nhau, bao gồm đặc tuyến điện áp – dòng điện (V-I), đặc tính trôi IDq theo nhiệt độ, thêm vào sai số sản xuất nên giá trị VG cụ thể để đạt được IDq mong muốn sẽ nằm trong một dải giá trị xác định.

Dữ liệu đầu vào cho phương pháp phân cực tự động này là giá trị IDq và dải VG được cung cấp bởi nhà sản xuất. Thông số IDq và VG được lưu trong bộ nhớ độc lập hoặc nằm trong khối điều khiển. Điện áp VG sẽ được tự động điều chỉnh nhằm chống lại sự biến đổi của IDq theo nhiệt độ, về mặt định tính điện áp VG sẽ giảm tương ứng khi nhiệt độ tăng lên và ngược lại, VG sẽ tăng lên khi nhiệt độ của bóng bán dẫn giảm.

Sáng chế đề xuất phương pháp phân cực vòng kín và bù nhiệt số giúp ổn định chất lượng tín hiệu của bộ khuếch đại công suất trong trạm thu phát gốc thế hệ thứ tư, bao gồm:

a) xác định hệ số nhiệt Tc hoặc bảng giá trị điện áp cực cửa (gate voltage - VG) theo nhiệt độ Bc của bộ khuếch đại này, làm cơ sở cho việc bù phân cực theo nhiệt độ, bao gồm các bước sau:

ai) đặt bộ khuếch đại này vào tủ môi trường, nhiệt độ môi trường được thiết lập tăng dần trong dải từ -20°C đến 100°C;

aii) liên tục theo dõi nhiệt độ của bộ khuếch đại này thông qua cảm biến nhiệt độ được đặt gần bộ khuếch đại chính;

aiii) mỗi khi nhiệt độ thay đổi (bước nhảy 1°C), điện áp cực cửa VG được điều chỉnh để tạo ra dòng phân cực tĩnh mong muốn Idq; điện áp VG và nhiệt độ tương ứng sẽ được lưu vào bộ nhớ tạm;

aiv) sau khi hoàn thành thu thập dữ liệu VG trong toàn dải nhiệt độ, nếu hàm số gần với hàm tuyến tính bậc nhất, hệ số nhiệt Tc được xác định; nếu hàm số VG theo nhiệt độ là hàm bậc cao, phương án bảng giá trị Bc sẽ được sử dụng;

av) hệ số Tc hoặc bảng Bc được lưu vào bộ nhớ chương trình;

b) phân cực tự động khi khởi tạo hệ thống, xác lập điểm làm việc tĩnh Q (VG, IDq) cho bộ khuếch đại này, bao gồm các bước sau:

bi) thông số điện áp cực cửa khởi tạo VG_s và giá trị dòng điện tĩnh mong muốn IDq_mm của bộ khuếch đại được lưu trữ trong bộ nhớ;

bii) khi hệ thống khởi tạo, tín hiệu cao tần đầu vào được ngắt để không gây sai lệch kết quả phân cực; các thông số IDq_mm và VG_s được tải lên từ bộ nhớ;

biii) bộ chuyển đổi số - tương tự (Digital to Analog Converter - DAC) tương ứng được gán điện áp cực cửa ban đầu là VG_mm = VG_s - 0.2V;

biv) dòng cực máng (drain current - ID) được tạo ra bởi điện áp VG_mm sẽ được so sánh với IDq_mm; nếu giá trị $\Delta I = |ID - IDq_mm|$ nhỏ hơn giá trị phương sai mong muốn, chu trình phân cực tự động sẽ kết thúc, giá trị VG_mm và nhiệt độ hiện tại To sẽ được lưu vào bộ nhớ tạm;

bv) nếu giá trị ΔI lớn hơn giá trị phương sai mong muốn, giá trị VG_mm sẽ được điều chỉnh dựa trên độ sai lệch ΔI và bước biv) sẽ được lặp lại cho đến khi chu trình kết thúc;

c) duy trì dòng tĩnh IDq liên tục qua thời gian và nhiệt độ, bao gồm các bước sau:

ci) chu trình chạy ngầm trong hệ thống, liên tục đọc giá trị từ cảm biến nhiệt độ; và

cii) khi có sự thay đổi nhiệt độ, dựa trên hệ số nhiệt Tc hoặc bảng giá trị Bc, điện áp VG sẽ được thay đổi bằng cách cập nhật giá trị DAC tương ứng.

Mô tả vắn tắt các hình vẽ

Cách thức triển khai phương pháp theo sáng chế cũng như các ưu điểm của phương pháp này sẽ được mô tả tuần tự, chi tiết và trực quan cùng với các hình vẽ và sơ đồ thuật toán dưới đây:

Hình 1 là mô hình của bộ khuếch đại cấu trúc Doherty.

Hình 2 là nguyên lý phân cực cơ bản cho bóng bán dẫn LDMOS.

Hình 3 là sơ đồ của phương pháp bù trôi nhiệt IDq bằng tiếp giáp p-n theo giải pháp kỹ thuật đã biết.

Hình 4 là sơ đồ khối của hệ thống phân cực tự động vòng kín và bù nhiệt theo sáng chế.

Hình 5 là lưu đồ của thuật toán phân cực tự động khi khởi động hệ thống.

Hình 6 là lưu đồ của thuật toán tìm hệ số nhiệt Tc.

Hình 7 là lưu đồ của thuật toán ổn định dòng IDq theo nhiệt độ.

Hình 8 là đặc tuyến biến thiên của IDq theo nhiệt độ khi chưa triển khai bù nhiệt.

Hình 9 là đặc tuyến biến thiên của IDq theo nhiệt độ khi đã triển khai bù nhiệt.

Mô tả chi tiết sáng chế

Sau đây, sáng chế sẽ được trình bày chi tiết có tham chiếu đến các sơ đồ khối hệ thống và lưu đồ thuật toán trong các hình vẽ.

Hình 2 mô tả phương pháp phân cực cho bóng bán dẫn LDMOS đơn giản nhất, trong đó mỗi giá trị điện áp cực cửa VG sẽ tạo ra giá trị dòng phân cực tĩnh IDq tương ứng. Giá trị biến trở R2 sẽ được điều chỉnh để tìm được giá trị VG tạo ra dòng IDq mong muốn.

Giá trị dòng phân cực tĩnh IDq thường được chọn để cân bằng giữa các yếu tố độ lợi và đặc tính cao tần đầu ra bao gồm hiệu suất và công suất đỉnh. Và mỗi sự thay đổi IDq so với giá trị đã được lựa chọn này, sẽ tạo ra sự suy giảm chất lượng đầu ra.

Với mỗi giá trị cố định của VG, giá trị IDq là hàm phụ thuộc nhiệt độ của bóng bán dẫn. Thông thường với bóng bán dẫn LDMOS, hệ số nhiệt của IDq là số dương. Nghĩa là dòng tĩnh IDq sẽ tăng khi nhiệt độ bóng bán dẫn tăng.

Phương pháp hạn chế sự biến thiên dòng tĩnh sử dụng tiếp giáp p-n của điốt hoặc bóng bán dẫn BJT được mô tả trong sơ đồ được thể hiện trên Hình 3. Điện áp trên điốt D1 sẽ giảm khi nhiệt độ tăng, do đó VG sẽ giảm với xu hướng ngược với IDq, điều này cũng đúng khi nhiệt độ giảm. Nhờ đó hạn chế được sự biến thiên của IDq theo nhiệt độ.

Các phương pháp phân cực nêu trên, hoặc là hoàn toàn không có cơ chế bù trôi IDq, hoặc chỉ là cơ chế bù nhiệt thụ động dựa trên đặc tính của lớp tiếp giáp bán dẫn p-n.

Phương pháp phân cực vòng kín và bù nhiệt số theo sáng chế là phương pháp số có phản hồi, dựa trên nền tảng vi điều khiển, cảm biến nhiệt độ, cảm biến dòng điện và bộ

chuyển đổi tương tự - số (Analog to Digital Converter – ADC) để thu thập các thông tin về môi trường và điều kiện hoạt động của bóng bán dẫn. Bộ DAC đóng vai trò cơ cấu chấp hành, tạo ra điện áp VG khác nhau điều khiển độ dẫn của bóng bán dẫn, thể hiện qua giá trị IDq.

Hình 4 là sơ đồ khối thể hiện cấu trúc của hệ thống sẽ triển khai phương pháp phân cực vòng kín và bù nhiệt bằng phương pháp số theo sáng chế.

Hệ thống được xây dựng xoay quanh bóng bán dẫn LDMOS cấu trúc Doherty 3 và các thành phần cấu thành nên mạch khuếch đại như mạch phối hợp trở kháng (PHTK) đầu vào IMN 4, mạch PHTK đầu ra OMN 5, bộ chia 6, bộ cộng đầu ra 7.

Điện trở công suất Rs 10 được nối với nguồn cấp VDD 11 tới cực máng của bóng bán dẫn, điện áp rơi trên hai đầu điện trở Rs được khuếch đại bởi bộ khuếch đại vi sai (Instrumentation Amplifier – INA) 12 trước khi chuyển đổi thành tín hiệu số bằng bộ ADC 13.

Các bộ DAC 14 và 15 giao tiếp với vi điều khiển (Microcotroller – MC) 16 và tạo ra các điện áp VG tại cực cửa của bóng bán dẫn.

Cảm biến nhiệt 17 được đặt gần bộ khuếch đại chính Doherty nhất có thể, để phản ánh sát nhất nhiệt độ của bóng bán dẫn cũng như loại bỏ hiện tượng nhiệt trễ giữa cảm biến và nguồn nhiệt.

Các khối chức năng trong hệ thống được tính toán cho từng trường hợp cụ thể, nhưng không thay đổi quá nhiều và được lựa chọn dựa trên các nguyên tắc nhất định.

Khối chuyển đổi số tương tự DAC độ phân giải cao có vai trò tạo điện áp cực cửa VG. Đối với bóng bán dẫn LDMOS, điện áp để phân cực nằm trong dải từ 0 V đến 3V, độ phân giải VG nên là ~1 mV để tìm được giá trị IDq chính xác, tương đương với DAC có độ phân giải 12-bit.

Khối cảm biến dòng điện, tạo bởi điện trở công suất Rs có giá trị khoảng vài mi-li-ôm (mOhm), bộ khuếch đại vi sai và ADC. Điện trở công suất được mắc nối tiếp giữa điện áp VDD và cực máng của bóng bán dẫn, dòng điện tĩnh của bóng bán dẫn khi đi qua điện trở Rs sẽ tạo ra điện áp chênh lệch giữa hai đầu điện trở Vs = Id * Rs.

Do giá trị IDq khá nhỏ, thông thường luôn nhỏ hơn 1A nên điện áp Vs sẽ có giá trị chỉ khoảng vài mV. Một bộ khuếch đại vi sai được sử dụng để nhân giá trị điện áp Vs lên ngưỡng cao hơn, thuận lợi cho việc lấy mẫu bằng ADC.

Từ yêu cầu cụ thể của bộ khuếch đại như dòng tiêu thụ tối đa, dòng tĩnh, nhiệt độ hoạt động sẽ quyết định giải pháp linh kiện. Các thông số chính của Rs bao gồm giá trị điện trở và công suất chịu đựng. Bộ khuếch đại vi sai gồm các thông số như hệ số khuếch đại A, độ lệch, độ trôi nhiệt. Và thông số lựa chọn ADC như độ phân giải, điện áp tham chiếu (Reference Voltage- Vref) sẽ được tính toán chi tiết.

Khối cảm biến nhiệt độ không có yêu cầu đặc biệt do mục tiêu của phương pháp phân cực này là giảm thiểu sai số, giảm sự phụ thuộc vào đặc tính tiếp giáp p-n và vị trí cảm biến nhiệt so với bóng bán dẫn. Cảm biến nhiệt được sử dụng trong sáng chế này là loại bóng bán dẫn kênh n (N-ch transistor) kết hợp với bộ ADC để lấy mẫu và đọc nhiệt độ.

Phương pháp theo sáng chế được triển khai dựa trên ba chu trình bao gồm một chu trình khảo sát ban đầu và hai chu trình được thực hiện trong quá trình hoạt động thực. Cụ thể như sau:

i) Chu trình khảo sát ban đầu:

Nhằm xác định hệ số trôi nhiệt Tc, là hệ số thể hiện hàm đặc tính VG theo nhiệt độ, sao cho IDq được duy trì là hằng số. Hệ số này là đầu vào cho chu trình thứ hai hoạt động.

Hình 6 là lưu đồ chi tiết trình bày nguyên lý tìm hệ số nhiệt Tc của bóng bán dẫn LDMOS bất kỳ.

Mục đích của chu trình này là liên tục tìm giá trị VG_mm để đạt được IDq mỗi khi nhiệt độ thay đổi. Để thực hiện chu trình 28 này, bộ khuếch đại sẽ được đặt trong tủ môi trường, nhiệt độ môi trường được thiết lập thay đổi trong dải từ -20°C đến 100°C (bước 29). Vi điều khiển liên tục theo dõi nhiệt độ của bộ khuếch đại thông qua cảm biến được đặt gần bóng bán dẫn (bước 30). Thực tế, khi hoạt động, nhiệt độ của bộ khuếch đại nằm trong dải từ -10°C đến 85°C và khi thực hiện khảo sát, nhiệt độ môi trường được tăng từ thấp đến cao. Nhiệt độ của bộ khuếch đại sẽ được kiểm tra xem có nằm trong dải từ -10°C đến 85°C hay không (bước 31), nếu nằm trong dải nhiệt độ thì (bước 32) sẽ được thực hiện.

Mỗi khi nhiệt độ thay đổi (bước nhảy 1°C) (bước 32), quy trình xác định IDq ở trên (bước 18) được thực hiện lặp lại, sau mỗi bước, giá trị VG_mm tương ứng với điểm nhiệt độ Tq đó được xác định (bước 34). Giá trị VG_mm và Tq sẽ được lưu vào bộ nhớ tạm, sau khi chu trình hoàn thành, một bảng thông số với giá trị VG_mm và Tq sẽ được phân tích (bước 37) để tìm ra hệ số nhiệt Tc. Một hàm đặc tính hoặc một bảng giá trị sẽ được tạo ra và được gọi là hệ số nhiệt Tc của bóng bán dẫn.

Do việc bố trí cảm biến nhiệt là cố định (tương đối với vị trí bóng bán dẫn), hệ số nhiệt này độc lập với các yếu tố gây sai số như loại cảm biến, vị trí cảm biến, cấu trúc đế tản nhiệt.

Cũng theo sáng chế, dòng IDq sẽ được duy trì liên tục theo thời gian và nhiệt độ, dựa vào giá trị phân cực ban đầu và hệ số nhiệt Tc. Sau khi có được hệ số nhiệt của bộ khuếch đại cụ thể đã được khảo sát, hệ số này được áp dụng để duy trì IDq trong toàn bộ quá trình hoạt động của bộ khuếch đại.

ii) Chu trình thứ nhất: Khi bật máy khởi tạo hệ thống, chương trình sẽ tự động xác định giá trị VG trong dải để đạt được IDq mong muốn.

Kết quả là bộ khuếch đại sẽ được phân cực ở điểm làm việc đã định nghĩa mà không phụ thuộc vào nhiệt độ hiện tại của bóng bán dẫn, sẵn sàng nhận tín hiệu cao tần (Radio Frequency – RF) từ tuyến phát và thực hiện chức năng khuếch đại tín hiệu.

Hình 5 thể hiện chi tiết lưu đồ thuật toán của chu trình phân cực tự động khi hệ thống được bật lên hoặc khởi tạo lại. Trước khi bắt đầu chu trình này, điều kiện đảm bảo là thông số điện áp VG_s, dòng phân cực mong muốn IDq_mm đã được lưu trữ trong bộ nhớ. Đồng thời, phương sai ΔI giữa giá trị ID_mm lý tưởng và IDq cần được xác định. Khi thực hiện chu trình phân cực và bù nhiệt, các thông số này được đọc bởi vi điều khiển MC.

Khi khởi tạo hệ thống, chu trình tìm điểm làm việc tĩnh Q 18 sẽ bắt đầu, lúc này tín hiệu RF đầu vào sẽ được ngắt (bước 19) không cho vào bộ khuếch đại gây sai lệch kết quả phân cực. Cũng ở bước 19 này, sau khi tắt tín hiệu đầu vào, DAC sẽ tạo ra điện áp ban đầu bằng cách gán điện áp VG mong muốn VG_mm bằng giá trị VG_s trừ đi 0,2V (bước 20).

Dòng điện ID tương ứng với điện áp VG_mm sẽ được so sánh với ID_mm (bước 21). Nếu ΔI nhỏ hơn giá trị phương sai đã định nghĩa, chu trình này sẽ kết thúc. Giá trị VG_mm và nhiệt độ ở thời điểm phân cực Tq sẽ được lưu vào bộ nhớ tạm (bước 22).

Trong trường hợp ΔI lớn hơn phương sai đã định nghĩa, giá trị VG_mm sẽ được điều chỉnh dựa trên độ sai lệch ΔI và hệ số tỷ lệ dòng áp d (bước 23), tất nhiên cũng cần đảm bảo VG_mm phải nằm trong dải VG đã được định nghĩa (bước 24), nếu không chu trình sẽ kết thúc. Lỗi sẽ được cảnh báo (bước 25), và giá trị VG_mm sẽ được gán bằng giá trị VG_s ban đầu (bước 26).

Quay trở lại trường hợp VG_mm nằm trong dải VG cho phép, DAC sẽ được cập nhật theo giá trị VG_mm mới (bước 27). Các bước 20, 21, 23-27 sẽ được lặp lại cho đến khi tìm được giá trị IDq mong muốn và chu trình kết thúc ở bước 22.

Việc xác định điểm Q mỗi khi khởi tạo hệ thống trên đây chỉ được thực hiện một lần khi khởi tạo hệ thống. Do đó, chỉ giải quyết được vấn đề phân cực cho bóng bán dẫn tự động và vấn đề sai số giữa các bóng bán dẫn với nhau. Nó chưa giải quyết được sự biến thiên IDq do vấn đề nhiệt độ thay đổi, là nguyên nhân khiến chất lượng tín hiệu đầu ra suy giảm.

iii) Chu trình thứ hai: Hệ thống tự động ổn định dòng IDq.

Trong quá trình hoạt động, nhiệt độ của bóng bán dẫn sẽ tăng dần do năng lượng nhiệt tiêu tán, nhiệt độ thay đổi sẽ làm dòng tĩnh IDq thay đổi tương ứng. Trong quá trình hoạt động thực tế luôn có tín hiệu cao tần đi vào bộ khuếch đại, do đó giá trị IDq không thể được xác định bằng cách chạy lại chu trình thứ nhất mà phải dựa vào hệ số có được từ chu trình khảo sát ban đầu, từ đó điều chỉnh giá trị VG. Lúc này, chu trình thứ hai sẽ hoạt động, bằng cách liên tục cập nhật giá trị VG tương ứng với nhiệt độ khác nhau, giá trị IDq sẽ được duy trì ổn định.

Hình 7 thể hiện chi tiết chu trình tự động điều chỉnh VG khi nhiệt độ thay đổi. Chu trình 39 này chạy ngầm trong hệ thống, liên tục đọc giá trị từ cảm biến (bước 40), nếu nhiệt độ bóng bán dẫn nằm trong dải từ -10°C đến 85°C (bước 41), và có sự thay đổi nhiệt độ (bước nhảy 1°C) (bước 43), điện áp VG_mm sẽ được thay đổi bằng cách ánh xạ giá trị trong bảng giá trị hoặc tính toán theo hệ số nhiệt (bước 45), giá trị DAC sẽ được cập nhật (bước 46).

Như vậy, một hệ thống điều khiển vòng kín như được thể hiện trong Hình 4 cùng với ba chu trình 18, 28, 39 được mô tả trên đây, dòng phân cực tĩnh IDq sẽ được duy trì ổn định qua thời gian mà không bị ảnh hưởng bởi các nhân tố nhiệt độ, già hóa và sai số linh kiện.

Ví dụ thực hiện sáng chế

Việc tính toán thiết kế và triển khai phương pháp phân cực theo sáng chế vào tầng khuếch đại cuối trong sản phẩm bộ khuếch đại công suất cho trạm thu phát gốc 4G công suất lớn (eNodeB Macro-cell) được thực hiện với các thông số như sau:

Chỉ tiêu	Giá trị	Chú thích
Tần số	1805-1880 MHz	
Công suất phát (trung bình)	52,5 W	VDD = 30 V
Hiệu suất – Eff	49 %	
Điện áp cực cửa khởi tạo - VG_s	1,85 V	
Dòng tĩnh mong muốn - IDq_mm	430 mA	
Sai số IDq cho phép - ΔI	30 mA	
Tên bóng bán dẫn	BLC9G20LS-361AVT	
Hãng sản xuất	Ampleon	

Các bước tính toán thiết kế mạch phần cứng, cùng với các chu trình khảo sát hệ số nhiệt Tc được thực hiện như sau.

i) Tính toán giá trị và công suất chịu đựng của điện trở Rs

Dòng tĩnh IDq = 430 mA.

Sai số dòng tĩnh cho phép ΔI = 30 mA.

Dòng tiêu thụ khi phát tối đã công suất ID = 52,5/(Eff*VDD) ~ 4 A.

➔ Lựa chọn Rs = 6 mOhm, công suất chịu đựng là 0,25W.

Khi đó, công suất tiêu tán tối đa trên Rs: $P_dis = ID^2*R = 4^2*0,006 = 0,096W$.

ii) Lựa chọn bộ khuếch đại vi sai

Khi phân cực, điện áp rơi trên điện trở công suất là Vs được tính toán theo công thức Vs = Rs*IDq = 0,006*0,43 = 2,58 mV.

Bộ khuếch đại vi sai cần có độ lệch và độ trôi nhỏ để đảm bảo có khả năng phân biệt được giá trị bằng một nửa ΔI, tương đương 0,006*0,015 = 90 uV.

Giá trị độ lợi của bộ khuếch đại vi sai là A = 50 V/V, khi đó

- Độ phân giải tối thiểu:
  V_out = ½ ΔI*Rs*50 = 4 mV.
- Khi phân cực:
  V_out = Vs*A = 0,006*0,43*50 = 0,129 V.
- Khi phát công suất tối đa
  V_out = Rs*Imax*A = 0,006*4*50 = 1,2 V.

➔ Lựa chọn chip có mã INA240A2 của hãng Texas Instruments với các chỉ tiêu tốt như độ lệch = 25 uV, độ lợi = 50 V/V thỏa mãn yêu cầu bài toán.

iii) Chip điều khiển AMC7812 được sử dụng trong hệ thống này, do có tích hợp ADC, DAC cùng cảm biến nhiệt độ.

iv) Hệ số tỷ lệ dòng áp d

Ở trong miền tuyến tính, dòng IDq là hàm phụ thuộc VG theo hàm bậc nhất. Cụ thể: ΔI (mA) = d* ΔVG (mV). Trong ví dụ này, hệ số d = 0,06.

v) Hệ số nhiệt Tc, đặc tuyến VG theo nhiệt độ để duy trì IDq là hằng số.

Trong ví dụ này, sau khi thực hiện chu trình khảo sát để xác định Tc, giá trị Tc ~ 1,62 mV/^{O}C.

Hiệu quả của phương pháp trong sáng chế được đánh giá thông qua giá trị dòng tĩnh IDq của bộ khuếch đại chính trong toàn bộ dải nhiệt độ hoạt động.

Hình 8 thể hiện đặc tuyến biến thiên của IDq theo nhiệt độ khi không có bù trôi nhiệt. Khi giữ nguyên điện áp VG, giá trị IDq sẽ tăng dần theo nhiệt độ với đặc tuyến gần tuyến tính với hệ số trôi nhiệt xấp xỉ 5 mA/°C.

Hình 9 thể hiện đặc tuyến biến thiên của IDq theo nhiệt độ khi đã triển khai bù nhiệt theo phương pháp của sáng chế. Giá trị IDq được duy trì trong khoảng giá trị đã được định nghĩa là (430 ±30) mA.

Nhờ việc duy trì dòng tĩnh IDq ở ngưỡng gần với giá trị ban đầu, các chỉ tiêu đầu ra của bộ khuếch đại, bao gồm hiệu suất và công suất đỉnh có sự cải thiện rõ rệt. Kết quả so sánh chỉ tiêu đầu ra của hệ thống khi triển khai phương pháp phân cực theo sáng chế và khi sử dụng các kỹ thuật phân cực hiện có được thể hiện trong bảng dưới đây.

STT	Chỉ tiêu	Áp dụng phương pháp theo sáng chế (Có bù nhiệt)	Áp dụng phương pháp hiện có (Không bù nhiệt)
1	Biến động IDq *(25 ^{O}C đến 85 ^{O}C)*	±30 mA	300 mA
2	Độ suy giảm công suất đỉnh	-1,65 dB	-2,75 dB
3	Độ suy giảm hiệu suất	-2 %	-5,5 %

Hiệu quả đạt được của sáng chế

Phương pháp phân cực vòng kín và bù nhiệt số theo sáng chế giải quyết được vấn đề ổn định thông số IDq trước các yếu tố nhiệt độ, sai số chế tạo, già hóa linh kiện. Với các ưu điểm như độ chính xác cao, không phụ thuộc đặc tính hay vị trí đặt cảm biến nhiệt cũng như cấu trúc của bộ khuếch đại, phương pháp theo sáng chế đảm bảo sự linh hoạt và có thể áp dụng cho tất cả các loại bóng bán dẫn LDMOS khác nhau.

YÊU CẦU BẢO HỘ

1. Phương pháp phân cực vòng kín và bù nhiệt số giúp ổn định chất lượng tín hiệu của bộ khuếch đại công suất trong trạm thu phát gốc thế hệ thứ tư, bao gồm:

a) xác định hệ số nhiệt Tc hoặc bảng giá trị điện áp cực cửa (gate voltage - VG) theo nhiệt độ Bc của bộ khuếch đại này, làm cơ sở cho việc bù phân cực theo nhiệt độ, bao gồm các bước sau:

ai) đặt bộ khuếch đại này vào tủ môi trường, nhiệt độ môi trường được thiết lập tăng dần trong dải từ -20°C đến 100°C;

aii) liên tục theo dõi nhiệt độ của bộ khuếch đại này thông qua cảm biến nhiệt độ được đặt gần bộ khuếch đại chính;

aiii) mỗi khi nhiệt độ thay đổi (bước nhảy 1°C), điện áp cực cửa VG được điều chỉnh để tạo ra dòng phân cực tĩnh mong muốn Idq; điện áp VG và nhiệt độ tương ứng sẽ được lưu vào bộ nhớ tạm;

aiv) sau khi hoàn thành thu thập dữ liệu VG trong toàn dải nhiệt độ, nếu hàm số gần với hàm tuyến tính bậc nhất, hệ số nhiệt Tc được xác định; nếu hàm số VG theo nhiệt độ là hàm bậc cao, phương án bảng thông số điện áp VG-nhiệt độ Bc sẽ được sử dụng;

av) hệ số Tc hoặc bảng Bc được lưu vào bộ nhớ chương trình;

b) phân cực tự động khi khởi tạo hệ thống, xác lập điểm làm việc tĩnh Q (VG, IDq) cho bộ khuếch đại này, bao gồm các bước sau:

bi) thông số điện áp cực cửa khởi tạo VG_s và giá trị dòng điện tĩnh mong muốn IDq_mm của bộ khuếch đại được lưu trữ trong bộ nhớ;

bii) khi hệ thống khởi tạo, tín hiệu cao tần đầu vào được ngắt để không gây sai lệch kết quả phân cực; các thông số IDq_mm và VG_s được tải lên từ bộ nhớ;

biii) bộ chuyển đổi số - tương tự (Digital to Analog Converter - DAC) tương ứng được gán điện áp cực cửa ban đầu là VG_mm = VG_s - 0,2V;

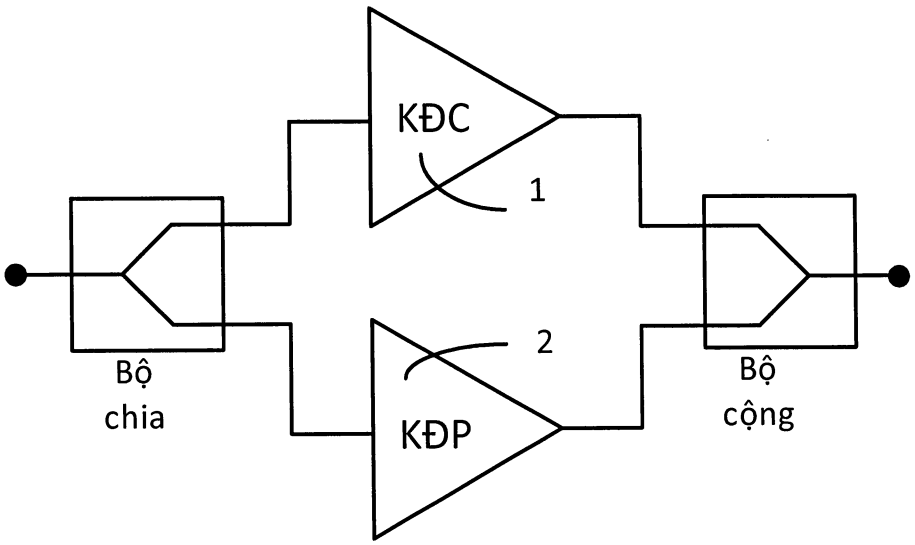
biv) dòng cực máng (drain current - ID) được tạo ra bởi điện áp VG_mm sẽ được so sánh với IDq_mm; nếu giá trị $\Delta I = |ID - IDq_mm|$ nhỏ hơn giá trị phương sai mong muốn, chu trình phân cực tự động sẽ kết thúc, giá trị VG_mm và nhiệt độ hiện tại To sẽ được lưu vào bộ nhớ tạm;

bv) nếu giá trị ΔI lớn hơn giá trị phương sai mong muốn, giá trị VG_mm sẽ được điều chỉnh dựa trên độ sai lệch ΔI và bước biv) sẽ được lặp lại cho đến khi chu trình kết thúc;

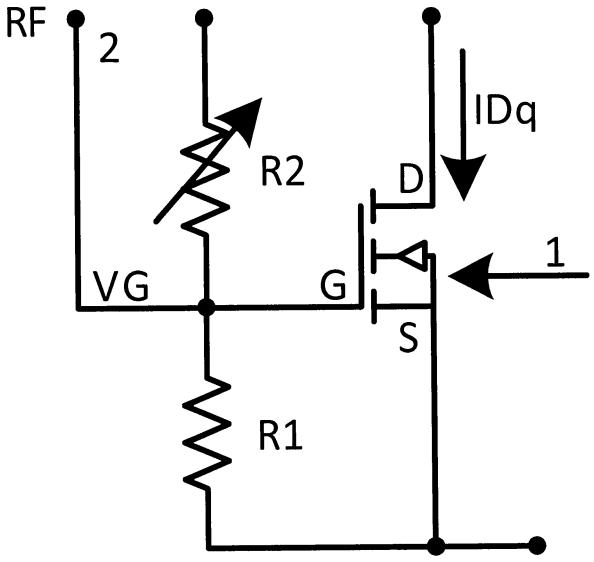
c) duy trì dòng tĩnh IDq liên tục qua thời gian và nhiệt độ, bao gồm các bước sau:

ci) chu trình chạy ngầm trong hệ thống, liên tục đọc giá trị từ cảm biến nhiệt độ; và

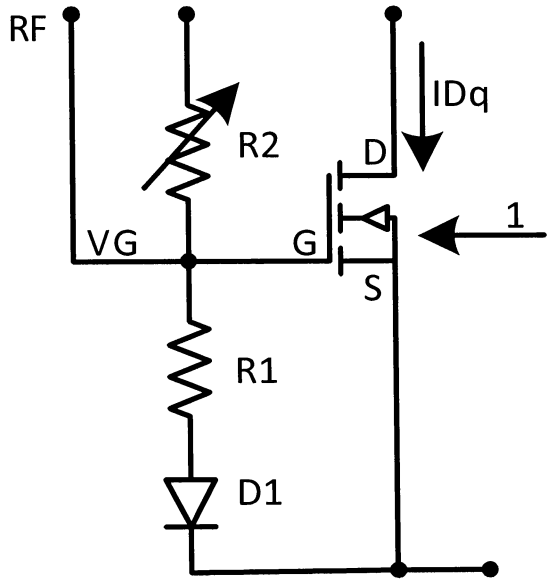
cii) khi có sự thay đổi nhiệt độ, dựa trên hệ số nhiệt Tc hoặc bảng giá trị Bc, điện áp VG sẽ được thay đổi bằng cách cập nhật giá trị DAC tương ứng.



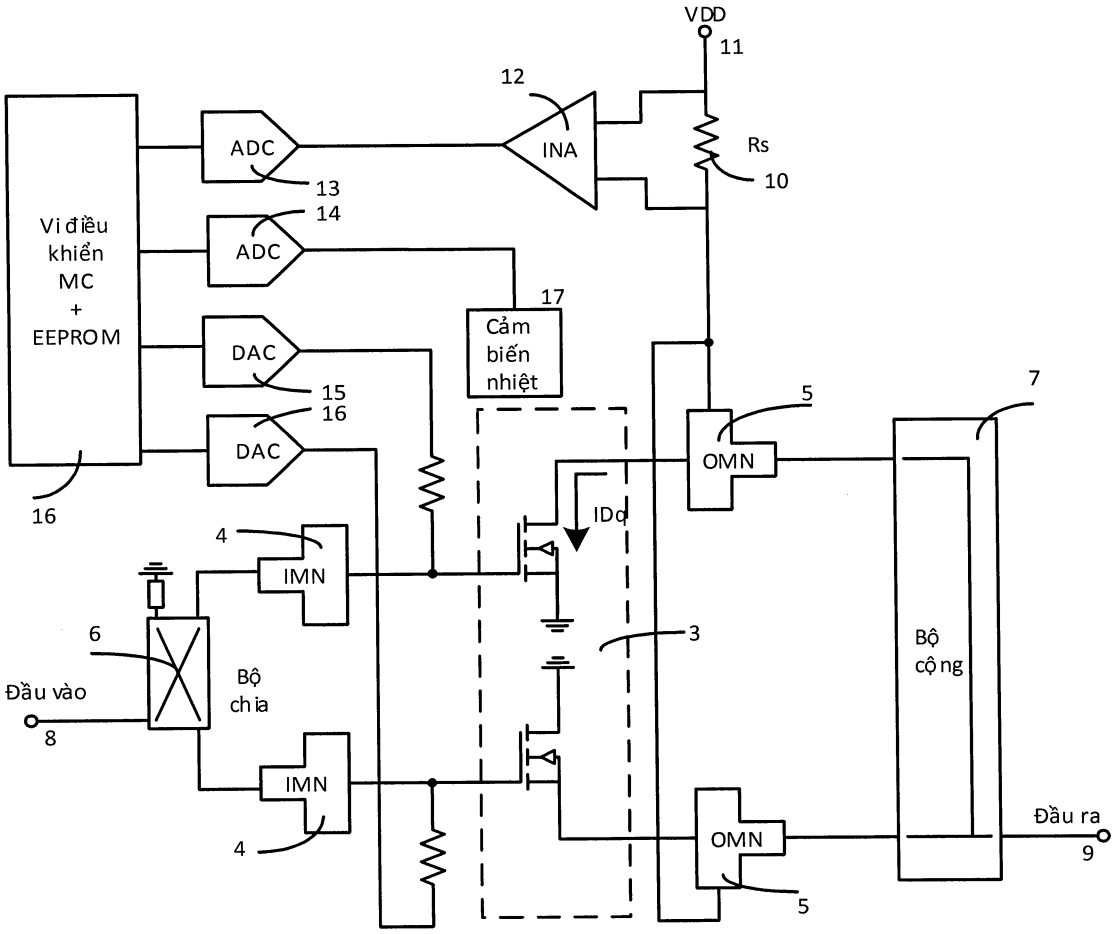
Hình 1



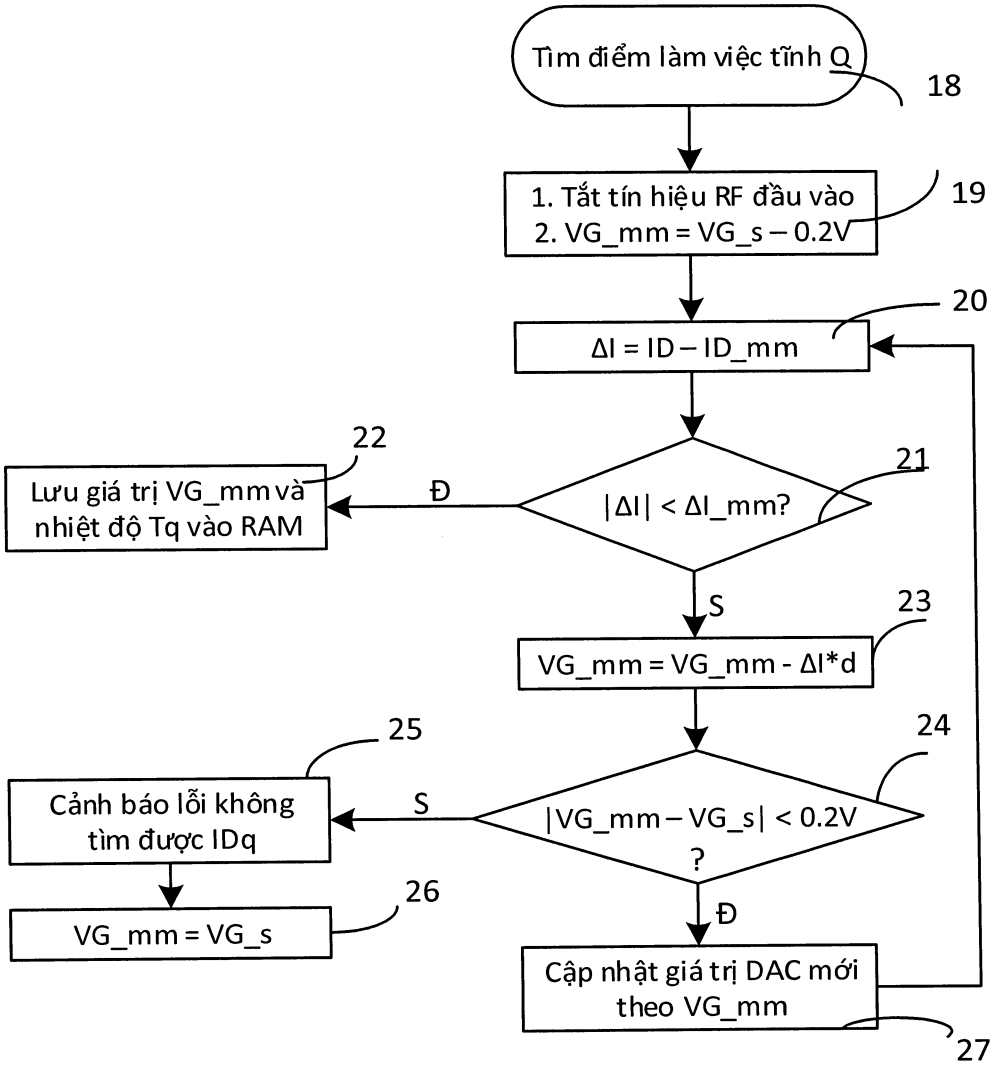
Hình 2


RF
R2
IDq
D
1
VG
G
S
R1
D1

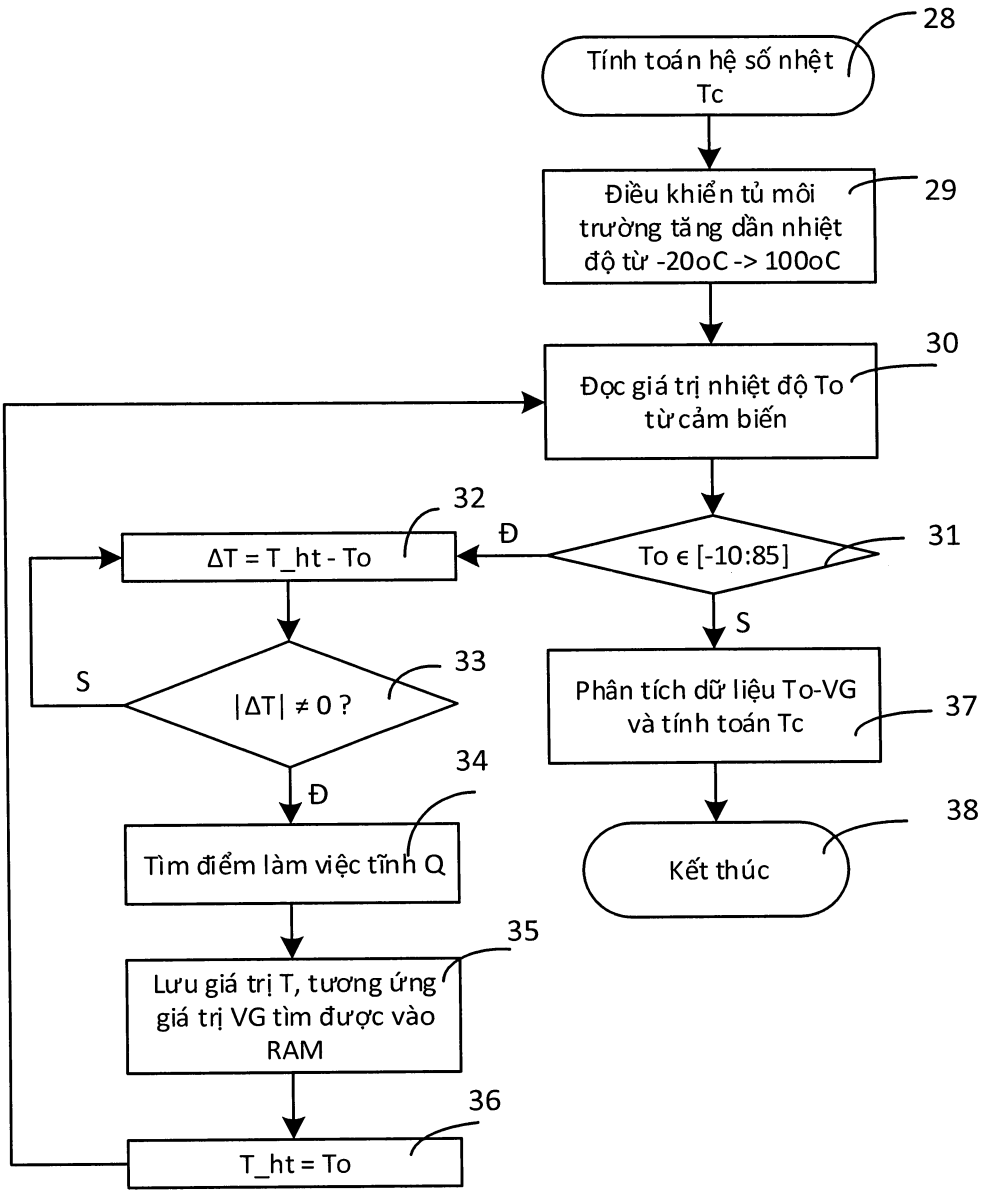
Hình 3


VDD
11
12
ADC
INA
Rs
10
13
14
Vi điều khiển MC + EEPROM
ADC
17
Cảm biến nhiệt
DAC
15
16
DAC
5
7
OMN
16
IDq
4
IMN
6
3
Bộ cộng
Đầu vào
Bộ chia
8
IMN
4
OMN
Đầu ra
9
5

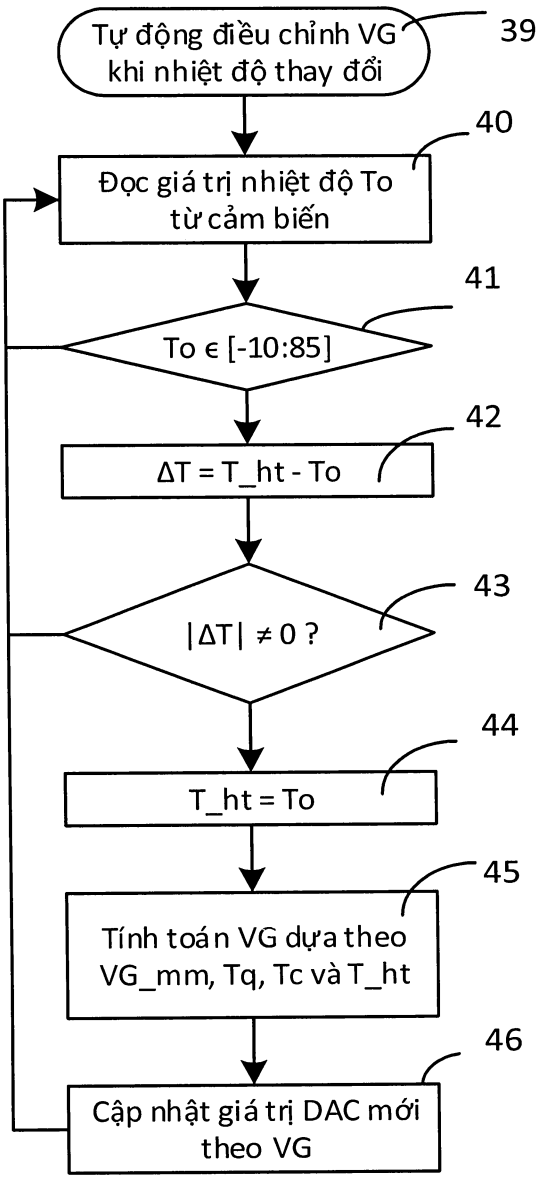
Hình 4


Tìm điểm làm việc tĩnh Q
18
1. Tắt tín hiệu RF đầu vào
2. VG_mm = VG_s – 0.2V
19
20
ΔI = ID – ID_mm
22
Lưu giá trị VG_mm và nhiệt độ Tq vào RAM
Đ
21
|ΔI| < ΔI_mm?
S
23
VG_mm = VG_mm - ΔI*d
25
24
Cảnh báo lỗi không tìm được IDq
S
|VG_mm – VG_s| < 0.2V ?
26
VG_mm = VG_s
Đ
Cập nhật giá trị DAC mới theo VG_mm
27

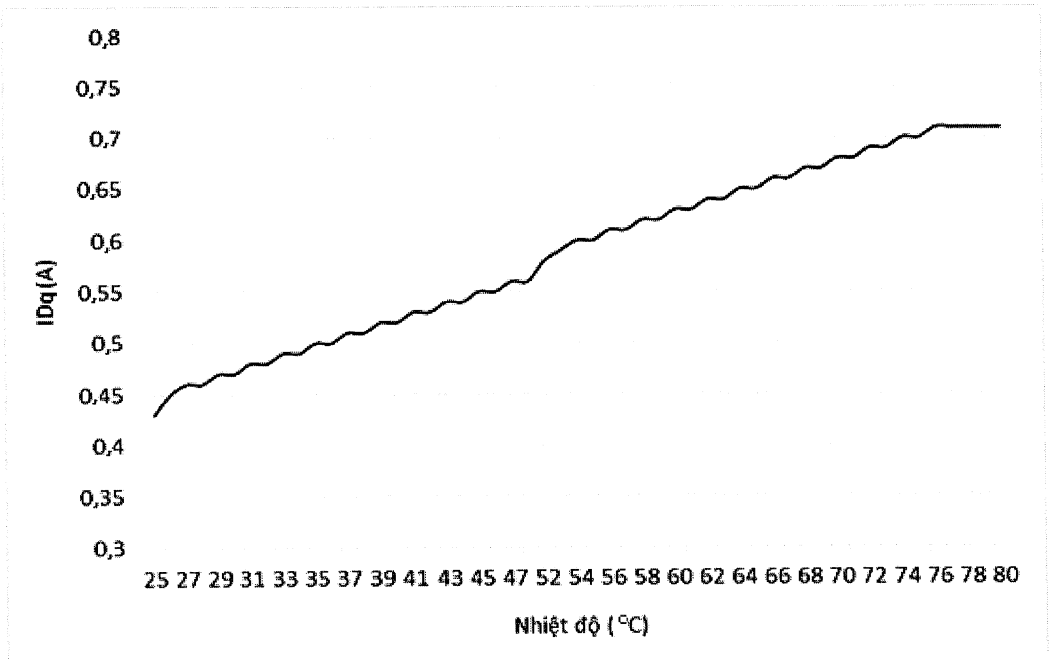
Hình 5


28
Tính toán hệ số nhệt Tc
29
Điều khiển tủ môi trường tăng dần nhiệt độ từ -20oC -> 100oC
30
Đọc giá trị nhiệt độ To từ cảm biến
31
To ϵ [-10:85]
Đ
32
ΔT = T_ht - To
S
33
|ΔT| ≠ 0 ?
S
34
Đ
Tìm điểm làm việc tĩnh Q
35
Lưu giá trị T, tương ứng giá trị VG tìm được vào RAM
36
T_ht = To
S
37
Phân tích dữ liệu To-VG và tính toán Tc
38
Kết thúc

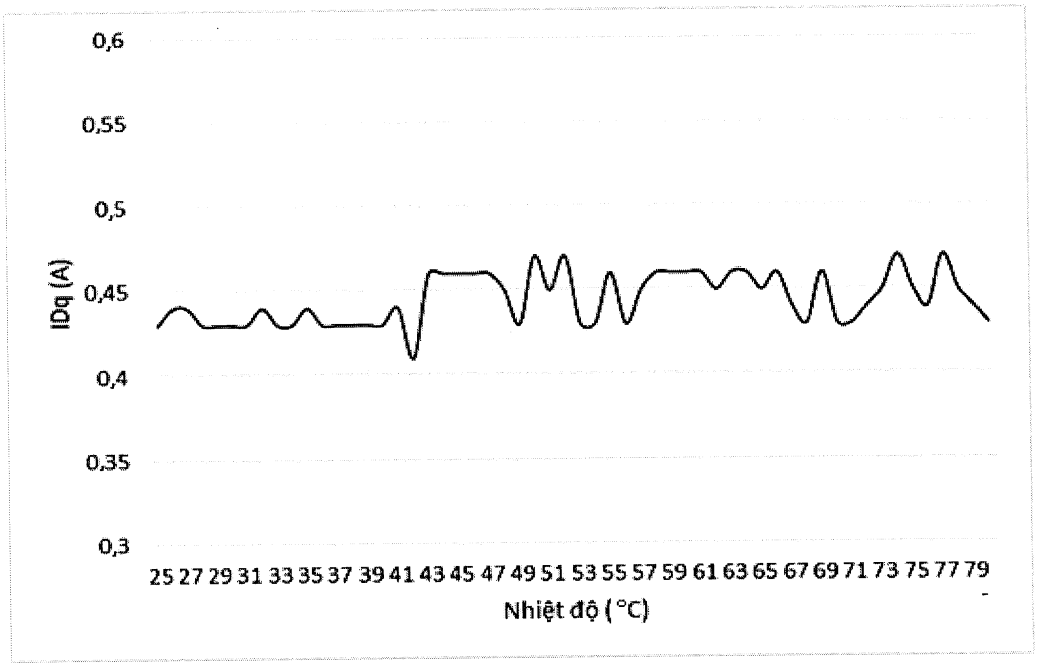
Hình 6


Tự động điều chỉnh VG khi nhiệt độ thay đổi
39
Đọc giá trị nhiệt độ To từ cảm biến
40
To ϵ [-10:85]
41
ΔT = T_ht - To
42
|ΔT| ≠ 0 ?
43
T_ht = To
44
Tính toán VG dựa theo VG_mm, Tq, Tc và T_ht
45
Cập nhật giá trị DAC mới theo VG
46

Hình 7


0,8
0,75
0,7
0,65
0,6
0,55
0,5
0,45
0,4
0,35
0,3
IDq(A)
25 27 29 31 33 35 37 39 41 43 45 47 52 54 56 58 60 62 64 66 68 70 72 74 76 78 80
Nhiệt độ (°C)

Hình 8


0,6
0,55
0,5
0,45
0,4
0,35
0,3
IDq (A)
25 27 29 31 33 35 37 39 41 43 45 47 49 51 53 55 57 59 61 63 65 67 69 71 73 75 77 79
Nhiệt độ (°C)

Hình 9