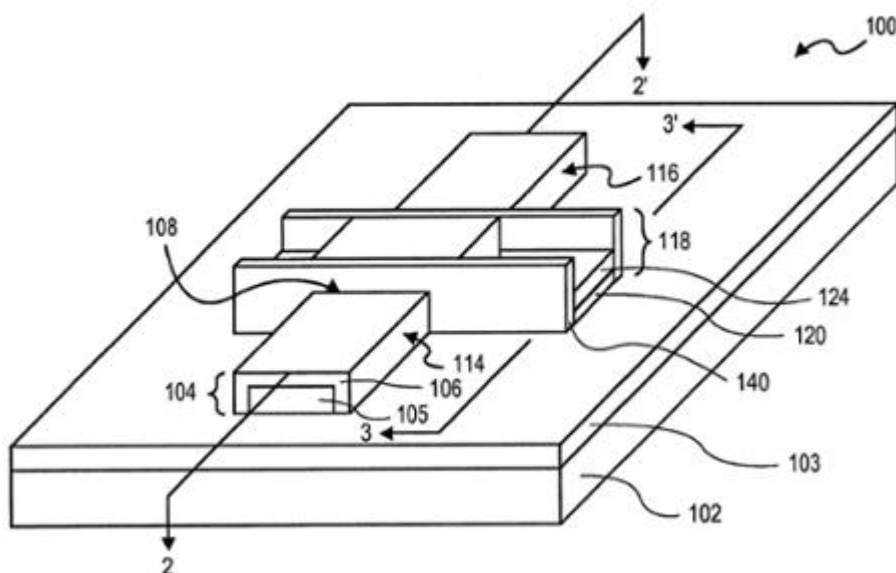


$$(51)^7 \quad \mathbf{H01L\ 29/78; H01L\ 21/336; H01L\ 29/20} \quad (13) \quad \mathbf{B}$$

(74) Công ty TNHH Tầm nhìn và Liên danh (VISION & ASSOCIATES CO.LTD.)

(57) Sáng chế đề cập đến thiết bị bao gồm cấu trúc dị thể được bố trí trên tấm nền và xác định vùng kênh, cấu trúc dị thể bao gồm vật liệu thứ nhất có khe vùng thứ nhất nhỏ hơn khe vùng của vật liệu của tấm nền và vật liệu thứ hai có khe vùng thứ hai lớn hơn khe vùng thứ nhất; và ngăn xếp cực cổng trên vùng kênh, trong đó vật liệu thứ hai được bố trí giữa vật liệu thứ nhất và ngăn xếp cực cổng. Phương pháp bao gồm bước tạo ra vật liệu thứ nhất có khe vùng thứ nhất trên tấm nền; tạo ra vật liệu thứ hai có khe vùng thứ hai lớn hơn khe vùng thứ nhất trên vật liệu thứ nhất và tạo ra ngăn xếp cực cổng trên vật liệu thứ hai.



### **Lĩnh vực kỹ thuật được đề cập**

Các thiết bị bán dẫn bao gồm các thiết bị bán dẫn không phẳng có các vùng kênh với các lớp bọc khe vùng thấp.

### **Tình trạng kỹ thuật của sáng chế**

Trong một vài thập kỷ trước đây, việc thay đổi kích thước của mạch tích hợp đã là một động lực đằng sau sự phát triển mạnh mẽ của ngành công nghiệp chất bán dẫn. Việc thu nhỏ kích thước cho phép tăng mật độ của các đơn vị chức năng trên diện tích giới hạn của chip bán dẫn. Ví dụ, việc thu nhỏ kích thước tranzito cho phép tích hợp nhiều bộ nhớ hơn trên chip, giúp gia tăng dung lượng của sản phẩm được tạo ra. Tuy nhiên khi dung lượng ngày càng tăng lên thì xuất hiện vấn đề cần giải quyết. Sự cần thiết phải tối ưu hóa hiệu năng của mỗi thiết bị ngày càng trở nên có ý nghĩa.

Các thiết bị bán dẫn được tạo ra từ các hệ thống vật liệu bán dẫn hợp chất nhóm III-V gây ra tính lưu động sóng mang cao khác thường trong các kênh tranzito do khối lượng hữu hiệu thấp cùng với sự tán xạ tạp chất giảm. Nhóm III và nhóm V liên quan đến vị trí của các phân tử của vật liệu bán dẫn trong các nhóm 13-15 của bảng tuần hoàn các nguyên tố (trước đây là các nhóm III-V). Các thiết bị này tạo ra hiệu năng dòng điện dẫn động cao và cho thấy hứa hẹn về các ứng dụng logic tốc độ cao, công suất thấp trong tương lai. Để tích hợp các vật liệu này lên tấm nền silic, (các) lớp đệm của vật liệu khe vùng rộng hơn tương đối thường được bố trí giữa silic và vật liệu kênh hợp chất nhóm III-V để hạn chế các sóng mang ở vật liệu kênh và thu được các hiệu quả kênh ngắn trong (các) lớp đệm.

### **Bản chất kỹ thuật của sáng chế**

Mục đích của sáng chế là đề xuất thiết bị bao gồm vùng kênh và các vùng nổi trên tấm nền, các vùng nổi ở các phía đối diện vùng kênh, vùng kênh và các

vùng nổi mỗi vùng bao gồm vật liệu lõi có khe vùng thứ nhất và vật liệu bọc trên vật liệu lõi và có khe vùng thứ hai khác với khe vùng thứ nhất, trong đó vật liệu bọc của các vùng nổi phù hợp hơn so với vật liệu bọc của vùng kênh; và ngăn xếp cực cổng được bố trí trên vùng kênh, ngăn xếp cực cổng bao gồm điện môi cực cổng và điện cực cực cổng. Ngoài ra, sáng chế còn đề xuất thiết bị bao gồm vùng kênh và các vùng nổi trên tấm nền, các vùng nổi ở các phía đối diện vùng kênh, vùng kênh và các vùng nổi mỗi vùng bao gồm vật liệu lõi có khe vùng thứ nhất và vật liệu bọc trên vật liệu lõi và có khe vùng thứ hai khác với khe vùng thứ nhất, trong đó vật liệu bọc của các vùng nổi chịu ứng suất lớn hơn vật liệu bọc của vùng kênh, ngăn xếp cực cổng được bố trí trên vùng kênh, ngăn xếp cực cổng bao gồm điện môi cực cổng và điện cực cực cổng. Hơn nữa, sáng chế cũng đề xuất phương pháp bao gồm bước tạo ra vùng kênh trên tấm nền, vùng kênh bao gồm vật liệu lõi và vật liệu bọc trên vật liệu lõi có khe vùng nhỏ hơn vật liệu lõi; tạo ra các vùng nổi ở các phía đối diện liền kề của vùng kênh, các vùng nổi bao gồm vật liệu lõi và vật liệu bọc trên vật liệu lõi có khe vùng nhỏ hơn vật liệu lõi; và tạo ra ngăn xếp cực cổng trên vùng kênh, ngăn xếp cực cổng bao gồm điện môi cực cổng và điện cực cực cổng, trong đó vật liệu bọc của các vùng nổi chịu ứng suất lớn hơn vật liệu bọc của vùng kênh.

### **Mô tả vắn tắt các hình vẽ**

Fig.1 thể hiện hình phối cảnh nhìn từ phía trên theo một phương án của kết cấu tranzito ba chiều.

Fig.2 thể hiện hình vẽ mặt cắt bên của kết cấu trên Fig.1 qua đường 2-2'.

Fig.3 thể hiện hình vẽ mặt cắt của kết cấu trên Fig.1 qua đường 3-3'.

Fig.4 là hình vẽ mặt cắt của một phần của kết cấu bán dẫn trên chất cách điện (dải nano) bao gồm cổng giả và các lớp đệm bao quanh cổng này.

Fig.5 thể hiện kết cấu trên Fig.4 tiếp theo việc loại bỏ cổng giả.

Fig.6 thể hiện kết cấu trên Fig.5 tiếp theo việc loại bỏ một trong số các lớp đệm mà đã bao quanh cổng giả.

Fig.7 thể hiện kết cấu trên Fig.6 tiếp theo việc làm mỏng vùng kênh của dải nano.

Fig.8 thể hiện kết cấu trên Fig.7 tiếp theo việc đưa vật liệu bọc lên dải nano trong vùng kênh.

Fig.9 thể hiện kết cấu trên Fig.8 tiếp theo việc đưa ngăn xếp cực cổng lên vùng kênh.

Fig.10 thể hiện kết cấu trên Fig.9 tiếp theo việc tách dải nano khỏi lớp điện môi hoặc cách điện nằm dưới trong các vùng nổi được chỉ định (các vùng cực nguồn/cực máng).

Fig.11 thể hiện kết cấu trên Fig.10 tiếp theo việc đưa vật liệu bọc vào dải nano trong các vùng nổi và tạo hình vùng cực nguồn và vùng cực máng.

Fig.12 thể hiện kết cấu trên Fig.11 tiếp theo việc đưa các phần tiếp xúc vào các vùng cực nguồn và cực máng.

Fig.13 minh họa thiết bị tính toán theo một phương án thực hiện.

### **Mô tả chi tiết sáng chế**

Các thiết bị bán dẫn với các kích thước bọc và lõi thay đổi được đề điều biến khe vùng và ứng suất được mô tả. Theo một phương án, thiết bị tranzito được mô tả với kích thước bọc/lõi thứ nhất trong kênh và kích thước bọc/lõi khác thứ hai trong các vùng nổi (ví dụ, các vùng cực nguồn và cực máng). Bằng cách thay đổi các kích thước bọc/lõi, đường dẫn được bố trí để đạt được tính lưu động cao trong kênh và điện trở tiếp xúc thấp trong các vùng nổi. Một cách kích thước bọc/lõi thay đổi là bằng cách thay đổi tỷ lệ của vật liệu bọc so với vật liệu lõi (ví dụ, thay đổi tỷ lệ thể tích). Việc thay đổi tỷ lệ của vật liệu bọc và vật liệu lõi điều biến việc truyền ứng suất giữa các vật liệu. Theo một phương án, chiều rộng mặt cắt vật liệu lõi được thay đổi theo cách mà vật liệu bọc, mà là lớp dẫn điện cho tranzito, đã làm tăng ứng suất trong các vùng nổi (các vùng cực nguồn và cực máng) hơn trong vùng kênh. Ứng suất cao trong lớp bọc sẽ dẫn đến khe vùng hẹp

và do đó làm giảm rào tiếp xúc giữa các vùng nối và kim loại tiếp xúc được kết hợp.

Kỹ thuật đã mô tả cho phép tích hợp trực tiếp các vật liệu bán dẫn có tính lưu động cao như germani (Ge) và các vật liệu bán dẫn hợp chất nhóm III-IV lên silic và tận dụng khe vùng hẹp do ứng suất để làm giảm điện trở ngoài thiết bị.

Các thiết bị bán dẫn bao gồm thiết bị kết hợp cực cổng, vùng kênh và các vùng nối (các vùng cực nguồn và cực máng). Theo một phương án, thiết bị bán dẫn là thiết bị như, nhưng không phải là giới hạn, tranzito hiệu ứng trường kim loại-oxit-bán dẫn (metal oxide semiconductor field effect transistor - MOSFET) hoặc thiết bị hệ thống vi cơ điện tử (microelectromechanical system - MEMS). Theo một phương án, thiết bị bán dẫn là MOSFET ba chiều và là thiết bị cách ly hoặc là một thiết bị trong nhiều thiết bị lồng nhau. Như sẽ được hiểu đối với mạch tích hợp, cả tranzito kênh N và tranzito kênh P có thể được chế tạo trên một tấm nền để tạo ra mạch tích hợp bán dẫn kim loại ôxit bù (complimentary metal oxide semiconductor - CMOS). Hơn nữa, liên kết bổ sung có thể được tạo ra để tích hợp thiết bị như vậy vào mạch tích hợp.

Fig.1 thể hiện hình phối cảnh nhìn từ phía trên theo một phương án của kết cấu tranzito ba chiều. Trên Fig.1, kết cấu tranzito kết hợp lớp bọc trên lõi dải nano. Điều này được hiểu là các kỹ thuật và các sự cải tiến được mô tả áp dụng được vào không chỉ thiết bị lõi dải nano hoặc kết cấu nano, mà còn vào các thiết bị khác, bao gồm, nhưng không phải là giới hạn, các thiết bị tranzito ba cổng.

Liên quan đến Fig.1, kết cấu 100 bao gồm tấm nền 102. Tấm nền 102 có thể bao gồm vật liệu thích hợp để chế tạo thiết bị bán dẫn. Theo một phương án, tấm nền 102 là tấm nền khối lớn bao gồm tinh thể đơn của vật liệu mà có thể bao gồm, nhưng không phải là giới hạn, silic, germani, silic-germani hoặc vật liệu bán dẫn hợp chất nhóm III-V. Theo phương án được thể hiện trên Fig.1, lớp cách ly 103 được bố trí trên tấm nền 102. Lớp cách ly 103 là, ví dụ, vật liệu mà có thể bao gồm, nhưng không phải là giới hạn, silic dioxit, silic nitrua hoặc silic oxy nitrua. Được bố trí trên lớp cách ly 103 là dải nano 104. Dải nano 104 là cấu trúc

dị thể bao gồm vật liệu lõi 105 và vật liệu bọc 106. Theo một phương án, vật liệu lõi 105 là vật liệu bán dẫn tinh thể đơn như silic và vật liệu bọc 106 là vật liệu bán dẫn có khe vùng thấp hơn vật liệu lõi 105. Các ví dụ tiêu biểu của vật liệu dùng cho vật liệu bọc 106 bao gồm germani hoặc các vật liệu bán dẫn hợp chất nhóm III-V. Dải nano 104 xác định phần thân ba chiều với kênh 108 và các vùng cực nguồn và cực máng 114/116 được tạo ra ở các phía đối diện của kênh 108. Kênh nằm trên 108 là ngăn xếp cực cổng 118 bao gồm điện cực cực cổng 124 và điện môi cực cổng 120. Các phần đệm 140 được minh họa ở các phía đối diện ngăn xếp cực cổng 118.

Theo một phương án, ngăn xếp cực cổng 118 bao quanh hoàn toàn vùng kênh 108. Theo phương án này, vật liệu bọc 106 có thể bao quanh hoàn toàn vật liệu lõi 105. Theo một phương án khác, ngăn xếp cực cổng 118 chỉ bao quanh một phần vùng kênh 108 và vật liệu bọc 106 cũng có thể chỉ bao quanh một phần vật liệu lõi 105.

Theo một phương án, điện cực cực cổng 124 của ngăn xếp cực cổng 118 bao gồm cực cổng kim loại và điện môi cực cổng 120 bao gồm vật liệu có hằng số điện môi lớn hơn hằng số điện môi của silic oxit (vật liệu k-cao). Các vật liệu tiêu biểu cho điện môi cực cổng 120 bao gồm, nhưng không phải là giới hạn ở, oxit hafini, hafini oxy nitrua, hafini silicat, oxit lantan, oxit zirconi, zirconi silicat, oxit tantali, bari stronti titanat, bari titanat, stronti titanat, oxit yttri, oxit nhôm, oxit chì scandi tantali, chì kẽm niobat, hoặc sự kết hợp của chúng. Các vật liệu tiêu biểu cho điện cực cực cổng 124 bao gồm, nhưng không phải là giới hạn, các nitrua kim loại, các cacbua kim loại, các silicua kim loại, các aluminua kim loại, hafini, zirconi, titan, tantali, nhôm, rutheni, paladi, bạch kim, coban, niken, và các oxit kim loại dẫn điện.

Fig.2 thể hiện hình vẽ mặt cắt bên của kết cấu 100 qua đường 2-2'. Cụ thể là, Fig.2 thể hiện dải nano 104. Về mặt này, ngăn xếp cực cổng 118 được bỏ qua, như với các phần đệm 140. Fig.3 thể hiện hình vẽ mặt cắt của kết cấu trên Fig.1 qua đường 3-3' trên Fig.1. Fig.3 minh họa hình chiếu bằng của dải nano

104 với ngăn xếp cực cổng 118 và các phần đệm 140 được bỏ qua. Như được minh họa trên cả Fig.2 và Fig.3, thể tích của kênh 108 nhỏ hơn thể tích của các vùng cực nguồn và cực máng 114/116. Kênh thể tích giảm là mong muốn để nâng cao việc truyền ứng suất giữa lớp bọc và lõi. Kênh thể tích giảm cũng có lợi đối với việc điều khiển tĩnh điện thiết bị. Theo một phương án, kích thước (ví dụ, thể tích) của kênh và kích thước của các vùng cực nguồn và cực máng được thiết lập độc lập bởi yêu cầu về việc truyền ứng suất được yêu cầu đối với mỗi vùng.

Theo một phương án, lượng ứng suất giữa vật liệu bọc 106 và vật liệu lõi 105 trong dải nano 104 được thay đổi giữa các vùng cực cổng và cực máng 114/116 và vùng kênh 108. Trong vùng kênh, theo một phương án, có mong muốn đối với tính lưu động cao. Việc truyền ứng suất hoặc sức căng trong vật liệu bọc 106 trong vùng kênh 108 sẽ làm tăng tính lưu động. Theo một phương án trong đó vật liệu lõi 105 là silic và vật liệu bọc 106 là germani, một cách truyền ứng suất trong vật liệu bọc 106 trong vùng kênh 108 là qua sự tương tác của vật liệu bọc với vật liệu lõi. Fig.2 thể hiện vùng kênh 108 có thể tích hoặc lượng vật liệu bọc 106 lớn hơn lượng vật liệu lõi 105. Lượng lớn hơn của vật liệu bọc (ví dụ, germani) sẽ làm cho vật liệu lõi (ví dụ, silic) tuân theo kết cấu mạng của vật liệu bọc. Nói cách khác, đối với vật liệu lõi là silic, các nguyên tử silic sẽ sắp hàng với mạng của các nguyên tử germani. Theo một phương án, trong vùng kênh 108, thể tích hoặc lượng vật liệu bọc bằng hai lần thể tích hoặc lượng của vật liệu lõi. Thể tích hoặc lượng như vậy sẽ đem lại việc truyền ứng suất nào đó cho vật liệu bọc 106, mà là đủ để làm tăng tính lưu động vật mang (ví dụ, tính lưu động lỗ).

Ngược lại với vùng kênh 108, như được thể hiện trên Fig.2, theo một phương án, các vùng cực nguồn và cực máng 114/116 có nhiều vật liệu lõi hơn so với vật liệu bọc. Theo một phương án, vật liệu lõi 105 trong các vùng cực nguồn và cực máng 114/116 là gấp đôi thể tích hoặc lượng vật liệu bọc 106 trong các vùng này. Việc làm tăng vật liệu lõi so với vật liệu bọc sẽ có xu hướng làm căng vật liệu bọc, làm giảm khe vùng của nó.

Các hình vẽ từ Fig.4 đến Fig.12 thể hiện một phương án để tạo ra kết cấu được minh họa trên Fig.1. Liên quan đến Fig.4, Fig.4 là hình vẽ mặt cắt của một phần của kết cấu. Kết cấu 200 bao gồm tấm nền 202 của, ví dụ, tấm nền khối lớn của vật liệu tinh thể đơn như silic. Tấm nền nằm trên 202 là vật liệu điện môi hoặc cách ly 203 có, ví dụ, silic oxit. Dải nano 204 của, ví dụ, vật liệu bán dẫn tinh thể đơn như silic được bố trí trên vật liệu điện môi hoặc cách ly 203. Dải nano 204 có thể được tạo ra từ lớp epitaxy phủ. Tiêu biểu là, vùng dùng cho dải nano có thể được che và được loại bỏ vật liệu không mong muốn để giữ lại dải nano. Được bố trí trên dải nano 204 là cổng giả 205 có, ví dụ, polysilic và phần đệm thứ nhất 206 và phần đệm thứ hai 207 được bố trí quanh cổng giả 205. Các phần đệm 206 và 207 được chọn từ các vật liệu mà có thể được khắc có lựa chọn phần đệm này liên quan đến phần đệm kia. Các ví dụ bao gồm silic oxit ( $\text{SiO}_2$ ), silic nitrua ( $\text{Si}_3\text{N}_4$ ) và silic cacbon nitrua ( $\text{SiCN}$ ). Cổng giả liền kề 205 và các phần đệm 206 và 207 là lớp điện môi 208 có, ví dụ, silic oxit. Theo một phương án, phần đệm 206 và phần đệm 207 được chọn từ vật liệu mà có thể được khắc có lựa chọn liên quan đến vật liệu dùng cho lớp điện môi 208. Theo phương án được thể hiện trên Fig.4, cổng giả 205 được bố trí trên lớp oxit 209.

Fig.5 thể hiện kết cấu trên Fig.4 tiếp theo việc loại bỏ cổng giả 205 và lớp oxit nằm dưới 209. Cổng giả 205 có, ví dụ, polysilic, được loại bỏ nhờ khắc, như tetrametylamoni hydroxit (TMAH) được theo sau, nếu cần, bởi việc khắc axit hydrofloric (HF) để loại bỏ lớp oxit. Tiếp theo việc loại bỏ cổng giả 205 và lớp oxit 209, một phần của dải nano 204 tương ứng với một phần của vùng kênh được lộ ra. Vật liệu điện môi hoặc cách ly 203 nằm dưới phần lộ của vùng kênh có thể được loại bỏ bằng cách khắc có lựa chọn vật liệu điện môi hoặc cách ly 203 liên quan đến dải nano 204. Theo một phương án, vật liệu điện môi hoặc cách ly 203 có silic oxit có thể được khắc có lựa chọn nhờ sử dụng chất khắc ăn mòn HF.



Fig.6 thể hiện kết cấu trên Fig.5 tiếp theo việc loại bỏ phần đệm 206. Phần đệm 206 có vật liệu  $\text{SiO}_2$  có thể được loại bỏ có lựa chọn nhờ sử dụng, ví dụ, chất khắc ăn mòn HF.

Fig.7 thể hiện kết cấu trên Fig.6 tiếp theo việc làm mỏng vùng kênh của dải nano 204. Theo một phương án, kênh có thể được làm mỏng so với phần còn lại của dải nano bằng cách oxy hóa ăn mòn (sacrificial oxidation) vật liệu bán dẫn của dải nano.

Fig.8 thể hiện kết cấu trên Fig.7 tiếp theo việc đưa vật liệu bọc lên dải nano 204 trong vùng kênh. Theo một phương án, trong đó dải nano 204 là vật liệu silic, vật liệu bọc 210 là, ví dụ, germani hoặc vật liệu bán dẫn hợp chất nhóm III-V.

Fig.9 thể hiện kết cấu trên Fig.8 tiếp theo việc đưa ngăn xếp cực cổng lên vùng kênh. Theo một phương án, ngăn xếp cực cổng 217 bao gồm vật liệu điện môi k-cao 218 được bố trí trên vật liệu kênh và vật liệu cực cổng kim loại 219 được bố trí trên vật liệu điện môi. Như được thể hiện trên Fig.9, phần hở hoặc phần tách dải nano khỏi lớp điện môi hoặc cách điện nằm dưới 203 cho phép ngăn xếp cực cổng 217 bao quanh hoàn toàn vùng kênh.

Fig.10 thể hiện kết cấu trên Fig.9 tiếp theo việc tách dải nano 204 khỏi lớp điện môi hoặc cách điện nằm dưới 203 trong các vùng nổi được chỉ định (các vùng cực nguồn/cực máng). Một cách mà điều này có thể đạt được là bằng cách khắc lớp điện môi 208 để làm lộ dải nano 204 trong các vùng nổi và sau đó khắc có lựa chọn lớp điện môi hoặc cách ly 203 liên quan đến vật liệu dải nano.

Fig.11 thể hiện kết cấu trên Fig.10 tiếp theo việc đưa vật liệu bọc vào dải nano trong các vùng nổi và tạo hình vùng cực nguồn 214 và vùng cực máng 216.

Fig.12 thể hiện kết cấu trên Fig.11 tiếp theo việc đưa các phân tiếp xúc vào vùng cực nguồn 214 và vùng cực máng 216, tương ứng. Fig.12 thể hiện kim loại tiếp xúc 234 có, ví dụ, titan và vonfram bao quanh vùng cực nguồn 214 và kim loại tiếp xúc 235 bao quanh vùng cực máng 216.

Fig.13 minh họa thiết bị tính toán 300 theo một phương án thực hiện. Thiết bị tính toán 300 chứa bảng 302. Bảng 302 có thể bao gồm một số thành phần, bao gồm nhưng không bị giới hạn ở bộ xử lý 304 và ít nhất là một chip truyền thông 306. Bộ xử lý 304 được ghép nối về mặt vật lý và điện với bảng 302. Theo một số cách thực hiện, ít nhất là một chip truyền thông 306 cũng được ghép nối về mặt vật lý và điện với bảng 302. Theo các cách thực hiện khác, chip truyền thông 306 là một phần của bộ xử lý 304.

Tùy thuộc vào ứng dụng, thiết bị tính toán 300 có thể bao gồm các thành phần khác mà có thể được hoặc có thể không được ghép nối về mặt vật lý và điện với bảng 302. Các thành phần khác này bao gồm, nhưng không phải là giới hạn, bộ nhớ khả biến (ví dụ, DRAM), bộ nhớ bất khả biến (ví dụ, ROM), bộ nhớ tốc độ nhanh, bộ xử lý đồ họa, bộ xử lý tín hiệu số, bộ xử lý mã hóa (crypto processor), bộ chip, anten, bộ hiển thị, bộ hiển thị màn hình chạm, bộ điều khiển màn hình chạm, ắc quy, bộ mã hóa-giải mã audio, bộ mã hóa-giải mã video, bộ khuếch đại công suất, thiết bị hệ thống định vị toàn cầu (GPS), la bàn, gia tốc kế, con quay hồi chuyển (gyroscope), loa, camera, và thiết bị nhớ dung lượng lớn (như ổ đĩa cứng, đĩa compact (compact disk - CD), đĩa đa năng số (digital versatile disk - DVD), v.v.).

Chip truyền thông 306 cho phép truyền thông vô tuyến để chuyển dữ liệu đến và từ thiết bị tính toán 300. Thuật ngữ "vô tuyến" và các thuật ngữ bắt nguồn từ đó có thể được sử dụng để mô tả các mạch, các thiết bị, các hệ thống, các phương pháp, các kỹ thuật, các kênh truyền thông, v.v., mà có thể truyền thông dữ liệu thông qua việc sử dụng bức xạ điện từ được điều biến qua môi trường không đặc. Thuật ngữ này không ám chỉ rằng thiết bị kết hợp không chứa dây bất kỳ, mặc dù theo một số phương án thì có thể không chứa. Chip truyền thông 306 có thể thực hiện tiêu chuẩn bất kỳ trong số các tiêu chuẩn hoặc giao thức vô tuyến, bao gồm nhưng không bị giới hạn ở Wi-Fi (họ IEEE 802.11), WiMAX (họ IEEE 802.16), IEEE 802.20, phát triển dài hạn (long term evolution - LTE), Ev-DO, HSPA+, HSDPA+, HSUPA+, EDGE, GSM, GPRS, CDMA, TDMA, DECT,

Bluetooth, và các loại bắt nguồn từ đó, cũng như các giao thức vô tuyến khác bất kỳ mà được chỉ định dưới dạng 3G, 4G, 5G, và hơn nữa. Thiết bị tính toán 300 có thể bao gồm nhiều chip truyền thông 306. Ví dụ, chip truyền thông thứ nhất 306 có thể được dành cho truyền thông vô tuyến phạm vi ngắn như Wi-Fi và Bluetooth và chip truyền thông thứ hai 306 có thể được dành cho truyền thông vô tuyến phạm vi dài như GPS, EDGE, GPRS, CDMA, WiMAX, LTE, Ev-DO, và các loại khác.

Bộ xử lý 304 của thiết bị tính toán 300 bao gồm khuôn mạch tích hợp được đóng gói trong bộ xử lý 304. Theo một số cách thực hiện của sáng chế, khuôn mạch tích hợp của bộ xử lý bao gồm một hoặc nhiều thiết bị, như các tranzito MOSFET được tạo ra theo các cách thực hiện của sáng chế. Thuật ngữ “bộ xử lý” có thể đề cập đến thiết bị hoặc phần bất kỳ của thiết bị xử lý dữ liệu điện tử từ các thanh ghi và/hoặc bộ nhớ để biến đổi dữ liệu điện tử đó thành dữ liệu điện tử khác mà có thể được lưu trữ trong các thanh ghi và/hoặc bộ nhớ.

Chip truyền thông 306 cũng bao gồm khuôn mạch tích hợp được đóng gói trong chip truyền thông 306. Theo cách thực hiện khác của sáng chế, khuôn mạch tích hợp của chip truyền thông bao gồm một hoặc nhiều thiết bị, như các tranzito MOSFET được tạo ra theo các cách thực hiện của sáng chế.

Theo các cách thực hiện khác, thành phần khác được chứa trong thiết bị tính toán 300 có thể chứa khuôn mạch tích hợp bao gồm một hoặc nhiều thiết bị, như các tranzito MOSFET được tạo ra theo các cách thực hiện của sáng chế.

Theo các cách thực hiện khác nhau, thiết bị tính toán 300 có thể là máy tính xách tay laptop, máy tính xách tay netbook, máy tính xách tay notebook, máy tính xách tay ultrabook, điện thoại thông minh, máy tính bảng, thiết bị hỗ trợ kỹ thuật số cá nhân (personal digital assistant - PDA), máy tính xách tay ultra mobile PC, điện thoại di động, máy tính để bàn, máy chủ, máy in, máy quét, màn hình, thiết bị truyền nhận và xử lý dữ liệu (set-top box), bộ điều khiển giải trí, camera số, máy phát nhạc xách tay, hoặc bộ ghi video số. Theo các cách thực

hiện khác, thiết bị tính toán 300 có thể là thiết bị điện tử khác bất kỳ để xử lý dữ liệu.

### **Ví dụ thực hiện sáng chế**

Ví dụ 1 là thiết bị bao gồm cấu trúc dị thể được bố trí trên tấm nền và xác định vùng kênh, cấu trúc dị thể bao gồm vật liệu thứ nhất có khe vùng thứ nhất nhỏ hơn khe vùng của vật liệu của tấm nền và vật liệu thứ hai có khe vùng thứ hai lớn hơn khe vùng thứ nhất; và ngăn xếp cực cổng trên vùng kênh, ngăn xếp cực cổng bao gồm vật liệu điện môi và điện cực cực cổng trên vật liệu điện môi, trong đó vật liệu thứ hai được bố trí giữa vật liệu nhóm III-V thứ nhất và ngăn xếp cực cổng.

Trong ví dụ 2, vật liệu thứ nhất trong thiết bị theo ví dụ 1 bao gồm vật liệu bán dẫn nhóm III-V nhị phân.

Trong ví dụ 3, vật liệu thứ nhất trong thiết bị theo ví dụ 1 bao gồm InAs.

Trong ví dụ 4, vật liệu thứ hai trong thiết bị theo ví dụ 1 là vật liệu bán dẫn nhóm III-V tam phân.

Trong ví dụ 5, việc chuyển tiếp giữa vật liệu thứ nhất và vật liệu thứ hai trong thiết bị theo ví dụ 1 được thay đổi dần dần.

Trong ví dụ 6, việc chuyển tiếp giữa vật liệu thứ nhất và vật liệu thứ hai trong thiết bị theo ví dụ 1 được tạo nấc.

Trong ví dụ 7, tấm nền trong thiết bị theo ví dụ 1 bao gồm vật liệu bán dẫn và lớp cách ly trên vật liệu bán dẫn.

Ví dụ 8 là phương pháp sản xuất thiết bị bán dẫn bao gồm bước tạo ra vật liệu thứ nhất có khe vùng thứ nhất trên tấm nền, khe vùng thứ nhất nhỏ hơn khe vùng của vật liệu của tấm nền; tạo ra vật liệu nhóm III-V thứ hai có khe vùng thứ hai lớn hơn khe vùng thứ nhất trên vật liệu nhóm III-V nhị phân thứ nhất; và tạo ra ngăn xếp cực cổng trên vật liệu nhóm III-V thứ hai.

Trong ví dụ 9, vật liệu nhóm III-V thứ nhất trong phương pháp theo ví dụ 8 bao gồm vật liệu nhóm III-V nhị phân.

Trong ví dụ 10, vật liệu nhóm III-V thứ nhất trong phương pháp theo ví dụ 8 là InAs. Trong ví dụ 11, vật liệu nhóm III-V thứ hai trong phương pháp theo ví dụ 8 là vật liệu nhóm III-V tam phân.

Trong ví dụ 12, việc chuyển tiếp giữa vật liệu nhóm III-V thứ nhất và vật liệu nhóm III-V thứ hai trong phương pháp theo ví dụ 8 được thay đổi dần dần.

Trong ví dụ 13, việc chuyển tiếp giữa vật liệu nhóm III-V nhị phân thứ nhất và vật liệu nhóm III-V thứ hai trong phương pháp theo ví dụ 8 được tạo nấc.

Trong ví dụ 14, thiết bị bán dẫn được tạo ra bởi phương pháp bất kỳ trong số các phương pháp theo các ví dụ từ 8 đến 13.

Ví dụ 15 là thiết bị bán dẫn bao gồm tranzito trên tấm nền, tranzito bao gồm vùng kênh trên một phần của tấm nền; vật liệu thứ nhất có khe vùng thứ nhất nhỏ hơn khe vùng của vật liệu bán dẫn của tấm nền và vật liệu thứ hai có khe vùng thứ hai lớn hơn khe vùng thứ nhất; và ngăn xếp cực cổng trên vùng kênh, ngăn xếp cực cổng bao gồm vật liệu điện môi, điện cực cực cổng trên vật liệu điện môi, trong đó một phần của tấm nền được kết hợp với vùng kênh có tính chất để tuân theo kết cấu mạng của vật liệu thứ nhất.

Trong ví dụ 16, vật liệu thứ nhất trong thiết bị theo ví dụ 15 bao gồm vật liệu bán dẫn nhóm III-V nhị phân.

Trong ví dụ 17, vật liệu thứ nhất trong thiết bị theo ví dụ 15 bao gồm InAs. Trong ví dụ 18, vật liệu thứ hai trong thiết bị theo ví dụ 15 là vật liệu bán dẫn nhóm III-V tam phân.

Trong ví dụ 19, việc chuyển tiếp giữa vật liệu thứ nhất và vật liệu thứ hai trong thiết bị theo ví dụ 15 được thay đổi dần dần.

Trong ví dụ 20, việc chuyển tiếp giữa vật liệu thứ nhất và vật liệu thứ hai trong thiết bị theo ví dụ 15 được tạo nấc.

Trong phần mô tả trên đây, nhằm mục đích giải thích, các phần chi tiết cụ thể đã được mô tả để đưa ra cách hiểu rõ ràng đối với các phương án. Tuy nhiên, người có hiểu biết trung bình trong lĩnh vực kỹ thuật sẽ hiểu rõ rằng một hoặc nhiều phương án khác có thể áp dụng thực tế mà không cần những phần chi tiết cụ thể này. Các phương án cụ thể đã được mô tả được đưa ra không nhằm mục đích giới hạn sáng chế mà chỉ để minh họa sáng chế. Phạm vi của sáng chế không được xác định bởi các ví dụ cụ thể trên đây mà chỉ bởi yêu cầu bảo hộ dưới đây. Trong các trường hợp khác, các kết cấu, thiết bị, và thao tác đã biết đã được thể hiện dưới dạng sơ đồ khối hoặc không cần chi tiết để tránh gây khó hiểu cho phần mô tả. Khi thấy thích hợp, các số chỉ dẫn hoặc các phần cuối của các số chỉ dẫn đã được lặp lại trong các hình vẽ để chỉ báo các thành phần tương ứng hoặc tương tự, mà có thể tùy chọn có các đặc tính tương tự.

Cần hiểu rằng, việc tham chiếu trong toàn bộ bản mô tả đến “một phương án”, “phương án”, “một hoặc nhiều phương án”, hoặc “các phương án khác” chẳng hạn, có nghĩa là dấu hiệu cụ thể có thể có trong thực tế của sáng chế. Tương tự, cần hiểu rằng, trong phần mô tả, các dấu hiệu khác nhau có lúc được nhóm lại với nhau trong một phương án, hình vẽ, hoặc phần mô tả của chúng nhằm mục đích hợp lý hóa sáng chế và hỗ trợ việc hiểu các khía cạnh sáng tạo khác nhau. Tuy nhiên, phương pháp mô tả này không được hiểu là phản ánh ý định rằng sáng chế cần nhiều dấu hiệu hơn so với mỗi yêu cầu bảo hộ thể hiện. Cụ thể là, như yêu cầu bảo hộ sau đây thể hiện, các khía cạnh sáng tạo có thể ít hơn tất cả các dấu hiệu của một phương án được mô tả. Vì vậy, yêu cầu bảo hộ sau phần mô tả chi tiết này được kết hợp vào phần mô tả chi tiết này, với mỗi yêu cầu bảo hộ đứng độc lập như là một phương án riêng của sáng chế.

## YÊU CẦU BẢO HỘ

1. Thiết bị tranzito bao gồm:

vùng kênh và các vùng nổi trên tấm nền, các vùng nổi ở các phía đối diện vùng kênh, vùng kênh và các vùng nổi mỗi vùng bao gồm vật liệu lõi có khe vùng thứ nhất và vật liệu bọc trên vật liệu lõi và có khe vùng thứ hai khác với khe vùng thứ nhất,

trong đó vật liệu bọc của các vùng nổi phù hợp hơn so với vật liệu bọc của vùng kênh; và trong đó vật liệu bọc này bao quanh hoàn toàn vật liệu lõi trong vùng kênh; và

ngăn xếp cực cổng được bố trí trên vùng kênh, ngăn xếp cực cổng bao gồm điện môi cực cổng và điện cực cực cổng.

2. Thiết bị theo điểm 1, trong đó lượng vật liệu bọc tương ứng với lượng vật liệu lõi lớn hơn ở vùng kênh so với ở các vùng nổi.

3. Thiết bị theo điểm 1, trong đó vật liệu bọc bao gồm germani và vật liệu lõi bao gồm silic.

4. Thiết bị theo điểm 1, trong đó vật liệu bọc bao gồm vật liệu bán dẫn hợp chất nhóm III-V.

5. Thiết bị theo điểm 1, trong đó ứng suất giữa vật liệu bọc và vật liệu lõi của các vùng nổi khác với ứng suất giữa vật liệu bọc và vật liệu lõi của vùng kênh.

6. Thiết bị theo điểm 5, trong đó ứng suất trong vật liệu bọc của các vùng nổi lớn hơn ứng suất trong vật liệu bọc của vùng kênh.

7. Thiết bị tranzito bao gồm:

vùng kênh và các vùng nổi trên tấm nền, các vùng nổi ở các phía đối diện vùng kênh, vùng kênh và các vùng nổi mỗi vùng bao gồm vật liệu lõi có khe vùng thứ nhất và vật liệu bọc trên vật liệu lõi và có khe vùng thứ hai khác với khe vùng thứ nhất,

trong đó vật liệu bọc của các vùng nổi chịu ứng suất lớn hơn vật liệu bọc của vùng kênh, và trong đó vật liệu bọc bao quanh hoàn toàn vật liệu lõi trong vùng kênh;

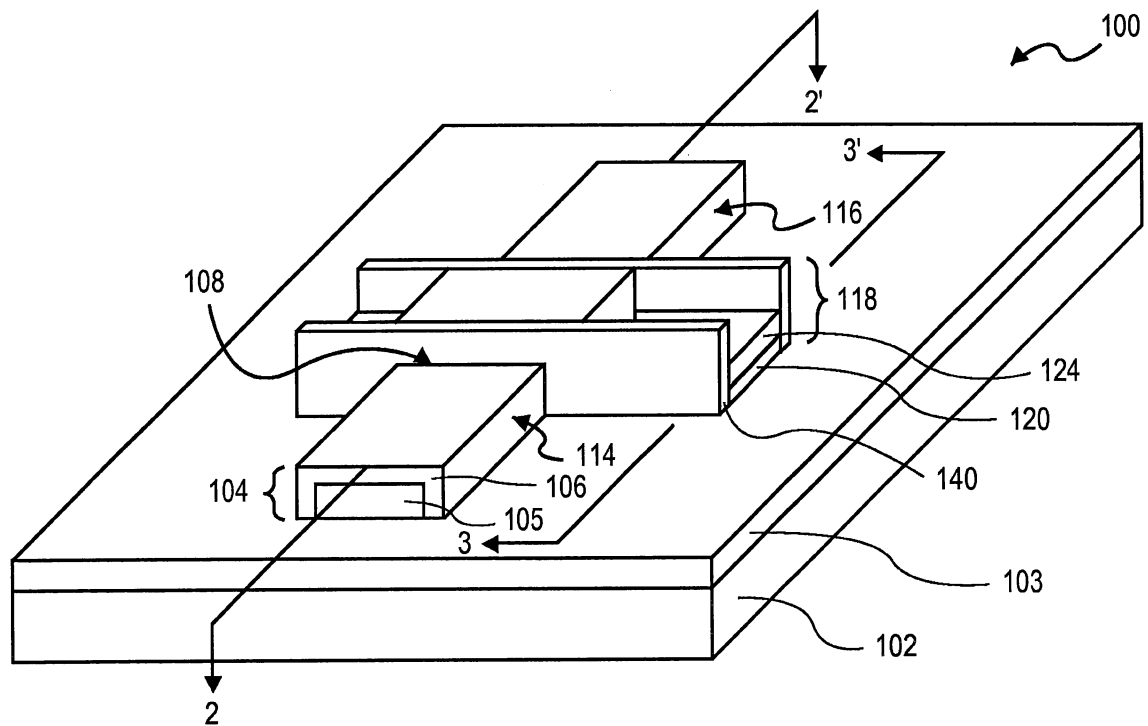
ngăn xếp cực cổng được bố trí trên vùng kênh, ngăn xếp cực cổng bao gồm điện môi cực cổng và điện cực cực cổng.

8. Thiết bị theo điểm 7, trong đó lượng vật liệu bọc tương ứng với lượng vật liệu lõi lớn hơn ở vùng kênh so với ở các vùng nổi.

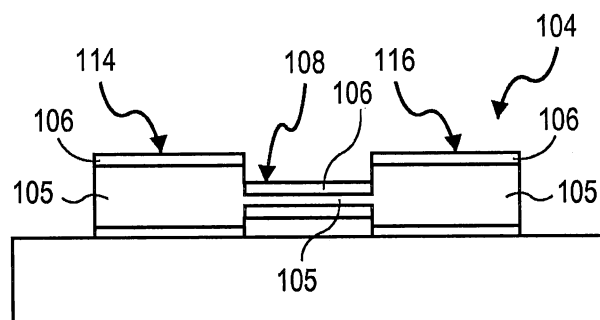
9. Thiết bị theo điểm 7, trong đó vật liệu bọc bao gồm germani và vật liệu lõi bao gồm silic.

10. Thiết bị theo điểm 7, trong đó vật liệu bọc bao gồm vật liệu bán dẫn hợp chất nhóm III-V.

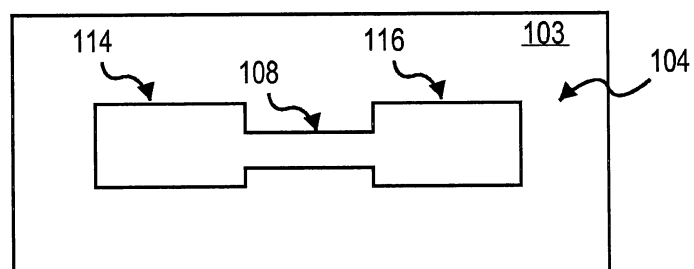




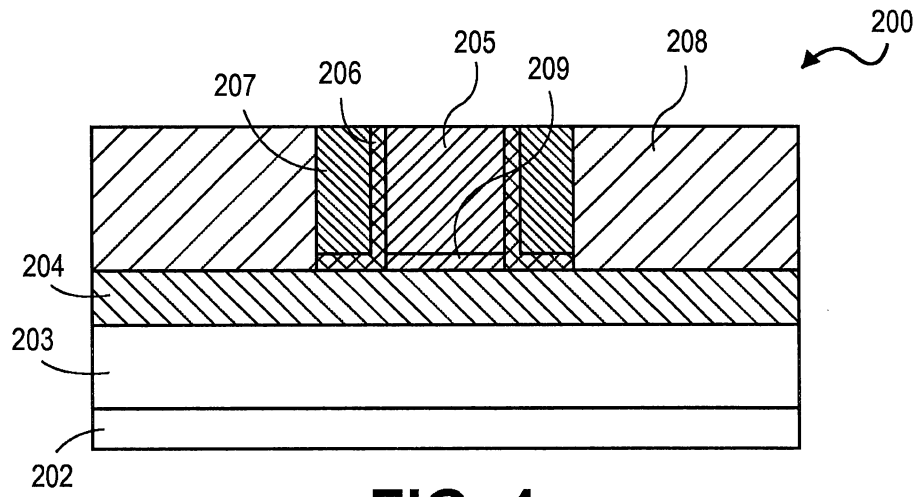
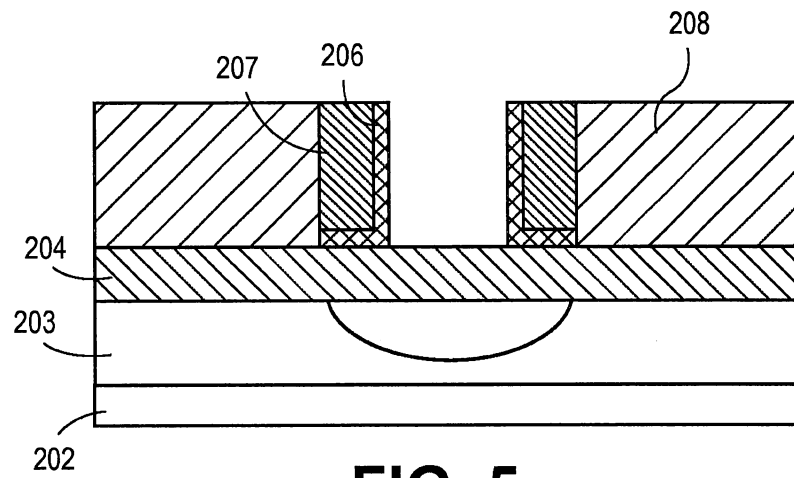
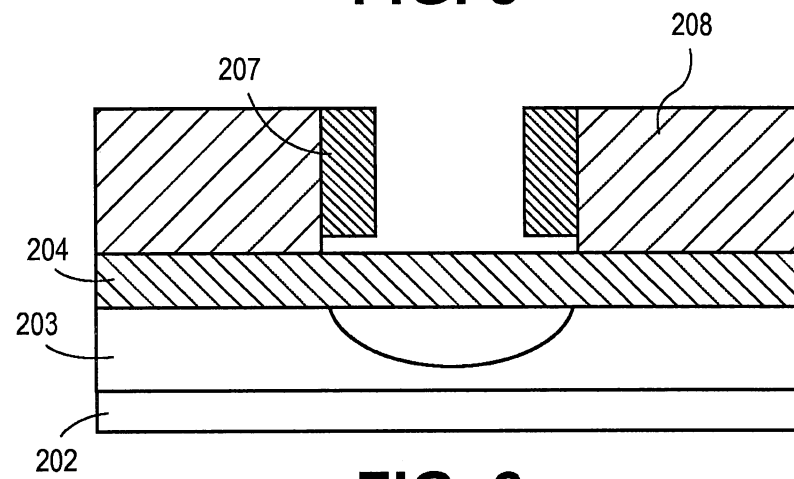
**FIG. 1**

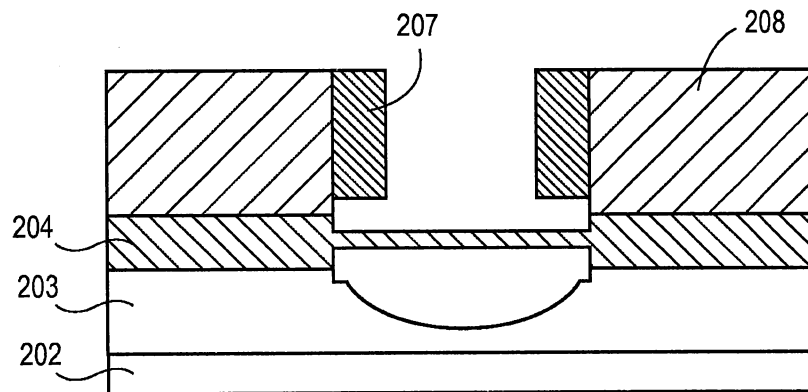


**FIG. 2**

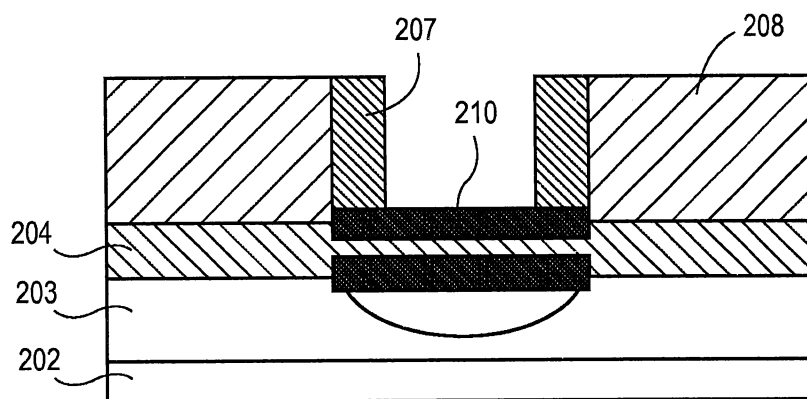


**FIG. 3**

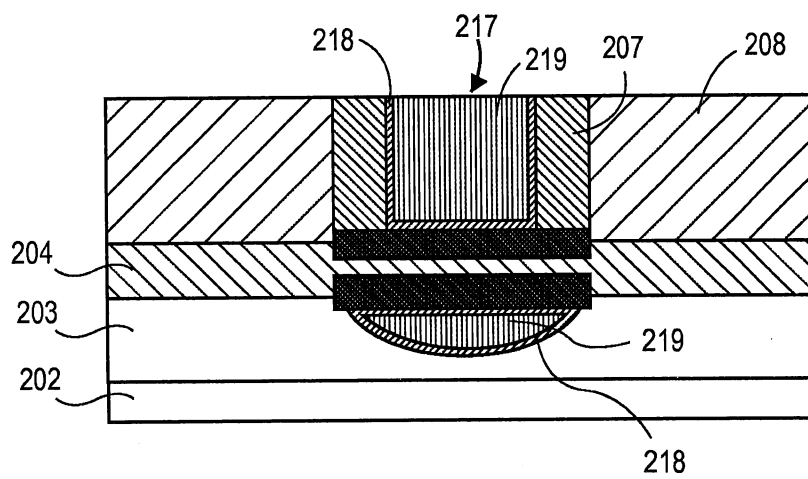
**FIG. 4****FIG. 5****FIG. 6**



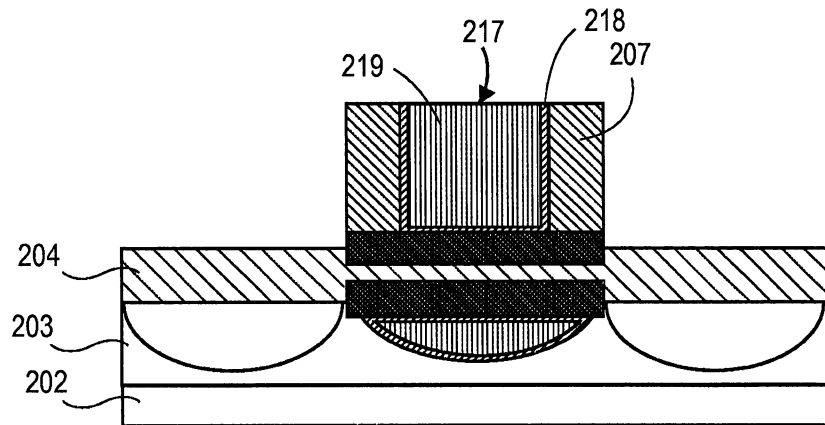
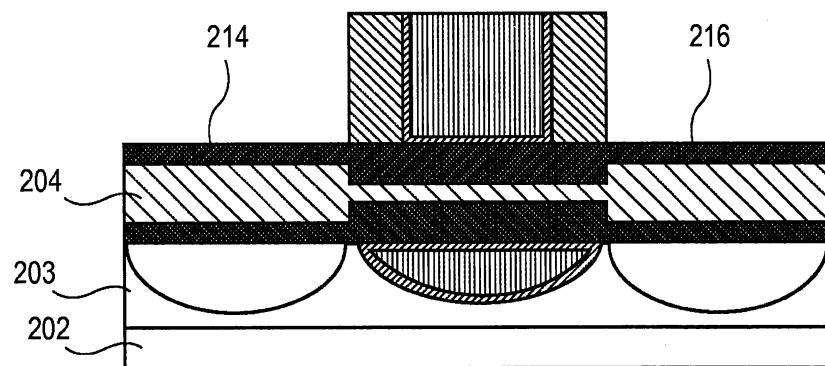
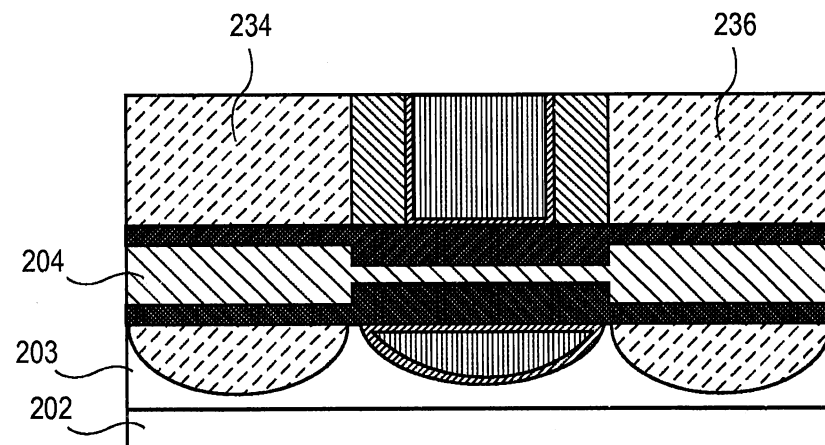
**FIG. 7**

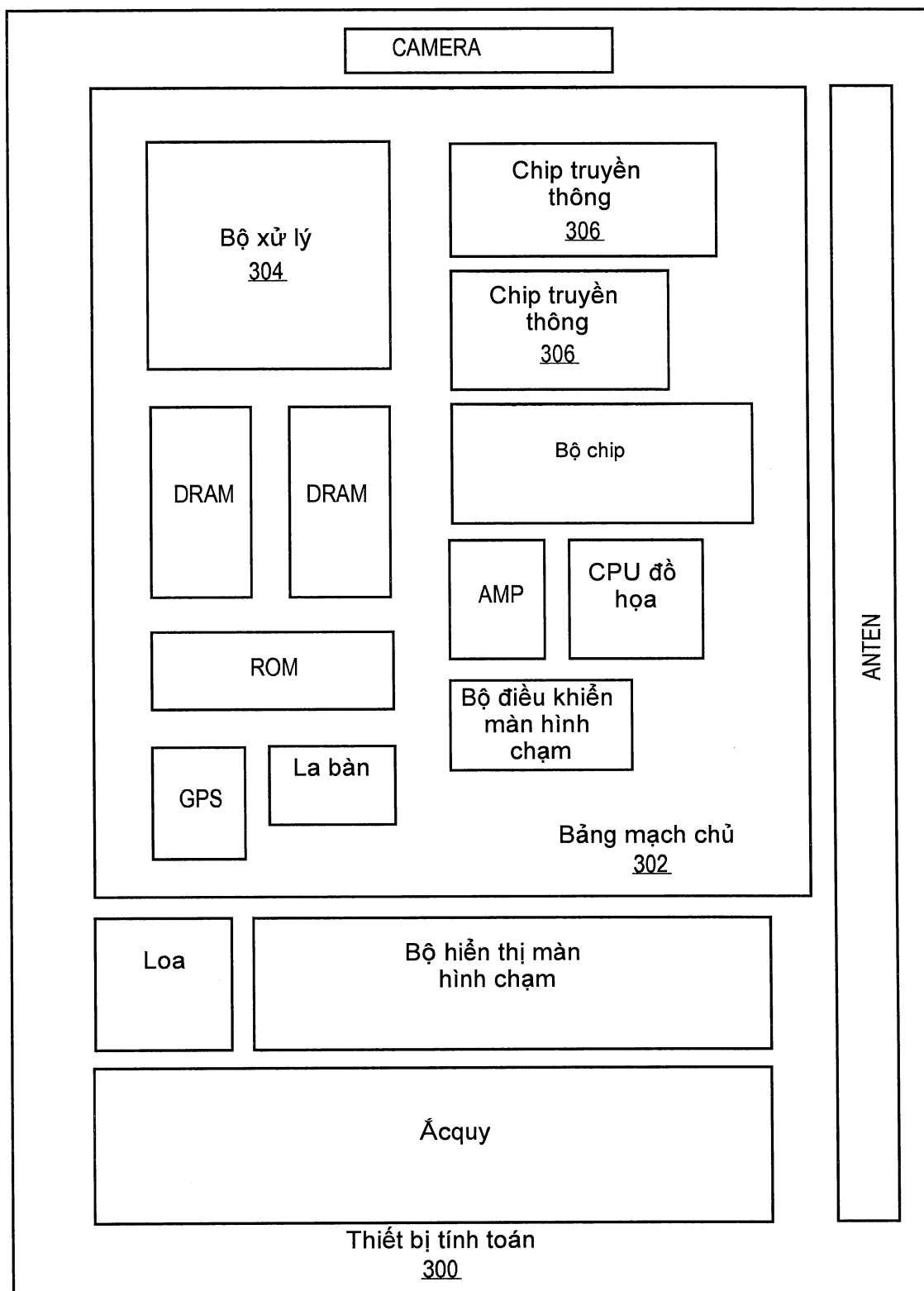


**FIG. 8**



**FIG. 9**

**FIG. 10****FIG. 11****FIG. 12**

**FIG. 13**